

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-324830
(P2007-324830A)

(43) 公開日 平成19年12月13日(2007. 12. 13)

(51) Int. Cl. F I テーマコード (参考)
 HO4N 7/01 (2006.01) HO4N 7/01 Z 5C063

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号	特願2006-151582 (P2006-151582)	(71) 出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成18年5月31日 (2006. 5. 31)	(74) 代理人	100058479 弁理士 鈴江 武彦
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100109830 弁理士 福原 淑弘

最終頁に続く

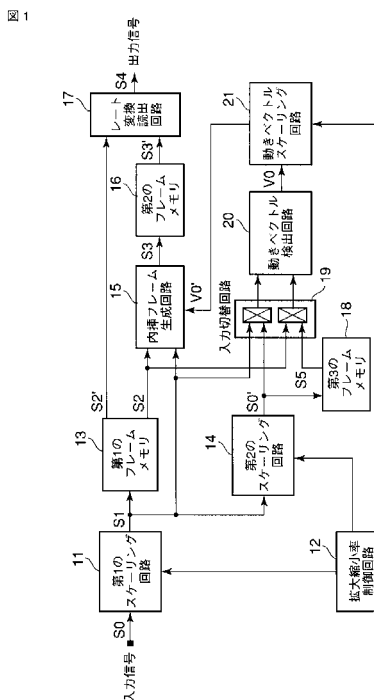
(54) 【発明の名称】 フレームレート変換装置及びフレームレート変換方法

(57) 【要約】

【課題】 入力画像信号の拡大時における動きベクトル検出精度の低下を防止するフレームレート変換装置及びフレームレート変換方法を提供する。

【解決手段】 入力画像信号 S0 を拡大又は縮小して出力するスケールリング回路 11 と、スケールリング回路からの画像信号を格納する第1フレームメモリ 13 と、拡大前の入力画像信号を供給する供給手段 14, 18, 19 と、拡大前の入力画像信号に基づき動きベクトルを検出する動きベクトル検出回路 20 と、動きベクトルをスケールリングして出力する動きベクトルスケールリング回路 21 と、動きベクトルと、スケールリング回路の出力信号と、第1フレームメモリからの画像信号とに基づいて、内挿すべき画像信号を生成し出力する内挿フレーム生成回路 15 と、この画像信号を格納する第2フレームメモリ 16 と、第1フレームメモリからの画像信号と、第2フレームメモリからの内挿すべき画像信号とを受けて、フレームレートに応じて出力する読出回路部 17 をもつフレームレート変換装置。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

入力画像信号を拡大又は縮小して出力するスケーリング回路と、
前記スケーリング回路からの画像信号を格納する第 1 フレームメモリと、
前記スケーリング回路が前記入力画像信号を拡大した場合は、拡大前の入力画像信号を供給する供給手段と、

前記供給手段から前記拡大前の入力画像信号を受け、これに基づき動きベクトルを検出する動きベクトル検出回路と、

前記動きベクトル検出回路からの前記動きベクトルをスケーリングして出力する動きベクトルスケーリング回路と、

前記動きベクトルスケーリング回路からの前記動きベクトルと、前記スケーリング回路の出力信号と、前記第 1 フレームメモリからの画像信号とに基づいて、内挿すべき画像信号を生成し出力する内挿フレーム生成回路と、

前記内挿フレーム生成回路の前記内挿すべき画像信号を格納する第 2 フレームメモリと、

前記第 1 フレームメモリからの画像信号と、前記第 2 フレームメモリからの前記内挿すべき画像信号とを受けて、フレームレートに応じて出力する読出回路部と、

を具備することを特徴とするフレームレート変換装置。

【請求項 2】

前記供給手段は、前記第 1 のスケーリング回路が前記入力画像信号を拡大した場合は、拡大前の入力画像信号に戻すべくスケーリングする第 2 スケーリング回路と、

前記第 2 スケーリング回路による前記拡大前の入力画像信号を格納する第 3 フレームメモリを含むことを特徴とする請求項 1 記載のフレームレート変換装置。

【請求項 3】

前記供給手段は、前記第 1 スケーリング回路の出力を受けてスケーリングし前記動きベクトル検出回路に供給する第 2 スケーリング回路と、前記第 1 フレームメモリの出力を受けてスケーリングし前記動きベクトル検出回路に供給する第 3 スケーリング回路を含むことを特徴とする請求項 1 記載のフレームレート変換装置。

【請求項 4】

前記供給手段は、前記入力画像信号が入力される第 3 フレームメモリと、

前記スケーリング回路が前記入力画像信号を拡大する場合は、前記入力画像信号と、前記第 3 フレームメモリからの出力である前記入力画像信号とをそれぞれ受け、前記動きベクトル検出回路に供給する入力切替回路とを有することを特徴とする請求項 1 記載のフレームレート変換装置。

【請求項 5】

入力画像信号を拡大して出力し、

前記拡大した入力画像信号を第 1 フレームメモリに格納し、

拡大前の前記入力画像信号を供給し、

前記供給された拡大前の入力画像信号に基づいて、動きベクトルを検出し、

前記検出した動きベクトルをスケーリングして出力し、

前記拡大された入力画像信号と、前記第 1 フレームメモリから出力された前記入力画像信号により内挿すべき画像信号を生成して出力し、

前記内挿すべき画像信号を第 2 フレームメモリに格納して出力し、

前記第 1 フレームメモリからの画像信号と、前記第 2 フレームメモリからの前記内挿すべき画像信号とを受けて、フレームレートに応じて出力することを特徴とするフレームレート変換方法。

【請求項 6】

前記拡大前の入力画像信号を供給する方法は、前記拡大された入力画像信号をスケーリングして拡大前の入力画像信号に戻し、

前記拡大前の入力画像信号を第 3 フレームメモリに格納し取り出して、前記動きベクトル

10

20

30

40

50

ルの検出に供することを特徴とする請求項 5 記載のフレームレート変換方法。

【請求項 7】

前記拡大前の入力画像信号を供給する方法は、前記拡大された入力画像信号をスケールリングして拡大前の入力画像信号を生成し、前記第 1 フレームメモリの出力を受けてスケールリングして拡大前の入力画像信号を生成して、それぞれの拡大前の入力画像信号を前記動きベクトルの検出に供することを特徴とする請求項 5 記載のフレームレート変換方法。

【請求項 8】

前記拡大前の入力画像信号を供給する方法は、前記入力画像信号と、第 3 フレームメモリに格納し取り出した前記入力画像信号とを前記動きベクトルの検出に供することを特徴とする請求項 5 記載のフレームレート変換方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、フレームレート変換装置に関し、特に、入力画像の拡大時の動きベクトル検出不具合に対応したフレームレート変換装置及びフレームレート変換方法に関する。

【背景技術】

【0002】

フレームレート変換装置において、例えば、液晶パネルサイズに入力画像を拡大し、かつ、フレームレートを上げて出力する際、従来のように拡大された画像に対してフレーム間の動きベクトルを検出すると、検出精度が低下することが知られている。すなわち、動きベクトルの探索範囲が等倍の場合や縮小の場合に比べて狭くなってしまう他、アスペクト比 4 : 3 の画像を 16 : 9 にノンリニアスケールリングを行った場合には、物体の形状が変化してしまうため、動きベクトルを検出しにくくなってしまう場合がある。

20

【0003】

特許文献 1 においては、IP 変換部で準じ操作に変換された入力画像信号と 1 フレーム前の入力画像信号とに基づいて、画素毎の動きベクトルを生成し、この動きベクトルを利用して、内挿フレームを生成して、フレームレート変換を行なっている。

【特許文献 1】特開 2000 - 134585 公報。

【発明の開示】

【発明が解決しようとする課題】

30

【0004】

特許文献 1 の従来技術においても、画像情報の拡大時の動きベクトルの検出不具合については、何らの対策が示されてはいない。

【0005】

本発明は、入力画像信号の拡大時における動きベクトル検出精度の低下を防止するフレームレート変換装置及びフレームレート変換方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、入力画像信号 (S0) を拡大又は縮小して出力するスケールリング回路 (11) と、前記スケールリング回路からの画像信号を格納する第 1 フレームメモリ (13) と、前記スケールリング回路が前記入力画像信号を拡大した場合は、拡大前の入力画像信号を供給する供給手段 (14, 18, 19 : 14, 22 : 31, 32) と、前記供給手段から前記拡大前の入力画像信号を受け、これに基づき動きベクトルを検出する動きベクトル検出回路 (20) と、前記動きベクトル検出回路からの前記動きベクトルをスケールリングして出力する動きベクトルスケールリング回路 (21) と、前記動きベクトルスケールリング回路からの前記動きベクトルと、前記スケールリング回路の出力信号と、前記第 1 フレームメモリからの画像信号とに基づいて、内挿すべき画像信号を生成し出力する内挿フレーム生成回路 (15) と、前記内挿フレーム生成回路からの前記内挿すべき画像信号を格納する第 2 フレームメモリ (16) と、前記第 1 フレームメモリからの画像信号と、前記第 2 フレームメモリからの前記内挿すべき画像信号を受けて、フレームレートに応じて出力する読

40

50

出回路部(17)を具備することを特徴とするフレームレート変換装置である。

【発明の効果】

【0007】

入力画像信号を拡大した時でも、動きベクトルを高精度に検出することができるため、歪みのないフレームレート変換画像を生成することができるフレームレート変換装置及びフレームレート変換方法を提供する。

【発明を実施するための最良の形態】

【0008】

以下、この発明の実施の形態について図面を参照して詳細に説明する。

図1は、本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。図2は、本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。図3は、本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。図4は、本発明の一実施形態に係るフレームレート変換装置における各信号のタイミングの一例を示す説明図である。

10

【0009】

なお、この実施形態において、フレームレートの変換の一例をあげると、画像信号の周波数を60Hzから120Hz等に変換する場合等をいう。又、画像の拡大・縮小を行なう場合は、液晶表示において一般的な例を上げると、SD(NTSC)の720×480画素の画像信号を、WXAパネル用に1366×768画素に、約1.8倍に拡大する場合等をいう。しかしながら、本発明の実施形態はこれらの例に限定されるものではない

20

【0010】

<本発明の一実施形態に係るフレームレート変換装置>

初めに、図1を用いて本発明の一実施形態に係る第1のフレームレート変換装置を説明する。

【0011】

第1実施形態は、第2のスケーリング回路により、入力画像信号を拡大前に戻すことで、動きベクトル検出精度の低下を防止するフレームレート変換装置である。

【0012】

本発明の一実施形態に係る第1のフレームレート変換装置は、入力画像信号を拡大縮小し、フレームレートを変換して出力する動画像フレームレート変換装置である。すなわち、フレームレート変換装置は、図1に示すように、入力画像信号を拡大縮小する第1のスケーリング回路11と、第1のスケーリング回路11の拡大縮小率を制御する拡大縮小率制御回路12と、第1のスケーリング回路11の出力を蓄える第1のフレームメモリ13と、第1のスケーリング回路11の出力と第1のフレームメモリ13の出力とから内挿フレームを生成する内挿フレーム生成回路15と、内挿フレーム生成回路15の出力を蓄える第2のフレームメモリ16と、出力フレームレートに応じて第1のフレームメモリ13と第2のフレームメモリ16とから画像を切り替えて読み出すレート変換読出回路17とを具備している。

30

【0013】

更に、フレームレート変換装置は、図1に示すように、第1のスケーリング回路11の出力を縮小する第2のスケーリング回路14と、第2のスケーリング回路14の出力を蓄える第3のフレームメモリ18とを備えている。

40

【0014】

ここで、拡大縮小率制御回路12により第1のスケーリング回路11が拡大を行う場合には、第2のスケーリング回路14は第1のスケーリング回路11の出力を元の入力画像信号の大きさに戻すよう縮小を行い、後段の動きベクトル検出回路20への入力切替回路19は第2のスケーリング回路14の出力と第3のフレームメモリ31の出力を選択して動きベクトル検出回路20へ入力する。そして、動きベクトル検出回路20は、入力フレーム間の動きベクトルを検出して後段の動きベクトルスケーリング回路21に出力する。

50

【 0 0 1 5 】

動きベクトルスケーリング回路 2 1 は、動きベクトル検出回路 2 0 の出力である動きベクトルを第 1 のスケーリング回路 1 1 の出力と第 1 のフレームメモリ 1 3 の出力との間の動きベクトルになるように動きベクトルのスケーリングを行って内挿フレーム生成回路 1 5 に入力する。

【 0 0 1 6 】

・スケジューリング回路の機能

尚、ここで上述したスケジューリング回路の機能について説明する。

第 1 のスケーリング回路 1 1 で水平倍率 2 倍、垂直倍率 2 倍に拡大した場合の動きベクトルスケーリング 2 1 の動作の一例を示す。図 5 において、画素 (x , y) , (x + 2 , y) , (x , y + 2) , (x + 2 , y + 2) が入力信号 S 0 及び第 2 のスケーリング回路 1 4 の出力 S 0 ' の画素であり、画素 (x + 1 , y) , (x , y + 1) , (x + 1 , y + 1) , (x + 2 , y + 1) , (x + 1 , y + 2) が第 1 のスケーリング回路 1 1 により補間された画素である。

10

【 0 0 1 7 】

動きベクトル検出回路 2 0 により、画素 (x , y) , (x + 2 , y) , (x , y + 2) , (x + 2 , y + 2) の動きベクトル [V x (x , y) , V y (x , y)] , [V x (x + 2 , y) , V y (x + 2 , y)] , [V x (x , y + 2) , V y (x , y + 2)] , [V x (x + 2 , y + 2) , V y (x + 2 , y + 2)] が求められ、動きベクトルスケーリング回路 2 1 では以下のように第 1 のスケーリング回路 1 1 の出力と第 1 のフレームメモリ 1 3 の出力との間の動きベクトルになるように動きベクトルのスケーリングを行う。

20

【 0 0 1 8 】

$$[V x ' (x , y) , V y ' (x , y)] = [2 * V x (x , y) , 2 * V y (x , y)]$$

$$[V x ' (x + 2 , y) , V y ' (x + 2 , y)] = [2 * V x (x + 2 , y) , 2 * V y (x + 2 , y)]$$

$$[V x ' (x , y + 2) , V y ' (x , y + 2)] = [2 * V x (x , y + 2) , 2 * V y (x , y + 2)]$$

$$[V x ' (x + 2 , y + 2) , V y ' (x + 2 , y + 2)] = [2 * V x (x + 2 , y + 2) , 2 * V y (x + 2 , y + 2)]$$

$$[V x ' (x + 1 , y) , V y ' (x + 1 , y)] = [(V x ' (x , y) + V x ' (x + 2 , y)) / 2 , (V y ' (x , y) + V y ' (x + 2 , y)) / 2]$$

30

$$[V x ' (x , y + 1) , V y ' (x , y + 1)] = [(V x ' (x , y) + V x ' (x , y + 2)) / 2 , (V y ' (x , y) + V y ' (x , y + 2)) / 2]$$

$$[V x ' (x + 2 , y + 1) , V y ' (x + 2 , y + 1)] = [(V x ' (x + 2 , y) + V x ' (x + 2 , y + 2)) / 2 , (V y ' (x + 2 , y) + V y ' (x + 2 , y + 2)) / 2]$$

$$[V x ' (x + 1 , y + 2) , V y ' (x + 1 , y + 2)] = [(V x ' (x , y + 2) + V x ' (x + 2 , y + 2)) / 2 , (V y ' (x , y + 2) + V y ' (x + 2 , y + 2)) / 2]$$

40

$$[V x ' (x + 1 , y + 1) , V y ' (x + 1 , y + 1)] = [(V x ' (x , y) + V x ' (x + 2 , y) + V x ' (x , y + 2) + V x ' (x + 2 , y + 2)) / 4 , (V y ' (x , y) + V y ' (x + 2 , y) + V y ' (x , y + 2) + V y ' (x + 2 , y + 2)) / 4]$$

このような操作により動きベクトル値が求められる。

【 0 0 1 9 】

内挿フレーム生成回路 1 5 は、入力された動きベクトルに基づいてフレーム間の内挿フレームを生成し、第 2 フレームメモリ 1 6 に格納する。そして、レート変換読出回路 1 7 により、出力フレームレートに応じて第 1 のフレームメモリ 1 3 と第 2 のフレームメモリ 1 6 とから画像を切り替えて読み出すことにより、フレームレート変換を実現している。

50

【0020】

すなわち、第1のフレームレート変換装置においては、上述したように、第2スケーリング回路のスケーリング処理により、拡大前の入力画像信号が生成される。このため、スケーリングにより画像信号が極端に大きくなることで、動きベクトルの検出の精度が低下するという不具合を解消することとなる。従って、画像信号の拡大処理を伴うフレームレート処理を行なっても、動きベクトル検出精度の低下に基づく歪みを生じることはなく、高品位なフレームレート変換を行なうことができる。

【0021】

(第2の実施形態)

第2実施形態は、第2のスケーリング回路により入力画像信号を拡大前に戻し、更に、第3のスケーリング回路を設けたことで、第1実施形態の第3フレームメモリの遅延効果を代用している。

10

【0022】

図2に示されたフレームレート変換装置について、図1と相違する構成だけを説明し、共通した構成は、説明を省略する。

【0023】

すなわち、このフレームレート変換装置は、第1の実施形態との違いは、第2のスケーリング回路14の出力のフレーム遅延信号を得るために、第3のフレームメモリ31を用いる代わりに、第1のフレームメモリ13の出力を第3のスケーリング回路によりスケーリングして生成している点である。ここで、第3のスケーリング回路は、拡大縮小率制御回路12から拡大縮小率信号を受け、第1のフレームメモリ13の出力を受けて、スケーリングされた画像信号を動きベクトル検出回路20に供給している。

20

【0024】

(第3の実施形態)

第3実施形態は、第1の実施形態との違いとして、第2のスケーリング回路14の出力の代わりに入力画像信号を直接使用したフレームレート変換装置を示している。

【0025】

この場合、図示していないガンマ補正などの画質補正を第2のスケーリング回路により入力画像信号を拡大前に戻し、更に、第3のスケーリング回路を設けたことで、第1実施形態の第3フレームメモリの遅延効果を代用している。

30

【0026】

図3に示されたフレームレート変換装置について、図1と相違する構成だけを説明し、共通した構成は、説明を省略すると、入力信号を受ける第3フレームメモリ31が設けられ、この出力信号S5は、入力切替回路32に供給される。又、入力切替回路32は、第1の入力端に、第1のスケーリング回路11の出力S1と入力信号が供給される。第2の入力端に、第1のフレームメモリ13の出力S2と第3のフレームメモリ31の出力S5が供給されている。

【0027】

第1の実施形態との違いは、第2のスケーリング回路14の出力の代わりに、入力画像信号を直接使用している点である。この場合、図示していないガンマ補正などの画質補正をまず行ってから第1のスケーリング回路11及び第3のフレームメモリ31へ入力する必要があるが、回路規模を削減することが可能である。

40

【0028】

又、図4においては、入力信号S0、スケーリング出力S1、S1のフレーム遅延信号S2、内挿フレーム信号S3、出力信号S4に対応する、出力信号のフレーム番号が示されている。

【0029】

以上、説明したように、本発明の実施形態に係るフレームレート変換装置によれば、入力画像信号を拡大し、かつ、フレームレートを上げて出力する際の動きベクトル検出精度が向上し、出力画像信号の高画質化を図ることができる。

50

【0030】

以上記載した様々な実施形態により、当業者は本発明を実現することができるが、更にこれらの実施形態の様々な変形例を思いつくことが当業者によって容易であり、発明的な能力をもたなくとも様々な実施形態へと適用することが可能である。従って、本発明は、開示された原理と新規な特徴に矛盾しない広範な範囲に及ぶものであり、上述した実施形態に限定されるものではない。

【図面の簡単な説明】

【0031】

【図1】本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。

【図2】本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。

【図3】本発明の一実施形態に係る第1のフレームレート変換装置の一例を示すブロック図。

【図4】本発明の一実施形態に係るフレームレート変換装置における各信号のタイミングの一例を示す説明図。

【図5】本発明の一実施形態に係るフレームレート変換装置における動きベクトルのスケールリング方法の一例を説明する説明図。

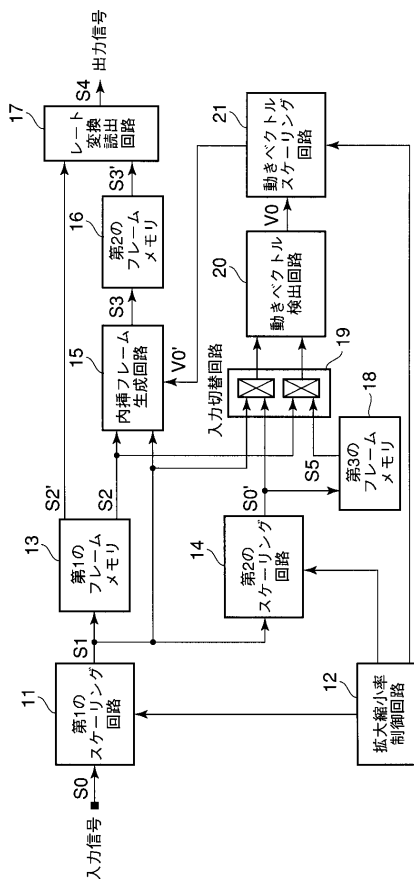
【符号の説明】

【0032】

11...第1のスケールリング回路、12...拡大縮小率制御回路、13...第1のフレームメモリ、14...第2のスケールリング回路、15...内挿フレーム生成回路、16...第2のフレームメモリ、17...レート変換読出回路、18...第3のフレームメモリ、19...入力切替回路、20...動きベクトル検出回路、21...動きベクトルスケールリング回路。

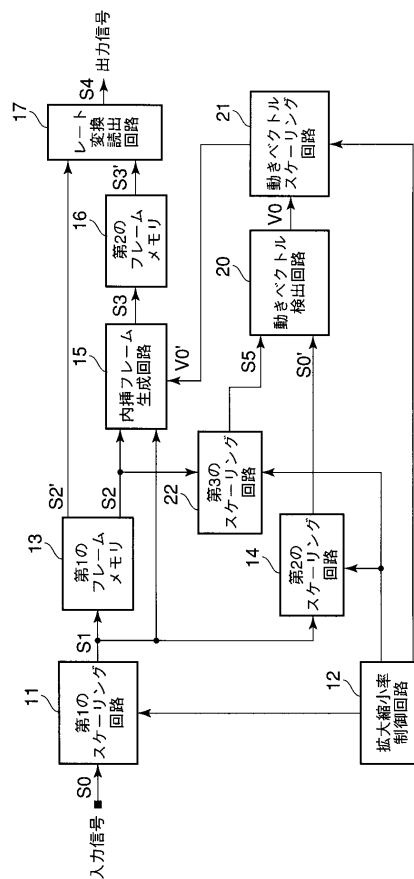
【図1】

図1



【図2】

図2

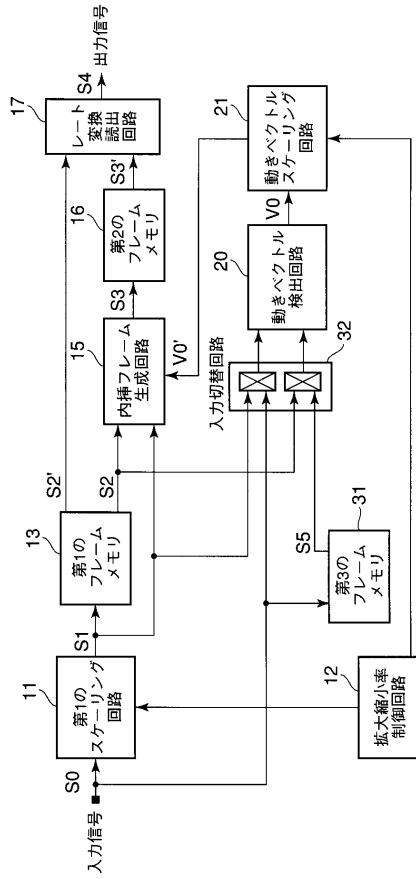


10

20

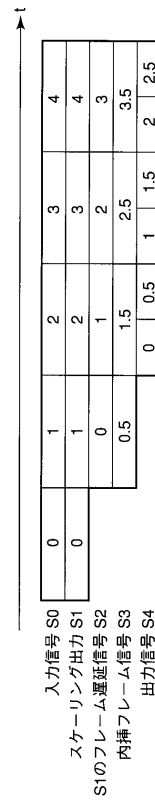
【 図 3 】

図 3



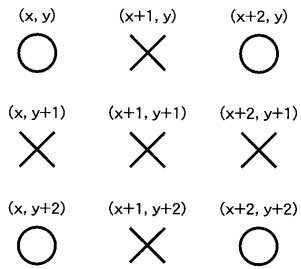
【 図 4 】

図 4



【 図 5 】

図 5



フロントページの続き

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 山内 日美生

東京都青梅市末広町 2 丁目 9 番地 株式会社東芝青梅事業所内

Fターム(参考) 5C063 BA12 CA05 CA07