

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成19年7月26日(2007.7.26)

【公開番号】特開2006-5288(P2006-5288A)

【公開日】平成18年1月5日(2006.1.5)

【年通号数】公開・登録公報2006-001

【出願番号】特願2004-182366(P2004-182366)

【国際特許分類】

H 01 L 21/3205 (2006.01)

H 01 L 23/52 (2006.01)

【F I】

H 01 L 21/88 S

【手続補正書】

【提出日】平成19年6月12日(2007.6.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

比誘電率が3以下の層間絶縁膜と、  
半導体チップの回路形成領域を囲むように前記半導体チップのエッジ部近傍の前記層間  
絶縁膜内に形成されたシールリング部と  
を備える半導体装置であって、  
前記半導体チップのダイシング領域において、前記層間絶縁膜内に前記シールリング部  
を囲うように形成されたダミーパターン  
を備え、

前記ダミーパターンは、平面視で複数の列に沿って配置され、隣り合う列に配置された  
前記ダミーパターンは、交互に配置されることにより千鳥配置となっていることを特徴と  
する半導体装置。

【請求項2】

前記ダミーパターンがピア状に形成されたダミーピアであることを特徴とする請求項1  
に記載の半導体装置。

【請求項3】

前記ダイシング領域の前記層間絶縁膜内に前記シールリング部を囲うように、スリット  
状に形成されたダミースリットピアをさらに備えることを特徴とする請求項1に記載の半  
導体装置。

【請求項4】

前記ダミースリットピアの線幅が最小寸法の5倍から20倍であることを特徴とする請  
求項3に記載の半導体装置。

【請求項5】

前記ダミーパターン上に形成されたダミーメタルをさらに備えることを特徴とする請  
求項1に記載の半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

**【補正の内容】****【0010】**

この発明に係る半導体装置は、比誘電率が3以下の層間絶縁膜と、半導体チップの回路形成領域を囲むように前記半導体チップのエッジ部近傍の前記層間絶縁膜内に形成されたシールリング部とを備える半導体装置であって、前記半導体チップのダイシング領域側において、前記層間絶縁膜内に前記シールリング部を囲うように形成されたダミーパターンを備え、前記ダミーパターンは、平面視で複数の列に沿って配置され、隣り合う列に配置された前記ダミーパターンは、交互に配置されることにより千鳥配置となっていることを特徴とする。

**【手続補正3】****【補正対象書類名】明細書****【補正対象項目名】0011****【補正方法】変更****【補正の内容】****【0011】**

本発明は、半導体チップのダイシング領域側において、シールリング部を囲うようにダミーパターンを形成している。そのため、ダイシング時にクラックが発生しても、ダミーパターンによってクラックの進行が阻まれ、クラックがシールリング部に到達するのを抑制することができる。また、ダミーパターンは、平面視で複数の列に沿って配置され、隣り合う列に配置されたダミーパターンは、交互に配置されることにより千鳥配置となっているので、クラックがダミーパターン間を伝わる可能性が低くなる。その結果、ダイシング時に発生するクラックの伝播をより抑制することができる。