



República Federativa do Brasil  
Ministério da Economia  
Instituto Nacional da Propriedade Industrial

(11) BR 112015010159-3 B1



(22) Data do Depósito: 14/11/2013

(45) Data de Concessão: 20/07/2021

**(54) Título:** MACRO RÍGIDA TENDO LOCAIS DE BLOQUEIO, CIRCUITO INTEGRADO INCLUINDO O MESMO E MÉTODO DE ROTEAR ATRAVÉS DE UMA MACRO RÍGIDA

(51) Int.Cl.: G06F 30/39; H01L 23/498; H01L 21/768.

(52) CPC: G06F 30/39; H01L 2924/0002; H01L 23/49827; H01L 21/76802.

(30) Prioridade Unionista: 14/11/2012 US 61/726,031; 29/01/2013 US 13/753,193.

(73) Titular(es): QUALCOMM INCORPORATED.

(72) Inventor(es): KAMBIZ SAMADI; SHREEPAD A. PANTH; YANG DU; ROBERT P. GILMORE.

(86) Pedido PCT: PCT US2013070014 de 14/11/2013

(87) Publicação PCT: WO 2014/078487 de 22/05/2014

(85) Data do Início da Fase Nacional: 05/05/2015

**(57) Resumo:** 1/1 MACRO RÍGIDA TENDO LOCAIS DE BLOQUEIO, CIRCUITO INTEGRADO INCLUINDO O MESMO E MÉTODO DE ROTEAR ATRAVÉS DE UMA MACRO RÍGIDA. Uma macro rígida (208, 308, 500) inclui uma periferia que define uma área de macro rígida e tendo uma parte superior e uma parte inferior e uma espessura de macro rígida a partir do topo para o fundo, a macro rígida incluindo uma pluralidade de vias (216, 318, 404) que se estende através da espessura da macro rígida a partir do topo para o fundo. Também um circuito integrado (200, 300) tendo uma camada superior (202, 302), uma camada inferior (210, 310) e pelo menos uma camada intermediária (206, 306), a camada superior (202, 302) incluindo um traço condutor de camada superior, acamada intermediária incluindo uma macro rígida (208, 308) e a camada inferior (210, 310) incluindo um traço condutor de camada inferior, em que o traço condutor de camada superior é conectado ao traço condutor de camada inferior por uma via (216, 318, 404) que se estende através da macro rígida (208, 308, 500).

**"MACRO RÍGIDA TENDO LOCAIS DE BLOQUEIO, CIRCUITO INTEGRADO  
INCLUINDO O MESMO E MÉTODO DE ROTEAR ATRAVÉS DE UMA MACRO  
RÍGIDA"**

Referência Cruzada a Pedidos Relacionados

[0001] O presente pedido para Patentes reivindica prioridade ao Pedido de Patente Provisório No. 61/726.031, intitulado "HARD MACRO HAVING BLOCKAGE ÁREAS, INTEGRATED CIRCUIT INCLUDING SAME AND METHOD OF ROUTING THROUGH A HARD MACRO", depositado em 14 de novembro de 2012 e atribuído a presente cessionária e aqui expressamente incorporado por referência.

**Campo da Divulgação**

[0002] A presente invenção é dirigida a uma macro rígida tendo locais de bloqueio e a um método de roteamento através da macro rígida, e, mais especificamente, para um disco de macro tendo uma pluralidade de locais de bloqueio na qual pode ser formado de vias e para uma método de roteamento de uma conexão elétrica através da macro rígida por vias que formam nos locais de bloqueio.

**Fundamentos**

[0003] "Macros" ou "núcleos" são elementos de circuito funcionais ou blocos de construção ou unidades de lógica que podem ser usadas por fabricantes de chips para criar um circuito integrado de aplicação específica (ASIC) ou um arranjo de porta programável em capo (FPGA). Dois tipos comuns de macros são referidos como macros "macios" e "duros". Macros macias incluem lógica para a realização de uma função em particular, juntamente com várias regras de interconexão para a conexão de subporções de macro macia e/ou para conectar porções da macro macia a outros elementos fora da macro macia. Elas podem compreender, por exemplo, uma netlist a nível de porta. Macros macias não especificam um padrão de cabeamento físico e, assim,

permitem flexibilidade na implementação física final; no entanto, devido à falta de um padrão de cabeamento físico pré-especificado, que pode necessitar de ser otimizado para o desempenho desejado e/ou a disposição final em uma planta. Macros rígidas especificar um padrão de fiação fixa e não são modificáveis. Macros rígidas são, assim, menos flexíveis do que as macros macias mas podem ser optimizadas para o desempenho e disposição física antes da utilização.

[0004] Macros rígidas e macias são usadas em dois circuitos integrados tridimensionais. No entanto, é cada vez mais comum empilhar múltiplas camadas de circuitos integrados e formar três circuitos integrados tridimensionais ou "IC 3D" para alcançar uma maior densidade de empacotamento de dispositivo, menor retardo de RC de interconexão, e menor custo. O tamanho e configuração de macros devem ser considerados durante o planejamento de planificação de um chip, especialmente um IC 3D. Macros macias podem ser modificadas para um grau e, portanto, às vezes pode ser possível permitir conexões a partir de elementos em uma camada acima da macro macia para elementos em uma camada abaixo da macro macia para executar através da macro macia. Macros difíceis, no entanto, tem um fator de forma fixa, e é geralmente necessário rotear as conexões intercamada em torno deles. Isto aumenta o comprimento de várias interconexões e pode requerer o uso de armazenadores adicionais para compensar. Regiões próximas às bordas das macros rígidas também podem se tornar congestionadas com os percursos de condução a partir de elementos acima ou abaixo da macro rígida que precisam passar pela macro rígida para chegar a outra camada do chip.

[0005] A figura 1 mostra um sistema multicamada de chip 100 que possui uma primeira camada 102 tendo um primeiro elemento de um circuito 104, uma segunda camada

106 tendo uma macro rígida 108, e uma terceira camada 110 que tem um segundo elemento de circuito 112. O primeiro elemento de circuito 104 e/ou segundo elemento de circuito 112 alternadamente poderiam representar pinos ou almofadas de conexão com o chip multicamada 100 em vez de elementos de circuito reais. O projeto do chip 100 requer que o primeiro elemento de circuito 104 seja conectado ao segundo elemento de circuito 112 localizado na camada abaixo das duras macro e duas camadas abaixo do primeiro elemento de circuito 104. A fim de fazer esta conexão, um percurso 114 é provido em uma distância a partir da macro rígida 108, e o primeiro elemento de circuito 104 está conectado ao percurso 114 através de um primeiro traço 116 e o segundo elemento de circuito está conectado ao percurso 114 através de um segundo traço 118. Se a macro rígida 108 não estivesse presente, um percurso pode ser provido diretamente abaixo ou mais próximo ao primeiro elemento de circuito 104 ou ao segundo elemento de circuito 112 para encurtar o percurso de conexão entre os mesmos. A presença da macro rígida 108 na segunda camada 106 entre os primeiros e segundos elementos de circuito 104, 112 aumenta o comprimento da conexão entre os primeiro e segundo elementos de circuito 104, 112.

[0006] Em alguns casos, pode ser possível quebrar uma única grande macro rígida em duas ou mais macros rígidas menores e prover as regras de interconexão necessárias para permitir que as macros rígidas se comuniquem e operem como se fossem uma única macro rígida. Esta disposição, contudo, requer a otimização no chip e pode levar a uma diminuição no desempenho do chip. Por conseguinte, seria desejável proporcionar uma macro rígida que mantém os benefícios das macros rígidas discutidas acima e que permite uma maior flexibilidade no roteamento.

## SUMÁRIO

[0007] O resumo a seguir não é uma ampla visão geral de todos os aspectos contemplados. Seu único objetivo é apresentar alguns conceitos de um ou mais aspectos de uma forma simplificada como um prelúdio para a descrição mais detalhada que se apresenta mais tarde.

[0008] Um aspecto da invenção comprehende uma macro rígida com uma periferia que define uma área de macro rígida e tendo uma parte superior e uma parte inferior e uma espessura de macro rígida a partir do topo para o fundo, a macro rígida incluindo uma pluralidade de vias que se estendem através da espessura da macro rígida a partir do topo para o fundo.

[0009] Outro aspecto da invenção comprehende um meio legível por computador não volátil que armazena as instruções que, quando executadas por um computador, fazem com que um dispositivo controlado por computador, crie uma macro rígida tendo uma periferia que define uma área de macro rígida e tendo uma parte superior e uma parte inferior e uma espessura de macro rígida a partir do topo para o fundo, e uma pluralidade de vias que se estendem através da macro rígida a partir do topo para o fundo.

[0010] Um aspecto adicional da invenção comprehende uma macro rígida com uma periferia que define uma área de macro rígida e tendo uma parte superior e uma parte inferior e uma espessura de macro rígida a partir do topo para o fundo. A macro rígida inclui um padrão regular de locais de bloqueio no topo da macro rígida, os locais de bloqueio se estendem através da macro rígida a partir do topo para o fundo.

[0011] Ainda outro aspecto da invenção comprehende um meio legível por computador não volátil que armazena as instruções que, quando executadas por um computador, fazem

com que um dispositivo controlado por computador crie uma macro rígida com uma periferia que define uma área de macro rígida e tendo uma parte superior e uma parte inferior e uma espessura de macro rígida a partir do topo para o fundo, e um padrão regular de locais de bloqueio sobre a topo da macro rígida, os locais de bloqueio que se estendem através da macro rígida a partir do topo para o fundo.

[0012] Ainda um outro aspecto da invenção compreende um circuito integrado, incluindo uma camada superior, uma camada inferior e pelo menos uma camada de meio, a camada superior incluindo um traço condutor de camada superior, a camada intermediária incluindo uma macro rígida e a camada inferior incluindo um traço condutor de camada inferior. O traço condutor de camada superior é conectado à traço condutor de camada inferior por uma via que se estende através da macro rígida.

[0013] Outro aspecto da invenção compreende um meio legível por computador não volátil que armazena as instruções que, quando executadas por um computador, fazem com que um dispositivo controlado por computador crie um circuito integrado que possui uma camada superior, uma camada inferior e pelo menos uma camada intermediária, a camada superior incluindo um traço condutor de camada superior, a camada intermediária incluindo uma macro rígida e a camada inferior incluindo um traço condutor de camada inferior. O traço condutor de camada superior é conectado ao traço condutor de camada inferior por uma via que se estende através da macro rígida.

[0014] Um outro aspecto da invenção compreende um método que inclui a formação de uma primeira camada de um circuito integrado, formação de uma segunda camada de circuito integrado sobre a primeira camada de circuito integrado, a segunda camada inclui pelo menos uma macro

rígida, formação de pelo menos uma via através da macro rígida, formação de uma terceira camada no topo da segunda camada, e conexão elétrica de um elemento sobre a primeira camada a um elemento sobre a terceira camada usando a pelo menos uma via.

[0015] Ainda outro aspecto da invenção compreende um circuito integrado que compreende uma camada superior, uma camada inferior e pelo menos uma camada intermediária, a camada superior incluindo um traço condutor de camada superior, a camada intermediária incluindo forma de meios de macro rígida que realiza uma operação e a camada inferior incluindo um traço condutor de camada inferior. O traço condutor de camada superior é conectado ao traço condutor de camada inferior pelos meios de macro rígida.

[0016] Um outro aspecto da divulgação ainda compreende um método que inclui as etapas de formar uma primeira camada de um circuito integrado, etapas para a formação de uma segunda camada de circuito integrado sobre a primeira camada de circuito integrado, a segunda camada inclui pelo menos uma macro rígida, etapas para a formação de uma via através da macro rígida, etapas para a formação de uma terceira camada no topo da segunda camada e etapas para conectar eletricamente um elemento sobre a primeira camada de um elemento na terceira camada utilizando a via.

#### **BREVE DESCRIÇÃO DOS DESENHOS**

[0017] Os desenhos anexos encontrados nos anexos são apresentados para auxiliar na descrição de modalidades da invenção e são providos apenas para ilustração de modalidades e não como limitação das mesmas.

[0018] A figura 1 é uma vista em elevação lateral em corte esquemático de um chip multinível convencional tendo uma macro rígida em uma camada central e mostrando o

roteamento necessário para conectar os elementos acima e abaixo da macro rígida.

[0019] A figura 2 é uma vista em elevação lateral em corte esquemático de um chip multinível de acordo com a presente divulgação tendo uma macro rígida com pelo menos uma via formada através da mesma e mostrando um primeiro percurso de conexão através da macro rígida.

[0020] A figura 3 é uma vista em elevação lateral em corte esquemático de um chip multinível de acordo com a presente divulgação tendo uma macro rígida e que mostra um primeiro percurso de conexão através de um local de bloqueio na macro rígida.

[0021] A figura 4 é uma vista em elevação lateral em corte esquemático do chip de multinível da figura 3, mostrando um percurso de conexão alternativo através de um outro local de bloqueio na macro rígida.

[0022] A figura 5 é uma vista plana esquemática de uma macro rígida que mostra uma primeira disposição de locais de bloqueio nos quais podem ser formadas vias.

[0023] A figura 6 é um diagrama esquemático de um sistema de comunicação sem fio exemplar em modalidades da divulgação podem ser utilizadas.

[0024] A figura 7 é um fluxograma que ilustra um método de acordo com a presente divulgação.

#### **DESCRIÇÃO DETALHADA**

[0025] Aspectos da invenção são divulgados na descrição seguinte e desenhos relacionados direcionados a modalidades específicas da invenção. Modalidades alternativas podem ser concebidas sem se afastar do âmbito da invenção. Além disso, os elementos bem conhecidos da invenção não serão descritos em detalhes ou serão omitidos de modo a não obscurecer os dados relevantes da invenção.

[0026] A palavra "exemplar" é usada aqui para significar "servir como um exemplo, caso, ou ilustração". Qualquer modalidade aqui descrita como "exemplar" não deve necessariamente ser interpretada como preferida ou vantajosa sobre outras modalidades. Da mesma forma, o termo "modalidades da invenção" não exige que todas as modalidades da invenção incluam o modo de operação discutido característica, ou vantagem.

[0027] A terminologia aqui utilizada é apenas para o propósito de descrever os exemplos específicos de acordo com as modalidades, e não se pretende que seja limitativa de modalidades da invenção. Tal como aqui utilizado, as formas singulares "um", "uma" e "a/o" pretendem incluir as formas de plural, também, a menos que o contexto indique claramente o contrário. Tal como aqui utilizados, os termos "compreende", "compreendendo", "inclui" e/ou "incluso" especificam a presença de características indicadas estruturais e funcionais, etapas, operações, elementos e/ou componentes, mas não excluem a presença ou adição de uma ou mais outros características estruturais e funcionais, etapas, operações, elementos, componentes e/ou grupos dos mesmos.

[0028] Termos espacialmente relativos, tais como "sob", "abaixo", "inferior", "através", "superior", "lateral", "topo", "fundo", "esquerda", "direita" e similares, podem ser aqui utilizados para facilidade da descrição para descrever um elemento ou característica da relação a outro elemento ou característica tal como ilustrado nas figuras. Deve ser entendido que os termos espacialmente relativos destinam-se a abranger diferentes orientações do dispositivo em uso ou operação, além da orientação representada nas figuras. Por exemplo, se o aparelho nas figuras é invertido, os elementos descritos

como "sob" ou "embaixo" de outros elementos ou características seriam então orientados "através de" os outros elementos ou características. O dispositivo pode ser orientado de outra forma (girado em 90 graus ou em outras orientações) e os descritores de relações espaciais relativas utilizados aqui interpretados em conformidade.

[0029] Os versados na técnica apreciarão que a informação e os sinais podem ser representados utilizando qualquer uma de uma variedade de tecnologias e técnicas diferentes. Por exemplo, dados, comandos, instruções, informações, sinais, bits, símbolos, e chips que podem ser referenciados em toda a descrição acima podem ser representados por tensões, correntes, ondas eletromagnéticas, campos magnéticos ou partículas, campos ópticos, partículas de spins de elétrons, eletrospins, ou qualquer combinação dos mesmos.

[0030] O termo "topologia" como aqui utilizado refere-se à interconexão de componentes de circuito e, a menos que indicado de outra forma, não indica nada de disposição física dos componentes ou as suas localizações físicas em relação a outras. Figuras descritas ou de outra forma identificadas como apresentando uma topologia não são mais que uma representação gráfica da topologia e não necessariamente descrevem qualquer coisa a respeito de layout físico ou localizações relativas dos componentes.

[0031] A figura 2 ilustra um chip de multicamada 200 tendo uma primeira camada 202, que tem um primeiro elemento de circuito 204, uma segunda camada 206 tendo uma macro rígida 208, e uma terceira camada 210 tendo um segundo elemento de circuito 212. O primeiro elemento de circuito 204 e/ou segundo elemento de circuito 212 alternadamente poderiam representar pinos ou almofadas de conexão para o chip multicamada 200 em vez de elementos de

circuito reais. O projeto do chip multcamada 200 requer que o primeiro elemento de circuito 204 seja conectado ao segundo elemento de circuito 212 localizado na camada abaixo da macro rígida 208 e duas camadas abaixo do primeiro elemento de circuito 204. A macro rígida 208 é provida com pelo menos um e preferivelmente uma pluralidade de locais de bloqueio 214 que são formados sem elementos lógicos ou conexões e em que nos locais de bloqueio 214 vias 216 possam ser formadas sem afetar adversamente o funcionamento da macro rígida 208. Na figura 2, três locais de bloqueio 214 são ilustrados; no entanto, um número maior ou menor de locais de bloqueio 214 pode ser provido sobre o chip 200. Em vez de rotear uma conexão a partir do primeiro elemento de circuito 204 para o segundo elemento de circuito 212 em torno da borda da macro rígida 208, uma via 216 é formada em um dos locais de bloqueio 214 para prover um percurso de conexão inferior do primeiro elemento de circuito 204 para o segundo elemento de circuito 212. Os locais de bloqueio 214 se estendem linearmente através da macro rígida 208.

[0032] As figuras 3 e 4 ilustram um chip de multcamada 300 tendo uma primeira camada 302 com um primeiro elemento de circuito 304, uma segunda camada 306 tendo uma macro rígida 308, e uma terceira camada 310 tendo um segundo elemento de circuito 312. O primeiro elemento de circuito 304 e/ou o segundo elemento de circuito 312 alternadamente poderiam representar pinos ou almofadas de conexão para o chip multcamadas 300 em vez de elementos de circuito reais. O projeto do chip multcamada 300 requer que o primeiro elemento de circuito 304 seja conectado ao segundo elemento de circuito 312 localizado na camada abaixo da macro rígida 308 e duas camadas abaixo do primeiro elemento de circuito 304. A macro rígida 308 é

provista com pelo menos um e preferivelmente uma pluralidade de locais de bloqueio 314 que são formados sem elementos lógicos ou conexões e em que nos locais de bloqueio 314 vias 318 podem ser formadas sem afetar adversamente o funcionamento da macro rígida 308. Somente dois locais de bloqueio 314 encontram-se ilustrados nas Figs. 3 e 4, mas um número maior, em geral, pode ser provido. Ao contrário do chip multcamada 200 da figura 2, os locais de chip de bloqueio 314 a 300 estão desviados horizontalmente de pelo menos um elemento do primeiro circuito 304 e do segundo elemento de circuito 312. No entanto, mesmo com tais desvios, a conexão do primeiro elemento de circuito 304 para o segundo elemento de circuito 312 é mais curta do que as conexões da técnica anterior, que teriam necessidade de roteamento completamente em torno da macro rígida 308.

[0033] A figura 3 mostra uma primeira rota de conexão 316 que conecta o primeiro elemento de circuito 304 ao segundo elemento de circuito 312 por meio de uma via 318 em um dos locais de bloqueio 314 para fechar o primeiro elemento de circuito 304. A figura 4 mostra uma segunda rota de conexão 402 que conecta o primeiro elemento de circuito 304 ao segundo elemento de circuito 312 por meio de uma via 404 formada no local de bloqueio 314 mais perto do segundo elemento de circuito 312. Qual destas duas vias é selecionada para colocação da via pode depender das outras conexões a e entre os primeiro e segundo elementos de circuito 304, 312 e/ou os outros elementos do circuito (não mostrados) e/ou outros percursos elétricos (não mostrados) sobre a primeira, segunda e terceira camadas 302, 306 e 310.

[0034] Pode ser possível projetar uma macro rígida com os locais de bloqueio localizados em locais predeterminados com base no projeto final desejado do

circuito 3D integrado e os vários elementos que ele irá conter. No entanto, pode ser mais prático prover um número relativamente grande de locais de bloqueio na macro rígida para prover flexibilidade para projetistas de circuitos que pode colocar vias em tão poucos ou muitos dos locais de bloqueio, conforme necessário quando estabelecendo interconexões de circuito. Com referência à figura 5, macro rígida 500 inclui uma pluralidade de locais de bloqueio 502 dispostas em um padrão regular que tem um espaçamento entre as mesmas constante em direções X e Y, uma malha ou uma matriz de linhas e colunas no presente caso. O padrão regular alternadamente poderia ter um espaçamento regular em uma direção apenas ou ser disposto em ziguezague ou um padrão não retangular. As localizações dos locais de bloqueio podem também ser dispostas em um padrão irregular. Deve ser notado que os locais de bloqueio ocupam muito pouco espaço e necessitam apenas de ser suficientemente grandes para acomodar várias vias. As vias são tão pequenas que algumas podem ser formadas mesmo em áreas muito pequenas de bloqueio. O tamanho dos locais de bloqueio em relação aos macros rígidas e aos elementos de circuito são grandemente exageradas nos desenhos.

[0035] É improvável que um projetista de circuito finalmente forme uma via em cada um desses locais de bloqueio. É também pouco provável que os elementos que exigem interconexão sejam localizados diretamente acima e abaixo do local de bloqueio e de modo que eles podem ser conectados por uma única conexão elétrica vertical. No entanto, o grande número de locais de bloqueio se espalham pela superfície da macro rígida provê uma flexibilidade melhorada de roteamento e reduz a necessidade de rotear em torno da borda de uma macro rígida, em vez disso, provê

várias vias através da macro rígida que podem ser usadas conforme necessário.

[0036] Locais para os locais de bloqueio são determinados, em parte, com base nas estatísticas de pino bloco-a-bloco a partir da netlist de projeto em nível de bloco. Com base em regras de projeto relevantes (incluindo via intercamadas / landing pad pitch, etc.) e as estatísticas de pino bloco-a-bloco a área disponível para locais de bloqueio é calculada. Dado que o orçamento de sobrecarga de área permitida (que é mínimo devido a tamanhos extremamente pequenos de vias intercamadas 3D monolíticas) o número de locais de bloqueio em todo o bloco pode ser determinado. Após a inserção de bloqueio, o bloco modificado é feito através da execução física, por exemplo, posicionamento e roteamento ("P&R").

[0037] A figura 6 ilustra um sistema de comunicação sem fio exemplar 600 em que uma ou mais modalidades da presente descrição podem ser empregues vantajosamente. Para fins de ilustração, a figura 6 mostra três unidades remotas 620, 630 e 650, e duas estações base 640. Será reconhecido que os sistemas de comunicação sem fio convencionais podem ter muito mais unidades remotas e estações base. As unidades remotas 620, 630 e 650 incluem circuitos integrados ou outros dispositivos semicondutores 625, 635 e 655 (incluindo as macros rígidas, como aqui divulgadas), que estão entre modalidades da presente descrição, como discutido mais abaixo. A figura 6 mostra sinais de link direto 680 das estações base 640 e as unidades remotas 620, 630, e 650 e 690 sinais de link reverso das unidades remotas 620, 630, e 650 para as estações base 640.

[0038] Na figura 6, a unidade remota 620 é mostrada como um telefone móvel, a unidade remota 630 é

mostrada como um computador portátil, e a unidade remota 650 é mostrada como uma unidade remota local fixa em um sistema de loop local sem fio. Por exemplo, as unidades remotas, podem ser qualquer um ou uma combinação de um telefone celular, unidade de sistema de comunicação pessoal portátil (PCS), unidade portátil de dados, tais como um assistente de dados pessoais (PDA), dispositivo de navegação (tais como dispositivos GPS habilitados), set top box, reproduutor de música, reproduutor de vídeo, aparelho de entretenimento, unidade de dados de localização fixa, tais como equipamentos de leitura de medidores, ou qualquer outro dispositivo que armazena e recupera dados de instrução ou de computador, ou qualquer combinação destes. Embora a figura 6 ilustre as unidades remotas de acordo com os ensinamentos da presente descrição, esta divulgação não se limita a estas unidades ilustradas exemplares. Modalidades da divulgação podem ser adequadamente empregues em qualquer dispositivo com circuito integrado ativo, incluindo a memória e os circuitos no chip para teste e caracterização.

[0039] Um método de acordo com uma modalidade compreende um bloco 702 de formação de uma primeira camada de um circuito integrado, um bloco 704 de formação de uma segunda camada de circuito integrado sobre a primeira camada de circuito integrado, a segunda camada inclui pelo menos uma macro rígida, um bloco 706 de formação de uma via através da macro rígida, um bloco 708 de formação de uma terceira camada no topo da segunda camada e um bloco 710 de conexão elétrica de um elemento sobre a primeira camada de um elemento na terceira camada utilizando a via.

[0040] Os dispositivos anteriores divulgados e funcionalidades (tais como os dispositivos das figuras 2-5, ou qualquer combinação dos mesmos) podem ser desenhados e

configurados em arquivos de computador (por exemplo, RTL, GDSII, Gerber, etc) armazenados em meios legíveis por computador. Alguns ou todos esses arquivos podem ser providos aos operadores de fabricação que fabricam dispositivos baseados em tais arquivos. Os produtos resultantes incluem pastilhas semicondutoras que são então cortadas em matrizes semicondutoras e empacotadas em um chip semicondutor. Os chips semicondutores podem ser empregues em dispositivos eletrônicos, tais como aqui descrito acima.

[0041] Os métodos, as sequências e/ou algoritmos descritos em conexão com as modalidades aqui descritas podem ser incorporados diretamente em hardware, em um módulo de software executado por um processador, ou numa combinação dos dois. Um módulo de software pode residir na memória RAM, memória flash, memória ROM, EPROM, EEPROM, registradores, disco rígido, um disco amovível, um CD-ROM, ou qualquer outra forma de meio de armazenamento conhecido na técnica. Um meio de armazenamento exemplar é acoplado ao processador de modo que o processador pode ler informação a partir de, e gravar informação no meio de armazenamento. Em alternativa, o meio de armazenamento pode ser parte integral do processador.

[0042] Por conseguinte, uma modalidade da invenção pode incluir um meio legível por computador que contém um método para a aplicação. Por conseguinte, a invenção não está limitada aos exemplos ilustrados e quaisquer meios para realizar a funcionalidade aqui descrita estão incluídos em modalidades da invenção.

[0043] Apesar da descrição precedente mostrar modalidades ilustrativas da invenção, deve ser notado que várias alterações e modificações podem ser aqui feitas sem se afastar do âmbito da invenção como definido pelas

reivindicações anexas. As funções, etapas e/ou ações das reivindicações de método de acordo com as modalidades da invenção aqui descritas não necessitam de ser realizadas em qualquer ordem particular. Além disso, embora os elementos da invenção possam ser descritos ou reivindicados no singular, o plural é contemplado a menos que limitação ao singular seja explicitamente declarada.

## REIVINDICAÇÕES

1. Circuito integrado **caracterizado pelo** fato de que compreende uma camada superior, uma camada inferior e pelo menos uma camada intermediária, a camada superior incluindo um traço condutor de camada superior, a pelo menos uma camada intermediária incluindo uma macro rígida e a camada inferior incluindo um traço condutor de camada inferior, em que o traço condutor de camada superior é conectado ao traço condutor de camada inferior por uma pluralidade de vias que se estendem através da macro rígida, a macro rígida incluindo uma pluralidade de locais de bloqueio na parte superior da macro rígida, os locais de bloqueio se estendendo através da macro rígida, em que a pluralidade de vias são formadas em pelo menos alguns dentre os locais de bloqueio, em que os locais de bloqueio são formados sem elementos lógicos ou conexões e nos quais vias de locais de bloqueio são formadas sem afetar de forma adversa a operação da macro rígida, e adicionalmente em que os locais de bloqueio se estendem linearmente através da macro rígida.

2. Circuito integrado, de acordo com a reivindicação 1, **caracterizado pelo** fato de que a camada superior inclui um elemento ativo de camada superior e a camada inferior inclui um elemento ativo de camada inferior e em que o elemento ativo de camada superior está conectado ao elemento ativo de camada inferior pela via.

3. Circuito integrado, de acordo com a reivindicação 1 ou 2, **caracterizado pelo** fato de ser integrado em pelo menos uma pastilha semicondutora.

4. Dispositivo **caracterizado pelo** fato de que é selecionado a partir do grupo que consiste em um set top box, um reproduutor de música, um reproduutor de vídeo, uma unidade de entretenimento, um dispositivo de navegação, um

dispositivo de comunicações, um assistente pessoal digital, PDA, uma unidade de dados de localização fixa, e um computador, incluindo o circuito integrado conforme definido na reivindicação 1 ou 2.

5. Método **caracterizado pelo** fato de que comprehende:

formar uma primeira camada de um circuito integrado;

formar uma segunda camada do circuito integrado sobre a primeira camada do circuito integrado, a segunda camada incluindo pelo menos uma macro rígida;

formar pelo menos uma via através da macro rígida;

formar uma terceira camada na parte superior da segunda camada; e

conectar eletricamente um elemento sobre a primeira camada a um elemento sobre a terceira camada utilizando a pelo menos uma via, em que a macro rígida inclui uma pluralidade de locais de bloqueio e em que formar a pelo menos uma via comprehende formar a pelo menos uma via em uma ou mais dentre a pluralidade de locais de bloqueio, em que os locais de bloqueio são formados sem elementos lógicos ou conexões e nos quais vias de locais de bloqueio são formadas sem afetar de forma adversa a operação da macro rígida, e adicionalmente em que os locais de bloqueio se estendem linearmente através da macro rígida.

6. Memória legível por computador **caracterizada pelo** fato de que comprehende instruções armazenadas na mesma, as instruções sendo executáveis por computador para realizar as etapa do método conforme definido na reivindicação 5.

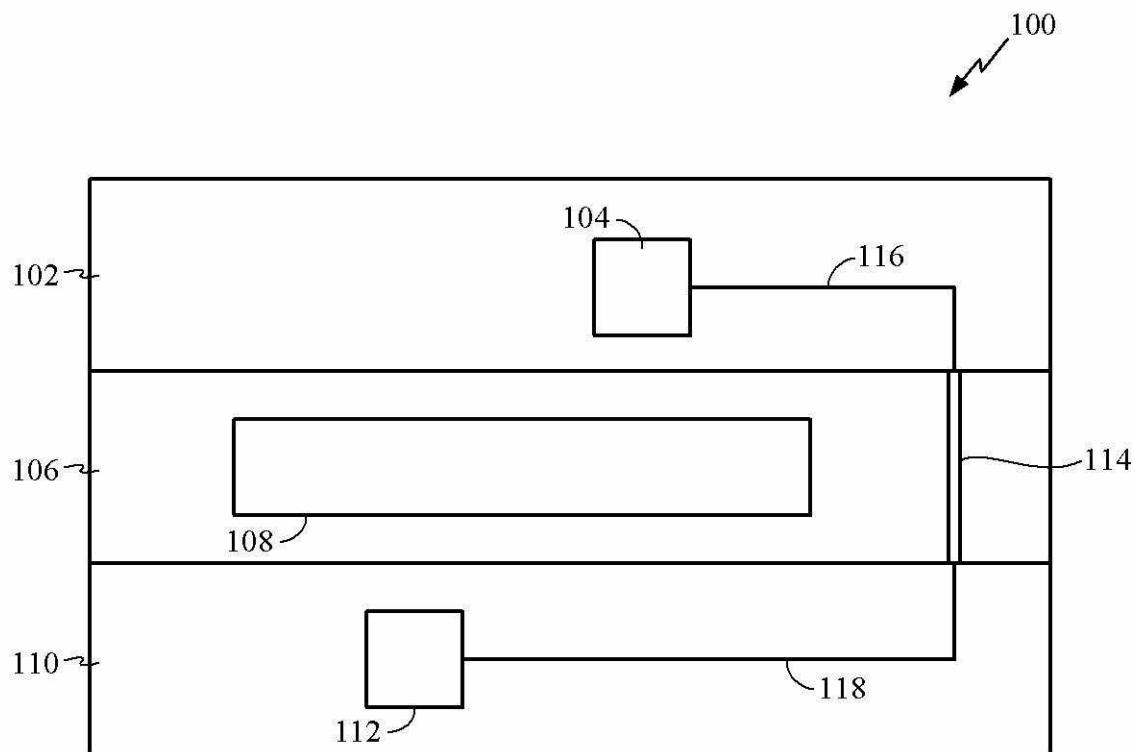


FIG. 1  
(Técnica Convencional)

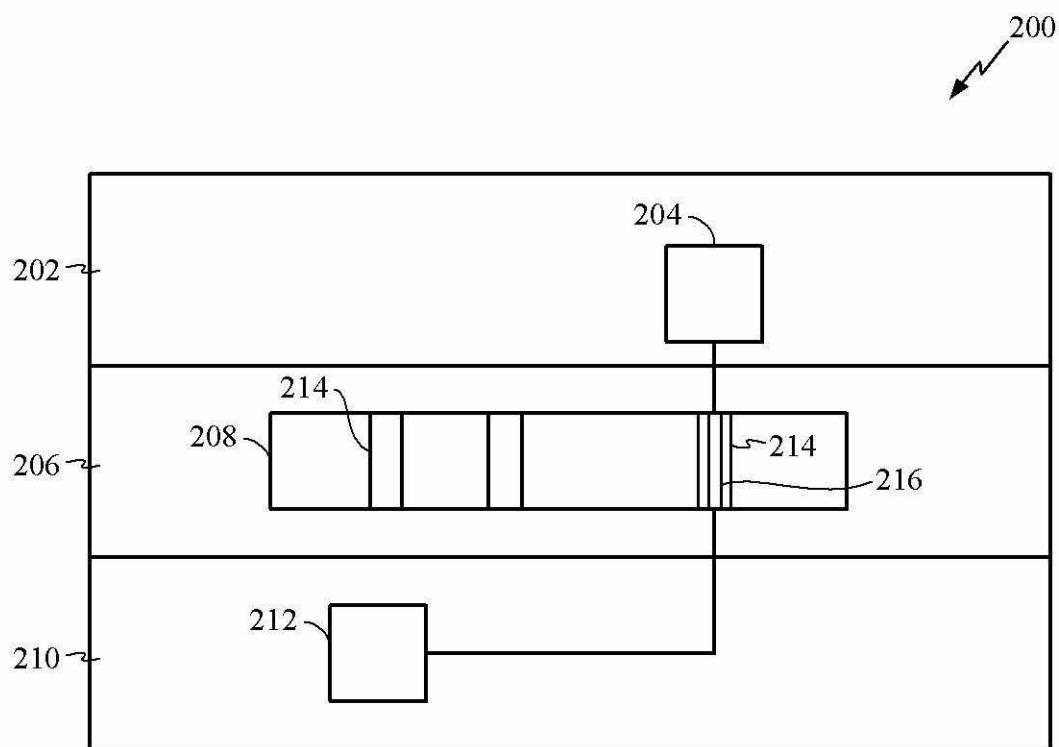


FIG. 2

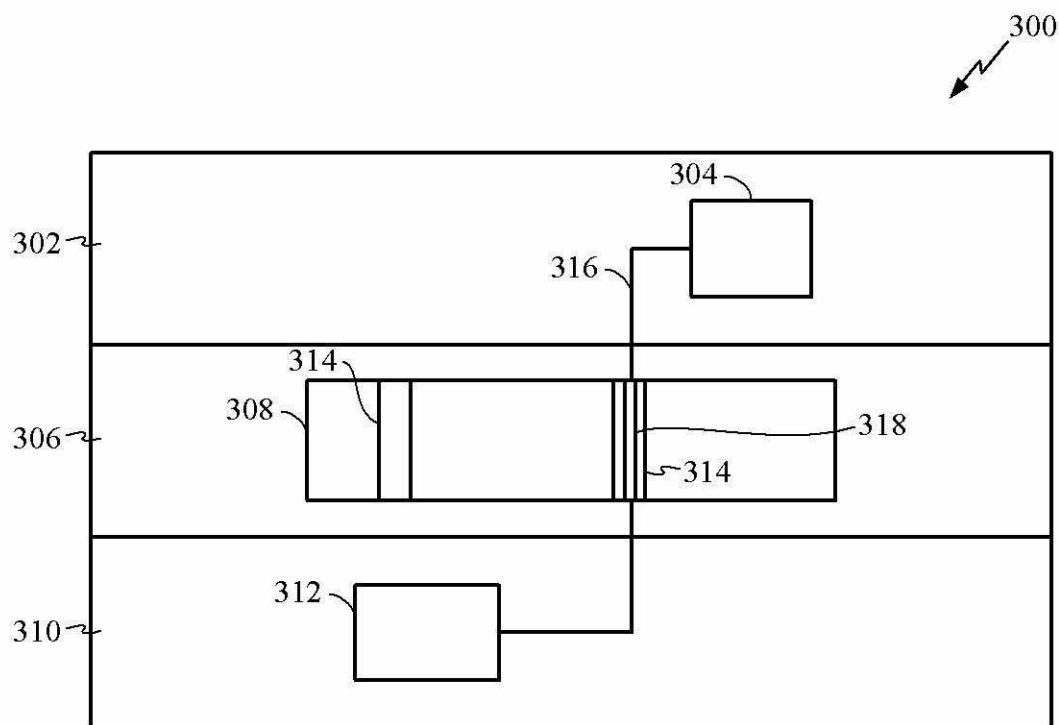


FIG. 3

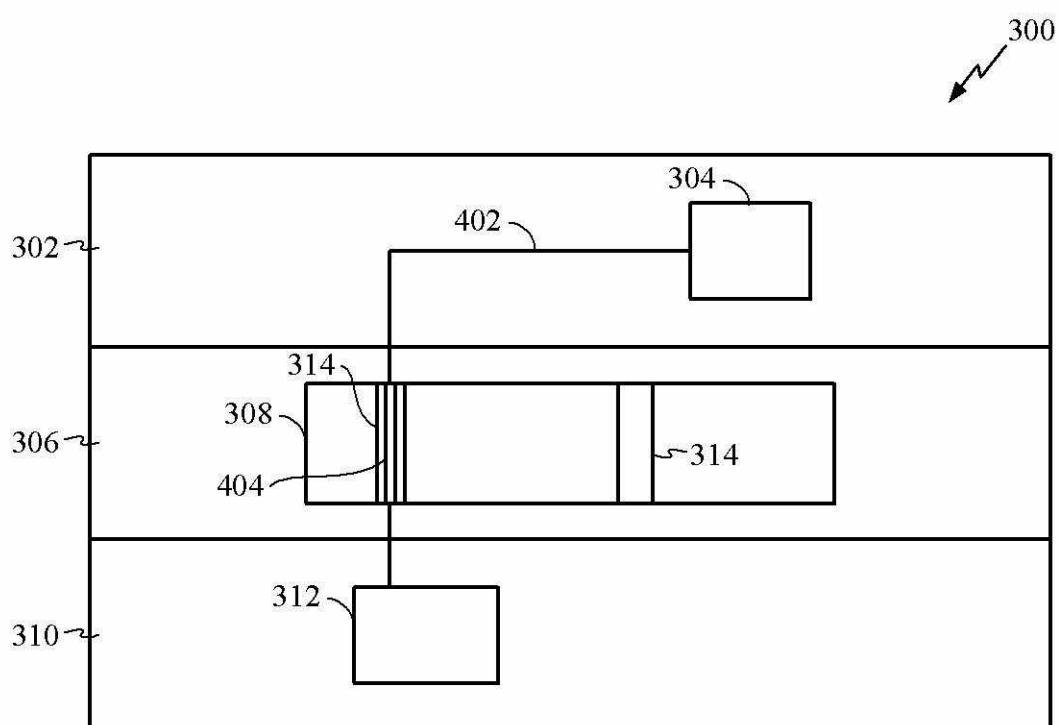


FIG. 4

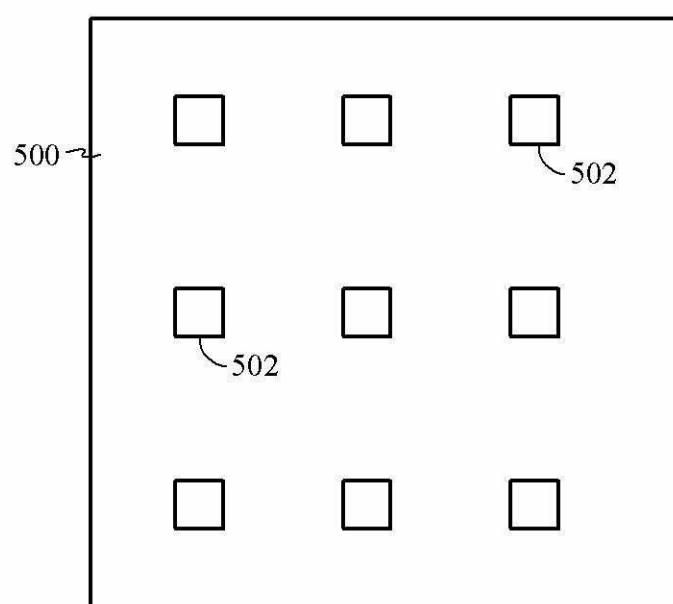


FIG. 5

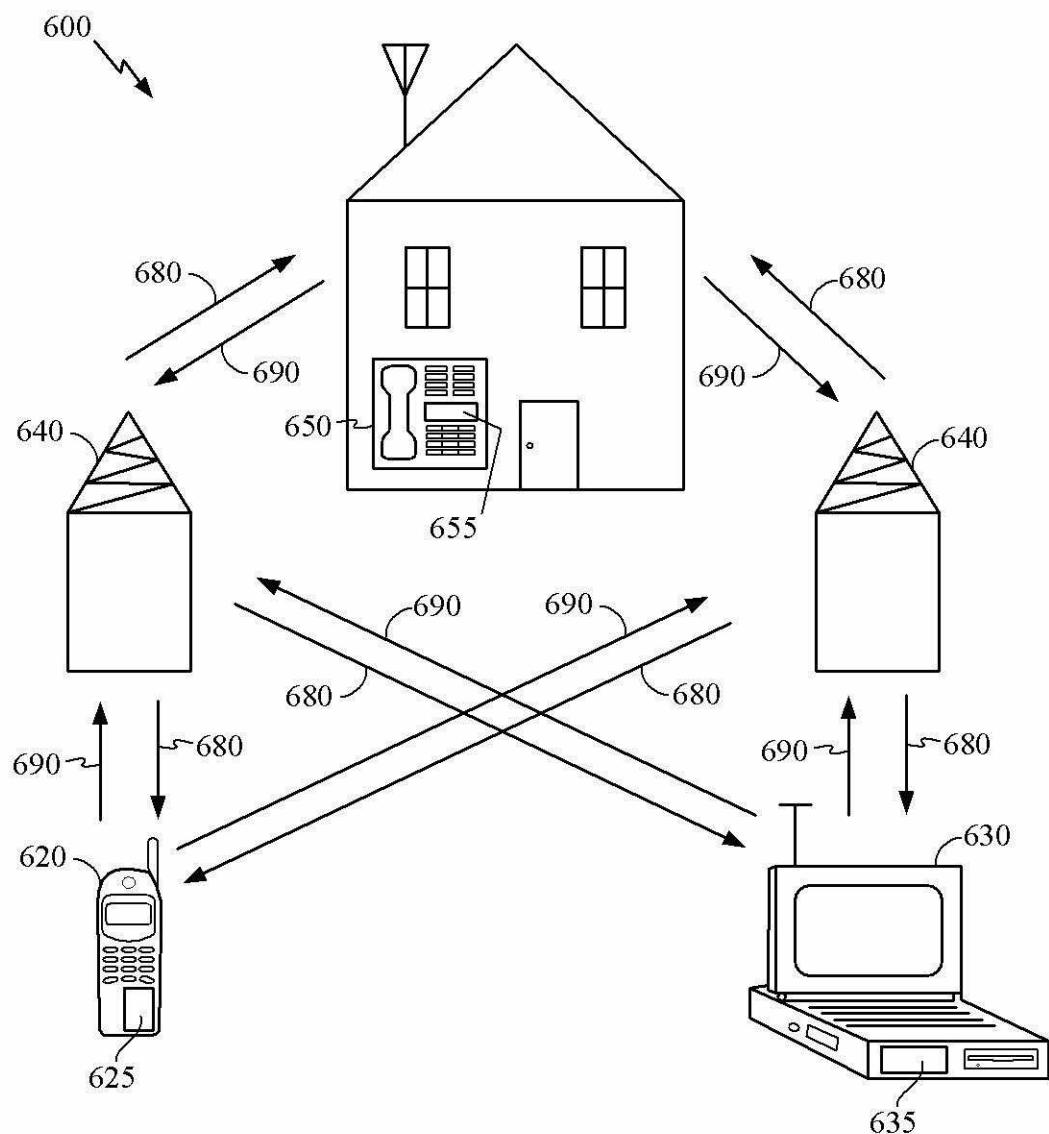


FIG. 6

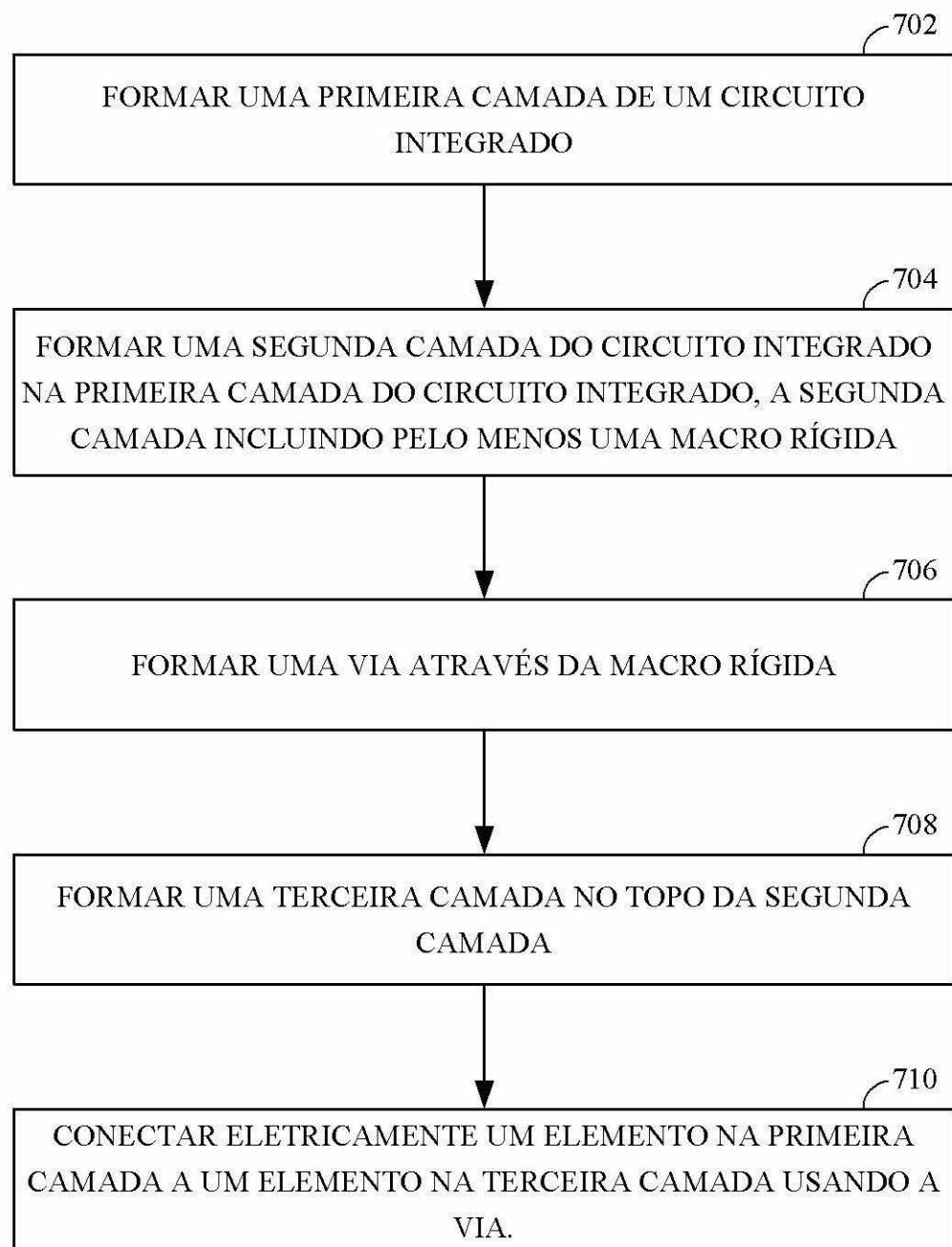


FIG. 7