



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0019551
(43) 공개일자 2018년02월26일

- (51) 국제특허분류(Int. Cl.)
H03B 5/06 (2014.01) **H03B 5/32** (2014.01)
H03B 5/36 (2006.01) **H03K 21/40** (2006.01)
- (52) CPC특허분류
H03B 5/06 (2013.01)
H03B 5/32 (2013.01)
- (21) 출원번호 10-2017-7035685
- (22) 출원일자(국제) 2016년06월17일
심사청구일자 없음
- (85) 번역문제출일자 2017년12월11일
- (86) 국제출원번호 PCT/US2016/038048
- (87) 국제공개번호 WO 2016/205624
국제공개일자 2016년12월22일
- (30) 우선권주장
62/181,554 2015년06월18일 미국(US)
15/184,683 2016년06월16일 미국(US)

- (71) 출원인
マイクロ칩 테크놀로지 인코포레이티드
미국 85224-6199 아리조나 첸들러 웨스트 첸들러
블러바드 2355
- (72) 발명자
쿠마르, 아자이
미국, 85048 아리조나, 피닉스, 이스트 와일드우
드 드라이브 3402
르, 기양
미국, 85284 아리조나, 텁퍼, 웨스트 미르나 레인
1130
- (74) 대리인
특허법인세신

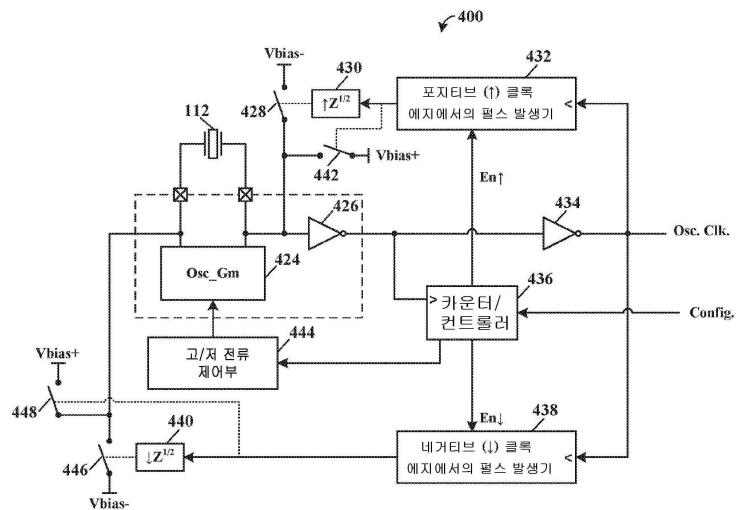
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 적응형 자기 발진 기능을 갖춘 초저전력 크리스털 발진기

(57) 요약

크리스털 발진기는 평균 등급의 크리스털들을 이용하여 발진을 기동하는 것을 보장하기 위해 소정 시간 구간 동안 고전력 모드로 기동되고, 이후에 소정 시간 구간이 끝나면 발진기는 저전력 모드로 전환되고, 그리고 발진기 출력 주파수에 의해 트리거되고 발진기 출력 주파수와 동기화된 에너지 펄스들을 이용하여 발진을 유지한다. 이 에너지 펄스들은 클록 출력 파형의 포지티브, 네거티브 또는 포지티브 및 네거티브 에지들 둘 다에서 생성될 수 있다.

대 표 도



(52) CPC특허분류

H03B 5/364 (2013.01)
H03K 21/406 (2013.01)
H03B 2200/0074 (2013.01)
H03B 2200/0082 (2013.01)
H03B 2200/0094 (2013.01)

명세서

청구범위

청구항 1

외부 크리스털과 결합되도록 구성된 집적 발진기로서,

크리스털이 발진기의 발진 주파수를 제어하도록 구성된 발진기; 및

제1 모드와 제2 모드로 동작하도록 구성된 제어 회로를 포함하고,

상기 발진기의 시동시 상기 제어 회로는 상기 제1 모드로 동작하고 제1 전력 소비로 동작하도록 상기 발진기를 구성하고, 상기 제어 회로는 상기 발진기가 발진하는 소정 시간 구간(period) 이후에 상기 제2 모드로 전환하고,

상기 제2 모드에 있을 때 상기 제어 회로는 상기 발진기가 상기 제1 전력 소비보다 작은 제2 전력 소비로 동작하도록 구성하고, 그리고

상기 발진기의 출력 신호의 상승, 하강, 또는 상승 및 하강 에지들에서 상기 발진기로 펄스들을 주입함으로써 상기 제2 전력 소비의 동작 중에 발진이 유지되는, 집적 발진기.

청구항 2

제1항에 있어서,

상기 발진기의 상기 출력 신호의 사이클들의 수를 카운트함으로써 상기 소정 시간 구간을 결정하기 위해 카운터를 더 포함하는 집적 발진기.

청구항 3

제2항에 있어서,

카운터에 의해 인에이블되고 상기 출력 신호의 사이클마다 적어도 하나의 펄스를 생성하는 펄스 발생기를 더 포함하는 집적 발진기.

청구항 4

제3항에 있어서,

상기 펄스 발생기는 약 5 나노초에서 약 500 나노초까지의 펄스 폭들을 갖는 펄스들을 생성하는, 집적 발진기.

청구항 5

제4항에 있어서,

상기 펄스 발생기는 약 100 나노초의 펄스 폭들을 갖는 펄스들을 생성하는, 집적 발진기.

청구항 6

제4항에 있어서,

상기 펄스 발생기는 약 5 나노초의 펄스 폭들을 갖는 펄스들을 생성하는, 집적 발진기.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 제2 전력 소비는 상기 제1 전력 소비보다 작은, 집적 발진기.

청구항 8

제7항에 있어서,

상기 제2 전력 소비는 상기 제1 전력 소비의 약 10%인, 집적 발진기.

청구항 9

제1항 내지 제8항 중 어느 한 항에 따른 집적 발진기를 포함하는 마이크로컨트롤러.

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서,

상기 발진기는 인버터를 포함하는, 집적 발진기.

청구항 11

제1항 내지 제10항 중 어느 한 항에 있어서,

상기 발진기는 트랜스-컨덕터를 포함하는, 집적 발진기.

청구항 12

제1항 내지 제11항 중 어느 한 항에 있어서,

상기 발진기는,

공급 전압부에 결합된 전류원;

바이어스 전압에 결합된 제1 저항기;

상기 제1 저항기에 결합된 제1 커패시터;

상기 제1 커패시터에 결합된 제2 저항기;

상기 전류원, 제1 커패시터, 및 제1 및 제2 저항기들에 결합된 제1 트랜지스터;

상기 제1 커패시터와 제2 저항기에 결합된 제2 커패시터;

상기 제2 저항기와 제1 트랜지스터에 결합된 제3 커패시터; 및

상기 제1, 제2 및 제3 커패시터들, 상기 제2 저항기 및 상기 제1 트랜지스터에 결합된 제2 트랜지스터를 포함하고,

상기 외부 크리스털은 상기 제1 및 제2 트랜지스터들, 상기 제1, 제2 및 제3 커패시터들, 및 상기 제2 저항기에 결합되는, 집적 발진기.

청구항 13

제1항 내지 제12항 중 어느 한 항에 있어서,

상기 제1 전력 소비는 약 500나노암페어로부터 약 1마이크로암페어까지의 전류를 포함하는, 집적 발진기.

청구항 14

제1항 내지 제13항 중 어느 한 항에 있어서,

상기 제2 전력 소비는 약 25나노암페어로부터 약 100나노암페어까지의 전류를 포함하는, 집적 발진기.

청구항 15

제1항 내지 제14항 중 어느 한 항에 있어서,

상기 펄스들은 상기 발진기로부터의 상기 출력 신호의 상기 상승, 하강, 또는 상승 및 상기 하강 에지들로부터 약 반주기만큼 지연되는, 집적 발진기.

청구항 16

외부 크리스털과 결합되도록 구성된 집적 발진기를 기동 및 구동시키기 위한 방법으로서,
크리스털을 이용하여 발진기의 주파수를 제어하는 단계;
제1 모드로 상기 발진기의 동작을 기동하는 단계 - 상기 발진기는 제1 전력 소비로 동작함 -;
상기 발진기가 발진하는 소정 시간 구간 이후에 제2 모드로 상기 발진기를 동작시키는 단계 - 상기 발진기는 제2 전력 소비로 동작하고 상기 제2 전력 소비는 상기 제1 전력 소비보다 작음 -; 및
상기 제2 전력 소비에서 상기 발진기의 동작을 지속시키기 위해 상기 발진기의 출력 신호의 상승, 하강, 또는 상승 및 하강 에지들에서 상기 발진기로 펄스들을 주입하는 단계를 포함하는, 방법.

청구항 17

제16항에 있어서,

상기 발진기의 상기 출력 신호의 상기 상승, 하강, 또는 상승 및 하강 에지들로부터 약 반주기만큼 상기 펄스들을 지연시키는 단계를 더 포함하는 방법.

발명의 설명

기술 분야

관련 특허 출원

[0001] 본 출원은, 2015년 6월 18일 출원된 동일 출원인에 의한 미국 가출원 번호 62/181,554 호의 우선이익을 주장하며, 상기 미국 가출원은 모든 목적들을 위해 본 출원에 참조함으로써 통합된다.

기술 분야

[0004] 본 개시는 크리스털 발진기들에 관한 것으로, 특히 적응형 자동 기동 기능이 있는 초저전력 크리스털 발진기에 관한 것이다.

배경 기술

[0005] 슬립(sleep) 모드에서 저전력 소비를 보장하기 위해 마이크로컨트롤러는 내부 또는 외부 발진기가 제공하는 매우 낮은 주파수의 시스템 클록으로 전환될 수 있다. 기존의 32KHz 발진기는 약 1 마이크로암페어를 소모하며, 산업 표준 딥(deep) 슬립 모드에서 전체 시스템의 전력량(power budget)은 1 마이크로암페어이다. 이 산업 표준의 딥 슬립 요구 조건을 충족시키기 위해서는, 오실레이터가 바이어스 생성부를 포함하여 150 나노암페어 미만의 전력을 소비해야 하며 광범위한 크리스털들을 여전히 지원할 수 있어야 한다. 온도에 따라 크리스털 특성이 넓게 변동하므로(약 30킬로옴으로부터 약 90킬로옴까지의 R_{ESR}), 크리스털 발진기가 기동되지 않거나 그러한 낮은 전류 값들에서는 발진을 지속할 수 없을 것이다. 약 200 나노암페어의 저전력 크리스털 발진기는 가격이 비싸고 쉽게 구할 수 없는 매우 낮은 ESR 크리스털들에서만 동작할 것이다.

발명의 내용

해결하려는 과제

[0006] 따라서, 광범위한 크리스털을 사용하여 기동 및 동작할 수 있고 매우 낮은 전력 소모에서 주로 동작하고 매우 낮은 전력 소모로 발진을 지속하는 크리스털 발진기가 필요하다.

과제의 해결 수단

[0007] 일 실시예에 따르면, 외부 크리스털과 결합되도록 구성된 집적 발진기는 크리스털이 발진 주파수를 제어하도록 구성된 발진기; 및 제1 모드와 제2 모드로 동작하도록 구성된 제어 회로를 포함할 수 있고 상기 발진기의 시동시 상기 제어 회로는 상기 제1 모드로 동작하고 제1 전력 소비로 동작하도록 상기 발진기를 구성하고, 상기 제어 회로는 상기 발진기가 발진하는 소정 시간 구간(period) 이후에 상기 제2 모드로 전환하고, 상기 제2 모드에 있을 때 상기 제어 회로는 상기 발진기가 상기 제1 전력 소비보다 작을 수 있는 제2 전력 소비로 동작하도록 구성하고, 그리고 상기 발진기의 출력 신호의 상승, 하강, 또는 상승 및 하강 에지들에서 상기 발진기로

펄스들을 주입함으로써 상기 제2 전력 소비의 동작 중에 발진이 유지될 수 있다.

[0008] 추가 실시예에 따르면, 카운터는 상기 발진기의 상기 출력 신호의 사이클들의 수를 카운트함으로써 상기 소정 시간 구간을 결정할 수 있다. 추가 실시예에 따르면, 펄스 발생기는 카운터에 의해 인레이블될 수 있고 상기 출력 신호의 사이클마다 적어도 하나의 펄스를 생성할 수 있다. 추가 실시예에 따르면, 상기 펄스 발생기는 약 5 나노초에서 약 500 나노초까지의 펄스 폭들을 갖는 펄스들을 생성할 수 있다. 추가 실시예에 따르면, 상기 펄스 발생기는 약 100 나노초의 펄스 폭들을 갖는 펄스들을 생성할 수 있다. 추가 실시예에 따르면, 상기 펄스 발생기는 약 5 나노초의 펄스 폭들을 갖는 펄스들을 생성할 수 있다. 추가 실시예에 따르면, 상기 제2 전력 소비는 상기 제1 전력 소비보다 작을 수 있다. 추가 실시예에 따르면, 상기 제2 전력 소비는 상기 제1 전력 소비의 약 10%일 수 있다.

[0009] 추가 실시예에 따르면, 마이크로컨트롤러는 집적 발진기를 포함할 수 있다.

[0010] 추가 실시예에 따르면, 상기 발진기는 인버터를 포함할 수 있다. 추가 실시예에 따르면, 상기 발진기는 트랜스-컨덕터를 포함할 수 있다.

[0011] 추가 실시예에 따르면, 상기 발진기는, 공급 전압부에 결합된 전류원; 바이어스 전압에 결합된 제1 저항기; 상기 제1 저항기에 결합된 제1 커패시터; 상기 제1 커패시터에 결합된 제2 저항기; 상기 전류원, 제1 커패시터, 및 제1 및 제2 저항기들에 결합된 제1 트랜지스터; 상기 제1 커패시터와 제2 저항기에 결합된 제2 커패시터; 상기 제2 저항기와 제1 트랜지스터에 결합된 제3 커패시터; 및 상기 제1, 제2 및 제3 커패시터들, 상기 제2 저항기 및 상기 제1 트랜지스터에 결합된 제2 트랜지스터를 포함할 수 있고, 상기 외부 크리스털은 상기 제1 및 제2 트랜지스터들, 상기 제1, 제2 및 제3 커패시터들, 및 상기 제2 저항기에 결합된다.

[0012] 추가 실시예에 따르면, 상기 제1 전력 소비는 약 500나노암페어로부터 약 1마이크로암페어까지의 전류를 포함할 수 있다. 추가 실시예에 따르면, 상기 제2 전력 소비는 약 25나노암페어로부터 약 100나노암페어까지의 전류를 포함할 수 있다. 추가 실시예에 따르면, 상기 펄스들은 상기 발진기로부터의 상기 출력 신호의 상기 상승, 하강, 또는 상승 및 상기 하강 에지들로부터 약 반주기만큼 지연될 수 있다.

[0013] 또 하나의 실시예에 따르면, 외부 크리스털과 결합되도록 구성된 집적 발진기를 기동 및 구동시키기 위한 방법은, 크리스털을 이용하여 발진기의 주파수를 제어하는 단계; 제1 모드로 상기 발진기의 동작을 기동하는 단계 - 상기 발진기는 제1 전력 소비로 동작함 -; 상기 발진기가 발진하는 소정 시간 구간 이후에 제2 모드로 상기 발진기를 동작시키는 단계 - 상기 발진기는 제2 전력 소비로 동작하고 상기 제2 전력 소비는 상기 제1 전력 소비보다 작음 -; 및 상기 제2 전력 소비에서 상기 발진기의 동작을 지속시키기 위해 상기 발진기의 출력 신호의 상승, 하강, 또는 상승 및 하강 에지들에서 상기 발진기로 펄스들을 주입하는 단계를 포함할 수 있다.

[0014] 상기 방법의 추가 실시예에 따르면, 상기 방법은 상기 발진기의 상기 출력 신호의 상기 상승, 하강, 또는 상승 및 하강 에지들로부터 약 반주기만큼 상기 펄스들을 지연시키는 단계를 더 포함할 수 있다.

도면의 간단한 설명

[0015] 본 개시는 첨부 도면들과 결합된 이하의 설명을 참조하면 보다 완전하게 이해될 수 있을 것이다.

도 1은 크리스털 발진기 회로의 개략도이다.

도 2는 도 1에 도시된 발진기의 인버터 구현의 개략도이다.

도 3은 도 1에 도시된 발진기의 트랜스-컨덕터 구현의 개략도이다.

도 4는 본 개시의 특정 예시의 실시예에 따른, 적응형 자동 기동 기능을 구비한 초저전력 크리스털 발진기의 개략적인 블록도이다.

도 5는 본 개시의 교시에 따른, 발진기 입력 및 출력 파형들의 개략적인 그래프들이다.

도 6은 본 개시의 교시에 따른, 도 4에 도시된 크리스털 발진기 회로를 포함하는 마이크로컨트롤러의 개략적인 블록도이다.

본 개시는 다양한 변형들 및 대안의 형태들이 쉽게 가능하지만, 그의 특정 예시의 실시예들이 도면들에 도시되었고 본 명세서에서 상세히 설명된다. 하지만, 그 특정 예시의 실시예들에 대한 설명은 본 개시를 여기에서 개시된 특정 형태들로 한정하고자 하는 것이 아님을 이해해야 할 것이다.

발명을 실시하기 위한 구체적인 내용

[0016]

본 개시의 다양한 실시예들에 따르면, 초저전력, 예컨대 100 나노암페어를 사용하면서 발진을 보장할 수 있는 적응형 자체 기동 크리스털 발진기가 제공될 수 있다. 100 나노 암페어에서 동작하는 오실레이터는 다양한 크리스털들로 기동하지 않는 경향이 있다. 이러한 저전력 발진기에서 동작할 수 있는 크리스털들(매우 낮은 R_{ESR})이 있을 수 있지만 사용 가능한 제품이 거의 없고 매우 비싸다. 전술한 문제를 회피하기 위해, 개선된 발진기 회로들은 약 1 마이크로 암페어에서 기동할 수 있고 일단 발진이 되면 동작 전류는 예를 들어 약 100 나노 암페어로 감소될 수 있지만, 이에 한정되는 것은 아니다. 그러나 발진기는 쉽게 사용할 수 있는 크리스털들을 사용하여 100 나노 암페어에서 발진을 지속할 수 없다. 저전력 크리스털 발진기들을 제공하기 위한 기준의 방법은, 타이머가 끝나기 전에 발진이 기동되지 않으면 발진기가 절대로 동작을 기동되지 않기 때문에 특수한 고품질 및 고가의 크리스털들을 사용해야 한다.

[0017]

본 개시의 다양한 실시예들에 따르면, 저전력 크리스털 발진기에서의 발진은 자체의 클록 출력에 의해 제어되는 펄스들을 제공함으로써 발진기 회로에 추가 에너지를 주입함으로써 유지될 수 있다. 이 크리스털 발진기는 저전류 동작으로 전환하기 전에 높은 전류로 시동될 수 있다. 그런 다음 특정 수의 출력 사이클들이 지나면, 발진기 출력에 동기화된 에너지 펄스들로 저전력 동작으로 전환되어 발진기 회로에 주입된다. 크리스털 발진기 출력으로부터 실행되는 타이머, 예를 들어, 1024 카운터를 사용함으로써, 절전 회로는 그것이 크리스털 발진기를 저전류 모드(예를 들어, 약 100 나노암페어)로 스위칭하기 전에 크리스털 발진기가 발진을 충분히 유지할 때까지 대기한다.

[0018]

이제 도면들을 보면, 예시적인 실시예들의 세부 사항들이 개략적으로 도시되어 있다. 도면들에서 같은 요소들은 같은 번호들로 나타내어지며, 유사한 요소들은 같은 번호들에 다른 소문자 첨자를 붙여서 나타내어질 것이다.

[0019]

도 1을 보면, 크리스털 발진기 회로의 개략도가 도시되어 있다. 개괄적으로 도면부호 100으로 표시된 이 크리스털 발진기 회로는 전류원(102), 제1 저항기(104), P-채널 금속 산화물 반도체(PMOS) 전계 효과 트랜지스터(FET)(106), 제1 커패시터(108), 제2 저항기(110), 크리스털 주파수 결정 요소(112), 제2 커패시터(114), 제3 커패시터(116), 및 PMOS FET(106)와 함께 토템 폴(totem pole) 회로를 구성하는 NMOS FET(118)를 포함할 수 있다. 크리스털 발진기 회로(100)는 그것의 발진을 기동하기 위해서는 회로 잡음 에너지에 의존하고, 전(全) 동작 발진 출력에 도달하는데 가장 긴 시간이 걸린다. 32 KHz에서 발진하는 크리스털 발진기 회로(100)는 시동하는데 최대 3 내지 4초 걸릴 수 있고, 32 MHz 발진기는 시동을 위해 약 5 내지 20 밀리 초가 걸릴 수 있다.

[0020]

이는 표준 수정 발진기 회로 구조이며, 전자 회로 구조의 통상의 지식을 가지고 본 개시를 이용할 수 있는 당업자라면 동일하게 잘 동작하는 다른 수정 발진기 회로 구조들을 쉽게 생각해낼 수 있다. 이들 다른 크리스털 발진기 회로들 모두는 본 개시에 적용 가능하며 본 명세서에서 예상된다.

[0021]

도 2를 보면, 도 1에 도시된 발진기의 인버터 구현의 개략도가 도시되어 있다. 발진기(100a)에 도시된 주 발진 능동 디바이스는 출력(226)을 갖는 베퍼 증폭기로서 사용되는 또 하나의 인버터(224)가 뒤따르는 인버터(222)이다.

[0022]

도 3을 보면, 도 1에 도시된 발진기의 트랜스-컨덕터 구현의 개략도가 도시되어 있다. 발진기(100b)에 도시된 주 발진 능동 디바이스는 출력(326)을 갖는 베퍼 증폭기로서 사용되는 인버터(324)가 뒤따르는 트랜스-컨덕터(322)이다.

[0023]

도 2 및 도 3에 도시된 바와 같은 초저전력 발진기의 과제는 온도 범위에 따라 크리스털 특성이 넓게 변동한다는 것이다. 전형적인 크리스털의 R_{ESR} 범위는 약 30킬로옴으로부터 약 90킬로옴까지일 수 있다.

[0024]

도 4를 보면, 본 개시의 특정 예시의 실시예에 따른, 적응형 자동 기동 기능이 있는 초저전력 크리스털 발진기의 개략적인 블록도가 도시되어 있다. 개괄적으로 도면부호 400으로 표시된, 적응형 자동 기동 기능이 있는 초저전력 크리스털 발진기는 고전력 및 저전력으로 제어 가능한 G_m 디바이스(424), 인버터(426), 공급 전압(V_{dd})(V_{bias+}) 및 공급 공통부(V_{ss})(V_{bias-}) 각각과 G_m 디바이스(424)의 출력부 사이에 결합된 제어 가능한 스위치들(442 및 428), 포지티브 반주기(half-cycle) 에지 지연 회로(430), 포지티브 진행의 클록 에지에서 활성화되는 제1 펄스 발생기(432), 인버터(434), 카운터 컨트롤러(436), 네거티브 진행의 클록 에지에서 활성화되는 제2 펄스 발생기(438), 네거티브 반주기 에지 지연 회로(440), G_m 디바이스(424)를 위한 고/저 전류 제어부(444), 및 공급 전압(V_{dd})(V_{bias+})과 공급 공통부(V_{ss})(V_{bias-}) 사이에 각각 결합되는 제어 가능한 스위치들(448

및 446)을 포함할 수 있다. 제1 및 제2 펄스 발생기들(432 및 438)은 포지티브 펄스들, 네거티브 펄스들, 또는 포지티브 및 네거티브 펄스들 둘 다를 제어하도록 구성 가능한 펄스 출력들을 갖는 단일 펄스 발생기일 수 있다.

[0025] 고전력 모드로 동작하는 Gm 디바이스(424)는 광범위한 R_{ESR}(예를 들어, 약30 킬로옴으로부터 약 90킬로옴까지)임)을 갖는 크리스털들을 지원하는데 사용될 수 있다. 높은 전력 모드로 동작하는 Gm 디바이스(424)에 대한 전력 소비는 예를 들어 딥 슬립(deep-sleep) 스티커 디바이스들로서는 너무 높은 약 500 나노 암페어(전형적) 및 약 1 마이크로 암페어(최대)일 수 있지만, 이에 한정되는 것은 아니다. 따라서 고전력 모드에 있을 때 크리스털 발진을 기동하여 소정 수의 발진 사이클 카운트, 예를 들어, 4096/8192 동안 이 고전력 모드를 유지함으로써 시동 발진을 보장할 것이다. 발진이 지속되면, 발진기 회로로의 에너지 펄스들, 예를 들면 크리스털 발진기 출력 주파수와 동기화된 100 나노초 폭의(wide) 펄스들을 생성하기 시작한다. 그런 다음, Gm 디바이스(424)가 낮은 전류(예를 들면, 고전력 모드에 있을 때 사용되는 전류의 약 10%)를 사용하는 저전력 모드로 스위칭한다.

[0026] 이것은 고전력 모드와 저전력 모드 중 어느 하나에서 Gm 디바이스(424)를 제어하기 위한 고/저 전류 제어부(444)를 이용하여 달성될 수 있으며, 여기서 전류 제어부(444)는 또한 발진기 출력(인버터(426)의 출력)에 의해 생성된 사이클들의 수를 카운트하는 카운터/컨트롤러(436)에 의해 제어된다. 여기서 카운터/컨트롤러(436)는 크리스털 발진기가 적절한 시동 발진을 보장하기에 충분히 긴 고전력 모드로 구동하는 것을 보장한다. 그 다음, 적절한 시동 발진을 보장하기에 충분한 시간이 경과하면, 카운터/컨트롤러(436)는 Gm 디바이스(424)를 저전력 모드로 전환시키도록 고/저 전류 제어부(444)에 명령하고, 펄스 발생기들(432 및 438) 중 어느 하나 또는 둘 다를 인에이블한다.

[0027] 펄스 발생기들(432 및 438)은 발진기 출력(인버터(434)의 출력)의 주파수와 동기화되는 펄스들을 생성할 수 있으므로, 최대값을 크리스털 주파수 대역폭 내에서 발진기 회로로 전달할 수 있다. 펄스 폭들은 또한 약 5 나노초 내지 약 500 나노초일 수 있다. 펄스 발생기들(432 및/또는 438)에 의해 생성된 바와 같은, 크리스털 발진기로의 에너지 펄스들은 다음의 3가지 옵션들 중 어느 하나를 사용함으로써 제공될 수 있다:

[0028] (1) 인버터(434)로부터의 발진기 출력의 상승 에지에서 Vbias+ 펄스들을 Gm 디바이스(424)에 인가하는 스위치(442)를 폐쇄함으로써 생성되고, 그리고 선택적으로, 반주기 지연(430) 이후에 스위치(428)를 Vbias-로 폐쇄함으로써 생성되는 포지티브 펄스들.

[0029] (2) 인버터(434)로부터의 발진기 출력의 하강 에지에서 Vbias+ 펄스들을 Gm 디바이스(424)에 인가하는 스위치(448)를 폐쇄함으로써 생성되고, 그리고 선택적으로, 반주기 지연(440) 이후에 스위치(446)를 Vbias-로 폐쇄함으로써 생성되는 네거티브 펄스들.

[0030] (3) 스위치들(428, 430, 446 및 448)에 의해 제공되는 바와 같은 각각 Vbias+ 및 Vbias-로의 상승 및 하강 클록 에지들에서의 포지티브 및 네거티브 펄스들.

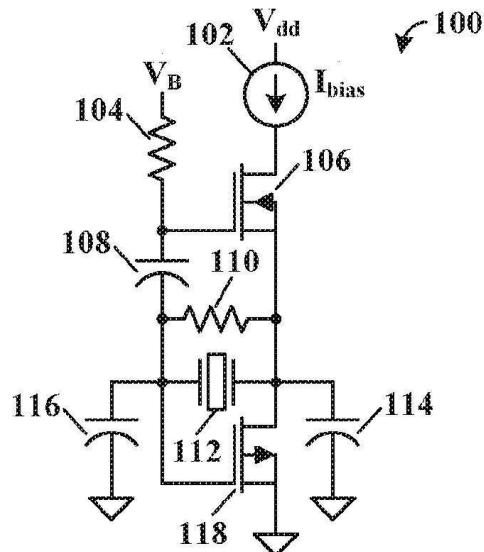
[0031] 도 5를 보면, 본 개시의 교시에 따른, 발진기 입력 및 출력 과형들의 개략적인 그래프들이 도시되어 있다. 스위치(448)로부터의 포지티브 펄스들은 상승 클록 발진기 과형에 도시되고, 스위치(446)로부터의 네거티브 펄스들은 하강 클록 발진기 과형에 도시된다.

[0032] 도 6을 보면, 본 개시의 교시에 따른, 도 4에 도시된 크리스털 발진기 회로를 포함하는 마이크로컨트롤러의 개략적인 블록도가 도시되어 있다. 마이크로컨트롤러(602)는 디지털 프로세서 및 메모리(604), 주변 모듈들(606), 입력/출력부(608) 및 클록 발진기(400)를 포함할 수 있다. 클록 발진기(400)는 외부 크리스털(112) 및 관련 외부 컴포넌트들, 예를 들어 저항기들(110, 220 및 320), 및 커패시터들(114 및 116)에 결합될 수 있다. 디지털 프로세서 및 메모리(604)(코어) 및 주변 기기들(606)은 서로 다른 클록 신호들에 결합될 수 있는데, 예를 들면, 디지털 프로세서(604)는 고속 클록 발진기(400)에 결합될 수 있고, 주변기기들(606)은 보다 느린 클록 발진기(610)에 결합될 수 있다. 입력/출력부(608)는 훨씬 더 느린 클록 발진기(612)에 결합될 수 있다.

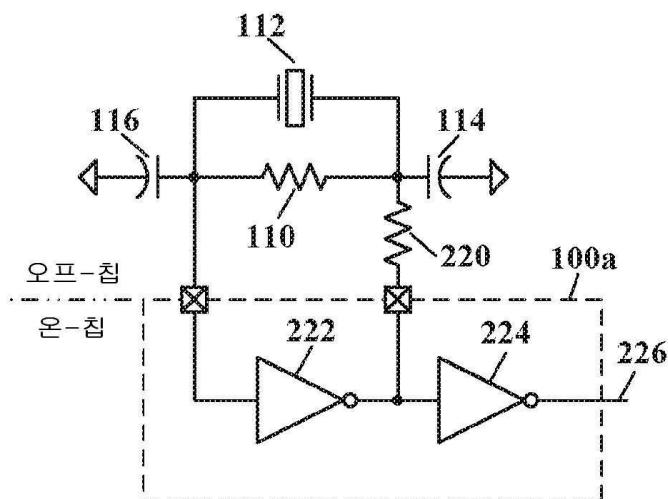
[0033] 본원에 개시된 크리스털 발진기 실시예로 인해, 마이크로컨트롤러(602)는 더 일찍 동작을 시작한 후 더 낮은 전력으로 동작할 수 있다.

도면

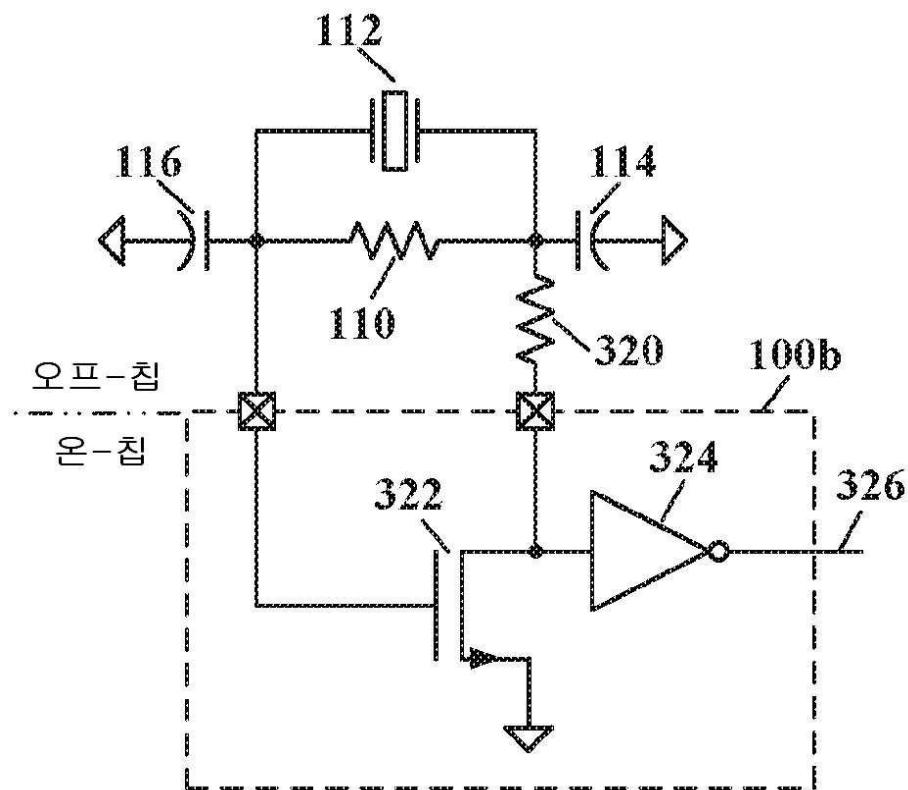
도면1



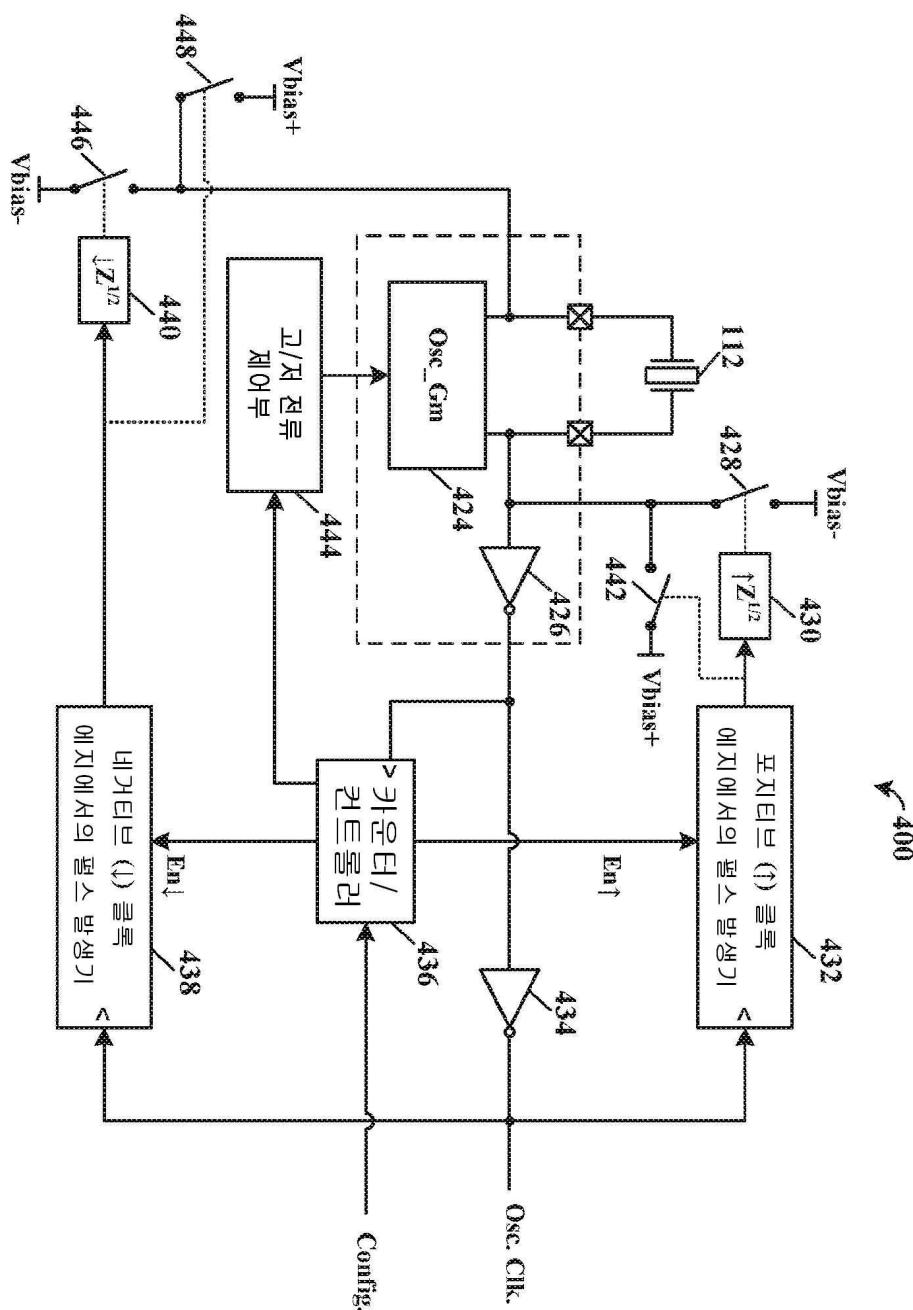
도면2



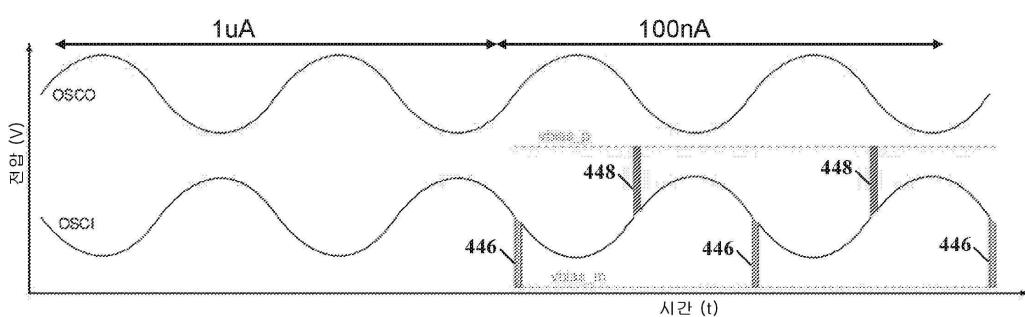
도면3



도면4



도면5



도면6

