



(19) 中華民國智慧財產局

(12) 新型說明書公告本

(11) 證書號數：TW M496230 U

(45) 公告日：中華民國 104 (2015) 年 02 月 21 日

(21) 申請案號：103211710

(22) 申請日：中華民國 103 (2014) 年 07 月 02 日

(51) Int. Cl. : *H01L23/31 (2006.01)*

(30) 優先權：2013/07/03 美國

61/842,945

(71) 申請人：羅森伯格高頻技術公司(德國) ROSENBERGER HOCHFREQUENZTECHNIK GMBH & CO. KG (DE)

德國

(72) 新型創作人：卡西爾 席恩 CAHILL, SEAN S. (US)；聖胡安 艾力克 SANJUAN, ERIC A. (US)

(74) 代理人：許麗紅

申請專利範圍項數：14 項 圖式數：7 共 22 頁

(54) 名稱

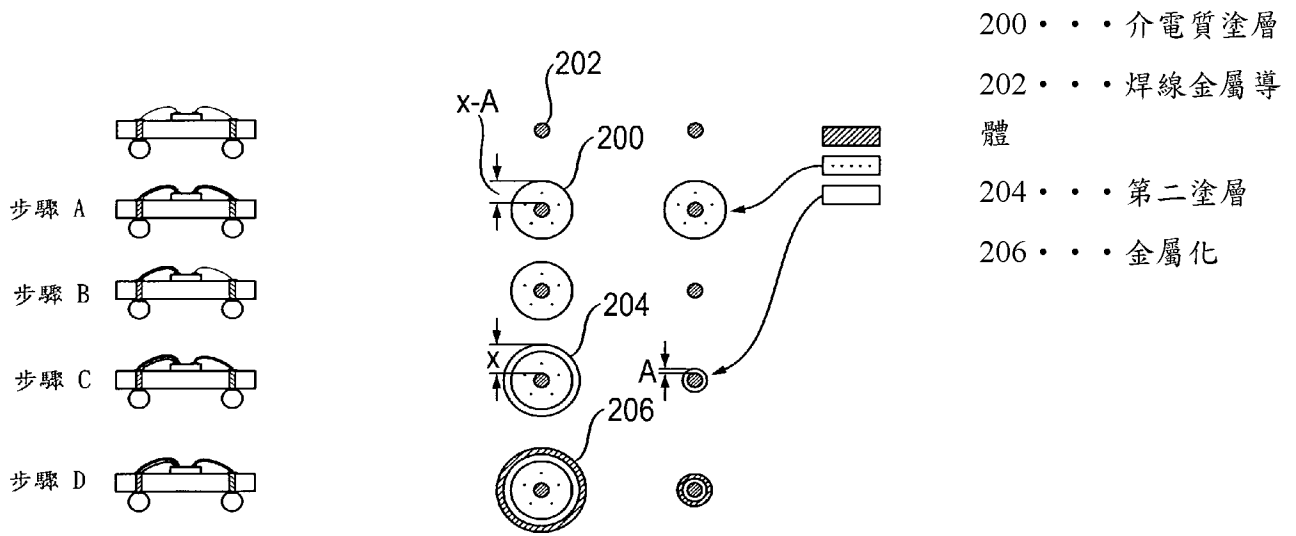
晶粒封裝

DIE PACKAGE

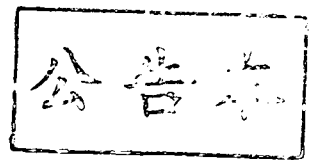
(57) 摘要

本創作係一種晶粒封裝，其係包括一具有多數連接墊的晶粒，一支撐多數連接元件的晶粒基板，一具有第一芯直徑的第一金屬芯的第一引線，一圍繞著該第一金屬芯的介電質層，該介電質層具有一第一介電質厚度，及一至少部份地圍繞著介電質的一外部金屬層，供選擇性地改變引線的電氣特性。

THE PRESENT INVENTION RELATES TO A DIE PACKAGE COMPRISING A DIE HAVING A PLURALITY OF CONNECTION PADS, A DIE SUBSTRATE SUPPORTING A PLURALITY OF CONNECTION ELEMENTS, A FIRST LEAD HAVING A FIRST METAL CORE WITH A FIRST CORE DIAMETER, AND A DIELECTRIC LAYER SURROUNDING THE FIRST METAL CORE, THE DIELECTRIC LAYER HAVING A FIRST DIELECTRIC THICKNESS THAT VARIES ALONG ITS LENGTH AND/OR THE DIELECTRIC LAYER HAVING AN OUTER METAL LAYER AT LEAST PARTIALLY SURROUNDING THE DIELECTRIC LAYER, FOR SELECTIVELY MODIFYING THE ELECTRICAL CHARACTERISTICS OF THE LEAD.



第 5 圖



新型摘要

※ 申請案號：103211710

※ 申請日：103.7.2

※ IPC 分類：H01L 23/31
(2006.01)

【新型名稱】(中文/英文)
晶粒封裝/DIE PACKAGE

【中文】

本創作係一種晶粒封裝，其係包括一具有多數連接墊的晶粒，一支撐多數連接元件的晶粒基板，一具有第一芯直徑的第一金屬芯的第一引線，一圍繞著該第一金屬芯的介電質層，該介電質層具有一第一介電質厚度，及一至少部份地圍繞著介電質的一外部金屬層，供選擇性地改變引線的電氣特性。

【英文】

THE PRESENT INVENTION RELATES TO A DIE PACKAGE COMPRISING A DIE HAVING A PLURALITY OF CONNECTION PADS, A DIE SUBSTRATE SUPPORTING A PLURALITY OF CONNECTION ELEMENTS, A FIRST LEAD HAVING A FIRST METAL CORE WITH A FIRST CORE DIAMETER, AND A DIELECTRIC LAYER SURROUNDING THE FIRST METAL CORE, THE DIELECTRIC LAYER HAVING A FIRST DIELECTRIC THICKNESS THAT VARIES ALONG ITS LENGTH AND/OR THE DIELECTRIC LAYER HAVING AN OUTER METAL LAYER AT LEAST PARTIALLY SURROUNDING THE DIELECTRIC LAYER, FOR SELECTIVELY MODIFYING THE ELECTRICAL CHARACTERISTICS OF THE LEAD.

【代表圖】

【本案指定代表圖】：第（5）圖。

【本代表圖之符號簡單說明】：

介電質塗層	200	焊線金屬導體	202
第二塗層	204	金屬化	206

新型專利說明書

(本說明書格式、順序，請勿任意更動)

【新型名稱】(中文/英文)

晶粒封裝/DIE PACKAGE

【技術領域】

【0001】 晶粒封裝的引線藉選擇性的介電質或金屬塗層加以改變，使允許能較佳控制電氣特性，包括改變電感及電容，以及最佳化所需要的互聯特性。在某些實施例中，信息面匹配是由匹配的引線長度或選擇性地改變等電氣特性的配置變化獲得鼓勵。

【先前技術】

【0002】 電子裝置及組件其操作速度與頻率範圍與日俱增。當今流行的半導體封裝製程係利用焊線貼合來連接基板或引線架，然後連接次層級的互聯、穿孔、基板或封裝金屬導線、焊球等供連接電子裝置的印刷電路板用途。

【0003】 然而，封裝引線也許不能針對特定的電氣特性，包括信息面傳輸特性，感應或電容進行最佳化。

【新型內容】

【0004】 考量先前技術的問題及缺點，本創作的目的在於提供一種晶粒封裝，其係具有至少一連接一晶粒的一連接墊的引線及一具有一連接元件的晶粒基板，使能最佳化特殊的電氣特性，尤其是特殊的電容性亦或電感性。

【0005】 上述及其他目的，對熟悉該領域的習知技藝者來說是顯而易見的而且可利用本創作的晶粒封裝來實現，其係包括一具有多數連接墊的晶粒，一支撐多數連接元件的晶粒基板，一具有一第一芯直徑的第一金屬芯的第一引線，及一圍繞著該第一金屬芯的介電質層，而且該介電質層具有一沿著其長度有不同厚度變化的第一介電質厚度。

【0006】 再者，依據本創作的晶粒封裝包括一具有多數連接墊的晶粒，一支撐多數連接元件的晶粒基板，一具有一第一芯直徑的第一金屬芯的第一引線，一圍繞著該第一金屬芯的介電質層，該介電質層具有一第一介電質厚度，及至少部分外層金屬層圍繞著介電質層。

【0007】 該介電質層亦或金屬層可在引線的特定區域結構化或圖型化，以便能選擇性地改變引線的電氣特性。尤其是，因而可能產生電磁干擾允許改變電氣響應充當頻率功能的衰減亦或相位的改變。

【0008】 附屬項係說明本創作有利的實施例。

【圖式簡單說明】

【0009】 第1圖 係本創作實施例其形成介電質及金屬塗佈的引線供最佳化各種感應及電容要求的結構及製程的示意圖；

【0010】 第2及3圖 分別係本創作實施例其二條引線具有不同的迴路高度但是具有匹配的長度使能較佳匹配阻抗及信息面的平面圖及側視圖；

【0011】 第 4圖 係本創作實施例其說明具有外部接地金屬層的介質層塗佈的引線的製程；

【0012】 第 5圖 係本創作實施例其具有外部接地金屬層的介質層塗佈的引線的減料製造的示意圖；

【0013】 第 6圖 係本創作實施例其具有外部接地金屬層的介質層塗佈的引線的BGA 封裝示意圖；及

【0014】 第7 圖 係本創作實施例具有外部接地金屬層的介質層塗佈的引線的一部份引線架封裝示意圖。

【實施方式】

【0015】 如第1圖所示，適合半導體晶粒封裝的引線可從具有外部接地金屬化的介質層塗佈的金屬芯形成。請再參考第1圖，首次均勻的介電質或金屬塗層可以選擇性地改變以調整電氣特性。這些調整能產生改變主要

是在電容(透過介電質移除)或電感(透過金屬移除)。在某些實施例中，迴路可以形成具有基本的扁平剖面，以允許改進選擇性構圖的一致性。這些調整可發生在封裝所需的單引線，一組引線，或所有的引線。實際上，係創造一其厚度可沿著其長度變化的引線，或替換性地或額外地創造一具有金屬減少的或順著一部份的引線長度完全移除而形成的引線，以便能夠選擇性地改變引線的電氣特性。

【0016】 電氣改變的製程是首先將一引線的金屬芯10與晶粒及基板連接墊連接。金屬芯的塗佈(S1)係利用一介電質層20，其係可藉由選擇性移除或蝕刻介電質至一預定的深度(在薄介電質層仍然圍繞著金屬芯的際)加以圖型化處理(S2)而且利用雷射蝕刻，光敏介電質的光阻圖案成形或在限定區域22沿著引線進行機械，化學或熱力等方式來移除介電質材料。如果介電質層20係完全移除以顯露金屬芯10，則可塗敷(S3)第二層較薄的介電質層30。該介電質層被金屬化(S4)，而且是在金屬塗層40接地情形。然後該金屬塗層40可藉雷射蝕刻，機械，化學，或熱力移除等方式來進行圖型化(S5)以改變其電氣特性，主要是關於電感特性。

【0017】 請參考分別如第2及第3圖所示的平面圖及側視圖，該二條引線2，4具有不同的迴路高度，但匹配長度以較佳匹配阻抗及信息面，其他引線特性可以選擇性地調整以便最佳化或改進電氣特性。為了在千兆赫(GHz)頻率範圍的晶粒接收或傳送信號，引線長度的微米尺度差異能在不同引線之間產生信息面顯著的不匹配。相位可以如同在第1圖所討論過，藉由調整電容或電感特性來較佳匹配，或替換性地，藉由調整迴路高度使其總引線長度係與需要相位匹配的信號線相同。如同可以被理解，引線長度或電氣特性的改變組合，包括引線結構及圖案成形，可以單獨或必要時組合應用。相位匹配的第一及第二引線2，4可以創造以便第一引線2的迴路高度係與第二引線4的引線長度不同，而且適當選擇第一引線2的迴路高度以便第一引線2的引線長度能匹配第二引線4的引線長度，不論介於晶粒1上的各連接墊5及晶粒基板6上的各連接元件7的直線距離間的差異。

	3000 微米	3050 微米	Delta (三角形接線)
GHz	電氣長度 [degrees]	電氣長度 [degrees]	電氣長度差異 [degrees]
0.3	1.8	1.8	0.0
3	17.9	18.2	0.3
30	178.6	181.5	2.9
60	357.1	363.1	6.0

【0018】 表1係說明如上述所製造的引線長度在50 歐姆引線不同頻率範圍其50微米相位差異的影響。在一些應用中，相位顯著的一度(1 degree)微小差異即能產生不良的性能。因此， 依據本例子可能影響30及 60 GHz 性能。

【0019】 介電質及金屬塗佈的引線其介電質或金屬層可以被結構化以產生電磁干擾允許改變電氣響應，充當頻率的功能，就衰減亦或相位來說產生眾所周知的電氣響應諸如延遲，耦合及濾波特性的。結構化介電質層及金屬層的多層塗佈是可能的而且能產生熟悉該領域的習知技藝者眾所周知的橢圓反應。一旦介電質層20被沈積，薄膜可藉各種製程加以圖型化處理；此類製程在選擇上係基於特徵屬性諸如特徵分析，側壁外形及深度及其他特徵屬性。這些製程的例子例如利用雷射，光阻蝕刻及平板印刷等技術。

【0020】 在某些實施例，電氣特性可以藉由使用在半導體晶粒封裝具有介質層塗佈的引線具有不同介電質厚度來調整。厚的，薄的及中等厚度可藉不同的介電質塗層時間及製造步驟產生。芯直徑及介電質厚度可以有不同變化。在某些實施例沈積處理介電質的成分也可以有不同變化，例如不同的介電質層20，30材料圍繞著金屬芯10，然後被可接地的金屬塗層40圍繞。如此可允許，例如一高性能介電質30具有優異的蒸氣屏障，抗氧氣分解性等，能薄薄地在較厚的一層低成本介電質材料20上被沈積處理。在

其他實施例，不同厚度的多層介電質，可以藉由薄金屬層分離而且其最外部的金屬層是接地的。

【0021】 通常，薄介電質層可提供電源線良好的低阻抗，厚介電質層有利於信號完整性，及外部金屬層係連接相同的接地。值得注意的是，芯直徑及介電質厚度組合是可能的而且一系列此種步驟可被執行以實現二次以上的阻抗。在某些實施例中，可能期望電源線具有較大的芯心以增加極限功率負載率，減少電源線溫度，亦或此外減少電源供應的任何電感及接地線可能的惡化接地突變或功率下降。中等厚度的介電質層也是有益的，因為很多的封裝可能受益於具有三條引線(3)或更多不同介電質厚度。例如，引線具有中等介電質厚度可以被使用在連接電源及基本上不同阻抗的負載以最大化功率傳輸。例如，10歐姆電源可以利用20歐姆的引線耦合至40歐姆。此外，因為介電質成本可能很高，因此重大的信號路徑可以使用厚的介電質互聯，而較不重要的狀態，重置，或類似情況的引線則可利用厚度大於功率引線但小於(中間的)重大的信號引線的介電質層塗佈。此舉的優點是，可減少介電質沈積材料成本及時間。

【0022】 介電質塗層的精密厚度在選擇上可以組合焊線直徑，以實現對每條引線特別要求的阻抗值。

$$Z_0 = \sqrt{\frac{L}{C}} = \frac{138}{\sqrt{\epsilon_r}} \cdot \log\left(\frac{b}{a}\right) \quad (1)$$

【0023】 同軸線路的特性阻抗如方程式(1)所示，其中L係單位長度的電感，C係單位長度的電容，a係焊線的直徑，b係介電質的外徑而且 ϵ_r 係同軸介電質的相對介電係數(電容率)。

【0024】 在如第4圖所示的一實施例，製造具有外部接地金屬塗層的介質層塗佈的引線可使用下列步驟。清洗晶粒及基板上的連接墊(50)以及利用基板及一焊線來連接晶粒與連接墊(51)。另外，一條第二直徑金屬線可以被連接(52)(例如較大直徑金屬線適合電源連接)，或晶粒區域可以被遮蔽(53)或其他方式保護以允許選擇性沈積。一層或多層相同或不同成分的介電質

可以沈積處理(54)，接著藉由選擇性雷射或熱力蝕刻，或化學的移除部份介電質以允許包括在所述介電質沈積步驟(55)的接地連接。此步驟係可選擇性，因為在一些實施例中，可以免除接地。在此特別適用於在較高頻率作業的晶粒，因為一虛擬的射頻（RF）接地可透過電容性耦合來建立。然後進行金屬化塗層(57)處理，以金屬層覆蓋介電質以形成引線最外層的金屬塗層，以及引線接地連接。整個製程可以重復多次(58)，有利於那些使用選擇性沈積技術的實施例，尤其是適用於那些支撐多晶或綜合及不同的阻抗引線的實施例。在最後的步驟中，針對非凹槽式封裝，外模可以被用來封裝引線(59)。其他變化的實施例及額外的或不同的製程步驟也在美國專利US20120066894及美國專利US 6,770,822有所說明，其公開內容也完全引用併入本文。

【0025】 在某些實施例中，改變及添加所描述的製程是可能的。例如，提供一致的介電質塗層可透過不同的製程使用化學(電泳)，機械(表面張力)，催化(引體，電磁 [紫外線，紅外線]，電子光束等及其他適當的技術來實現。電泳聚合物係特別地有利，因為它們能依靠自限性反應藉由調整製程參數亦或簡單的添加物，濃度，化學，熱力或時間改變至電泳的塗層溶液來沉積精確的厚度。

【0026】 在其他實施例中，可以使用介電質預塗佈的焊線來形成引線。然而市售的塗層電線其介電質厚度較薄不符合要求，例如，50歐姆引線，上述討論的介電質沈積步驟可以用來增加介電質厚度以設定需要的阻抗。使用這些預塗層金屬線可簡化其他需要產生同軸的製程步驟而且允許產生氣相沈積介電質所需的較薄的塗層及加速製程時間以產生接地穿孔。預塗佈的焊線可以使用以防止具較窄空間或交叉引線短路。在某些實施例中，預塗佈的焊線可具有由感光材料製造的介電質以允許選擇性圖案成形技術。

【0027】 在其他實施例中，可以使用介電質聚對二甲苯(dielectric parylene)。聚對二甲苯係許多化學氣相沈積聚合物[poly(p-xylylene)]的商品名

稱供防水及絕緣屏障用途。聚對二甲苯可以形成在成長有限的凝結反應，使用一改裝的聚對二甲苯沈積設備能將晶粒，基板及引線曝光於一感光板允許電磁輻射(紅外線，紫外線等)以一精確的方式放電使產生選擇性的介電質成長率。此舉的優點是，生成接觸通孔或大量去除聚對二甲苯等等的製程需求可達到最小化或直接免除。

【0028】 由於已知在氧氣、水蒸汽和熱量的存在下的氧斷裂現象當中，聚對二甲苯及其他介電質會有降解的問題。損害可以藉由形成優良氧氣蒸氣屏障的金屬層來限制，3-5微米厚度的薄層金屬層能形成真正的密閉介面。另一種選擇，如果金屬由於電氣，熱力，或製造要求在某些區域被選擇性地移除或不加以沈積處理，則可以使用廣泛的聚合物類氣相氧氣屏障，其中聚乙烯醇 (PVA)係被廣泛使用的一種聚合物。這些聚合物可以採用塗膠 (glob topping)，網板印刷，模板印刷，支架分配，噴塗等方式實施在曝露於氧氣或H₂O水蒸氣環境的聚對二甲苯表面上。有利地，使用蒸氣屏障聚合物可以是降低部分製造成本的策略，否則需要高成本的聚對二甲苯或其他氧氣敏感的較厚的塗層。

【0029】 如同可以被理解的，所有的製程步驟可受益於各種選擇性沈積技術。選擇性沈積可以藉由物理掩蔽，定向聚合物沈積，光阻製程，或任何其他適合的製程以確保在沈積時間在金屬芯，介電質層，或其他最外層上不同的沈積厚度。此外，選擇性沈積允許加成法來建造引線，它亦允許減成法(subtractive techniques)將介電質或金屬移除以形成不同阻抗的互聯。例如，藉由單晶或多晶封裝可以適當地金屬線貼合以互聯所有的封裝及裝置墊片。如第5圖所示，係說明製造晶粒封裝的步驟及結構，介電質塗層200可以在焊線金屬導體202上被沈積處理(步驟A)至一厚度X-A，其中A係為第二互聯阻抗所需的介電質厚度。二次阻抗焊線介電質可以移除(步驟 B)例如藉由蝕刻步驟，然後藉由第二塗層204沈積(步驟C)，最後藉由二個互聯元件的金屬化206(步驟D)。此減去製程將產生焊線分開為二個的阻抗。

【0030】 在如第6圖所示的實施例，球柵陣列(BGA)封裝210包括介電

質及金屬塗佈的引線212，214具有良好定義的及可調整的引線電氣特性。

【0031】 BGA是一種表面黏著(SMT)封裝廣泛用於積體電路，而且通常比雙排接腳(dual-in-line)，引線架或其他扁平封裝能提供更多的互聯接腳，因為BGA整個下方表面可以充當連接墊使用。許多種類的BGA封裝，一晶粒216係連接至一基板218具有可充填穿孔220連接至連接墊。可以使用引線212，214將晶粒216的上方與連接墊/穿孔220互相連接，因而能從基板上方提供電氣連接至基板下方。在BGA封裝，焊球222係連接至封裝的底部而且保持在適當位置具有粘性助焊劑直到焊接至印刷電路板或其他基板。如本文中所描述，傳統的BGA封裝的焊線能夠以改進的具有介電質層及外部可接地的金屬層引線取代。引線在內芯及外部金屬層上能具有不同的介電質厚度，以及被選擇性地最佳化以具有比阻抗(specific impedances)，而且可以選擇不同或良好匹配的介電質層厚度。如第6圖所示，具有二條長的引線212及短的引線214的支持。

【0032】 更詳細地說，一種改進的BGA封裝組件可能需要正面朝上連接一晶粒至一基板支撐一連接墊形成相鄰並圍繞一基板。該組件為每一需要互聯係利用焊線適當連結，而且焊線係在基板上一連接墊與晶粒上一連接墊之間形成。低頻率及功率輸入係連接低頻率信號引線，而且高頻率輸入及輸出係分別連接高頻率信號引線。在一些實施例中，低頻率及功率輸入可以具有不同於高頻率信號引線的厚度。然後將組件進行任何主要一致的介電質材料塗層。因為它的成本低，方便真空沈積，以及優越的性能特性，可以使用聚對二甲苯。該介電質層鄰近引線架的連接點的一小部份可以藉由蝕刻，熱降解或雷射蝕刻等選擇性地移除，以形成一接地點或接地屏蔽層電連接。同樣地，鄰近晶粒連接墊的一小部份介電質層被移除以允許接地連接。然後在介電質層上方塗敷一層金屬塗層的接地結構以形成接地屏蔽。金屬層厚度的選擇應考慮到表層深度及直流電阻的問題而且主要需由優良的電氣導體諸如銀、銅或金組成。對於大多數用途，一微米塗層厚度具最適當功能，但是較厚的塗層可以幫助減少引線間的串音干擾

(cross-talk)。這些塗層可以在限定區域透過平板印刷或其他光罩製程，及電鍍或其他選擇性沈積製程的組合進行添加。封裝可以藉由在晶粒上加裝外模或蓋體來完成，隨後進行切割(dicing) (singulation)及測試。

【0033】 另一種選擇，如第7圖所示的一個實施例，以低成本引線架為基礎的晶粒封裝300包括焊線延伸自晶粒至引線架可以藉由形成含有各別封裝位置及外框架部份的一個二維陣列(two-dimensional array)的一條引線架框條來製造。引線架製造是常見的，而且可以包括透過蝕刻，沖壓，或電氣沈積形成分離的引線。引線架框條可以置入模具內包括，但不限於，射出模或移轉成形裝置。一個適當的介電質材料，最好是塑料諸如市售的環氧鑄模複合物，透過射出，泵吸或其他方式轉移至模具中以實現一引線架/模鑄材料成分結構。模鑄材料的特性對於其紅外線介電性質，損耗正切(loss tangent)與電氣分散特性以及其溫度，水份及其他機械的性能屬性是很重要的。

【0034】 在形成的合成的引線架框條上的每一個封裝位置係被脫模材料亦或模製溢料 清洗，而且準備在引線架的曝露金屬部份上進行金屬表面處理的沈積。這些可以藉電鍍技術諸如浸漬或電鍍來達成，而且金屬的選擇目的在於抗腐蝕及易於焊線貼合。此類表面處理的一個例子是首先加工一層很薄的鍍鎳塗層(保護層)，然後加工一層鍍金塗層(附加的保護及可能與焊線連接)。因而所產生的模製的引線架框條的每一個封裝位置能夠視需要的晶粒而增加，其係連接至基座(base)，而且晶粒連接材料係專為機械的及熱力特性供特殊封裝用途而選擇。然後產生的組件為每個需要互聯被適當地焊線貼合，而且焊線係在介於引線架上的引線與晶粒上的連接墊之間形成。低頻率及功率輸入係連接至低頻率信號引線，而高頻率輸入及輸出係連接至高頻率信號引線。在一些實施例中，低頻率及功率輸入可具有不同於高頻率信號引線的厚度。

【0035】 如同上述的BGA封裝210，然後該增加的引線架框條可以利用任何主要一致的介電質材料包括聚對二甲苯(parylene)來進行塗層處理。在

聚對二甲苯情形，它可以利用例如真空相容的聚醯亞胺(polyimide)與丙烯酸(acrylic)類的黏合膠帶或類似材料來掩蔽(光罩)封裝的底部，以防止沈積在可能連接PCB的引線區域。如此將有利於在後續的步驟進行焊接加工。該介電質層鄰近引線架的連接點的一小部份可以藉由蝕刻，熱降解，或雷射蝕刻選擇性地移除，以形成一接地點或接地屏蔽層電連接。同樣地，鄰近晶粒連接墊的一小部份介電質層被移除以允許接地連接。然後在介電質層上方塗敷一層金屬塗層的接地結構以形成接地屏蔽。金屬層厚度的選擇應考慮到表層深度及直流電阻的問題而且主要需由優良的電氣導體諸如銀、銅或金組成。對於大多數用途，一微米塗層厚度具最適當功能，但是較厚的塗層可以幫助減少引線間的串音干擾(cross-talk)。這些塗層可以在限定區域透過平板印刷或其他光罩製程，及電鍍或其他選擇性沈積製程的組合進行添加。封裝可以藉由在晶粒上加裝外模或蓋體來完成，隨後進行切割(dicing)(singulation)及測試。

【0036】 尤其是，本創作係涉及晶粒封裝包括晶粒具有多數連接墊，一支撐多數連接元件的晶粒基板，一具有第一金屬芯與一第一芯直徑的第一引線，以及一圍繞著具有一第一介電質厚度的第一金屬芯的介電質層而且該第一介電質厚度係沿著長度而有變化。

【0037】 此外，本創作係涉及晶粒封裝包括晶粒具有多數連接墊，一支撐多數連接元件的晶粒基板，一具有第一金屬芯與一第一芯直徑的第一引線，一圍繞著具有一第一介電質厚度的第一金屬芯的介電質層以及一至少部份地圍繞著該介電質層的外部金屬層。

【0038】 晶粒封裝可以是至少是部份的BGA封裝或引線架封裝。

【0039】 再者，本創作係涉及一種晶粒封裝包括一晶粒具有多數連接墊，一支撐多數連接元件的晶粒基板，相位匹配的第一及第二引線，每條引線具有一金屬芯具有一芯直徑，以及一圍繞著具有一介電質厚度的金屬芯的介電質層，而且第一引線的迴路高度係與第二引線長度不同，而且第一引線的迴路高度在選擇時需確保第一引線的長度係匹配第二引線的長

度，不論在分別的晶粒上的連接墊與晶粒基板上的連接元件之間在直線距離的差異。

【0040】 再者，本創作係涉及一裝置塊(device block)，其係包括一支撐多數連接元件的晶粒基板，一具有一第一金屬芯與第一芯直徑的第一引線，以及一圍繞著第一金屬芯具有一沿著其長度變化的第一介電質厚度的介電質層，或一至少部份地圍繞著介電質層的外部金屬層，或具有上述二者，以便創造電氣響應的干擾。

【0041】 在上述裝置塊，該反應干擾可以是一電氣延遲，耦合亦或濾波特性。

【符號說明】

【0042】	晶粒	1	第一引線	2
【0043】	第二引線	4	連接墊	5
【0044】	晶粒基板	6	連接元件	7
【0045】	金屬芯	10	介電質層	20
【0046】	限定區域	22	介電質層	30
【0047】	金屬塗層	40	清洗	50
【0048】	連接墊	51	連接	52
【0049】	遮蔽	53	沈積處理	54
【0050】	介電質沈積步驟	55	金屬化塗層	57
【0051】	製程可重復多次	58	封裝引線	59
【0052】	介電質塗層	200	焊線金屬導	202
【0053】	第二塗層	204	金屬化	206
【0054】	球柵陣列(BGA)封裝	210	引線	212
【0055】	引線	214	晶粒	216
【0056】	基板	218	充填穿孔	220

【0057】 焊球 222 晶粒封裝 300

申請專利範圍

1.一種晶粒封裝，其係包括

一具有複數連接墊的晶粒；

一支撐複數連接元件的晶粒基板；

一具有一第一芯直徑的一第一金屬芯的第一引線，及一圍繞著該第一金屬芯的介電質層，該介電質層具有一介電質厚度，該介電質厚度係沿著其長度有不同變化，或該介電質層具有一外部的金屬構成的金屬層，該金屬層至少部份地圍繞著該介電質層。

2.如申請專利範圍第 1 項所述的晶粒封裝，其中該介電質層係在一限定區域沿著引線藉由選擇性移除或蝕刻介電質至一預定的深度被圖型化。

3.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，其中有一薄介電質層被塗敷在該介電質層上。

4.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，其中該介電質層係以該金屬被金屬化以便接地。

5.如申請專利範圍第 4 項所述的晶粒封裝，其中該金屬被圖型化，該金屬藉由雷射蝕刻，機械，化學或熱力移除之圖型化來改變該第一引線的電感特性。

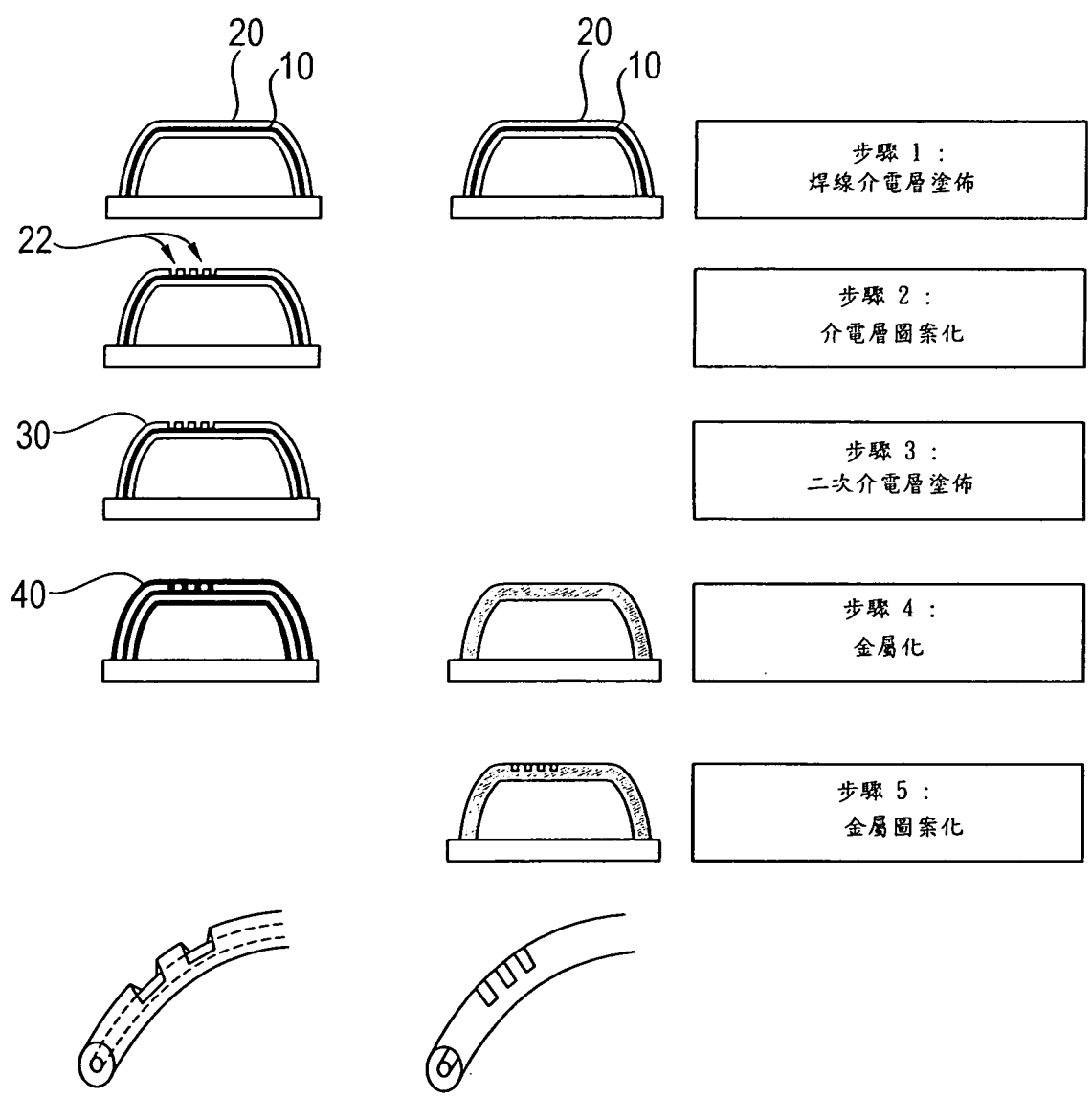
6.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，係進一步包括：相互匹配的該第一引線與一第二引線，每條第一引線與每條第二引線都具有一金屬芯與一芯直徑，及一圍繞著具有一介電質厚度的金屬芯的介電質層，其中該第一引線的迴路高度係經過一選擇以便該第一引線的引線長度匹配該第二引線的引線長度。

7.如申請專利範圍第 6 項所述的晶粒封裝，其中該第一引線的迴路高度係與該第二引線的引線長度不同。

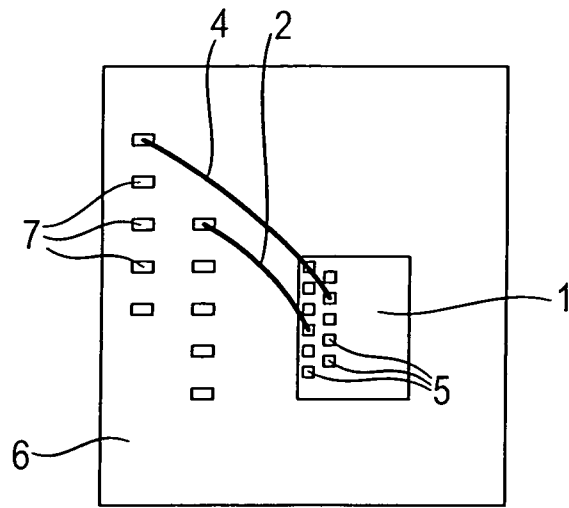
8.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，其中該介電質層或該金屬層係結構化，以產生電磁干擾而能允許改變電氣響應，該電氣響應就衰減或相位來說係為頻率功能。

- 9.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，其中該晶粒基板包括充填的穿孔以允許 BGA 封裝的形成。
- 10.如申請專利範圍第 1 項或第 2 項所述的晶粒封裝，其中該晶粒基板包括一引線架以形成引線架封裝。
- 11.一種 BGA 封裝包括如申請專利範圍第 1 項或第 2 項所述的任一種晶粒封裝。
- 12.一種引線架封裝包括如申請專利範圍第 10 項所述的晶粒封裝。
- 13.一種裝置塊，其係包括：
 - 一支撐複數連接元件的晶粒基板；
 - 一具有一第一金屬芯與第一芯直徑的第一引線，及一圍繞著第一金屬芯具有下述二者其中之一之介電質層：
 - 一沿著其長度變化的一第一介電質厚度，
 - 一至少部份地圍繞著介電質層以產生電磁干擾而允許改變電氣響應的外部的金屬層。
- 14.如申請專利範圍第 13 項所述的裝置塊，其中該介電質層或該金屬層係結構化，以允許改變電氣響應，就衰減或相位來說藉由延遲、耦合或濾波特性和性以產生電氣響應。

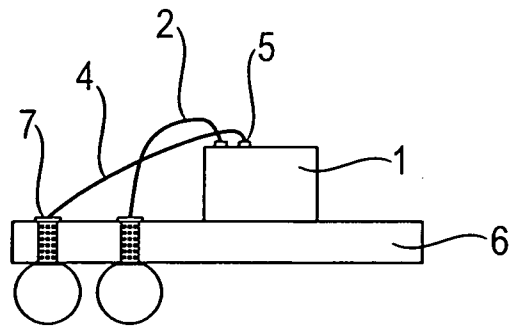
圖式



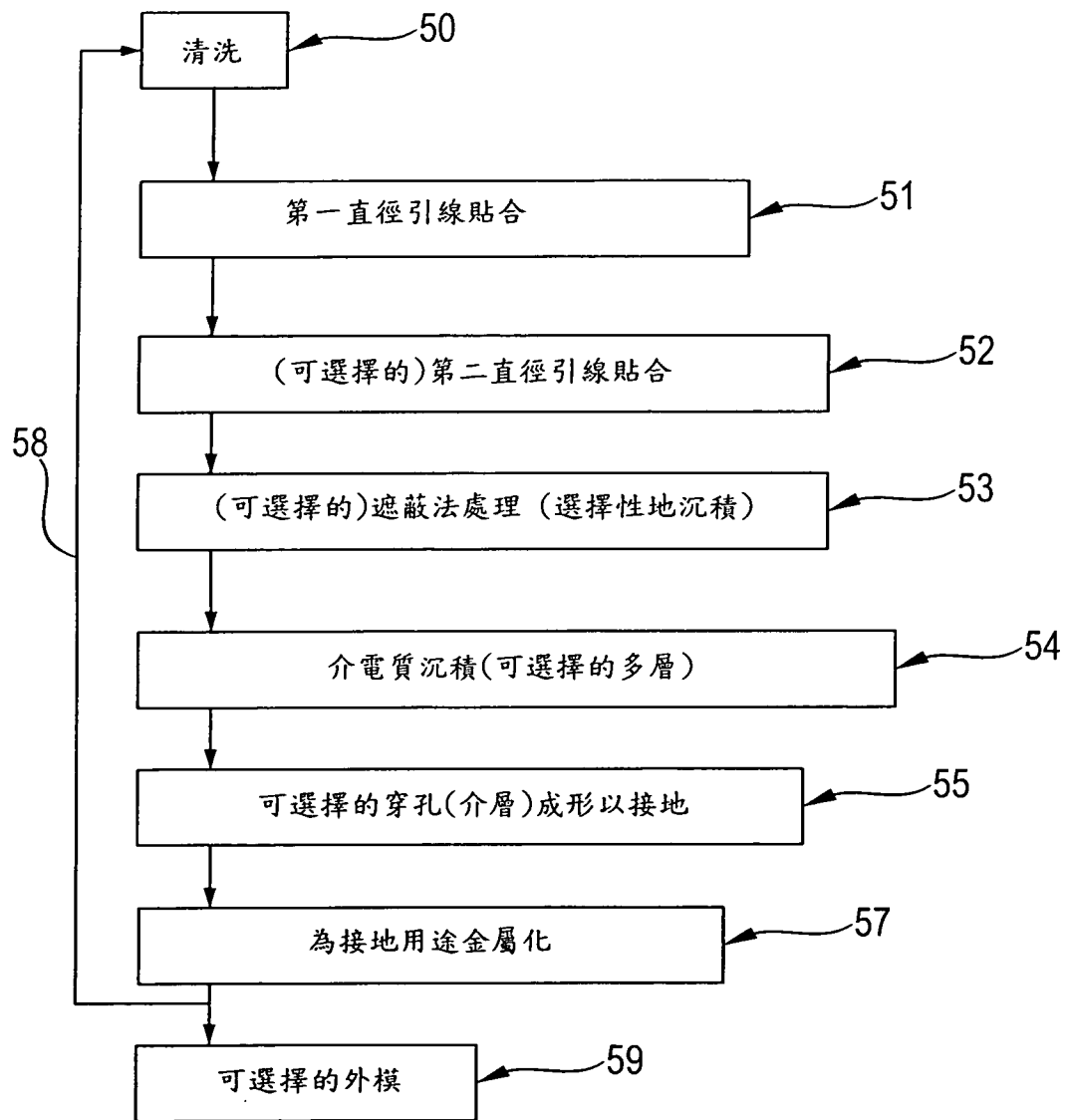
第 1 圖



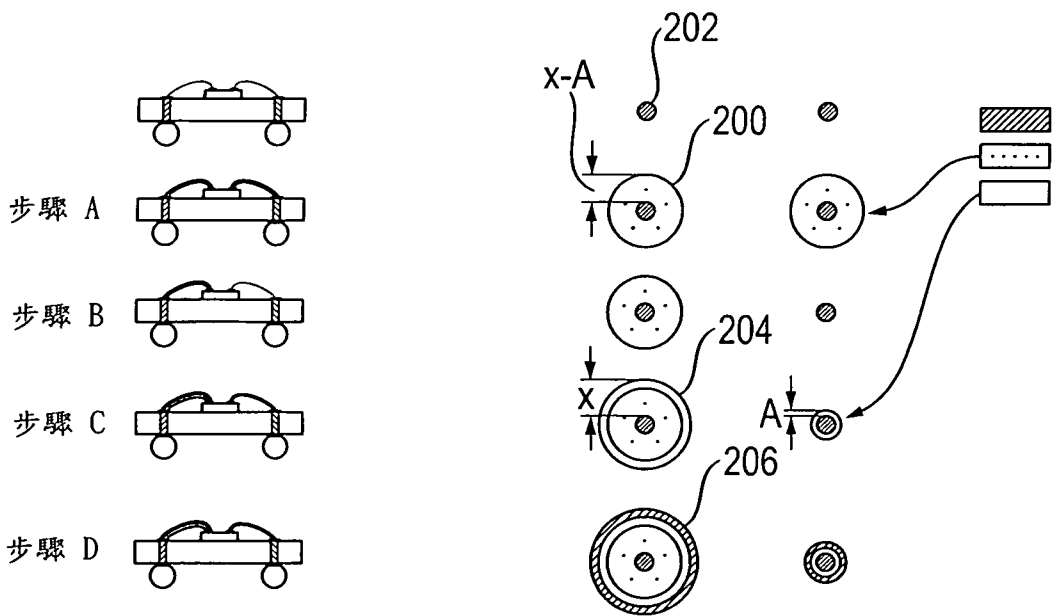
第 2 圖



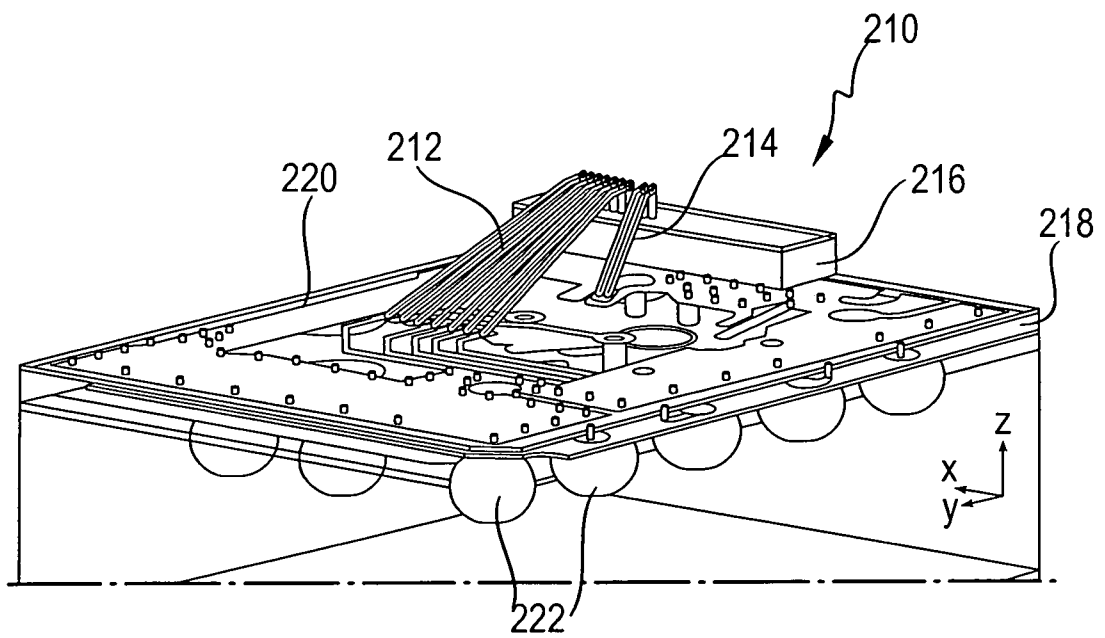
第 3 圖



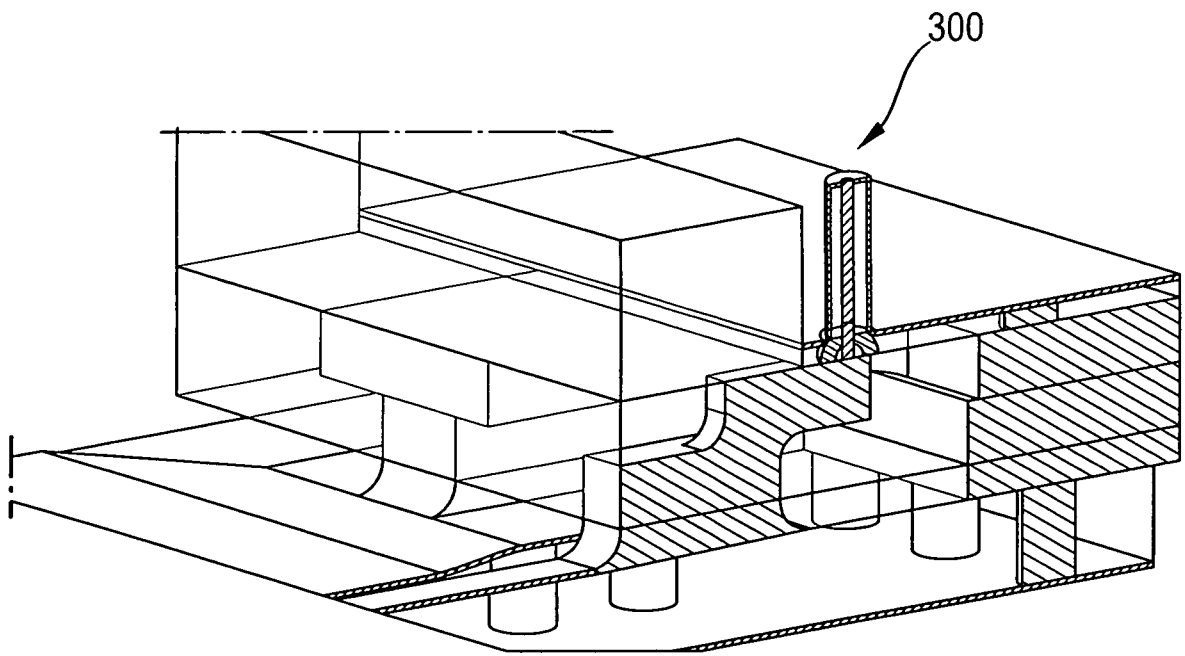
第 4 圖



第 5 圖



第 6 圖



第 7 圖