

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-318067
(P2004-318067A)

(43) 公開日 平成16年11月11日(2004. 11. 11)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
GO9F 9/30	GO9F 9/30 338	2H092
HO1L 27/146	HO4N 5/335 Z	4M118
HO1L 29/786	HO1L 27/14 C	5C024
HO4N 5/335	HO1L 29/78 619B	5C094
// GO2F 1/1368	HO1L 29/78 613Z	5F110
審査請求 未請求 請求項の数 19 O L (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2003-390295 (P2003-390295)	(71) 出願人	302020207
(22) 出願日	平成15年11月20日 (2003. 11. 20)		東芝松下ディスプレイテクノロジー株式
(31) 優先権主張番号	特願2003-93111 (P2003-93111)		社
(32) 優先日	平成15年3月31日 (2003. 3. 31)		東京都港区港南4-1-8
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100083806
			弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929
			弁理士 川又 澄雄
		(74) 代理人	100108707
			弁理士 中村 友之
		(74) 代理人	100095500
			弁理士 伊藤 正和
		最終頁に続く	

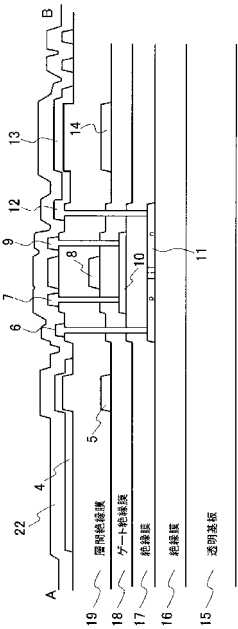
(54) 【発明の名称】 画像表示装置およびその製造方法

(57) 【要約】

【課題】 同一の画素内に薄膜トランジスタと受光素子を設けた場合に開口率が低下することを防止する。

【解決手段】 透明基板15上にマトリクス状に配置された各画素において、透明電極4の電圧を制御する薄膜トランジスタの活性層10に対する遮光層を兼用するように、薄膜トランジスタの活性層10に絶縁膜17を介して受光素子の活性層11を重ねて配置する。具体的には、薄膜トランジスタの活性層10を挟んで薄膜トランジスタのゲート電極8と受光素子の活性層11とを対向配置する。さらに具体的には、薄膜トランジスタの活性層10の直下に受光素子の活性層11を配置し、あるいは、薄膜トランジスタの活性層10の直上に受光素子の活性層11を配置する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

透明基板上にマトリクス状に配置された複数の画素にそれぞれ設けられた多結晶シリコン膜による活性層を有する薄膜トランジスタ、前記薄膜トランジスタに対する遮光層を兼用するように前記薄膜トランジスタに絶縁膜を介して重ねて設けられた受光素子を備えたアレイ基板と、

前記アレイ基板に対して表示層を介して対向配置された対向基板と、
を有することを特徴とする画像表示装置。

【請求項 2】

前記薄膜トランジスタの活性層を挟んで前記薄膜トランジスタのゲート電極と前記受光素子の活性層とが対向配置されたことを特徴とする請求項 1 記載の画像表示装置。 10

【請求項 3】

前記薄膜トランジスタの活性層の直下に前記受光素子の活性層が配置されたことを特徴とする請求項 1 又は 2 記載の画像表示装置。

【請求項 4】

前記薄膜トランジスタの活性層の直上に前記受光素子の活性層が配置されたことを特徴とする請求項 1 又は 2 記載の画像表示装置。

【請求項 5】

前記受光素子の活性層は、非晶質シリコン膜であることを特徴とする請求項 1 乃至 4 のいずれかに記載の画像表示装置。 20

【請求項 6】

前記非晶質シリコン膜は、膜厚が 500 Å から 1000 Å の範囲にあることを特徴とする請求項 5 記載の画像表示装置。

【請求項 7】

前記受光素子の活性層は、非晶質シリコン膜の片端に p 型非晶質シリコン膜を積層すると共に、当該非晶質シリコン膜のもう一方の片端に n 型非晶質シリコン膜を積層して p n 接合を形成したことを特徴とする請求項 1 乃至 6 のいずれかに記載の画像表示装置。

【請求項 8】

前記非晶質シリコン膜を i 型とし、p i n 接合を形成したことを特徴とする請求項 7 記載の画像表示装置。 30

【請求項 9】

前記受光素子の活性層は、p 型非晶質シリコン膜と n 型非晶質シリコン膜とを積層して p n 接合を形成したことを特徴とする請求項 1 乃至 6 のいずれかに記載の画像表示装置。

【請求項 10】

前記 p 型非晶質シリコン膜と前記 n 型非晶質シリコン膜との間に i 型非晶質シリコン膜を配置して p i n 接合を形成したことを特徴とする請求項 9 記載の画像表示装置。

【請求項 11】

前記受光素子をダイオードとしたことを特徴とする請求項 1 乃至 10 のいずれかに記載の画像表示装置。

【請求項 12】

前記薄膜トランジスタの活性層におけるソース電極・ドレイン電極と、前記受光素子の活性層におけるソース電極・ドレイン電極を同層に配置したことを特徴とする請求項 1 乃至 11 のいずれかに記載の画像表示装置。 40

【請求項 13】

前記薄膜トランジスタの活性層におけるソース電極・ドレイン電極間の部分と前記受光素子の活性層におけるソース電極・ドレイン電極間の部分とが略直交するように前記薄膜トランジスタと前記受光素子を配置したことを特徴とする請求項 1 乃至 12 のいずれかに記載の画像表示装置。

【請求項 14】

対向基板に対して表示層を介して対向配置されるアレイ基板の製造に際して、 50

透明基板上に絶縁膜を介して薄膜トランジスタを形成する工程と、
前記薄膜トランジスタの直上に絶縁膜を介して受光素子を形成する工程と、
を有することを特徴とする画像表示装置の製造方法。

【請求項 15】

対向基板に対して表示層を介して対向配置されるアレイ基板の製造に際して、
透明基板上に絶縁膜を介して受光素子を形成する工程と、
前記受光素子の直上に絶縁膜を介して薄膜トランジスタを形成する工程と、
を有することを特徴とする画像表示装置の製造方法。

【請求項 16】

前記受光素子を形成する工程では、非晶質シリコン膜を形成する工程と、
前記非晶質シリコン膜の片端に n 型非晶質シリコン膜を形成する工程と、
前記非晶質シリコン膜のもう一方の片端に p 型非晶質シリコン膜を形成する工程と、
を有することを特徴とする請求項 14 又は 15 記載の画像表示装置の製造方法。

10

【請求項 17】

前記受光素子を形成する工程では、n 型非晶質シリコン膜を形成する工程と、
前記 n 型非晶質シリコン膜の上に p 型非晶質シリコン膜を形成する工程と、
を有することを特徴とする請求項 14 又は 15 記載の画像表示装置の製造方法。

【請求項 18】

前記 n 型非晶質シリコン膜を形成する工程では、 SiH_4 、 PH_3 、 H_2 の混合ガスを用いて PECVD 法により真空中で成膜することを特徴とする請求項 16 又は 17 記載
の画像表示装置の製造方法。

20

【請求項 19】

前記 p 型非晶質シリコン膜を形成する工程では、 SiH_4 、 B_2H_6 、 H_2 の混合ガスを用いて PECVD 法により真空中で成膜することを特徴とする請求項 16 乃至 18 の
いずれかに記載の画像表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多結晶シリコン膜による活性層を有する薄膜トランジスタと光入力機能のため
の受光素子とを画素毎に備えた画像表示装置およびその製造方法に関する。

30

【背景技術】

【0002】

近年、液晶を用いた表示装置は、薄型、低消費電力、高画質の画像表示装置として需要
が活発化している。各画素毎に設けられた透明電極を制御するためのスイッチング素子や
、液晶を駆動する駆動回路を構成するために用いられるスイッチング素子としては、多結
晶シリコン膜による活性層を備えた薄膜トランジスタが、非晶質シリコン膜による薄膜ト
ランジスタに比べて電子の移動度が高く画素を高精細にでき、さらに画素部と駆動回路を
絶縁性の透明基板上に一体的に形成できることから、注目されている。

【0003】

この多結晶シリコン膜による活性層を備えた薄膜トランジスタを用いた画像表示装置で
は、透明基板の背面側に配置されたバックライト装置からの光により、各画素に配置され
た薄膜トランジスタに光リーク電流が生じて表示性能が低下するという問題がある。この
問題を解決するために、例えば特許文献 1 に記載の画像表示装置が知られている。この画
像表示装置は、透明基板上において薄膜トランジスタの多結晶シリコン膜による活性層の
下に絶縁膜を介して非晶質シリコン膜を形成した構成である。そして、非晶質シリコン膜
により薄膜トランジスタへのバックライト装置からの光を遮光して、薄膜トランジスタの
活性層に光が照射される量を抑え、光リーク電流による表示品位の劣化を防止するもので
ある。

40

【0004】

ところで、画像表示装置としては、光ペン入力機能、スキャナー読取機能、指紋センサ

50

一機能などの光入力機能を備えるために、各画素に受光素子を備えたものが開発されている。この場合、各画素内に透明電極を制御するための薄膜トランジスタと受光素子が配置されることとなるが、薄膜トランジスタは光リーク電流を防止するためにバックライト装置からの光を遮光することが望ましいのに対し、受光素子は光電流を多く発生した方が良いため遮光するのは望ましくない。このように、遮光に対する要求の異なる2つの素子が1つの画素内に並存することとなるので、この点を考慮した適切な構成とする必要がある。

【0005】

このような構成として、例えば特許文献2に記載の画像表示装置が知られている。この画像表示装置は、透明電極の電圧を制御するための薄膜トランジスタの多結晶シリコン膜による活性層の下に遮光層として非晶質シリコン膜を設け、この非晶質シリコン膜の層と同層に受光素子を形成するための薄膜トランジスタの非晶質シリコン膜を設け、かつ多結晶シリコン膜による薄膜トランジスタのゲート電極と非晶質シリコン膜による薄膜トランジスタのゲート電極とを同層に設けた構成である。この画像表示装置は、非晶質シリコン膜の方が多結晶シリコン膜に比べて光吸収係数値が大きいので、受光素子を非晶質シリコン膜で形成することにより受光素子の受光性能を向上させるとともに、多結晶シリコン膜による活性層の下に遮光用として非晶質シリコン膜を配置することにより、透明電極の電圧を制御する薄膜トランジスタの駆動能力を向上させたものである。

10

【特許文献1】特開平7-176748号公報

【特許文献2】特開平10-90655号公報

20

【発明の開示】

【発明が解決しようとする課題】

【0006】

ところが、特許文献2の画像表示装置のように、遮光層としての非晶質シリコン膜と受光素子の非晶質シリコン膜とを同一層上で並列に配置した場合には、受光素子を設けた分だけ透明電極の光透過部分の面積が減少し、光透過の開口率が低下してしまうという問題がある。

【0007】

本発明は、上記に鑑みてなされたものであり、その目的とするところは、同一の画素内に薄膜トランジスタと受光素子を設けた場合に開口率の低下を防止し得る画像表示装置を提供することにある。

30

【0008】

本発明の別の目的は、上記画像表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0009】

第1の本発明に係る画像表示装置は、透明基板上にマトリクス状に配置された複数の画素にそれぞれ設けられた多結晶シリコン膜による活性層を有する薄膜トランジスタ、前記薄膜トランジスタに対する遮光層を兼用するように前記薄膜トランジスタに絶縁膜を介して重ねて設けられた受光素子を備えたアレイ基板と、前記アレイ基板に対して表示層を介して対向配置された対向基板と、を有することを特徴とする。

40

【0010】

本発明にあっては、薄膜トランジスタに対する遮光層を兼用するように、薄膜トランジスタに絶縁膜を介して重ねて受光素子を設けたことで、受光素子により入射光を遮光して薄膜トランジスタに照射されないようにするとともに、各画素で受光素子を設けることによる透明電極の面積の減少を防ぐようにしている。

【0011】

第2の本発明に係る画像表示装置は、前記薄膜トランジスタの活性層を挟んで前記薄膜トランジスタのゲート電極と前記受光素子の活性層とが対向配置されたことを特徴とする。

【0012】

50

本発明にあっては、受光素子の活性層によって、薄膜トランジスタの活性層への入射光を遮光するようにしている。

【0013】

第3の本発明に係る画像表示装置は、前記薄膜トランジスタの活性層の直下に前記受光素子の活性層が配置されたことを特徴とする。

【0014】

本発明にあっては、薄膜トランジスタの活性層の直下に配置した受光素子の活性層によって、アレイ基板側から表示層へ入射しようとする光を薄膜トランジスタに対して遮光するとともに、ゲート電極により、反対側から入射する光を遮光するようにしている。

【0015】

第4の本発明に係る画像表示装置は、前記薄膜トランジスタの活性層の直上に前記受光素子の活性層が配置されたことを特徴とする。

【0016】

本発明にあっては、薄膜トランジスタの活性層の直上に配置した受光素子の活性層によって、対向基板側から表示層へ入射した光を薄膜トランジスタに対して遮光するようにしている。

【0017】

第5の本発明に係る画像表示装置では、前記受光素子の活性層は、非晶質シリコン膜であることを特徴とする。

【0018】

本発明にあっては、受光素子の活性層を非晶質シリコン膜としたことで、光の吸収率を多結晶シリコン膜の約10倍にすることができる。

【0019】

第6の本発明に係る画像表示装置では、前記非晶質シリコン膜は、膜厚が500 Åから1000 Åの範囲にあることを特徴とする。

【0020】

本発明にあっては、非晶質シリコン膜の膜厚を500 Åから1000 Åの範囲としたことで、その光学的濃度を可視光領域で1程度にでき、これによって、入射する光量を約10の1程度に抑えることができ、受光素子を遮光層として十分に機能させることができる。

【0021】

第7の本発明に係る画像表示装置では、前記受光素子の活性層は、非晶質シリコン膜の片端にp型非晶質シリコン膜を積層すると共に、当該非晶質シリコン膜のもう一方の片端にn型非晶質シリコン膜を積層してpn接合を形成したことを特徴とする。

【0022】

第8の本発明に係る画像表示装置では、第7の本発明において前記非晶質シリコン膜をi型とし、pin接合を形成したことを特徴とする。

【0023】

第9の本発明に係る画像表示装置では、前記受光素子の活性層は、p型非晶質シリコン膜とn型非晶質シリコン膜とを積層してpn接合を形成したことを特徴とする。

【0024】

第10の本発明に係る画像表示装置では、第9の本発明において前記p型非晶質シリコン膜と前記n型非晶質シリコン膜との間にi型非晶質シリコン膜を配置してpin接合を形成したことを特徴とする。

【0025】

第7乃至第10の本発明にあっては、受光素子の活性層を非晶質シリコン膜による積層型のpin接合あるいはpn接合としたことで、非晶質シリコン膜の接合面積が積層型でないものと比べて数百倍に増加するので、結果として非晶質シリコン膜は、多結晶シリコン膜の約1000倍の光電流を発生させることができる。

【0026】

10

20

30

40

50

第11の本発明に係る画像表示装置は、前記受光素子をダイオードとしたことを特徴とする。

【0027】

本発明にあっては、受光素子をダイオードとしたとで、薄膜トランジスタに比べて光電流が多く流れるようになるので、受光素子としての性能をさらに向上させることができる。

【0028】

第12の本発明に係る画像表示装置は、前記薄膜トランジスタの活性層におけるソース電極・ドレイン電極と、前記受光素子の活性層におけるソース電極・ドレイン電極を同層に配置したことを特徴とする。

10

【0029】

第13の本発明に係る画像表示装置は、前記薄膜トランジスタの活性層におけるソース電極・ドレイン電極間の部分と前記受光素子の活性層におけるソース電極・ドレイン電極間の部分とが略直交するように前記薄膜トランジスタと前記受光素子を配置したことを特徴とする。

【0030】

本発明にあっては、薄膜トランジスタの活性層におけるソース電極・ドレイン電極間の部分と受光素子の活性層におけるソース電極・ドレイン電極間の部分とが略直交するように配置することで、薄膜トランジスタと受光素子のそれぞれのソース電極が重ならないようにすると共に、薄膜トランジスタと受光素子のそれぞれのドレイン電極が重ならないようにして、下側に配置される方の活性層の面積を大きくすることを不要にしている。

20

【0031】

第14の本発明に係る画像表示装置の製造方法は、対向基板に対して表示層を介して対向配置されるアレイ基板の製造に際して、透明基板上に絶縁膜を介して薄膜トランジスタを形成する工程と、前記薄膜トランジスタの直上に絶縁膜を介して受光素子を形成する工程と、を有することを特徴とする。

【0032】

第15の本発明に係る画像表示装置の製造方法は、対向基板に対して表示層を介して対向配置されるアレイ基板の製造に際して、透明基板上に絶縁膜を介して受光素子を形成する工程と、前記受光素子の直上に絶縁膜を介して薄膜トランジスタを形成する工程と、を有することを特徴とする。

30

【0033】

第16の本発明に係る画像表示装置の製造方法は、前記受光素子を形成する工程では、非晶質シリコン膜を形成する工程と、前記非晶質シリコン膜の片端にn型非晶質シリコン膜を形成する工程と、前記非晶質シリコン膜のもう一方の片端にp型非晶質シリコン膜を形成する工程と、を有することを特徴とする。

【0034】

第17の本発明に係る画像表示装置の製造方法は、前記受光素子を形成する工程では、n型非晶質シリコン膜を形成する工程と、前記n型非晶質シリコン膜の上にp型非晶質シリコン膜を形成する工程と、を有することを特徴とする。

40

【0035】

第18の本発明に係る画像表示装置の製造方法は、前記n型非晶質シリコン膜を形成する工程では、 SiH_4 、 PH_3 、 H_2 の混合ガスを用いてPECVD法により真空中で成膜することを特徴とする。

【0036】

第19の本発明に係る画像表示装置の製造方法は、前記p型非晶質シリコン膜を形成する工程では、 SiH_4 、 B_2H_6 、 H_2 の混合ガスを用いてPECVD法により真空中で成膜することを特徴とする。

【発明の効果】

【0037】

50

本発明に係る画像表示装置および製造方法によれば、同一の画素内に薄膜トランジスタと受光素子を設けた場合の開口率の低下を防止することができる。

【発明を実施するための最良の形態】

【0038】

以下、本発明の実施形態の画像表示装置について図面を用いて説明する。

【0039】

〔第1の実施の形態〕

本実施の形態の画像表示装置は、アレイ基板とこれに対向して配置された対向基板との間隙に表示層として液晶層を設けて構成される。

【0040】

アレイ基板上の表示領域には、複数の信号線と走査線が交差するように配線され、マトリクス状となるように各交差部に画素が配置される。

【0041】

このアレイ基板における各画素の構成について、図1の平面図および図2の断面図を用いて説明する。ガラス製の透明基板15上に第1の絶縁膜16が形成され、その上に受光素子の活性層となる非晶質シリコン膜11が形成される。非晶質シリコン膜11は、p領域、i領域、n領域を備える。

【0042】

絶縁膜16と非晶質シリコン膜11の上に第2の絶縁膜17が形成される。絶縁膜17の上には非晶質シリコン膜11の直上に薄膜トランジスタの活性層となるn型の多結晶シリコン膜10が形成される。

【0043】

これら絶縁膜17、多結晶シリコン膜10の上にゲート絶縁膜18が形成される。ゲート絶縁膜18の上には多結晶シリコン膜10の直上に薄膜トランジスタのゲート電極8が形成され、同層に第1補助容量の電極5、第2補助容量の下側電極14が形成される。

【0044】

これらゲート絶縁膜18、電極5、ゲート電極8、下側電極14の上に層間絶縁膜19が形成される。層間絶縁膜19の上に透明電極4、第2補助容量の上側電極13が形成される。また、受光素子のソース電極6が、層間絶縁膜19、ゲート絶縁膜18、絶縁膜17に空けられたコンタクトホールを通じて非晶質シリコン膜11のp領域に接続するように形成される。受光素子のドレイン電極12は、層間絶縁膜19、ゲート絶縁膜18、絶縁膜17に空けられたコンタクトホールを通じて非晶質シリコン膜11のn領域に接続するとともに、第2補助容量の上側電極13に接続するように形成される。また、薄膜トランジスタのソース電極7とドレイン電極9が、層間絶縁膜19、ゲート絶縁膜18に空けられたコンタクトホールを通じて多結晶シリコン膜10のソース領域とドレイン領域にそれぞれ接続するように形成される。受光素子のソース電極6、ドレイン電極12、薄膜トランジスタのソース電極7、ドレイン電極9は同層に形成される。なお、バックライト装置は、透明基板15の背面側に配置される。

【0045】

このように、本画像表示装置では、透明電極4の電圧を制御するための薄膜トランジスタの多結晶シリコン膜10による活性層の直下に絶縁膜17を介して非晶質シリコン膜11による活性層を備えた受光素子が形成された構成である。すなわち、バックライト装置からの光を薄膜トランジスタに対して遮光する遮光層と受光素子の活性層とを兼用するように非晶質シリコン膜11が形成される。

【0046】

受光素子の非晶質シリコン膜11は、膜厚が500 Åから1000 Åの範囲にあることが望ましい。例えば、水素を脱離した非晶質シリコン膜11は、膜厚が1000 Å程度あれば、光学的濃度値ODについて可視光領域で1.0を達成することができる。この値であれば、薄膜トランジスタの光リーク電流を抑制する遮光膜として使用することが可能である。なお、光学的濃度値ODは、次式で表される。

10

20

30

40

50

【0047】

$$OD = -\log_{10} T \quad (1)$$

ここで、 T はバックライト装置からの光の各波長 λ における透過率 $T(\lambda)$ をスペクトルの全波長領域について平均したものである。

【0048】

受光素子は、pn接合型あるいはpin接合型のダイオードで構成される。例えば、非晶質シリコン膜11の半分の領域にn型のイオンドープを行い、残りの半分の領域にp型のイオンドープを行う。n型領域とp型領域の間にイオンドープしない領域を設けない場合にはpn接合となり、イオンドープしない領域を設けた場合にはpin接合となる。

【0049】

受光素子をダイオードで構成するのは、従来の技術の欄で説明したように、受光素子を用いた非晶質シリコン膜による薄膜トランジスタで構成すると、ゲート電極を多結晶シリコン膜による薄膜トランジスタのゲート電極とは別に形成しなければならなくなり、構造が複雑化して製造工程が増加するので、これを防ぐためである。また、受光素子としての性能を向上させるためでもある。すなわち、電解効果型である薄膜トランジスタの場合は、ソース電極からドレイン電極に至るまでの電圧勾配に、必ず逆バイアス電圧と順バイアス電圧が混在するが、ダイオードの場合には順バイアス電圧か逆バイアス電圧のどちらか一方だけが存在する。このため、光により発生した電荷はダイオードの方が流れ易く、同じ厚さと面積の非晶質シリコン膜で受光素子を形成した場合には、ダイオードの方が光電流が多く流れ、受光素子としての性能が向上するからである。また、非晶質シリコン膜の透過率は、イオンドープによってはほとんど変わることがないので、ダイオードで構成した受光素子は遮光膜としても十分に機能するからである。

【0050】

次に、比較例の画像表示装置の構成について説明する。図3の平面図に示すように、比較例の画像表示装置は、透明電極の電圧を制御する薄膜トランジスタに対する遮光層としての非晶質シリコン膜21と、受光素子の非晶質シリコン膜11を同一層上に並列に設けた構成である。このため、受光素子を設けた分だけ透明電極24の光透過部分の面積が減少している。なお、図3においては、図1と同一物および同一物とはいえなくとも同一の名称として扱える物については、図1と同一の符号を付すこととし、ここでは重複した説明は省略する。

【0051】

このような構成の比較例に対し、図1、図2に示した本画像表示装置では、薄膜トランジスタに対する遮光層および受光素子の活性層を兼用するように非晶質シリコン膜11を形成したことで、受光素子を設けることによる透明電極4の面積の減少を防ぎ、光透過の開口率の低下を防止することができる。

【0052】

次に、本画像表示装置におけるアレイ基板の製造方法について図1および図2を参照しながら説明する。

【0053】

まず、透明基板15上に第1の絶縁膜16を形成する。絶縁膜16は窒化珪素膜であり、その膜厚は500Åとする。絶縁膜16の表面上に非晶質シリコン膜をPECVD（プラズマケミカルベーパーディポジション）法を用いて真空中で形成する。500℃で熱処理を行うことで非晶質シリコン膜から水素を脱離する。非晶質シリコン膜の膜厚は1000Åとする。また、 CF_4 と O_2 の混合ガスを用いたCDE（ケミカルドライエッチング）法で連続加工することにより、図2に示すように非晶質シリコン膜11を島状に形成する。

【0054】

続いて、絶縁膜16上に第2の絶縁膜17を形成し、レジストで非晶質シリコン膜11の半分に相当する領域を覆い、レジストで覆われていない領域にリンPをイオンドープする。このレジストを剥離した後、残りの半分に相当する領域をレジストで覆い、レジスト

10

20

30

40

50

で覆われていない領域にボロンBをイオンドープする。このとき、1回目と2回目のレジストの位置をオーバーラップさせずに、十分な間隔をあけイオンドープをしない領域を設けなかった場合には、pn接合型の受光素子の活性層が形成される。一方、1回目と2回目のレジストの位置をオーバーラップさせ、イオンドープしない領域を設けた場合には、pin接合型の受光素子の活性層が形成される。

【0055】

続いて、薄膜トランジスタの活性層となる非晶質シリコン膜をPECVD法を用いて真空中において連続成膜する。その膜厚は500Åとする。その後、500℃で熱処理を行うことで水素を脱離する。CF₄とO₂の混合ガスを用いたCDE法で連続加工することにより、非晶質シリコン膜を島状に形成する。この非晶質シリコン膜を、ELA（エキシマレーザーアニール）法により多結晶化することにより、多結晶シリコン膜10を形成する。ここで、レーザーの照射パワーは、絶縁膜17上の非晶質シリコン膜に対してはアブレーションを起こすことなく多結晶化することができ、絶縁膜16上の非晶質シリコン膜11に対しては悪影響を及ぼすこともないような範囲とする。

10

【0056】

続いて、絶縁膜17の上にゲート絶縁膜18を形成する。続いて、MoW（モリブデンタングステン合金）を用いてスパッタ法によりゲート絶縁膜18上に成膜した後、CDE法を用いてMoWを加工することにより、ゲート電極8、第1補助容量の電極5、走査線3、第2補助容量の下側電極14を形成する。MoWの膜厚は2500Åとする。

【0057】

20

次に、イオンドーピング法を用いて多結晶シリコン膜10にドナーとなるリンPを注入する。注入条件は、加速電圧70KeV、ドーズ量1E16/cm²とする。ここで、多結晶シリコン膜10の全領域のうち、ゲート電極8の直下に位置する領域にはゲート電極8がセルフアライメントマスクとなるためリンPは注入されない。なお、第1の絶縁膜16上の非晶質シリコン膜11に対してはリンPが届かないので影響を及ぼすことはない。

【0058】

続いて、層間絶縁膜19を成膜温度400℃で形成する。このとき、多結晶シリコン膜10に注入した不純物が活性化され、薄膜トランジスタのドレイン領域及びソース領域が形成される。なお、層間絶縁膜19は酸化膜であり、その膜厚は5000Åとする。

【0059】

30

続いて、層間絶縁膜19、ゲート絶縁膜18、絶縁膜17について、非晶質シリコン膜11のp領域およびn領域に通じる部分に、BHF（バッファードフッ酸）を用いてコンタクトホールを空けると共に、多結晶シリコン膜10のドレイン領域とソース領域に通じる部分にコンタクトホールを空ける。次に、層間絶縁膜19上にスパッタ法を用いて成膜し、ウェット法を用いて加工することにより、透明電極4、薄膜トランジスタのソース電極7およびドレイン電極9、受光素子のソース電極6およびドレイン電極12、第2の補助容量の上側電極13、第1の信号線1、第2の信号線2を形成する。このとき、ソース電極6が信号線2に接続されるようにする。また、薄膜トランジスタのドレイン電極9と透明電極4とが配線20で接続されるようにすると共に、ソース電極7と信号線1とが接続されるようにする。また、受光素子のドレイン電極12と第2補助容量の上側電極13とが接続されるようにする。ここで形成する電極および配線は、Mo（上層）とAl（下層）の2層構造からなり、Moの膜厚は1500Å、Alの膜厚は4500Åとする。

40

【0060】

続いて、層間絶縁膜19の上に保護膜22をPECVD法により成膜し、外部端子接続用のコンタクトホール（図示せず）を空ける。保護膜22は、窒化珪素膜であり、その膜厚は2000Åとする。以上の工程により、アレイ基板が製造される。

【0061】

したがって、本実施の形態によれば、薄膜トランジスタの多結晶シリコン膜10による活性層の直下に、薄膜トランジスタに対する遮光層および受光素子の活性層を兼用するように非晶質シリコン膜11を形成したことで、各画素で受光素子を設けることによる透明

50

電極 4 の面積の減少を防ぐことができ、もって光透過の開口率の低下を防止することができる。

【0062】

本実施の形態によれば、非晶質シリコン膜 11 の膜厚を 500 Å から 1000 Å の範囲とし、その光学的濃度を可視光領域で 1 程度としたことで、受光素子を遮光層として十分に機能させることができる。

【0063】

本実施の形態によれば、受光素子を p n 接合型あるいは p i n 接合型のダイオードとしたことで、トランジスタとした場合に比べて光電流が多く流れるので、受光素子としての性能を向上させることができる。

10

【0064】

また、バックライトの光が p - S i の活性層 11 に入射するのはゲート電極 8 によって遮光される。

【0065】

[第 2 の実施の形態]

第 1 の実施の形態では、薄膜トランジスタの活性層 10 (多結晶シリコン膜) の直下に受光素子の活性層 11 (非晶質シリコン膜) を形成した。この場合、図 4 に示すように、受光素子が光を受け易いようにするために、アレイ基板 31 の透明基板 15 側にライトペン 35 等の光入力装置を配置することで、受光素子の活性層 11 により、アレイ基板 31 側から液晶層 33 へ入射しようとする光を効率良く吸収するとともに、薄膜トランジスタ

20

【0066】

ところが、この場合は、外光がアレイ基板 31 における配線で反射して表示性能を低下させるという問題がある。

【0067】

そこで、第 2 の実施の形態では、図 5 に示すように、アレイ基板の透明基板 16 上に絶縁膜 16 を介して配置された薄膜トランジスタの活性層 10 の直上に受光素子の活性層 11 を形成した構成とする。この場合、対向基板 32 側にライトペン 35 を配置することで、受光素子の活性層 11 により、対向基板 32 側から液晶層 33 へ入射した光を効率良く吸収するとともに薄膜トランジスタの活性層 10 に対する光を遮光することができる。この

30

【0068】

また、第 1 の実施の形態では、図 4 に示すように、薄膜トランジスタをゲート電極 8 が活性層 10 の上に配置されるトップゲート型としたが、第 2 の実施の形態では、図 5 に示すようにゲート電極 8 が活性層 10 の下に配置されるボトムゲート型とする。

【0069】

第 1、第 2 の実施の形態に示すように、本画像表示装置は、薄膜トランジスタに絶縁膜 16 を介して重ねて受光素子を設けた構成である。特に、図 4、図 5 に示すように、薄膜トランジスタの活性層 10 を挟んで薄膜トランジスタのゲート電極 8 と受光素子の活性層 11 とが対向配置された構成である。

40

【0070】

次に、第 2 の実施の形態における画像表示装置について具体的に説明する。

【0071】

図 6 の平面図に示すように、本画像表示装置は、薄膜トランジスタの活性層 10 と受光素子の活性層 11 とが重なるように配置され、受光素子を設けたことによる透明電極 4 の面積の減少を防ぐようにした構成である。

【0072】

図 7 の断面図に示すように、薄膜トランジスタの活性層 10 の直上に受光素子の活性層 11 が配置される。受光素子の活性層 11 は、i 型の非晶質シリコン膜であり、非晶質シ

50

リコン膜の片端にn型の非晶質シリコン膜25を積層すると共に、もう一方の端にp型の非晶質シリコン膜26を積層してpin接合とする。受光素子の非晶質シリコン膜の膜厚は500 Åから1000 Åの範囲とする。そして、n型非晶質シリコン膜25にアルミニウム(A1)製のソース電極6を接続し、p型非晶質シリコン膜26に同じくA1製のドレイン電極12を接続することで、pin接合型ダイオードを形成する。また、薄膜トランジスタのソース電極7およびドレイン電極9、受光素子のソース電極6およびドレイン電極12は、同層に形成する。

【0073】

このように、pin接合を積層型としたことで、積層型としなかった場合に比べて非晶質シリコン膜の接合面積を数百倍に増やすことができる。また、光の吸収率については非晶質シリコン膜の方が多結晶シリコン膜の約10倍であるので、結果として非晶質シリコン膜11は、多結晶シリコン膜に比べて約1000倍の光電流を発生させることができる。

10

【0074】

なお、図6、図7においては、図1、図2と同一物および同一物とはいえなくとも同一の名称として扱える物については、図1と同一の符号を付すこととし、ここでは重複した説明は省略する。

【0075】

次に、本実施の形態におけるアレイ基板の製造方法について図6、図7を用いて説明する。まず、透明基板15上に第1の絶縁膜16を1000~4000 Å程度の膜厚で成膜する。その上に、スパッタ法等を用いてMo-Ta、Mo-W等による金属膜を2000~4000 Å程度の膜厚で積層し、これをパターンニングしてゲート電極8及び第1補助容量の電極5を形成する。その上に、例えばSiO_xあるいはSiN_xを用いて3000~4500 Åの膜厚でゲート絶縁膜18を形成する。

20

【0076】

続いて、薄膜トランジスタの活性層10となる非晶質シリコン膜を、PECVD法を用いて真空中において連続成膜する。膜厚は500 Åとする。その後、500 °Cで熱処理を行うことで非晶質シリコン膜から水素を脱離する。そして、CF₄とO₂の混合ガスを用いたCDE法で加工することにより非晶質シリコン膜を島状とし、ELA法により多結晶化して多結晶シリコン膜10を形成する。

30

【0077】

続いて、第2の絶縁膜17を形成し、イオンドーピング法を用いてドナーとなるリンPを多結晶シリコン膜10に注入する。注入条件は、加速電圧70 KeV、ドーズ量1E16 / cm²程度とする。ただし、ゲート電極8の上の領域にはリンPが注入されないようにする。

【0078】

続いて、第2の絶縁膜17の上に受光素子となる非晶質シリコン膜11をPECVD法を用いて真空中で成膜する。膜厚は2000~3000 Å程度とする。その後、500 °Cで熱処理を行うことで非晶質シリコン膜11から水素を脱離する。そして、CF₄とO₂の混合ガスを用いたCDE法で加工することにより非晶質シリコン膜11を島状にする。

40

【0079】

引き続き、受光素子の製造工程について図8を用いて説明する。受光素子の非晶質シリコン膜11はイオンドープされない領域であり、i層とも呼ばれるものである。

【0080】

図8(a)に示すように、まずこの非晶質シリコン膜11の上に、SiH₄(シラン)、PH₃(ホスフィン)、H₂の混合ガスを用いてn型の非晶質シリコン膜25をPECVD法により真空中で成膜する。

【0081】

続いて、図8(b)に示すように、CF₄とO₂の混合ガスを用いたCDE法で加工す

50

ることにより、n型の非晶質シリコン膜25をパターニングして非晶質シリコン膜25が非晶質シリコン膜11の片端上にだけ積層されるようにする。このとき、非晶質シリコン膜11の表面も多少削れることがあり得るが、この場合は削れた部分の膜厚が薄くなる。

【0082】

続いて、図8(c)に示すように、その上に SiH_4 、 B_2H_6 （ジボラン）、 H_2 の混合ガスを用いてp型の非晶質シリコン膜26をPECVD法により真空中で連続成膜する。

【0083】

続いて、図8(d)に示すように、 CF_4 と O_2 の混合ガスを用いたCDE法で連続加工することにより、p型の非晶質シリコン膜26をパターニングして非晶質シリコン膜26が非晶質シリコン膜11のもう一方の片端上にだけ積層されるようにする。このとき、非晶質シリコン膜11の表面も多少削れることがあり得るが、この場合は削れた部分の膜厚がさらに薄くなる。

【0084】

こうして、pin接合型の非晶質シリコン膜が形成される。非晶質シリコン膜は多少薄くなることがあり得るが、最初から厚めのものを形成しておくなど、条件を最適化すれば問題はない。

【0085】

引き続き、アレイ基板の製造方法の説明に戻る。

【0086】

図7に示すように、 BHF を用いて薄膜トランジスタのn型領域に対応する位置の絶縁膜17にコンタクトホールを空ける。次にMo（上層）とAl（下層）の2層構造からなる配線、電極をスパッタ法により成膜した後、ウェット法によりこれを加工する。なお成膜するときの膜厚は、Mo膜を1500Å、Al膜を4500Åとする。配線や電極は、具体的には薄膜トランジスタのソース電極7、ドレイン電極9、薄膜トランジスタのソース電極7と接続される第2の信号線2、薄膜トランジスタのドレイン電極9とITO等を材料とする透明電極4とを接続する配線等である。

【0087】

また、受光素子のn型の非晶質シリコン膜25の上には、第1の信号線1に接続される受光素子のソース電極6が形成され、p型の非晶質シリコン膜26の上に、第2補助容量の上側電極13に接続される受光素子のドレイン電極12が形成される。受光素子のソース電極6とドレイン電極12は同層に形成される。

【0088】

続いて、層間絶縁膜19をPECVD法により絶縁膜17の上に成膜する。層間絶縁膜19の材質は SiN_x とし、その膜厚は2000Åとする。

【0089】

続いて、薄膜トランジスタのドレイン領域に対応する位置の絶縁膜にコンタクトホールを空け、画素電極となる透明電極4をスパッタ法を用いて成膜し、ウェット法を用いてこれを加工する。以上の工程により、アレイ基板が製造される。

【0090】

したがって、本実施の形態によれば、薄膜トランジスタの多結晶シリコン膜10による活性層の直上に受光素子の活性層11を形成したことで、受光素子の活性層11により、対向基板32側から液晶層33へ入射した光を効率良く吸収するとともに、この光を薄膜トランジスタの活性層10に対しては遮光することができ、また、アレイ基板31の配線による光反射に起因する表示性能の低下を防止することができる。

【0091】

本実施の形態によれば、受光素子の活性層11を非晶質シリコン膜としたことで、光の吸収率を多結晶シリコン膜の約10倍にすることができる。また、受光素子の非晶質シリコン膜の膜厚を500Åから1000Åの範囲としたことで、その光学的濃度を可視光領域で1程度にでき、これによって、入射する光量を約10の1程度に抑えることができ、

10

20

30

40

50

受光素子を遮光層として十分に機能させることができる。

【0092】

本実施の形態によれば、受光素子について、非晶質シリコン膜11の片端にn型の非晶質シリコン膜25を積層するとともに、もう一方の片端にp型の非晶質シリコン膜26を積層してpin接合を形成したことで、非晶質シリコン膜11の接合面積が積層型でないものと比べて数百倍に増加するので、結果として非晶質シリコン膜11に多結晶シリコン膜と比べて約1000倍の光電流を発生させることができる。

【0093】

本実施の形態によれば、受光素子をpin接合型のダイオードとしたことで、薄膜トランジスタに比べて光電流が多く流れるようになるので、受光素子としての性能をさらに向上させることができる。また、受光素子を薄膜トランジスタにしようとする、そのゲート電極を、多結晶シリコン膜を活性層とする薄膜トランジスタのそれとは独立に形成する必要があり、構造の複雑化、製造工程の増加といった問題が生じることになるが、受光素子をダイオードとしたことで、このような問題の発生を防止できる。

【0094】

なお、本実施の形態においては、受光素子を積層型のpin接合としたが、非晶質シリコン膜11をi型とせずに、pn接合を形成するようにしてもよい。

【0095】

〔第3の実施の形態〕

第2の実施の形態では、受光素子の製造において、n型の非晶質シリコン膜25、p型の非晶質シリコン膜26をパターニングする際に、非晶質シリコン膜11の表面までも削れてしまう可能性がある。そこで、第3の実施の形態においては、図9の断面図に示すように、受光素子の非晶質シリコン膜11の上にSiNによる保護層27を形成することで、非晶質シリコン膜11が削れてしまうことを防止し、所望の厚さの非晶質シリコン膜11が得られるようにする。なお、その他、図7と同一物あるいは同一物でなくとも同一の名称として扱える物については、図7と同一の符号を付すこととし、ここでは重複した説明は省略する。

【0096】

次に、本実施の形態の受光素子の製造方法について図10および図11を用いて説明する。

【0097】

図10(a)に示すように、まず絶縁膜17の上に非晶質シリコン膜11を島状に形成する。続いて、図10(b)に示すように、非晶質シリコン膜11の上にSiNxを用いて膜厚2000Åの保護層27を形成し、n型の非晶質シリコン膜25が形成される領域には残らないように保護層27をパターニングする。次に、SiH₄、PH₃、H₂の混合ガスを用いてn型の非晶質シリコン膜25をPECVD法により真空中で成膜する。

【0098】

続いて、図10(c)に示すように、CF₄とO₂の混合ガスを用いたCDE法で加工することにより、n型の非晶質シリコン膜25をパターニングして非晶質シリコン膜11の片端に積層されるように形成する。このとき、非晶質シリコン膜11の表面は保護層27により保護されているので、削れて膜厚が薄くなることはない。

【0099】

続いて、図10(d)に示すように、保護層27をp型の非晶質シリコン膜26が形成される領域には残らないようにパターニングする。

【0100】

続いて、図10(e)に示すように、その上にSiNxによる保護層28を成膜する。そして、図10(f)に示すように、保護層28を、p型の非晶質シリコン膜26が形成される領域には残らないようにパターニングする。こうして、n型の非晶質シリコン膜25の領域だけを保護層28で覆うようにする。

【0101】

10

20

30

40

50

続いて、図 1 1 (a) に示すように、その上に、 SiH_4 、 B_2H_6 、 H_2 の混合ガスを用いて p 型の非晶質シリコン膜 2 6 を P E - C V D 法により真空中で連続成膜する。

【0 1 0 2】

続いて、図 1 1 (b) に示すように、 CF_4 と O_2 の混合ガスを用いた C D E 法で連続加工することにより、p 型の非晶質シリコン膜 2 6 をパターニングして非晶質シリコン膜 1 1 のもう一方の片端に積層されるように形成する。このとき、非晶質シリコン膜 1 1 は保護層 2 7 によって保護されており、また n 型の非晶質シリコン膜 2 5 は保護層 2 8 によって保護されているので、各々が削れて膜厚が薄くなることはない。

【0 1 0 3】

続いて、図 1 1 (c) に示すように、保護層 2 8 を除去し、図 1 1 (d) に示すように、A 1 により n 型の非晶質シリコン膜 2 5 の上にソース電極 6 を形成するとともに、p 型の非晶質シリコン膜 2 6 の上にドレイン電極 1 2 を形成する。 10

【0 1 0 4】

こうして、p i n 接合型の非晶質シリコン膜を形成する。この後の配線、電極の形成、保護膜の形成、透明電極の形成方法は第 2 の実施の形態と同様である。

【0 1 0 5】

したがって、本実施の形態によれば、受光素子の非晶質シリコン膜 1 1 の上に保護層 2 7 を形成したことで、非晶質シリコン膜 1 1 の上で n 型の非晶質シリコン膜 2 5、p 型の非晶質シリコン膜 2 6 をパターニングする際に、非晶質シリコン膜 1 1 の表面が削れてしまうことを防止でき、もって所望の厚さの非晶質シリコン膜 1 1 を得ることができる。 20

【0 1 0 6】

[第 4 の実施の形態]

第 2、第 3 実施の形態では、受光素子の活性層を積層型の p i n 接合により形成したが、第 4 の実施の形態では、積層型の p n 接合により形成する。

【0 1 0 7】

本実施の形態の画像表示装置の構成は、受光素子の構成を除いては、図 6、図 7 と同様であるので、ここでは重複した説明は省略し、受光素子の製造方法についてだけ説明する。

【0 1 0 8】

図 1 2 (a) に示すように、絶縁膜 1 7 の上に、 SiH_4 、 PH_3 、 H_2 の混合ガスを用いて n 型の非晶質シリコン膜 2 5 を P E - C V D 法により真空中で成膜し、 CF_4 と O_2 の混合ガスを用いて C D E 法により加工することにより、n 型の非晶質シリコン膜 2 5 を島状にパターニングする。次に、非晶質シリコン膜 2 5 の上に、 SiH_4 、 B_2H_6 、 H_2 の混合ガスを用いて P E - C V D 法により p 型の非晶質シリコン膜 2 6 を真空中で連続成膜する。 30

【0 1 0 9】

続いて、図 1 2 (b) に示すように、 CF_4 と O_2 の混合ガスを用いた C D E 法で連続加工することにより、p 型の非晶質シリコン膜 2 6 をパターニングして n 型非晶質シリコン膜 2 5 の片端にだけ積層されるようにする。この場合、n 型の非晶質シリコン膜 2 5 の表面が削れて膜厚が多少薄くなる可能性があるが、あらかじめ厚めの膜を形成しておけば 40 問題はない。こうして、p n 接合型の非晶質シリコン膜を形成する。

【0 1 1 0】

続いて、図 1 2 (c) に示すように、アルミニウムを用いて n 型の非晶質シリコン膜 2 5 の上にソース電極 6 を形成するとともに、p 型の非晶質シリコン膜 2 6 の上にドレイン電極 1 2 を形成し、p n 接合型のダイオードを形成する。その他の配線、電極の形成、保護膜の形成、透明電極の形成方法は第 2、第 3 の実施形態と同様である。

【0 1 1 1】

したがって、本実施の形態によれば、受光素子について p 型の非晶質シリコン膜と n 型の非晶質シリコン膜とを積層して p n 接合を形成したことで、非晶質シリコン膜の接合面積を積層型でないものと比べて数百倍に増加でき、また非晶質シリコン膜は多結晶シリコ 50

ン膜の約10倍の光電流を流すことができるので、結果として多結晶シリコン膜の約1000倍の光電流を発生させることができる。

【0112】

本実施の形態によれば、受光素子をpn接合型のダイオードとしたことで、薄膜トランジスタに比べて光電流が多く流れるようになるので、受光素子としての性能をさらに向上させることができる。

【0113】

なお、本実施の形態においても、受光素子の非晶質シリコン膜の膜厚を500 Åから1000 Åの範囲とし、その光学的濃度を可視光領域で1程度にすることで、入射する光量を約10の1程度に抑え、受光素子を遮光層として十分に機能させることについては、上記各実施の形態と同様である。 10

【0114】

また、p型の非晶質シリコン膜とn型の非晶質シリコン膜との間にi型の非晶質シリコン膜を配置してpin接合を形成するようにしてもよい。

【0115】

〔第5の実施の形態〕

第1の実施の形態では、薄膜トランジスタの多結晶シリコン膜10による活性層の直下に遮光層を兼用するように受光素子の非晶質シリコン膜11を形成したが、第5の実施の形態では、これを基本構成とした上で、図13に示すように、非晶質シリコン膜11の片端にn型の非晶質シリコン膜25を積層するとともに、非晶質シリコン膜11のもう一方の片端にp型の非晶質シリコン膜26を積層してpin接合を形成した構成とする。図13において、図2と同一物あるいは同一物でなくとも同一の名称として扱える物については、図2と同一の符号を付すこととし、ここでは重複した説明は省略する。 20

【0116】

図13に示すように、本画像表示装置の受光素子は、n型の非晶質シリコン膜25にソース電極6が接続されると共に、p型の非晶質シリコン膜26にドレイン電極12が接続されたpin接合型のダイオードである。

【0117】

本画像表示装置の製造方法は、受光素子の製造工程を除いて第1の実施の形態で説明したものと同様である。そして、受光素子の製造工程については第2の実施の形態で図8を用いて説明したものと同様である。 30

【0118】

図8を用いて説明したように、受光素子の製造工程においては、n型の非晶質シリコン膜25、p型の非晶質シリコン膜26をパターニングする際に、非晶質シリコン膜11の表面までも削れてしまう可能性がある。そこで、第3の実施の形態において図9を用いて説明したように、本実施の形態においても、図14に示すように受光素子の非晶質シリコン膜11の上にSiNxによる保護層27を設けることで、非晶質シリコン膜11の表面が削れてしまうことを防止する。この場合の受光素子の製造方法については、図10および図11を用いて説明したものと同様であるので、ここでは重複した説明は省略する。

【0119】

したがって、本実施の形態によれば、薄膜トランジスタの多結晶シリコン膜10による活性層の直下に遮光層を兼用するように受光素子の非晶質シリコン膜11を形成した場合においても、非晶質シリコン膜11の片端にn型の非晶質シリコン膜25を積層するとともに、もう一方の片端にp型の非晶質シリコン膜26を積層してpin接合を形成したことで、非晶質シリコン膜11の接合面積が積層型でないものと比べて数百倍に増加するので、結果として多結晶シリコン膜と比べて約1000倍の光電流を発生させることができる。 40

【0120】

本実施の形態によれば、受光素子をpin接合型のダイオードとしたことで、薄膜トランジスタに比べて光電流が多く流れるようになるので、受光素子としての性能をさらに向 50

上させることができる。

【0121】

なお、本実施の形態では、受光素子を p i n 接合型のダイオードとしたが、第4の実施の形態で説明したように、p n 接合型のダイオードとしてもよい。この場合の構成および製造工程については、図12を用いて説明したものと同様であるので、ここでは重複した説明は省略する。

【0122】

また、本実施の形態においても、光素子の非晶質シリコン膜の膜厚を500 Åから1000 Åの範囲とし、その光学的濃度を可視光領域で1程度にすることで、入射する光量を約10の1程度に抑え、受光素子を遮光層として十分に機能させることについては、上記各実施の形態と同様である。 10

【0123】

〔第6の実施の形態〕

上記各実施の形態で説明したように薄膜トランジスタの活性層10と受光素子の活性層11とが絶縁膜17を介して重なるように配置するためには、下側に配置される活性層に接続されるソース電極およびドレイン電極を上側に配置される活性層に接続されるソース電極およびドレイン電極の外側に配置できるように、下側に配置される方の活性層の面積を上側に配置される活性層の面積よりも大きくする必要があり、その分だけアレイ基板の大型化を招くことになる。

【0124】

そこで、第6の実施の形態では、図15に示すように、薄膜トランジスタの活性層10におけるソース電極7・ドレイン電極9間の部分と、受光素子の活性層11におけるソース電極6・ドレイン電極12間の部分とが略直交するように、薄膜トランジスタと受光素子を配置した構成とする。 20

【0125】

このような構成とすることで、下側に配置される方の活性層の面積を上側の活性層の面積よりも大きくしなくとも、各活性層に接続されるソース電極、ドレイン電極をそれぞれ重ならないように形成することができ、アレイ基板の小型化を図ることができる。

【図面の簡単な説明】

【0126】

【図1】第1実施形態の画像表示装置における一画素の構成を示す平面図である。

【図2】図1のA-B部の断面図である。

【図3】比較例の画像表示装置における一画素の構成を示す平面図である。

【図4】第1実施形態の画像表示装置の構成を概略的に示す断面図である。

【図5】第2実施形態の画像表示装置の構成を概略的に示す断面図である。

【図6】第2実施形態の画像表示装置における一画素の構成を示す平面図である。

【図7】図6のA-B部の断面図である。

【図8】第2実施形態の画像表示装置における受光素子の製造工程を示す図である。

【図9】第3実施形態の画像表示装置における一画素の構成を示す断面図である。

【図10】第3実施形態の画像表示装置における受光素子の製造工程を示す図である。 40

【図11】図10に続く製造工程を示す図である。

【図12】第4実施形態の画像表示装置における受光素子の製造工程を示す図である。

【図13】第5実施形態の画像表示装置における一画素の構成を示す断面図である。

【図14】第5実施形態の画像表示装置における一画素の別の構成を示す断面図である。

【図15】第6実施形態の画像表示装置における一画素の構成を示す平面図である。

【符号の説明】

【0127】

1…第1の信号線， 2…第2の信号線

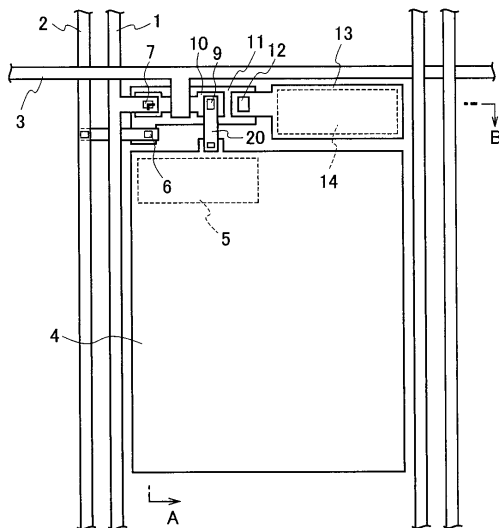
3…走査線， 4…透明電極

5…第1補助容量電極

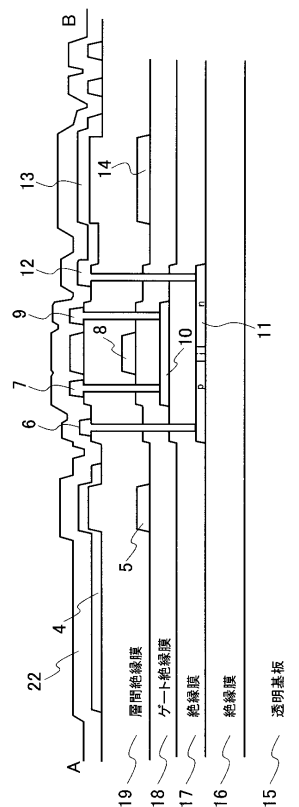
- 6 … 受光素子のソース電極
- 7 … 薄膜トランジスタのソース電極
- 8 … 薄膜トランジスタのゲート電極
- 9 … 薄膜トランジスタのドレイン電極
- 10 … 薄膜トランジスタの活性層（多結晶シリコン膜）
- 11 … 受光素子の活性層（非晶質シリコン膜）
- 12 … 受光素子のドレイン電極
- 13 … 第2補助容量の上側電極
- 14 … 第2補助容量の下側電極
- 15 … 透明基板
- 16 … 第1の絶縁膜，17 … 第2の絶縁膜
- 18 … ゲート絶縁膜，19 … 層間絶縁膜
- 20 … 非晶質シリコン膜，21 … 保護膜
- 22 … 透明電極
- 23 … n型非晶質シリコン膜
- 24 … p型非晶質シリコン膜
- 25, 26 … 保護層
- 27 … アレイ基板，28 … 対向基板
- 29 … 液晶層，30 … ライトペン

10

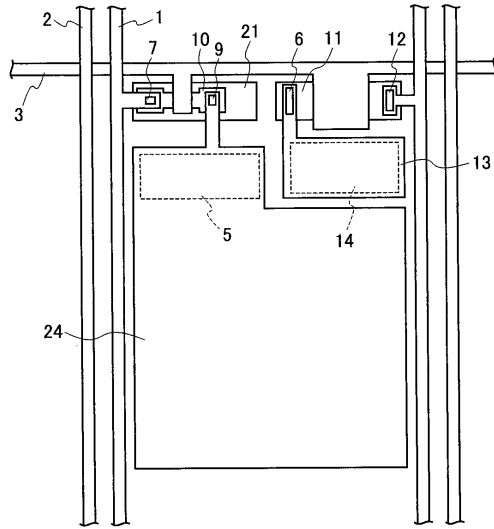
【図1】



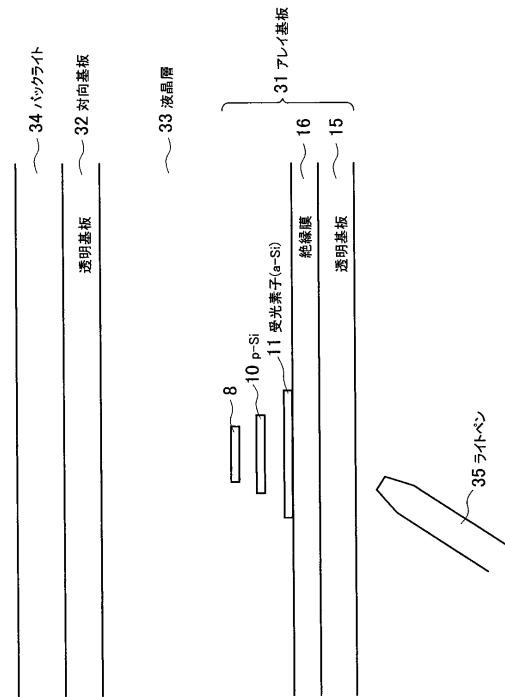
【図2】



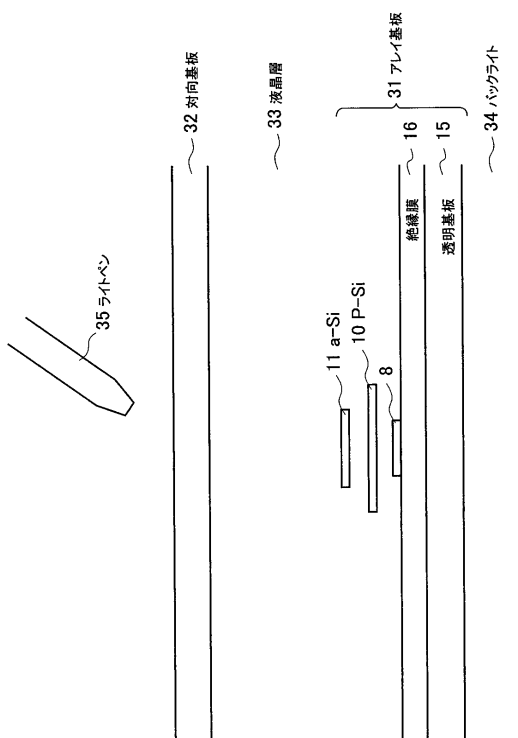
【図 3】



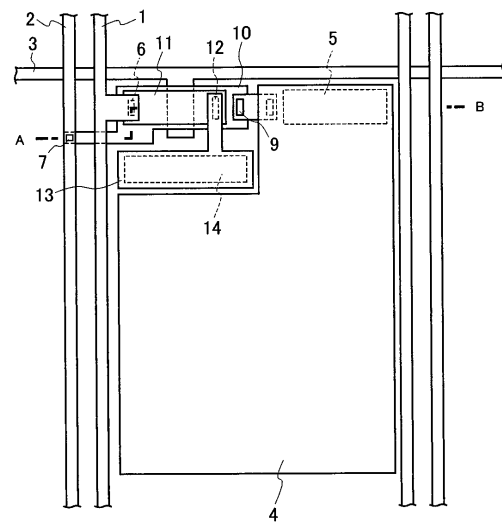
【図 4】



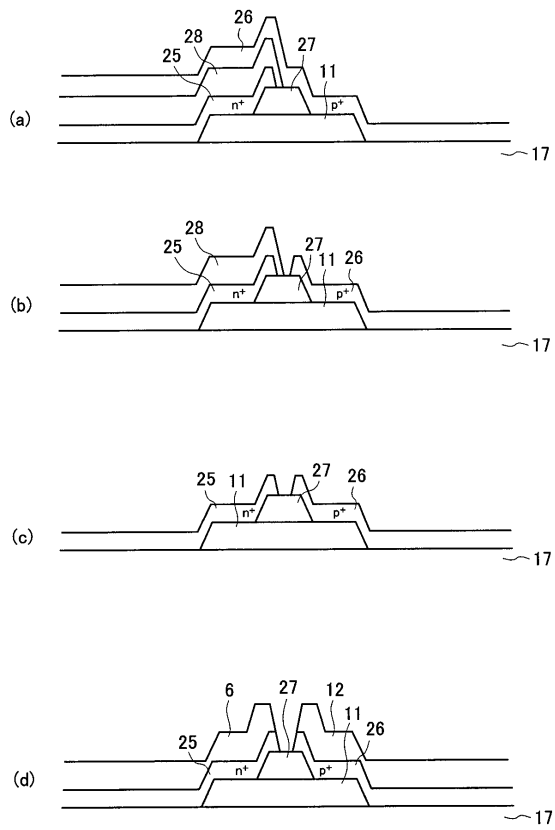
【図 5】



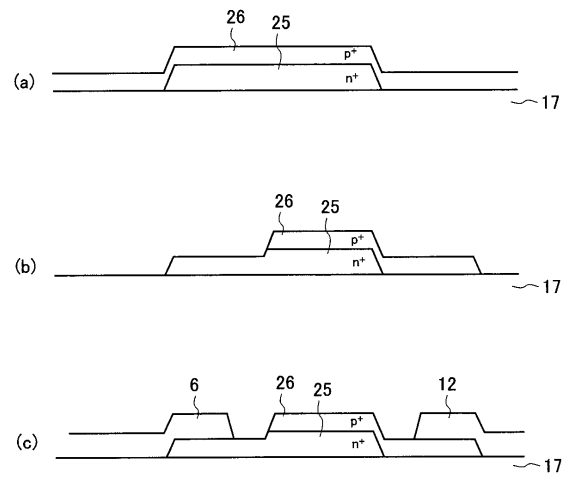
【図 6】



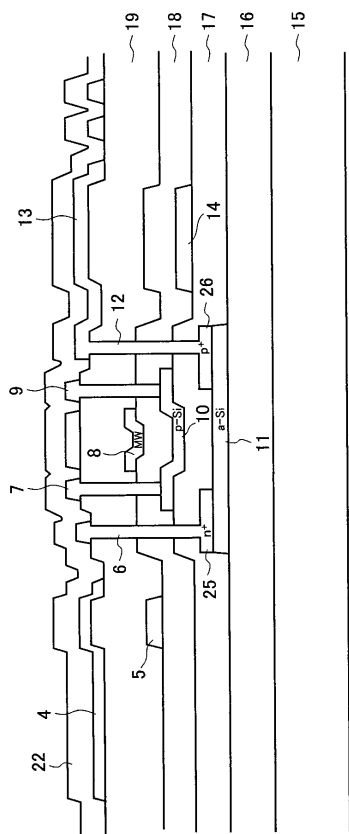
【図 1 1】



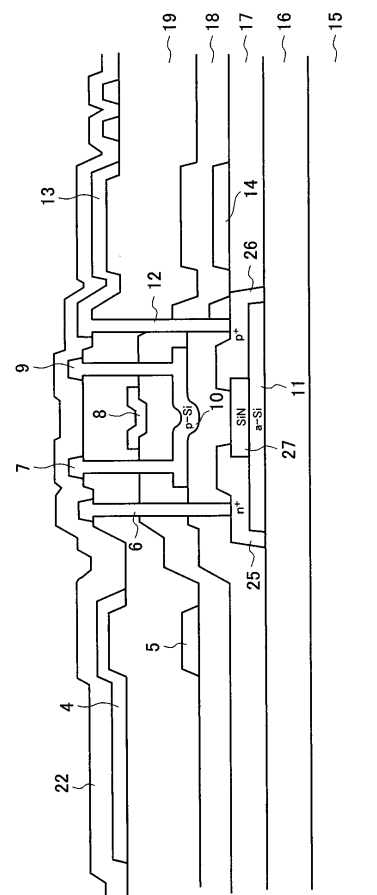
【図 1 2】



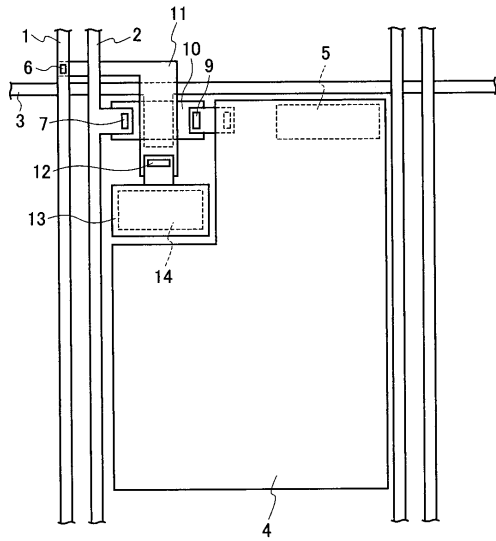
【図 1 3】



【図 1 4】



【図 15】



フロントページの続き(51)Int.Cl.⁷

F I

テーマコード (参考)

G O 2 F 1/1368

(74)代理人 100101247

弁理士 高橋 俊一

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 丸野 元志

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H092 JA24 JB51 KA05 MA27 MA28 NA07 NA25 PA13 RA10

4M118 AA01 AB01 BA05 CA03 CA05 CB06 FB03 FB09 FB13 FB16

FB19 FB24 FB25 HA40

5C024 AX01 BX06 CX41 CY50 DX08 EX21 GX02 GX11 GX16 HX01

HX40 HX60

5C094 AA10 AA15 AA25 AA42 AA48 BA03 BA43 CA19 DA13 EB02

FA01 FA02 GB10 HA10 JA08

5F110 AA30 BB01 BB10 CC02 CC08 DD02 DD14 EE06 EE44 GG02

GG13 GG45 HJ01 HJ04 HJ12 HJ23 HL03 HL04 HL11 HL23

NN03 NN04 NN23 NN24 NN35 NN43 NN48 NN55 NN72 NN73

PP03 PP35 QQ09 QQ11