

(21)申請案號：101111521

(22)申請日：中華民國 101 (2012) 年 03 月 30 日

(51)Int. Cl. : **G09G3/30 (2006.01)**

G09G3/20 (2006.01)

H01L27/32 (2006.01)

H01L29/92 (2006.01)

(30)優先權：2011/05/10 日本

2011-105285

(71)申請人：杰奧萊德股份有限公司(日本) JOLED INC. (JP)

日本

(72)發明人：多田羅智史 TATARA, SATOSHI (JP)；內野勝秀 UCHINO, KATSUhide (JP)

(74)代理人：陳長文

(56) 參考文獻：

TW I318716

TW 200730978A

TW 200926112A

US 2009/0148973A1

審查人員：吳傳瑞

申請專利範圍項數：20 項 圖式數：23 共 72 頁

(54)名稱

顯示器器件及電子裝置

DISPLAY DEVICE AND ELECTRONIC APPARATUS

(57)摘要

本發明揭示一種具有包含電光元件及電晶體之像素之顯示器器件。每一像素具有：該電晶體之一閘極電極之一金屬層；一半導體層，其中形成該電晶體之一源極區及一汲極區；及一電容元件，在將一電壓施加至與該閘極電極之該金屬層相同之金屬層時該電容元件形成於該金屬層與該半導體層之間。

A display device has pixels including electro-optical elements and transistors. Each pixel has a metal layer of a gate electrode of the transistor, a semiconductor layer in which a source region and a drain region of the transistor are formed, and a capacitance element formed between the same metal layer as the metal layer of the gate electrode and the semiconductor layer upon application of a voltage to the metal layer.

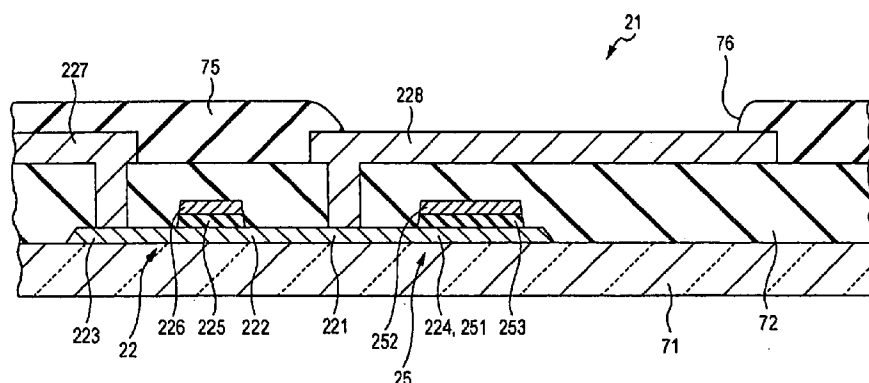


圖 9

21 · · · 有機電致發
光元件

22 · · · 驅動電晶體

25 · · · 輔助電容器

71 · · · 基板/玻璃基
板

72 · · · 絕緣平坦化
膜

75 · · · 窗絕緣膜

76 · · · 開口部分/凹
陷部分

- 221 . . . 半 導 體 層
- 222 . . . 通 道 區
- 223 . . . 源 極 / 汲 極 區
- 224 . . . 源 極 / 汲 極 區
- 225 . . . 閘 極 絕 緣 膜
- 226 . . . 閘 極 電 極
- 227 . . . 源 極 / 汲 極 電 極
- 228 . . . 源 極 / 汲 極 電 極
- 251 . . . 第 一 電 極
- 252 . . . 第 二 電 極
- 253 . . . 閘 極 絕 緣 膜

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 101111521

G09G 3/30 (2006.01)

※ 申請日： 101.3.30

※IPC 分類：

G09G 3/30 (2006.01)

H01C 27/32 (2006.01)

H01C 29/42 (2006.01)

一、發明名稱：(中文/英文)

顯示器器件及電子裝置

DISPLAY DEVICE AND ELECTRONIC APPARATUS

二、中文發明摘要：

本發明揭示一種具有包含電光元件及電晶體之像素之顯示器器件。每一像素具有：該電晶體之一閘極電極之一金屬層；一半導體層，其中形成該電晶體之一源極區及一汲極區；及一電容元件，在將一電壓施加至與該閘極電極之該金屬層相同之金屬層時該電容元件形成於該金屬層與該半導體層之間。

三、英文發明摘要：

A display device has pixels including electro-optical elements and transistors. Each pixel has a metal layer of a gate electrode of the transistor, a semiconductor layer in which a source region and a drain region of the transistor are formed, and a capacitance element formed between the same metal layer as the metal layer of the gate electrode and the semiconductor layer upon application of a voltage to the metal layer.

四、指定代表圖：

(一)本案指定代表圖為：第（ 9 ）圖。

(二)本代表圖之元件符號簡單說明：

21	有機電致發光元件
22	驅動電晶體
25	輔助電容器
71	基板/玻璃基板
72	絕緣平坦化膜
75	窗絕緣膜
76	開口部分/凹陷部分
221	半導體層
222	通道區
223	源極/汲極區
224	源極/汲極區
225	閘極絕緣膜
226	閘極電極
227	源極/汲極電極
228	源極/汲極電極
251	第一電極
252	第二電極
253	閘極絕緣膜

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於顯示器器件及電子裝置。特定而言，本發明係關於一種其中包含電光元件之像素配置成一矩陣之平板(平面)顯示器器件，且係關於一種具有該顯示器器件之電子裝置。

【先前技術】

作為平板顯示器器件，有機EL(電致發光)顯示器器件、LCD(液晶顯示器)器件及PDP(電漿顯示器面板)器件係廣泛可用的。

在此等顯示器器件中，包含電光元件及電晶體之像素(像素電路)在一基板(面板)上配置成一矩陣。除電光元件及電晶體外，顯示器器件中之像素(舉例而言，有機EL顯示器器件中之像素)亦可包含電容元件，諸如儲存電容器及輔助電容器(舉例而言，見日本專利申請公開案第2008-51990號)。

【發明內容】

其中配置有包含電容元件之像素之顯示器器件(舉例而言，日本未審查專利申請公開案第2008-51990號中揭示之有機EL顯示器器件)通常採用其中將相對金屬層之間的一絕緣膜用作一電介質以在其間形成一電容元件之一組態。若可在除彼等金屬層之間的區外的一區中形成將在像素中製作之電容元件，則可改良像素之剖面結構之自由度。

相應地，期望提供一種其中在除金屬層之間的區外的一

區中形成將在一像素中製作之一電容元件之顯示器器件，因此使得可能改良像素之一剖面結構之自由度，且亦提供一種具有該顯示器器件之電子裝置。

根據本發明之一實施例，提供一種具有包含電光元件及電晶體之像素之顯示器器件。每一像素具有：該電晶體之一閘極電極之一金屬層；一半導體層，其中形成該電晶體之一源極區及一汲極區；及一電容元件，在將一電壓施加至與該閘極電極之金屬層相同之金屬層時該電容元件形成於該金屬層與該半導體層之間。該顯示器器件可用作各種電子裝置中之顯示器器件。

在將相對於半導體層處之電壓之一高電壓施加至具有與該電晶體之閘極電極之金屬層相同之金屬層及其中形成電晶體之源極區及汲極區之半導體層之一結構中之金屬層時，在該半導體層之一表面處形成一通道且使用一閘極絕緣膜作為一電介質來形成一電容器。亦即，在將一電壓施加至該金屬層時，即在該半導體層之一表面處形成一通道，且使用該金屬層與該半導體層之間的一閘極絕緣件來形成一電容器。將電容器用作將在像素中製作之一電容元件允許在除金屬層之間的區外的一區中形成電容元件。

根據本發明，由於可在除金屬層之間的區外的一區中形成將在像素中製作之電容元件，因此可改良像素之剖面結構之自由度。

【實施方式】

下文將參照附圖詳細闡述用於實現根據本發明之技術之

模式(下文中稱為「實施例」)。以下列序列給出下文之一說明：

1. 本發明之實施例適用於之有機EL顯示器器件

1-1. 系統組態

1-2. 基本電路操作

1-3. 底部閘極結構及頂部閘極結構

2. 實施例

2-1. 第一實施例

2-2. 第二實施例

3. 應用實例

4. 電子裝置

<1. 本發明之實施例適用於之有機EL顯示器器件>

[1-1. 系統組態]

圖1係圖解說明本發明之一實施例適用於之一作用矩陣顯示器器件之一基本組態之一概述之一系統方塊圖。

在該作用矩陣有機顯示器器件中，在與其中提供有電光元件之像素相同的像素中提供之作用元件(例如，絕緣閘極場效應電晶體)控制在有機EL元件中流動的電流。絕緣閘極場效應電晶體通常係由TFT(薄膜電晶體)實施。

將給出一作用矩陣有機EL顯示器器件之一實例之一說明，其中將具有根據流動通過該器件之電流值而變化之一光發射照度之一電流驅動之電光元件(例如，一有機EL元件)用作一像素(一像素電路)之一發光元件。

如圖1中圖解說明，根據本發明實例之一有機EL顯示器

器件10具有：像素20，其包含有機EL元件；一像素陣列區段30，其中像素20二維配置成一矩陣；及一驅動電路區段，其安置於像素陣列區段30之周圍。該驅動電路區段包含一寫入掃描電路40、一電力供應掃描電路50、一信號輸出電路60等等，以驅動像素陣列區段30中之像素20。

在有機EL顯示器器件10係一彩色顯示器器件時，藉由多個子像素構成用作用於形成一彩色影像之一單元之一單個像素(一單元像素)，該多個子像素對應於圖1中圖解說明之像素20。更具體地，在該彩色顯示器器件中，一個像素係由三個子像素構成，例如用於發射紅色(R)光之一子像素、用於發射綠色(G)光之一子像素及用於發射藍色(B)光之一子像素。

然而，一個像素不限於具有包含RGB之三原色之子像素之一組合。亦即，可將用於另一色彩之一子像素或用於其他色彩之若干子像素進一步添加至該等三原色子像素以構成一單個像素。更具體地，舉例而言，為改良照度，可添加用於發射白色(W)光之一子像素以構成一單個像素，或為增加色彩複製範圍，可添加用於發射互補色彩之至少一個子像素以構成一單個像素。

關於像素陣列區段30中之配置成 m 個列 $\times$ n 個行之像素20，將掃描線31 (31_1 至 31_m)及電力供應線32 (32_1 至 32_m)沿一列方向(亦即，沿其中配置有像素列中之像素20之一方向)配置成對應像素列。另外，關於配置成 m 個列 $\times$ n 個行之像素20，將信號線33 (33_1 至 33_n)沿一行方向(亦即，沿其

中配置有像素行中之像素20之一方向)配置成對應像素行。

掃描線 31_1 至 31_m 連接至寫入掃描電路40之對應列輸出端。電力供應線 32_1 至 32_m 連接至電力供應掃描電路50之對應列輸出端。信號線 33_1 至 33_n 連接至信號輸出電路60之對應行輸出端。

大體而言，在諸如一玻璃基板之一透明絕緣基板上提供像素陣列區段30。因此，有機EL顯示器器件10具有一平板結構。像素陣列區段30中之像素20之驅動電路可使用非晶矽TFT或低溫多晶矽TFT來製作。在使用低溫多晶矽TFT時，寫入掃描電路40、電力供應掃描電路50及信號輸出電路60亦可安置於包含於像素陣列區段30中之顯示器面板(板)70上，如圖1中圖解說明。

寫入掃描電路40包含移位寄存器電路或諸如此類，其將一開始脈衝sp與一時脈脈衝ck同步地順序移位(轉移)。在一視訊信號至像素陣列區段30中之像素20之信號電壓寫入期間，寫入掃描電路40將寫入掃描信號WS (WS_1 至 WS_m)順序地供應至對應掃描線31 (31_1 至 31_m)，以藉此逐列地順序掃描像素陣列區段30中之像素20(亦即，線序列掃描)。

電力供應掃描電路50包含移位寄存器電路或諸如此類，其將一開始脈衝sp與一時脈脈衝ck同步地順序移位。與寫入掃描電路40所執行之線序列掃描同步，電力供應掃描電路50將電力供應電位DS (DS_1 至 DS_m)供應至對應電力供應線32 (32_1 至 32_m)。每一電力供應電位DS可在一第一電力供

應電位 V_{ccp} 與一第二電力供應電位 V_{ini} 之間切換，其中第二電力供應電位 V_{ini} 低於第一電力供應電位 V_{ccp} 。透過電力供應電位 DS 之電力供應電位 V_{ccp} 與電力供應電位 V_{ini} 之間的切換，控制像素 20 之光發射及光不發射。

信號輸出電路 60 選擇性地輸出對應於自一信號供應源 (未圖解說明) 供應之照度資訊之一視訊信號之一信號電壓 V_{sig} 及一參考電壓 V_{ofs} 。參考電壓 V_{ofs} 用作視訊信號之信號電壓 V_{sig} 之一參考電位 (且舉例而言，對應於一視訊信號之一黑位準之一電壓)，且用於臨限值校正處理 (下文所述)。

針對藉由掃描寫入掃描電路 40 而選擇之每一像素列，透過信號線 33 (33_1 至 33_n) 將自信號輸出電路 60 選擇性地輸出之信號電壓 V_{sig} 及參考電位 V_{ofs} 寫入至像素陣列區段 30 中之對應像素 20。亦即，信號輸出電路 60 具有用於逐列地 (或逐線地) 寫入信號電壓 V_{sig} 之一線序列寫入驅動系統。

(像素電路)

圖 2 係圖解說明一個像素 (像素電路) 20 之一特定電路組態之一項實例之一電路圖。像素 20 具有包含一有機 EL 元件 21 之一發光區段，其係一電流驅動之電光元件。有機 EL 元件 21 具有根據流動通過器件之電流值而改變之一光發射照度。

如圖 2 中圖解說明，除有機 EL 元件 21 外，像素 20 亦包含用於藉由使電流流動至有機 EL 元件 21 來驅動有機 EL 元件 21 之一驅動電路。有機 EL 元件 21 具有連接至一共同電力供應線 34 (其連接至所有像素 20) 之一陰極電極 (此連接可稱

為「共同佈線」)。

用於驅動有機EL元件21之驅動電路具有一驅動電晶體22、一寫入電晶體23、一儲存電容器24及一輔助電容器25。驅動電晶體22及寫入電晶體23可由n通道TFT實施。然而，所圖解說明之驅動電晶體22及寫入電晶體23之傳導類型之組合僅係一項實例，且傳導類型之組合不限於此。另外，電晶體、儲存電容器、有機EL器件等等之佈線連接之關係不限於所揭示之關係。

驅動電晶體22之一第一電極(一源極/汲極電極)連接至有機EL元件21之一陽極電極，且驅動電晶體22之一第二電極(一源極/汲極電極)連接至電力供應線32 (32_1 至 32_m)中之一對應者。

寫入電晶體23之一第一電極(一源極/汲極電極)連接至信號線33 (33_1 至 33_n)中之一對應者，且寫入電晶體23之一第二電極(一源極/汲極電極)連接至驅動電晶體22之一閘極電極。寫入電晶體23之一閘極電極連接至掃描線31 (31_1 至 31_m)中之一對應者。

表達驅動電晶體22及寫入電晶體23之「第一電極」係關於電連接至源極/汲極區之金屬佈線，且表達「第二電極」係關於電連接至汲極/源極區之金屬佈線。相依於第一電極與第二電極之間的一電位關係，第一電極充當一源極電極或一汲極電極，或第二電極亦充當一汲極電極或一源極電極。

儲存電容器24之一第一電極連接至驅動電晶體22之閘極

電極，且儲存電容器24之一第二電極連接至驅動電晶體22之第一電極及有機EL元件21之陽極電極。

輔助電容器25之一第一電極連接至有機EL元件21之陽極電極且輔助電容器25之一第二電極連接至共同電力供應線34。輔助電容器25用作有機EL元件21之一等效電容之一輔助，以便補償有機EL元件21之裝置電容之一短缺且以便增加視訊信號關於儲存電容器24之寫入增益。

於此情形中，儘管輔助電容器25之第二電極連接至共同電力供應線34，但輔助電容器25之第二電極可連接至在一固定電位處之一節點，而非共同電力供應線34。輔助電容器25之第二電極至一固定電位處之一節點之連接使得可能補償有機EL元件21之電容之一短缺且亦使得可能達成視訊信號相對於儲存電容器24之寫入增益之一增加。

具有上述組態之像素20中之寫入電晶體23回應於透過掃描線31自寫入掃描電路40供應至寫入電晶體23之閘極電極之一高(亦即，作用)寫入掃描信號WS而進入一傳導狀態。寫入電晶體23隨後對視訊信號之信號電壓 V_{sig} (對應於照度資訊)或透過信號線33自信號輸出電路60供應之參考電位 V_{ofs} 取樣，並將經取樣之信號電壓 V_{sig} 或參考電壓 V_{ofs} 寫入至像素20。將所寫入之信號電壓 V_{sig} 或參考電壓 V_{ofs} 施加至驅動電晶體22之閘極電極且亦由儲存電容器24儲存。

在電力供應線32 (32_1 至 32_m)中之對應一者之電力供應電位DS係第一電力供應電位 V_{ccp} 時，驅動電晶體22在一飽和區中操作，其中其第一電極充當一汲極電極且其第二電極

充當一源極電極。因此，回應於自電力供應線32供應之電流，驅動電晶體22藉由將驅動電流供應至其來驅動有機EL元件21之光發射。更具體地，藉由在飽和區中操作，驅動電晶體22將具有對應於由儲存電容器24儲存之信號電壓 V_{sig} 之電壓值之一電流值之驅動電流供應至有機EL元件21。該驅動電流致使驅動有機EL元件21以發射光。

在電力供應電位DS自第一電力供應電位 V_{ccp} 切換至第二電力供應電位 V_{ini} 時，驅動電晶體22操作為一切換電晶體，其第一電極充當一源極電極且其第二電極充當一汲極電極。透過該切換操作，驅動電晶體22停止將驅動電流供應至有機EL元件21，以使有機EL元件21處於一光不發射狀態中。亦即，驅動電晶體22亦具有用於控制有機EL元件21之光發射及不發射之一電晶體之功能。

驅動電晶體22執行一切換操作以提供其中有機EL元件21不發射光之一週期(一光不發射週期)，因此使得可能控制有機EL元件21之光發射週期與光不發射週期之(能率)比率。透過該能率控制，可減少貫穿一個顯示圖框週期在像素20之光發射中涉及的後續成像(afterimage)。因此，特定而言，可進一步改良一移動影像之影像品質。

在透過電力供應線32自電力供應掃描電路50選擇性地供應之第一電力供應電壓 V_{ccp} 及第二電力供應電壓 V_{ini} 中，第一電力供應電位 V_{ccp} 係用於將用於驅動有機EL元件21之光發射之驅動電流供應至驅動電晶體22之一電力供應電位。第二電力供應電位 V_{ini} 係用於相反地加偏壓於有機EL元件

21之一電力供應電位。將第二電力供應電位 V_{ini} 設定為低於參考電壓 V_{ofs} 。舉例而言，將第二電力供應電位 V_{ini} 設定為低於 $V_{ofs}-V_{th}$ 之一電位，較佳地設定為充分低於 $V_{ofs}-V_{th}$ 之一電位，其中 V_{th} 指示驅動電晶體 22 之一臨限電壓。

[1-2. 基本電路操作]

接下來，將參照在圖 3 中圖解說明之一時序波形圖示及在圖 4A 至圖 5D 中圖解說明之操作圖示來闡述具有上述組態之有機 EL 顯示器器件 10 之一基本電路操作。在圖 4A 至圖 5D 中圖解說明之操作圖示中，為易於圖解說明，寫入電晶體 23 係由一開關符號表示。

圖 3 之時序波形圖示圖解說明掃描線 31 之電位(寫入掃描信號) WS 之一改變、電力供應線 32 之電位(電力供應電位) DS 之一改變、信號線 33 之電位 (V_{sig}/V_{ofs}) 之一改變及驅動電晶體 22 之一閘極電位 V_g 及一源極電位 V_s 之改變。

(前一顯示圖框之光發射週期)

在圖 3 之時序波形圖示中，在時間 t_{11} 之前的一週期係針對前一顯示圖框之有機 EL 元件 21 之一光發射週期。在針對前一顯示圖框之光發射週期中，電力供應線 32 之電位 DS 係在第一電力供應電位(在下文中稱為一「高電位」) V_{ccp} 處且寫入電晶體 23 係在非傳導狀態中。

驅動電晶體 22 經設計以使得此時其在其飽和區中操作。因此，如圖 4A 中圖解說明，透過驅動電晶體 22 將對應於驅動電晶體 22 之一閘極-源極電壓 V_{gs} 之一驅動電流(一汲極-源極電流) I_{ds} 自電力供應線 32 供應至有機 EL 元件 21。結

果，有機EL元件21發射具有對應於驅動電流 I_{ds} 之電流值之一照度之光。

(臨限值校正準備週期)

在時間 t_{11} 處，該操作進入一新的顯示圖框(一當前顯示圖框)用於線序列掃描。如圖4B中圖解說明，將電力供應線32之電位DS自高電位 V_{ccp} 切換至第二電力供應電位(在下文中稱為一「低電位」) V_{ini} ，該第二電力供應電位相對於信號線33之參考電位 V_{ofs} 而充分地低於 $V_{ofs}-V_{th}$ 。

使得 V_{thel} 成為有機EL元件21之一臨限電壓且使得 V_{cath} 成為共同電力供應線34之電位(陰極電位)。於此情形中，在假設 V_{ini} 滿足 $V_{ini} < V_{thel} + V_{cath}$ 時，驅動電晶體22之源極電位 V_s 大致等於低電位 V_{ini} 。結果，使有機EL元件21處於一經反偏壓之狀態中並關斷光發射。

接下來，在時間 t_{12} 處，掃描線31之電位WS自一低電位側朝向一高點位側移位，使得寫入電晶體23處於一傳導狀態中，如圖4C中圖解說明。此時，由於將參考電位 V_{ofs} 自信號輸出電路60供應至信號線33，因此驅動電晶體22之閘極電位 V_g 充當參考電位 V_{ofs} 。驅動電晶體22之源極電位 V_s 等於電位 V_{ini} ，其充分地低於參考電位 V_{ofs} ，亦即等於低電位 V_{ini} 。

此時，驅動電晶體22之閘極-源極電壓 V_{gs} 等於 $V_{ofs}-V_{ini}$ 。於此情形中，除非 $V_{ofs}-V_{ini}$ 充分地大於驅動電晶體22之臨限電壓 V_{th} ，否則難以執行下文所述之臨限值校正處理。因此，執行設定以使得滿足由 $V_{ofs}-V_{ini} > V_{th}$ 表達之一電位

關係。

藉由將驅動電晶體22之閘極電位 V_g 固定(設定)至參考電位 V_{ofs} 並將源極電位 V_s 固定至低電位 V_{ini} 之初始化處理係在執行下文所述之臨限值校正處理(臨限值校正操作)之前的準備處理(臨限值校正準備)。因此，參考電位 V_{ofs} 及低電位 V_{ini} 充當驅動電晶體22之閘極電位 V_g 及源極電位 V_s 之初始化電位。

(臨限值校正週期)

接下來，在時間 t_{13} 處，將電力供應線32之電位 DS 自低電位 V_{ini} 切換至高電位 V_{ccp} ，如圖4D中圖解說明，且在將驅動電晶體22之閘極電位 V_g 維持於參考電壓 V_{ofs} 處時開始該臨限值校正處理。亦即，驅動電晶體22之源極電位 V_s 開始朝向藉由自閘極電位 V_g 減去驅動電晶體22之臨限電壓 V_{th} 而獲得之一電位增加。

於此處，為便於說明，將用於相對於驅動電晶體22之閘極電位 V_g 之初始化電位 V_{ofs} 朝向藉由自初始化電位 V_{ofs} 減去驅動電晶體22之臨限電壓 V_{th} 而獲得之電位改變源極電位 V_s 之處理稱為「臨限值校正處理」。在臨限值校正處理進行時，驅動電晶體22之閘極-源極電壓 V_{gs} 最終穩定至驅動電晶體22之臨限電壓 V_{th} 。由儲存電容器24儲存對應於臨限電壓 V_{th} 之一電壓。

在其中執行臨限值校正處理之週期(亦即，在一臨限值校正週期)中，共同電力供應線34之電位 V_{cath} 經設定以使得有機EL元件21處於一切斷狀態中，以便致使電流流動至

儲存電容器24且防止電流流動至有機EL元件21。

接下來，在時間 t_{14} 處，掃描線31之電位WS朝向低電位側移位，使得寫入電晶體23處於一非傳導狀態中，如圖5A中圖解說明。此時，驅動電晶體22之閘極電極自信號線33切斷電連接，使得驅動電晶體22之閘極電極進入一浮動狀態。然而，由於閘極-源極電壓 V_{gs} 等於驅動電晶體22之臨限電壓 V_{th} ，因此驅動電晶體22係在一切斷狀態中。因此，幾乎無汲極-源極電流 I_{ds} 流動至驅動電晶體22。

(信號寫入及移動率校正週期)

接下來，在時間 t_{15} 處，如圖5B中圖解說明，將信號線33之電位自參考電位 V_{ofs} 切換至視訊信號之信號電壓 V_{sig} 。隨後，在時間 t_{16} 處，掃描線31之電位WS朝向高電位側移位，使得寫入電晶體23進入一傳導狀態，如圖5C中圖解說明，以對視訊信號之信號電壓 V_{sig} 取樣並將信號電壓 V_{sig} 寫入至像素20。

在寫入電晶體23寫入信號電壓 V_{sig} 時，驅動電晶體22之閘極電位 V_g 變得等於信號電壓 V_{sig} 。在藉助視訊信號之信號電壓 V_{sig} 來驅動驅動電晶體22時，藉由對應於儲存電容器24所儲存之臨限電壓 V_{th} 之一電壓取消掉驅動電晶體22之臨限電壓 V_{th} 。下文闡述臨限值取消之原理之細節。

此時，有機EL元件21係在切斷狀態(一高阻抗狀態)中。因此，根據視訊信號之信號電壓 V_{sig} 自電力供應線32流動至驅動電晶體22之電流(汲極-源極電流 I_{ds})流動至有機EL元件21之等效電容器及輔助電容器25。結果，開始有機EL

元件21之等效電容器及輔助電容器25之充電。

作為有機EL元件21之等效電容器及輔助電容器25之充電之一結果，驅動電晶體22之源極電位 V_s 隨時間流逝而增加。由於此時已取消掉像素之驅動電晶體22之臨限電壓 V_{th} 之變化，因此驅動電晶體22之汲極-源極電流 I_{ds} 相依於驅動電晶體22之移動率 μ 。驅動電晶體22之移動率 μ 係指在驅動電晶體22之一通道中包含之一半導體薄膜之移動率。

現在假設由儲存電容器24儲存之電壓 V_{gs} 對視訊信號之信號電壓 V_{sig} 之比率(該比率稱為一「寫入增益 G 」)係1(一理想值)。於此情形中，驅動電晶體22之源極電位 V_s 增加至由 $V_{ofs}-V_{th}+\Delta V$ 表達之一電位，使得驅動電晶體22之閘極-源極電壓 V_{gs} 達到由 $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 表達之一值。

亦即，驅動電晶體22之源極電位 V_s 中之一增加 ΔV 起作用以使得自儲存電容器24所儲存之電壓($V_{sig}-V_{ofs}+V_{th}$)減去該增加 ΔV ，亦即使得儲存電容器24中之電荷被放電。換言之，將對應於源極電位 V_s 中之增加 ΔV 之負回饋施加至儲存電容器24。因此，源極電位 V_s 中之增加 ΔV 對應於負回饋量。

在將具有對應於流動至驅動電晶體22之汲極-源極電流 I_{ds} 之回饋量 ΔV 的負回饋以上文所述之方式施加至閘極-源極電壓 V_{gs} 時，可能取消驅動電晶體22之汲極-源極電流 I_{ds} 對移動率 μ 之相依性。用於取消對移動率 μ 之相依性之此處理係用於校正個別像素之驅動電晶體22之移動率 μ 之變化之移動率校正處理。

更具體地，寫入至驅動電晶體22之閘極電極之視訊信號之信號振幅 V_{in} ($=V_{sig}-V_{ofs}$)越高，汲極-源極電流 I_{ds} 越大。因此，負回饋量 ΔV 之絕對值亦增加。相應地，根據光發射照度位準來執行移動率校正處理。

在視訊信號之信號振幅 V_{in} 恆定時，負回饋量 ΔV 之絕對值隨驅動電晶體22之移動率 μ 增加而增加。因此，可減少或消除個別像素之移動率 μ 之變化。亦即，負回饋量 ΔV 亦可稱為「移動率校正處理之校正量」。下文闡述移動率校正之原理之細節。

(光發射週期)

接下來，在時間 t_{17} 處，掃描線31之電位WS朝向低電位側移位，使得寫入電晶體23處於一非傳導狀態中，如圖5D中圖解說明。結果，驅動電晶體22之閘極電極自信號線33切斷電連接，使得驅動電晶體22之閘極電極進入一浮動狀態。

於此情形中，在驅動電晶體22之閘極電極係在浮動狀態中時，閘極電位 V_g 亦結合驅動電晶體22之源極電位 V_s 之變化而變化，此乃因儲存電容器24連接於驅動電晶體22之閘極與源極之間。

其中驅動電晶體22之閘極電位 V_g 結合源極電位 V_s 之變化而變化之此一操作(亦即，其中閘極電位 V_g 及源極電位 V_s 增加同時維持儲存於儲存電容器24中之閘極-源極電壓 V_{gs})在本文中稱為一「開機操作」。

同時，驅動電晶體22之閘極電極進入浮動狀態，驅動電

晶體 22 之汲極-源極電流 I_{ds} 開始流動至有機 EL 元件 21，使得有機 EL 元件 21 之陽極電位回應於汲極-源極電流 I_{ds} 而增加。

在有機 EL 元件 21 之陽極電位超過 $V_{thel} + V_{cath}$ 時，驅動電流開始流動至有機 EL 元件 21 以藉此致使有機 EL 元件 21 開始光發射。有機 EL 元件 21 之陽極電位之增加係由於驅動電晶體 22 之源極電位 V_s 之一增加。在驅動電晶體 22 之源極電位 V_s 增加時，儲存電容器 24 之自我啟動操作致使驅動電晶體 22 之閘極電位 V_g 結合源極電位 V_s 而增加。

在假設該自我啟動之增益為 1（一理想值）時，閘極電位 V_g 之增加量等於源極電位 V_s 之增加量。因此，在光發射週期中，驅動電晶體 22 之閘極-源極電壓 V_{gs} 在 $V_{sig} - V_{ofs} + V_{th} - \Delta V$ 處維持恆定。在時間 t_{18} 處，信號線 33 之電位自視訊信號之信號電壓 V_{sig} 切換至參考電壓 V_{ofs} 。

在上述電路操作系列中，臨限值校正準備、臨限值校正、信號電壓 V_{sig} 之寫入（信號寫入）及移動率校正之處理操作係在一個水平掃描週期（1H）中執行。信號寫入及移動率校正之處理操作係平行於時間 t_{16} 至時間 t_{17} 之週期來執行。

[分割臨限值校正]

儘管上述說明已給出使用用於僅執行一次臨限值校正處理之一驅動方法之一實例，但該驅動方法僅係一項實例且不限於此。舉例而言，亦可採用用於執行所謂的「分割臨限值校正」之一驅動方法。在分割臨限值校正中，除其中

結合移動率校正及信號寫入處理來執行臨限值校正處理之1H週期外，亦多次(亦即在該1H週期之前以一分割方式在多個水平掃描週期中)執行臨限值校正處理。

藉助用於分割臨限值校正之該驅動方法，甚至在由於出於一較高清晰度之目的增加像素數目而減少分配至一個水平掃描週期之一時間時，亦可在臨限值校正週期之多個掃描週期中確保一充足時間量。因此，由於甚至在減少分配至一個水平掃描週期之時間時亦可確保一充足時間量作為一臨限值校正週期，因此可能可靠地執行臨限值校正處理。

[臨限值取消之原理]

現將闡述驅動電晶體22之臨限值取消(亦即，臨限值校正)之原理。由於驅動電晶體22經設計以在飽和區中操作，因此其操作為一恆定電流源。結果，一定量的汲極-源極電流(驅動電流) I_{ds} 自驅動電晶體22流動至有機EL源極21，且由下式給出：

$$I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{gs} - V_{th})^2 \quad (1)$$

其中，W指示驅動電晶體22之一通道寬度，L指示一通道長度，且 C_{ox} 指示每單位面積之一閘極電容。

圖6A係驅動電晶體22之汲極-源極電流 I_{ds} 對閘極-源極電壓 V_{gs} 之一特徵之一圖表。如圖6A中之圖表所圖解說明，若不對每一個別像素中之驅動電晶體22之臨限電壓 V_{th} 之變化執行取消處理(校正處理)，則在臨限電壓 V_{th} 為 V_{th1} 時對應於閘極-源極電壓 V_{gs} 之汲極-源極電流 I_{ds} 變為 I_{ds1} 。

相比而言，在臨限電壓 V_{th} 係 V_{th2} ($V_{th2} > V_{th1}$) 時，對應於同一閘極-源極電壓 V_{gs} 之汲極-源極電流 I_{ds} 變為 I_{ds2} ($I_{ds2} < I_{ds1}$)。亦即，在驅動電晶體 22 之臨限電壓 V_{th} 變化時，即使在閘極-源極電壓 V_{gs} 恆定時汲極-源極電流 I_{ds} 亦變化。

另一方面，在具有上述組態之像素(像素電路) 20 中，在光發射期間之驅動電晶體 22 之閘極-源極電壓 V_{gs} 係由 $V_{sig} - V_{ofs} + V_{th} - \Delta V$ 表達，如上文所述。因此，將此表達式替代至上文提及之方程式(1)中產生由下式給出之一汲極-源極電流 I_{ds} ：

$$I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{sig} - V_{ofs} - \Delta V)^2 \quad (2)$$

亦即，取消驅動電晶體 22 之臨限電壓 V_{th} 之項，使得自驅動電晶體 22 供應至有機 EL 元件 21 之汲極-源極電流 I_{ds} 不相依於驅動電晶體 22 之臨限電壓 V_{th} 。結果，甚至在驅動電晶體 22 之臨限電壓 V_{th} 藉由驅動電晶體 22 之製造過程中之變化、老化或諸如此類而針對每一像素變化時，汲極-源極電流 I_{ds} 亦不變化。相應地，有機 EL 元件 21 之光發射照度可維持恆定。

[移動率校正之原理]

接下來將闡述驅動電晶體 22 之移動率校正之原理。圖 6B 係圖解說明針對其中驅動電晶體 22 之移動率 μ 相對大之一像素 A 與其中驅動電晶體 22 之移動率 μ 相對小之一像素 B 之間的比較之特徵曲線之一圖表。在藉由一多晶矽 TFT 或諸如此類來實施驅動電晶體 22 時，出現像素之移動率 μ 之變

化，諸如像素A及像素B中之彼等。

現將給出其中在像素A及像素B之移動率 μ 具有變化時將在相同位準處之信號振幅 V_{in} ($=V_{sig}-V_{ofs}$)寫入至像素A及像素B之驅動電晶體22之閘極電極之一實例之一說明。於此情形中，若不對移動率 μ 執行校正，則在流動通過具有一大移動率 μ 之像素A之一汲極-源極電流 I_{ds1}' 與流動通過具有一小移動率 μ 之像素B之一汲極-源極電流 I_{ds2}' 之間出現一大的差。在由於像素之移動率 μ 之變化而在像素中之汲極-源極電流 I_{ds} 之間出現一大的差時，減損螢幕上之均勻性。

如自上文提及之方程式(1)給出之電晶體特徵顯而易見，汲極-源極電流 I_{ds} 隨移動率 μ 增加而增加。因此，負回饋量 ΔV 隨移動率 μ 增加而增加。如圖6B中圖解說明，具有一大的移動率 μ 之像素A中之負回饋量 ΔV_1 大於具有一小的移動率 μ 之像素B中之負回饋量 ΔV_2 。

相應地，在執行移動率校正處理以使得將具有對應於驅動電晶體22之汲極-源極電流 I_{ds} 之回饋量 ΔV 施加至閘極-源極電壓 V_{gs} 時，隨移動率 μ 增加而施加一較大量的負回饋。結果，可能抑制像素之移動率 μ 之變化。

更具體地，在對具有一大的移動率 μ 之像素A執行對應於負回饋量 ΔV_1 之校正時，汲極-源極電流 I_{ds} 自 I_{ds1}' 明顯地減少至 I_{ds1} 。另一方面，由於具有一小的移動率 μ 之像素B中之回饋量 ΔV_2 係小的，因此汲極-源極電流 I_{ds} 自 I_{ds2}' 減小至 I_{ds2} 且此減小量並不太大。結果，像素A中之汲極-源極電流 I_{ds1} 及像素B中之汲極-源極電流 I_{ds2} 變得實質上彼等相

等，使得校正像素之移動率 μ 之變化。

簡言之，在存在具有不同移動率 μ 之像素A及像素B時，具有一大的移動率 μ 之像素A中之回饋量 ΔV_1 大於具有一小的移動率 μ 之像素B中之回饋量 ΔV_2 。亦即，像素之移動率 μ 越大，回饋量 ΔV 越大且汲極-源極電流 I_{ds} 中之減小量亦越大。

因此，由於將具有對應於驅動電晶體22之汲極-源極電流 I_{ds} 之回饋量 ΔV 之負回饋施加至閘極-源極電壓 V_{gs} ，因此具有不同移動率 μ 之像素之汲極-源極電流 I_{ds} 之電流值變得彼此相等。結果，可能校正像素之移動率 μ 之變化。亦即，移動率校正處理係其中將具有對應於流動至驅動電晶體22之電流(汲極-源極電流 I_{ds})之回饋量 ΔV 之負回饋施加至驅動電晶體22之閘極-源極電壓 V_{gs} (亦即施加至儲存電容器24)之處理。上述臨限值校正及移動率校正係可在本發明中執行或不在本發明中執行之操作，且上述各種校正、光發射等等不限於彼等操作及時序。

[1-3. 底部閘極結構及頂部閘極結構]

在具有上述組態之有機EL顯示器器件10中，將像素20中之電晶體(具體而言，構成驅動電晶體22及寫入電晶體23之TFT)就結構而言廣義地分類成一底部閘極結構及一頂部閘極結構。在底部閘極結構中，閘極電極定位於相對於半導體層接近於基板側處。在頂部閘極結構中，閘極電極定位於相對於半導體層之基板之相對側處。

在將具有底部閘極結構之一TFT用作像素20中之一電晶

體時，一半導體層及一薄絕緣膜位於閘極電極之金屬層與源極/汲極電極之金屬層之間。相應地，將閘極電極之金屬層與源極/汲極電極之金屬層配置成彼此相對允許一電容器使用一薄絕緣膜作為將形成於彼等金屬層之間的一電介質。形成於彼等金屬層之間的電容器(其中絕緣膜插入其間)可用作將在像素20中製作之一電容源極，舉例而言，作為充當有機EL元件21之等效電容器之一輔助之輔助電容器25。

另一方面，在將具有頂部閘極結構之一TFT用作像素20中之一電晶體時，在包含該等電晶體等等之一電路區段上形成一絕緣平坦化膜，以便平坦化該電路區段之一上部部分並在該絕緣平坦化膜上形成一源極/汲極電極之金屬層。現將參照圖7更詳細地闡述其中像素20中之電晶體係驅動電晶體22之一情形。

如圖7中圖解說明，驅動器電晶體22之一半導體層221係形成於一基板(舉例而言，一玻璃基板)71上。半導體層221之一中心區用作一通道區222且通道區222之兩個相對端用作源極/汲極區223及224。一閘極絕緣膜225沈積於半導體層221之通道區222上，且一閘極電極226形成於閘極絕緣膜225上。

為平坦化包含因此形成之驅動電晶體22之TFT電路區段之一上部部分，在包含驅動電晶體22之TFT電路區段上形成一絕緣平坦化膜72。接觸孔73及74形成於絕緣平坦化膜72中以與半導體層221之兩個相對端處之對應源極/汲極區

223及224連通。在絕緣平坦化膜72上形成源極/汲極電極227及228並用一佈線材料(電極材料)填充接觸孔73及74，使得源極/汲極電極227及228分別與源極/汲極區223及224電連接。

如上文所述，在藉由具有頂部閘極結構之一TFT來實施像素20中之電晶體時，絕緣平坦化膜72主要提供用於平坦化。因此，絕緣平坦化膜72之厚度可觀地大於閘極絕緣膜225之厚度。絕緣平坦化膜72之大厚度使得難以在閘極電極226之金屬層與源極/汲極電極227及228之金屬層之間形成一電容器。

出於此一原因，若可在除彼等金屬層之間的一區外的一區中形成將在像素20中製作之電容元件，則可改良像素20之剖面結構之自由度。不僅針對其中將具有頂部閘極結構之一TFT用作像素20中之電晶體之情形，且亦針對其中使用具有底部閘極結構之一TFT之一情形同樣如此。

<2. 實施例>

為改良像素20之剖面結構之自由度，本發明之實施例採用其中在與電晶體之閘極電極之層相同的金屬層與其中形成電晶體之源極/汲極區之半導體層之間形成將在像素20中製作之一電容元件之一組態。該金屬層與半導體層之間的電容元件之形成涉及將一電壓施加至該金屬層。現將參照圖8A至圖8C闡述將一電壓施加至金屬層以在金屬層與半導體層之間形成電容元件之原因。

圖8A圖解說明在一高頻率操作(諸如用於驅動像素20之

一操作)期間半導體層與金屬層之一 C-V (電容-電壓)特徵。在圖 8A 中之 C-V 特徵中，水平軸指示金屬層相對於半導體層之電位。垂直軸指示一比率 C/C_0 ，其中 C_0 指示閘極絕緣膜之一電容且 C 指示金屬層與半導體層之間的一電容。

在圖 8A 中之 C-V 特徵中，在其中一特徵曲線與垂直軸相交之點 A 處之 C/C_0 係由下式給出：

$$A(C/C_0) = 1 / \{1 + K_0 L_D / (K t_d)\}$$

其中 K_0 指示閘極絕緣膜之一相對介電係數， t_d 指示閘極絕緣膜之厚度，K 指示半導體之一相對介電係數，且 L_D 指示一載體之一屏蔽距離。

現將藉由實例來論述其中像素 20 中之電晶體係一 N 通道 MOS 電晶體之一情形。

針對一 N 通道 MOS 電晶體，在將相對於半導體層處之電壓之一足夠高電壓施加至金屬層時，電子累積在半導體層之表面處，亦即在半導體層之表面處形成一通道，如圖 8B 中所圖解說明(其對應於圖 8A 中圖解說明之狀態 1)。因此，將插入半導體層與金屬層 229 之間的閘極絕緣膜用作一電介質以形成一電容器。亦即，將藉以在半導體層之表面處形成一充足量之通道之一電壓施加至該金屬層。

在圖 8A 中之 C-V 特徵中， V_1 指示藉以使閘極絕緣膜之電容 C_0 變得可見之一電壓值，換言之，其指示藉以使閘極絕緣膜(其係一電介質)之電容 C_0 變得等於金屬層與半導體層之間的電容 C (亦即， $C/C_0=1$) 之一電壓值。另一方面，在

將相對於該半導體層處之電壓之一低電壓施加至該金屬層時，一電子空乏區之面積在半導體層之表面處增加，如圖8B中圖解說明(其對應於圖8A中圖解說明之狀態2)。此減少形成於半導體層與金屬層之間且使用閘極絕緣膜作為一電介質之電容器之電容值。

如自上述說明顯而易見，在其中金屬層與半導體層經配置以彼此相對(其中閘極絕緣膜插於其間)之像素結構中，將一電壓施加至金屬層致使在半導體層之表面處形成一通道。此使得可能形成使用閘極絕緣膜作為一電介質之一電容器。該電容器可進一步用作將在像素20中製作之一電容元件，舉例而言，用作圖2中圖解說明之像素電路中之輔助電容器25。藉助此一配置，由於將在像素20中製作之電容元件可形成於除金屬層之間的區外的一區中，因此可改良像素20之剖面結構之自由度。

圖9係圖解說明根據本發明之實施例之像素之一剖面結構之一剖面圖。圖9圖解說明圖2中圖解說明之像素電路中之驅動電晶體22及輔助電容器25，亦即圖解說明其中將形成於金屬層與半導體層之間且使用閘極絕緣膜作為一電介質之電容器用作輔助電容器25之一實例。在圖9中，與圖7中之部分相同的部分係由相同元件符號標識。

如上文參照圖7所闡述，在一玻璃基板71上形成包含驅動電晶體22之TFT電路區段。驅動電晶體22包含形成於玻璃基板71上之一半導體層221、經安置以與半導體層221之一通道區222相對之一閘極電極226，及安置於半導體層

221與一閘極電極226之間的一閘極絕緣膜225。在半導體層221中，通道區222之兩個相對端分別用作源極/汲極區223及224。

在包含驅動電晶體22之TFT電路區段上形成一絕緣平坦化膜72以便平坦化其上部部分。在絕緣平坦化膜72上形成包含源極/汲極電極227及228之一佈線層。於此實例中，在驅動電晶體22之一個側處之源極/汲極電極228經調適以亦用作有機EL元件21之一陽極電極。在包含源極/汲極電極227及228之佈線層上形成一窗絕緣膜75。在窗絕緣膜75之一開口部分(凹陷部分)76中形成有機EL元件21之一有機層(未圖解說明)，且在窗絕緣膜75上形成有機EL元件21之一陰極電極(未圖解說明，對所有像素係共同的)。

在具有上述組態之像素結構中，半導體層221經提供以在有機EL元件21之下部部分中延伸。半導體層221之一個端(亦即，一源極/汲極電極224)亦用作輔助電容器25之一第一電極251。輔助電容器25之一第二電極252形成於與驅動電晶體22之閘極電極226之層相同的層中以與第一電極251相對。在第一電極251與第二電極252之間提供一閘極絕緣膜253。

如上文所述，將藉以在半導體層221之表面處(亦即，在第一電極251之表面處)形成一充足量的通道之一電壓施加至第二電極252(其係一金屬層)。結果，在半導體層221之表面處累積電子以使得形成使用閘極絕緣膜253作為一電介質之一電容器用作將在像素20中製作之一電容元件，亦

即用作此實例中之輔助電容器 25。

下文將參照其中將一電壓施加至第二電極 252 之特定實施例闡述其中如上文所述輔助電容器 25 之第一電極 251 係由半導體層 221 實施且輔助電容器 25 之第二電極 252 係由金屬層實施之一情形。

[2-1. 第一實施例]

圖 10 係根據一第一實施例之一像素電路之一電路圖。在圖 10 中，與圖 2 中之部分相同的部分係由相同元件符號標識。

不同於圖 2 中圖解說明之像素電路之情形，根據第一實施例之像素電路採用其中輔助電容器 25 之第二電極斷開而非連接至在一接地位準處之一共同電力供應線 34 之一組態，並將一恆定電壓 V_{sub} 自一外部電源(未圖解說明)施加至第二電極。

圖 11 圖解說明用於將一恆定電壓 V_{sub} 自外部電源施加至輔助電容器 25 之第二電極之一面板之一佈局實例。如圖 11 中圖解說明，電力供應線 L_1 連接至對應列中之像素電路中之輔助電容器 25 之第二電極。電力供應線 L_1 在像素陣列區段 30 之一周邊部分處集束在一起以形成一共同電力供應線 L_2 ，舉例而言，呈圍繞像素陣列區段 30 之一環路形狀。襯墊 PAD_1 及 PAD_2 形成於面板之兩個相對端(左端及右端)處且連接至環路共同電力供應線 L_2 。透過該等襯墊 PAD_1 及 PAD_2 、共同電力供應線 L_2 及電力供應線 L_1 將恆定電壓 V_{sub} 自面板之一外部電源(未圖解說明)供應至輔助電容器 25 之

第二電極。

藉助其中透過該面板之兩個相對端處之襯墊 PAD_1 及 PAD_2 將一電壓施加至環路共同電力供應線 L_2 之此一配置，可將恆定電壓 V_{sub} 穩定地施加至像素中之輔助電容器 25 之第二電極。此配置可減少像素中之輔助電容器 25 之電容值 C_{sub} 的變化，以便可藉助輔助電容器 25 之穩定電容值 C_{sub} 來驅動像素電路。

於此情形中，較佳地使外部施加之恆定電壓 V_{sub} 具有上述電壓值 V_1 (亦即，藉以使得閘極絕緣膜之電容 C_0 變得可見之電壓值) 或相對於在一高階度視訊信號期間驅動電晶體 22 之源極電位較大。若輔助電容器 25 之第二電極之電位 (亦即，金屬層之電位) 相對於驅動電晶體 22 之源極電位 (亦即，半導體層之電位) 減小，則輔助電容器 25 之電容值 C_{sub} 減小且因此像素 20 之光發射照度減小。

現將參照圖 12 中圖解說明之一時序波形圖來闡述其中在金屬層之電位相對於半導體層之電位減小時照度減小之一機制。

當在信號寫入及移動率校正期間輔助電容器 25 之電容值 C_{sub} 小於一特定值時，在將一視訊信號之一信號電壓 V_{sig} 寫入至驅動電晶體 22 之閘極時源極電壓 V_s 之一增加變大，如圖 12 中之一虛線所圖解說明。結果，緊鄰光發射之前的驅動電晶體 22 之閘極-源極電壓 V_{gs} 減小，使得有機 EL 元件 21 之照度減小。

使得 C_{oled} 稱為有機 EL 元件 21 之等效電容之電容值且使得

C_s 成為儲存電容器 24 之電容值，因此在信號寫入期間驅動電晶體 22 之源極電壓 V_s 之增加量 ΔV_s 由下式給出：

$$\Delta V_s = (V_{sig} - V_{ofs}) / (C_s + C_{sub} + C_{oled})$$

若在光發射期間輔助電容器 25 之電容值 C_{sub} 自一大電容值大大地變化至一小電容值，則此導致與其中有機 EL 元件 21 之特徵移位至一空乏型特徵之一情形之效應相同的效應（但，根據第一實施例之像素電路不存在任何問題，此乃因其經調適以將恆定電壓 V_{sub} 施加至輔助電容器 25 之第二電極）。結果，每一有機 EL 元件 21 之一操作點變化。由於有機 EL 元件 21 之操作點之變化，因此出現照度不均勻。

現將參照圖 13 及圖 14 闡述其中像素中之有機 EL 元件 21 之操作點之變化致使照度不均勻之一機制。

如圖 13 中圖解說明，半導體電容之電容特性可在一臨限電壓（即電容值 V_{th} 因一電壓而發生極大變化之一點）處、附近變化。因此，在輔助電容器 25 之第二電極之電壓 V_{sub} 相對於半導體層之電位（亦即，相對於驅動電晶體 22 之源極電位 V_s ）而接近於臨限電壓 V_{th} 時，其輔助電容器 25 之電容值 C_{sub} 係大的之像素及其電容值 C_{sub} 係小的之像素共存於同一面板中。在圖 13 中，其輔助電容器 25 之電容值 C_{sub} 係大的之一像素之一特徵係由一虛點線指示，且其輔助電容器 25 之電容值 C_{sub} 係小的之一像素之一特徵係由一長虛線雙短虛線指示。

關於其輔助電容器 25 之電容值 C_{sub} 係大的之像素，由於驅動電晶體 22 之源極電壓 V_s 之增加量係小的而使照度增

加，如圖14中之一虛點線所指示。相比之下，關於其輔助電容器25之電容值 C_{sub} 係小的之像素，由於驅動電晶體22之源極電壓 V_s 之增加量係大的而使照度減小，如圖14中之一長虛線雙短虛線所指示。因此，由於具有高照度及像素及具有低照度之像素共存於同一面板中，因此將照度變化感知為照度不均勻。

[2-2. 第二實施例]

接下來將闡述根據一第二實施例之一像素電路。根據第二實施例之像素電路採用與根據圖10中圖解說明之第一實施例之像素電路相同的電路組態。亦即，輔助電容器25之第二電極斷開。儘管根據上文所述之第一實施例之像素電路經調適以使得將恆定電壓 V_{sub} 施加至輔助電容器25之第二電極，但根據第二實施例之像素電路採用其中將一脈衝電壓 V_{sub} 施加至輔助電容器25之第二電極之一組態。

更具體而言，在其中期望輔助電容器25之電容值 C_{sub} 保持為大之一週期中，脈衝電壓 V_{sub} 增加至一高電壓 V_H ，如圖15中之時序波形所圖解說明。如自上述說明所顯而易見，高電壓 V_H 具有電壓值 V_1 或相對於在高階度視訊信號之寫入期間驅動電晶體22之源極電位而較大。其中期望輔助電容器25之電容值 C_{sub} 保持為大之週期係其中電力供應線32之電位DS係第一電力供應電位 V_{ccp} 之一週期。在除了其中期望輔助電容器25之電容值 C_{sub} 保持為大之週期外的一週期中，將脈衝電壓 V_{sub} 減小至一低電壓 V_L 。

在將一電壓連續地施加至金屬層時，形成於半導體層與

金屬層之間的電容器之特徵移位至一增強型特徵且因此可減少可靠性。另外，由於特徵移位至增強型特徵之速度亦相依於像素而不同，因此速度差致使像素之電容值之變化。

出於此一原因，電壓 V_{sub} 經脈衝化以使得電壓不連續施加至金屬層，換言之，使得電壓跨越輔助電容器 25 之施加時間最小化，藉此使得可能確保輔助電容器 25 之可靠性。

特定而言，在其中有機 EL 元件 21 不發射光之週期中，驅動電晶體 22 之源極電位 V_s 變成電力供應線 32 之電位 DS 之第二電力供應電位 V_{ini} ，使得將脈衝電壓 V_{sub} 之低電壓 V_L 用作第二電力供應電位 V_{ini} 。如上文所述，在除其中期望輔助電容器 25 之電容值 C_{sub} 保持為大之週期外的週期中，輔助電容器 25 之第二電極之電位減少至第二電力供應電位 V_{ini} 以藉此致使跨越輔助電容器 25 之電壓達到 0 V。由於此配置可進一步確保輔助電容器 25 之可靠性，因此可能防止照度不均勻及由電容器之可靠性之一下降所致的照度減少。

圖 16 係圖解說明根據第二實施例之實例性驅動時序之一時序波形圖。圖 16 圖解說明掃描線 31 之電位 (掃描信號) WS、電力供應線 32 之電位 DS 及相對於兩個像素列 (線) (即，第 $(i-1)$ 個像素列及第 i 個像素列) 之脈衝電壓 V_{sub} 之波形。

如圖 16 中圖解說明，期望脈衝電壓 V_{sub} 針對每一線 (每一列) 偏移 1H (一個水平週期) 以與電力供應線 32 之對應電位

DS同步。如上文所述，將脈衝電壓 V_{sub} 之高電壓 V_H 設定至具有電壓值 V_1 或相對於在高階度視訊信號之寫入期間驅動電晶體22之源極電位較大之一電壓，且將低電壓 V_L 用作電力供應線32之電位DS之第二電力供應電位 V_{ini} 。

圖17圖解說明用於將脈衝電壓 V_{sub} 供應至輔助電容器25之第二電極且用於實現根據第二實施例之實例性驅動時序之一面板組態之一實例。

如圖17中圖解說明，除寫入掃描電路40及電力供應掃描電路50外，亦可在一顯示器面板70上提供用於產生輔助電容器25之一電容器產生掃描電路80。電容器產生掃描電路80與電力供應掃描電路50之操作(具體地，與電力供應線32之電位DS)同步以順序地輸出脈衝電壓 V_{sub1} 至 V_{subm} ，同時順序地掃描像素列，藉此透過掃描線 35_1 至 35_m 將電壓 V_{sub1} 至 V_{subm} 供應至像素20中之輔助電容器25之第二電極。(第二實施例之修改)

儘管第二實施例採用其中提供用於產生輔助電容器25之專用電容器產生掃描電路80以便實現用於將脈衝電壓 V_{sub} 供應至輔助電容器25之第二電極之實例性驅動時序之組態，但亦可採用下列組態作為一修改。亦即，自使用脈衝電壓 V_{sub} 之視點而言，亦可能採用其中供應屬於先前像素列(亦即，緊鄰的前一列)之電力供應線32之電位DS作為脈衝電壓 V_{sub} 之一組態，如圖18中圖解說明。此組態可藉由將輔助電容器25之第二電極連接至屬於先前像素列之電力供應線32而達成。

此係由於每一電力供應線32之電位DS之高電位具有電壓值 V_1 或相對於在高階度視訊信號之寫入期間驅動電晶體22之源極電位較大，電力供應線32之電位DS之低電位係第二電力供應電位 V_{ini} ，且因此電力供應線32之電位DS滿足電壓 V_{sub} 之電位之上述條件。於此情形中，施加至輔助電容器25之第二電極之電壓 V_{sub} 之時序相對於第二實施例之情形中之時序具有一偏差為1H。然而，在將偏差1H設定為充分小以便可忽略時，可能提供與在第二實施例之情形中之彼等優勢實質上相同的優勢。

<3. 應用實例>

儘管在上述實施例中已闡述其中本發明適用於具有兩個電晶體(亦即，驅動電晶體22及寫入電晶體23)及兩個電容元件(亦即，儲存電容器24及輔助電容器25)之像素電路之一實例，但本發明之應用不限於像素電路。亦即，本發明可適用於具有較大數目個電晶體之一像素電路、具有較大數目個電容元件之一像素電路等等。

儘管在上述實施例中已闡述其中本發明適用於一有機EL顯示器器件之一實例，但本發明之應用不限於此。更具體而言，本發明適用於使用具有根據電流流動器件(諸如有機EL元件、LED元件及半導體雷射元件)之值而變化之發射照度之電流驅動電光元件(發光元件)之顯示器器件。除使用電流驅動電光元件之此等顯示器器件外，本發明亦適用於採用其中在像素中提供電容元件之一組態之顯示器器件。此等顯示器器件之實例包含液晶顯示器器件及電漿顯

示器器件。

<4. 電子裝置>

根據本發明之實施例之上述顯示器器件適用於針對任何領域中之電子裝置之顯示器單元(顯示器器件)，其中輸入至電子裝置之視訊信號或藉以產生之視訊信號係以影像或視訊之形式顯示。舉例而言，本發明適用於各種類型之電子裝置之顯示器單元，諸如一電視機、一數位相機、一視訊攝影機、一筆記本個人電腦及諸如一行動電話之一行動終端器件，如圖19至圖23G中所圖解說明。

如自上述實施例之說明顯而易見，根據本發明之實施例之顯示器器件可確保在金屬層與半導體層之間形成電容元件期間，將在像素中製作之電容元件之可靠性，因此使得可能防止照度不均勻及照度減少。相應地，根據本發明之實施例使用顯示器器件作為一任意領域中之一電子裝置之一顯示器單元使得可能提供一高品質顯示器影像。

根據本發明之一實施例之顯示器器件亦可藉由具有一密封結構之一模組化形式來實施。該模組化形式對應於(舉例而言)藉由將由透明玻璃或諸如此類製成之相對部分層壓至像素陣列區段而形成之顯示器模組。該顯示器模組亦可提供有(舉例而言)用於將一信號等等外部地輸入/輸出至/自像素陣列區段之一FPC(撓性印刷電路)或一電路區段。

下文將闡述本發明之一實施例適用於之一電子裝置之特定實例。

圖19係圖解說明本發明之一實施例適用於之一電視機之

外部外觀之一透視圖。根據該應用實例之電視機包含具有一前面板102、一濾光玻璃103等等之一視訊顯示器螢幕區段101。該電視機係藉由使用根據本發明之實施例之顯示器器件作為視訊顯示器螢幕區段101而製造。

圖20A及圖20B分別係圖解說明本發明之一實施例適用於之一數位相機之外部外觀之一前透視圖及一後透視圖。根據該應用實例之數位相機包含一閃光發射區段111、一顯示區段112、一選單切換器113、一快門按鈕114等等。該數位相機係使用根據本發明之實施例之顯示器器件作為顯示區段112而製造。

圖21係圖解說明本發明之一實施例適用於之一筆記型個人電腦之外部外觀之一透視圖。根據該應用實例之筆記型個人電腦具有其中一主單元121包含用於輸入字符等等之操作之一鍵盤122、用於顯示一影像之一顯示區段123等等之一組態。該筆記型個人電腦係使用根據本發明之一實施例之顯示器器件作為顯示區段123而製造。

圖22係圖解說明本發明之一實施例適用於之一視訊攝影機之外部外觀之一透視圖。根據本應用實例之視訊攝影機包含一主單元131、提供於其一前側表面處之一被攝體拍攝透鏡132、用於拍攝之一開始/停止切換器133、一顯示區段134等等。該視訊攝影機係使用根據本發明之一實施例之顯示器器件作為顯示區段134而製造。

圖23A至圖23G係本發明之一實施例適用於之一行動終端器件(舉例而言，一行動電話)之外部視圖。具體地，圖

23A係該行動電話在其打開時之一前視圖，圖23B係其一側視圖，圖23C係在該行動電話閉合時之一前視圖，圖23D係一左側視圖，圖23E係一右側視圖，圖23F係一俯視圖，及圖23G係一仰視圖。根據本應用實例之行動電話包含一上部外殼141、一下部外殼142、一耦合部分(在此情形下一鉸鏈部分)143、一顯示器144、一子顯示器145、一圖像燈146、一相機147等等。根據本應用實例之行動電話係使用根據本應用實例之顯示器器件作為顯示器144及/或子顯示器145而製造。

<5. 本發明之組態>

(1) 一種顯示器器件，其包含：

包含電光元件及電晶體之像素，每一像素具有：該電晶體之一閘極電極之一金屬層；一半導體層，其中形成該電晶體之一源極區及一汲極區；及一電容元件，在將一電壓施加至與該閘極電極之金屬層相同的金屬層時該電容元件形成於該金屬層與該半導體層之間。

(2) 根據(1)之顯示器器件，其中施加至金屬層之電壓能夠在該半導體層之一表面處形成一通道。

(3) 根據(2)之顯示器器件，其中施加至該金屬層之電壓具有大於或等於滿足 $C/C_0=1$ 之一電壓值之一電壓值，其中 C_0 指示該金屬層與該半導體層之間的一電介質之一電容，且 C 指示該金屬層與該半導體層之間的一電容。

(4) 根據(1)至(3)中之一者之顯示器器件，其中每一電容元件係用作對應電光元件之一等效電容之一輔助。

(5) 根據(4)之顯示器器件，其中每一電晶體係與該對應電光元件串聯連接以用作用於驅動該電光元件之一驅動電晶體；且

每一電容元件具有連接至該驅動電晶體之一源極/汲極電極之一第一電極。

(6) 根據(5)之顯示器器件，其中每一電容元件具有一第二電極，其中將一恆定電壓施加至該第二電極作為待施加至對應金屬層之一電壓。

(7) 根據(6)之顯示器器件，其中該等像素係配置成一矩陣以構成一像素陣列區段；且

該恆定電壓係透過連接至對應列中之該等電容元件之第二元件之電壓供應線施加至該等電容元件之該等第二電極。

(8) 根據(7)之顯示器器件，其中連接至該等對應列中之該等電容元件之該等第二元件之該等電壓供應線係在像素陣列區段之一周邊部分處集束在一起，以形成圍繞該像素陣列區段之一環路共同電壓供應線；且

該恆定電壓係透過該環路共同電壓供應線及該等電壓供應線施加至該等電容元件之該等第二電極。

(9) 根據(8)之顯示器器件，其中襯墊係形成於提供有該像素陣列區段之一面板之兩個相對端處且連接至該環路共同電壓供應線；且

該恆定電壓係透過該等襯墊、該環路共同電壓供應線及該等電壓供應線施加至該等電容元件之該等第二電極。

(10) 根據(5)之顯示器器件，其中每一電容元件具有一第二電極，其中將一脈衝電壓施加至該第二電極作為待施加至該對應金屬層之一電壓。

(11) 根據(10)之顯示器器件，其中透過其將電力供應至該驅動電晶體之一電力供應線之一電位可在用於供應用於驅動該電光元件之光發射之電流之一第一電力供應電位與用於相反地加偏壓於該電光元件之一第二電力供應電位之間切換，且

在該電力供應線之該電位係該第一電力供應電位時該脈衝電壓達到一高電位。

(12) 根據(11)之顯示器器件，其中該脈衝電壓之一低電位係設定至該第二電力供應電位。

(13) 根據(10)至(12)中之一者之顯示器器件，其中該等像素係配置成一矩陣以構成一像素陣列區段；且

該脈衝電壓係逐列地施加至該等電容元件之該等第二電極。

(14) 根據(13)之顯示器器件，其中該脈衝電壓係自一掃描電路輸出用於逐列地掃描該像素陣列區段。

(15) 根據(13)之顯示器器件，其中該脈衝電壓係透過屬於先前像素列之該電力供應線供應。

(16) 根據(15)之顯示器器件，其中該等電容元件之該等第二電極連接至屬於該先前像素列之該電力供應線。

(17) 一種電子裝置，其包含：

一顯示器器件，其具有包含電光元件及電晶體之像素，

每一像素具有：該電晶體之一閘極電極之一金屬層；一半導體層，其中形成該電晶體之一源極區及一汲極區；及一電容元件，在將一電壓施加至與該閘極電極之金屬層相同的金屬層時該電容元件形成於該金屬層與該半導體層之間。

本發明含有與2011年5月10日在日本專利局提出申請之日本優先專利申請案JP 2011-105285中所揭示之標的物相關之標的物，該申請案之全部內容以引用方式併入。

熟習此項技術者應理解，可相依於設計要求及其他因素而作出各種修改、組合、子組合及變更，只要其在隨附申請專利範圍及其等效範圍之範疇內即可。

【圖式簡單說明】

圖1係圖解說明本發明之一實施例適用於之一作用矩陣有機EL顯示器器件之一基本組態之一概述之一系統方塊圖；

圖2係圖解說明一個像素(像素電路)之一特定電路組態之一項實例之一電路圖；

圖3係圖解說明本發明之實施例適用於之有機EL顯示器器件之一基本電路操作之一時序波形圖；

圖4A至圖4D係圖解說明本發明之實施例適用於之有機EL顯示器器件之基本電路操作之圖示(部分1)；

圖5A至圖5D係圖解說明本發明之實施例適用於之有機EL顯示器器件之基本電路操作之圖示(部分2)；

圖6A係圖解說明由於一驅動電晶體之一臨限電壓之變化

所致的一問題之一圖表，且圖6B係圖解說明由於驅動電晶體之移動率之變化所致的一問題之一圖表；

圖7係圖解說明具有一頂部閘極結構之一電晶體之一剖面結構之一剖面圖；

圖8A至圖8C圖解說明為何將一電壓施加至一金屬層以在該金屬層與一半導體層之間形成一電容元件；

圖9係圖解說明根據本發明之實施例之一像素之一剖面結構之一剖面圖；

圖10係根據一第一實施例之一像素電路之一電路圖；

圖11圖解說明用於將一恆定電壓外部地施加至一輔助電容器之一第二電極之一面板之一佈局實例；

圖12係圖解說明其中在金屬層之電位相對於半導體層之電位減小時照度減小之一機制之一時序波形圖；

圖13圖解說明半導體電容之一電容特性；

圖14係圖解說明其中像素中之有機EL元件之操作點之變化致使照度不均勻之一機制之一時序波形圖；

圖15係圖解說明一第二實施例之一時序波形圖；

圖16係圖解說明根據第二實施例之實例性驅動時序之一時序波形圖；

圖17係圖解說明用於實現根據第二實施例之實例性驅動時序之一面板組態之一實例之一系統方塊圖；

圖18係根據第二實施例之一修改之一像素電路之一電路圖；

圖19係圖解說明本發明之實施例適用於之一電視機之外

部外觀之一透視圖；

圖 20A 及圖 20B 分別係圖解說明本發明之實施例適用於之一數位相機之外部外觀之一前透視圖及一後透視圖；

圖 21 係圖解說明本發明之實施例適用於之一筆記型個人電腦之外部外觀之一透視圖；

圖 22 係圖解說明本發明之實施例適用於之一視訊攝影機之外部外觀之一透視圖；且

圖 23A 至圖 23G 係本發明之實施例適用於之一行動電話之外部視圖，圖 23A 係該行動電話在其打開時之一前視圖，圖 23B 係其一側視圖，圖 23C 係在該行動電話閉合時之一前視圖，圖 23D 係一左側視圖，圖 23E 係一右側視圖，圖 23F 係一俯視圖，且圖 23G 係一仰視圖。

【主要元件符號說明】

10	有機電致發光顯示器器件
20	像素/像素電路
21	有機電致發光元件
22	驅動電晶體
22	驅動電晶體
23	寫入電晶體
24	儲存電容器
25	輔助電容器
25	輔助電容器
30	像素陣列區段
31 _m	掃描線

31	掃描線
31 ₁	掃描線
32	電力供應線
32 ₁	電力供應線
32 _m	電力供應線
33	信號線
33 ₁	信號線
33 ₂	信號線
33 _n	信號線
34	共同電力供應線
35 ₁	掃描線
35 _m	掃描線
40	寫入掃描電路
50	電力供應掃描電路
60	信號輸出電路
70	顯示器面板
71	基板/玻璃基板
72	絕緣平坦化膜
73	接觸孔
74	接觸孔
75	窗絕緣膜
76	開口部分/凹陷部分
101	視訊顯示器螢幕區段
102	前面板

103	濾光玻璃
111	閃光發射區段
112	顯示區段
113	選單切換器
114	快門按鈕
121	主單元
122	鍵盤
123	顯示區段
131	主單元
132	被攝體拍攝透鏡
133	開始/停止切換器
134	顯示區段
141	上部外殼
142	下部外殼
143	耦合部分
144	顯示器
145	子顯示器
146	圖像燈
147	相機
221	半導體層
222	通道區
223	源極/汲極區
224	源極/汲極區
225	閘極絕緣膜

226	閘極電極
227	源極/汲極電極
228	源極/汲極電極
229	金屬層
251	第一電極
252	第二電極
253	閘極絕緣膜
C_{sub}	電容值
C_0	電容
ck	時脈脈衝
DS_1	電力供應電位
DS	電力供應電位
DS_m	電力供應電位
I_{ds}	驅動電流/汲極-源極電流
I_{ds1}	汲極-源極電流
I_{ds1}'	汲極-源極電流
I_{ds2}	汲極-源極電流
I_{ds2}'	汲極-源極電流
L_1	電力供應線
L_2	共同電力供應線/環路共同電力供應線
PAD_1	襯墊
PAD_2	襯墊
sp	開始脈衝
t_{11}	時間
t_{12}	時間

103年12月1日	修正 劃線	頁(本)
-----------	----------	------

t_{13}	時間
t_{14}	時間
t_{15}	時間
t_{16}	時間
t_{17}	時間
V_{cath}	電位/陰極電位
V_{ccp}	第一電力供應電位
V_g	閘極電位
V_{gs}	閘極-源極電壓
V_H	高電壓
V_{in}	信號振幅
V_{ini}	第二電力供應電位
V_L	低電壓
V_{ofs}	參考電壓
V_s	源極電位
V_{sig}	信號電壓
V_{sub}	電壓/脈衝電壓
V_{sub1}	電壓/脈衝電壓
V_{subm}	電壓/脈衝電壓
V_{th}	臨限電壓
V_{th1}	臨限電壓
V_{th2}	臨限電壓
V_{thel}	臨限電壓
WS	寫入掃描信號

WS_1 寫入掃描信號

WS_m 寫入掃描信號

七、申請專利範圍：

1. 一種顯示器器件，其包括：

包含電光元件及電晶體之像素，每一像素具有：該電晶體之一閘極電極之一金屬層；與該閘極電極之該金屬層之一底部表面接觸之一閘極絕緣膜；一半導體層，其中形成該電晶體之一通道區、一源極區及一汲極區；一平坦化絕緣膜，該平坦化絕緣膜經形成圍繞該閘極電極且具有自該閘極絕緣膜之兩側延伸至接觸孔之相鄰的底部表面，該等接觸孔延伸穿過該平坦化絕緣膜；及一電容元件，在將一電壓施加至該閘極電極之該金屬層時，該電容元件形成於該閘極電極之該金屬層與該半導體層之間，其中該等相鄰的底部表面的整個長度與該通道區接觸，且其中該底部表面與該等相鄰的底部表面係最接近一基板之表面。

2. 如請求項1之顯示器器件，其中施加至該金屬層之該電壓能夠在該半導體層之一表面處形成一通道。

3. 如請求項2之顯示器器件，其中施加至該金屬層之該電壓具有大於或等於滿足 $C/C_0=1$ 之一電壓值之一電壓值，其中 C_0 指示該金屬層與該半導體層之間的一電介質之一電容，且 C 指示該金屬層與該半導體層之間的一電容。

4. 如請求項1之顯示器器件，其中每一電容器元件係用作一對應電光元件之一等效電容之一輔助。

5. 如請求項4之顯示器器件，其中每一電晶體與該對應電光元件串聯連接以用作用於驅動該電光元件之一驅動電

晶體；且

每一電容元件具有連接至該驅動電晶體之一源極/汲極電極之一第一電極。

6. 如請求項5之顯示器器件，其中每一電容元件具有一第二電極，其中將一恆定電壓施加至該第二電極作為待施加至該對應金屬層之一電壓。

7. 如請求項6之顯示器器件，其中該等像素係配置成一矩陣以構成一像素陣列區段；且

該恆定電壓係透過連接至對應列中之該等電容元件之該等第二元件之電壓供給線而施加至該等電容元件之一組第二電極。

8. 如請求項7之顯示器器件，其中連接至該等對應列中之該等電容元件之該組第二元件之該等電壓供應線係在該像素陣列區段之一周邊部分處集束在一起以形成圍繞該像素陣列區段之一環路共同電壓供應線；且

該恆定電壓係透過該環路共同電壓供應線及該等電壓供應線施加至該等電容元件之該等第二電極。

9. 如請求項8之顯示器器件，其中襯墊係形成於提供該像素陣列區段之一面板之兩個相對端處且連接至該環路共同電壓供應線；且

該恆定電壓係透過該等襯墊、該環路共同電壓供應線及該等電壓供應線施加至該等電容元件之該等第二電極。

10. 如請求項5之顯示器器件，其中每一電容元件具有一第

二電極，其中將一脈衝電壓施加至該第二電極作為待施加至該對應金屬層之一電壓。

11. 如請求項10之顯示器器件，其中透過其將電力供應至該驅動電晶體之一電力供應線之一電位可在用於供應用於驅動該電光元件之光發射之電流之一第一電力供應電位與用於相反地加偏壓於該電光元件之一第二電力供應電位之間切換，且

在該電力供應線之該電位係該第一電力供應電位時該脈衝電壓達到一高電位。

12. 如請求項11之顯示器器件，其中該脈衝電壓之一低電位係設定至該第二電力供應電位。

13. 如請求項10之顯示器器件，其中該等像素係配置成一矩陣以構成一像素陣列區段；且

該脈衝電壓係逐列地施加至該等電容元件之該等第二電極。

14. 如請求項13之顯示器器件，其中該脈衝電壓係自一掃描電路輸出用於逐列地掃描該像素陣列區段。

15. 如請求項13之顯示器器件，其中該脈衝電壓係透過屬於先前像素列之該電力供應線供應。

16. 如請求項15之顯示器器件，其中該等電容元件之該等第二電極連接至屬於該先前像素列之該電力供應線。

17. 如請求項1之顯示器器件，其中該閘極絕緣膜具有至少四個側且該四個側中之至少二者與該平坦化絕緣膜接觸。

18. 如請求項1之顯示器器件，其中一窗絕緣膜與該閘極電極之該金屬層上之該平坦化絕緣膜接觸。
19. 如請求項1之顯示器器件，其進一步包括源極及汲極金屬層，該源極及汲極金屬層穿過該平坦化絕緣膜中之該等接觸孔之以接觸該通道區，其中該源極及汲極金屬層不位於該閘極電極之該金屬層之上。
20. 一種電子裝置，其包括：

一顯示器器件，該顯示器器件具有包含電光元件及電晶體之像素，每一像素具有：該電晶體之一閘極電極之一金屬層；與該閘極電極之該金屬層之一底部表面接觸之一閘極絕緣膜；一半導體層，其中形成該電晶體之一通道區、一源極區及一汲極區；一平坦化絕緣膜，該平坦化絕緣膜經形成圍繞該閘極電極且具有自該閘極絕緣膜之兩側延伸至接觸孔之相鄰的底部表面，該等接觸孔延伸穿過該平坦化絕緣膜；及一電容元件，在將一電壓施加至該閘極電極之該金屬層時，該電容元件形成於該閘極電極之該金屬層與該半導體層之間，其中該等相鄰的底部表面的整個長度與該通道區接觸，且其中該底部表面與該等相鄰的底部表面係最接近一基板之表面。

八、圖式：

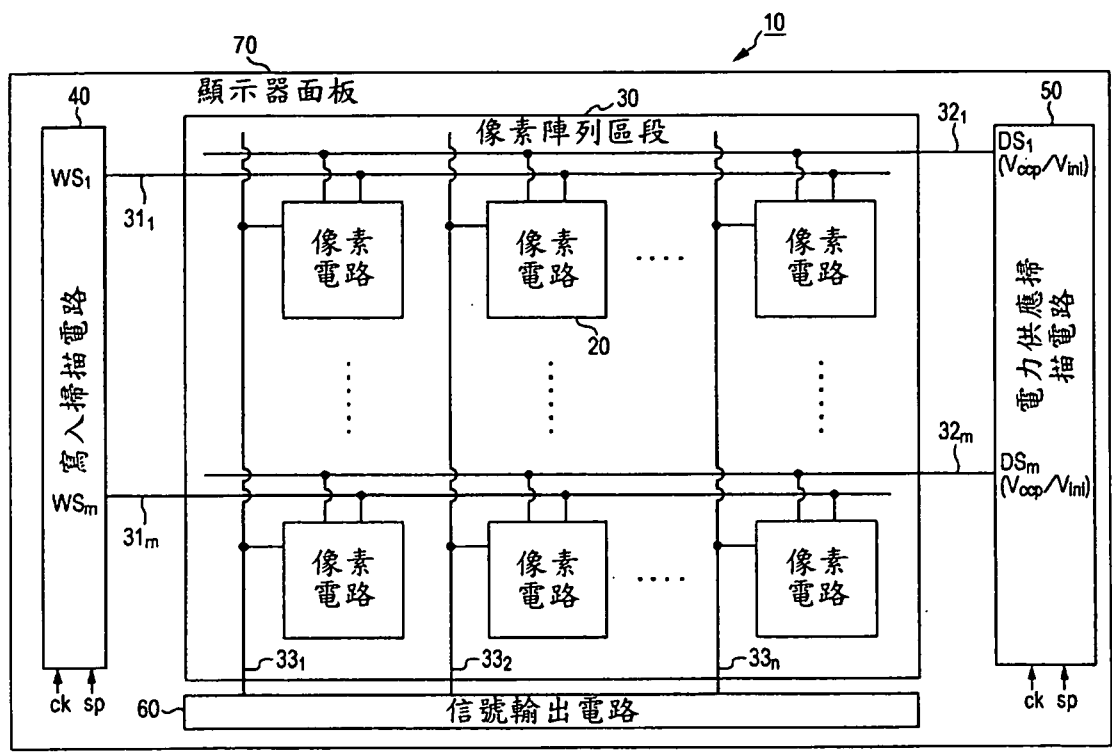


圖 1

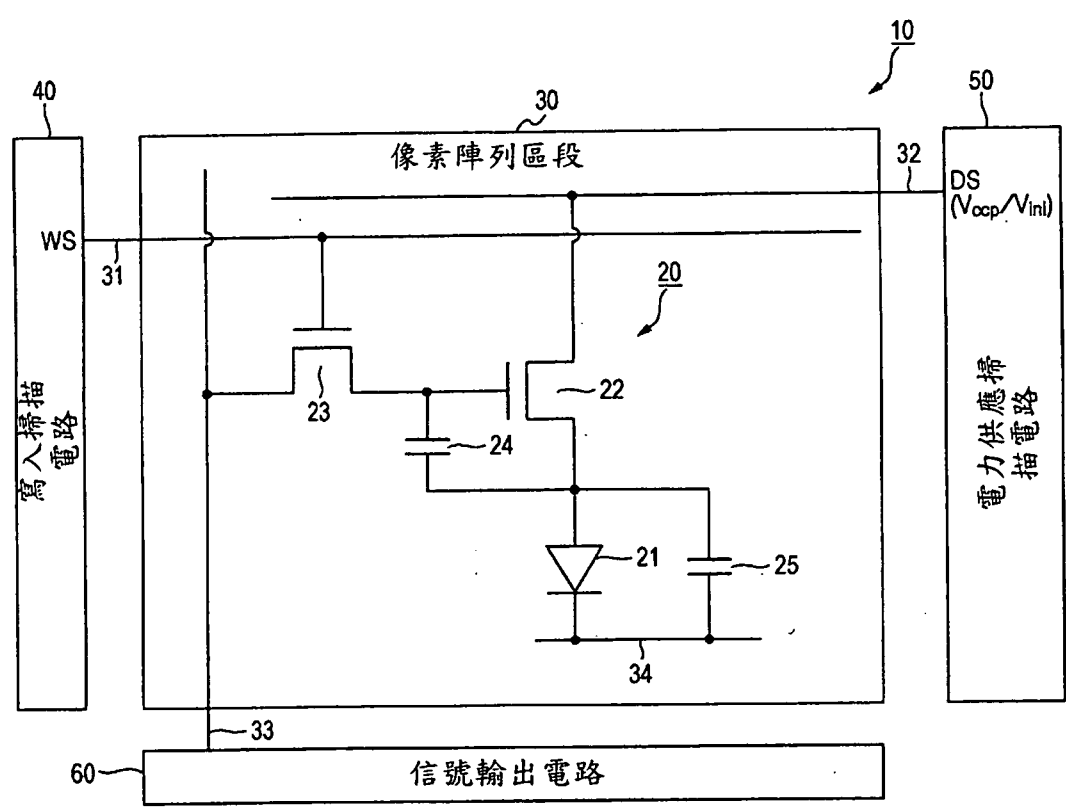


圖 2

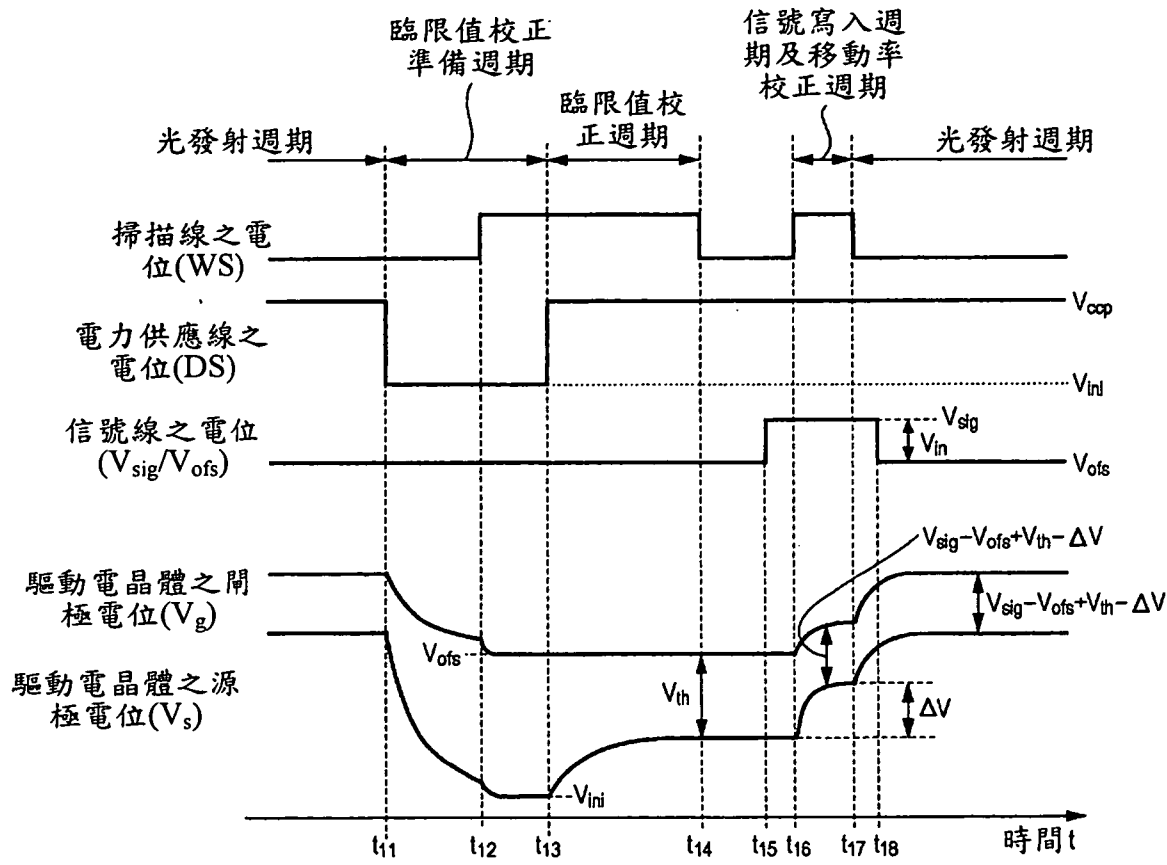


圖 3

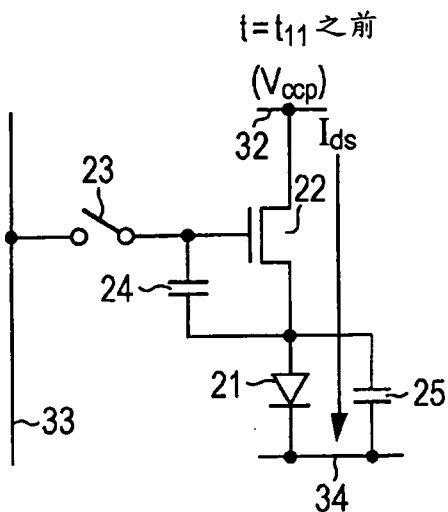


圖 4A

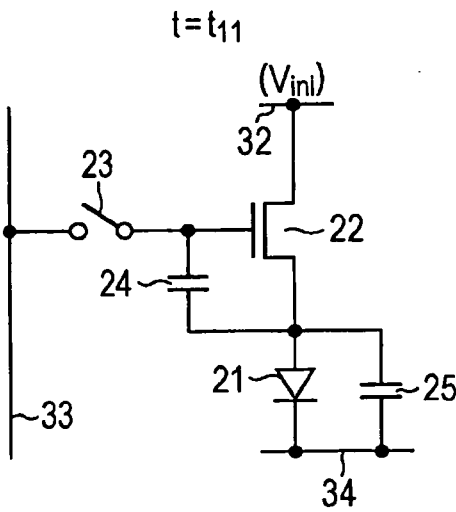


圖 4B

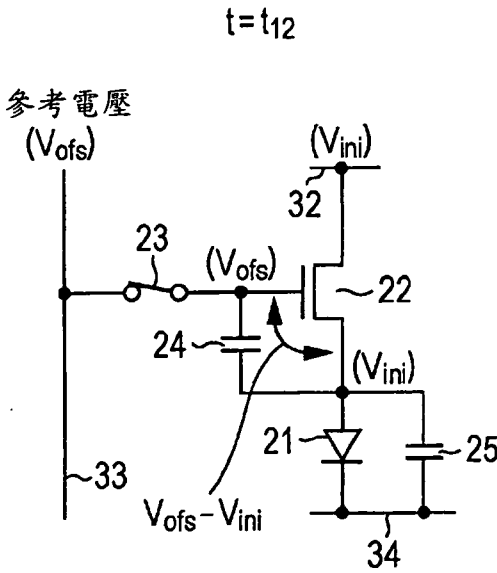


圖 4C

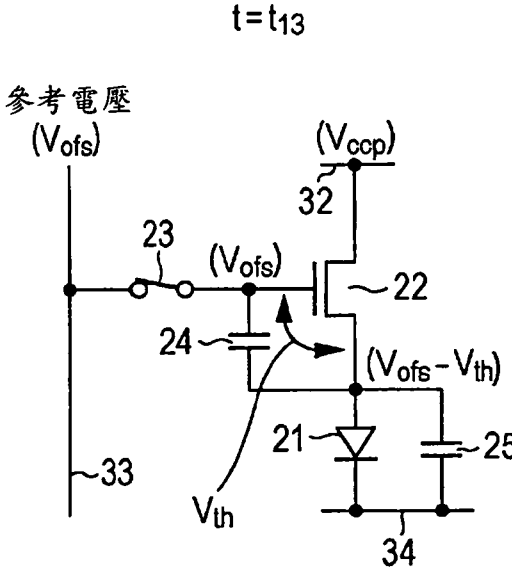


圖 4D

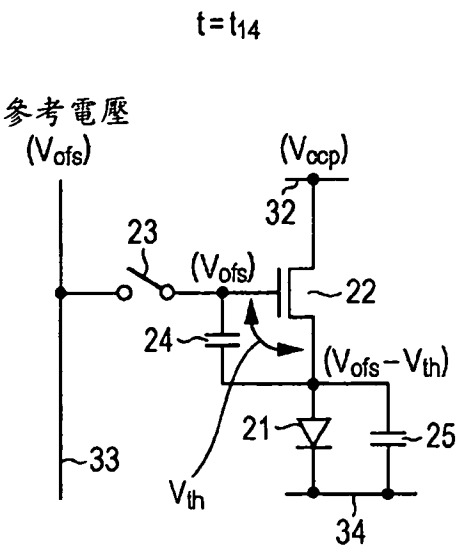


圖 5A

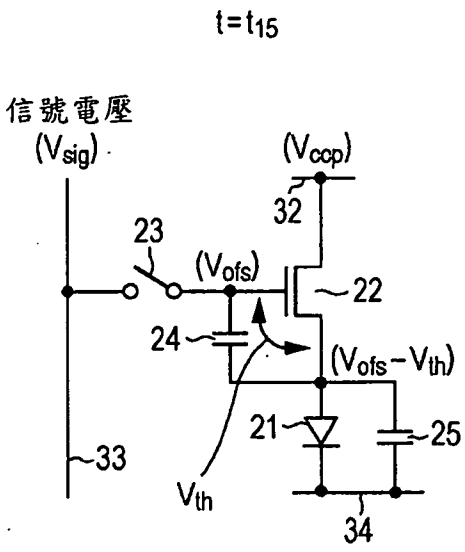


圖 5B

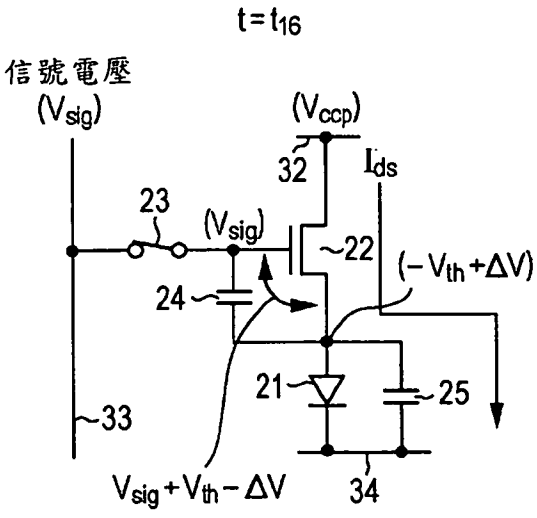


圖 5C

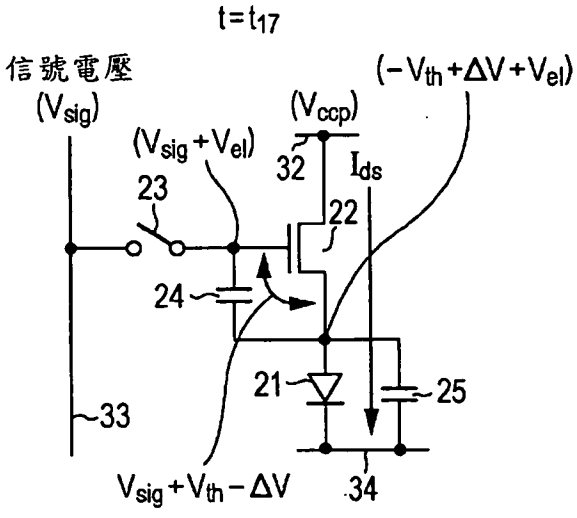


圖 5D

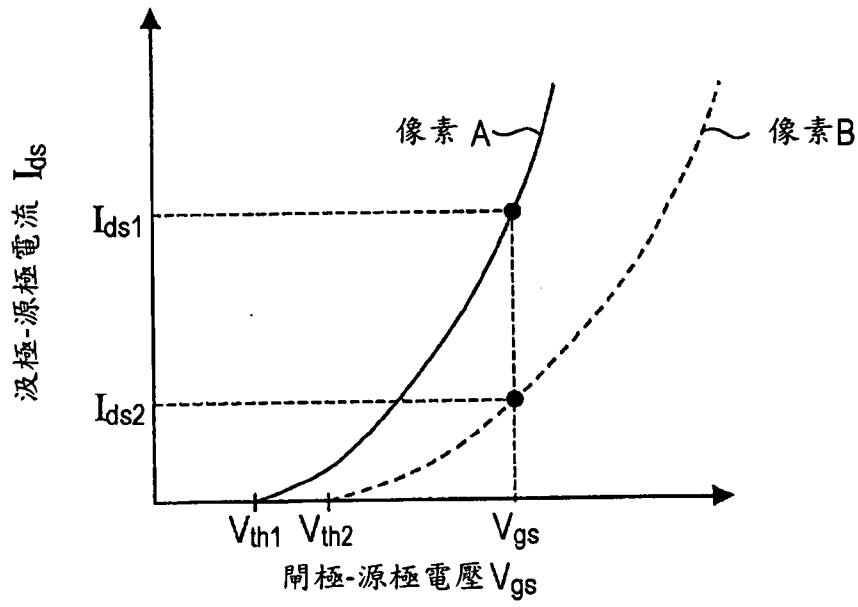


圖 6A

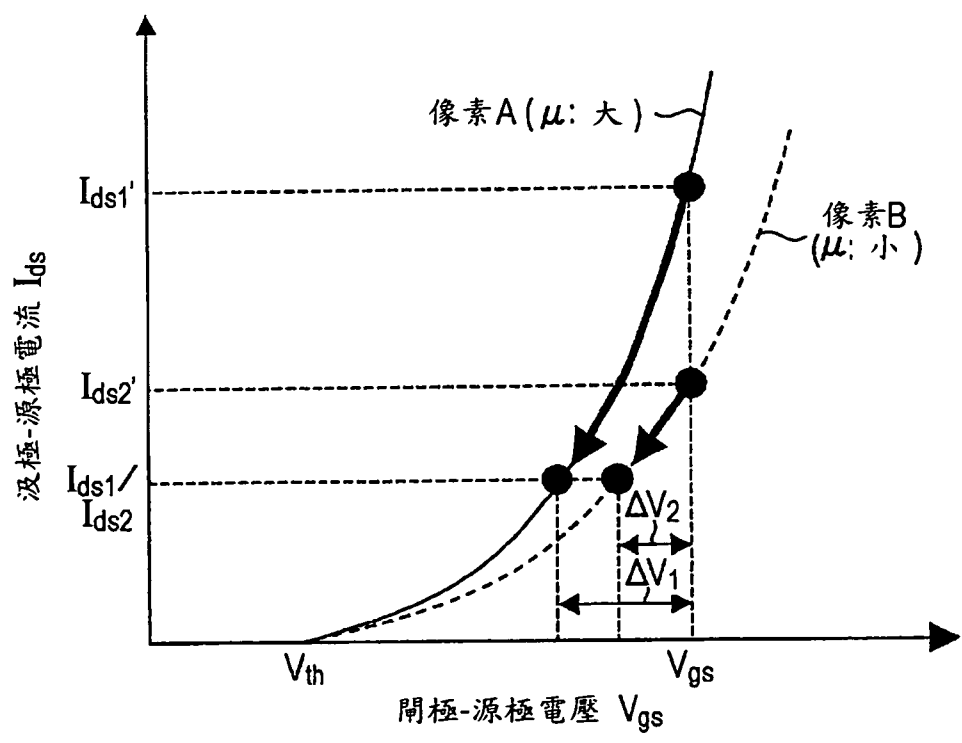


圖 6B

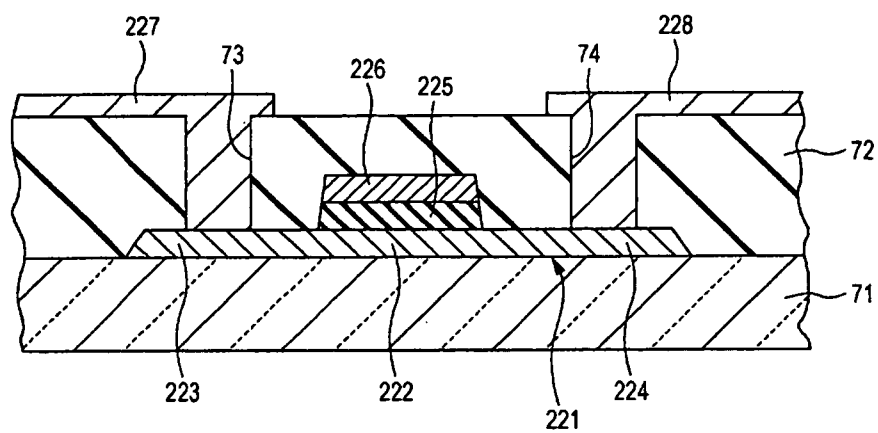


圖 7

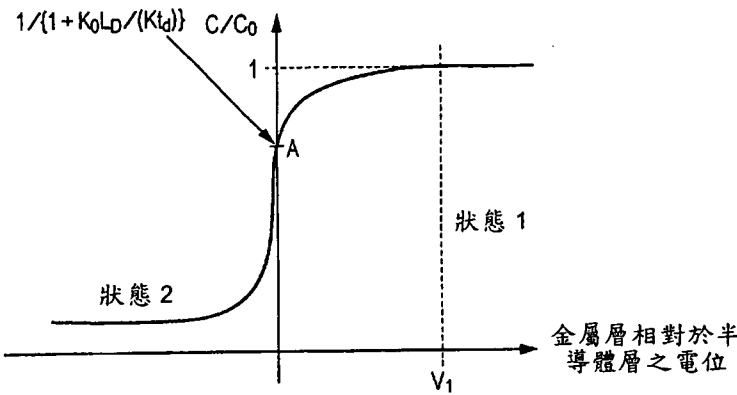


圖 8A

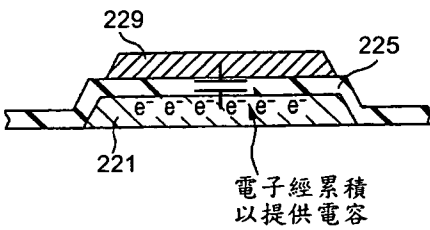


圖 8B

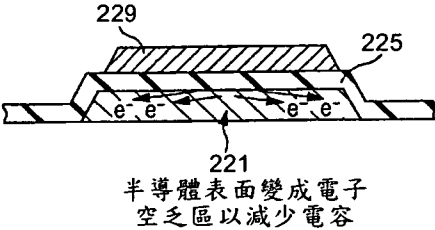


圖 8C

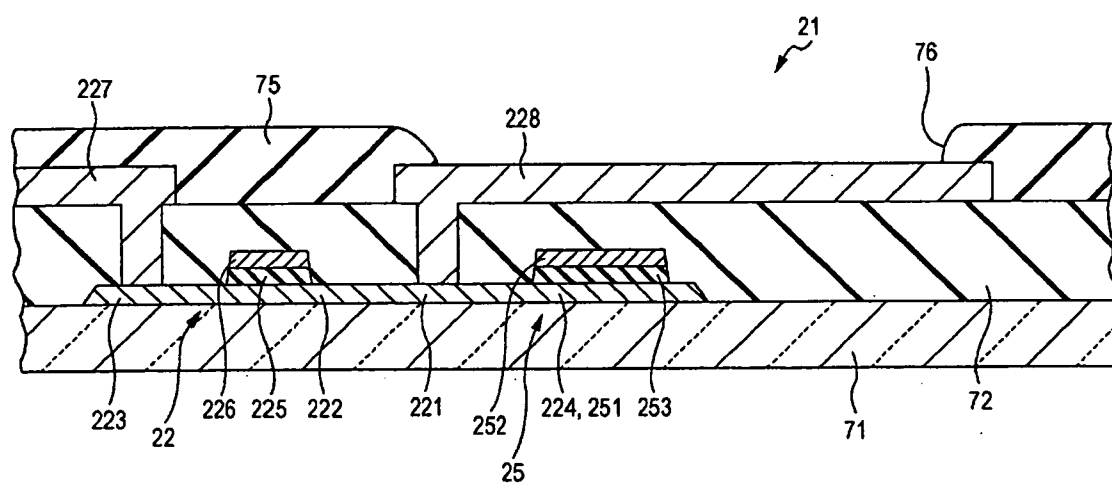


圖 9

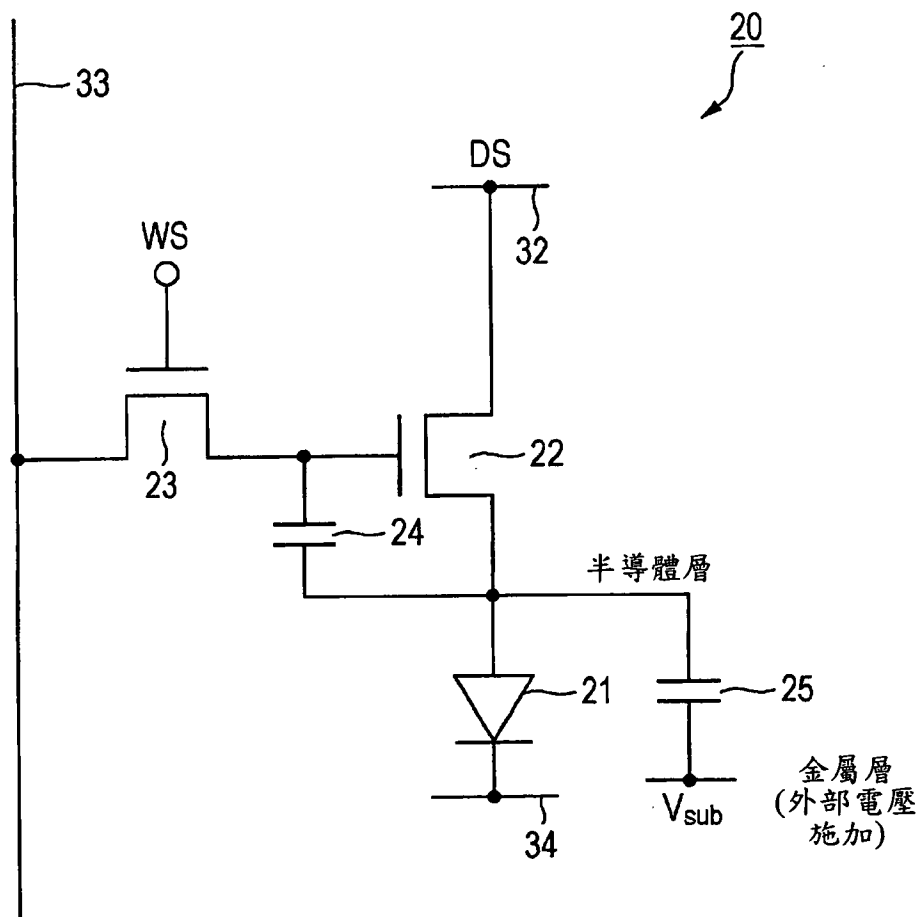


圖 10

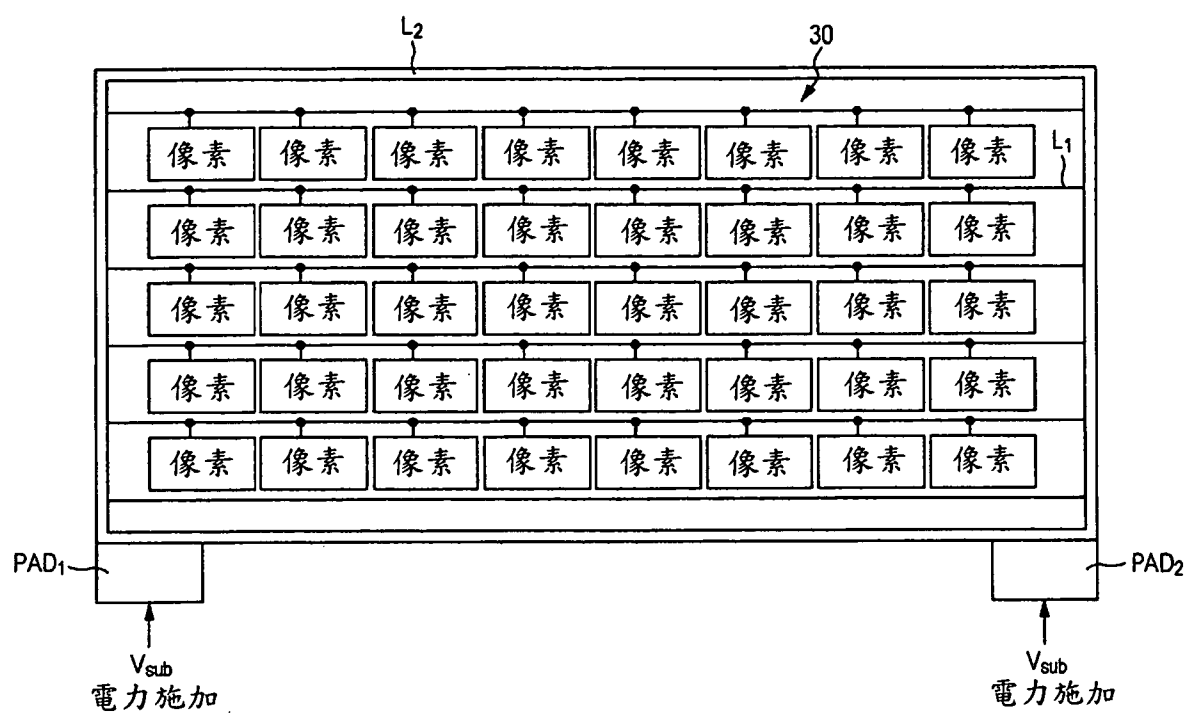


圖 11

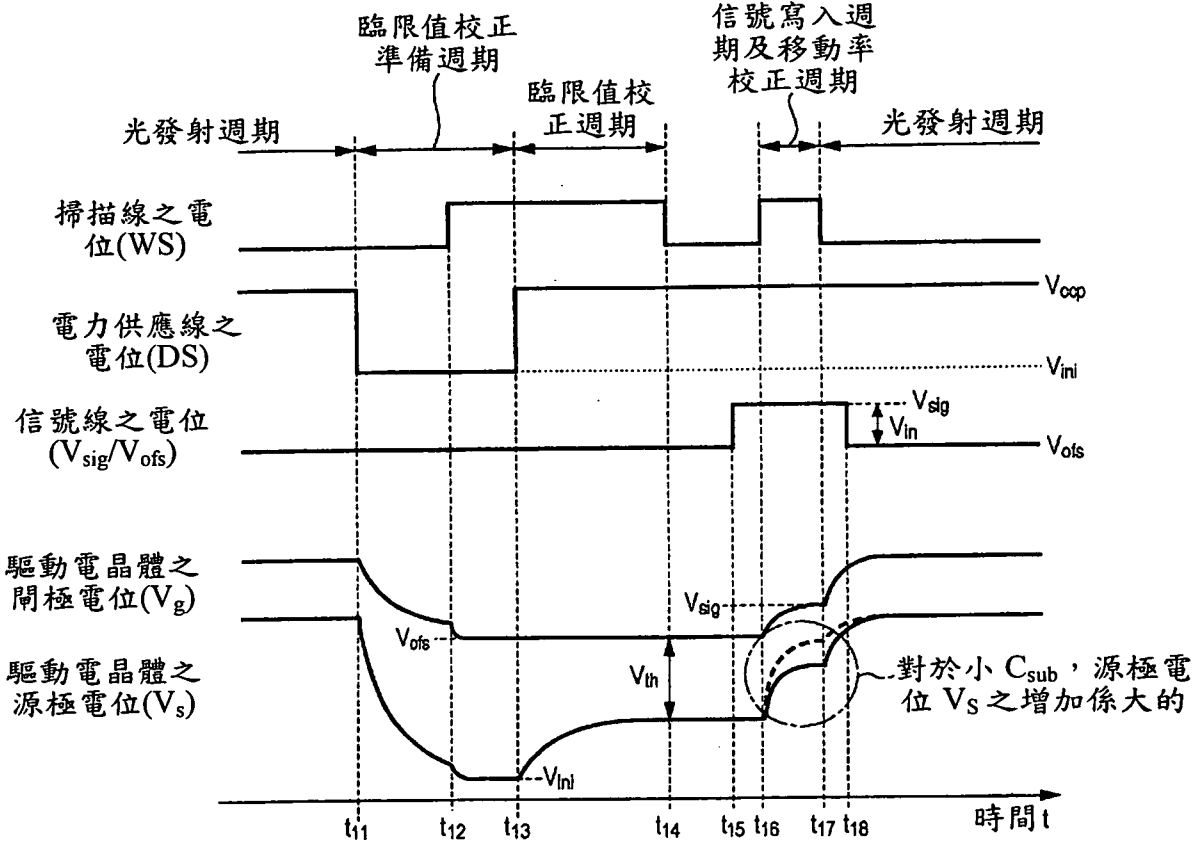


圖 12

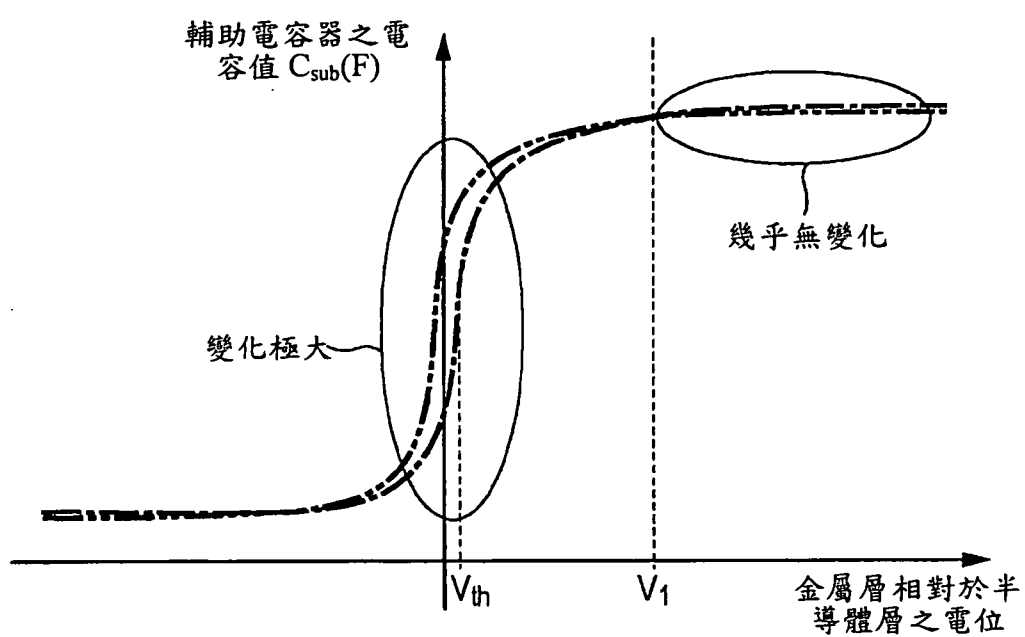


圖 13

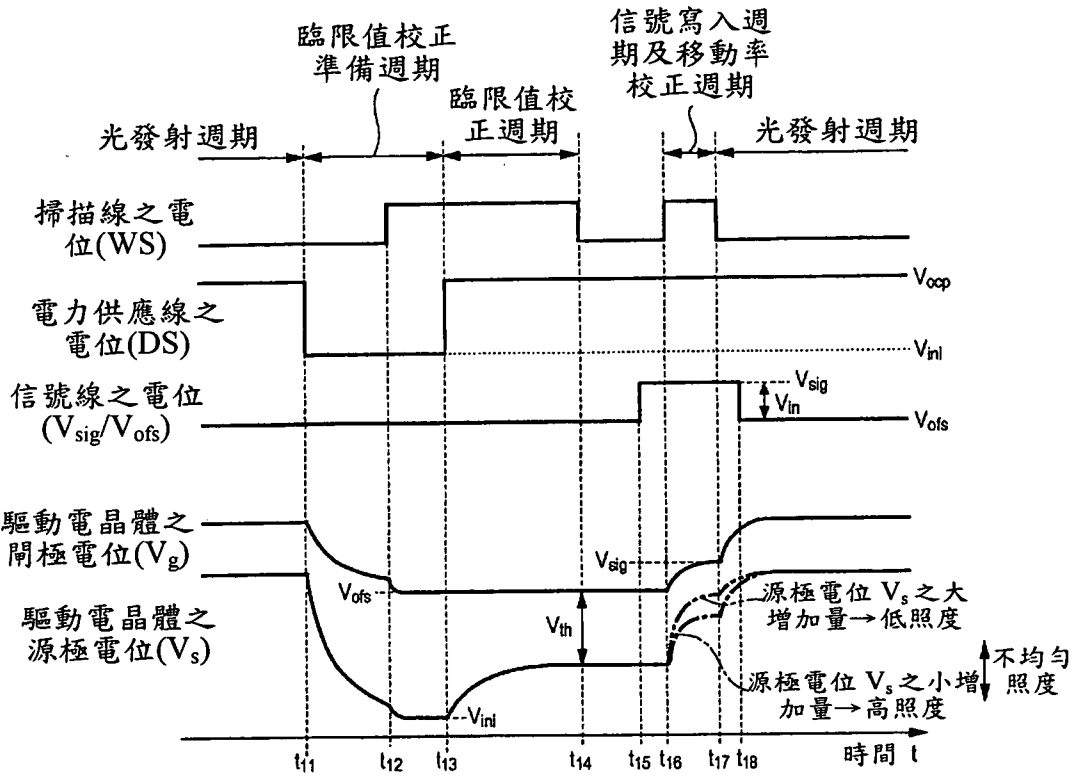


圖 14

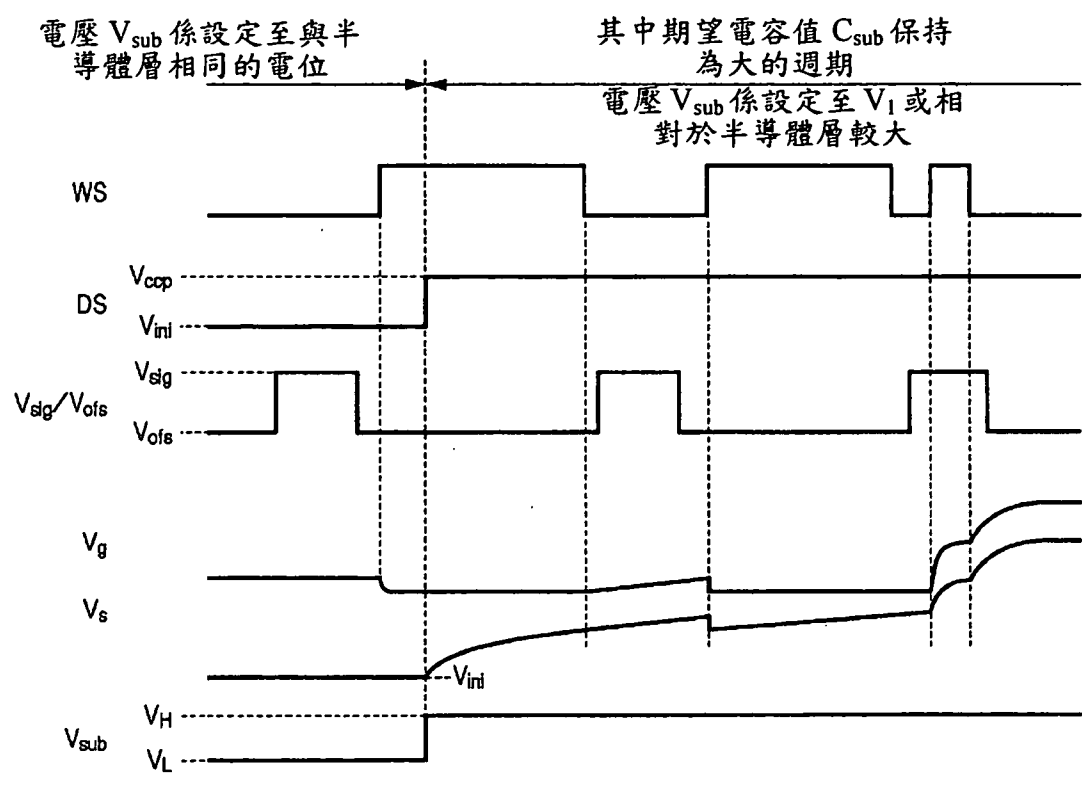


圖 15

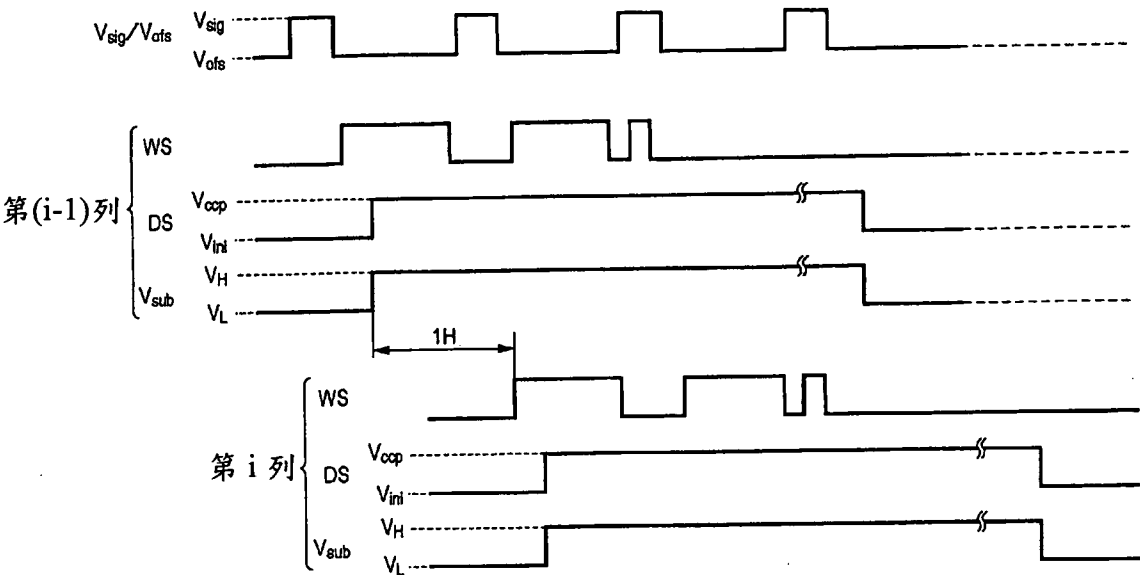
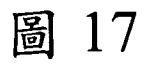


圖 16



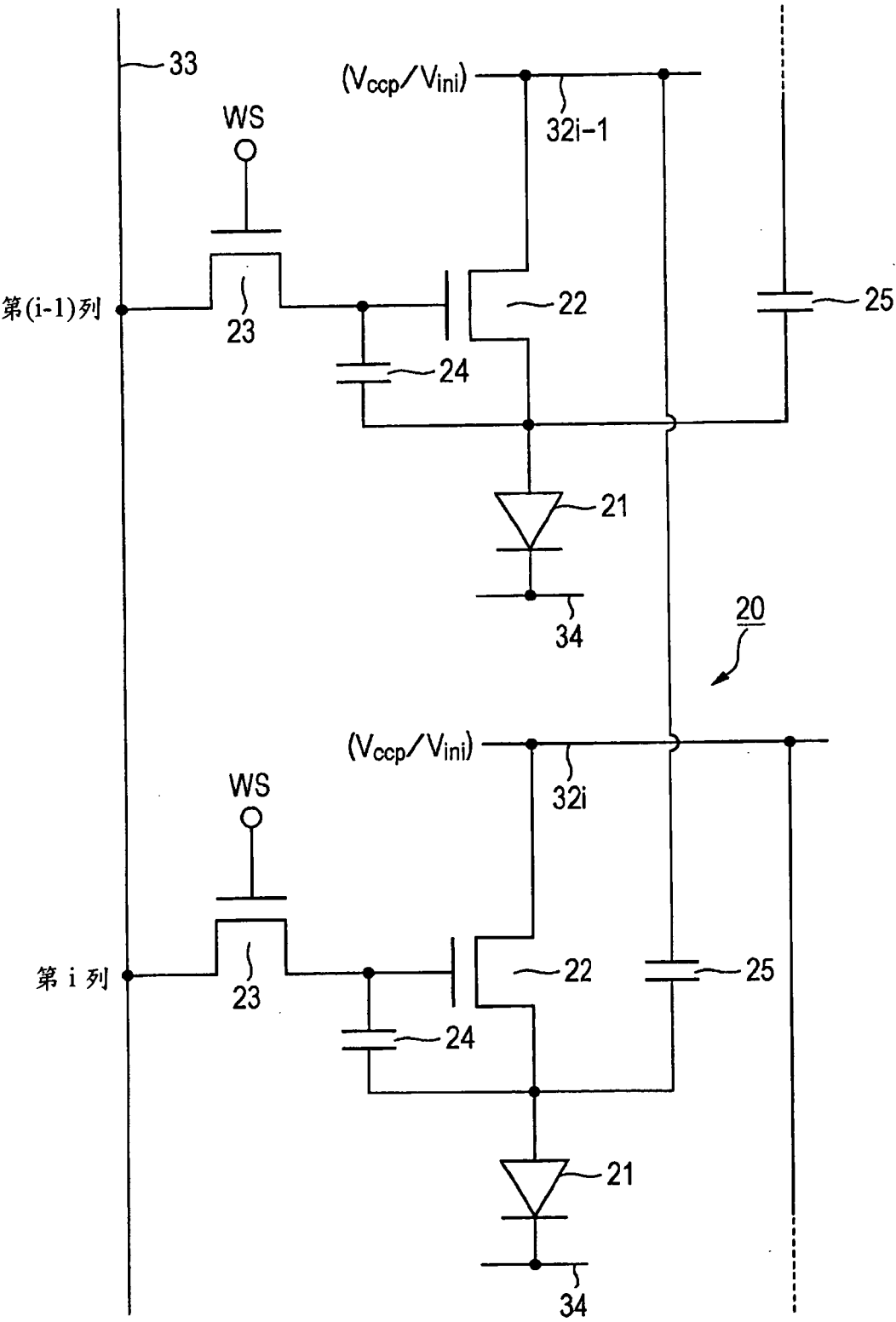


圖 18

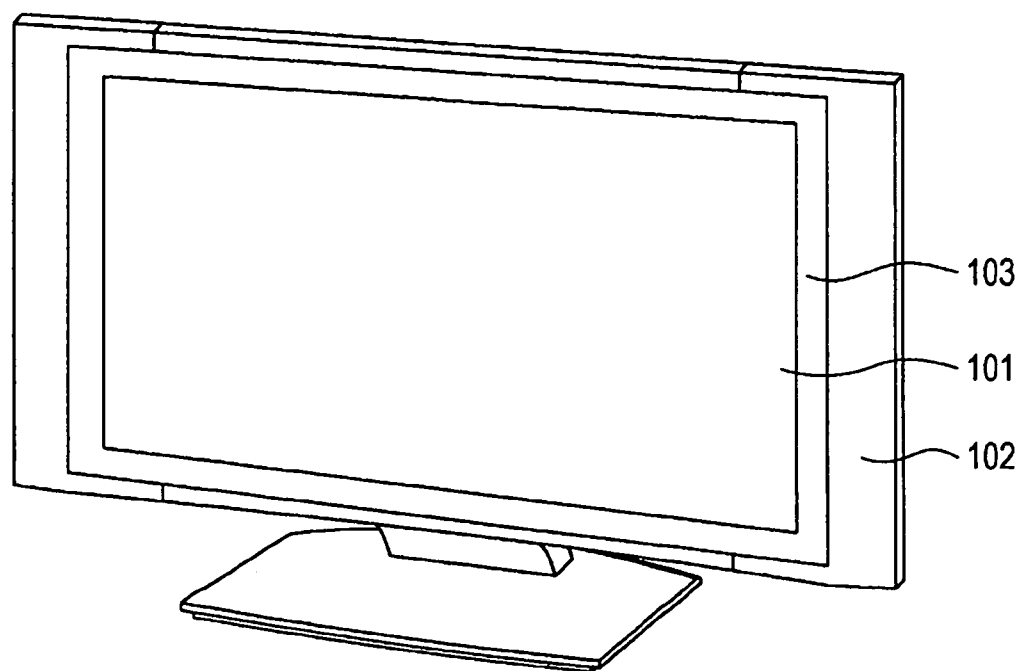


圖 19

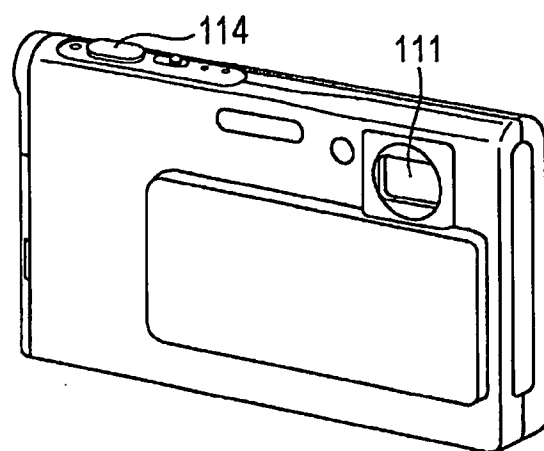


圖 20A

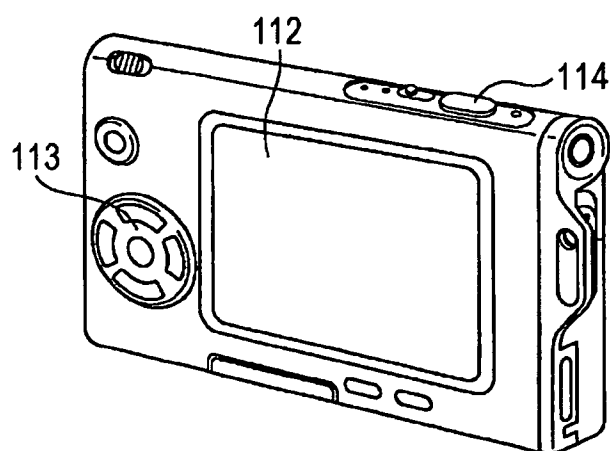


圖 20B

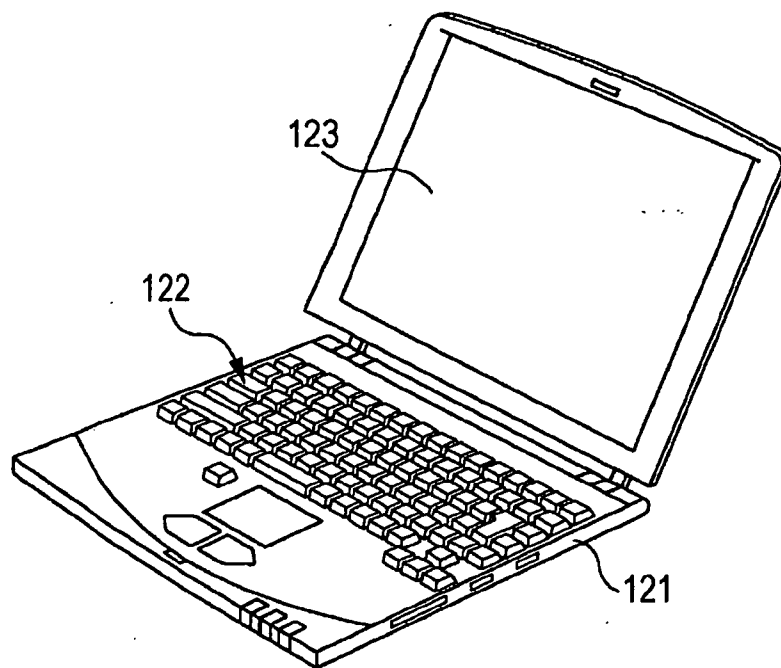


圖 21

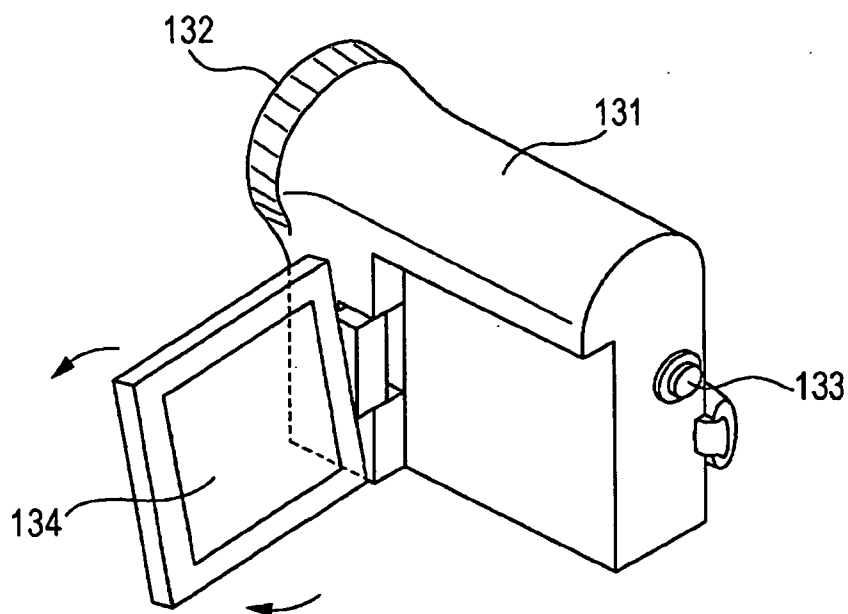


圖 22

