

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成18年3月9日(2006.3.9)

【公開番号】特開2001-266579(P2001-266579A)

【公開日】平成13年9月28日(2001.9.28)

【出願番号】特願2001-1590(P2001-1590)

【国際特許分類】

G 11 C 16/02 (2006.01)

【F I】

G 11 C 17/00 6 1 1 Z

G 11 C 17/00 6 0 1 Z

G 11 C 17/00 6 0 1 T

【手続補正書】

【提出日】平成18年1月19日(2006.1.19)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】不揮発性半導体記憶装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた不揮発性メモリセルからなるメモリセルアレー、および、外部から入力された書き込みデータを一時記憶可能なデータレジスタからなるバンクを複数備え、該複数のバンクはそれぞれ、入力コマンド、および、入力アドレス信号の組合せによって特定のワード線を選択し、該ワード線と接続するメモリセルのすべて、または一部に対し、データレジスタに記憶された書き込みデータを書き込み可能な不揮発性半導体記憶装置において、前記各バンクにおける、データレジスタからメモリセルへの書き込み動作が各バンク毎に独立に動作可能であり、かつ、一部のバンクでデータレジスタからメモリセルへの書き込み動作を実行中であっても他のバンクを指定し、外部から該バンクのデータレジスタへ、書き込みデータを転送することが可能であり、さらに、前記バンクの数よりも多い状態を保持できるバンク選択レジスタを備え、前記バンク選択レジスタが該状態に応じて前記バンクの一つを指定する信号を生成し、外部からの入力信号により決定された状態を有することを特徴とする不揮発性半導体記憶装置。

【請求項2】

前記バンク選択レジスタの状態が外部から読み出し可能であることを特徴とする請求項1に記載の不揮発性半導体記憶装置。

【請求項3】

複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた不揮発性メモリセルからなるメモリセルアレー、および、外部から入力された書き込みデータを一時記憶可能なデータレジスタからなるバンクを複数備え、該複数のバンクはそれぞれ、入力コマンド、および、入力アドレス信号の

組合わせによって特定のワード線を選択し、該ワード線と接続するメモリセルのすべて、または一部に対し、データレジスタに記憶された書き込みデータを書き込み可能な不揮発性半導体記憶装置において、前記各バンクにおける、データレジスタからメモリセルへの書き込み動作が各バンク毎に独立に動作可能であり、かつ、一部のバンクでデータレジスタからメモリセルへの書き込み動作を実行中であっても他のバンクを指定し、外部から該バンクのデータレジスタへ、書き込みデータを転送することが可能であり、さらに、バンクイネーブル信号の入力端子を複数備え、前記バンクイネーブル信号の組み合わせによって前記バンクの一つを指定する信号を生成することを特徴とする不揮発性半導体記憶装置。

【請求項4】

前記外部から各バンクへのデータレジスタへの書き込みデータの転送は、前記指定のバンクに属するデータレジスタに対して行われることを特徴とする請求項1から2のいずれかに記載の不揮発性半導体記憶装置。

【請求項5】

外部からのステータス確認コマンドに対し、前記指定のバンクの状態を出力することが可能であることを特徴とする請求項1から4のいずれかに記載の不揮発性半導体記憶装置。

【請求項6】

外部からの読み出し、消去、書き込み、またはステータス確認のコマンドに対して、前記指定のバンクがその対象となることを特徴とする請求項1から3のいずれかに記載の不揮発性半導体記憶装置。

【請求項7】

複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた不揮発性メモリセルからなるメモリセルアレー、および、外部から入力された書き込みデータを一時記憶可能なデータレジスタからなるバンクを複数備え、該複数のバンクはそれぞれ、入力コマンド、および、入力アドレス信号の組合せによって特定のワード線を選択し、該ワード線と接続するメモリセルのすべて、または一部に対し、データレジスタに記憶された書き込みデータを書き込み可能な不揮発性半導体記憶装置において、前記各バンクにおける、データレジスタからメモリセルへの書き込み動作が各バンク毎に独立に動作可能であり、かつ、一部のバンクでデータレジスタからメモリセルへの書き込み動作を実行中であっても他のバンクを指定し、外部から該バンクのデータレジスタへ、書き込みデータを転送することが可能であり、前記外部から各バンクへのデータレジスタへの書き込みデータの転送は、前記指定のバンクに属するデータレジスタに対して行われることを特徴とする不揮発性半導体記憶装置。

【請求項8】

複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた不揮発性メモリセルからなるメモリセルアレー、および、外部から入力された書き込みデータを一時記憶可能なデータレジスタからなるバンクを複数備え、該複数のバンクはそれぞれ、入力コマンド、および、入力アドレス信号の組合せによって特定のワード線を選択し、該ワード線と接続するメモリセルのすべて、または一部に対し、データレジスタに記憶された書き込みデータを書き込み可能な不揮発性半導体記憶装置において、前記各バンクにおける、データレジスタからメモリセルへの書き込み動作が各バンク毎に独立に動作可能であり、かつ、一部のバンクでデータレジスタからメモリセルへの書き込み動作を実行中であっても他のバンクを指定し、外部から該バンクのデータレジスタへ、書き込みデータを転送することが可能であり、前記装置は、外部からのステータス確認コマンドに対し、前記指定のバンクの状態を出力することが可能であることを特徴とする不揮発性半導体記憶装置。

【請求項9】

複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた不揮発性メモリセルからなるメモリセルアレー、および、外部から入力された書き込みデータを一時記憶可能なデータレジスタからなるバン

クを複数備え、該複数のバンクはそれぞれ、入力コマンド、および、入力アドレス信号の組合せによって特定のワード線を選択し、該ワード線と接続するメモリセルのすべて、または一部に対し、データレジスタに記憶された書き込みデータを書き込み可能な不揮発性半導体記憶装置において、前記各バンクにおける、データレジスタからメモリセルへの書き込み動作が各バンク毎に独立に動作可能であり、かつ、一部のバンクでデータレジスタからメモリセルへの書き込み動作を実行中であっても他のバンクを指定し、外部から該バンクのデータレジスタへ、書き込みデータを転送することが可能であり、外部からの読み出し、消去、書き込み、またはステータス確認のコマンドは、前記指定のバンクに従って実行することを特徴とする不揮発性半導体記憶装置。

【請求項 10】

複数のバンクを有するフラッシュメモリと、前記バンク選択レジスタは前記バンクの数と少なくとも同数の状態を取ることができ、かつ、前記状態の一つに対応する前記バンクの一つを指定する信号を出力するバンク選択レジスタと、

複数のデータバッファを有し、それぞれが前記バンクの一つに対応するコントローラと、を備え、

前記バンクの各々は、複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた複数のメモリセルと、前記メモリセルへの書き込みデータを一時記憶可能なデータレジスタとを有し、

前記コントローラは、前記一つのバンクのデータレジスタに前記データバッファ内のデータを転送するとともに、他の一つのバンクが前記メモリセルに前記データレジスタ内に保持されたデータを書き込むことを特徴とする不揮発性半導体記憶装置。

【請求項 11】

前記バンク選択レジスタは、前記バンクの数よりも多い状態数を取り得ることを特徴とする請求項 10 記載の不揮発性半導体記憶装置。

【請求項 12】

前記バンクが相互に独立に動作を実行することを特徴とする請求項 10 記載の不揮発性半導体記憶装置。

【請求項 13】

前記バンクが相互に独立に動作を実行することを特徴とする請求項 11 記載の不揮発性半導体記憶装置。

【請求項 14】

前記複数のバンクは、少なくとも第 1 のバンクと第 2 のバンクを含み、前記選択レジスタは、少なくとも前記第 1 のバンクが選択されたことを示す信号を生成する第 1 の状態を有し、また少なくとも前記第 2 のバンクが選択されたことを示す信号を生成する第 2 の状態を有することを特徴とする請求項 10 記載の不揮発性半導体記憶装置。

【請求項 15】

前記複数のバンクは、前記第 1 および第 2 のバンク以外の補助バンクを含み、バンク選択レジスタの状態数が前記第 1 、第 2 および補助のバンクを含む前記複数のバンクの数よりも多いことを特徴とする請求項 14 記載の不揮発性半導体記憶装置。

【請求項 16】

前記コントローラは、書き込み、読み出し、消去、及びステータスポーリングの各コマンドと、前記バンク選択レジスタによって指定されたバンクに対して前記不揮発性記憶装置の外部からアドレス信号を受信することを特徴とする請求項 10 記載の不揮発性半導体記憶装置。

【請求項 17】

前記コントローラは、前記書き込み、読み出し、消去コマンド、及び前記不揮発性記憶装置の外部から内部制御信号を受信するステータスポーリングコマンドを変換する手段と、前記選択レジスタによって選択されたバンクに前記内部制御信号を送信することを特徴とする請求項 15 記載の不揮発性半導体記憶装置。

【請求項 18】

前記バンク選択レジスタは、前記選択レジスタの外部から前記バンク選択レジスタの状態を変更する情報が受信されるまで、前記不揮発性半導体記憶装置の外部から受信された他の情報に基づいて、選択されたバンクを指定する状態に係る情報を一定条件下で保持する手段を含むことを特徴とする請求項 10 記載の不揮発性半導体記憶装置。

【請求項 19】

前記バンクは、前記不揮発性記憶装置の外部から前記バンク選択レジスタから受信された情報に基づいて、相互に独立して動作することを特徴とする請求項 18 記載の不揮発性半導体記憶装置。

【請求項 20】

複数のバンクと、

前記バンクのそれぞれに対応するデータバッファを複数有するコントローラとを備え、

前記バンクの各々は、複数のワード線と、該複数のワード線に交差して設けられた複数のビット線と、該ワード線と該ビット線の各交点に設けられた複数のメモリセルと、前記メモリセルへの書き込みデータを一時記憶するデータレジスタとを有し、

前記コントローラは、前記バンクの一つの前記データレジスタに前記データバッファ内のデータを転送するとともに、前記バンクの他の一つが前記メモリセルに前記データレジスタ内に保持されたデータを書き込むことを特徴とする不揮発性半導体記憶装置。

【請求項 21】

前記バンクは、相互に独立して動作することを特徴とする請求項 20 記載の不揮発性半導体記憶装置。