

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3632247号

(P3632247)

(45) 発行日 平成17年3月23日(2005.3.23)

(24) 登録日 平成17年1月7日(2005.1.7)

| (51) Int. Cl. <sup>7</sup> | F I  |      |   |
|----------------------------|------|------|---|
| HO4N 7/24                  | HO4N | 7/13 | Z |
| HO3M 7/30                  | HO3M | 7/30 | Z |
| HO4N 1/41                  | HO4N | 1/41 | B |

請求項の数 16 (全 14 頁)

|              |                       |           |                       |
|--------------|-----------------------|-----------|-----------------------|
| (21) 出願番号    | 特願平7-181979           | (73) 特許権者 | 500036093             |
| (22) 出願日     | 平成7年7月18日(1995.7.18)  |           | オープン ティーヴィー インコーポレイ   |
| (65) 公開番号    | 特開平8-65668            |           | テッド                   |
| (43) 公開日     | 平成8年3月8日(1996.3.8)    |           | アメリカ合衆国 94111 カリフォル   |
| 審査請求日        | 平成14年6月18日(2002.6.18) |           | ニア州 サンフランシスコ サクラメント   |
| (31) 優先権主張番号 | 276281                |           | ストリート 275             |
| (32) 優先日     | 平成6年7月18日(1994.7.18)  | (74) 代理人  | 100077481             |
| (33) 優先権主張国  | 米国 (US)               |           | 弁理士 谷 義一              |
|              |                       | (74) 代理人  | 100088915             |
|              |                       |           | 弁理士 阿部 和夫             |
|              |                       | (72) 発明者  | ミン ホン チャン             |
|              |                       |           | アメリカ合衆国 90024 カリフォル   |
|              |                       |           | ニア州 ロス アンジェルズ ミドベイル   |
|              |                       |           | アヴェニュー 1375 アpartment |
|              |                       |           | 203                   |
|              |                       |           | 最終頁に続く                |

(54) 【発明の名称】 ビデオ圧縮システムにおける輪郭を減らす方法および装置

(57) 【特許請求の範囲】

【請求項1】

ビデオ信号が供給され、該ビデオ信号の振幅変動の選択的な増幅が提供される、ビデオ信号を処理する方法であって、

該方法は、再生解凍された画像エリアで輪郭効果を減らすために、ビデオ圧縮システムにおいて圧縮されるべきビデオ信号に対して実行する方法であり、

所定の値よりも少ない信号変動を有するビデオ信号の画像エリアを検出するステップと、前記所定の値よりも大きな信号変動を有する画像エリアよりも大きな利得で、該所定の値よりも小さな信号変動を有するビデオ信号の前記検出された画像エリアを選択的に増幅するステップと

を含むことを特徴とする方法。

【請求項2】

輪郭の減少は、相対的に暗い画像を表すビデオ信号上でのみ実行され、

前記選択的に増幅するステップは、1よりも大きい利得値を持つ第1の利得関数で相対的に暗い画像を表すビデオ信号を増幅することと、

前記第1の利得関数よりも小さい利得値を持つ第2の利得関数で相対的に明るい画像を表すビデオ信号を増幅することと

を含むことを特徴とする請求項1に記載の方法。

【請求項3】

前記選択的に増幅するステップは、

10

20

第1の利得関数によりスケーリングされたアドレス値の第1の連続したレンジと少なくとも第2の利得関数によりスケーリングされたアドレス値の第2の連続したレンジとに対応する値で各アドレス位置でプログラムされたメモリを備えることと、前記メモリのアドレスポートに前記ビデオ信号を供給することとを含むことを特徴とする請求項1または2に記載の方法。

【請求項4】

前記選択的に増幅するステップは、所定のレベルよりも小さな信号はその振幅が小さくなるに従ってますます大きく増幅し、所定のレベルよりも大きな信号はその振幅が大きくなるに従ってますます少なく増幅する関数に従って前記ビデオ信号を圧伸することを含むことを特徴とする請求項1から3のいずれかに記載の方法。

10

【請求項5】

前記選択的に増幅するステップは、  
ビデオ信号振幅値の第1のレンジを第1の定数値にマッピングすることと、  
第2のレンジのビデオ信号振幅値を第2の定数値にマッピングすることと、  
第3のレンジのビデオ信号振幅値を第3の定数値にマッピングすることと、  
第4のレンジのビデオ信号振幅値をそれらの等価値にマッピングすることとを含み、  
前記第1、第2、第3および第4のレンジは、連続的な相対的に大きいビデオ信号振幅値を表し、前記第1、第2、第3の定数値は連続的な相対的に大きい値であり、かつ前記マッピングは相対的に大きい信号振幅の変動よりも相対的に小さな信号振幅の変動を増幅すること

20

を特徴とする請求項1から4のいずれかに記載の方法。

【請求項6】

前記第2のレンジは、前記第1のレンジよりも小さく、前記第3のレンジは前記第2のレンジよりも小さく、前記第4のレンジは、前記第1、第2、および第3のレンジよりも大きいことを特徴とする請求項5に記載の方法。

【請求項7】

再生画像エリア中の輪郭を減らすためにビデオ信号を処理する装置であって、  
前記ビデオ信号のソースと、  
前記ビデオ信号の振幅変動を選択的に増幅するための手段とを具備し、  
さらに、

30

所定の値よりも少ない信号変動を有するビデオ信号の画像エリアを検出する手段と、  
前記ソースに接続され、前記所定の値よりも大きな信号変動を有する画像エリアよりも大きな利得で、該所定の値よりも小さな信号変動を有するビデオ信号の前記検出された画像を選択的に増幅する手段と、

前記選択的に増幅する手段に接続され、該選択的に増幅する手段により処理された前記ビデオ信号を圧縮するビデオ信号圧縮器と  
を具備することを特徴とする装置。

【請求項8】

前記選択的に増幅する手段は、前記ソースに接続されたアドレス入力ポートと前記ビデオ信号圧縮器に接続されたデータ出力ポートとを有するメモリを具備し、該メモリは、第1  
のアドレス値 - データ値の対応での相対的に明るい画像信号を表すアドレス位置で、また  
第2のアドレス値 - データ値の対応での相対的に暗い画像信号を表すアドレス位置でプロ  
grammingされ、前記第2の対応は、前記第1の対応よりも大きな利得関数を表すことを特徴とする請求項7に記載の装置。

40

【請求項9】

前記選択的に増幅する手段は、前記ソースに接続されたアドレスポートと前記ビデオ信号圧縮器に接続されたデータ出力ポートとを有するメモリを具備し、該メモリは、第1の定  
数値を用いて相対的に暗い画像信号を表す第1のレンジのアドレス位置に渡って、第2の  
定数値を用いてより暗さの少ない画像信号を表す第2のレンジのアドレス位置に渡って、  
および各前記アドレス値を用いて更により暗さの少ない画像信号を表す第3のレンジの

50

ドレス値に渡ってプログラミングされ、かつ前記第 2 の定数値が、前記第 1 の定数値よりも大きいことを特徴とする請求項 7 に記載の装置。

【請求項 10】

前記選択的に増幅する手段は、前記ソースに接続された入力端子と、前記ビデオ信号圧縮器に接続された出力端子とを有し、相対的に明るい画像を表すビデオ信号よりも相対的に暗い画像を表すビデオ信号に対してより大きい増幅をもたらすように、その入力端子と出力端子間に接続された非線形フィードバック回路とを有する増幅器を具備することを特徴とする請求項 7 から 9 のいずれかに記載の装置。

【請求項 11】

前記選択的に増幅する手段は、関数圧伸器であることを特徴とする請求項 7 から 10 のいずれかに記載の装置。

10

【請求項 12】

前記選択的に増幅する手段は、1 よりも大きい利得で相対的に暗い画像を表すビデオ信号を増幅し、1 よりも小さい利得で相対的に明るい画像を表すビデオ信号を増幅することを特徴とする請求項 7 から 11 のいずれかに記載の装置。

【請求項 13】

前記ビデオ信号は、サンプルされたデジタル・フォーマットのものであり、前記選択的に増幅する手段は、入力ビデオ信号のサンプルの下位ビットを上位ビット位置に選択的にシフトする論理回路を具備することを特徴とする請求項 7 から 12 のいずれかに記載の装置

20

【請求項 14】

前記論理回路は、前記入力ビデオ信号のサンプルの上位ビットにตอบสนองして制御信号を発生して、予め決められた値を超えている値を示す入力ビデオ信号のサンプルに対して入力ビデオ信号のサンプルの下位ビットを上位ビット位置に選択的にシフトするための前記論理回路を調整する手段を具備することを特徴とする請求項 13 に記載の装置。

【請求項 15】

前記論理回路は、前記入力ビデオ信号のサンプルの上位ビットにตอบสนองする手段であって、予め決められた値を超えている値を示す入力サンプルに対して出力ポートの対応するビット位置に入力ビデオ信号のサンプルの前記下位ビットを通し、かつ前記予め決められた値よりも小さい値を示す入力ビデオ信号のサンプルに対して前記出力ポートの 1 ビット上位の各位置に入力ビデオ信号のサンプルの前記下位ビットを通すための手段を具備することを特徴とする請求項 13 に記載の装置。

30

【請求項 16】

前記ソースは、アナログ・ビデオ信号のソースであり、前記ソースに接続されたアナログ - デジタル変換器と、

前記アナログ - デジタル変換器に接続され、相対的に明るい画像を表すビデオ信号の変動よりも大きい利得関数で、相対的に暗い画像を表すビデオ信号の変動を選択的に増幅するデジタル増幅器と、

該デジタル増幅器に接続され、ブロック単位でビデオ信号を圧縮して圧縮ビデオ信号を生成する前記ビデオ信号圧縮器と、

40

前記圧縮ビデオ信号を送信のために変調する変調器と

を具備することを特徴とする請求項 7 から 15 のいずれかに記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ビデオ・プロセッサに関し、特に、損失の多いプロセスを介して圧縮されたデータから再生される平坦なフィールドの画像領域内で画像輪郭を減少させるための方法と装置に関する。

【0002】

なお、本明細書の記述は本件出願の優先権の基礎たる米国特許出願第 08 / 276 , 28

50

1号(1994年7月18日出願)の明細書の記載に基づくものであって、当該米国特許出願の番号を参照することによって当該米国特許出願の明細書の記載内容が本明細書の一部分を構成するものとする。

【0003】

【従来の技術】

アナログ技術を使用するよりもより効率的にビデオ・データを送信するために、種々の形式のデジタル・ビデオ信号圧縮システムが提案されている。これらのシステムの大多数は、ブロック毎に標準化されたビデオ信号を処理するもので、そのブロックは8ラインの各々に8画素のマトリクスを有している。特にこれらのシステムの1つは、“MPEG”(Moving Picture Experts Group)として知られる標準規格に発展している。現在の大部分のビデオ信号圧縮プロセスは損失が多い傾向があり、即ち損失の多い圧縮データから再生された画像は原画像よりも少ない表現となる。

10

【0004】

MPEG1あるいはMPEG2のプロセスにおけるような、再生されたビデオ画像により示される問題の1つは、比較的平坦なフィールド(滑らかな)の暗い画像での輪郭の可視性である。即ち、暗い平坦なフィールドの画像ほど、十分にはっきりした輪郭により分離される異なった強度の分離領域が知覚される。これらの輪郭は、明確に区別できる画像強度の段差となって現われる。隣り合う輪郭領域間の強度差は小さいかもしれないが、しかしながら、それらの輪郭はある看視条件下で非常に目に付くものであり、また非常に目障りなものである。通常の看視条件下では、輪郭は知覚されにくい傾向がある。しかしながら、低周囲光条件で(例えば、暗い部屋でテレビを見ると)、あるいは画像が高いコントラスト/輝度調整で再生されているとき、輪郭は非常に目に付く。

20

【0005】

単純なアナログ-デジタル-アナログ変換プロセスが不十分な量子化解像度で行われるとき、その変換により再生される画像に同様な輪郭が見られる。画像が、例えば8ビットで量子化されたときに、再生された画像にははっきりした輪郭はでない。しかしながら、ビデオ信号が8ビットで量子化されてから、損失の多いプロセスを介して圧縮され、その後伸張され、再生されるとき、暗い平坦なフィールドの画像ほど輪郭がはっきりと現れる。

【0006】

【発明が解決しようとする課題】

本発明の発明者は、最初のデジタル・ソース画像で輪郭が知覚されない主な理由は、変動するノイズ(dithering noise)の存在によるということを見いだした。 $n-1$ から $n+1$ の値を走査するゆっくりと変わるランプ(ramp)関数により表されるアナログ・ビデオ信号を考えてみよう。各連続値は捕らえられてデジタル化される。そのランプ関数が $n-1$ 、 $n$ 、 $n+1$ の値を表す瞬時に正確にサンプリングの瞬間が起きたとすると、その結果得られる信号は輪郭を持つ画像を生ずることになる。しかしながら、通常は信号が上記値の間にある瞬時にサンプリングの瞬間が起き、確率的に、変換プロセスは“グレー”エリアを表す信号を生成する値のうちのどれかを生成することとなる。これらのグレーエリアは低レベルノイズを示しがちであるが、このノイズは輪郭効果をぼやけさせ、滑らかにする。同様に、原信号がランダムノイズを含めば、このノイズが変換プロセスの低レベル干渉を提供するので、変換プロセスはまた輪郭をぼやけさせあるいは滑らかにする傾向の信号を生成することになる。

30

40

【0007】

変動するノイズが輪郭発生を防ぐ役割を演ずる画像エリアでは、意図的あるいは非意図的にノイズを一掃あるいは減少させるようなビデオ信号源とその信号の受け手との間における処理は、ある程度の非意図的な輪郭を生ずる結果となる。これは、ビット速度制御の結果によりビデオ・エンコーダ(圧縮器)で起り得る。例えば、MPEGエンコーダでは、比較的滑らかなエリアを表すブロックが、全て0値のAC係数剰余条件(“コード無し”条件と呼ばれる)に強制され、あるいは圧縮量子化が全て0値のAC係数剰余と

50

なる。加えて、DC係数剰余の微小偏差が圧縮量子化により除去されるが、その偏差は別なやり方で再生画像中の輪郭をぼやけさせあるいは滑らかにする傾向があるものである。

【0008】

MPEG符号化は、限定されたダイナミックレンジを用いて行われる。量子化係数の値がダイナミックレンジを越えるとクランプ状態が生じ、クランプは非常に望ましくない目に見えるアーチファクトを生ずることになる。MPEG処理系は、一般的にクランプ状態をチェックし、クランプ状態が生じたとき、クランプ状態が除去されるまで、繰り返して、より粗い量子化パラメータで量子化プロセスを再スタートする。クランプを取り除くために用いられるより粗い量子化パラメータは、全ての変動ノイズによる効果がなければ、ブロック雑音と輪郭雑音の増大を多量に除去する。

10

【0009】

【課題を解決するための手段】

本発明は、圧縮ビデオ信号から再生される画像中の輪郭を減らすようにビデオ信号を調整するための符号化方法と符号化装置を提供するものである。この方法は、圧縮の完了に先立ち、ビデオ信号を予め調整して比較的滑らかな画像エリアを表すビデオ信号の部分を効果的に増幅することを含んでいる。好適な一実施形態では、メモリは、各アドレス位置でプログラムされ、メモリアドレスとして供給されるデジタル信号の振幅値をメモリに再マップする。そのプログラミングは、ある範囲の低振幅値を拡大し、変更のないより高い振幅値を効果的に通すように調整されている。

【0010】

20

【発明の実施の形態】

図1は、ビデオ信号の振幅再マッピング機能の全般的な形態を示す図であり、この機能は損失のある圧縮ビデオ信号の輪郭発生を著しく減らすものである。この再マッピングは、事前圧縮プロセスの期間に行われ、アナログ信号あるいはデジタル信号の信号処理領域のいずれかで実行されることができる。図示されたこの転送機能は、比較的暗い画像エリア内の輪郭発生を減らす、輪郭の減少はより明るい平坦なフィールドの画像エリア上でも実行できる。

【0011】

比較的暗い画像部分では、低レベルノイズを増加することにより輪郭発生を減少させられる。これは、低振幅信号の限定された範囲を拡張しあるいは増幅することにより達成される。図1において、45度の直線は元の即ち変更のないソースビデオ信号を作り出す恒等写像を表す。区分的直線は事前圧縮前処理機能を示している。比較的暗い画像を表す信号値は、比較的明るい画像を表す信号値よりも大きなゲインファクタ（利得係数）により増幅される。比較的明るい画像信号に加えられるゲインあるいはオフセットはほとんど無いかあるいは全く無いことが望ましい。

30

【0012】

ソース信号は好ましくは約20から約50まで広がるレンジで増幅されるべきであるということが、発明者により用いられた実施例の圧縮装置で見いだされているが、その装置は0-255の値の信号ダイナミック・レンジを持っている。0から20までのレンジを含めて、その特定の実施例では、知覚できるほどの変化はほとんど生じなかった。

40

【0013】

区分的線形転送関数の高ゲイン部分の勾配は、異なるゲインファクターに別々に応答する2つの異なるシステムのゲインを提供するように描かれている。最適な勾配即ちゲイン（利得）は、適用されるシステムアルゴリズムの機能と圧縮係数量子化の粗さによる。従って、各システムに対する最適な勾配は測定により決定されるべきものである。

【0014】

図1の滑らかな曲線は代りの輪郭減少あるいは再マッピング転送関数を示している。

【0015】

図2は、画像の輝度全体に影響を与えない再マッピングの第2の種類を示している。比較的暗い画像値を1の平均勾配を持つ階段状のステップ増加値で置換する。この転送関数は

50

、他の領域間で変動ノイズを増幅している間に、いくつかの画像領域をマージ（併合、組合せ）する傾向がある。この転送関数を用いると、比較的暗い画像の振幅解像度が減らされがちであるが、入力信号のいくつかのレンジに渡って信号の変動を増大する。この形態の振幅マッピングの全体的な効果は、再生画像中での目に見える輪郭がより少ないことである。この後者の機能は、実行が比較的簡単な点にさらなる利点がある。

#### 【0016】

図3は、MPEGプロトコルに従う信号を供給するような動き補償予測タイプのビデオ信号圧縮/エンコーダーを示す。図3において、アナログ・ビデオ信号がソース10から供給されるが、このソース10はビデオ・カメラ、レコーダー等であってもよい。ビデオ信号はアナログ-デジタル(A/D)変換器11に供給され、この変換器でアナログ信号を標本抽出した2進数表現を生成する。2値の即ちデジタル・ビデオ信号は、フィルタ/フォーマッタ12に供給され、このフィルタ/フォーマッタ12でビデオ信号を圧縮のため調整する。フィルタ/フォーマッタ12は、ビデオ信号をアンチエイリアスフィルタ処理しサブサンプル処理し、フィールドをフレーム内に結合し、MPEGプロトコルにより要求されているようにフレームの連続するグループ内でフレームを再配列するための装置を含んでいる。

10

#### 【0017】

フィルタ/フォーマッタ12により供給される信号は、振幅再マッパー(remapper)13に供給され、この再マッパー13で低振幅サンプルを拡大しあるいは増幅する。再マッパー13から出力されるサンプルは、動き補償予測圧縮器14内で圧縮され、この圧縮器14は画素値のブロックについて圧縮を行う。この素子14は、例えば、MPEG1あるいはMPEG2のビデオ規格に従って圧縮されたビデオ信号を供給するのでもよい。圧縮ビデオ信号は、転送プロセッサ(transport processor)15へつながれ、そこで、その信号セグメントに区分され、ヘッダーに連結されて、送信のための信号パケットを形成する。このパケット化は、送信信号の全体の生存性を高める。トランスポートパケットは、送信のため変調器16に供給される。エラー符号化および/あるいは信号シャッフリング(signal shuffling)が転送プロセッサ15あるいは変調器16のいずれかに含まれてもよい。

20

#### 【0018】

再マッパー13は、フィルタ/フォーマッタ12に続くように図示されているが、その機能はA/D11の直ぐ前あるいは直ぐ後のいずれかに実行されてもよい。

30

#### 【0019】

図4は、最も一般的な形の再マッパー13の第1の典型的な実施形態を示している。本実施形態のものはリードオンリーメモリ(ROM)であり、このROMは、図1あるいは図2に示されている転送関数のいずれかを発生するように各アドレス位置でプログラムされることができる。これは、図1と図2の縦座標で表わされ表現された転送関数の値を伴うアドレス位置(図1と2の横座標の値)をプログラムすることにより達成される。操作中において、(A/D11あるいはフィルタ/フォーマッタ12のいずれかから供給される)ビデオ信号はROMのアドレス入力ポートに接続され、変換されたすなわち振幅再マップされたビデオ信号がROMの出力ポートにアクセスされる。

40

#### 【0020】

図5は図1に示した滑らかな曲線によく似た転送関数を提供するアナログ振幅再マッパーを示す。図5は、演算増幅器26の反転入力端子と出力端子の間に直列に接続された抵抗22および25を含む縮退フィードバック付きの演算増幅器26を包含している。反対に極を持つように構成されたダイオード23と24が抵抗25と並列に接続されている。ソース端子20からのビデオ信号は、抵抗21を介して反転入力端子に供給される。調整可能なDC電圧が増幅器26の非反転入力端子に供給される。抵抗21、22および25がそれぞれ抵抗値R、R、KRを有すると想定する。ここで、Kは定数である。(1+K)により除算されたダイオードの順方向ブレークダウン電圧(絶縁破壊電圧)よりも少ない振幅を持つ入力信号では、増幅器26の出力におけるゲインは(1+K)である。より大

50

きい入力信号では、ゲインは、ダイオード 23 あるいは 24 のうち的一方が抵抗 25 を導電し短絡するので、ほぼ 1 に等しくなる。順方向導電性ダイオードを含むことにより、出力信号の DC 値を上昇させるので、レベルシフター 28 が増幅器 26 と直列に接続されて DC 値のそのような増加を補正している。非反転入力端子に供給される DC 値を調整することにより、この回路構成は、ある限定範囲を越えて異なる入力振幅でゲインの増加を達成するように調整されることことができる。たとえば、V の平均振幅値のビデオ信号が平坦なフィールドの画像エリアを表すと判定されたならば、非反転入力端子に供給される DC 電位をこの範囲に適應するように調整させることができる。

【0021】

図 6 は、区分的線形再マッピング関数を実行するデジタル回路の代表的実施態様を示す。図 6 において、ビデオ信号のデジタル表示は端子 30 を介して、デジタル乗算器 31 としきい値検出器 32 とに供給される。乗算器 31 は、2 つの選択可能な乗算係数 A と B を有し、 $A > B$  である。予め決められた値 “N” よりも少ないか、あるいは大きい入力ビデオ信号値に対しては、乗算器は係数 A あるいは B をそれぞれ乗算する。値 N は区分的線形再マッピング関数の入力信号ブレイクポイント（区切り点）値である。利得係数 A と B との間のスイッチングは、しきい値検出器 32 により実行され、このしきい値検出器は、入力信号が値 N を横切るときに、利得変更制御信号を生成する。

10

【0022】

利得変更の例で DC 不連続性を排除するために、利得係数 B が採用されたときには、DC 値 b が乗算された出力に加えらる。この DC 値は、ソース 35 により供給され、AND ゲート 33 により加算器 34 に選択的に接続される。AND ゲート 33 はしきい値検出器 32 により選択的にイネーブルされる。乗算されたビデオ信号は、加算器 34 の第 2 入力端子に供給され、その加算器が、再マップされた信号を提供する。この特徴は、再マッピング関数  $Vid.out$  が

20

$Vid.in < N$  に対して  $Vid.out = A Vid.in$

$Vid.in \geq N$  に対して  $Vid.out = B Vid.in + b$

に等しいことを前提とする。利得係数 B は、 $(255 - AN) / (255 - N)$  に等しいように選択されて、比較的明るい画像エリアに対して実質的に DC あるいは輝度変化がないように達成される。この例では、8 ビットデジタル・ビデオ・サンプルと 255 の入力値において  $Vid.out$  が  $Vid.in$  に等しいことを仮定して、b は以下の値に確

30

【0023】

【数 1】

$$b = \frac{255(N)(A-1)}{(255-N)}$$

【0024】

図 7 は、図 2 に示した関数を実行するための他の典型的な実施態様を示す。図 7 において、ビデオ信号 (50) はマルチプレクサ 53 の 1 つの入力 (V5) とデコーダ 51 の入力に供給される。ソース 52 からの 4 つの定数値 (値 1 から値 4) がマルチプレクサ 53 の各他の入力端子 V1 - V4 に接続されている。デコーダ 51 からの制御信号は、マルチプレクサ 53 の制御入力に供給されて、入力端子 V1 - V5 で利用可能な信号の 1 つを選択的に通す。

40

【0025】

デコーダ 51 は、5 つの信号のうちの一つを選択するために 5 つの出力状態を提供するように設計されている。各出力状態は、入力信号の連続なレンジに対応する。例えば、状態 5 は、50 の入力信号のレンジ (範囲) に対応する。状態 5 が検出されたとき、乗算器の入力端子 V5 に接続されたビデオ信号が出力信号として通される。ビデオ信号値が状態 1 - 4 と関連するレンジのうちの一つの範囲内にあると、対応する値 (値 1 - 値 4) が

50

そのレンジについての出力信号として通される。この例では、種々のレンジ 1 - 4 が入力値の等しいあるいは等しくない数に広がることができ、こうして振幅マッピング関数のファミリーのうちのいずれか 1 つを発生するように構成されることができる。関係のあるそのような関数の 1 つは、

【 0 0 2 6 】

【 数 2 】

$$O U T = Q_i [ x / a_i ]$$

により与えられる。ここで、 $Q_i$  は、各レンジに対する各出力レベルであり、 $a_i$  は各レンジを表し、かつ  $[ ]$  は整数部を表す。O U T は出力値である。

【 0 0 2 7 】

図 8 は、比較的暗い画像エリア以外で動作する再マッパーを示している。すなわち、この再マッピング関数は、どの平坦なフィールドの画像エリアでも実行される。図 8 において、素子 70 は、必ずしも実際の処理エレメントを表してはならず、ブロック単位の処理で処理される画素のブロックの  $8 \times 8$  マトリクスを示すように含まれている。  $8 \times 8$  画素のブロック内の画素データは遅延素子 72、最小値検出器 73、および平坦性検出器 71 に供給され、検出器 73 は、各ブロック内で最小の画素値を選択する。しきい値検出器 75 と協働する平坦性検出器 71 は、画素データの各ブロックが平坦フィールドの画像エリアを表すか否かを判定する。検出器 71 は、いろいろな形態をとってもよい。例えば、検出器 71 は、出力値  $D_{71}$  として、各ブロック内の画素値の標準偏差を発生してもよい。他に、検出器 71 は、出力値  $D_{71}$  として、以下のような公式に従って差分の和（合計）を発生してもよい。

【 0 0 2 8 】

【 数 3 】

$$D_{71} = \sum_{\text{block}} (P_{i,j} - P_{\min})$$

あるいは、

$$D_{71} = \sqrt{\sum_{\text{block}} (P_{i,j} - P_{\text{avg}})^2}$$

【 0 0 2 9 】

ここで、 $P_{i,j}$  は、ブロック内の種々の画素値を表し、 $P_{\min}$  と  $P_{\text{avg}}$  は各ブロック内の最小の画素値と平均の画素値である。

【 0 0 3 0 】

和  $D_{71}$  が十分小さければ、ブロックは、実質的に等しい振幅値を持つ画素を含み、かつ平坦なフィールド画像エリアを表すとみなされる。実験に基づいてしきい値は決定され、しきい値検出器 75 内に組み込まれる。各ブロックがしきい値よりも小さな値  $D_{71}$  を示すとき、しきい値検出器 75 は AND ゲート 76 と 80 の両方をイネーブルし、他の場合にはそれらをディスエーブル（機能抑止）する。AND ゲート 76 がイネーブルされているときには現在のブロックについての値  $D_{71}$  が、遅延素子 77 に供給され、この遅延素子 77 には、前回のブロックに関連する  $D_{71}$  の値が格納されている。現在のブロックと前回のブロックの  $D_{71}$  についての値は減算器 78 で比較され、この差分は第 2 のしきい値回路 79 に供給される。連続するブロックに対する値  $D_{71}$  の差が回路 79 と関連するしきい値よりも小さければ、回路 79 は AND ゲート 80 にイネーブル電位を供給し、他の場合にはディスエーブル信号を供給する。以下に明らかとなるように、AND ゲート 80 への両方の入力がいネーブル信号を示せば、別の平坦フィールド表現信号の小さい振幅の変動が選択的に増大され、あるいはピークに達するようにされるが、信号の平均値は実質的に変わらない。すなわち、現在のブロックが平坦なフィールドの画像エリアを表し、

10

20

30

40

50

かつ、前回のブロックが同様な特性の平坦なフィールドの画像エリアを表せば、現在のフィールドは低レベルの変動が増大される。

【 0 0 3 1 】

遅延回路 7 2 からの画素値は、加算器 8 2 の入力ポートの 1 つに供給され、かつ、減算器 7 4 の被減数入力に供給される。各ブロックに対する最小画素値は、最小値検出器 7 3 により供給され、減算器 7 4 の減数入力に供給される。減算器 7 4 からの出力値は、ブロックに対する最小画素値からの変動、すなわち低レベル変動である（減算器 7 4 での最小値を使用するよりもむしろ、平均値がまさに同様に採用されることができであろう）。低レベルの変動は、乗算器 8 1 に供給され、そこでそれらは、係数 A あるいは 0 によりスケール（拡大、縮小）される。AND ゲート 8 0 への両方の入力が入ネーブル信号を示せば、減算器 7 4 からの差分のブロックが A によりスケールされ、他の場合にはそれらは 0 によりスケールされる。低レベル差のスケールされたブロックは、加算器 8 2 の第 2 の入力ポートに供給される。ブロックに対するスケールファクターが 0 ならば、回路 8 1 により加算器 8 2 に提供される値は 0 値とされ、加算器 8 2 の出力は変化しないビデオ信号を表す。代わりに、ブロックに対するスケール係数が A ならば、増幅された低レベル信号変動が回路 8 1 から加算器 8 2 に供給され、加算器 8 2 は増強された低レベル信号変動を持つ平坦なフィールド画像を表す信号を生成し、この信号は、輪郭を取り除く傾向がある。

10

【 0 0 3 2 】

更に他のアナログあるいはデジタル・マッピング装置として、 $\mu$  法則の伸長器 / 圧伸器の形態を取ってもよい。

20

【 0 0 3 3 】

国際無線通信諮問委員会の C C I R 6 0 1 の規格は、ビデオ信号のデジタル表現とそのアナログ対応物との間のマッピング対応を規定している。この規定によれば、レンジ（1 6 : 2 3 5）内でビデオ信号の輝度成分の離散的なサンプル値は、“黒”に対応する最小値と“白”に対応する最大値との間のアナログ電圧に線形にマップする。デジタル表現で 1 6 あるいはそれ以下の値を持つ画素は、従って、同じ最小“黒”電圧を作り出すべきであり、他方 2 3 5 あるいはそれ以上の値を持つ画素は同じ“白”ピーク電圧を作り出すべきであるとされている。

【 0 0 3 4 】

ビデオ圧縮規格としての M P E G は C C I R 6 0 1 を使用している。こうして、1 6 より小さい輝度画素値は許されず、D / A 変換器に供給される前に、システムの処理チェーン（連鎖）の中で 1 6 程度に変更されるべきであるとされる。他に、D / A 変換器は、1 6 かそれ以下の入力値に対して同じ最小“黒”電圧が生成されるようにそのような方法で構成されてもよい。実際には、しかしながら、C C I R 6 0 1 への厳密な執着がまれに強要される。ほとんどの D / A 変換器は、0 から 2 5 5 の間の入力値のフルレンジを取り、線形出力電圧を生成する。いくつかの場合には、フル電圧の振幅に対して「1 6、2 3 5」をマッピングする代わりに、[ 0 , 2 5 5 ] がマップされる。他の場合にはレンジ [ 1 6 , 2 3 5 ] の外側の値を与えられると、規定されたレンジ外の電圧が生成される。1 6 より少ない入力値は、従って、“黒より黒く”現れることとなる。

30

40

【 0 0 3 5 】

1 6 より小さい値の使用が許されれば、輪郭を減らすために好ましい、非常に単純ではあるが効果的な振幅マッピングが以下の関係に従って実現されることができる。

【 0 0 3 6 】

(  $X < 1 6$  ) ならば、 $Y = 0$   
 そうでなく、(  $X < 3 2$  ) ならば、 $Y = ( X - 1 6 )$   
 そうでなければ、 $Y = X ;$

ここで、X と Y はそれぞれ入力値と出力値であり、は定数である。の値が 2 に等しいマッピングが図 9 に示されている。この関数は、例えば、図 1 0 で示される装置により供給されるように、ランダム論理とスイッチを使用するハードウェアで実現することができ

50

る。この回路は、上位ビット (more significant bits) により表される値の関数として、下位ビット (less significant bits) のグループの左側に (上位ビット位置に向かって) 選択的にビットシフトを達成する。8ビットサンプルに対して  $i = 0, \dots, 7$  で各入力サンプルビットを  $x[i]$  により表し、各出力サンプルビットを  $y[i]$  により表す。ブール代数を用いて、

$$z = x[7] + x[6] + x[5]$$

$$y[0] = x[0]z$$

$$i = 1, \dots, 4 \text{ に対して } y[i] = x[i]z + x[i-1]x[4]z$$

$$i = 5, \dots, 7 \text{ に対して } y[i] = x[i]$$

ここで、 $z$  は  $z$  の補数である。関数  $y[i] = x[x-i]x[4]z$  は 16 より大きく 32 より少ない入力サンプル値に対してビット 1 - 4 のうちの 1 ビットの左へのシフトを表している。この 1 ビットシフトは、2 の値に対応する。

#### 【0037】

図 10 では、関数  $z$  は、OR ゲートにより実現され、関数  $x[i]z + x[i-1]x[4]z$  はスイッチバンク S1 と協働して OR ゲートにより実現される。  $i = 0, \dots, 4$  に対する各入力ビットは、最初のスイッチバンク S1 に接続される。32 よりも大きなサンプル入力値では、スイッチバンク S1 の状態は、図に示されている通りである。32 よりも少ない値に対しては、バンク S1 内のスイッチはその反対の状態にある。このようにして、32 よりも大きい値では、スイッチバンク S1 の各スイッチ S1*i* は対応するビット値を通す。一方、サンプル値が 32 よりも小さければ、各スイッチ S1*i* は次に低い下位ビットを通し、スイッチ S10 は 0 値を通す。スイッチバンクから提供される出力値は、2 番目のスイッチバンク S2 の各入力接続に接続される。このスイッチバンク S2 は、入力値が 16 よりも小さくない限り、バンク S1 より出力される各出力値を提供し、その場合、バンク S2 は全てのビットに対して 0 値を提供する。これは、OR ゲートの出力がロー (low) であり、ビット  $x[4]$  がロー状態を示すとき起きる。この条件は、NOT AND (否定論理積) ゲートにより感知される。図 10 に示されているスイッチバンク S2 の状態は、低出力レベルを表す NOT AND ゲートに対するものである。

#### 【0038】

図 11 は、図 10 の回路により達成される関数の完全にランダムな論理実現システムを示している。図 11 で、関数  $z$  は OR ゲート 100 により実現され、関数  $z$  はインバーター 101 により実現される。  $i = 1, \dots, 4$  に対する各ビット値は、(OR ゲート 100 が論理ハイを示す) 32 よりも大きなあるいは 32 に等しい入力値に対しては AND ゲート A*i* により提供され、かつ (OR ゲート 100 が論理ローを示し、インバーター 101 が論理ハイを示し、ビット  $x[4]$  が論理ハイを示す) 32 よりも少ない入力値に対しては AND ゲート B*i* により提供される。各ビットに対する AND ゲート A*i* と B*i* の出力値は、各 OR ゲート O*i* 内で非加算的に結合される。デジタル回路の設計技術の当業者はこの回路の動作 (オペレーション) を容易に理解できるので、この回路の詳細な説明は行わない。

#### 【0039】

図 12 は、拡張された形態で、32 よりも小さい入力値のレンジで、図 11 の回路により提供される出力信号を示している。この出力信号は、単調であり、2 の平均勾配すなわち 2 つのゲイン (利得) を持っている。16 と 32 の間の出力値は、実際にそれらの実効値から減少させられ (値 16 から 32 は値 0 から 32 にマップされる) が、1 より大きいとして示されるゲインは、 $dy/dx$  すなわち入力の単位変化当たりの出力の変化として定義される。

#### 【0040】

##### 【発明の効果】

以上説明したように本発明によるこの独特のマッピングは、以下の利点を有している。

#### 【0041】

a) 実現が容易であるにもかかわらず、輪郭アーチファクトを減らすのに有効である。

## 【 0 0 4 2 】

b) 視覚的な副作用がわずかで、通常の画像の全体の輝度に影響を与えない。

## 【 0 0 4 3 】

c) マッピングは1対1であり、そのプロセスで情報は失われない。要望があれば、逆マッピングを行って元の画素値を正確に回復できる。

## 【 0 0 4 4 】

d) 輪郭を示すことのない通常の画像に適用されたときでも、符号化の有効性にほとんど影響を及ぼさない。

## 【 図面の簡単な説明 】

【 図 1 】 本発明を具体化した択一的な振幅再マッピング関数を示すグラフである。 10

【 図 2 】 本発明を具体化した他の振幅再マッピング関数を示すグラフである。

【 図 3 】 本発明を具体化した信号振幅再マッパーを含むビデオ信号圧縮エンコーダーを示すブロック図である。

【 図 4 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 5 】 本発明を具体化した他の再マッピング装置（アナログ振幅再マッパー）を示す回路図である。

【 図 6 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 7 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 8 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 9 】 本発明を具体化したさらに他の振幅再マッピング関数を示すグラフである。 20

【 図 1 0 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 1 1 】 本発明を具体化した他の再マッピング装置を示すブロック図である。

【 図 1 2 】 本発明を具体化したまたさらに他の振幅再マッピング関数を示すグラフである。

## 【 符号の説明 】

1 0 ビデオ信号のソース

1 1 A / D 変換器

1 2 フィルター / フォーマッタ

1 3 再マッパー

1 4 圧縮器

1 5 転送プロセッサ

1 6 変調器

2 6 演算増幅器

2 8 レベルシフター

3 1 乗算器

3 2 しきい値検出器

3 4 加算器

3 5 ソース

5 1 5つのレンジをデコーダ

5 2 デコーダ

5 3 マルチプレクサ

7 1 平坦性検出器

7 2 遅延回路

7 3 最小値検出器

7 5 , 7 9 しきい値検出器

7 7 遅延回路

8 1 A または 0 倍スケーリングを行う乗算器

1 0 0 O R ゲート

1 0 1 インバータ

S 1 , S 2 スイッチバンク

10

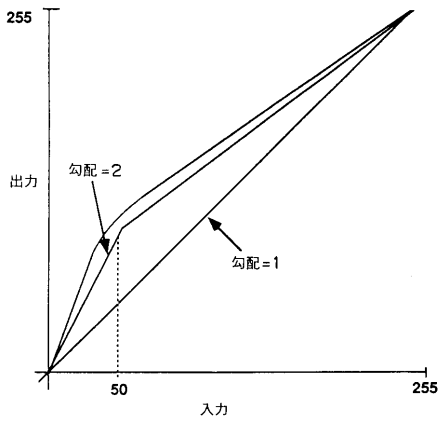
20

30

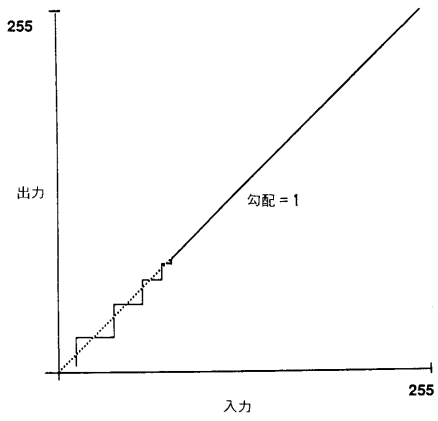
40

50

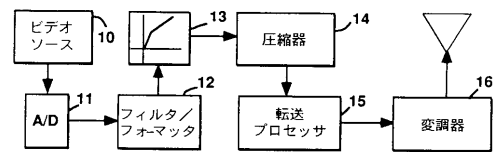
【 図 1 】



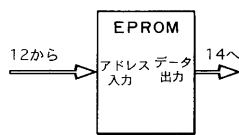
【 図 2 】



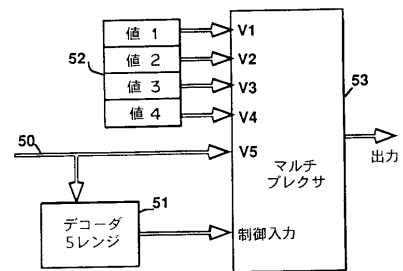
【 図 3 】



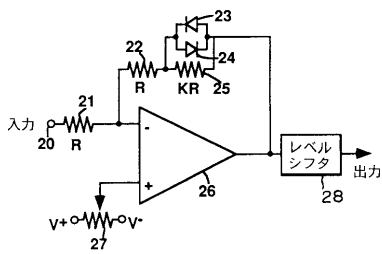
【 図 4 】



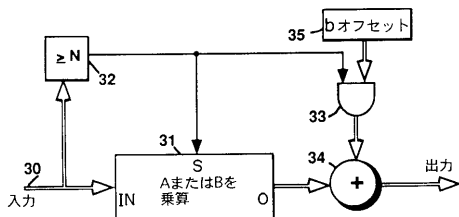
【 図 7 】



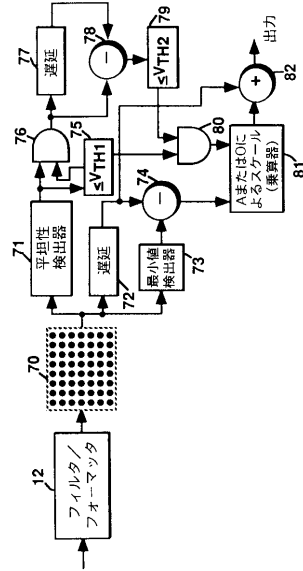
【 図 5 】



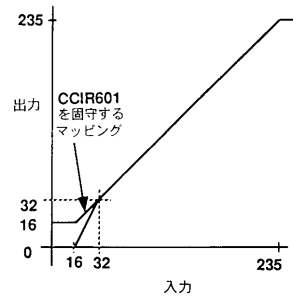
【 図 6 】



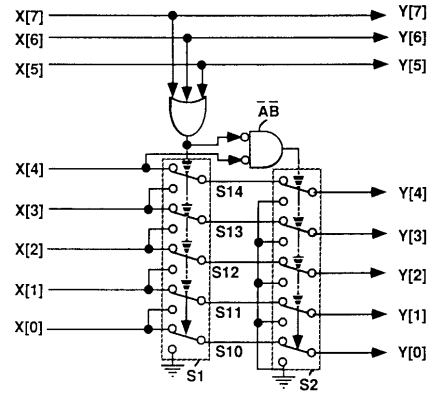
【 図 8 】



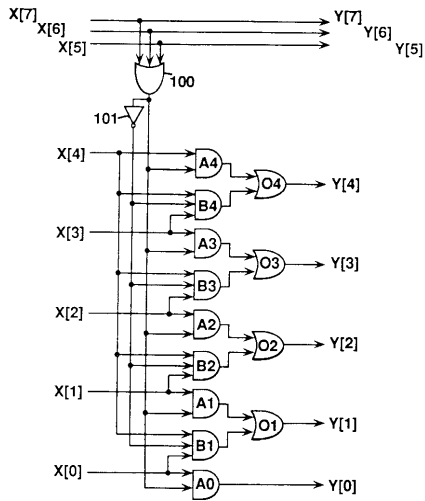
【 図 9 】



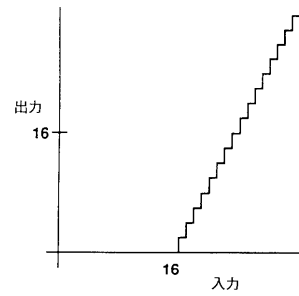
【 図 10 】



【 図 11 】



【 図 12 】



---

フロントページの続き

審査官 長谷川 素直

- (56)参考文献 特開平5 - 91331 (JP, A)  
特開平2 - 305191 (JP, A)  
特開昭64 - 55988 (JP, A)  
特開平3 - 174891 (JP, A)  
特開平3 - 250811 (JP, A)  
特開平3 - 283785 (JP, A)  
特開平6 - 38188 (JP, A)  
特開平4 - 180381 (JP, A)  
特開昭62 - 230276 (JP, A)  
特開昭61 - 121589 (JP, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H04N 7/24-7/68,  
H04N 1/41-1/419,  
H03M 7/30