



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0125754
(43) 공개일자 2024년08월20일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/32 (2013.01)

G09G 2310/0264 (2013.01)

(21) 출원번호 10-2023-0017605

(22) 출원일자 2023년02월09일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

울산과학기술원

울산광역시 울주군 언양읍 유니스트길 50

(72) 발명자

김효선

경기도 용인시 기흥구 삼성로1

권오상

울산광역시 울주군 언양읍 유니스트길 50

(뒷면에 계속)

(74) 대리인

특허법인 고려

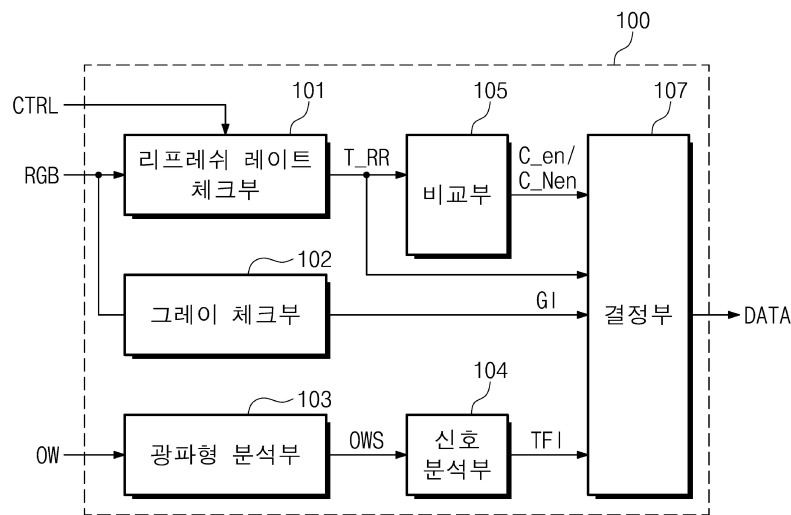
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 장치

(57) 요약

표시 장치는 복수의 화소를 포함하는 표시 패널, 및 이전 리프레쉬 레이트와 다른 타겟 리프레쉬 레이트로 상기 표시 패널을 구동하는 패널 드라이버를 포함한다. 상기 패널 드라이버는, 상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트의 차이값과 상기 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값을 비교하는 비교부, 및 상기 차이값이 상기 기준값 이상인 경우, 상기 이전 리프레쉬 레이트로 동작하는 이전 구동 프레임과 상기 타겟 리프레쉬 레이트로 동작하는 타겟 구동 프레임 사이에 삽입되는 보상 프레임의 최종 개수를 결정하는 결정부를 포함한다.

대표도 - 도4a



(52) CPC특허분류

G09G 2320/0247 (2013.01)

G09G 2340/0435 (2013.01)

(72) 발명자

최성규

울산광역시 울주군 언양읍 유니스트길 50

한창영

울산광역시 울주군 언양읍 유니스트길 50

김민경

경기도 용인시 기흥구 삼성로1

김유라

경기도 용인시 기흥구 삼성로1

황형석

경기도 용인시 기흥구 삼성로1

이은정

경기도 용인시 기흥구 삼성로1

명세서

청구범위

청구항 1

복수의 화소를 포함하는 표시 패널; 및

이전 리프레쉬 레이트와 다른 타겟 리프레쉬 레이트로 상기 표시 패널을 구동하는 패널 드라이버를 포함하고,

상기 패널 드라이버는,

상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트의 차이값과 상기 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값을 비교하는 비교부; 및

상기 차이값이 상기 기준값 이상인 경우, 상기 이전 리프레쉬 레이트로 동작하는 이전 구동 프레임과 상기 타겟 리프레쉬 레이트로 동작하는 타겟 구동 프레임 사이에 삽입되는 보상 프레임의 최종 개수를 결정하는 결정부를 포함하는 표시 장치.

청구항 2

제1항에 있어서, 상기 보상 프레임은,

상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트 사이의 보상 리프레쉬 레이트를 갖고,

상기 보상 리프레쉬 레이트는,

상기 보상 리프레쉬 레이트와 상기 이전 리프레쉬 레이트의 차이값이 상기 기준값 이하가 되도록 설정되는 표시 장치.

청구항 3

제1항에 있어서, 상기 보상 프레임은,

제1 보상 리프레쉬 레이트로 동작하는 적어도 하나의 제1 보상 프레임; 및

상기 제1 보상 프레임에 후행하고, 상기 제1 보상 리프레쉬 레이트와 다른 제2 보상 리프레쉬 레이트로 동작하는 적어도 하나의 제2 보상 프레임을 포함하는 표시 장치.

청구항 4

제3항에 있어서, 상기 제1 보상 리프레쉬 레이트는,

상기 제1 보상 리프레쉬 레이트와 상기 이전 리프레쉬 레이트의 차이값이 상기 기준값 이하가 되도록 설정되고,

상기 제2 보상 리프레쉬 레이트는,

상기 제2 보상 리프레쉬 레이트와 상기 제1 보상 리프레쉬 레이트의 차이값이 상기 제1 보상 리프레쉬 레이트에 상기 기준 퍼센트를 곱하여 생성된 추가 기준값 이하가 되도록 설정되는 표시 장치.

청구항 5

제1항에 있어서, 상기 기준 퍼센트는,

25%인 표시 장치.

청구항 6

제1항에 있어서, 상기 결정부는,

기 설정된 깜박임 임계값과 깜박임 정보를 비교하고, 비교 결과에 따라 상기 보상 프레임의 초기 개수를 설정하는 초기 개수 설정부; 및

상기 초기 개수를 기 설정된 개수 임계값과 비교하고, 비교 결과에 따라 상기 초기 개수를 상기 최종 개수로 조정하는 최종 개수 설정부를 포함하는 표시 장치.

청구항 7

제6항에 있어서, 상기 최종 개수 설정부는,

상기 초기 개수가 상기 개수 임계값 미만인 경우, 상기 초기 개수를 홀수개로 조정하여 상기 최종 개수로 설정하고,

상기 초기 개수가 상기 개수 임계값 이상인 경우, 상기 초기 개수를 짝수개로 조정하여 상기 최종 개수를 설정하는 표시 장치.

청구항 8

제7항에 있어서, 상기 최종 개수 설정부는,

상기 초기 개수가 상기 개수 임계값 미만이고, 상기 초기 개수가 짝수이면, 상기 초기 개수를 증가 또는 감소시켜 홀수개로 조정하여 상기 최종 개수로 설정하고,

상기 초기 개수가 상기 개수 임계값 미만이고, 상기 초기 개수가 홀수이면, 상기 초기 개수를 상기 최종 개수로써 설정하는 표시 장치.

청구항 9

제7항에 있어서, 상기 최종 개수 설정부는,

상기 초기 개수가 상기 개수 임계값 이상이고, 상기 초기 개수가 홀수이면, 상기 초기 개수를 증가 또는 감소시켜 짝수개로 조정하여 상기 최종 개수로 설정하고,

상기 초기 개수가 상기 개수 임계값 이상이고, 상기 초기 개수가 짝수이면, 상기 초기 개수를 상기 최종 개수로써 설정하는 표시 장치.

청구항 10

제6항에 있어서, 상기 개수 임계값은,

4 또는 5인 표시 장치.

청구항 11

제6항에 있어서, 상기 결정부는,

제조 정보 및 타겟 리프레쉬 레이트에 기초하여 상기 깜박임 임계값을 결정하는 임계값 결정부를 더 포함하는 표시 장치.

청구항 12

제1항에 있어서, 상기 결정부는,

상기 차이값이 상기 기준값 미만인 경우, 상기 이전 구동 프레임과 상기 타겟 구동 프레임 사이에 상기 보상 프레임을 삽입하지 않는 표시 장치.

청구항 13

제1항에 있어서, 상기 보상 리프레쉬 레이트는 상기 보상 리프레쉬 레이트와 상기 이전 리프레쉬 레이트의 차이가 상기 이전 리프레쉬 레이트의 상기 기준 퍼센트 이하로 되도록 설정되는 표시 장치.

청구항 14

제1항에 있어서, 상기 패널 드라이버는,

상기 표시 패널로 데이터 신호들을 출력하는 데이터 드라이버; 및

상기 데이터 드라이버의 구동을 제어하는 구동 컨트롤러를 포함하고,
상기 구동 컨트롤러는,
상기 비교부 및 상기 결정부를 포함하는 표시 장치.

청구항 15

제14항에 있어서, 상기 구동 컨트롤러는,
입력 영상 신호 및 제어 신호에 기초하여 상기 타겟 리프레쉬 레이트를 산출하는 리프레쉬 레이트 체크부를 더 포함하고,
상기 비교부는 상기 리프레쉬 레이트 체크부로부터 상기 타겟 리프레쉬 레이트를 수신하고,
상기 비교부에는 상기 이전 리프레쉬 레이트가 기 저장되는 표시 장치.

청구항 16

복수의 화소를 포함하는 표시 패널;
상기 표시 패널로 데이터 신호들을 출력하는 데이터 드라이버; 및
상기 데이터 드라이버의 구동을 제어하는 구동 컨트롤러를 포함하고,
상기 구동 컨트롤러는,
이전 리프레쉬 레이트와 다른 타겟 리프레쉬 레이트로 입력 영상 신호를 수신하고,
상기 구동 컨트롤러는,
상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트의 차이값과 상기 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값을 비교하는 비교부; 및
상기 차이값이 상기 기준값 이상인 경우, 기 설정된 깜박임 임계값과 깜박임 정보를 비교하고, 비교 결과에 따라 상기 이전 리프레쉬 레이트로 동작하는 이전 구동 프레임과 상기 타겟 리프레쉬 레이트로 동작하는 타겟 구동 프레임 사이에 삽입되는 보상 프레임의 초기 개수를 설정하는 초기 개수 설정부; 및
상기 초기 개수를 기 설정된 개수 임계값과 비교하고, 비교 결과에 따라 상기 초기 개수를 최종 개수로 조정하는 최종 개수 설정부를 포함하는 최종 개수 설정부를 포함하는 표시 장치.

청구항 17

제16항에 있어서, 상기 최종 개수 설정부는,
상기 초기 개수가 상기 개수 임계값 미만인 경우, 상기 초기 개수를 홀수개로 조정하여 상기 최종 개수로 설정하고,
상기 초기 개수가 상기 개수 임계값 이상인 경우, 상기 초기 개수를 짝수개로 조정하여 상기 최종 개수를 설정하는 표시 장치.

청구항 18

제17항에 있어서, 상기 최종 개수 설정부는,
상기 초기 개수가 상기 개수 임계값 미만이고, 상기 초기 개수가 짝수이면, 상기 초기 개수를 증가 또는 감소시켜 홀수개로 조정하여 상기 최종 개수로 설정하고,
상기 초기 개수가 상기 개수 임계값 미만이고, 상기 초기 개수가 홀수이면, 상기 초기 개수를 상기 최종 개수로써 설정하는 표시 장치.

청구항 19

제17항에 있어서, 상기 최종 개수 설정부는,

상기 초기 개수가 상기 개수 임계값 이상이고, 상기 초기 개수가 홀수이면, 상기 초기 개수를 증가 또는 감소시켜 짝수개로 조정하여 상기 최종 개수로 설정하고,

상기 초기 개수가 상기 개수 임계값 이상이고, 상기 초기 개수가 짝수이면, 상기 초기 개수를 상기 최종 개수로써 설정하는 표시 장치.

청구항 20

제16항에 있어서, 상기 보상 프레임은,

상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트 사이의 보상 리프레쉬 레이트를 갖고,

상기 보상 리프레쉬 레이트는,

상기 보상 리프레쉬 레이트와 상기 이전 리프레쉬 레이트의 차이값이 상기 기준값 이하가 되도록 설정되는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 상세하게는 화질을 개선할 수 있는 표시 장치에 관한 것이다.

배경 기술

[0002] 표시 장치 중 발광형 표시 장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 발광 다이오드(Light Emitting Diode)를 이용하여 영상을 표시한다. 이러한, 발광형 표시 장치는 빠른 응답 속도를 가짐과 동시에 낮은 소비 전력으로 구동되는 장점이 있다.

[0003] 발광형 표시 장치는 데이터 라인들 및 스캔 라인에 연결되는 화소들을 구비한다. 화소들은 일반적으로 발광 다이오드와, 발광 다이오드로 흐르는 전류량을 제어하기 위한 회로부를 포함한다. 회로부는 데이터 신호에 대응하여 제1 구동 전압으로부터 발광 다이오드를 경유하여 제2 구동 전압으로 흐르는 전류량을 제어한다. 이때, 발광 다이오드를 통해 흐르는 전류량에 대응하여 소정 휘도의 빛이 생성된다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 가변 주파수 모드로 동작 시 화질을 개선할 수 있는 표시 장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0005] 본 발명의 일 특징에 따른 표시 장치는 복수의 화소를 포함하는 표시 패널, 및 이전 리프레쉬 레이트와 다른 타겟 리프레쉬 레이트로 상기 표시 패널을 구동하는 패널 드라이버를 포함한다.

[0006] 상기 패널 드라이버는, 상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트의 차이값과 상기 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값을 비교하는 비교부, 및 상기 차이값이 상기 기준값 이상인 경우, 상기 이전 리프레쉬 레이트로 동작하는 이전 구동 프레임과 상기 타겟 리프레쉬 레이트로 동작하는 타겟 구동 프레임 사이에 삽입되는 보상 프레임의 최종 개수를 결정하는 결정부를 포함한다.

[0007] 본 발명의 일 특징에 따른 표시 장치는 복수의 화소를 포함하는 표시 패널, 상기 표시 패널로 데이터 신호들을 출력하는 데이터 드라이버, 및 상기 데이터 드라이버의 구동을 제어하는 구동 컨트롤러를 포함한다. 상기 구동 컨트롤러는, 이전 리프레쉬 레이트와 다른 타겟 리프레쉬 레이트로 입력 영상 신호를 수신한다.

[0008] 상기 구동 컨트롤러는, 상기 이전 리프레쉬 레이트와 상기 타겟 리프레쉬 레이트의 차이값과 상기 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값을 비교하는 비교부, 및 상기 차이값이 상기 기준값 이상인 경우, 기 설정된 깜박임 임계값과 깜박임 정보를 비교하고, 비교 결과에 따라 상기 보상 프레임의 초기 개수를 설정하는 초기 개수 설정부, 및 상기 초기 개수를 기 설정된 개수 임계값과 비교하고, 비교 결과에 따라 상기 초기 개수를 상기 최종 개수로 조정하는 최종 개수 설정부를 포함하는 최종 개수 설정부를 포함한다.

발명의 효과

- [0009] 본 발명에 따르면, 가변 주파수 모드에서 이전 구동 프레임과 타겟 구동 프레임 사이에 보상 프레임을 삽입하고, 삽입되는 보상 프레임의 초기 개수를 개수 임계값과 비교하여 조정함으로써, 깜박임이 발생하는 것을 억제할 수 있고, 그 결과, 표시 장치의 전체적인 화질을 개선할 수 있다.
- [0010] 또한, 보상 프레임 삽입이 불필요한 경우(즉, 이전 리프레쉬 레이트와 타겟 리프레쉬 레이트의 차이가 기준값보다 작은 경우)에 불필요하게 보상이 실시되는 것을 방지함으로써, 동영상에 화질 지연이 발생하는 것을 방지할 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 화소의 회로도이다.
- 도 3a는 본 발명의 일 실시예에 따른 가변 주파수 모드에서 제1 구동 주파수로 동작하는 화소의 타이밍도이다.
- 도 3b는 본 발명의 일 실시예에 따른 가변 주파수 모드에서 제2 구동 주파수로 동작하는 화소의 타이밍도이다.
- 도 4a는 본 발명의 일 실시예에 따른 구동 컨트롤러의 블록도이다.
- 도 4b는 도 4a에 도시된 결정부의 블록도이다.
- 도 4c는 본 발명의 일 실시예에 따른 구동 컨트롤러의 블록도이다.
- 도 5는 본 발명의 일 실시예에 따른 구동 컨트롤러의 동작을 나타낸 흐름도이다.
- 도 6은 본 발명의 일 실시예에 따른 이전 리프레쉬 레이트, 보상 리프레쉬 레이트 및 타겟 리프레쉬 레이트를 나타낸 도면이다.
- 도 7a는 본 발명의 일 실시예에 따른 보상 프레임의 개수를 조정하는 과정을 나타낸 도면이다.
- 도 7b는 본 발명의 일 실시예에 따른 보상 프레임의 개수에 따른 깜박임 수준을 나타낸 도면이다.
- 도 8은 본 발명의 일 실시예에 따른 보상 프레임의 개수를 조정하는 과정을 나타낸 도면이다.
- 도 9a는 도 7a에 도시된 과정을 통해 보상 프레임의 개수가 조정되어 깜박임 수준이 개선된 상태를 나타낸 그래프이다.
- 도 9b는 도 8에 도시된 과정을 통해 보상 프레임의 개수가 조정되어 깜박임 수준이 개선된 상태를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 본 명세서에서, 어떤 구성요소(또는 영역, 층, 부분 등)가 다른 구성요소 “상에 있다”, “연결 된다”, 또는 “결합된다” 고 언급되는 경우에 그것은 다른 구성요소 상에 직접 배치/연결/결합될 수 있거나 또는 그들 사이에 제3의 구성요소가 배치될 수도 있다는 것을 의미한다.
- [0013] 동일한 도면부호는 동일한 구성요소를 지칭한다. 또한, 도면들에 있어서, 구성요소들의 두께, 비율, 및 치수는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. “및/또는”은 연관된 구성요소들이 정의할 수 있는 하나 이상의 조합을 모두 포함한다.
- [0014] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0015] 또한, “아래에”, “하측에”, “상에”, “상측에” 등의 용어는 도면에 도시된 구성요소들의 연관관계를 설명하기 위해 사용된다. 상기 용어들은 상대적인 개념으로, 도면에 표시된 방향을 기준으로 설명된다.
- [0016] “포함하다” 또는 “가지다” 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들

을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0017] 다르게 정의되지 않는 한, 본 명세서에서 사용된 모든 용어 (기술 용어 및 과학 용어 포함)는 본 발명이 속하는 기술 분야의 당업자에 의해 일반적으로 이해되는 것과 동일한 의미를 갖는다. 또한, 일반적으로 사용되는 사전에서 정의된 용어와 같은 용어는 관련 기술의 맥락에서 갖는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하고, 여기서 명시적으로 정의되지 않는 한 너무 이상적이거나 지나치게 형식적인 의미로 해석되어서는 안된다.

[0018] 이하, 도면을 참조하여 본 발명의 실시예들을 설명한다.

[0019] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 블록도이다.

[0020] 도 1을 참조하면, 표시 장치(DD)는 표시 패널(DP) 및 표시 패널(DP)을 구동하기 위한 패널 드라이버(PDD)를 포함한다. 본 발명의 일 예로, 패널 드라이버(PDD)는 구동 컨트롤러(100), 데이터 드라이버(200), 스캔 드라이버(300), 발광 드라이버(350) 및 전압 발생기(400)를 포함한다.

[0021] 구동 컨트롤러(100)는 호스트 프로세서로부터 입력 영상 신호(RGB) 및 제어 신호(CTRL)를 수신한다. 본 발명의 일 예로, 호스트 프로세서는 그래픽 처리 유닛(Graphic Processing Unit: GPU)일 수 있다. 구동 컨트롤러(100)는 데이터 드라이버(200)와의 인터페이스 사양에 맞도록 입력 영상 신호(RGB)의 데이터 포맷을 변환하여 영상 데이터(DATA)를 생성한다. 제어 신호(CTRL)는 수직 동기 신호, 입력 데이터 인에이블 신호, 마스터 클럭 신호 등을 포함할 수 있다. 구동 컨트롤러(100)는 제어 신호(CTRL)에 기초하여 제1 구동 제어 신호(SCS), 제2 구동 제어 신호(DCS) 및 제3 구동 제어 신호(ECS)를 생성한다.

[0022] 데이터 드라이버(200)는 구동 컨트롤러(100)로부터 제2 구동 제어 신호(DCS) 및 영상 데이터(DATA)를 수신한다. 데이터 드라이버(200)는 영상 데이터(DATA)를 데이터 신호들로 변환하고, 데이터 신호들을 후술하는 복수 개의 데이터 라인들(DL1 내지 DLm)에 출력한다. 데이터 신호들은 영상 데이터(DATA)의 계조 값에 대응하는 아날로그 전압들이다.

[0023] 스캔 드라이버(300)는 구동 컨트롤러(100)로부터 제1 구동 제어 신호(SCS)를 수신한다. 스캔 드라이버(300)는 제1 구동 제어 신호(SCS)에 응답해서 스캔 라인들로 스캔 신호들을 출력할 수 있다.

[0024] 전압 발생기(400)는 표시 패널(DP)의 동작에 필요한 전압들을 발생한다. 이 실시예에서, 전압 발생기(400)는 제1 구동 전압(ELVDD), 제2 구동 전압(ELVSS), 제1 초기화 전압(VINT) 및 제2 초기화 전압(AINT)을 발생한다.

[0025] 표시 패널(DP)은 초기화 스캔 라인들(SIL1 내지 SILn), 보상 스캔 라인들(SCL1 내지 SCLn), 기입 스캔 라인들(SWL1 내지 SWLn+1), 발광 제어 라인들(EML1 내지 EMLn), 데이터 라인들(DL1 내지 DLm) 및 화소들(PX)을 포함한다. 초기화 스캔 라인들(SIL1 내지 SILn), 보상 스캔 라인들(SCL1 내지 SCLn), 기입 스캔 라인들(SWL1 내지 SWLn+1), 발광 제어 라인들(EML1 내지 EMLn), 데이터 라인들(DL1 내지 DLm) 및 화소들(PX)은 유효 영역(AA)에 중첩할 수 있다. 초기화 스캔 라인들(SIL1 내지 SILn), 보상 스캔 라인들(SCL1 내지 SCLn), 기입 스캔 라인들(SWL1 내지 SWLn+1) 및 발광 제어 라인들(EML1 내지 EMLn)은 제2 방향(DR2)으로 연장된다. 초기화 스캔 라인들(SIL1 내지 SILn), 보상 스캔 라인들(SCL1 내지 SCLn), 기입 스캔 라인들(SWL1 내지 SWLn+1) 및 발광 제어 라인들(EML1 내지 EMLn)은 제1 방향(DR1)으로 서로 이격되어 배열된다. 데이터 라인들(DL1 내지 DLm)은 제1 방향(DR1)로 연장되며, 제2 방향(DR2)으로 서로 이격되어 배열된다.

[0026] 복수의 화소들(PX)은 초기화 스캔 라인들(SIL1 내지 SILn), 보상 스캔 라인들(SCL1 내지 SCLn), 기입 스캔 라인들(SWL1 내지 SWLn+1), 발광 제어 라인들(EML1 내지 EMLn), 그리고 데이터 라인들(DL1 내지 DLm)에 각각 전기적으로 연결된다. 복수의 화소들(PX) 각각은 4개의 스캔 라인들에 전기적으로 연결될 수 있다. 예를 들어, 도 3에 도시된 바와 같이, 첫 번째 행의 화소들은 제1 초기화 스캔 라인(SIL1), 제1 보상 스캔 라인(SCL1), 제1 및 제2 기입 스캔 라인(SWL1, SWL2)에 연결될 수 있다. 또한, 두 번째 행의 화소들은 제2 초기화 스캔 라인(SIL2), 제2 보상 스캔 라인(SCL2), 제2 및 제3 기입 스캔 라인(SWL2, SWL3)에 연결될 수 있다. 그러나, 각 화소(PX)에 연결되는 스캔 라인의 개수는 이에 한정되지 않고 다양하게 가변될 수 있다. 대안적으로, 복수의 화소들(PX) 각각은 5개의 스캔 라인들에 전기적으로 연결될 수 있고, 이 경우, 표시 패널(DP)은 블랙 스캔 라인들을 더 포함할 수 있다.

[0027] 스캔 드라이버(300)는 표시 패널(DP)의 비유효 영역(NAA)에 배치될 수 있다. 스캔 드라이버(300)는 구동 컨트롤러(100)로부터 제1 구동 제어 신호(SCS)를 수신한다. 스캔 드라이버(300)는 제1 구동 제어 신호(SCS)에 응답해서 초기화 스캔 라인들(SIL1 내지 SILn)로 초기화 스캔 신호들을 출력하고, 보상 스캔 라인들(SCL1 내지 SCLn)

로 보상 스캔 신호들을 출력하며, 기입 스캔 라인들(SWL1 내지 SWLn+1)로 기입 스캔 신호들을 출력할 수 있다. 스캔 드라이버(300)의 회로 구성 및 동작은 추후 상세히 설명된다.

- [0028] 발광 드라이버(350)는 구동 컨트롤러(100)로부터 제3 구동 제어 신호(ECS)를 수신한다. 발광 드라이버(350)는 제3 구동 제어 신호(ECS)에 응답하여 발광 제어 라인들(EML1 내지 EMLn)로 발광 제어 신호들을 출력할 수 있다. 다른 실시예에서, 스캔 드라이버(300)가 발광 제어 라인들(EML1 내지 EMLn)에 연결될 수 있다. 이 경우, 스캔 드라이버(300)는 발광 제어 라인들(EML1 내지 EMLn)로 발광 제어 신호들을 출력할 수 있다.
- [0029] 복수의 화소들(PX) 각각은 발광 소자(ED)(도 2 참조) 및 발광 소자(ED)의 발광을 제어하는 화소 회로부(PXC)(도 2 참조)를 포함한다. 화소 회로부(PXC)는 복수의 트랜지스터들 및 커패시터를 포함할 수 있다. 스캔 드라이버(300) 및 발광 드라이버(350)는 화소 회로부(PXC)와 동일한 공정을 통해 형성된 트랜지스터들을 포함할 수 있다.
- [0030] 복수의 화소들(PX) 각각은 전압 발생기(400)로부터 제1 구동 전압(ELVDD), 제2 구동 전압(ELVSS), 제1 초기화 전압(VINT) 및 제2 초기화 전압(AINT)을 수신한다.
- [0031] 도 2는 본 발명의 일 실시예에 따른 화소의 회로도이고, 도 3a는 본 발명의 일 실시예에 따른 가변 주파수 모드에서 제1 구동 주파수로 동작하는 화소의 타이밍도이다. 도 3b는 본 발명의 일 실시예에 따른 가변 주파수 모드에서 제2 구동 주파수로 동작하는 화소의 타이밍도이다.
- [0032] 도 2에는 도 1에 도시된 복수의 화소(PX) 중 하나의 화소(PXij)의 등가 회로도가 예시적으로 도시된다. 복수의 화소들(PX) 각각은 동일한 회로 구조를 가지므로, 상기 화소(PXij)에 대한 회로 구조의 설명으로 나머지 화소들(PX)에 대한 구체적인 설명은 생략한다.
- [0033] 도 2를 참조하면, 화소(PXij)는 데이터 라인들(DL1 내지 DLm) 중 i번째 데이터 라인(DLi)(이하, 데이터 라인이라 함) 및 발광 제어 라인들(EML1 내지 EMLn) 중 j번째 발광 제어 라인(EMLj)(이하, 발광 제어 라인이라 함)에 접속된다. 화소(PXij)는 초기화 스캔 라인들(SIL1 내지 SILn) 중 j번째 초기화 스캔 라인(SILj)(이하, 초기화 스캔 라인이라 함), 기입 스캔 라인들(SWL1 내지 SWLn+1) 중 j번째 기입 스캔 라인(SWLj)(이하, 기입 스캔 라인이라 함) 및 j번째 블랙 스캔 라인(SBLj)(이하, 블랙 스캔 라인이라 함)에 접속된다. 또한, 화소(PXij)는 보상 스캔 라인들(SCL1 내지 SCLn) 중 j번째 보상 스캔 라인(SCLj)(이하, 보상 스캔 라인이라 함)에 접속된다. 대안적으로, 화소(PXij)는 j번째 블랙 스캔 라인(SBLj) 대신에 j+1번째 기입 스캔 라인 등에 접속될 수도 있다.
- [0034] 화소(PXij)는 발광 소자(ED) 및 화소 회로부(PXC)를 포함한다. 발광 소자(ED)는 발광 다이오드를 포함할 수 있다. 발광 다이오드는 유기발광물질, 무기발광물질, 퀀텀닷 및 퀀텀로드 등을 발광층으로서 포함할 수 있다.
- [0035] 화소 회로부(PXC)는 제1 내지 제7 트랜지스터들(T1, T2, T3, T4, T5, T6, T7) 및 하나의 커패시터(Cst)를 포함한다. 제1 내지 제7 트랜지스터들(T1 내지 T7) 각각은 LTPS(low-temperature polycrystalline silicon) 반도체층을 갖는 트랜지스터일 수 있다. 제1 내지 제7 트랜지스터들(T1 내지 T7) 중 일부는 P-타입 트랜지스터일 수 있고, 나머지 일부는 N-타입 트랜지스터일 수 있다. 예를 들어, 제1 내지 제7 트랜지스터들(T1 내지 T7) 중 제1, 제2, 제5 내지 제7 트랜지스터(T1, T2, T5 내지 T7)는 P-타입 트랜지스터이고, 제3 및 제4 트랜지스터(T3, T4)는 산화물 반도체를 반도체층으로 하는 N-타입 트랜지스터일 수 있다. 그러나, 본 발명에 따른 회로 회로부(PXC)의 구성은 도 2에 도시된 실시예에 제한되지 않는다. 도 2에 도시된 화소 회로부(PXC)는 하나의 예시에 불과하고 화소 회로부(PXC)의 구성은 변형되어 실시될 수 있다. 예를 들어, 제1 내지 제7 트랜지스터들(T1 내지 T7) 모두가 P-타입 트랜지스터이거나 N-타입 트랜지스터일 수 있다.
- [0036] 초기화 스캔 라인(SILj), 보상 스캔 라인(SCLj), 기입 스캔 라인(SWLj), 블랙 스캔 라인(SBLj) 및 발광 제어 라인(EMLj)은 각각 j번째 초기화 스캔 신호(SIj, 이하, 초기화 스캔 신호라 함), j번째 보상 스캔 신호(SCj, 이하, 보상 스캔 신호라 함), j번째 기입 스캔 신호(SWj, 이하, 기입 스캔 신호), j번째 블랙 스캔 신호(SBj, 이하, 블랙 스캔 신호) 및 j번째 발광 제어 신호(EMj, 이하, 발광 제어 신호라 함)를 화소(PXij)로 전달할 수 있다. 데이터 라인(DLi)은 데이터 신호(Di)를 화소(PXij)로 전달한다. 데이터 신호(Di)는 표시 장치(DD, 도 1 참조)에 입력되는 입력 영상 신호(RGB) 중 대응하는 입력 영상 신호의 계조에 대응하는 전압 레벨을 가질 수 있다. 제1 내지 제4 구동 전압 라인들(VL1, VL2, VL3, VL4)은 각각 제1 구동 전압(ELVDD), 제2 구동 전압(ELVSS), 제1 초기화 전압(VINT), 및 제2 초기화 전압(AINT)을 화소(PXij)로 전달할 수 있다.
- [0037] 제1 트랜지스터(T1)는 제5 트랜지스터(T5)를 경유하여 제1 구동 전압 라인(VL1)과 연결된 제1 전극, 제6 트랜지스터(T6)를 경유하여 발광 소자(ED)의 애노드(anode)와 전기적으로 연결된 제2 전극, 커패시터(Cst)의 일단과 연결된 게이트 전극을 포함한다. 제1 트랜지스터(T1)는 제2 트랜지스터(T2)의 스위칭 동작에 따라 데이터 라인

(DLi)이 전달하는 데이터 신호(Di)를 전달받아 발광 소자(ED)에 구동 전류(Id)를 공급할 수 있다.

- [0038] 제2 트랜지스터(T2)는 데이터 라인(DLi)과 연결된 제1 전극, 제1 트랜지스터(T1)의 제1 전극과 연결된 제2 전극 및 기입 스캔 라인(SWLj)과 연결된 게이트 전극을 포함한다. 제2 트랜지스터(T2)는 기입 스캔 라인(SWLj)을 통해 전달받은 기입 스캔 신호(SWj)에 따라 턴 온되어 데이터 라인(DLi)으로부터 전달된 데이터 신호(Di)를 제1 트랜지스터(T1)의 제1 전극으로 전달할 수 있다.
- [0039] 제3 트랜지스터(T3)는 제1 트랜지스터(T1)의 제2 전극과 연결된 제1 전극, 제1 트랜지스터(T1)의 게이트 전극과 연결된 제2 전극, 보상 스캔 라인(SCLj)과 연결된 게이트 전극을 포함한다. 제3 트랜지스터(T3)는 보상 스캔 라인(SCLj)을 통해 전달받은 보상 스캔 신호(SCj)에 따라 턴 온되어 제1 트랜지스터(T1)의 게이트 전극과 제2 전극을 서로 연결하여 제1 트랜지스터(T1)를 다이오드 연결시킬 수 있다.
- [0040] 제4 트랜지스터(T4)는 제1 트랜지스터(T1)의 게이트 전극과 연결된 제1 전극, 제1 초기화 전압(VINT)이 전달되는 제3 구동 전압 라인(VL3)과 연결된 제2 전극 및 초기화 스캔 라인(SILj)과 연결된 게이트 전극을 포함한다. 제4 트랜지스터(T4)는 초기화 스캔 라인(SILj)을 통해 전달받은 초기화 스캔 신호(SIj)에 따라 턴 온되어 제1 초기화 전압(VINT)을 제1 트랜지스터(T1)의 게이트 전극에 전달하여 제1 트랜지스터(T1)의 게이트 전극의 전압을 초기화시키는 초기화 동작을 수행할 수 있다.
- [0041] 제5 트랜지스터(T5)는 제1 구동 전압 라인(VL1)과 연결된 제1 전극, 제1 트랜지스터(T1)의 제1 전극과 연결된 제2 전극 및 발광 제어 라인(EMLj)에 연결된 게이트 전극을 포함한다.
- [0042] 제6 트랜지스터(T6)는 제1 트랜지스터(T1)의 제2 전극과 연결된 제1 전극, 발광 소자(ED)의 애노드에 연결된 제2 전극 및 발광 제어 라인(EMLj)에 연결된 게이트 전극을 포함한다.
- [0043] 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)는 발광 제어 라인(EMLj)을 통해 전달받은 발광 제어 신호(EMj)에 따라 동시에 턴 온된다. 턴-온된 제5 트랜지스터(T5)를 통해 인가된 제1 구동 전압(ELVDD)은 다이오드 연결된 제1 트랜지스터(T1)를 통해 보상된 후 발광 소자(ED)에 전달될 수 있다.
- [0044] 제7 트랜지스터(T7)는 제6 트랜지스터(T6)의 제2 전극과 연결된 제1 전극, 제2 초기화 전압(AINT)이 전달되는 제4 구동 전압 라인(VL4)과 연결된 제2 전극 및 블랙 스캔 라인(SBLj)과 연결된 게이트 전극을 포함한다.
- [0045] 커패시터(Cst)의 일단은 앞에서 설명한 바와 같이 제1 트랜지스터(T1)의 게이트 전극과 연결되어 있고, 타단은 제1 구동 전압 라인(VL1)과 연결되어 있다. 발광 소자(ED)의 캐소드(cathode)는 제2 구동 전압(ELVSS)을 전달하는 제2 구동 전압 라인(VL2)과 연결될 수 있다.
- [0046] 도 2 및 도 3a를 참조하면, 표시 패널(DP)(도 1 참조)은 제1 구동 주파수(또는 기준 주파수)를 갖고 제1 구동 프레임(DF1) 동안 영상을 표시할 수 있다. 제1 구동 프레임(DF1)은 제1 쓰기 프레임(WP1)을 포함할 수 있다. 가변 주파수 모드에서 표시 패널(DP)의 구동 주파수는 가변될 수 있다. 예를 들어, 표시 패널(예)은 제2 구동 주파수(또는 제2 리프레쉬 레이트)를 갖고 제2 구동 프레임(DF2) 동안 영상을 표시할 수 있다. 본 발명의 일 예로, 제1 구동 주파수는 제2 구동 주파수보다 높을 수 있다. 제2 구동 프레임(DF2)은 제2 쓰기 프레임(WP2) 및 k개의 홀딩 프레임(HP1 내지 HPk)을 포함할 수 있다. 여기서, k는 1 이상의 정수일 수 있다. 제2 쓰기 프레임(WP2)은 제1 쓰기 프레임(WP1)과 동일한 지속 시간을 가질 수 있다.
- [0047] 복수의 스캔 신호들(SIj, SCj, SWj, SBj)은 제1 및 제2 쓰기 프레임(WP1, WP2)동안 활성화될 수 있다. 구체적으로, 초기화 스캔 신호(SIj)는 제1 및 제2 쓰기 프레임(WP1, WP2) 내에서 하이 레벨을 갖는 제1 액티브 구간(AP1)을 포함하고, 보상 스캔 신호(SCj)는 제1 및 제2 쓰기 프레임(WP1, WP2) 내에서 하이 레벨을 갖는 제2 액티브 구간(AP2)을 포함한다. 기입 스캔 신호(SWj)는 제1 및 제2 쓰기 프레임(WP1, WP2) 내에서 로우 레벨을 갖는 제3 액티브 구간(AP3)을 포함하고, 블랙 스캔 신호(SBj)는 제1 및 제2 쓰기 프레임(WP1, WP2) 내에서 로우 레벨을 갖는 제4 액티브 구간(AP4)을 포함한다. 본 발명의 일 예로, 블랙 스캔 신호(SBj)는 제1 및 제2 쓰기 프레임(WP1, WP2)이외에 k개의 홀딩 프레임(HP1 내지 HPk) 내에서 로우 레벨을 갖는 제4 액티브 구간(AP4)을 더 포함할 수 있다. 즉, 복수의 스캔 신호들(SIj, SCj, SWj, SBj) 중 일부 스캔 신호(SIj, SCj, SWj)는 해당 구동 프레임과 동일 주파수를 갖고, 나머지 일부 스캔 신호(SBj)는 기준 주파수와 동일한 주파수를 가질 수 있다.
- [0048] 발광 제어 신호(EMj)는 제1 및 제2 쓰기 프레임(WP1, WP2) 및 k개의 홀딩 프레임(HP1 내지 HPk)에서 활성화될 수 있다. 즉, 발광 제어 신호(EMj)는 기준 주파수와 동일한 주파수를 가질 수 있다.
- [0049] 제1 액티브 구간(AP1) 동안 초기화 스캔 라인(SILj)을 통해 하이 레벨의 초기화 스캔 신호(SIj)가 제공되면, 하이 레벨의 초기화 스캔 신호(SIj)에 응답해서 제4 트랜지스터(T4)가 턴-온된다. 제1 초기화 전압(VINT)은 턴-온

된 제4 트랜지스터(T4)를 통해 제1 트랜지스터(T1)의 게이트 전극에 전달되고, 제1 초기화 전압(VINT)에 의해 제1 트랜지스터(T1)의 게이트 전극이 초기화된다.

[0050] 다음, 제2 액티브 구간(AP2) 동안 보상 스캔 라인(SCLj)을 통해 하이 레벨의 보상 스캔 신호(SCj)가 공급되면 제3 트랜지스터(T3)가 턴-온된다. 제2 액티브 구간(AP2) 동안 제1 트랜지스터(T1)는 턴-온된 제3 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스된다. 보상 스캔 신호(SCj)의 제2 액티브 구간(AP2)은 초기화 스캔 신호(SIj)의 제1 액티브 구간(AP1)과 비중첩할 수 있다. 또한, 초기화 스캔 신호(SIj)의 제1 액티브 구간(AP1)은 보상 스캔 신호(SCj)의 제2 액티브 구간(AP2)보다 선행할 수 있다.

[0051] 본 발명의 일 예로, 보상 스캔 신호(SCj)의 제2 액티브 구간(AP2)은 보상 스캔 신호(SCj)가 하이 레벨을 갖는 구간으로 정의되고, 초기화 스캔 신호(SIj)의 제1 액티브 구간(AP1)은 초기화 스캔 신호(SIj)가 하이 레벨을 갖는 구간으로 정의된다. 제3 및 제4 트랜지스터(T3, T4)가 P-타입 트랜지스터일 경우, 보상 스캔 신호(SCj)의 제2 액티브 구간(AP2)은 보상 스캔 신호(SCj)가 로우 레벨을 갖는 구간으로 정의되고, 초기화 스캔 신호(SIj)의 제1 액티브 구간(AP1)은 초기화 스캔 신호(SIj)가 로우 레벨을 갖는 구간으로 정의될 수 있다.

[0052] 제2 액티브 구간(AP2)은 기입 스캔 신호(SWj)가 로우 레벨로 발생하는 제3 액티브 구간(AP3)과 중첩할 수 있다. 제3 액티브 구간(AP3) 동안 로우 레벨의 제1 기입 스캔 신호(SWj)에 의해 제2 트랜지스터(T2)가 턴-온된다. 그러면, 데이터 라인(DLi)으로부터 공급된 데이터 신호(Di)에서 제1 트랜지스터(T1)의 문턱 전압(V_{th})만큼 감소한 보상 전압("Di- V_{th} ")이 제1 트랜지스터(T1)의 게이트 전극에 인가된다. 즉, 제1 트랜지스터(T1)의 게이트 전극의 전위는 보상 전압("Di- V_{th} ")이 될 수 있다.

[0053] 커패시터(Cst)의 양단에는 제1 구동 전압(ELVDD)과 보상 전압("Di- V_{th} ")이 인가되고, 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장될 수 있다.

[0054] 이후, 제4 액티브 구간(AP4) 동안 제7 트랜지스터(T7)는 블랙 스캔 라인(SBLj)을 통해 로우 레벨의 블랙 스캔 신호(SBj)를 공급받아 턴-온될 수 있다. 구동 전류(I_d)의 일부는 바이패스 전류(I_{bp})로서 제7 트랜지스터(T7)를 통해 빠져나갈 수 있다.

[0055] 화소(PXij)가 블랙 영상을 표시하는 경우, 제1 트랜지스터(T1)의 최소 구동 전류가 구동 전류(I_d)로 흐르더라도 발광 소자(ED)가 발광하게 된다면, 화소(PXij)는 정상적으로 블랙 영상을 표시할 수 없다. 따라서, 본 발명의 일 실시예에 따른 화소(PXij) 내 제7 트랜지스터(T7)는 제1 트랜지스터(T1)의 최소 구동 전류의 일부를 바이패스 전류(I_{bp})로서 발광 소자(ED) 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 여기서 제1 트랜지스터(T1)의 최소 구동 전류란 제1 트랜지스터(T1)의 게이트-소스 전압(V_{gs})이 문턱 전압(V_{th})보다 작아서 제1 트랜지스터(T1)가 오프되는 조건에서 제1 트랜지스터(T1)로 흐르는 전류를 의미한다. 이렇게 제1 트랜지스터(T1)를 오프시키는 조건에서 제1 트랜지스터(T1)로 흐르는 최소 구동 전류(예를 들어 10pA 이하의 전류)가 발광 소자(ED)에 전달되어 블랙 계조의 영상이 표시된다. 화소(PXij)가 블랙 영상을 표시하는 경우, 최소 구동 전류에 대한 바이패스 전류(I_{bp})의 영향이 상대적으로 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 경우, 구동 전류(I_d)에 대한 바이패스 전류(I_{bp})의 영향은 거의 없다고 할 수 있다. 따라서, 블랙 영상을 표시하는 경우, 구동 전류(I_d)로부터 제7 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(I_{bp})의 전류량만큼 감소된 전류(즉, 발광 전류(I_{ed}))가 발광 소자(ED)로 제공되어 블랙 영상을 확실하게 표현할 수 있다. 따라서, 화소(PXij)는 제7 트랜지스터(T7)를 이용하여 정확한 블랙 계조 영상을 구현할 수 있고, 그 결과 콘트라스트비를 향상시킬 수 있다.

[0056] 다음, 발광 제어 라인(EMLj)으로부터 공급되는 발광 제어 신호(EMj)가 하이 레벨에서 로우 레벨로 변경된다. 로우 레벨의 발광 제어 신호(EMj)에 의해 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)가 턴 온 된다. 그러면, 제1 트랜지스터(T1)의 게이트 전극의 게이트 전압과 제1 구동 전압(ELVDD) 간의 전압 차에 따르는 구동 전류(I_d)가 발생하고, 제6 트랜지스터(T6)를 통해 구동 전류(I_d)가 발광 소자(ED)에 공급되어 발광 소자(ED)에 전류(I_{ed})가 흐른다.

[0057] k개의 홀딩 프레임(HP1 내지 HPk) 동안, 발광 소자(ED)는 제1 및 제2 쓰기 프레임(WP1, WP2) 동안 발광 소자(ED)로 흐르는 전류(I_{ed})를 유지할 수 있고, k개의 홀딩 프레임(HP1 내지 HPk) 각각은 제1 및 제2 쓰기 프레임(WP1, WP2) 동안 표시된 영상을 유지할 수 있다.

[0058] 도 4a는 본 발명의 일 실시예에 따른 구동 컨트롤러의 블록도이고, 도 4b는 도 4a에 도시된 결정부의 블록도이다. 도 4c는 본 발명의 일 실시예에 따른 구동 컨트롤러의 동작을 나타낸 흐름도이다.

- [0059] 도 4a 및 도 5를 참조하면, 구동 컨트롤러(100)는 리프레쉬 레이트 체크부(101), 그레이 체크부(102), 비교부(105) 및 결정부(107)를 포함한다.
- [0060] 리프레쉬 레이트 체크부(101)는 호스트 프로세서로부터 입력 영상 신호(RGB) 및 제어 신호(CTRL)를 수신할 수 있다. 입력 영상 신호(RGB)는 표시한 영상에 대한 영상 정보를 포함하고, 리프레쉬 레이트 체크부(101)는 입력 영상 신호(RGB) 및 제어 신호(CTRL)에 기초하여 현재 리프레쉬 레이트를 산출할 수 있다. 리프레쉬 레이트 체크부(101)는 입력 영상 신호(RGB)가 수신되는 주파수를 현재 리프레쉬 레이트로 산출하고, 리프레쉬 레이트 체크부(101)는 현재 리프레쉬 레이트를 타겟 리프레쉬 레이트(T_{RR})로써 비교부(105)로 제공할 수 있다(S110).
- [0061] 비교부(105)에는 이전 영상에 대한 이전 리프레쉬 레이트가 기 저장될 수 있다. 비교부(105)는 이전 리프레쉬 레이트와 리프레쉬 레이트 체크부(101)로부터 제공된 타겟 리프레쉬 레이트(T_{RR})의 차이값을 산출할 수 있다(S120). 또한, 비교부(105)는 이전 리프레쉬 레이트에 기 설정된 기준 퍼센트를 곱하여 생성된 기준값과 차이값을 비교할 수 있다(S120). 차이값이 기준값보다 크거나 같으면, 비교부(105)는 보상 활성화 신호(C_{en})를 결정부(107)로 제공할 수 있다. 반면, 차이값이 기준값보다 작으면, 비교부(105)는 보상 비활성화 신호(C_{Nen})를 결정부(107)로 제공할 수 있다.
- [0062] 그레이 체크부(102)는 입력 영상 신호(RGB)의 계조 정보(GI), 예를 들어, 기 설정된 기준 계조를 갖는 입력 영상 신호의 개수 등을 산출할 수 있다.
- [0063] 광파형 분석부(103)는 표시 패널(DP, 도 1 참조)에 표시되는 영상으로부터 측정된 광파형(OW)을 근거로 산출된 광파형 신호(OWS)를 생성할 수 있다. 신호 분석부(104)는 광파형 신호(OWS)를 이용하여 일시적 깜박임(flickering)의 발생 여부를 체크하고, 일시적 깜박임에 대한 정보(즉, 깜박임 정보)(TFI) 등을 산출할 수 있다. 예를 들어, 깜박임 정보(TFI)는 일시적 깜박임의 크기를 포함할 수 있다.
- [0064] 결정부(107)는 비교부(105)로부터 보상 활성화 신호(C_{en})(또는 보상 비활성화 신호(C_{Nen}))를 수신할 수 있다. 또한, 결정부(107)는 계조 정보(GI), 깜박임 정보(TFI), 타겟 리프레쉬 레이트(T_{RR})를 수신하고, 이들을 이용하여 보상 프레임의 삽입 여부 및 개수를 결정할 수 있다.
- [0065] 도 4a 및 도 4b를 참조하면, 결정부(107)는 임계값 결정부(1071), 초기 개수 설정부(1072) 및 최종 개수 설정부(1073)를 포함한다. 임계값 결정부(1071)는 비교부(105)로부터 보상 활성화 신호(C_{en})(또는 보상 비활성화 신호(C_{Nen}))를 수신할 수 있다. 예를 들어, 임계값 결정부(1071)는 보상 활성화 신호(C_{en})에 의해 활성화되고, 보상 비활성화 신호(C_{Nen})에 의해 비활성화될 수 있다. 즉, 임계값 결정부(1071)는 차이값이 기준값 이상인 경우에 활성화될 수 있고, 차이값이 기준값 미만인 경우에는 비활성화될 수 있다.
- [0066] 본 발명의 일 예로, 결정부는 차이값이 기준값 미만인 경우 보상 프레임을 삽입하지 않는 것으로 결정할 수 있다. 즉, 보상 프레임 삽입이 불필요한 경우(즉, 차이값이 기준값보다 작은 경우)에 불필요하게 보상 프레임이 삽입되는 것을 방지함으로써, 동영상에 화질 지연이 발생하는 것을 방지할 수 있다.
- [0067] 임계값 결정부(1071)는 계조 정보(GI) 및 타겟 리프레쉬 레이트(T_{RR}) 등에 기초하여 깜박임 임계값(F_{th})을 생성할 수 있다. 초기 개수 설정부(1072)는 깜박임 임계값(F_{th})과 깜박임 정보(TFI)를 비교하고, 비교 결과에 따라 보상 프레임의 초기 개수(K)를 설정할 수 있다(S140). 여기서, K는 1 이상의 자연수일 수 있다.
- [0068] 최종 개수 설정부(1073)는 초기 개수(K)를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다(S150). 본 발명의 일 예로, 초기 개수(K)가 개수 임계값(N_{th})보다 작으면, 최종 개수 설정부(1073)는 보상 프레임의 개수를 홀수 개로 설정하고(S161), 초기 개수(K)가 개수 임계값(N_{th})보다 이상이면, 최종 개수 설정부(1073)는 보상 프레임의 개수를 짝수개로 설정할 수 있다(S162). K가 3이고, 개수 임계값(N_{th})이 5인 경우, 최종 개수 설정부(1073)는 초기 개수(K)를 최종 개수(K_f)로 출력할 수 있다. 반면, K가 4이고, 개수 임계값(N_{th})이 5인 경우, 최종 개수 설정부(1073)는 초기 개수(K)를 3으로 변경하고, 3을 최종 개수(K_f)로 출력할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})은 4 또는 5일 수 있다. 그러나, 개수 임계값(N_{th})은 이에 한정되지 않으며, 이전 리프레쉬 레이트 및 타겟 리프레쉬 레이트 각각의 크기에 따라 다르게 설정될 수 있다.
- [0069] 보상 프레임 각각은 이전 리프레쉬 레이트와 타겟 리프레쉬 레이트 사이의 보상 리프레쉬 레이트를 가질 수 있다. 본 발명의 일 예로, 보상 리프레쉬 레이트는 보상 리프레쉬 레이트와 이전 리프레쉬 레이트의 차이값이 기준값 미만으로 되도록 설정될 수 있다. 즉, 구동 컨트롤러(100)는 보상 프레임 동안 보상 리프레쉬 레이트로 영상 데이터(DATA)를 출력할 수 있다.
- [0070] 도 4a 및 도 4b에서는 구동 컨트롤러(100)가 광파형 분석부(103) 및 신호 분석부(104)를 구비하는 구조를 예시

적으로 도시하였으나, 본 발명은 이에 한정되지 않는다. 대안적으로, 본 발명의 일 실시예에 따른 구동 컨트롤러(100_a)는 광과형 분석부(103) 및 신호 분석부(104)를 구비하는 대신에 메모리(108)를 구비할 수 있다. 메모리(108)에는 계조 정보(GI) 및 타겟 리프레쉬 레이트(T_{RR})가 제공될 수 있고, 계조 정보(GI) 및 타겟 리프레쉬 레이트(T_{RR})에 따라 깜박임 정보(TFI) 등이 기 저장되어 있을 수 있다.

[0071] 결정부(107_a)는 메모리(108)로부터 깜박임 정보(TFI)를 수신하고, 계조 정보(GI), 깜박임 정보(TFI), 타겟 리프레쉬 레이트(T_{RR})에 기초하여 보상 프레임의 삽입 여부 및 개수를 결정할 수 있다.

[0072] 도 6은 본 발명의 일 실시예에 따른 이전 리프레쉬 레이트, 보상 리프레쉬 레이트 및 타겟 리프레쉬 레이트를 나타낸 도면이다.

[0073] 도 5 및 도 6를 참조하면, 이전 구동 프레임(P-DF)의 이전 리프레쉬 레이트가 72Hz이고, 타겟 구동 프레임(T-DF)의 타겟 리프레쉬 레이트가 80Hz인 경우, 이전 리프레쉬 레이트(72Hz)와 타겟 리프레쉬 레이트(80Hz) 사이의 차이값은 8Hz일 수 있다. 이때, 기준값은 이전 리프레쉬 레이트(72Hz)에 기 설정된 기준 퍼센트(예를 들어, 25%)를 곱하여 18Hz로 산출될 수 있다. 차이값이 기준값보다 작으므로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 보상 프레임을 삽입하지 않는 것으로 결정할 수 있다. 따라서, 이전 구동 프레임(P-DF)에 연속하여 타겟 리프레쉬 레이트(80Hz)의 타겟 구동 프레임(T-DF)이 발생될 수 있다.

[0074] 한편, 이전 구동 프레임(P-DF)의 이전 리프레쉬 레이트가 72Hz이고, 타겟 구동 프레임(T-DF)의 타겟 리프레쉬 레이트가 90Hz인 경우, 이전 리프레쉬 레이트(72Hz)와 타겟 리프레쉬 레이트(90Hz) 사이의 차이값은 18Hz일 수 있다. 이때, 차이값은 기준값 이상이므로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 보상 프레임(C-DF)을 삽입하는 것으로 결정할 수 있다. 본 발명의 일 예로, 구동 컨트롤러(100)는 보상 프레임(C-DF)의 보상 리프레쉬 레이트를 80Hz로 설정한 것을 도시하였으나, 본 발명은 이에 한정되지 않는다. 예를 들어, 보상 리프레쉬 레이트는 보상 리프레쉬 레이트와 이전 리프레쉬 레이트의 차이값이 기준값(즉, 18Hz) 미만으로 되는 범위 내에서 다양하게 가변될 수 있다. 또한, 보상 프레임(C-DF)의 개수가 1개인 것을 예시적으로 도시하였으나, 본 발명은 이에 한정되지 않는다. 보상 프레임(C-DF)의 개수는 2개 이상으로 변경될 수 있다.

[0075] 한편, 이전 구동 프레임(P-DF)의 이전 리프레쉬 레이트가 72Hz이고, 타겟 구동 프레임(T-DF)의 타겟 리프레쉬 레이트가 144Hz인 경우, 이전 리프레쉬 레이트(72Hz)와 타겟 리프레쉬 레이트(144Hz) 사이의 차이값은 72Hz일 수 있다. 이때, 차이값은 기준값 이상이므로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 보상 프레임(C-DF1, C-DF2, C-DF3)을 삽입하는 것으로 결정할 수 있다. 본 발명의 일 예로, 구동 컨트롤러(100)는 보상 프레임(C-DF1, C-DF2, C-DF3)의 개수를 3개로 설정하고, 보상 프레임들(C-DF1, C-DF2, C-DF3)의 보상 리프레쉬 레이트를 각각 80Hz, 90Hz, 120Hz로 설정할 수 있다. 그러나, 보상 프레임(C-DF1, C-DF2, C-DF3)의 개수 및 보상 리프레쉬 레이트는 이에 한정되지 않고, 다양하게 변경될 수 있다.

[0076] 도 7a는 본 발명의 일 실시예에 따른 보상 프레임의 개수를 조정하는 과정을 나타낸 도면이다. 도 7b는 본 발명의 일 실시예에 따른 보상 프레임의 개수에 따른 깜박임 수준을 나타낸 도면이다.

[0077] 도 4a, 도 4b 및 도 7a를 참조하면, 이전 구동 프레임(P-DF)의 이전 리프레쉬 레이트가 72Hz이고, 타겟 구동 프레임(T-DF)의 타겟 리프레쉬 레이트가 144Hz인 경우, 이전 리프레쉬 레이트(72Hz)와 타겟 리프레쉬 레이트(144Hz) 사이의 차이값은 72Hz일 수 있다. 이때, 차이값은 기준값(즉, 즉, 18Hz) 이상이므로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 보상 프레임(C-DF11, C-DF21, C-DF31)을 삽입하는 것으로 결정할 수 있다. 본 발명의 일 예로, 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF21, C-DF31)의 개수를 3개로 설정하고, 보상 프레임들(C-DF11, C-DF21, C-DF31)의 보상 리프레쉬 레이트를 각각 80Hz, 90Hz, 120Hz로 설정할 수 있다.

[0078] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF21, C-DF31)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 3이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 홀수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF21, C-DF31)의 개수는 3으로 이미 홀수이므로, 구동 컨트롤러(100)는 조정없이 초기 개수(K)를 최종 개수(K_f)로 설정할 수 있다.

[0079] 본 발명의 일 예로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 6개의 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22, C-DF31, C-DF32)을 삽입하는 것으로 결정할 수 있다. 이들 중 보상 프레임들(C-DF11, C-DF12)(또는 제1 보상 프레임)의 보상 리프레쉬 레이트(또는 보상 리프레쉬 레이트)는

80Hz이고, 보상 프레임들(C-DF21, C-DF22)(또는 제2 보상 프레임)의 보상 리프레쉬 레이트(또는 제2 보상 리프레쉬 레이트)는 90Hz이며, 보상 프레임들(C-DF31, C-DF32)(또는 제3 보상 프레임)의 보상 리프레쉬 레이트(또는 제3 보상 리프레쉬 레이트)는 120Hz일 수 있다. 제1 보상 리프레쉬 레이트(80Hz)는 제1 보상 리프레쉬 레이트(80Hz)와 이전 리프레쉬 레이트(72Hz)의 차이값이 기준값(즉, 즉, 18Hz) 이하가 되도록 설정될 수 있다. 또한, 제2 보상 리프레쉬 레이트(90Hz)는 제2 보상 리프레쉬 레이트(90Hz)와 제1 보상 리프레쉬 레이트(80Hz)의 차이값(10Hz)이 상기 제1 보상 리프레쉬 레이트(80Hz)에 기준 퍼센트를 곱하여 생성된 추가 기준값(즉, 20Hz) 이하가 되도록 설정될 수 있다. 제3 보상 리프레쉬 레이트(120Hz)는 제3 보상 리프레쉬 레이트(120Hz)와 제2 보상 리프레쉬 레이트(90Hz)의 차이값(30Hz)이 제2 보상 리프레쉬 레이트(120Hz)에 기준 퍼센트를 곱하여 생성된 추가 기준값(즉, 30Hz) 이하가 되도록 설정될 수 있다.

[0080] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22, C-DF31, C-DF32)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 6이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 짝수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22, C-DF31, C-DF32)의 개수는 6으로 이미 짝수이므로, 구동 컨트롤러(100)는 조정없이 초기 개수(K)를 최종 개수(K_f)로 설정할 수 있다.

[0081] 본 발명의 일 예로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 9개의 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23, C-DF31, C-DF32, C-DF33)을 삽입하는 것으로 결정할 수 있다. 이들 중 제1 보상 프레임들(C-DF11, C-DF12, C-DF13)의 제1 보상 리프레쉬 레이트는 80Hz이고, 제2 보상 프레임들(C-DF21, C-DF22, C-DF23)의 제2 보상 리프레쉬 레이트는 90Hz이며, 제3 보상 프레임들(C-DF31, C-DF32, C-DF33)의 제3 보상 리프레쉬 레이트는 120Hz일 수 있다.

[0082] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23, C-DF31, C-DF32, C-DF33)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 9이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 짝수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23, C-DF31, C-DF32, C-DF33)의 개수는 9로 홀수이므로, 구동 컨트롤러(100)는 초기 개수(K)를 짝수개(예를 들어, 8개 또는 10개)로 조정하여 최종 개수(K_f)로 설정할 수 있다. 예를 들어, 구동 컨트롤러(100)는 보상 프레임(C-DF33)을 제거하여 보상 프레임의 최종 개수(K_f)를 8개로 조정하거나, 하나의 보상 프레임을 추가하여 보상 프레임의 최종 개수(K_f)를 10개로 조정할 수 있다.

[0083] 도 7b에서 x축은 보상 프레임의 개수를 나타내고, y축은 대비 임계값(contrast threshold)을 나타낸다. 도 7b에 도시된 바와 같이, 개수 임계값(N_{th})이 5로 설정된 경우, 5 미만에서 보상 프레임의 개수가 1 또는 3(즉, 홀수개)인 경우 깜박임 수준이 상대적으로 낮게 나타나는 것을 알 수 있다. 여기서, 대비 임계값이 1에 가까울수록 깜박임 수준은 감소하고, 1보다 0에 가까워질수록 깜박임 수준은 증가한다. 또한, 개수 임계값(N_{th})이 5로 설정된 경우, 5 이상에서 보상 프레임의 개수가 6, 8, 10, 또는 12(즉, 짝수개)인 경우 깜박임 수준이 상대적으로 낮게 나타나는 것을 알 수 있다.

[0084] 도 8은 본 발명의 일 실시예에 따른 보상 프레임의 개수를 조정하는 과정을 나타낸 도면이다.

[0085] 도 4a, 도 4b 및 도 8을 참조하면, 이전 구동 프레임(P-DF)의 이전 리프레쉬 레이트가 120Hz이고, 타겟 구동 프레임(T-DF)의 타겟 리프레쉬 레이트가 72Hz인 경우, 이전 리프레쉬 레이트(120Hz)와 타겟 리프레쉬 레이트(72Hz) 사이의 차이값은 48Hz일 수 있다. 이때, 기준값은 이전 리프레쉬 레이트(120Hz)에 기 설정된 기준 퍼센트(예를 들어, 25%)를 곱하여 30Hz로 산출될 수 있다. 차이값이 기준값 이상이므로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 보상 프레임(C-DF11, C-DF21)을 삽입하는 것으로 결정할 수 있다. 본 발명의 일 예로, 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF21)의 개수를 2개로 설정하고, 보상 프레임들(C-DF11, C-DF21)의 보상 리프레쉬 레이트를 각각 90Hz, 80Hz로 설정할 수 있다.

[0086] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF21)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 2이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 홀수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF21)의 개수는 2개로 짝수이므로, 구동 컨트롤러(100)는 초기 개수(K)를 홀수개(예를 들어, 1개 또는 3개)로 조정하여 최종 개수(K_f)로 설정할 수 있다. 예를 들어, 구동 컨트롤러(100)는 보상 프레임(C-DF22)을 추가하여 보상 프레임의 최종 개수(K_f)를 3개로 조정하거나, 하나의 보상 프레임(C-

DF21)을 삭제하여 보상 프레임의 최종 개수(Kf)를 1개로 조정할 수 있다.

[0087] 본 발명의 일 예로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 4개의 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22)을 삽입하는 것으로 결정할 수 있다. 이들 중 보상 프레임들(C-DF11, C-DF12)(즉, 제1 보상 프레임)의 제1 보상 리프레쉬 레이트는 90Hz이고, 보상 프레임들(C-DF21, C-DF22)(즉, 제2 보상 프레임)의 제2 보상 리프레쉬 레이트는 80Hz일 수 있다.

[0088] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 4이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 홀수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF12, C-DF21, C-DF22, C-DF31, C-DF32)의 개수는 4개로 짝수이므로, 구동 컨트롤러(100)는 초기 개수(K)를 홀수개(예를 들어, 3개 또는 5개)로 조정하여 최종 개수(Kf)로 설정할 수 있다. 예를 들어, 구동 컨트롤러(100)는 보상 프레임(C-DF22)를 제거하여 보상 프레임의 최종 개수(Kf)를 3개로 조정할 수 있다.

[0089] 본 발명의 일 예로, 구동 컨트롤러(100)는 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 6개의 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23)을 삽입하는 것으로 결정할 수 있다. 이들 중 제1 보상 프레임들(C-DF11, C-DF12, C-DF13)의 제1 보상 리프레쉬 레이트는 90Hz이고, 제2 보상 프레임들(C-DF21, C-DF22, C-DF23)의 제2 보상 리프레쉬 레이트는 80Hz일 수 있다.

[0090] 구동 컨트롤러(100)는 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23)의 개수(즉, 초기 개수(K))를 기 설정된 개수 임계값(N_{th})과 비교할 수 있다. 본 발명의 일 예로, 개수 임계값(N_{th})이 5로 설정된 경우, 초기 개수(K)가 6이면, 이전 구동 프레임(P-DF)과 타겟 구동 프레임(T-DF) 사이에 배치되는 보상 프레임의 개수는 짝수로 조정되어야 한다. 여기서, 보상 프레임(C-DF11, C-DF12, C-DF13, C-DF21, C-DF22, C-DF23)의 개수는 6개로 이미 짝수이므로, 구동 컨트롤러(100)는 조정없이 초기 개수(K)를 최종 개수(Kf)로 설정할 수 있다.

[0091] 도 9a는 도 7a에 도시된 과정을 통해 보상 프레임의 개수가 조정되어 깜박임 수준이 개선된 상태를 나타낸 그래프이다. 도 9b는 도 8에 도시된 과정을 통해 보상 프레임의 개수가 조정되어 깜박임 수준이 개선된 상태를 나타낸 그래프이다. 도 9a 및 도 9b에서 x축은 구동 주파수를 나타내고, y축은 대비 임계값(contrast threshold)을 나타낸다. 특히, 도 9a는 이전 리프레쉬 레이트가 72Hz인 경우를 나타내고, 도 9b는 이전 리프레쉬 레이트가 120Hz인 경우를 나타낸다. 도 9a 및 도 9b에서 제1 및 제3 그래프(G11, G21)는 개수 임계값과 초기 개수의 비교 결과에 따라 초기 개수를 조정하지 않은 경우, 깜박임 수준을 나타낸 그래프이고, 제2 및 제4 그래프(G12, G22)는 개수 임계값과 초기 개수의 비교 결과에 따라 초기 개수를 최종 개수로 조정한 경우, 깜박임 수준을 나타낸 그래프이다.

[0092] 도 9a를 참조하면, 이전 리프레쉬 레이트(72Hz)에서 타겟 리프레쉬 레이트(90Hz, 120Hz 또는 144Hz)로 변화할 때 보상 프레임의 개수를 조정하지 않을 경우, 깜박임 수준이 높게 나타나는 것으로 측정되었다. 그러나, 개수 임계값과 초기 개수의 비교 결과에 따라서, 초기 개수를 짝수개 또는 홀수개로 조정함으로써, 타겟 리프레쉬 레이트(90Hz, 120Hz 또는 144Hz)로 변화할 경우, 깜박임 수준이 이전보다 낮게 나타났다. 특히, 이전 리프레쉬 레이트(72Hz)에 기 설정된 기준 퍼센트(예를 들어, 25%)를 곱하여 생성된 기준값보다 차이값이 큰 타겟 리프레쉬 레이트(예를 들어, 120Hz 또는 144Hz)로 변화함에도 불구하고, 대비 임계값이 0.6 이상으로 나타났다. 따라서, 가변 주파수 모드에서 깜박임이 발생하지 않음으로써, 표시 장치의 전체적인 화질이 개선되는 것으로 나타났다.

[0093] 도 9b를 참조하면, 이전 리프레쉬 레이트(120Hz)에서 타겟 리프레쉬 레이트(90Hz, 80Hz, 72Hz 또는 60Hz)로 변화할 때 보상 프레임의 개수를 조정하지 않을 경우, 깜박임 수준이 높게 나타나는 것으로 측정되었다. 그러나, 개수 임계값과 초기 개수의 비교 결과에 따라서, 초기 개수를 짝수개 또는 홀수개로 조정함으로써, 타겟 리프레쉬 레이트(90Hz, 80Hz, 72Hz 또는 60Hz)로 변화할 경우, 깜박임 수준이 이전보다 낮게 나타났다. 특히, 이전 리프레쉬 레이트(120Hz)에 기 설정된 기준 퍼센트(예를 들어, 25%)를 곱하여 생성된 기준값보다 차이값이 큰 타겟 리프레쉬 레이트(72Hz 또는 60Hz)로 변화함에도 불구하고, 대비 임계값이 0.6 이상으로 나타났다. 따라서, 가변 주파수 모드에서 깜박임이 발생하지 않음으로써, 표시 장치의 전체적인 화질이 개선되는 것으로 나타났다.

[0094] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야에 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 따라서,

본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 청구범위에 의해 정하여져야만 할 것이다.

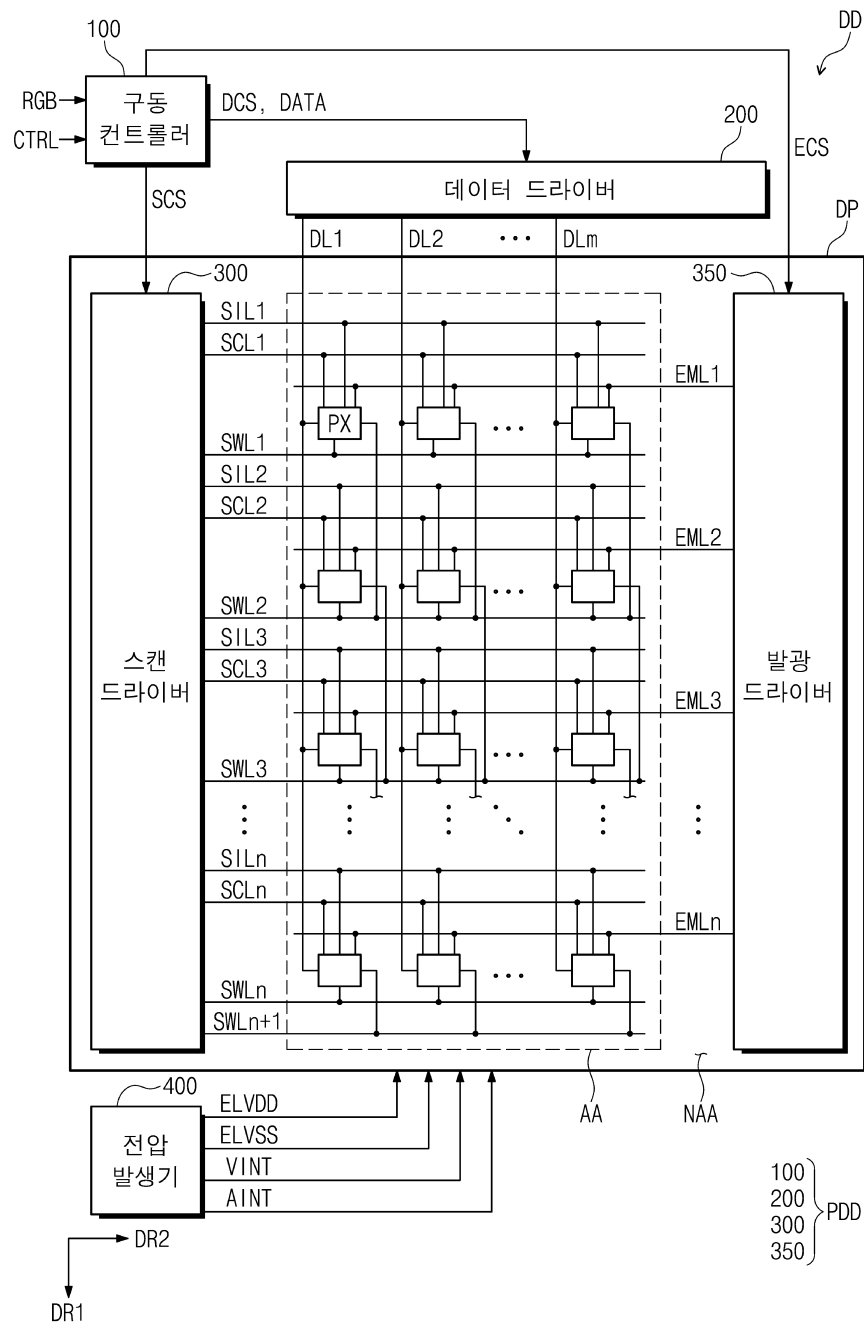
부호의 설명

[0095]

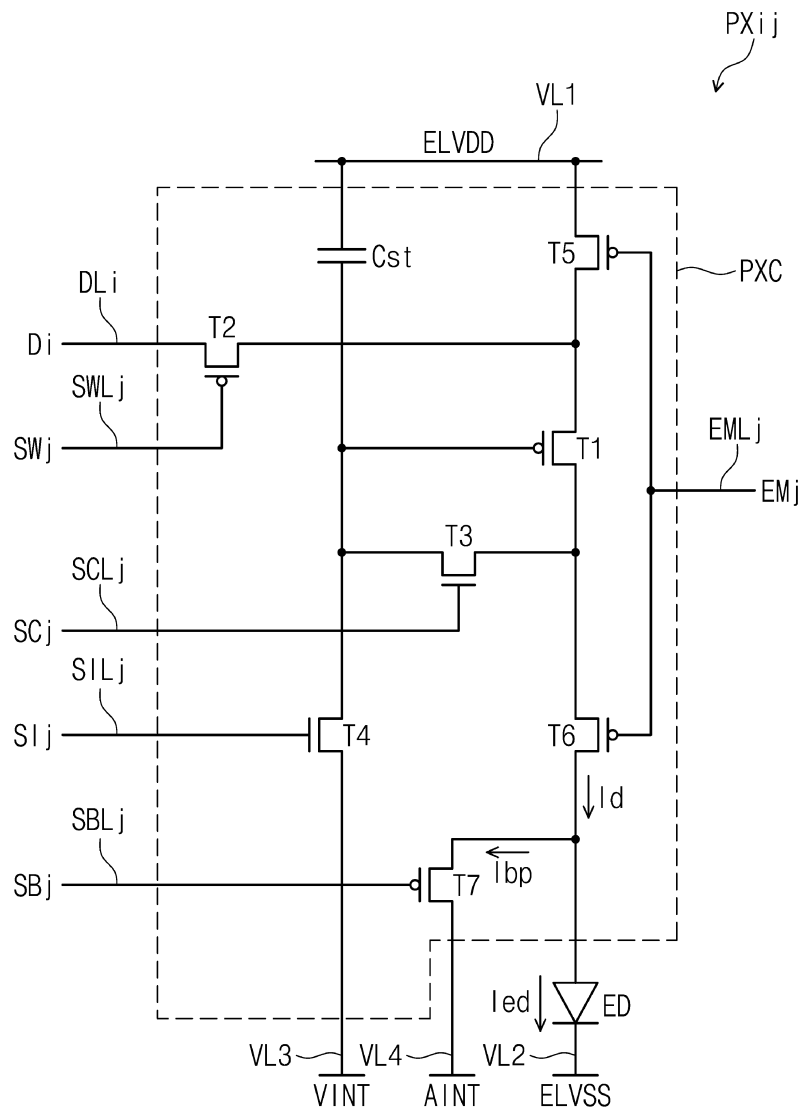
DD: 표시 장치 DP: 표시 패널
PDD: 패널 드라이버 100, 100_a: 구동 컨트롤러
200: 데이터 드라이버 300: 스캔 드라이버
350: 발광 드라이버 RGB: 입력 영상 신호
DATA: 영상 데이터 101: 리프레쉬 레이트 체크부
102: 그레이 체크부 105: 비교부
107, 107_a: 결정부 103: 광과형 분석부
104: 신호 분석부 1071: 임계값 결정부
1072: 초기 개수 설정부 1073: 최종 개수 설정부
108: 메모리 P-DF: 이전 구동 프레임
T-DF: 타겟 구동 프레임 C-DF: 보상 프레임
N_th: 개수 임계값 F_th: 깜박임 임계값
K: 초기 개수 Kf: 최종 개수

도면

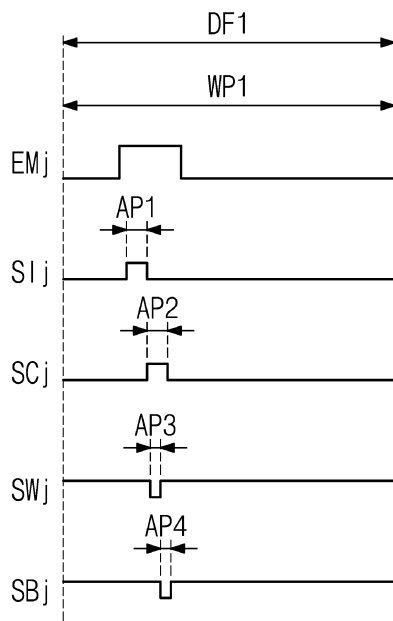
도면1



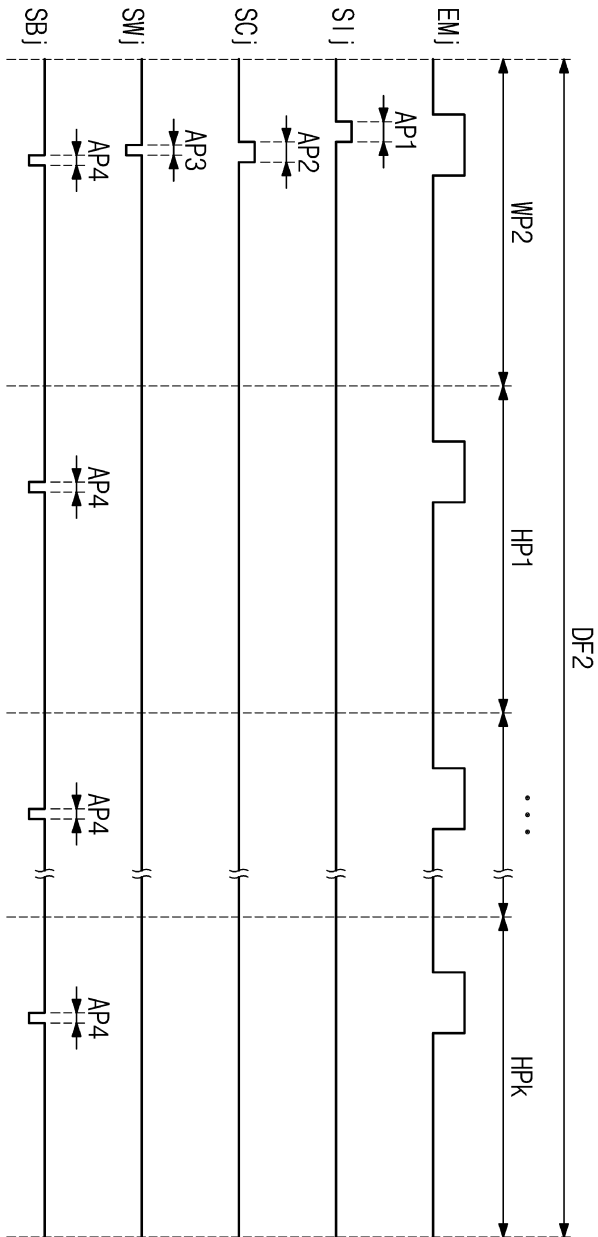
도면2



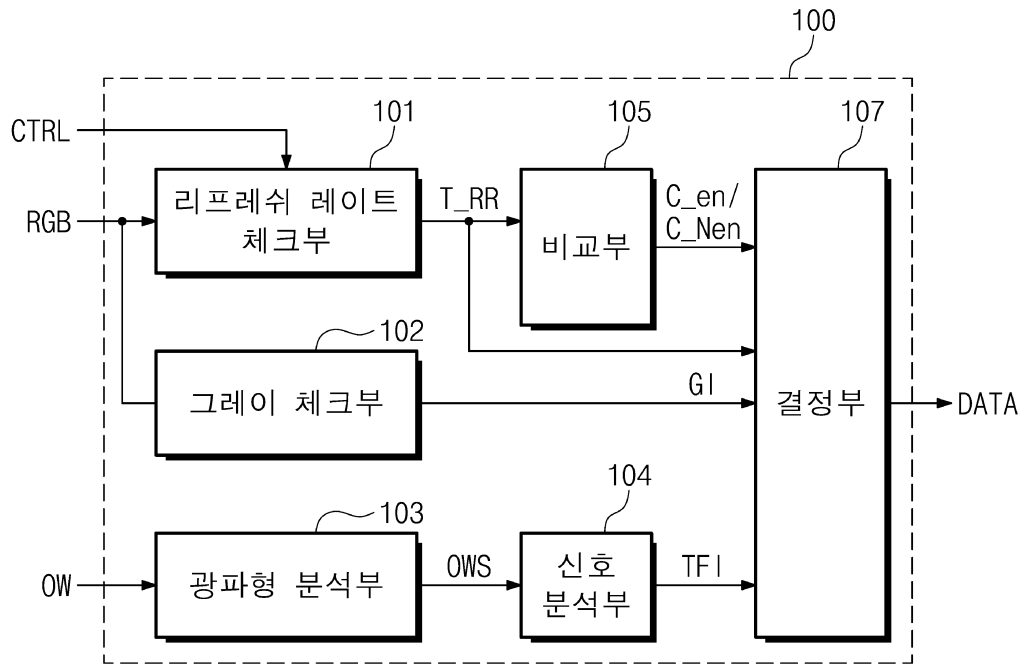
도면3a



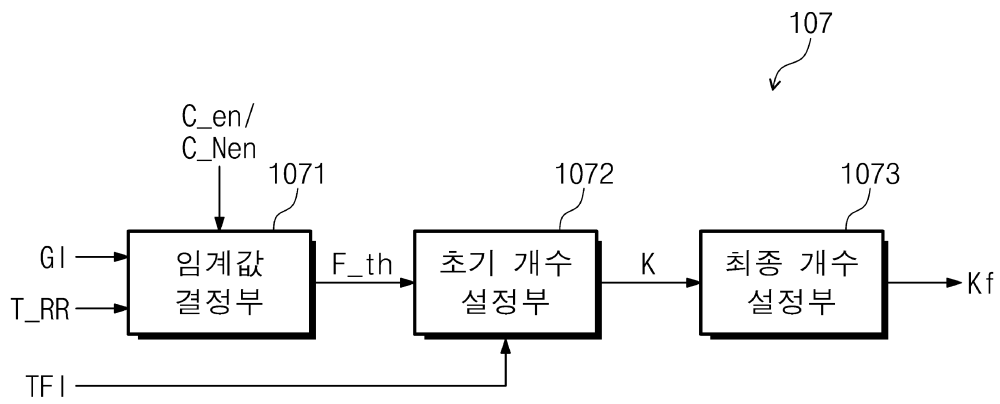
도면3b



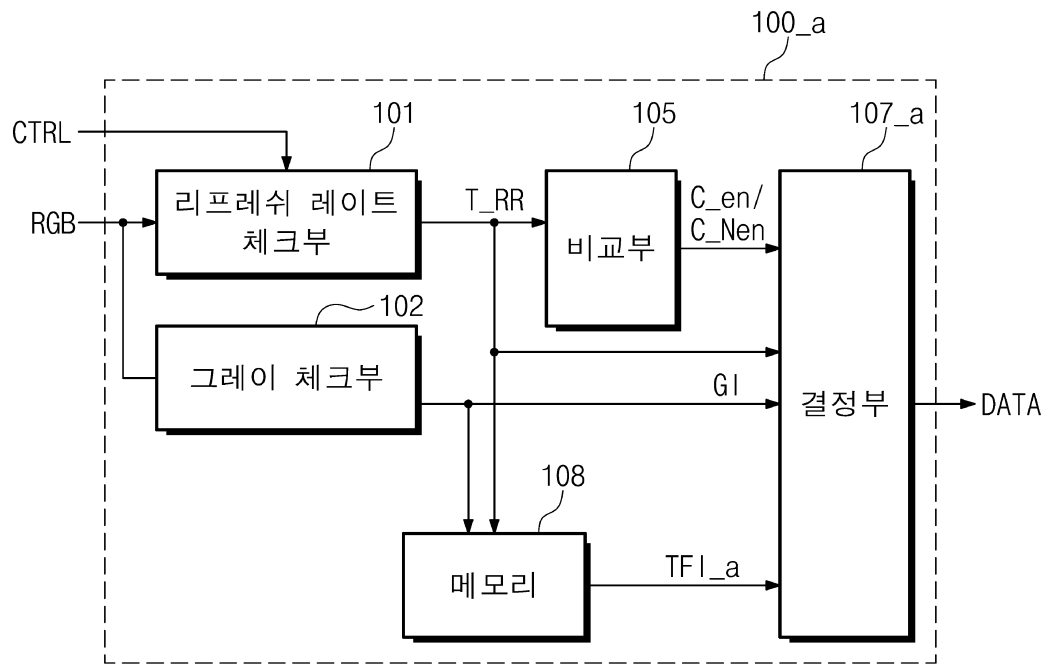
도면4a



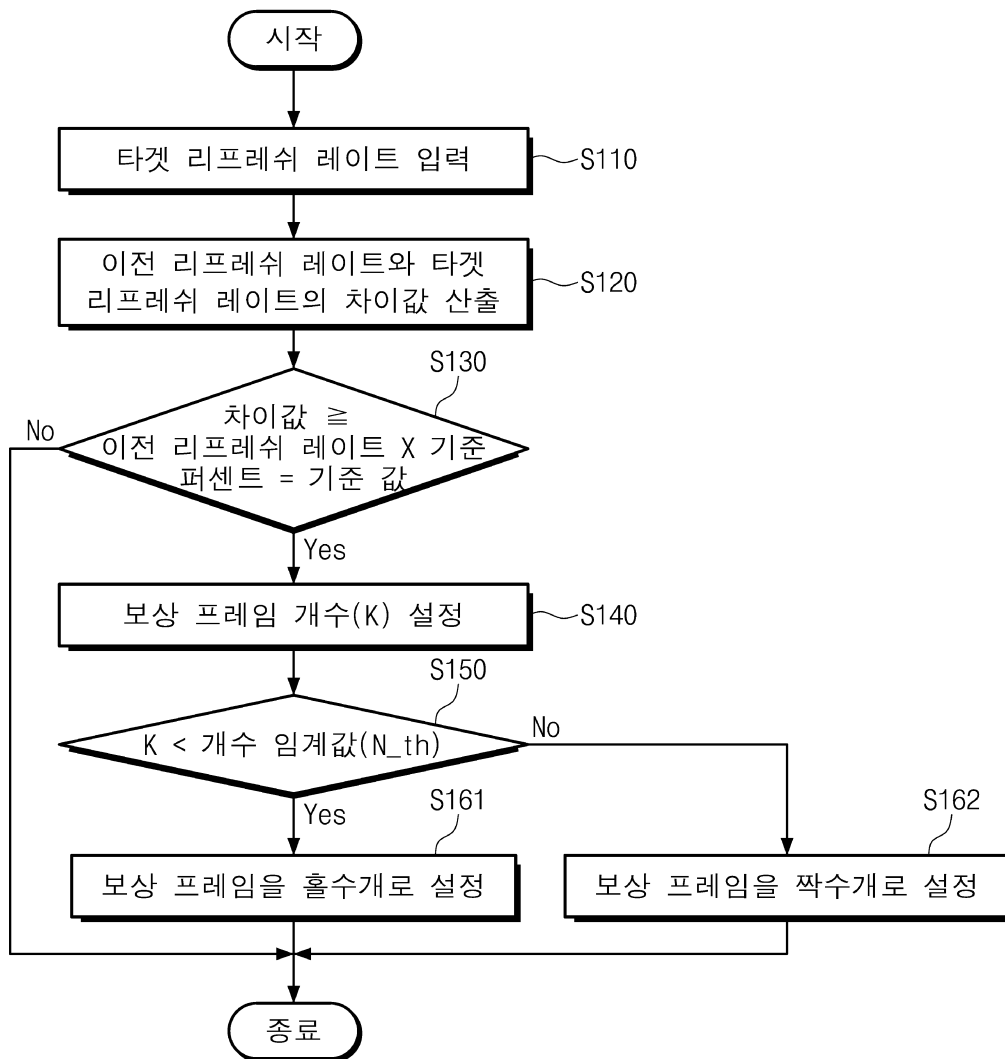
도면4b



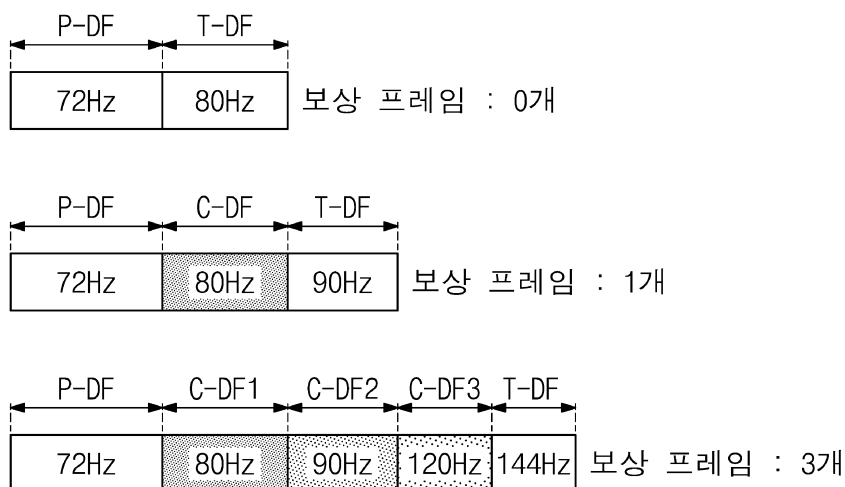
도면4c



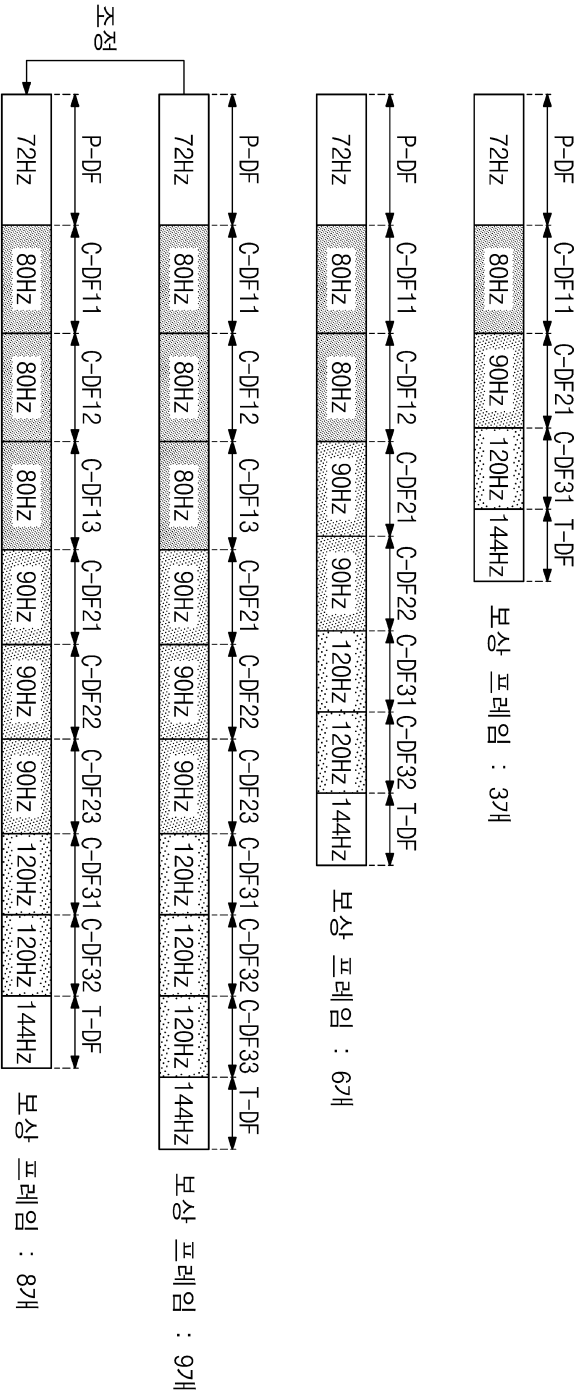
도면5



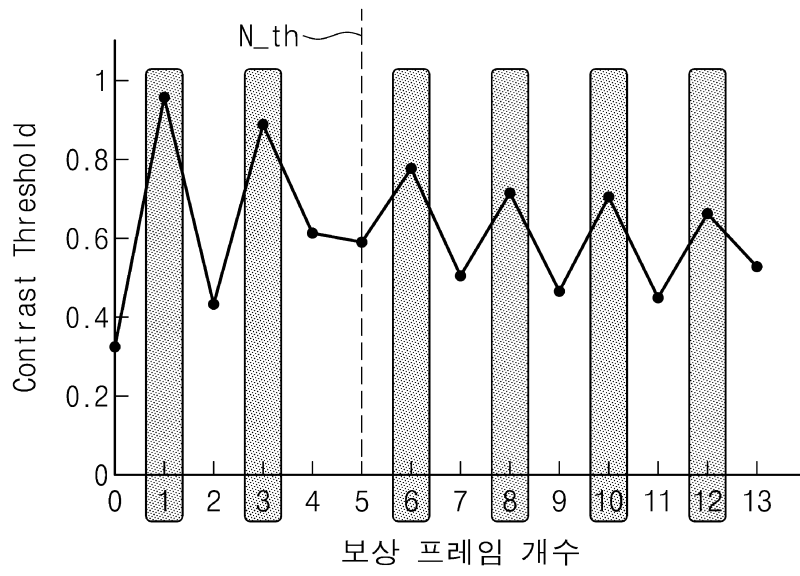
도면6



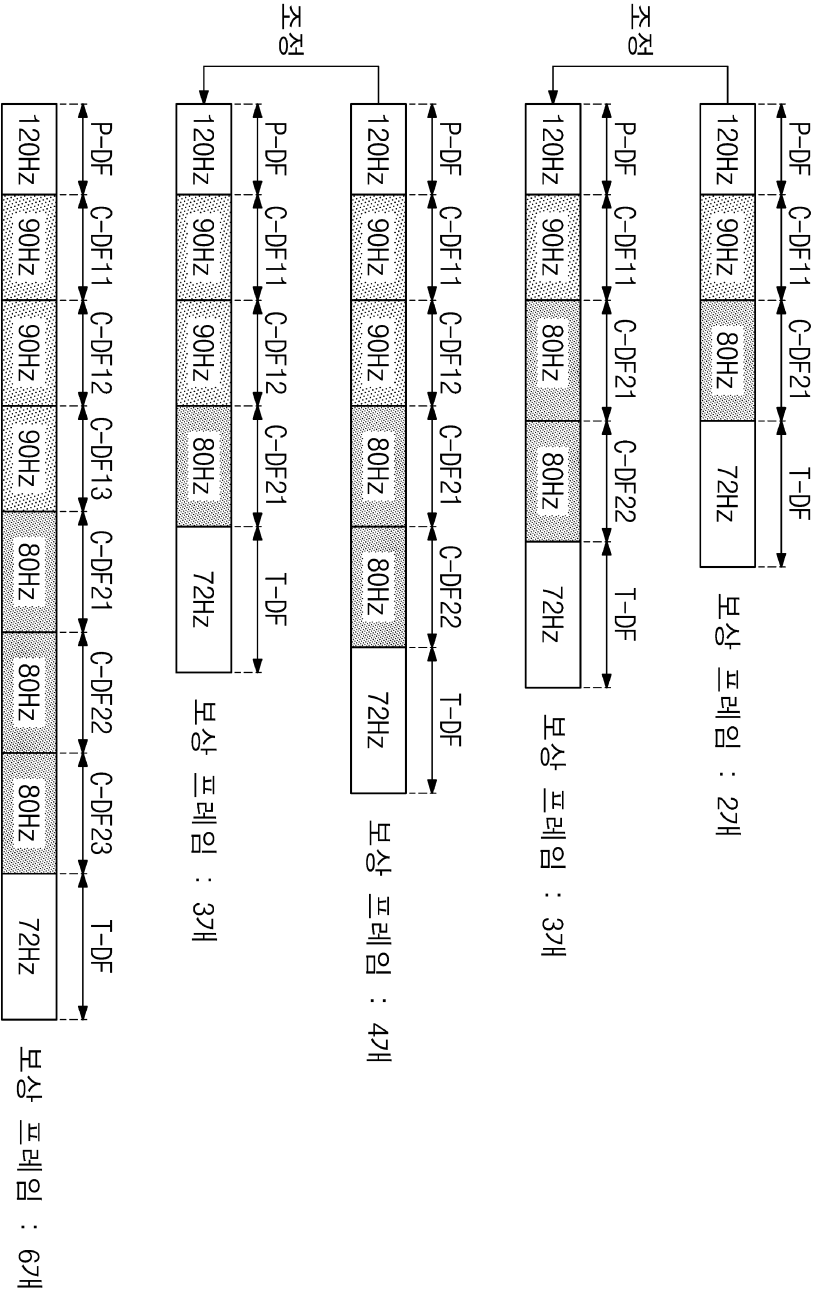
도면7a



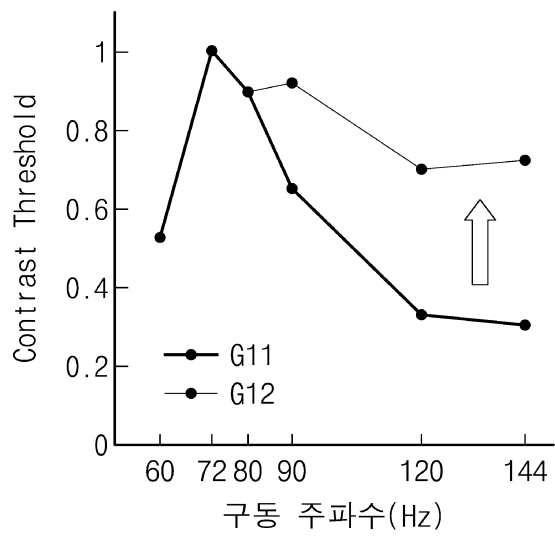
도면 7b



도면8



도면9a



도면9b

