



# POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

253176

(11) (B1)

(51) Int. Cl.<sup>4</sup>

G 11 C 15/00

(22) Přihlášeno 19 12 85

(21) PV 9560-85

(40) Zveřejněno 12 03 87

(45) Vydáno 15 06 88

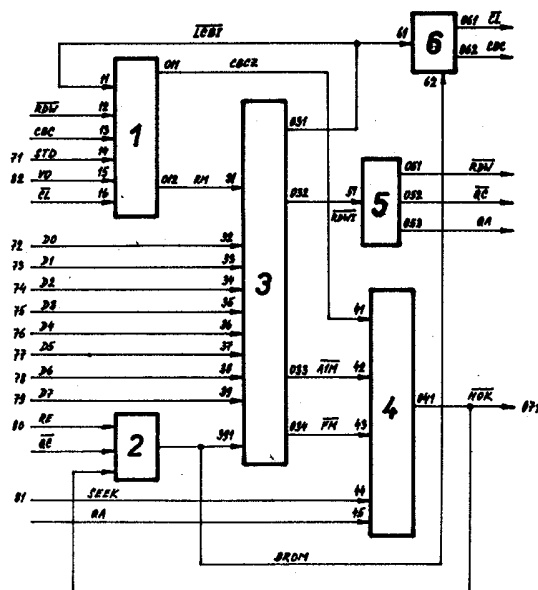
(75)

Autor vynálezu

SAPÁK VOJTĚCH ing., BRNO

## (54) Zapojení na identifikaci missingu

Cílem řešení je vytvořit jednoduché zapojení s využitím vnějšího posuvného registru a paměti typu ROM, jež mimo to může provádět správné nastavení fáze hodinových impulsů vůči datům a nastavení čítače do správného stavu tak, aby následující data byla správně oddělována po bytech, jakož i správné rozlišení datových a hodinových impulsů v datech kódovaných způsobem DF. Uvedeného cíle se dosáhne zapojením s registrem missingu, dekodérem, čítačem missingu, čítačem bitů a časovým zdrojem. Zapojení lze využít v řídicích jednotkách pro řízení diskových pamětí, zejména diskových pamětí s pružnými magnetickými disky nebo v adaptorech pro připojení těchto řídicích jednotek ke zmíněným diskovým pamětím.



Vynález se týká zapojení na identifikaci missingu v datech kódovaných způsobem DF a MFM u diskových pamětí.

Data kódovaná oběma způsoby v sobě zahrnují data a hodinové impulsy. Při jejich čtení je třeba nalézt jejich začátek a rozlišit a zajistit správnou fázi hodinových impulsů vzhledem k datům. Jejich začátek je označen takzvaným missingovým bytem, to je bytem, který má definovaný obsah dat a vypuštěné definované hodinové impulsy.

Před missingovým bytem je zapsáno několik bytů s obsahem dat nula, které slouží ke správnému nafázování čtených hodinových impulsů vzhledem ke čteným datům. Před těmito byty nul je zapsána mezera o několika bytech, která je při způsobu DF realizována byty nul nebo jedniček ve všech bitech a při způsobu MFM byty s obsahem 4E.

Známa zapojení na identifikaci missingu v datech kódovaných způsobem DF a MFM jsou poměrně složitá a objemná, neboť obsahují poměrné množství hradel.

Uvedené nevýhody odstraňuje zapojení na identifikaci missingu v datech kódovaných způsobem DF a MFM podle vynálezu, jehož podstatou je, že datový výstup registru missingu je připojen na hodinový vstup čítače missingu, missingový výstup registru missingu je připojen na missingový vstup dekodéru, jehož první missingový výstup je připojen na první missingový vstup čítače missingu a jehož druhý missingový výstup je připojen na druhý missingový vstup čítače missingu, blokovací výstup čítače missingu je připojen na třetí vstup třívstupového obvodu typu negace logického součinu a tvoří současně blokovací výstup zapojení, druhý datový vstup registru missingu tvoří současně datový vstup zapojení, kdežto jeho řídicí vstup tvoří současně první řídicí vstup zapojení, skupina datových vstupů dekodéru tvoří současně skupinu datových vstupů zapojení, první vstup třívstupového obvodu typu negace logického součinu tvoří současně druhý řídicí vstup zapojení, kdežto jeho výstup je připojen na výběrový vstup dekodéru, nulovací vstup čítače missingu tvoří současně nulovací vstup zapojení, hodinový výstup čítače bitů je připojen na hodinový vstup registru missingu, kdežto jeho datový výstup je připojen na první datový vstup registru missingu, výběrový výstup časového zdroje je připojen na druhý vstup třívstupového obvodu typu negace logického součinu, kdežto jeho hodinový výstup na hodinový vstup čítače missingu.

První nastavovací výstup dekodéru je připojen na první nulovací vstup registru missingu a na nastavovací vstup čítače bitů. Druhý nastavovací výstup dekodéru je připojen na vstup časového zdroje, jehož nulovací výstup je připojen na druhý nulovací vstup registru missingu. Výstup třívstupového obvodu typu negace logického součinu je dále připojen na nulovací vstup čítače bitů.

Výhodou zapojení podle vynálezu je jeho jednoduchost, potřeba malého množství součástek, pro rozlišení kombinací dat je využito vnějšího posuvného registru, který čtená data deserializuje a použití paměti typu ROM, jež počet součástek značně snižuje.

Další výhodou je, že paměti typu ROM lze využít ke správnému nastavení fáze hodinových impulsů vůči datům a pro nastavení čítače do správného stavu tak, aby následující data byla správně oddělována po bytech, k čemuž by jinak bylo zapotřebí dalších obvodů.

Dále umožňuje správné rozlišení datových a hodinových impulsů v datech kódovaných způsobem DF, rovněž bez potřeby dalších přídavných obvodů.

Příklad zapojení na identifikaci missingu v datech kódovaných způsobem DF a MFM podle vynálezu je znázorněn v blokovém schématu na připojeném výkrese.

Datový výstup 011 registru 1 missingu pro signál CBCZ je připojen na hodinový vstup 41 čítače 4 missingu. Missingový výstup 012 registru 1 missingu pro signál RM je připojen na missingový vstup 31 dekodéru 3, jehož první nastavovací výstup 031 pro signál LCBĪ je

připojen na první nulovací vstup 11 registru 1 missingu a na nastavovací vstup 61 čítače 6 bitů. Druhý nastavovací výstup 032 dekodéru 3 pro signál RDWI je připojen na vstup 51 časového zdroje 5.

První missingový výstup 033 dekodéru 3 pro signál AIM je připojen na první missingový vstup 42 čítače 4 missingu. Druhý missingový výstup 034 dekodéru 3 pro signál FM je připojen na druhý missingový vstup 43 čítače 4 missingu, jehož blokovací výstup 041 pro signál MOK je připojen na třetí vstup třívstupového obvodu 2 typu negace logického součinu a tvoří současně blokovací výstup 071 zapojení pro připojení na neznázorněný synchronizační obvod.

Druhý datový vstup 14 registru 1 missingu pro signál STD tvoří současně první datový vstup 71 zapojení pro připojení na neznázorněný obvod čtených dat, kdežto jeho řídicí vstup 15 pro signál VO tvoří současně první řídicí vstup 82 zapojení pro připojení na neznázorněnou řídicí jednotku.

Druhý až devátý datový vstup 32 až 39 dekodéru 3 pro signály D0 až D7 tvoří současně druhý až devátý datový vstup 72 až 79 zapojení pro připojení na neznázorněný vnější osmibitový posuvný registr.

První vstup tříbitového obvodu 2 typu negace logického součinu pro signál RE tvoří současně druhý řídicí vstup 80 zapojení pro připojení na řídicí jednotku. Výstup třívstupového obvodu 2 typu negace logického součinu pro signál BROM je připojen na výběrový vstup 391 dekodéru 3 a na nulovací vstup 62 čítače 6 bitů.

Nulovací vstup 44 čítače 4 missingu pro signál SEEK tvoří současně nulovací vstup 81 zapojení pro připojení na řídicí jednotku. Hodinový výstup 061 čítače 6 bitů pro signál CL je připojen na hodinový vstup 16 registru 1 missingu, kdežto jeho datový výstup 062 pro signál CBC je připojen na první datový vstup 13 registru 1 missingu.

Nulovací výstup 051 časového zdroje 5 pro signál RDW je připojen na druhý nulovací vstup 12 registru 1 missingu, kdežto jeho výběrový výstup 052 pro signál QC je připojen na druhý vstup třívstupového obvodu 2 typu negace logického součinu a jeho hodinový výstup 053 pro signál QA je připojen na hodinový vstup 45 čítače 4 missingu.

Jako dekodéru 3 lze použít s výhodou paměti typu ROM. Zapojení pracuje i při jiném počtu bitů zpracovávaných dat. Signál STD jsou čtená sériová data, která jsou přivedena na vstup 14 registru 1 missingu.

Činnost zapojení podle vynálezu lze rozdělit na dvě části, a sice na identifikaci missingu v datech kódovaných způsobem DF a na identifikaci missingu v datech kódovaných způsobem MFM.

Signálem VO se určí, zda bude probíhat identifikace missingu v datech kódovaných způsobem DF nebo způsobem MFM. V prvním případě má signál hladinu L a v druhém H. V obou případech je zajištěno, aby proces identifikace začínal klidovým stavem, který je určen hladinou L signálu SEEK a hladinou H signálu MOK a přechodem z hladiny L na H signálu RE.

V obou způsobech identifikace se sériová data, čtená z disku posouvají v osmibitovém posuvném registru, jehož výstupní signály D0 až D7 jsou připojeny na vstupy dekodéru 3 realizovaného paměti typu ROM, každou sestupnou hranou hodinových impulsů signálu CL a v registru 1 missingu každou nástupnou hranou hodinových impulsů signálu CL.

Je-li identifikován missing v datech kódovaných způsobem DF, pak osmibitovým posuvným registrem se posouvají společně s daty i hodinové impulsy tak, že jeden bit osmibitového posuvného registru je vyhrazen hodinovému impulsu DF a druhý bit obsahu dat.

Aby nevznikaly v okamžicích změn dat při jejich posuvu osmibitovým posuvným registrem a registrem 1 missingu parazitní impulsy na výstupech dekodéru 3, je dekodér 3 aktivován jen mimo tyto změny hladinou H impulsů signálu BROM, který je vytvořen na výstupu třívstupového obvodu 2 typu negace logického součinu, jehož vstupům jsou přiváděny statické signály RE a MOK a impulsy signálu QC, které jsou synchronizovány s hodinovými impulsy signálu CL.

Dekodér 3 je mimo funkci identifikace missingu vyřazen z činnosti také hladinou L signálu RE, to je v době, kdy není čtení dat, nebo hladinou L signálu MOK, to je v době, kdy je vyhledáván a identifikován missing a další vyhledávání neprobíhá.

Výstupní signály dekodéru 3, to je LCBI, RDWI, AlM a FM, mají v neaktivním stavu dekodéru 3 hladinu H. Signál BROM může být využit i v obvodech, které zajišťují rozlišení datových a hodinových impulsů v datech kódovaných způsobem DF.

Při identifikaci missingu v datech kódovaných způsobem DF i MFM mohou nastat na začátku identifikace dva případy a to, že čtená data, posouvaná osmibitovým posuvným registrem jsou správná nebo opačné fáze vůči hodinovým impulsům signálu CL.

Jsou-li hodinové impulsy signálu CL v opačné fázi vůči datům, potom po přečtení pěti po sobě následujících jedniček, které by se při správné fázi dekodéru 3 a dat četly jako pět nul, je generován výstupní impuls signálu RDWI, který v časovém zdroji zajistí změnu fáze hodinových impulsů o  $180^\circ$  v době, kdy má impuls signálu CL hladinu L.

Z časového zdroje 5 se signál RDWI po úpravě vrací do registru 1 missingu pod označením RDW, kde způsobí změnu hladiny signálu RM z H na L. Tato změna způsobí konec generování výstupního signálu RDWI.

Generování signálu RDWI je podmíněno hladinou H signálu RM, která je dosažena sekvenčním postupem při čtení tří po sobě jdoucích jedniček. Jsou-li hodinové impulsy signálu CL ve správné fázi vůči datům, pak v datech před missingovým bitem nedojde ke změně fáze hodinových impulsů.

Jsou-li data ve správné fázi vůči datům v době čtení několika bytů datových nul před missingovým bytem, potom řídící jednotka, která několik bytů nul převzala, změní hladinu signálu SEEK z L na H a uvolní tak čítač 4 missingu k činnosti.

Hladina L signálu SEEK nuluje čítač 4 missingu. Po přečtení několika prvních bitů missingového bytu vznikne na datových vstupech signálů D0 až D7 a missingovém vstupu signálu RM dekodéru 3 definovaná kombinace dat, která je různá ve způsobu kódování DF a MFM, ale obě kombinace v dekodéru 3 způsobí přechod hladiny H na hladinu L signálu LCBI.

Tato změna hladiny signálu LCBI způsobí změnu hladiny z H na L signálu RM a tato změna zase zpětně způsobí opačnou změnu hladiny, to je z L na H signálu LCBI. Úzký impuls signálu LCBI nastaví čítač 6 bitů do správného stavu tak, aby následující data byla správně oddělována po bytech.

Současně správné nastavení čítače 6 bitů pro správnou identifikaci missingového bytu tak, že výstupní impulsy signálu CBC z čítače 6 bitů se používají v obvodech identifikace missingu ke kontrole polohy missingu v datech.

Impulsy signálu CBC se v registru 1 missingu zpožďují na signál CBCZ synchronně s přechodem hladiny L na H impulsů signálu CL. Je-li v signálech D0 až D7 a RM taková kombinace dat, že souhlasí s missingovým bytem dat kódovaných způsobem DF, pak na výstupu signálu FM vznikne impuls, to je přechod hladiny z H na L a naopak.

Tento impuls je v čítači 4 missingu opožděn synchronně s přechodem hladiny L na H sig-

nálu QA a pokud v době trvání tohoto opožděného impulsu přijde změna hladiny H na L signálu CBCZ, pak čítač 4 missingu vyhodnotí tento stav tak, že se našel missingový byte ve správné poloze a zajistí přechod hladiny H na L signálu MOK.

Tento přechod hladiny signálu MOK informuje řídicí jednotku, že missingový byte je identifikován. Je-li v signálech D0 až D7 a RM taková kombinace dat, že souhlasí s missingovým bytem dat kódovaných způsobem MFM, pak na výstupním signálu AlM vznikne impuls.

Tento impuls je v čítači 4 missingu opožděn stejně jako u dat kódovaných způsobem DF, to je synchronně se signálem QA. Pokud v době trvání tohoto opožděného impulsu přijde změna hladiny H na L signálu CBCZ, pak čítač 4 missingu zaregistruje, že se identifikoval jeden missingový byte.

Jsou-li tímto způsobem identifikovány tři těsně za sebou následující stejné missingové byty, jsou čítačem 4 missingu čítány a po identifikaci třetího správného missingového bytu zajišťuje čítač 4 missingu přechod hladiny H na L signálu MOK. Tento přechod hladiny signálu MOK informuje řídicí jednotku, že tři missingové byty jsou identifikovány a tím je nalezen začátek bloku adresy nebo dat, která se mohou číst.

Pokud byla identifikace missingových bytů náhodná, to je nesouhlasí-li poloha missingových bytů se signálem CBCZ, pak je čítač 4 missingu uveden automaticky do výchozího stavu, to je, že je znulován a řídicí jednotka je informována prostřednictvím hladiny H signálu MOK, že missingový byte nebyl zatím nalezen.

Proces vyhledávání a identifikace missingu probíhá trvale po dobu čtení dat až do vyhledání skutečného missingového bytu. Pro správné nastavení fáze hodinových impulsů, to je signálu CL vůči datům, lze využít signálu RDWI a pro nastavení čítače 6 bitů do správného stavu tak, aby byla následující data správně oddělována po bytech, signálu LCBI, což by jinak muselo být prováděno v dalších neznázorněných obvodech.

Rovněž pro správné rozlišení datových a hodinových impulsů v datech kódovaných způsobem DF lze využít signálu BROM, k čemuž by muselo být použito rovněž dalších neznázorněných obvodů.

Zapojení podle vynálezu lze použít v řídicích jednotkách pro řízení diskových pamětí, zejména diskových pamětí s pružnými magnetickými disky nebo v adaptorech pro připojení těchto řídicích jednotek ke zmíněným diskovým pamětem.

#### P R E D M Ě T V Y N Á L E Z U

1. Zapojení na identifikaci missingu v datech vyznačené tím, že datový výstup (011) registru (1) missingu je připojen na hodinový vstup (41) čítače (4) missingu, missingový výstup (012) registru (1) missingu je připojen na missingový vstup (31) dekodéru (3), jehož první missingový výstup (033) je připojen na první missingový vstup (42) čítače (4) missingu a jehož druhý missingový výstup (034) je připojen na druhý missingový vstup (43) čítače (4) missingu, blokovací výstup (041) čítače (4) missingu je připojen na třetí vstup třívstupového obvodu (2) typu negace logického součinu a tvoří současně blokovací výstup (071) zapojení, druhý datový vstup (14) registru (1) missingu tvoří současně datový vstup (71) zapojení, kdežto jeho řídicí vstup (15) tvoří současně první řídicí vstup (82) zapojení, skupina datových vstupů (32 až 39) dekodéru (3) tvoří současně skupinu datových vstupů (72 až 79) zapojení, první vstup třívstupového obvodu (2) typu negace logického součinu tvoří současně druhý řídicí vstup (80) zapojení, kdežto jeho výstup je připojen na výběrový vstup (391) dekodéru (3), nulovací vstup (44) čítače (4) missingu tvoří současně nulovací vstup (81) zapojení,

hodinový výstup (061) čítače (6) bitů je připojen na hodinový vstup (16) registru (1) missingu, kdežto jeho datový výstup (062) je připojen na první datový vstup (13) registru (1) missingu, výběrový výstup (052) časového zdroje (5) je připojen na druhý vstup třívstupového obvodu (2) typu negace logického součinu, kdežto jeho hodinový výstup (053) na hodinový vstup (45) čítače (4) missingu.

2. Zapojení podle bodu 1 vyznačené tím, že první nastavovací výstup (031) dekodéru (3) je připojen na první nulovací vstup (11) registru (1) missingu a na nastavovací vstup (61) čítače (6) bitů.

3. Zapojení podle bodu 1 nebo 2 vyznačené tím, že druhý nastavovací výstup (032) dekodéru (3) je připojen na vstup (51) časového zdroje (5), jehož nulovací výstup (051) je připojen na druhý nulovací vstup (12) registru (1) missingu.

4. Zapojení podle bodu 1, 2 nebo 3 vyznačené tím, že výstup třívstupového obvodu (2) typu negace logického součinu je dále připojen na nulovací vstup (62) čítače (6) bitů.

1 výkres

