

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-200321  
(P2004-200321A)

(43) 公開日 平成16年7月15日(2004.7.15)

(51) Int. Cl.<sup>7</sup>  
H01L 27/148

F I  
H01L 27/14

テーマコード(参考)  
4M118

審査請求 未請求 請求項の数 15 O L (全 17 頁)

(21) 出願番号	特願2002-365737 (P2002-365737)	(71) 出願人	391051588 富士フイルムマイクロデバイス株式会社 宮城県黒川郡大和町松坂平1丁目6番地
(22) 出願日	平成14年12月17日(2002.12.17)	(71) 出願人	000005201 富士写真フイルム株式会社 神奈川県南足柄市中沼210番地
		(74) 代理人	100105647 弁理士 小栗 昌平
		(74) 代理人	100105474 弁理士 本多 弘徳
		(74) 代理人	100108589 弁理士 市川 利光
		(74) 代理人	100115107 弁理士 高松 猛

最終頁に続く

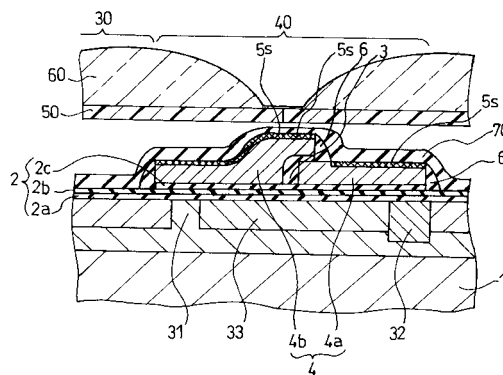
(54) 【発明の名称】 固体撮像素子およびその製造方法

(57) 【要約】

【課題】 複数層からなる電荷転送電極を用いたCCDにおいて、微細化、多画素化、大型化に際しても、工程の自由度を確保したままで歩留まり低下を生じることなく、電荷転送電極の低抵抗化をはかり、高速転送の可能な電荷転送素子を提供する。

【解決手段】 多層電極構造の電荷転送電極を有する固体撮像素子において、複数層の多結晶シリコン電極を形成し、これらの側壁に側壁絶縁膜を介在させ、側壁絶縁膜から露呈する多結晶シリコン膜表面に自己整合的にシリサイド膜を形成したことを特徴とする。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを備えた電荷転送部とを具備した固体撮像素子において、前記電荷転送部の電荷転送電極が、前記半導体基板表面にゲート酸化膜を介して形成されたシリコン系導電性膜からなる第1層電極と、前記第1層電極間のゲート酸化膜を介して形成されたシリコン系導電性膜からなる第2層電極と、前記第1層および第2層電極の側壁に形成された側壁絶縁膜と、前記側壁絶縁膜から露呈する第1層および第2層電極表面に形成された金属シリサイド膜とを具備したことを特徴とする固体撮像素子。

10

## 【請求項 2】

前記第2層電極は、前記ゲート酸化膜上から電極間絶縁膜を介して前記第1層電極上に乗り上げるように形成していることを特徴とする請求項1に記載の固体撮像素子。

## 【請求項 3】

前記シリコン系導電性膜は、ドーフト多結晶シリコン膜であることを特徴とする請求項1または2に記載の固体撮像素子。

## 【請求項 4】

前記シリコン系導電性膜は、ドーフトアモルファスシリコン膜であることを特徴とする請求項1に記載の固体撮像素子。

20

## 【請求項 5】

前記金属シリサイド膜は、チタンシリサイドであることを特徴とする請求項1または2に記載の固体撮像素子。

## 【請求項 6】

前記金属シリサイド膜は、コバルトシリサイドであることを特徴とする請求項1または2に記載の固体撮像素子。

## 【請求項 7】

前記金属シリサイド膜は、ニッケル、パラジウム、プラチナ、タンタルのシリサイドであることを特徴とする請求項1または2に記載の固体撮像素子。

30

## 【請求項 8】

光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送電極を備えた電荷転送部とを具備した固体撮像素子の製造方法において、光電変換部の形成された半導体基板表面に、ゲート酸化膜を介してシリコン系導電性膜からなる第1層電極と、前記第1層電極間の前記ゲート酸化膜を介して形成されたシリコン系導電性膜からなる第2層電極とを形成する工程と、前記半導体基板表面全体を覆うように絶縁膜を形成する工程と、異方性エッチングにより、前記絶縁膜を選択的に除去し、前記第1層電極および第2層電極の側壁に側壁絶縁膜を形成する工程と、この上層に金属膜を形成する工程と、熱処理により前記側壁絶縁膜から露呈する前記第1層および第2層電極と前記金属膜との界面に金属シリサイドを形成するシリサイド化工程と、シリサイド化されずに残った金属膜を選択的に除去する工程とを含み、シリコン系導電性膜と金属シリサイド層とからなる電荷転送電極を形成することを特徴とする固体撮像素子の製造方法。

40

## 【請求項 9】

前記第2層電極は、ゲート酸化膜上から、電極間絶縁膜を介して前記第1層電極上に乗り上げるように形成されることを特徴とする請求項8に記載の固体撮像素子の製造方法。

## 【請求項 10】

前記シリコン系導電性膜を形成する工程は、多結晶シリコン膜を成膜する工程と、前記多

50

結晶シリコン膜に、不純物を添加する工程とを含むことを特徴とする請求項 8 または 9 に記載の固体撮像素子の製造方法。

【請求項 1 1】

前記シリコン系導電性膜を形成する工程は、不純物を添加しながらアモルファスシリコン膜を成膜する工程を含むことを特徴とする請求項 8 または 9 に記載の固体撮像素子の製造方法。

【請求項 1 2】

前記異方性エッチングに先立ち、少なくとも前記光電変換部をレジストパターンで被覆する工程を含むことを特徴とする請求項 8 または 9 に記載の固体撮像素子の製造方法。

【請求項 1 3】

前記金属膜を選択的に除去する工程の後、熱処理前記金属シリサイド膜をシリサイド化するアニール工程を含むことを特徴とする請求項 8 または 9 に記載の固体撮像素子の製造方法。

【請求項 1 4】

前記シリサイド化工程は、窒素雰囲気中で 690 から 800 に加熱する工程であることを特徴とする請求項 8 または 9 に記載の固体撮像素子の製造方法。

【請求項 1 5】

前記アニール工程は、800 以上に加熱する工程であることを特徴とする請求項 1 3 に記載の固体撮像素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体撮像素子およびその製造方法にかかり、特に多層電極構造の電荷転送電極のシリサイド化に関する。

【0002】

【従来の技術】

エリアセンサ等に用いられる CCD 固体撮像素子は、フォトダイオードなどの光電変換部と、この光電変換部からの信号電荷を転送するための電荷転送電極を備えた電荷転送部とを有する。電荷転送電極は、半導体基板に形成された電荷転送路上に複数個隣接して配置され、順次駆動される。

【0003】

近年、固体撮像素子においては、ギガピクセル以上まで撮像画素数の増加が進んでいるが、画素数の増加に伴い信号電荷の高速転送、すなわち電荷転送電極の高速パルスによる駆動が必要となるため、電荷転送電極の低抵抗化が求められている。また、CCD センサなどではブローニーサイズとなるなど大型化も進められており、電荷転送時に高い転送効率を維持することが困難になっている。

【0004】

また、垂直 CCD への光の混入を防止しスミアを低減する上で垂直 CCD の転送周波数を上げることが求められている。このためには不正パルスの発生を防止し、転送パルスを安定させるために垂直 CCD の電荷転送電極は低抵抗である必要がある。

【0005】

このような要求の中で、従来の固体撮像素子では、電荷転送電極の電気抵抗を低減するために多結晶シリコンからなる電荷転送電極の厚さを増加したり、多結晶シリコン中のリンやヒ素などのドーパント濃度を増大するなどの方法がとられている。

【0006】

しかしながら、電荷転送電極の膜厚が厚くなると、電荷転送電極とフォトダイオードなどの光電変換部との段差が大きくなるため、フォトダイオード上部の開口から光源を見込む角度を広くとることができず、感度を十分にとることができない。

【0007】

また、平坦性の悪化により、電荷転送電極より上層の平坦化膜、インナーレンズ、マイク

10

20

30

40

50

ロレンズ、カラーフィルタなどの各種の膜の膜厚の不均一や形状ばらつきの増大を招くことになり、シェーディング、感度ばらつき、迷光によるスミアの悪化などが発生する。

【0008】

このように電荷転送電極を構成する膜の低抵抗化への要求は高まる一方であるが、不純物を固溶限まで添加した多結晶シリコンでも抵抗率は $1000\ \mu\text{cm}$ 程度であり、低抵抗化にも限界があった。

このため、上述したような方法では、更なる多画素化や、大型化、高速駆動などに対応するのは困難であるという問題があった。

そこで、電荷転送電極の電気抵抗を減少させる他の方法として、多結晶シリコン電極上に裏打ち金属配線、いわゆるメタル裏打ちを設けた構造が提案されている（特許文献1参照）。

10

【0009】

このメタル裏打ち方式を用いる場合、多結晶シリコン電極に対してメタル裏打ち配線を合わせ余裕を持ってレイアウトする必要があるため、あわせマージン分の無駄な領域を確保せざるを得ないという問題があった。

【0010】

また、メタル裏打ち方式では、Al, Cu, Wなどの金属膜を用いて配線加工して電荷転送電極と接続して用いるが、これら金属膜自体多結晶シリコンに比べてパーティクルなどの欠陥密度が高く、金属配線の短絡というような歩留まり上の問題をおこしがちであった。

20

【0011】

更にこれら金属膜を配線加工する工程において、フォトリソグラフィによりパターンニングする際は、必然的に転送電極の段差の上で微細加工を行う必要があるため、ハレーションによる線幅の変動が生じやすく、配線加工が困難であるという問題があった。

【0012】

また、電荷転送電極の低抵抗化のために多結晶シリコンとシリサイドとを積層したポリサイド構造を用いる方法も提案されている（特許文献2参照）。

【0013】

通常、電荷転送電極のパターンをエッチングで形成した後、耐圧向上のために酸化を行うが、ポリサイド構造を構成するシリサイドの熱酸化膜は多結晶シリコンを酸化して形成する熱酸化膜よりも耐圧が低く、電荷転送電極間の耐圧が低くなり、歩留まりが低下するという問題があった。

30

【0014】

このため多結晶シリコン膜の内部にモリブデンMoなどの金属層を内包する3層からなる構造も提案されているが、ピクセルサイズが微細化した場合、全ての画素領域において金属層が多結晶シリコン層から露呈することなく、再現性よく、金属膜内包構造を得るのは極めて困難であった。

【0015】

また、ポリサイド構造において酸化を行うことなく絶縁膜CVDなどで転送電極間の絶縁耐圧を確保しようとしても、後続工程のゲート酸化膜形成工程や、不純物ドーパントの活性化のための高温（900以上）熱処理中にポリサイドが酸化され、拡散したポリサイドを構成する高融点金属が電荷転送電極間の酸化膜に取り込まれて絶縁耐圧を低下させていた。

40

【0016】

また、受光領域の確保とスミアの低減を目的とし、多結晶シリコン膜をパターンニングした後、モリブデンなどの金属を用いて電荷転送電極をシリサイド化する方法も提案されている（特許文献3参照）。

【0017】

この方法では、電荷転送電極の低抵抗化が可能となる。しかしながらこの方法は単層構造の電荷転送電極のみしか想定しておらず、2層構造の電荷転送電極には適用できないとい

50

う問題があった。

【0018】

そしてまた、多層構造の電荷転送電極に対しては、1層ずつ順次シリサイド化するという方法も考えられる。しかしながらこの方法も電荷転送電極間の耐圧向上のために行う酸化において、前述したポリサイド構造の電荷転送電極と同様に、形成される熱酸化膜の絶縁耐圧が低く、歩留まりの向上をはかることができないという問題があった。

【0019】

さらに、低抵抗化電極材料として用いられるチタンシリサイド、コバルトシリサイドなどは、耐熱性が高々700 から850 程度であり、上層側電極のゲート酸化膜の形成工程、電荷転送電極の形成工程、あるいは電荷転送電極をマスクとしてイオン注入法を用いて自己整合的にフォトダイオードを形成する工程における活性化のための熱工程などにおいて、耐熱性不足から異常酸化や凝集反応によりゲート酸化膜の劣化や電荷転送電極の抵抗上昇を引き起こすという問題があった。

10

【0020】

【特許文献1】

特開2001-223352号公報

【特許文献2】

特開昭63-49763号公報

【特許文献3】

特開平6-89993号公報

20

【0021】

【発明が解決しようとする課題】

このように、従来 of 固体撮像素子では、多層電極構造の電荷転送電極の低抵抗化は困難であり、微細化、高集積化に伴い、歩留まりが低下するという問題があった。

【0022】

本発明は前記実情に鑑みてなされたもので、複数層からなる電荷転送電極を用いたCCDにおいて、微細化、多画素化、大型化に際しても、工程の自由度を確保したままで歩留まり低下を生じることなく、電荷転送電極の低抵抗化をはかり、高速転送の可能な電荷転送素子を提供することを目的とする。

【0023】

また、製造が容易で信頼性の高い固体撮像素子の製造方法を提供することを目的とする。

30

【0024】

【課題を解決するための手段】

そこで本発明では、多層電極構造の電荷転送電極を有する固体撮像素子において、複数層の多結晶シリコン電極を形成し、これらの側壁に側壁絶縁膜を介在させ、側壁絶縁膜から露呈する多結晶シリコン膜表面に自己整合的にシリサイド膜を形成したことを特徴とするものである。

【0025】

すなわち、半導体基板表面に形成された光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送部とを具備した固体撮像素子において、前記電荷転送部の電荷転送電極が、前記半導体基板表面にゲート酸化膜を介して形成されたシリコン系導電性膜からなる第1層電極と、シリコン系導電性膜からなる第2層電極と、前記第1層および第2層電極の側壁に形成された側壁絶縁膜と、前記側壁絶縁膜から露呈する第1層および第2層電極表面に形成された金属シリサイド膜とを具備したことを特徴とする。

40

【0026】

かかる構成によれば、側壁絶縁膜の形成により、第1層電極と第2層電極の間など、電極端部の側壁には自己整合的に側壁絶縁膜を形成しているため、シリサイド化工程においても電極間が確実に分離され得ることにより、耐圧不良や短絡が防止され、低抵抗で信頼性の高い固体撮像素子を形成することが可能となる。

【0027】

50

この第2層電極は、ゲート酸化膜上から、電極間絶縁膜を介して第1層電極上に乗り上げるように形成されていれば、第1層電極および第2層電極の膜厚が等しい場合にも表面の段差は形成され、この段差を利用して側壁絶縁膜を形成することができる。

【0028】

また側壁絶縁膜が自己整合的に形成されるため、あわせマージンも不要であり、微細かつ高精度化をはかることが可能となる。

【0029】

さらにまた、シリコン系導電性膜として、ドーフト多結晶シリコン膜を用いるようにすればよい。

【0030】

また、シリコン系導電性膜としては、ドーフトアモルファスシリコン膜を用いるようにすれば、不純物の注入工程が不要となり、製造が容易で信頼性の高い膜を形成することが可能となる。

【0031】

また、この金属シリサイド膜としては、チタンシリサイドを用いるようにすれば、より低抵抗化をはかることが可能となる。

【0032】

さらに望ましくは、金属シリサイド膜として、コバルトシリサイドを用いるようにすれば、後続工程における熱による凝集もなく、より低抵抗のシリサイド膜を形成することが可能となる。

【0033】

また、金属シリサイド膜としては、ニッケル、パラジウム、プラチナ、タンタルのシリサイドとしてもよい。

【0034】

加えて、金属シリサイド層の上部にチタン、コバルト、ニッケル、パラジウム、プラチナ、タンタルあるいはこれらの窒化物、合金、化合物、複合物を付加するようにし、下層の凝集による高抵抗化を防止するという効果を奏功する。

【0035】

また本発明の方法では、光電変換部と、前記光電変換部で生起せしめられた電荷を転送する電荷転送電極とを具備した固体撮像素子の製造方法において、

光電変換部の形成された半導体基板表面に、ゲート酸化膜を介してシリコン系導電性膜からなる第1層電極と、前記ゲート酸化膜上から、電極間絶縁膜を介して形成されたシリコン系導電性膜からなる第2層電極とを形成する工程と、前記半導体基板表面全体を覆うように絶縁膜を形成する工程と、異方性エッチングにより、前記絶縁膜を選択的に除去し、前記第1層電極および第2層電極の側壁に側壁絶縁膜を形成する工程と、この上層に金属膜を形成する工程と、熱処理により前記側壁絶縁膜から露呈する前記第1層および第2層電極と前記金属膜との界面に金属シリサイドを形成するシリサイド化工程と、シリサイド化されずに残った金属膜を選択的に除去する工程とを含み、シリコン系導電性膜と金属シリサイド層とからなる電荷転送電極を形成することを特徴とする。

【0036】

かかる構成によれば、自己整合的に側壁絶縁膜を形成し、こののち、この側壁絶縁膜から露呈するシリコン系導電性膜の表面に自己整合的にシリサイド膜を形成するため、フォトリソ工程での合わせずれや金属材料特有の表面での反射によるハレーションの影響を受けることなく電極の低抵抗化をはかることが可能となる。ここで第1層電極および第2層電極は表面で段差が形成されるものであることが望ましい。

【0037】

この第2層電極は、ゲート酸化膜上から、電極間絶縁膜を介して第1層電極上に乗り上げるように形成されていれば、第1層電極および第2層電極の膜厚が等しい場合にも表面の段差は形成され、この段差を利用して側壁絶縁膜を形成することができる。

【0038】

10

20

30

40

50

また、シリコン系導電性膜は端部を側壁絶縁膜で覆われて隣接電極間の分離がなされているためシリサイド化に際してせり上がりが生じても短絡を生じることなく自己整合的にシリサイド膜の形成を行なうことが可能となる。またせり上がりとは、ここでは、シリコンが金属膜中に拡散してシリサイドが形成される場合、シリコンが露出した領域が全てシリサイド化したあと、その周辺の金属中までシリコンが拡散しシリサイド化が進行し、いわゆる横方向成長がocこり、これが側壁絶縁膜に沿って伸長するものをいう。

【0039】

また、金属層などの低抵抗層の形成に必要なフォトリソ工程やエッチング工程が不要となり、工程数削減による歩留まりの向上が可能となる。

【0040】

このように、シリコン系導電性膜および電極間絶縁膜のパターニング工程でフォトリソグラフィプロセスを用いるのみでよく、このパターンの端部に側壁絶縁膜を形成し、この上層に金属膜を形成して熱処理をすることにより、自己整合的に、金属シリサイド膜が形成され、容易に低抵抗の電荷転送電極を形成することが可能となる。

【0041】

また、シリコン系導電性膜を形成する工程は、多結晶シリコン膜を成膜する工程と、前記多結晶シリコン膜に、不純物を添加する工程とを含むことを特徴とする。

【0042】

また、シリコン系導電性膜を形成する工程は、不純物を添加しながらアモルファスシリコン膜を成膜する工程を含むことを特徴とする。

【0043】

さらにまた、この異方性エッチングに先立ち、少なくとも前記光電変換部をレジストパターンで被覆するにすれば、周辺回路領域など、シリサイドを形成しない領域はレジストで被覆保護しておくようにすればよい。

【0044】

またこの金属膜を選択的に除去する工程の後、熱処理により前記金属シリサイド膜を低抵抗化するアニール工程を含むようにしてもよい。

【0045】

なおこのシリサイド化工程は、窒素雰囲気中で690から800 に加熱するのがよい。

【0046】

また、シリサイド化されずに残った金属膜を除去した後、800 以上に加熱すれば、シリサイド膜の低抵抗をはかることが可能となる。

【0047】

【発明の実施の形態】

以下本発明の実施の形態について図面を参照して説明する。

(第1の実施の形態)

図1に、本発明の第1の実施の形態の固体撮像素子の概略構成を示す。図1は、その光電変換部から電荷転送部までを示す概略平面図であり、図2は、図1のA-A断面図である。

【0048】

この固体撮像素子は、図2に要部断面図を示すように、所望の素子領域の形成されたシリコン基板1表面に、ゲート酸化膜2を介して配列形成される多結晶シリコンからなる第1層電極4aと、ゲート酸化膜上から前記第1層電極4a上に乗り上げるように形成された多結晶シリコンからなる第2層電極4bとからなる2層構造の電荷転送電極4を有し、この第1層および第2層電極4a、4bの端部が側壁絶縁膜5を介して分離され、この側壁絶縁膜5から露呈する第1層および第2層電極表面に自己整合的にチタンシリサイド膜5sを形成し、電荷転送電極の低抵抗をはかるもので耐圧不良や短絡のない固体撮像素子を形成するようにしたことを特徴とする。

なおこのゲート酸化膜は、酸化シリコン膜2aと窒化シリコン膜2bと酸化シリコン膜2cとの3層構造膜で構成される。

10

20

30

40

50

## 【0049】

この固体撮像素子は、図2に、電荷転送部の要部断面図を示すように、所望の素子領域の形成されたシリコン基板1表面に、ゲート酸化膜2を介して配列形成される2層構造の電荷転送電極4が、側壁絶縁膜を有する第1層および第2層電極4a、4b上と、これら第1層および第2層電極4a、4b上にチタン膜を形成し、シリサイド化を行い、シリサイド化されずに残ったチタン膜を選択的に除去することにより、自己整合的に、形成される金属シリサイド層5Sとで構成される。

## 【0050】

またこの電極間絶縁膜3は、第1層電極形成後にフォトリソグラフィによって形成される

## 【0051】

なお、図2に示すように、シリコン基板1には、複数のフォトダイオード30が形成され、フォトダイオードで検出した信号電荷を転送するための電荷転送部40が、フォトダイオード30の間に蛇行形状を呈するように形成される。

## 【0052】

電荷転送電極によって転送される信号電荷が移動する電荷転送チャンネル31は、図1では図示していないが、電荷転送部40が延在する方向と交差する方向に、やはり蛇行形状を呈するように形成される。

## 【0053】

なお、図1においては、電極間絶縁膜3の内、フォトダイオード領域と電荷転送部40との境界近傍に形成されるものの記載を省略してある。

## 【0054】

図2に示すように、シリコン基板1内には、フォトダイオード30、電荷転送チャンネル31、チャンネルストップ領域32、電荷読み出し領域33が形成され、シリコン基板1表面には、ゲート酸化膜2が形成される。ゲート酸化膜2表面には、酸化シリコン膜からなる電極間絶縁膜3と電荷転送電極(第1層電極4a、第2層電極4b、チタンシリサイド5S)が形成される。

## 【0055】

電荷転送部40は、上述したとおりであるが、電荷転送部40のチタンシリサイド5S上面には層間絶縁膜としての、酸化シリコン膜70が形成される。

## 【0056】

固体撮像素子の上方には、フォトダイオード30部分を除いて遮光膜(図示せず)が設けられ、さらにカラーフィルタ50、マイクロレンズ60が設けられる。また、電荷転送部40と遮光膜との間、および遮光膜とカラーフィルタ50との間は、絶縁性の透明樹脂等が充填される。電荷転送部40および電極間絶縁膜3を除いて通例のものと同様であるので説明を省略する。また、図1では、いわゆる八二カム構造の固体撮像素子を示しているが、正方格子型の固体撮像素子にも適用可能であることはいうまでもない。

## 【0057】

次にこの固体撮像素子の製造工程について説明する。

まず、n型のシリコン基板1表面に、膜厚15nmの酸化シリコン膜と、膜厚50nmの窒化シリコン膜と、膜厚10nmの酸化シリコン膜を形成し、3層構造のゲート酸化膜2を形成する。

## 【0058】

続いて、このゲート酸化膜2上に、Heで希釈したSiH<sub>4</sub>を反応性ガスとして用いた減圧CVD法により、膜厚0.4μmの第1層多結晶シリコン膜を形成する。このときの基板温度は600~700とする。この後POCl<sub>3</sub>とN<sub>2</sub>とO<sub>2</sub>との混合ガス雰囲気中で900の熱処理を行い第1層多結晶シリコン膜をドーピングする(リン酸処理)。

## 【0059】

続いて、そしてこの上層にポジレジストを厚さ0.5~1.4μmとなるように塗布する。

## 【0060】

そして、フォトリソグラフィにより所望のマスクを用いて露光し、現像、水洗を行い、パターン幅 0.3 から数  $\mu\text{m}$  のレジストパターンを形成する。

【0061】

この後、 $\text{HBr}$  と  $\text{O}_2$  との混合ガスを用いた反応性イオンエッチングによりレジストパターンをマスクとし、ゲート酸化膜 2 をエッチングストップとして第 1 層多結晶シリコン膜を選択的にエッチング除去したのち、レジストパターンを剥離除去し、第 1 層電極 4 a を形成する。ここでは ECR あるいは ICP などのエッチング装置を用いるのが望ましい。

【0062】

続いて、熱酸化により第 1 層電極 4 a の表面に膜厚 80 nm の酸化シリコン膜からなる電極間絶縁膜 3 を形成する。

10

【0063】

このようにして、電極間絶縁膜 3 を形成する。

【0064】

次に、 $\text{SiH}_4$  ガスを用いた減圧 CVD 法により膜厚 0.4 ~ 0.7  $\mu\text{m}$  の第 2 層多結晶シリコン膜を形成し、第 1 層多結晶シリコン膜の場合と同様にフォトリソグラフィによりパターンニングし、第 2 層電極 4 b を形成する。ここでも第 1 層多結晶シリコン膜と同様にリン酸処理を行う。

【0065】

そして、図 3 (a) に示すように、この上層に減圧 CVD 法により酸化シリコン膜 6 を形成する。

20

【0066】

そして、図 3 (b) に示すように、異方性エッチングにより、第 1 層及び第 2 層電極の多結晶シリコン膜を露出させ、また第 1 層及び第 2 層電極 4 a、4 b の側壁に酸化シリコン膜 6 を残留せしめる。なおこの側壁絶縁膜の幅は、酸化シリコン膜の膜厚によって制御可能であり、酸化シリコン膜の膜厚を上げていくと側壁絶縁膜の幅も広くなり、隣接電極間の短絡マージンを広げることができる。また第 1 および第 2 の電極上の酸化シリコン膜の膜厚が 160 nm の場合、側壁絶縁膜の幅は 160 nm である。この酸化シリコン膜は減圧 CVD 法によって形成したが、熱酸化膜あるいは熱酸化膜と CVD 法によって形成した酸化シリコン膜との積層構造体でもよい。

【0067】

そして、図 3 (c) に示すように、第 1 層および第 2 層電極 4 a、4 b を構成する多結晶シリコン膜の上層に、スパッタリング法などにより、膜厚 50 ~ 300 nm のチタン膜 5 を形成する。

30

なお、ここでチタン膜のスパッタリングに先立ち、スパッタリング装置内でアルゴンプラズマによるスパッタエッチを行い、多結晶シリコン膜表面の自然酸化膜を除去した後、大気に曝すことなく連続してチタン膜のスパッタリングを行うことにより、安定して低抵抗化をはかることができる。

【0068】

続いて、図 3 (d) に示すように、760 ~ 90 秒の RTA (急速熱処理) を行い、第 1 及び第 2 層電極 4 a、4 b の多結晶シリコン膜とチタン膜 5 との界面に同時にチタンシリサイド 5 S を形成する。なお、縮退濃度までリンをドーブした多結晶シリコンではシリサイド化のための加熱温度は 760 ~ 900 が最適である。

40

【0069】

ここで p + 多結晶シリコンに比べ、シリサイド化反応が遅い本実施の形態のような n + 多結晶シリコンにおいては、シリサイド化によるせり上がりが生じにくいいため、低抵抗化を優先して 760 ~ 900 又はそれ以上の温度で加熱することができる。

【0070】

なおかつその遅いシリサイド化反応ゆえに 720 ~ 800 程度の温度ではシリサイド化が十分に行われず、後続の未反応チタン除去工程で転送電極上のシリサイド層が溶出してしまいかえって抵抗の上昇をまねくことになる。

50

## 【0071】

このとき多結晶シリコンとチタンとの反応は第1および第2の電極上でのみ起こり、側壁絶縁膜6で覆われているフォトダイオード上や、絶縁膜で覆われている周辺回路上のチタンは未反応のままとなる。ただし、このチタンシリサイドはC-49結晶構造を有し、第1及び第2層電極4a、4bとで構成される電荷転送電極としての比抵抗は比較的高い。

## 【0072】

この後、図3(e)に示すように、アンモニアと過酸化水素水の混合液を用いたSC-1処理を行い、未反応のチタン膜を除去し、800-90秒のアニール工程を経てチタンシリサイドの低抵抗化をはかり、多結晶シリコン膜とチタンシリサイドとの2層構造の電荷転送電極が形成される。

10

## 【0073】

そしてこの上層に膜厚100nmのP-TEOS膜を形成した後、膜厚700nmのBPSG膜を形成し、850℃でリフローし平坦化して絶縁膜70を得る。この後遮光膜、カラーフィルタ50、マイクロレンズ60などを形成して、図1に示したような固体撮像素子を得る。

## 【0074】

この方法によれば、第1層及び第2層電極を構成する多結晶シリコン膜の側壁に側壁絶縁膜を形成し、この側壁絶縁膜から露呈する多結晶シリコン膜の表面にチタンシリサイド膜を形成しているため、耐圧不良や短絡が生じることはない。従って微細で信頼性の高い固体撮像素子を得ることが可能となる。

20

## 【0075】

また、表面反射率が高く、ハレーションなどにより加工が難しい金属膜のパターニングが不要となる。すなわち、表面反射の影響により精度が低下したりすることなく、多結晶シリコン膜のパターンを形成すると共にエッジを側壁絶縁膜で被覆し、このパターン上でのみシリサイド化を生ぜしめ、金属シリサイド膜を選択的に形成することにより、2層構造の電荷転送電極を自己整合的に形成することができる。また2層構造の電荷転送電極を1回のシリサイド化工程でシリサイド化しているため、高温工程の回数を少なくすることができる。従って、マスクずれもなく高精度で信頼性の高い電荷転送電極を持つ固体撮像素子を形成することが可能となる。

## 【0076】

さらに、フォトダイオード形成時に、シリコン面が露出した際に金属が触れると汚染の原因となるが、この例では、金属膜の形成もシリサイド化のための熱処理も1回ですむ上、RTAを用いるため短時間ですむ。従って、フォトダイオード形成後に電極形成を行うようにしても、拡散長の伸びによる接合面のずれも少なく高品質の固体撮像素子を形成することができる。従って金属イオンによるフォトダイオードの汚染を防止することができ、信頼性の向上をはかることができる。

30

## 【0077】

膜厚400nmのn型多結晶シリコンでは、通常シート抵抗は20Ω/cm<sup>2</sup>であるが、本実施の形態では膜厚120nmのチタンをスパッタリングにより形成した場合で、1μm幅の転送電極で2Ω/cm<sup>2</sup>と大幅に抵抗の低減をはかることができた。

40

## 【0078】

本実施の形態のハニカムCCDにおいては、全画素読み出し方式であっても転送電極は2層電極構造で構成することができ、シリサイド層が他の位相の転送電極にさえぎられることなく電極の長手方向に沿って連続的に形成することができる。従って転送電極の長手方向の全長にわたって低抵抗化することができる。また転送電極は一様にシリサイド化されているため、電極材料の仕事関数の変化による電荷転送路でのポテンシャル変動が発生せず、シリサイド化されていない部分での電極の抵抗上昇を生じることがない。

## 【0079】

なお、前記実施の形態では、一旦760-90秒程度のRTAによりC49構造にし、SC-1処理を行い、不要部のチタン膜を除去した後、800-90秒程度の熱処理を行い

50

C54構造にして低抵抗化するというプロセスを用いたが、シリサイド化のための熱処理温度を800とし一挙にC54構造のチタンシリサイド膜を形成してもよい。このようにして形成されたチタンシリサイド膜は安定で低抵抗(比抵抗:15・cm)である。

【0080】

また、チタンシリサイドの凝集反応による転送電極の上昇はみられなかった。これは高温長時間の熱処理工程なしに形成されるためであると考えられる。

【0081】

また、前記実施の形態では第1層および第2層電極の端部に側壁絶縁膜を形成し、この側壁絶縁膜から露呈する第1層および第2層電極表面にのみ選択的に、シリサイド化を行うようにしているため、シリサイド化のための熱処理温度を800とし一挙にC54構造のチタンシリサイド膜を形成しても、側壁絶縁膜の存在により、電極間の短絡もなく高信頼性を維持することができる。

10

【0082】

さらにまた、前記実施の形態では、P-TEOS膜を形成した後、続いてBPSG膜を形成したが、BPSG膜の形成に先立ち、遮光膜としてのタンゲステン膜を形成してもよい。

【0083】

なおここで用いる金属シリサイド膜としては、チタンシリサイドのほか、タンタル、タンゲステン、モリブデン、ニッケル、コバルト、白金のシリサイドなどが適用可能である。またこれらの金属シリサイドの上層にさらにこれらチタン、タンタル、タンゲステン、モリブデン、ニッケル、コバルト、白金の窒化物、合金、化合物、複合物を形成してもよい。

20

【0084】

なお、本実施の形態は垂直転送電極、水平転送電極ともに適用可能である。

【0085】

(第2の実施の形態)

次に、本発明の第2の実施の形態について説明する。第1の実施の形態では、側壁絶縁膜の形成に際し、マスクを形成することなく異方性エッチングを行ったが、この例では、フォトダイオード上および周辺回路部をフォトレジストで覆い、低抵抗化したい領域のみを露出させ、シリサイド化するようにしたことを特徴とするものである。

30

なお同一部位には同一符号を付した。

【0086】

前記第1の実施の形態と同様にして形成した第1層および第2層電極4a、4b上に、減圧CVD法により酸化シリコン膜6を形成する(図4(a))。

【0087】

そして、図示しないフォトダイオード上および周辺回路上をフォトレジストで覆い、第1および第2の多結晶シリコン膜からなる第1層電極および第2層電極および低抵抗化したい領域のみを露呈せしめる(図4(b))。

【0088】

この状態で異方性エッチングにより、第1層及び第2層電極4a、4bの側壁に酸化シリコン膜6を残留せしめるとともに、第1層及び第2層電極の多結晶シリコン膜を露出させる(図4(c))。この工程では、隣接する電荷転送電極間は側壁絶縁膜で自己整合的に絶縁されるため、隣接する電荷転送電極をフォトリソ工程で区分けしてパターンニングする必要がない。

40

【0089】

すなわち、フォトリソ工程でパターンニングしなければならないのは、フォトダイオード、周辺回路など、画素エリアに比べて比較的線幅ルールの厳しくない領域のみであるため、CCDの微細化に容易に対応可能である。

【0090】

なおこのとき、シリコン基板表面に形成されているゲート酸化膜2を構成するONO膜を

50

すべてエッチングするようにしてもよいし、この窒化シリコン膜をエッチングストッパとしてもよい。

【0091】

そして、図4(d)に示すように、第1層および第2層電極4a、4bを構成する多結晶シリコン膜の上層に、PVD法などにより、膜厚60nmのチタン膜5を形成する。

【0092】

続いて、図4(e)に示すように、ハロゲンランプアニールにより690~800の窒素雰囲気中で、第1及び第2層電極4a、4bの多結晶シリコン膜とチタン膜5との界面に同時にチタンシリサイド5Sを形成する。

【0093】

この後、図4(f)に示すように、アンモニアと過酸化水素水の混合液を用いたSC-1処理を行い、未反応のチタン膜を除去し、800~900秒のRTAアニール工程を経てチタンシリサイドの低抵抗化をはかり、多結晶シリコン膜とチタンシリサイドとの2層構造の電荷転送電極を備えた電荷転送部40が形成される。

【0094】

そしてこの上層に前記第1の実施の形態と同様にして膜厚100nmのP-TEOS膜を形成した後、膜厚700nmのBPSG膜を形成し、850でリフローし平坦化して絶縁膜70を得る。この後遮光膜、カラーフィルタ50、マイクロレンズ60などを形成して、図1に示したような固体撮像素子を得る。

【0095】

(比較例)

次に比較例として、第1層目の多結晶シリコン及び第2層目の多結晶シリコンの間の絶縁膜6Sを、これら第1および第2層目の多結晶シリコン膜表面の段差を利用した側壁残しによる側壁絶縁膜に代えて、フォトリソグラフィによってパターンニングして形成したものである。

【0096】

前記第1および第2の実施の形態と同様にして形成した第1層および第2層電極4a、4b上に、減圧CVD法により酸化シリコン膜6を形成する(図7(a))。

【0097】

そして、フォトリソグラフィにより、レジストRをパターンニングし、図示しないフォトダイオード上および周辺回路上、第1層および第2層電極間をフォトレジストで覆い、第1および第2の多結晶シリコン膜からなる第1層電極および第2層電極上に長手方向に沿って開口を形成する(図7(b))。このとき開口が転送電極上に安定して形成できるように、フォトリソグラフィおよびエッチングの製造上の合わせ余裕を持って開口幅を決めることが必要になる。片側0.1μmの合わせ余裕をとるとするとそれだけで転送電極の幅は0.2μm狭まることになり、転送電極が0.5μmが場であるとすると全体の40%幅程度しか開口を形成できないことになる。

【0098】

この状態で、レジストRをマスクとして異方性エッチングにより、第1層及び第2層電極の多結晶シリコン膜の表面の一部を露出させる(図7(c))。

【0099】

なおこのとき、シリコン基板表面に形成されているゲート酸化膜2を構成するONO膜をすべてエッチングするようにしてもよいし、この窒化シリコン膜をエッチングストッパとしてもよい。

【0100】

そして、前記実施の形態と同様に、図7(d)に示すように、第1層および第2層電極4a、4bを構成する多結晶シリコン膜の上層に、PVD法などにより、膜厚60nmのチタン膜5を形成する。

【0101】

続いて、図7(e)に示すように、ハロゲンランプアニールにより690~800の窒

10

20

30

40

50

素雰囲気中で、第1及び第2層電極4a、4bの多結晶シリコン膜とチタン膜5との界面に同時にチタンシリサイド5Sを形成する。多結晶シリコンとチタンの反応はこの開口のみで怒り、酸化膜で覆われているフォトダイオード上や周辺回路のソース・ドレイン領域上のチタンは未反応のままとなる。

【0102】

この後、図7(f)に示すように、アンモニアと過酸化水素水の混合液を用いたSC-1処理を行い、未反応のチタン膜を除去する。そして再度RTA法により、800～90秒のアニール工程を経てチタンシリサイドをC54相に相転移させ、低抵抗化をはかり、多結晶シリコン膜とチタンシリサイドとの2層構造の電荷転送電極を備えた電荷転送部40が形成される。

10

【0103】

ここで、本発明の実施の形態の方法で形成した電荷転送電極と、多結晶シリコンのみの場合との抵抗値と配線抵抗比とを測定した結果を図6に示す。曲線aは本発明の第2の実施の形態の電荷転送電極の場合、曲線bは以下に比較例を示すように、第1層目の多結晶シリコン及び第2層目の多結晶シリコンの間の絶縁膜6Sをフォトリソグラフィによって形成した比較例の電荷転送電極の場合、曲線cは多結晶シリコンのみの場合を示す。

この図から明らかなように、比較例の方法ではシリサイド化による効果が薄れてしまっていることがわかる。これは比較例の場合、シリサイド化によって低抵抗化できるのは転送電極の幅から開口形成工程の製図上のあわせ余裕を引いた幅までであるためである。

このように本発明によればシリサイド化による低抵抗化が効果的であるのに対し、比較例ではフォトリソグラフィによって開口形成しているため、画素の微細化、ひいては転送電極幅の縮小に伴い低抵抗化の効果は薄れてしまっている。

20

【0104】

なお、第1層電極を構成する第1層多結晶シリコンと第2層電極を構成する第2層多結晶シリコンの間は酸化シリコン膜の異方性エッチングによって酸化シリコン膜からなる側壁絶縁膜が形成されており、この側壁絶縁膜によって多結晶シリコン膜間の短絡が防止される。ここでも酸化シリコン膜の膜厚を上げるとサイドウォール幅も大きくなり、隣接電極間の短絡マージンを広げることができる。

【0105】

この方法によっても前記第1の実施の形態と同様に耐圧不良のない電荷転送電極を形成することが可能となる。

30

【0106】

この方法によれば、電極間絶縁膜としての絶縁膜のパターンを形成する際にダミーパターンの側壁に形成した絶縁膜を異方性エッチングによる側壁残しにより、行っており、微細でかつ信頼性の高い電極間絶縁膜が容易に形成される。

【0107】

なお、前記実施の形態ではシリサイド化のための第1アニール工程としてのRTAを700～90秒としたが、650～750の範囲、30～120秒の範囲であればよい。ここではチタンシリサイド膜はC49構造となっている。

そして、最終的には、第2アニール工程として、750～850の温度範囲、30～120秒間の熱処理を行い、チタンシリサイド膜をC54構造にすることにより、低抵抗化をはかることができる。

40

【0108】

また、第2の実施の形態においても、1回のアニール工程(750～850の温度範囲、30～120秒間)で一挙に熱処理を行い、チタンシリサイド膜をC54構造にすることも可能である。この場合せり上がりはより生じ易いが、多結晶シリコン膜の上端を電極間絶縁膜の上端よりも十分に低く形成しているため、耐圧不良や短絡が発生することはない。

【0109】

また前記実施の形態では多結晶シリコン膜と金属膜との界面反応によりシリサイドを形成

50

したが、多結晶シリコン膜に限定されることなく、アモルファスシリコン、マイクロクリスタルシリコンなどシリコン系導電膜であればよい。

【0110】

【発明の効果】

以上説明してきたように、本発明の固体撮像素子によれば、低抵抗で信頼性の高い電荷転送電極をもつ固体撮像素子を提供することが可能となる。

また本発明によれば、シリサイド層が他の位相の転送電極にさえぎられることなく電極の長手方向に沿って連続的に形成され、転送電極の長手方向の全長にわたって低抵抗化することができる。また転送電極は一樣にシリサイド化されているため、電極材料の仕事関数の変化による電荷転送路でのポテンシャル変動が発生せず、シリサイド化されていない部分での電極の抵抗上昇を生じることもない。

従って、高速転送が可能でかつ低消費電力の固体撮像素子を提供することが可能となる。また電荷転送電極の低抵抗化により電極の高さをさらに低くすることができ、かつ表面の平坦化をはかることができるため、感度の向上やけられの低減をはかることができる。

また、高速転送が可能となるためスミアなどの光学特性を改善することが出来、高品質で信頼性の高い固体撮像素子を得ることが可能となる。

また本発明の固体撮像素子の製造方法によれば自己整合的に低抵抗層を形成することができるため、フォトリソ工程での合わせずれや金属材料特有の表面反射によるハレーションなどの影響を受けることなく電極の低抵抗化をはかることができる。またフォトリソ工程やエッチング工程が不要となり工程数の削減による歩留まり、製造期間の短縮および製造コストの低減の向上をはかることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の固体撮像素子を示す図である。

【図2】本発明の第1の実施の形態の固体撮像素子を示す断面図である。

【図3】本発明の第1の実施の形態の固体撮像素子の製造工程を示す図である。

【図4】本発明の第2の実施の形態の固体撮像素子の製造工程を示す図である。

【図5】従来例の固体撮像素子を示す図である。

【図6】本発明の実施の形態の電荷転送電極と従来例の電荷転送電極との抵抗値の測定結果を示す比較図である。

【図7】比較例の固体撮像素子の製造工程を示す図である。

【符号の説明】

- 1 シリコン基板
- 2 ゲート酸化膜
- 3 電極間絶縁膜
- 4 a 第1層電極（第1層多結晶シリコン膜）
- 4 b 第2層電極（第2層多結晶シリコン膜）
- 4 S チタンシリサイド膜
- 5 チタン膜
- 5 S チタンシリサイド
- 6 側壁絶縁膜
- 6 S 絶縁膜
- 3 0 フォトダイオード部
- 4 0 電荷転送部
- 5 0 カラーフィルタ
- 6 0 マイクロレンズ
- 7 0 酸化シリコン膜

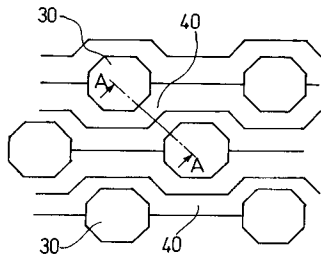
10

20

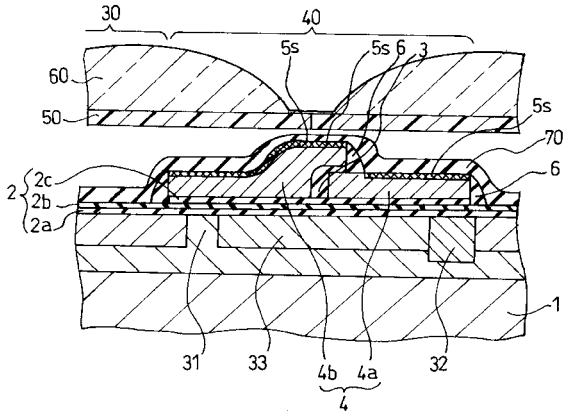
30

40

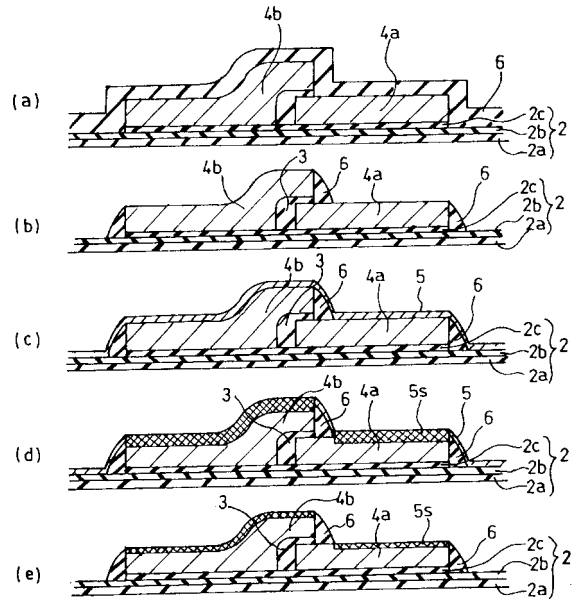
【 図 1 】



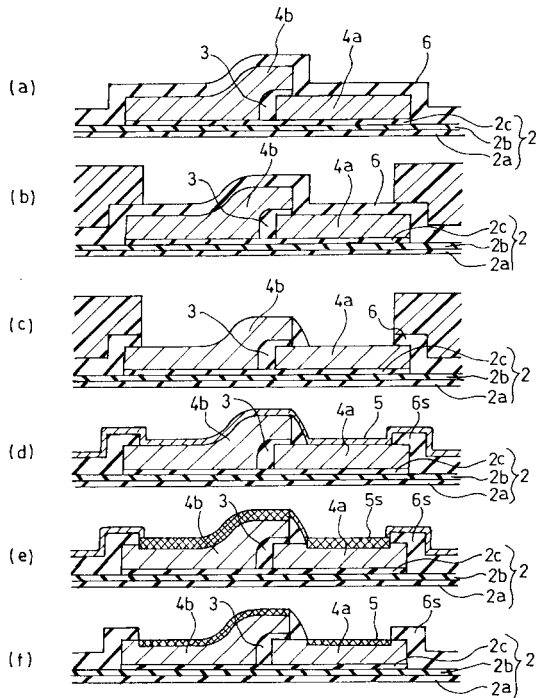
【 図 2 】



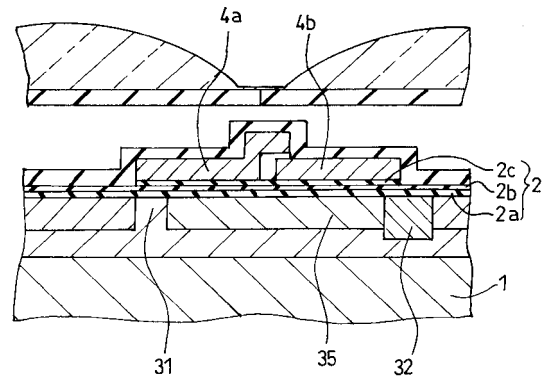
【 図 3 】



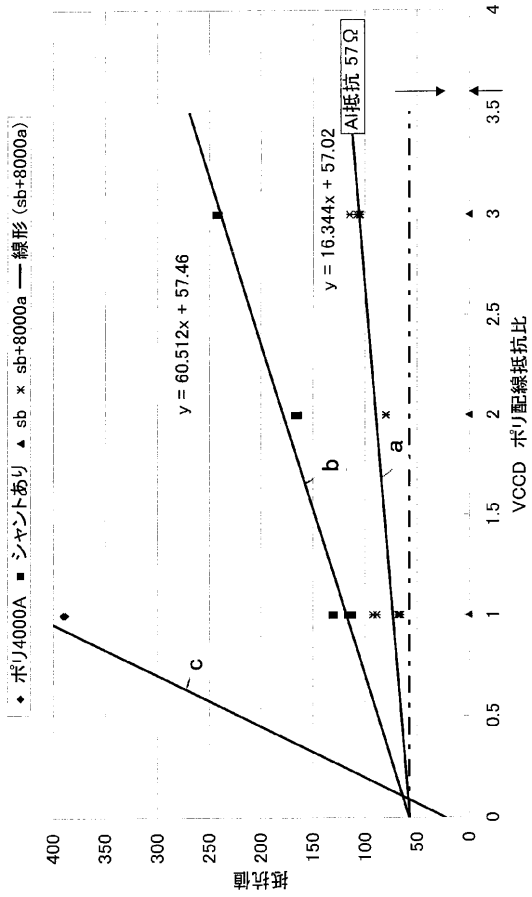
【 図 4 】



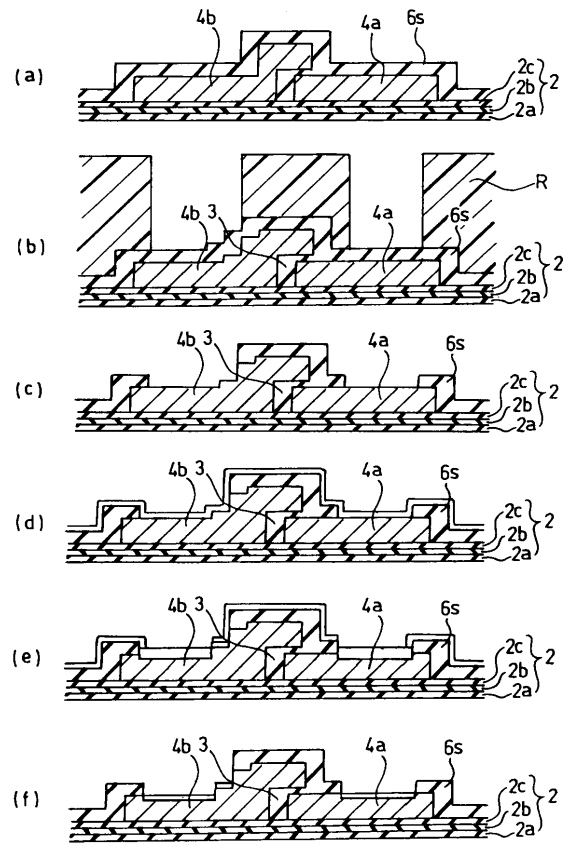
【 図 5 】



【 図 6 】



【 図 7 】



---

フロントページの続き

(74)代理人 100090343

弁理士 濱田 百合子

(72)発明者 鈴木 啓修

宮城県黒川郡大和町松坂平1丁目6番地 富士フィルムマイクロデバイス株式会社内

Fターム(参考) 4M118 AA01 AA04 AA05 AA10 AB01 BA13 CA03 CA19 CA20 DA13

DA18 DA19 DA20 DA28 FA06 FA26 GB03 GC07 GD04