

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 96135244

※申請日期： 96.9.20

※IPC 分類：H01L 27/20 (2006.01)
27/28 (2006.01)

一、發明名稱：(中文/英文)

用於製造可印刷半導體結構、裝置及裝置元件的脫離對策

RELEASE STRATEGIES FOR MAKING PRINTABLE
SEMICONDUCTOR STRUCTURES, DEVICES AND DEVICE
COMPONENTS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美國伊利諾大學理事會

THE BOARD OF TRUSTEES OF THE UNIVERSITY OF ILLINOIS

代表人：(中文/英文)

華特 K 諾爾

KNORR, WALTER K.

住居所或營業所地址：(中文/英文)

美國伊利諾州俄本那市萊特南街506號亨利管理中心352室

352 HENRY ADMINISTRATION BUILDING, 506 SOUTH WRIGHT
STREET, URBANA, ILLINOIS 61801, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 7 人)

姓 名：(中文/英文)

1. 約翰 A 羅傑斯
ROGERS, JOHN A.
2. 勞弗 努茲若
NUZZO, RALPH
3. 馬修 梅特
MEITL, MATTHEW
4. 高興助
KO, HEUNG CHO
5. 尹鍾勝
YOON, JONGSEUNG
6. 倚天恩 梅納德
MENARD, ETIENNE
7. 亞弗萊德 J 貝卡
BACA, ALFRED J.

國 籍：(中文/英文)

1. 美國 U.S.A.
2. 美國 U.S.A.
3. 美國 U.S.A.
4. 韓國 REPUBLIC OF KOREA
5. 韓國 REPUBLIC OF KOREA
6. 法國 FRANCE
7. 美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年09月20日；60/826,354

2. 美國；2007年06月18日；60/944,653

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【先前技術】

各種平台可用於在裝置基板與藉由裝置基板支撐之裝置元件上印刷結構，包括奈米結構、微結構、撓性電子裝置及各種其他圖案化結構。例如，若干專利與專利申請案說明用於製造與印刷一寬廣範圍之結構的不同方法及系統，包括美國專利申請案第 11/115,954 號 (18-04 申請於 2005 年 4 月 27 日)；第 11/145,574 號 (38-04A 申請於 2005 年 6 月 2 日)；第 11/145,542 號 (38-04B 申請於 2005 年 6 月 2 日)；第 11/423,287 號 (38-04C 申請於 2006 年 6 月 9 日)；第 11/423,192 號 (41-06 申請於 2006 年 6 月 9 日)；第 11/421,654 號 (43-06 申請於 2006 年 6 月 1 日)；第 60/826,354 號 (151-06P 申請於 2006 年 9 月 20 日)，其各藉此在不與本文不一致的程度上以引用方式併入。目前存在對用於產生可印刷半導體元件之方法及結構的需要。尤其需要與高產量處理相容的低成本方法及結構來製造裝置與裝置元件。

【發明內容】

方法及相關系統係提供以促進能夠印刷於裝置基板或裝置基板上之裝置元件上的結構之低成本產生。此係藉由提供經組態用以提供對個別層之存取的多層結構之堆疊來完成。尤其有用的係作為功能層之個別層，其中該等功能層隨後係併入裝置與裝置元件。藉由脫離對策來存取個別層，該對策提供順序的逐層存取或對兩個或更多層的同時存取。該些功能層能夠藉由一寬廣範圍的印刷方法及系統

係印刷於裝置或裝置元件上或併入其中。此等多層堆疊系統能夠在一單一程序中產生包含於多個層中的多個可印刷功能結構，從而減少每一可印刷結構或層的成本並減少終端裝置或裝置元件的最終成本。

在一態樣中，本發明提供用於藉由具有能夠併入光電裝置之一太陽能電池的複數個功能層的多層結構來製造低成本及/或高性能光電裝置的方法。此多層方法出於若干原因而較有利。例如，可在一單一輪沈積中生長多個太陽能電池，從而避免生長室的裝載與卸載、生長基板表面製備及目前單一層製造方法要求的緩衝層之沈積。此導致每一太陽能電池層之製造成本的顯著減少，從而減少太陽能電池裝置元件的成本。此外，從一母基板完全剝離功能層的能力能夠藉由在相同母基板上構造額外多層結構而重複使用該母基板。此外，該多層組態容易散熱並可提供可印刷結構，其可容易地印刷至塑膠及其他具有一寬廣範圍之形狀因素的基板。

在一具體實施例中，提供一種用於藉由提供具有複數個功能層與複數個脫離層之一多層結構來製造一裝置或裝置元件的方法。在此組態中，將該等脫離層之至少一部分定位於該等功能層之間以提供對該等功能層之存取。藉由從該等功能層之一或多個層分離該等脫離層或其一部分之一或多個層來使該等功能層之至少一部分脫離該多層結構。此功能層脫離產生一能夠印刷於一基板上的結構。藉由使用此項技術中已知的任何印刷方法(例如接觸印刷、液體

印刷、乾式轉印接觸印刷、軟微影微轉印印刷與軟微影奈米轉印印刷、溶液印刷、流體自我組裝、噴墨印刷、熱轉印印刷及網版印刷)將此等可印刷結構之一或多個結構印刷於一裝置基板或藉由一裝置基板支撐之裝置元件上來製造一裝置或裝置元件，例如藉由接觸印刷。

脫離係廣義地使用並表示用於從該多層結構中的其他層分離一層之至少一部分的任何方法。例如，從一多層子結構脫離一功能層之至少一部分的步驟可以係藉由物理地分離至少一對相鄰層。該等相鄰層可以係該多層結構中與一功能層相鄰之一脫離層。該脫離層係構造成用以促進一功能層之至少一部分回應一脫離刺激的脫離。例如，該脫離刺激可包含移除該脫離層之至少一部分的化學或物理刺激，從而促進一相鄰功能層之脫離。然而，可使用任何能夠影響一目標脫離層的刺激。脫離步驟的其他範例包括(但不限於)蝕刻一或多個脫離層，熱衝擊一或多個脫離層，藉由將脫離層曝露至來自一雷射源之電磁輻射來剝蝕一或多個脫離層，及藉由使脫離層接觸化學試劑來分解一或多個脫離層。在一態樣中，藉由位於該層之端的錨定構件來將功能層連接至相鄰層，故脫離係藉由於該些端底切來剝離該功能層來實現。或者，錨係提供為一犧牲層或脫離層中的圖案，從而提供固定於一相鄰層或一基板的錨。此等錨進一步提供可斷開繫留點之設計的靈活性以促進功能層部分的受控剝離。視需要地，在本文說明的方法之任一者中，保持附著於該剝離的功能層的層係移除。在一態

樣中，剝離係藉由使該多層結構接觸一圖章(例如一彈性圖章)來完成。視需要地，將一圖章用於促進該剝離結構對一表面的接觸印刷。

為促進一信號至一脫離層的傳輸，該信號通過的功能層之任何一或多個層皆能夠至少部分地傳輸該信號。例如，對於屬於電磁輻射之一信號，該等功能層對能夠剝蝕該等脫離層之至少一部分的電磁輻射係至少部分透明的。或者，若該電磁輻射係從一相對側(例如支撐該多層結構的基板之另一側)透射，則該基板對該電磁輻射係至少部分透明的。

用於脫離的另一構件係位於一脫離層中之一介面裂縫。此一裂縫藉由將一應力施加至該系統(例如該脫離層)來促進一或多個功能層的剝離。可藉由此項技術中已知的任何方法(包括但不限於一機械、化學或熱產生力)來引入該裂縫。

在一態樣中，本文說明的方法之任一者可進一步包括遮罩該多層結構之至少一部分。例如，與一或多個功能層實體接觸之一遮罩層。此類遮罩能夠至少部分地防止一或多個功能層係曝露至作為使該等功能層之至少一部分脫離該多層結構的脫離信號而提供的一蝕刻劑、溶劑或化學試劑。此一遮罩可用於該功能層係昂貴並且傾向於藉由該脫離信號(例如一蝕刻劑)損壞之一高品質層的應用。

在另一態樣中，提供一載體膜與該等功能層之一或多個層接觸以進一步促進從該多層子結構脫離該等功能層之至

少一部分的步驟。

本文提供的方法及系統可用於產生具有一寬廣範圍之幾何形狀的一寬廣範圍之可印刷結構。因此，該方法能夠併入針對一寬廣範圍之裝置與裝置元件製造的若干裝置製程中。在一態樣中，該可印刷結構具有一層型幾何形狀。在另一態樣中，藉由此項技術中已知的任一方法來提供凹陷特徵以使得該等功能層之至少一者產生具有一或多個預選的微米大小或奈米大小之實體尺寸的可印刷結構。例如，視需要地使用一圖案化技術(例如屬於光微影、軟微影、電子束直接寫入或光剝蝕圖案化之一圖案化技術)來實施凹陷特徵在該等功能層之至少一者中之產生。

本發明之一功能層係廣義地使用並表示在一裝置或裝置元件內有用的材料。具有對各種裝置與裝置元件之寬廣應用的功能層係具有一半導體或一序列(例如複數個)之半導體層的多層。根據該功能層的最終使用或功能來選擇功能層組合物與幾何形狀。例如，該序列之半導體層可以係選自由以下半導體層構成之群組的至少一半導體層：一單晶半導體層、一有機半導體層、一無機半導體層、一第III至V族半導體層及一第IV族元素或化合物半導體。在另一態樣中，該序列之半導體層係具有不同半導體材料的至少兩個半導體層。在一態樣中，該等功能層之至少一者係由一或多個介電層或一或多個導體層製成。在一具體實施例中，該多層中之一功能層可不同於其他功能層。在一具體實施例中，該多層中的所有功能層係相同的。在一具體實

施例中，該多層中之一功能層係個別層(例如複數個半導體層)之一複合配方。在作為此申請案之一部分包括的圖式中，得自此等功能層之結構係稱為"功能材料元件或裝置"(FMED)。

可用於本文說明之特定方法的其他功能層包括(但不限於)屬於一電子、光學或電光裝置或一電子、光學、電光裝置之一元件的功能層，其一元件係一P-N接面、一薄膜電晶體、一單一接面太陽能電池、一多接面太陽能電池、一光二極體、一發光二極體、一雷射、一CMOS裝置、一MOSFET裝置、一MESFET裝置或一HEMT裝置之一部分。

在一具體實施例中，在一基板上產生該等多層結構之任一者。在一態樣中，在該多層結構與該基板之間提供至少一脫離層，例如定位於一功能層與一基板之間的脫離層。在另一態樣中，不在該多層結構與該基板之間提供一脫離層。在該情況下，該母基板及/或該相鄰功能層提供從該基板脫離該功能層的能力。在一態樣中，該母基板本身係一脫離層。

可在基板表面上沈積或生長該多層結構且明確地說係該多層結構之個別層，如此項技術中已知。例如，用於在一表面上生長或沈積層的任何一或多個方法可選自各種技術，其包括但不限於：磊晶生長、汽相磊晶、分子束磊晶、金屬有機化學汽相沈積、化學汽相沈積、物理汽相沈積、濺鍍沈積、溶膠凝膠塗布、電子束沈積、電漿增強化學汽相沈積、原子層沈積及旋轉塗布。以此一方式，由一

系統產生多個可印刷結構，並且在該最終功能層(例如最接近該基板表面的層)之脫離之後，旋即再視需要重複使用該基板。與基板本身係損壞、破壞或併入最終裝置或裝置元件中的製程相比，此類重複使用導致成本節約。

該多層結構視需要地包括一功能層及/或脫離層，其具有磊晶地生長在一基板上的預選序列之薄膜，例如交替脫離層與功能層。在一具體實施例中，該等功能層具有選自大約5 nm至大約50,000奈米之範圍的厚度。在一具體實施例中，該多層結構具有大約2至大約200個功能層及/或大約2至大約200個脫離層。根據該系統組態，該脫離層可以係1 nm薄。在其他具體實施例中，該脫離層可以更厚，例如在大約1 μm 與2 μm 之間。該脫離層材料之組合物的實際選擇可基於若干參數，例如是否需要生長高品質功能層(例如磊晶生長)。若生長並非磊晶的，則可放鬆脫離層組合物約束。此外，該脫離層組合物應與用於從該多層結構脫離功能層的脫離對策相容。例如，若該脫離機制係藉由破裂，則可選擇楊氏模數(Young's modulus)來促進最佳破裂。

許多不同的裝置能夠使用本文揭示的方法之任一者加以製造。在一態樣中，本發明提供製造一光電裝置或裝置陣列、一電晶體裝置或裝置陣列、一發光二極體裝置或裝置陣列、一雷射或雷射之陣列、一感測器或感測器陣列、一積體電子電路、一微機電裝置或一奈米機電裝置的方法。

在一具體實施例中，本發明的方法之任一者係用於製造

可印刷半導體結構。例如，可印刷半導體結構係由具有一或多個半導體薄膜的一功能層之至少一部分並藉由從該等功能層之一或多個層分離該等脫離層或其一部分之一或多個層而使該等功能層之至少一部分脫離該多層結構加以製成。同樣，提供用於藉由提供本身係一光電電池(例如具有一預選序列之半導體薄膜之一光電電池)的一功能層之至少一部分來製造一光電裝置或裝置陣列的方法。

在另一具體實施例中，本發明係用於製造一裝置或裝置元件的方法，其中一犧牲層係提供於一基板表面之至少一部分上。犧牲層係廣義地用於表示促進一功能層從一基板之移除的材料。該犧牲層具有一接收表面，其用於接收一功能層材料。藉由此項技術中已知的任一方法來選擇性地圖案化該犧牲層以在一對應圖案中顯露下部基板或該基板上的膜或塗層。當隨後沈積該功能層時，曝露的基板之圖案對應於一功能層之可能的錨定區域。特定言之，該沈積的功能層具有兩個區域：一"錨定區域"，其對應於該犧牲層中的圖案化區域；以及一"非錨定區域"，其中存在分離該功能層與該下部基板之一犧牲層。該等錨可用作橋接元件以促進對應於該非錨定區域的一圖案中的功能層之受控剝離。脫離該功能層之一部分，其中功能層錨之圖案保持至少部分地錨定至該基板並脫離未錨定至該基板的功能層之至少一部分，從而產生複數個可印刷結構。將該等可印刷結構視需要地印刷於一裝置基板或藉由一裝置基板支撐之裝置元件上，從而製造該裝置或該裝置元件。可使用此

項技術中已知的任一印刷方法，例如接觸印刷或溶液印刷，如本文中所說明。

在一具體實施例中，該脫離步驟包含使一彈性圖章接觸該功能層之至少一部分及從與該功能層之接觸移除該圖章，從而移除未係錨定至該基板的功能層之至少一部分。

在另一具體實施例中，該脫離步驟使用選自由以下技術構成之群組的技術：蝕刻該犧牲層；熱衝擊該犧牲層；藉由將該犧牲層曝露至來自一雷射源之輻射來剝蝕或分解；以及藉由使該犧牲層與一化學試劑接觸來分解該犧牲層。接著，藉由此項技術中已知的任一方法來視需要地移除或擷取該功能層，例如藉由選擇性地從錨斷開功能結構之一圖章，從而提供可對應於最初施加至該犧牲層之圖案的印刷的功能結構。

在一具體實施例中，將本文揭示的用以提供錨的圖案化程序之任一者併入本發明之多層程序中。例如，可將該圖案化施加至分離功能層的本發明之一或多個脫離層以提供用於可控制地脫離複數個功能材料及/或功能層的額外方法。

在另一具體實施例中，本發明係用於製造提供於一多層陣列中的複數個可印刷半導體元件之方法。此類程序提供大量元件由一單一層及/或由每一層皆能夠產生複數個元件的多個層之製造，以及提供針對額外元件處理之能力，包括附著於一下部表面之元件的處理。例如，該方法可包含提供具有一外部表面之一晶圓(例如包含一無機半導體

之一晶圓)的步驟。藉由將一第一遮罩提供至該外部表面來遮罩該外部表面的選定區域，從而產生該外部表面之遮罩區域與未遮罩區域。藉由蝕刻該晶圓之外部表面的未遮罩區域來產生從該外部表面延伸至該晶圓中的複數個浮雕特徵。以此方式，該等浮雕特徵之至少一部分各具有至少一成形的側表面，其具有沿至少一側之長度而空間地變化的一外形輪廓。另一遮罩步驟，其中一第二遮罩來遮罩該等成形的側表面，其中僅藉由該第二遮罩來部分地遮罩該成形的側表面。此產生沿該等側表面之長度提供的遮罩與未遮罩區域。該等未遮罩區域係蝕刻以產生提供於該多層陣列中的複數個可印刷半導體元件。

此等方法之任一者視需要地使用屬於一大容積半導體晶圓之一晶圓，例如具有一(111)方位之一矽晶圓。

在一態樣中，藉由將該等凹陷特徵之側表面循環曝露至蝕刻劑與抗蝕刻材料來實施蝕刻該晶圓之外部表面的未遮罩區域之步驟，例如藉由將該等凹陷特徵之側表面循環曝露至反應性離子蝕刻劑與抗蝕刻材料。在另一態樣中，使用電感耦合電漿反應性離子蝕刻、緩衝氧化物蝕刻劑或電感耦合電漿反應性離子蝕刻與緩衝氧化物蝕刻劑蝕刻技術兩者之一組合來實施該蝕刻步驟。

在一具體實施例中，該等成形的側表面之外形輪廓具有複數個特徵，其延伸與該等側表面的長度之一縱軸交叉之長度。例如，該等外形輪廓可以係提供於該等側表面上的脊、漣波及/或扇形凹陷特徵。該等脊、漣波或扇形凹陷

特徵之任一者在藉由提供該第二遮罩來遮罩該等成形的側表面之步驟期間用作陰影遮罩，從而產生該等側表面之未遮罩區域。

在本發明之一態樣中，經由一遮罩材料之成角度汽相沈積來實施藉由提供一第二遮罩的遮罩該等成形的側表面之步驟。

在一態樣中，經由各向異性蝕刻來實施蝕刻側表面之未遮罩區域的步驟，例如使用屬於具有一(111)方位之一矽晶圓的一晶圓，並經由優先沿該矽晶圓之<110>方向的各向異性蝕刻來實施蝕刻該等側表面之未遮罩區域。藉由將該側表面之未遮罩區域曝露至一強鹼來視需要地提供該各向異性蝕刻。

在一具體實施例中，該等側表面之未遮罩區域的蝕刻產生該等可印刷半導體元件，其中該等元件之各元件係經由一橋接元件連接至該晶圓。

所說明的系統之任一者視需要具有屬於一抗蝕刻遮罩之一遮罩，例如屬於抗蝕刻遮罩之第一與第二遮罩。

在另一態樣中，本發明係在一基板上組裝複數個可印刷半導體元件的方法，其係藉由使用本文說明的程序之任一者提供複數個可印刷半導體元件並接著將該等可印刷半導體元件印刷於該基板上。例如，所提供的係製造一電子裝置或一電子裝置之元件的方法，該方法包含藉由使用本發明之一程序來提供複數個提供於一多層陣列中的可印刷半導體元件的步驟。將該等可印刷半導體元件印刷於一基板

上，從而製造該電子裝置或該電子裝置之元件。本文揭示的方法之任一者使用藉由接觸印刷實施之一印刷步驟。本文揭示的方法之任一者具有藉由順序印刷該多層之不同層中的可印刷半導體實施之一印刷步驟。

在一具體實施例中，印刷該陣列之一第一層中的半導體元件曝露定位於該第一層之下的陣列之一層中的一或多個可印刷半導體元件。

【實施方式】

參考圖式，相同數字指示相同元件且一個以上圖式中出現的相同數字表示相同元件。此外，下文中，以下定義適用：

"可印刷"係關於能夠轉印、組裝、圖案化、組織及/或整合於基板上或基板中的材料、結構、裝置元件及/或整合的功能裝置。在一具體實施例中，該印刷發生而不將該基板曝露至高溫(即少於或等於大約攝氏400度的溫度)。在本發明之一具體實施例中，可印刷材料、元件、裝置元件及裝置能夠係經由溶液印刷或乾式轉印接觸印刷而轉印、組裝、圖案化、組織及/或整合於基板上或基板中。

本發明之"可印刷半導體元件"包含能夠(例如)藉由乾式轉印接觸印刷及/或溶液印刷方法係組裝及/或整合於基板表面上的半導體結構。在一具體實施例中，本發明之可印刷半導體元件係單一單晶、多晶或微晶無機半導體結構。在此說明之此背景下，一單一結構係具有機械連接的特徵之一單石元件。本發明之半導體元件可以係未摻雜或摻雜

的，可具有摻雜物之一選定空間分佈或可使用複數個不同的摻雜物材料(包括P與N型摻雜物)來摻雜。本發明包括：微結構可印刷半導體元件，其具有大於或等於大約1微米的至少一斷面尺寸；以及奈米結構可印刷半導體元件，其具有少於或等於大約1微米的至少一斷面尺寸。可用於許多應用的可印刷半導體元件包含得自高純度塊狀材料(例如使用傳統高溫處理技術產生的高純度晶體半導體晶圓)之自"頂部向下"處理的元件，。在一具體實施例中，本發明之可印刷半導體元件包含複合結構，其具有一半導體並係操作性地連接至至少一額外裝置元件或結構，例如一導電層、介電層、電極、額外半導體結構或此等之任一組合。在一具體實施例中，本發明之可印刷半導體元件包含可伸展半導體元件及/或異質半導體元件。

"功能層"表示能夠併入一裝置或裝置元件中並向該裝置或裝置元件提供至少部分功能性之一層。根據特定裝置或裝置元件，功能層具有一寬廣範圍的組合物。例如，屬於一太陽能陣列之一裝置可由第III至V族微米太陽能電池之一開始功能層製成，包括其本身係如本文中所提供的複數個不同層組成之一功能層。此類層之脫離與隨後的印刷提供用於構造一光電裝置或裝置元件的基礎。相反，用於併入電子(MESFET)、LED或光學系統中之一功能層可具有一不同的成層組態及/或組合物。因此，併入該多層結構中的特定功能層取決於將併入該功能層的最終裝置或裝置元件。

"脫離層"(有時稱為"犧牲層")表示至少部分地分離一或多個功能層之一層。一脫離層能夠係移除或能夠提供用於促進該功能層從該多層結構之其他層分離的其他方法，例如藉由回應(例如)一物理、熱、化學及/或電磁刺激而實體分離之一脫離層。因此，實際的脫離層組合物係選擇以最佳地匹配將提供分離的方法。用於分離之方法係藉由此項技術中已知的一或多個分離方法，例如藉由介面失效或藉由脫離層犧牲。一脫離層可本身保持連接至一功能層，例如保持附著於該多層結構之剩餘部分之一功能層，或從該多層結構之剩餘部分分離之一功能層。隨後視需要地從該功能層分離及/或移除該脫離層。

"藉由一基板支撐"表示至少部分地存在於一基板表面上或至少部分地存在於定位於該結構與該結構表面之間的一或多個中間結構上之一結構。術語"藉由一基板支撐"亦可表示部分或完全嵌入一基板的結構。

"溶液印刷"旨在表示將一或多個結構(例如可印刷半導體元件)散佈於一載體媒體中並以一協同方式遞送至一基板表面之選定區域的程序。在一範例性溶液印刷方法中，藉由獨立於經歷圖案化之基板表面的形態及/或實體特徵的方法來實現結構向一基板表面之選定區域的遞送。可用於本發明的溶液印刷方法包括(但不限於)噴墨印刷、熱轉印印刷及毛細管作用印刷。

本方法中組裝、組織及/或整合可印刷半導體元件的有用接觸印刷方法包括乾式轉印接觸印刷、微接觸或奈米接

觸印刷、微轉印或奈米轉印印刷及自我組裝輔助的印刷。本發明中接觸印刷之使用較為有利，因為其允許複數個可印刷半導體在相對於彼此的選定方位與位置中的組裝與整合。本發明中的接觸印刷還致能不同種類的材料與結構的有效轉印、組裝及整合，包括半導體(例如，無機半導體、單晶半導體、有機半導體、碳奈米材料等)、介電質及導體。本發明之接觸印刷方法視需要地提供可印刷半導體元件在相對於預先圖案化於一裝置基板上的一或多個裝置元件的預選位置與空間方位中的高精度登記的轉印與組裝。接觸印刷還與一寬廣範圍的基板類型相容，包括傳統剛性或半剛性基板(例如玻璃、陶瓷及金屬)與具有有利於特定應用之物理與機械特性的基板(例如撓性基板、可彎曲基板、可塑形基板、整合基板及/或可伸展基板)。可印刷半導體結構之接觸印刷組裝與(例如)低溫處理(例如，少於或等於298 K)相容。此屬性允許本光學系統係使用包括在高溫下分解或劣化的一系列基板材料加以實施，例如聚合物與塑膠基板。裝置元件的接觸印刷轉印、組裝及整合亦係有益的，因為其可經由低成本與高產量的印刷技術與系統加以實施，例如捲軸式印刷與彈性印刷方法及系統。"接觸印刷"廣義地表示一乾式轉印接觸印刷，例如使用一圖章，其促進特徵從一圖章表面轉印至一基板表面。在一具體實施例中，該圖章係一彈性圖章。以下參考係關於自我組裝技術，其可在本發明之方法中使用以經由接觸印刷及/或溶液印刷技術轉印、組裝及互連可印刷半導體元件

並且其全部內容係以引用方式併入本文中：(1) Jiyun C Huie的"導引分子自我組裝：近期成就之評論"，Smart Mater. Struct. (2003) 12，第264至271頁；(2) Whang, D.、Jin, S.、Wu, Y.、Lieber, C. M.的"整合奈米系統的奈米線陣列之大規模階層組織"，Nano Lett. (2003) 3(9)，第1255至1259頁；(3) Yu Huang、Xiangfeng Duan、Qingqiao Wei與Charles M. Lieber的"功能網路內一維奈米結構的引導組裝"，Science (2001) 291，第630至633頁；(4) Peter A. Smith等人的"金屬奈米線的電場輔助組裝與對準"，Appl. Phys. Lett. (2000) 77(9)，第1399至1401頁。

"載體膜"表示促進層之分離的材料。該載體膜可以係一材料層(例如一金屬或含金屬材料)，其係與需要移除的層相鄰定位。該載體膜可以係一複合材料，包括併入或附著於一聚合材料或光阻材料，其中施加至該材料之一剝離力提供該複合材料從該下部層(例如一功能層)之脫離。

"半導體"表示屬於在一極低溫度下係一絕緣物但在大約300開氏溫度下具有一可測知的導電率之一材料的任何材料。在本說明中，術語半導體的使用旨在與此術語在微電子與電子裝置技術中的使用一致。可用於本發明的半導體可包含元素半導體(例如矽、鍺及金剛石)與化合物半導體(例如諸如SiC與SiGe之類的第IV族化合物半導體、諸如AlSb、AlAs、Aln、AlP、BN、GaSb、GaAs、GaN、GaP、InSb、InAs、InN及InP之類的第III至V族半導體、諸如 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 之類的第III至V族三元半導體合金、諸如

CsSe、CdS、CdTe、ZnO、ZnSe、ZnS及ZnTe之類的第II至VI族半導體、第I至VII族半導體CuCl、諸如PbS、PbTe及SnS之類的第IV至VI族半導體、諸如PbI₂、MoS₂及GaSe之類的層半導體、諸如CuO與Cu₂O之類的氧化物半導體)。

術語半導體包括本質半導體與使用一或多個選定材料摻雜的非本質半導體(包括具有p型摻雜材料與n型摻雜材料的半導體)，其用以提供可用於一給定應用或裝置的有益電子特性。術語半導體包括包含半導體及/或摻雜物之一混合物的複合材料。可用於本發明之某些應用的特定半導體材料包括(但不限於)Si、Ge、SiC、AlP、AlAs、AlSb、GaN、GaP、GaAs、GaSb、InP、InAs、GaSb、InP、InAs、InSb、ZnO、ZnSe、ZnTe、CdS、CdSe、ZnSe、ZnTe、CdS、CdSe、CdTe、HgS、PbS、PbSe、PbTe、AlGaAs、AlInAs、AlInP、GaAsP、GaInAs、GaInP、AlGaAsSb、AlGaInP及GaInAsP。多孔矽半導體材料可用於本發明在感測器與發光材料之領域中的應用，例如發光二極體(LED)與固態雷射。半導體材料之雜質係除該(等)半導體材料本身以外的原子、元素、離子及/或分子或提供至該半導體材料的任何摻雜物。雜質係存在於半導體材料中的可能負面影響半導體材料的電子特性的不合需要材料並且包括(但不限於)氧、碳及包括重金屬的金屬。重金屬雜質包括(但不限於)元素週期表上銅與鉛之間的元素之群組、鈣、鈉及其所有離子、化合物及/或複合物。

"介電質"與"介電材料"在本說明中係同義地使用並表示

對電流之流動高度阻抗之一物質。可用的介電材料包括(但不限於)SiO₂、Ta₂O₅、TiO₂、ZrO₂、Y₂O₃、Si₃N₄、STO、BST、PLZT、PMN及PZT。

"裝置場效遷移率"表示一電子裝置之場效遷移率，例如一電晶體，其使用對應於該電子裝置的輸出電流資料進行計算。

藉由以下非限制性範例可進一步理解本發明。本文引用的所有參考皆藉此在不與本揭示內容不一致的程度上以引用方式併入。雖然本文說明包含許多特性，但不應將此等視為限制本發明之範疇，而僅視為提供本發明的某些目前較佳具體實施例之解說。例如，因而本發明之範疇應藉由隨附申請專利範圍及其等效物而非藉由給出的範例來決定。

本發明之一態樣係提供可以一低成本方式經由多層處理併入一裝置或裝置元件中的FMED。圖1中提供具有複數個功能層(FMED)20之一多層結構10的範例。藉由脫離層30從相鄰功能層分離功能層20。複數個功能層20與脫離層30係支撐於基板40上並且功能層20本身係複數個層之一複合層。例如，功能層20可如所解說包含第III至V族磊晶層(例如，p摻雜GaAs頂部層21、低摻雜GaAs之一中間層22及n摻雜GaAs之一下層23)，其可用於太陽能電池。該最低層係支撐於一Al_{0.9}Ga_{0.1}As之脫離層30上，其可以係摻雜的或未摻雜的。脫離層30促進該多層結構10中對功能層20之一或多個層的存取。

3A中，將該多層結構10之一部分曝露於蝕刻劑方法，從而形成一蝕刻的存取通道35。通道35提供對複數個脫離層30(在此範例中係三個)的同時存取。以此方式，複數個可印刷結構100可用於藉由此項技術中已知的任何方法(例如液體印刷、接觸印刷等)印刷至一感興趣的表面，例如一裝置基板或藉由一基板支撐之裝置元件。

圖3B總結逐層移除，其中蝕刻劑存取通道35僅橫跨該最頂部的功能層20使得僅一單一功能層20係脫離以由一單一功能層20提供可印刷結構100。若需要，可在引入一化學方法用於移除脫離層30之前藉由一遮罩(未顯示)來保護功能層20。針對每一額外功能層20重複該程序。對於圖3中描述的兩個程序，支撐多層結構10的母基板40可以係重複使用。

圖3C至E中提供用於製造不同裝置或裝置元件的不同功能/脫離層組合物與幾何形狀的若干範例。圖3C提供具有用於製造光電裝置的FMED之一結構的範例，其中AlGaAs係脫離層。圖3D提供具有用於製造電子裝置(例如，MESFET)的FMED之一多層結構的範例。圖3E提供具有用於製造LED的FMED之一多層結構的範例。為清楚起見，在表2中重製該功能層20之15層結構。圖4至5總結用於針對脫離多個功能層(圖4)或功能層之順序逐層脫離(圖5)之程序的步驟。

功能層係藉由此項技術中已知的任何方法來脫離，例如藉由一嵌入式脫離層或犧牲層之底切、蝕刻、溶解、燃燒

係如圖 3B 與 5 中所總結之一 "一次一層" 程序)。將該基板曝露至濃縮的 HF 以至少部分地移除該等曝露的犧牲層並藉由橫向底切來脫離該等犧牲層之上的功能磊晶層。(HF 比其攻擊該犧牲層更慢地(少於 1/10 蝕刻速率)攻擊該等功能磊晶層。)藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的 FMED。使用 HF 來移除該等犧牲層的任何剩餘部分；清洗/擦掉該等覆蓋之功能磊晶層(錨定結構等)的任何剩餘部分。最初直接處於後來已移除之層的下面的功能層現在係曝露並處於該基板之表面上。重複遮罩與 HF 移除之間的步驟，從而脫離功能層集(各集係藉由犧牲層分離)直至無犧牲層保留於基板上。針對該基板之視需要重複使用，按需要重複此等步驟。

圖 3B 與 5 概述一單一功能層之脫離。一基板(例如一 GaAs 晶圓)為磊晶層(例如圖 3C 中說明的功能層)藉由 MOCVD、MBE 等之生長提供支撐。可視需要在生長之前預處理該基板(例如 CMP)。可能將需要在該等脫離與功能層之沈積或磊晶生長之前與基板相鄰地生長 ~200 nm 的 GaAs 緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化的任一微影形式來使用 SiO₂ 遮罩該頂部磊晶層的表面之部分。使用 Cl/Ar/H 電漿將磊晶層之未遮罩區域從表面蝕刻至進入該第一 Al_{0.96}Ga_{0.04}As 犧牲層之某一距離。將該基板曝露至濃縮的 HF 以至少部分地移除該曝露的犧牲層(一層)並藉由橫向底切來脫離該犧牲層(功能層)之上的

藉由雷射感應加熱引起的剝蝕/分解/化學反應。圖6A提供一雷射剝蝕脫離方法的示意性解說。透過支撐功能層20之一至少部分透明的基板40引入電磁輻射，例如藉由定位於與該多層結構所處之表面相對的基板40之側上的雷射。雷射感應加熱藉由20與40之間的介面表面之失效或藉由一雷射剝蝕敏感脫離表面30之至少部分移除而引起可印刷FMED 100之脫離。脫離表面30可保持部分附著於結構100或基板40之一者或兩者，如剝蝕產物37所指示。按需要隨後移除該些產物37。圖6B係用於藉由雷射剝蝕脫離用於LED之FMED的一適合基板之範例。基板40對應於一藍寶石基板。圖6C總結藉由雷射剝蝕或藉由在環境條件下自發的剝蝕/分解/化學反應的用於LED之FMED的脫離。圖10總結藉由使用不同脫離信號(例如，電及/或熱)選擇性移除脫離層來脫離多晶/非晶FMED材料的基本對策。圖12總結藉由移除犧牲層的非晶FMED結構之脫離。

範例3：藉由一感應介面裂縫之傳播的可印刷結構之脫離。

另一脫離機制係藉由於FMED與母基板之間之一介面引入一裂縫440並接著藉由施加力442從該母基板拉掉該等FMED(例如使用一橡膠圖章)以傳播該裂縫(參見圖7A)。可以任一數目之方式來引入該裂縫，例如機械引入(例如藉由切割；參見圖8B至C及12)、化學引入(例如藉由蝕刻)(參見圖7B與11)或熱引入(例如藉由使用熱膨脹係數失配引起的衝擊)

視需要地，將用於脫離一可印刷結構的以上方法之任一者與一載體結構組合，例如一載體膜(圖8A)，例如作為用於印刷碳奈米管之一載體結構的金膜(參見 Nature Nanotech.，第2卷，第230頁)。此程序可有效地用於對於個別製造而較小(例如，少於大約50 nm，例如分子、SWNT等)、化學上脆弱、機械上脆弱、機械上較軟、數目較多及/或使用不便的FMED。圖8B與8C分別提供用於在一基板與一載體膜之間機械地引起一裂縫440以脫離可印刷FMED的一結構與程序之範例。

藉由本文說明的方法之任一者的脫離係視需要地併入重複使用母基板40之一程序中，如圖9A所示(並視需要地在圖4與5中提供)，從而提供改良的製造成本節約。

圖19係藉由一次數個脫離層地(亦參見圖3A)部分移除脫離層(犧牲層)來部分脫離功能層的示意性解說。該脫離係稱為"部分"，因為在部分移除該等脫離層之後裝置保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等錨定結構以製備該基板用於多層堆疊之重新沈積的步驟。圖3C至E中顯示可依據圖19概述之程序產生可印刷裝置的多層結構之某些範例。圖4中概述該程序之細節。圖4總結藉由"一次多層"的用於光電裝置之FMED之脫離，其具有用於額外可印刷FMEDS之隨後產生的基板之視需要重複使用。該等功能層包含磊晶生長的半導體。該程序還適用於類似於圖12中說明之程序

的非晶或多晶材料。簡言之，獲得一GaAs基板。藉由MOCVD、MBE等在GaAs基板上生長如圖3C中所示的磊晶層(對於針對電晶體、LED的圖3D與3E分別係類似程序)。視需要在生長之前預處理基板(CMP係視需要地要求)。在沈積或磊晶生長功能與犧牲層之前與基板相鄰生長大約~200 nm的GaAs緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化之一微影形式來使用SiO₂遮罩該頂部磊晶層的表面之一部分。使用Cl/Ar/H電漿來將磊晶層之未遮罩區域從表面蝕刻至進入任一Al_{0.96}Ga_{0.04}As犧牲層(例如進入最接近該基板的犧牲層)之一距離。該犧牲層不應係離該基板最遠之一者(在該情況下，該脫離會係如圖3B與5中所總結之一"一次一層"程序)。將該基板曝露至濃縮的HF以至少部分地移除該等曝露的犧牲層並藉由橫向底切來脫離該等犧牲層之上的功能磊晶層。(HF比其攻擊該犧牲層更慢地(少於1/10蝕刻速率)攻擊該等功能磊晶層。)藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的FMED。使用HF來移除該等犧牲層的任何剩餘部分；清洗/擦掉該等覆蓋之功能磊晶層(錨定結構等)的任何剩餘部分。最初直接處於後來已移除之層的下面的功能層現在係曝露並處於該基板之表面上。重複遮罩與HF移除之間的步驟，從而脫離功能層集(各集係藉由犧牲層分離)直至無犧牲層保留於基板上。針對該基板之視需要重複使用，按需要重複此等步驟。

圖20係藉由一次一脫離層地(亦參見圖3B)部分移除脫離

層(犧牲層)來部分脫離功能層的示意性解說。該脫離係稱為"部分",因為在部分移除該等脫離層之後裝置保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等錨定結構以製備該基板用於重複該"一次一層脫離程序"(如圖3B所示)並製備該基板用於多層堆疊之重新沈積的步驟。圖3C至E中顯示可依據本文中概述之程序產生可印刷裝置的多層結構之某些範例。圖5中概述該程序之細節。一基板(例如一GaAs晶圓)為磊晶層(例如圖3C中說明的功能層)藉由MOCVD、MBE等之生長提供支撐。可視需要在生長之前預處理該基板(例如, CMP)。可能將需要在該等脫離與功能層之沈積或磊晶生長之前與基板相鄰地生長~200 nm的GaAs緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化的任一微影形式來使用SiO₂遮罩該頂部磊晶層的表面之部分。使用Cl/Ar/H電漿將磊晶層之未遮罩區域從表面蝕刻至進入該第一Al_{0.96}Ga_{0.04}As犧牲層之某一距離。將該基板曝露至濃縮的HF以至少部分地移除該曝露的犧牲層(一層)並藉由橫向底切來脫離該犧牲層(功能層)之上的磊晶層。(HF比其攻擊該犧牲層更慢地(少於1/10蝕刻速率)攻擊該等功能磊晶層。)藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的FMED。重複遮罩與HF移除之間的步驟,從而脫離功能層直至無犧牲層保留在該基板上。針對該基板之視需要重複使用,按需要重複

此等步驟。

圖 21 係藉由一次移除數個脫離層(犧牲層)使用橫向蝕刻停止或錨定柱來部分脫離功能層的示意性解說(亦參見圖 3A)。該脫離係稱為"部分"，因為在移除該等脫離層之後裝置經由該等橫向蝕刻停止/錨定柱而保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等橫向蝕刻停止/錨定柱以製備該基板用於多層堆疊之重新沈積的步驟。圖 3C 至 E 中顯示可依據本文中概述之程序產生可印刷裝置的多層結構之某些範例。以下概述該程序之細節：該等功能層包含磊晶生長的半導體。該程序還適用於類似於圖 12 中說明之程序的非晶或多晶材料。簡言之，獲得一 GaAs 基板。藉由 MOCVD、MBE 等在 GaAs 基板上生長如圖 3C 中所示的磊晶層(對於針對電晶體、LED 的圖 3D 與 3E 分別係類似程序)。視需要在生長之前預處理基板(CMP 係視需要地要求)。在沈積或磊晶生長功能與犧牲層之前與基板相鄰生長大約 ~200 nm 的 GaAs 緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化之一微影形式來使用 SiO₂ 遮罩該頂部磊晶層的表面之一部分。使用 Cl/Ar/H 電漿來將磊晶層之未遮罩區域從表面蝕刻至進入任一 Al_{0.96}Ga_{0.04}As 犧牲層(例如進入最接近該基板的犧牲層)之一距離。該犧牲層不應係離該基板最遠之一者(在該情況下，該脫離會係如圖 3B 與 5 中所總結之一"一次一層"程序)。藉由低壓化學汽相沈積來沈積一氮

化矽之保形塗層。例如藉由光微影與使用一氟電漿之蝕刻來圖案化該氮化矽以定義橫向蝕刻停止及/或錨定柱。將該基板曝露至濃縮的HF以至少部分地移除該等曝露的犧牲層並藉由橫向底切來脫離該等犧牲層之上的功能磊晶層。(HF比其攻擊該犧牲層更慢地(少於1/10蝕刻速率)攻擊該等功能磊晶層。)藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的FMED。使用HF來移除該等犧牲層之任何剩餘部分。使用氟電漿來移除該氮化矽；清洗/擦掉該等覆蓋功能磊晶層之任何剩餘部分(錨定結構等)。重複HF、氟電漿及清洗直至最初直接處於後來已移除之層的下面的功能層係乾淨地曝露並處於該基板之表面上。重複遮罩與清潔之間的步驟，從而脫離功能層集(各集係藉由犧牲層分離)直至無犧牲層保留於基板上。針對該基板之視需要重複使用，按需要重複此等步驟。

圖22：藉由一次移除一脫離層(犧牲層)(亦參見圖3B)使用橫向蝕刻停止或錨定柱來部分脫離功能層的示意性解說。該脫離係稱為"部分"，因為在移除該等脫離層之後裝置經由該等橫向蝕刻停止/錨定柱而保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等橫向蝕刻停止/錨定柱用於重複該"一次一層脫離程序"(如圖3B所示)並製備該基板用於多層堆疊之重新沈積的步驟。圖3C至E中顯示可依據圖22中概述之

程序產生可印刷裝置的多層結構之某些範例。該程序之細節如下。一基板(例如一GaAs晶圓)為磊晶層(例如圖3C中說明的功能層)藉由MOCVD、MBE等之生長提供支撐。可視需要在生長之前預處理該基板(例如，CMP)。可能將需要在該等脫離與功能層之沈積或磊晶生長之前與基板相鄰地生長~200 nm的GaAs緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化的任一微影形式來使用SiO₂遮罩該頂部磊晶層的表面之部分。使用Cl/Ar/H電漿將磊晶層之未遮罩區域從表面蝕刻至進入該第一Al_{0.96}Ga_{0.04}As犧牲層之某一距離。藉由低壓化學汽相沈積來沈積一氮化矽之保形塗層。例如藉由光微影與使用一氟電漿之蝕刻來圖案化該氮化矽以定義橫向蝕刻停止及/或錨定柱。將該基板曝露至濃縮的HF以至少部分地移除該曝露的犧牲層(一層)並藉由橫向底切來脫離該犧牲層(功能層)之上的磊晶層。(HF比其攻擊該犧牲層更慢地(少於1/10蝕刻速率)攻擊該等功能磊晶層。)藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的FMED。使用HF來移除該等犧牲層之任何剩餘部分。使用氟電漿來移除該氮化矽；清洗/擦掉該等覆蓋功能磊晶層之任何剩餘部分(錨定結構等)。重複HF、氟電漿及清洗直至最初直接處於該第一犧牲層下面的功能層係乾淨地曝露並處於該基板之表面上。重複遮罩與HF移除之間的步驟，從而脫離功能層直至無犧牲層保留在該基板上。針對該基板之視需要重複使用，按需要重複此等步驟。

圖 23：在已經由類似於圖 20 中所說明之程序之一程序部分地脫離之後使用抗黏滯性或活化層的功能層之脫離後處理的示意性解說。該等抗黏滯性或活化層(常係自我組裝的單層(SAM))用作避免脫離層與下部層之間的黏著(抗黏滯性)或促進該等脫離層與某一其他實體(例如彈性體圖章、奈米粒子、生物實體等)之間的黏著(活化)。圖 3D 中說明可應用圖 23 中概述之程序的一系統之範例。在裝置之定義(例如藉由光微影與氣電漿蝕刻)與該 AlGaAs 脫離層藉由 HF 之部分移除之後，可使用一有機硫醇終結的分子之乙醇溶液來處理該等曝露的 GaAs 表面。對於抗黏滯性，此分子可以係一烷基硫醇，例如十六烷硫醇或一全氟化烷基硫醇。對於活化，該硫醇可藉由反應性化學基團來額外地終結，例如辛二硫醇。

圖 35 與 36 提供進一步改良於明確定義位置從錨定結構斷開的可印刷結構之產生的一錨定對策(例如，參見圖 21)之另一範例，例如藉由一異質錨定對策。特定言之，該異質錨定超過同質錨定(例如圖 20)的優點包括設計可斷開繫留點之靈活性。圖案化的犧牲區域能夠確保該等可印刷結構於明確定義的位置從該等錨定結構斷開。此外，增加的圖案化犧牲區域增加覆蓋區域。例如，因為不藉由移除該犧牲層之試劑來底切該等錨定結構，故其不需要比該可印刷結構之穿孔寬。圖 36 解說圖 35(其中在基板 40 上的犧牲層 30 係經圖案化，且功能層 20 沉積於其上以提供錨定 3570)中概述之錨定概念並係其實施之範例：將一幾乎透明的金網從

一矽晶圓印刷至塑膠。

範例4：由大容積晶圓產生大量單晶矽微米/奈米帶。

此範例證實用於由大容積矽(111)晶圓製造大量高品質、尺寸均勻的單晶矽微米與奈米帶的對策。該程序使用具有定義於該等側壁上的受控漣波結構之蝕刻的溝渠連同遮罩材料之成角度蒸發與該矽之各向異性濕式蝕刻一起來橫跨該晶圓之整個表面製造具有均勻厚度及微影定義的長度與寬度的帶之多層堆疊。使用此方法大量製造具有數十與數百奈米之間的厚度、微米範圍內的寬度及高達數公分的長度之帶。印刷程序致能此類帶之組織的陣列向一系列其他基板的逐層轉印。可使用形成於塑膠基板上的薄膜型電晶體中之此等帶來實現較佳電特性(遷移率 $\sim 190 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ 、開啟/關閉 $> 10^4$)，從而證實應用之一可能領域。

線、帶及粒子形式的單晶矽之奈米結構元件適用於電子、光電子、感測及其他領域的若干應用。該帶幾何形狀對於特定裝置較為重要，因為其提供(例如)針對化學感測與光偵測的較大平面表面與可有效率地填充電晶體之通道區域的幾何形狀。與用於矽奈米線¹之發展成熟的化學合成方法相關的生長技術已係調適並在一定程度上成功地應用於製造Si奈米帶²。然而，尺寸控制的位準與藉由此等程序及針對諸如氧化物(ZnO 、 SnO_2 、 Ga_2O_3 、 Fe_2O_3 、 In_2O_3 、 CdO 、 PbO_2 等)³、硫化物(CdS 、 ZnS)⁴、氮化物(GaN)⁵及硒化物(CdSe 、 ZnSe 、 Sb_2Se_3)⁶之類的材料的類似程序提供的帶之產量較為有限。相反，依賴於半導體晶圓

之頂部表面的微影處理的方法致能較佳控制的厚度、寬度、長度、結晶度及摻雜位準。此等方法可形成厚度在微米至奈米範圍內的由Si、SiGe、雙層Si/SiGe、GaAs、GaN及其他組成之膜、管及帶⁷⁻¹²。此外，各種程序可將此等元件以組織的陣列轉印至其他基板用於裝置整合。與該等生長技術相比較，此"頂部向下"方法具有三個主要缺點。第一，由於微影中的實際限制所致，具有少於~100 nm之寬度的元件較難製造。第二，僅可使用可以薄膜或大容積晶圓之形式生長的該些材料。第三，且對於許多應用最為顯著，大量微米/奈米結構的生產要求大量的晶圓，每一晶圓皆可以係昂貴的。該第一缺點與不要求具有此類小尺寸之結構的許多應用無關。該第二缺點當然不適用於許多重要的材料，包括矽。此範例呈現解決該第三限制的結構。特定言之，其引入一簡單方法用於以一單一處理序列由標準大容量Si晶圓來產生大量厚度低達數十奈米的高品質Si帶。簡言之，該方法開始於透過一蝕刻遮罩的矽晶圓之受控深反應性離子蝕刻以製造具有明確定義的漣波側壁形態的溝渠。以一角度沈積於此等漣波上的金屬之一準直助熔劑沿平行於該晶圓之表面的平面產生隔離金屬線，其用作該矽之高度各向異性濕式蝕刻的遮罩。此單一蝕刻步驟產生大量多層堆疊幾何形狀的矽帶。可將此等帶從該晶圓移除並溶液壓鑄或乾式轉印印刷至所需的基板上(保留或不保留其微影定義的空間順序)用於整合於諸如電晶體之類的裝置中。此方法僅依賴於標準無塵室處理設備。因

此，其對於對矽微米/奈米結構感興趣但沒有專用生長室與使用直接合成技術大量產生該些結構所需之配方的研究者較為有用。

圖 25 呈現該製造序列之示意性解說。在第一步驟中， 1100°C 下 2 小時的乾式熱氧化在該晶圓 2530 之表面上製造一薄 ($\sim 150\text{ nm}$) SiO_2 層 2560。在塗布一黏著促進劑 1,1,1,3,3,3-六甲基二矽氮烷 (Acros Organics 的 HMDS) 之後，接觸模式光微影 (Shipley 1805 光阻 (PR) 與 MF-26A 顯影劑) 並隨後藉由在 110°C 下退火 5 分鐘提供一 PR 遮罩。以一緩衝氧化物蝕刻劑 (Transene Co. 的 BOE) 溶液濕式蝕刻 1 分 30 秒並以丙酮清潔殘餘 PR 在該晶圓上產生 SiO_2 之線。此等線為該矽之電感耦合電漿反應性離子蝕刻 (STS Mesc Multiplex Advanced Silicon Etcher 的 STS-ICPRIE) 提供遮罩層。該等線係如圖 25 所示垂直於該 $\langle 110 \rangle$ 方向定位，使得該等蝕刻的溝渠之側壁曝露該 $\{110\}$ 平面。ICPRIE 工具主要係設計成用以藉由使用蝕刻該矽與沈積一氟聚合物之交替循環以保護該等側壁免受該蝕刻影響來製造高縱橫比的結構與平坦垂直的側壁¹³。吾人則透過氣體流動速率、電極功率、室壓及蝕刻循環持續時間之適當控制來修改該等程序循環以將浮雕之良好受控的漣波結構雕刻於此等側壁中。可在該等處理的區域 (4 個晶圓大小) 可重製與均勻地實現具有分別係 80 nm 至 $1.5\text{ }\mu\text{m}$ 與 50 至 450 nm 之範圍內的週期與振幅的漣波。如一範例，產生分別係 540 與 130 nm 之週期與振幅的參數如下：氣體流動，對於蝕刻係

$\text{O}_2/\text{SF}_6=13/130$ sccm (STP下的每分鐘立方公分)而對於沈積係 $\text{C}_4\text{F}_8=110$ sccm；氣體壓力，94 mTorr；蝕刻功率，對於電感耦合電漿(ICP)/平台(P)係600/12 W；沈積功率，對於ICP/P係600/0 W；蝕刻持續時間，7秒；沈積持續時間，5秒。該等沈積循環之間的蝕刻條件定義此等漣波結構。因為該 SF_6/O_2 混合物提供幾乎等向性的蝕刻，故該等漣波之振幅與週期係相關的。最小的漣波結構具有以80 nm的週期與一50 nm的振幅；最大的具有一1.5 μm 的週期與一450 nm的振幅。在100°C下在 $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}=1:1:5$ 中浸泡該等蝕刻的樣本10分鐘移除該等側壁上的氟聚合物。在一BOE溶液中浸漬該樣本2分鐘並隨後藉由在去離子水中進行沖洗移除該殘餘 SiO_2 層。接下來，由於與突出的浮雕相關聯的遮蔽效應所致，使用一準直助熔劑的Cr/Au (3/47 nm)2580之成角度電子束蒸發(與一晶圓之垂直軸成15°C)沿所有漣波之下部而非上部區域形成實體蝕刻遮罩。該蒸發角度控制此遮蔽效應的程度以提供一中間狀態2585。使用一KOH溶液之各向異性濕式化學蝕刻(Transene Co.的PSE-200，110°C)沿該 $\langle 110 \rangle$ 方向移除Si，其沿該等側壁在曝露的Si之所有區域中開始。KOH沿該等 $\{110\}$ 平面之蝕刻速率高達沿該 $\{111\}$ 平面之蝕刻速度的數百倍，因為該 $\{110\}$ 平面具有比該 $\{111\}$ 平面低的原子密度與比其高的懸鍵密度¹⁴。因此，此蝕刻在平行於該晶圓之表面的方向上從每一溝渠之一側完全地前進至相鄰側，從而脫離個別Si帶2590之多層堆疊，其厚度藉由該成角度蒸發與該漣波結

構(即，週期與振幅)決定。使用一KI/I₂(aq)溶液(2.67/0.67 wt%) 移除該Cr/Au2580並進一步使用體積為HCl/H₂O₂/H₂O=1:1:1的溶液與HF(aq)進行清潔完成該製造。超音波使該等帶脫離於溶液(例如，CH₃OH)中以製備其用於壓鑄在其他基板上。

為促進此等元件與裝置的整合，保持其微影定義的對準與位置係有價值的。為此目的，吾人在該SiO₂線中引入裂縫(寬度=10至20 μm)使得即使在使用KOH之完整底切蝕刻之後每一帶之端保持錨定至該Si晶圓。使用聚(二甲基矽氧烷)(PDMS)之彈性圖章的軟印刷技術可一次一層地從該源晶圓剝離此類錨定Si帶之組織的陣列用於轉印至一目標基板^{7, 15}。圖17示意性地解說此程序，其係施加至一撓性塑膠基板1720。在該PDMS 1700上施加輕微的壓力來致能與逐漸降低的Si帶層，例如位於一Si晶片1710上，接觸並迅速將其剝掉以最高的轉印效率(>~90%直至一第三層)脫離帶陣列¹⁵。使用較小壓力允許保形接觸且同時避免使該等帶斷開及/或扭曲。在此方法中，該等帶透過凡得瓦(van der Waals)互動黏著至該PDMS，其在沿該等帶之長度整合時足夠強以在剝開之後旋即使該等帶錨斷裂，以將該等帶轉移1740至PDMS 1700上。使該等Si帶塗布的圖章接觸具有一薄旋鑄黏著層(厚度=135 nm，Microchem的SU-8)之一基板(厚度=0.2 mm，Delta Technologies的PET)並於70°C加熱1分鐘在該等帶與該基板之間產生較強的接合。剝掉該PDMS使得從該PDMS移除該等帶並且在塑膠片1720上印刷

1750 該等帶。將該黏著(光聚合物)層泛曝光至紫外光($\lambda=365\text{ nm}$, 13 mW/cm^2 , 10秒)並進一步加熱(120°C , 5分鐘)增強該等帶與該基板之間的黏著, 從一晶片1730分離印刷帶。使用帶之一單一晶圓源的轉印印刷之多個循環可在塑膠(如圖17所解說)或其他基板上產生較大的覆蓋區域(與晶圓相比)。

圖26顯示一Si(111)晶圓(Montco, Inc., n型, 1至10 Ωcm)於圖25解說之程序的各階段的掃描電子顯微鏡(SEM)影像。對應於圖26之部分g與h的中間處理狀態中的厚度係 $100\pm10\text{ nm}$ 。由於對該KOH蝕刻劑之延伸的曝露所致, 完全脫離的帶具有 $80\pm15\text{ nm}$ 的厚度。該厚度均勻性在一給定的多層堆疊中以及橫跨該晶圓係極佳的, 除了該最頂部帶, 其由於在該 SiO_2 遮罩之下的該ICPRIE中之一輕微底切所致比其他帶稍薄(在此情況中薄 $\sim 10\text{ nm}$)。使用傳統接觸模式光微影, 該等帶之長度與寬度係均勻的並在 $\pm 120\text{ nm}$ 的變化範圍內。對於此厚度範圍、3至5 μm 的寬度及高達數公分的長度, 在該KOH蝕刻期間直至其係完全底切, 該等帶不倒塌而彼此接觸。藉由改變該等側壁漣波之振幅與週期, 可橫跨該晶圓均勻地實現80與300 nm 之間的厚度。個別帶之厚度的變化定義可以可靠地實現的最小厚度。此等變化具有四個主要來源。前兩個係該等 SiO_2 遮罩之邊緣上與該等漣波側壁上的粗糙度, 兩者直接轉換成厚度變化。第三, 該等角度蒸發的金屬遮罩中的晶粒結構可引起類似的效應。第四, 該等ICPRIE蝕刻的溝渠與該等

Si{110}表面的輕微未對準及該KOH蝕刻槽中的不均勻性(即局部溫度與濃度)亦可導致變化¹⁶。此等因素實際限制該最小可靠實現的帶厚度於~80 nm，對於此處說明的程序。使用一標準接觸模式光微影工具可實現~1 μm小的寬度。微影(例如，使用電子束或壓印微影)、蝕刻(例如，溫度受控的ICPRIE)及沈積(例如，該等金屬阻抗線中的更小晶粒大小)的組合改良可實質上(即，兩倍或更多地)減低此等最小尺寸。與此程序相關聯的另一限制係寬度與厚度之比；大於~60的比率難以實現，由於與該KOH蝕刻相關聯之態樣，例如其有限的各向異性度以及完全底切之前該等帶的機械倒塌及/或該等金屬遮罩線的分層。

圖27顯示在藉由超音波從該晶圓脫離之後從溶液沈積於一載玻片上的此等帶之集合。此等帶之寬度與長度的均勻性較高(變化=±120 nm)。此處顯示的該等~6×10³的帶(厚度=250 nm、寬度=3 μm及長度=~1.5 cm)係從一1.5×1.5 cm²的區域收集，此樣本表示具有0.16 mg之質量的90 m之帶。實驗資料表明可容易地進行使用具有達150 mm之直徑的晶圓並多達10層的程序。在此情況中，一單一處理序列(圖25)會產生32 mg的帶。重要的係要注意，在此情況中，較大的基板要求一定的留意以便針對該等金屬遮罩層實現均勻沈積角度。對於一典型蒸發器系統(例如用於此處報告之研究的系統)，沈積角度的變化針對8、15及150 mm的基板直徑分別係0.72°、1.36°及13.8°。增加該來源與基板之間的距離或其他可容易實施的對策可實質上減低此

等變化。

圖 27 中所示的帶中呈現之高位準的無序突顯實現適合於裝置整合之明確定義的組態之需要。圖 17 中解說之錨定方法表示一可能性，其中在整個製造與整合程序中保持該等帶之微影定義的對準與方位。圖 28 顯示具有於其端錨定至該晶圓的帶(寬度=4 μm 、長度=190 μm 、厚度= ~ 250 nm)之對準的四層堆疊之一 Si 晶片(總圖案大小：8 $\times$ 8 mm^2)的影像。圖 28a 之光學顯微圖顯示 1.5×10^5 的帶。該等掃描電子顯微圖突顯該等錨與該等蝕刻平面(圖 28b 至 e)。該 KOH 蝕刻前部在該 $\langle 110 \rangle$ 方向上前進，但該前部終止於 $\{111\}$ 平面(即，最慢的蝕刻平面)，如圖 28e 中所見，其中該結構漸縮成三角形錨，其在兩個 $\{111\}$ 平面交叉的點接合。軟印刷程序可使用圖 17 之程序一次一層地將此等帶轉印至其他基板上。圖 29a 顯示自頂部層轉印至一 PDMS 基板的 Si 帶陣列(厚度=235 nm、寬度=4.8 μm 、長度=190 μm)的範例。由前述因素產生的厚度變化在圖 29a 之光學影像中顯現為顏色變化，在圖 29b 中顯現為漸縮的厚度輪廓，以及當該等帶極薄(例如，低於 40 nm)時顯現為中斷。該原子力顯微鏡(AFM)影像顯示該等帶之表面上的較佳分離的段差(或梯台，高度達 10 nm)。與包括此等段差的類似大小之區域的 ~ 3 nm 相比較，不包括此等段差的區域($1 \times 1 \mu\text{m}^2$)之表面粗糙度係 ~ 0.6 nm。已在藉由 KOH 蝕刻的 Si(111) 晶圓之表面上觀察到類似結構¹⁵。此類結構引起該等光學影像中的某些顏色變化。0.6 nm 的粗糙度值一定程度上大於該晶圓之

頂部拋光的表面之粗糙度值(0.12 nm)，由一絕緣物上矽(SOI)基板產生的結構之粗糙度值(0.18 nm)，或由一Si晶圓之頂部表面產生的帶之粗糙度值(0.5 nm)。該粗糙度源於決定厚度變化的相同效應，如前所述。沿典型帶的厚度變化係 $\sim\pm 15$ nm。一給定陣列中帶之平均厚度的變化係 $\sim\pm 3$ nm。圖29c顯示使用一單一處理的Si晶圓藉由四個循環之印刷在一ITO塗布的PET基板上形成的帶陣列之四個區域。該等印刷的帶之產量對於第一層係98%、對於第二層係94%、對於第三層係88%，而對於第四層係74%。該第四層之較低產量主要係由於從該晶圓至該PDMS的不完美轉印。由一上部層之不完全轉印在該晶圓上留下部分分離的帶，其可干擾隨後的印刷循環。

為證實印刷的帶陣列在電子裝置中之一可能使用，吾人製造了場效電晶體(圖30a、b)。該基板係聚醯亞胺(PI，厚度=25 μm)，該閘極電極係Cr/Au(厚度=3/40 nm)，而該閘極介電質由一SiO₂層(厚度=170 nm)與來自圖17之程序的SU-8黏著塗層構成。該轉印的Si帶陣列沉入該SU-8大致35 nm，從而在該等Si帶之底部表面與該SiO₂閘極介電質之間留下一殘餘的100 nm之SU-8，其係藉由AFM測量。藉由光微影(100 μm 長 $\times$ 100 μm 寬，橫跨10個Si帶)與使用Ti蝕刻劑(Transene Co.的TFTN)之濕式蝕刻定義的厚電極墊形成針對源極與汲極的肖特基(Schottky)阻障接點。此等底部閘極裝置顯示n型增強模式閘極調變(圖30c、d)，其與使用類似處理條件在SOI晶圓上形成的類似裝置一致。該等電晶

體展現 $\sim 3 \times 10^4$ 的開啟/關閉比。每一帶遷移率(填充因數35%)的線性範圍針對第一層對應於 $190 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ 而針對第二層對應於 $130 \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$ 。此等值在一定程度上低於吾人已使用SOI晶圓或另外的類似裝置處理步驟獲得的該些值^{7, 11}。吾人推測此處使用的帶中的較大粗糙度部分地係此差異之一原因。而且，吾人熟知，對於Si-SiO₂介面，該(111)平面上的介面電荷密度幾乎係該(100)平面上的介面電荷密度的10倍大，而在氬中退火可顯著減低該值¹⁷。

總之，此範例證實用於由大容積矽(111)晶圓製造大量單晶矽微米/奈米帶的簡單製造對策。藉由此方法製造的多層堆疊中之各層可以係分離地轉印印刷至其他基板上，用於整合於諸如電晶體之類的裝置中。該等程序之簡單、針對裝置形成組織的陣列之能力、該等材料之高品質及針對除電子電路以外的其他裝置可能性(例如感測器、光偵測器及可能的光電裝置)之潛力表明此類型的矽帶方法的潛在價值。

圖31至34中提供依據不同STS-ICPRIE條件的各種側壁與具有不同厚度之矽奈米帶的顯微照片、陰影遮罩之程度對比電子束蒸發之角度的顯微照片及七層Si帶與一EDAX能量分散光譜(EDS)之光譜的研究。

參考文獻

- (1) (a) Wagner, R. S.、Ellis, W. C. Appl. Phys. Lett. 1964, 4, 89。 (b) Holmes, J. D.、Johnston, K. P.、Doty, R. C.、Korgel, B. A. Science 2000, 287, 1471。 (c) Yu, J.-

Y. 、 Chung, S.-W. 、 Heath, J. R. J. Phys. Chem. B 2000 , 104 , 11864 。 (d) Wu, Y. 、 Yang, P. J. Am. Chem. Soc. 2001 , 123 , 3165 。 (e) Wu, Y. 、 Fan, R. 、 Yang, P. Nano Lett. 2002 , 2 , 83 。 (f) Shi, W. -S. 、 Peng, H.-Y. 、 Zheng, Y.-F. 、 Wang, N. 、 Shang, N.-G. 、 Pan, Z.-W. 、 Lee, C. -S. , Lee, S.-T. Ad V. Mater. 2000 , 12 , 1343 。 (g) Wu, Y. 、 Xiang, J. 、 Yang, C. 、 Lu, W. 、 Lieber, C. M. Nature 2004 , 430 , 61 。 (h) Lu, W. 、 Xiang, J. 、 Timko, B. P. 、 Wu, Y. 、 Lieber, C. M. Proc. Natl. Acad. Sci. U.S.A. 2005 , 102 , 10046 。 (i) Xiang, J. 、 Lu, W. 、 Hu, Y. 、 Wu, Y. 、 Yan, H. 、 Lieber, C. M. Nature 2006 , 441 , 489 。

(2) (a) Shi, W. 、 Peng, H. 、 Wang, N. 、 Li, C. P. 、 Xu, L. 、 Lee, C. S. 、 Kalish, R. 、 Lee, S.-T. , J. Am. Chem. Soc. 2001 , 123 , 11095 。 (b) Zhang, R.-Q. 、 Lifshitz, Y. 、 Lee, S.-T. , Adv. Mater. 2003 , 15 , 635 。 (c) Shan, Y. 、 Kalkan, A. K. 、 Peng, C.-Y. 、 Fonash, S. J. Nano Lett. 2004 , 4 , 2085 。

(3) (a) Pan, Z. W. 、 Dai, Z. R. 、 Wang, Z. L. , Science 2001 , 291 , 1947 。 (b) Li, Y. B. 、 Bando, Y. 、 Sato, T. 、 Kurashima, K. , Appl. Phys. Lett. 2002 , 81 , 144 。 (c) Arnold, M. S. 、 Avouris, P. 、 Pan, Z. W. 、 Wang, Z. L. , J Phys. Chem. B 2003 , 107 , 659 。 (d) Dai, Z. R. 、 Pan, Z. W. 、 Wang, Z. L. , J. Phys. Chem. B 2002 , 106 , 902 。 (e) Wen, X. 、 Wang, S. 、 Ding, Y. 、 Wang, Z. L. 、 Yang, S. , J.

Phys. Chem. B 2005 , 109 , 215 。 (f) Kong, X. Y. 、 Wang, Z. L. Solid State Commun. 2003 , 128 , 1 。

(4) (a) Kar, S. 、 Satpati, B. 、 Satyam, P. V. 、 Chaudhuri S. , J. Phys. Chem. B 2005 , 109 , 19134 。 (b) Kar, S. 、 Chaudhuri, S. , J Phys. Chem. B 2006 , 110 , 4542 。 (c) Kar, S. 、 Chaudhuri, S. , J. Phys. Chem. B 2005 , 109 , 3298 。 (d) Li, Y. 、 Zou, K. 、 Shan, Y. Y. 、 Zapien, J. A. 、 Lee, S.-T. , J. Phys. Chem. B 2006 , 110 , 6759 。 (e) Zhang, Z. 、 Wang, J. 、 Yuan, H. 、 Gao, Y. 、 Liu, D. 、 Song, L. 、 Xiang, Y. 、 Zhao, X. 、 Liu, L. 、 Luo, S. 、 Dou, X. 、 Mou, S. 、 Zhou, W. 、 Xie, S. , J Phys. Chem. B 2005 , 109 , 18352 。 (f) Wang, Z. Q. 、 Gong, J. F. 、 Duan, J. H. 、 Huang, H. B. 、 Yang, S. G. 、 Zhao, X. N. 、 Zhang, R. 、 Du, Y. W. Appl. Phys. Lett. 2006 , 89 , 033102 。

(5) Bae, S. Y. 、 Seo, H. W. 、 Park, J. 、 Yang, H. 、 Park, J. C. 、 Lee, S. Y. , Appl. Phys. Lett. 2002 , 81 , 126 。

(6) (a) Ma, C. 、 Ding, Y. 、 Moore, D. 、 Wang, X. 、 Wang, Z. L. , J. Am. Chem. Soc. 2004 , 126 , 708 。 (b) Ding, Y. 、 Ma, C. 、 Wang, Z. L. , AdV. Mater. 2004 , 16 , 1740 。 (c) Joo, J. 、 Son, J. S. 、 Kwon, S. G. 、 Yu, J. H. 、 Hyeon, T. , J. Am. Chem. Soc. 2006 , 128 , 5632 。 (d) Zhang, X. T. 、 Ip, K. M. 、 Liu, Z. 、 Leung, Y. P. 、 Li, Q. 、 Hark, S. K. Appl. Phys. Lett. 2004 , 84 , 2641 。 (e) Xie, Q. 、 Liu, Z. 、 Shao, M. 、 Kong, L. 、 Yu, W. 、 Qian, Y. , J. Cryst. Growth 2003 ,

252 , 570 。

(7) (a) Menard, E. 、 Lee, K. J. 、 Khang, D.-Y. 、 Nuzzo, R. G. 、 Rogers, J. A. Appl. Phys. Lett. 2004 , 84 , 5398 。

(b) Menard, E. 、 Nuzzo, R. G. 、 Rogers, J. A. , Appl. Phys.

Lett. 2005 , 86 , 093507 。

(c) Zhu, Z.-T. 、 Menard, E. 、 Hurley, K. 、 Nuzzo, R. G. 、 Rogers, J. A. Appl. Phys. Lett.

2005 , 86 , 133507 。

(d) Khang, D.-Y. 、 Jiang, H. 、 Huang, Y. , Rogers, J. A. , Science 2006 , 311 , 208 。

(e) Sun, Y. 、 Kumar, V. 、 Adesida, I. 、 Rogers, J. A. AdV. Mater. 2006 ,

出版印刷中 。

(8) (a) Zhang, P. 、 Tevaarwerk, E. 、 Park, B.-N. 、 Savage,

D. E. 、 Celler, G. K. 、 Knezevic, I. 、 Evans, P. G. 、

Eriksson, M. A. 、 Lagally, M. G. Nature 2006 , 439 , 703 。

(b) Roberts, M. M. 、 Klein, L. J. 、 Savage, D. E. 、 Slinker,

K. A. 、 Friesen, M. 、 Celler, G. 、 Eriksson, M. A. 、 Lagally,

M. G. Nat. Mater. 2006 , 5 , 388 。

(9) (a) Huang, M. 、 Boone, C. 、 Roberts, M. 、 Savage, D.

E. 、 Lagally, M. G. 、 Shaji, N. 、 Qin, H. 、 Blick, R. 、 Nairn,

J. A. 、 Liu, F. AdV. Mater. 2005 , 17 , 2860 。

(b) Zhang, L. 、 Ruh, E. 、 Grützmacher, D. 、 Dong, L. 、 Bell, D. J. 、

Nelson, B. J. 、 Schönenberger, C. Nano Lett. 2006 , 6 ,

1311 。

(10) (a) Desai, T. A. 、 Hansford, D. J. 、 Kulinsky, L. 、

Nashat, A. H. 、 Rasi, G. 、 Tu, J. 、 Wang, Y. 、 Zhang, M. 、

Ferrari, M. , Biomed. Microde Vices 1999 , 2 , 11 。 (b) Bhushan, B. 、 Kasai, T. 、 Nguyen, C. V. 、 Meyyappan, M. Microsyst. Technol. 2004 , 10 , 633 。

(11) Mack, S. 、 Meitl, M. A. 、 Baca, A. J. 、 Zhu, Z.-T. 、 Rogers, J. A. Appl. Phys. Lett. 2006 , 88 , 213101 。

(12) (a) Létant, S. E. 、 Hart, B. R. 、 Van, Buuren A. W. 、 Terminello, L. J. , Nat. Mater. 2003 , 2 , 391 。 (b) Storm, A. J. 、 Chen, J. H. 、 Ling, X. S. 、 Zandbergen, H. W. 、 Dekker, C. Nat. Mater. 2003 , 2 , 537 。

(13) (a) Gmbh, R. B. , 美國專利第4855017號 , 美國專利第4784720號 , 德國專利第4241045C1號 , 1994年 。 (b) Ayo'n, A. A. 、 Braff, R. 、 Lin, C. C. 、 Sawin, H. H. 、 Schmidt, M. A. , J. Electrochem. Soc. 1999 , 146 , 339 。 (c) Chen, K.-S. 、 Ayo'n, A. A. , J. Microelectromech. Syst. 2002 , 11 , 264 。

(14) (a) Madou, M. , Fundamentals of Microfabrication , CRC Press LLC : Boca Raton , FL , 1997 , 第177至187頁 。 (b) Chou, B. C. S. 、 Chen, C.-N. 、 Shie, J.-S. , Sens. Actuators, A 1999 , 75 , 271 。 (c) Lee, S. 、 Park, S. 、 Cho, D. , J. Microelectromech. Syst. 1999 , 8 , 409 。 (d) Ensell, G. , J. Micromech. Microeng. 1995 , 5 , 1 。 (e) Kandall, D. L. Annu. , Rev. Mater. Sci. 1979 , 9 , 373 。

(15) Meitl, M. A. 、 Zhu, Z.-T. 、 Kumar, V. 、 Lee, K. J. 、 Feng, X. 、 Huang, Y. Y. 、 Adesida, I. 、 Nuzzo, R. G. 、

Rogers, J. A. Nat. Mater. 2006, 5, 33。

(16) Carcia, S. P.、Bao, H.、Hines, M. A. Phys. Rev. Lett. 2004, 93, 166102。

(17) (a) Streetman, B. G.、Banerjee, S., Solid State Electronic Devices, 第5版, Prentice Hall: Upper Saddle River, NJ, 2000, 第274至275頁。(b) Razouk, R. R.、Deal, B. E., J. Electrochem. Soc. 1979, 126, 1573。(c) Kato, Y.、Takao, H.、Sawada, K.、Ishida, M., Jpn. J. Appl. Phys. 2004, 43, 6848。

美國專利申請案第11/115,954號、第11/145,574號、第11/145,542號、第60/863,248號、第11/465,317號、第11/423,287號、第11/423,192號及第11/421,654號藉此在不與本說明不一致的程度上以引用方式併入。

本申請案中的所有參考文獻，例如包括發佈或批准專利或等效物、專利申請公開案、未公開的專利申請案及非專利的文獻文件或其他源材料，其全部內容藉此以引用方式併入本文中，其係以引用方式在每一參考文獻至少部分不與本申請案中的揭示內容不一致的程度上個別地併入(例如，部分不一致之一參考文獻係除該參考文獻的部分不一致部分以外地以引用方式併入)。

本文中使用術語"包含"或"包括"之處，其係解釋為指定所述特徵、整數、步驟或元件之存在，但並不排除其一或多個其他特徵、整數、步驟、元件或群組之存在或增加。還旨在涵蓋本發明之分離具體實施例，其中術語"包含"或

"包括"係視需要地使用語法上類似的術語(例如"由...組成"或"本質上由...組成")取代從而說明不必共同延伸的其他具體實施例。

已參考各種特定與較佳具體實施例與技術說明本發明。然而，應明白可進行許多變更與修改而不脫離本發明之精神與範疇。熟習此項技術者將明白可如本文所廣義揭示將除該些本文中明確說明的以外的組合物、方法、裝置、裝置元件、材料、程序及技術應用於本發明之實施而無需採取不適當的實驗。本發明旨在涵蓋本文說明的組合物、方法、裝置、裝置元件、材料、程序及技術之所有技術中已知的功能等效物。每當一範圍係揭示，旨在如係分離提出來涵蓋所有子範圍及個別值。本發明不受所揭示具體實施例限制，包括圖式中所顯示或說明書例示的任何具體實施例，其係藉由範例或解說而非限制給出。本發明之範疇應僅受申請專利範圍的限制。

表 1：選擇性蝕刻材料系統之範例

功能材料	犧牲層	底切試劑	應用
GaAs、InP、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x < \text{大約} 50\%$)、組合物 $\text{AlAs} < \text{大約} 50\%$ 的 InGaAlAsP、C、 x 大於或等於大約 0.7 的 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 、Si、Ge、SiC、SiGe、Au、Ag、AlSb、GaSb、Cu、Pd、Pt，以 SiO_2 上材料之分類的多個層(結晶或非晶；對非晶化合物半導體不確定)		氫氟酸、氫氟酸蒸汽、緩衝氧化 物蝕刻	LED、光電裝置、電子裝置(電晶體、二極體等)、光二極體、波導等
同上	有機聚合物	於 300 至 500 °C 在空氣/氧氣中燃燒	同上
GaAs	$\text{GaAs}_{1-x}\text{N}_y$ ($y < x < 1$)，植入氮	水 NaOH (1N)	同上
InGaAlN	Si	暖強水鹼 (TMAH、KOH 等)	同上
$\text{In}_{1-y}\text{Ga}_y\text{As}_x\text{P}_{1-x}$ ($x、y < \text{大約} 0.05$)	InGaAs	$\text{HF}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$	同上
$\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($x > \text{大約} 0.9$)	GaAs	檸檬酸: $\text{H}_2\text{O}_2:\text{H}_2\text{O}$	同上

表 2：用於製造 LED 之功能層組合物 (參見圖 3E)

1	GaAs:C	5 nm	1019	P接觸
2	Al _{0.45} Ga _{0.55} As:C	800 nm	1018	P散佈器
3	Al _{0.5} In _{0.5} P:Mg	200 nm	1018	包覆
4	Al _{0.25} Ga _{0.25} In _{0.5} P	6 nm	未摻雜的	阻障
5	Ga _{0.44} In _{0.56} P	6 nm	未摻雜的	Q井
6	Al _{0.25} Ga _{0.25} In _{0.5} P	6 nm	未摻雜的	阻障
7	Ga _{0.44} In _{0.56} P	6 nm	未摻雜的	Q井
8	Al _{0.25} Ga _{0.25} In _{0.5} P	6 nm	未摻雜的	阻障
9	Ga _{0.44} In _{0.56} P	6 nm	未摻雜的	Q井
10	Al _{0.25} Ga _{0.25} In _{0.5} P	6 nm	未摻雜的	阻障
11	Ga _{0.44} In _{0.56} P	6 nm	未摻雜的	Q井
12	Al _{0.25} Ga _{0.25} In _{0.5} P	6 nm	未摻雜的	阻障
13	Al _{0.5} In _{0.5} P	200 nm	1018	包覆
14	Al _{0.45} Ga _{0.55} As:Te	800 nm	1018	N散佈器
15	GaAs:Te	500 nm	1019	N接觸

【圖式簡單說明】

圖 1A 係一基板上之一多層結構的示意性解說。圖 1B 係一功能與脫離層組態之近視圖 (21 GaAs, P 摻雜, 如實際上的導電; 22 GaAs, 低摻雜; 23 GaAs, N 摻雜, 如實際上的導電; 30 Al_{0.9}Ga_{0.1}As, 摻雜不重要, 被犧牲的)。

圖 2A 解說藉由一犧牲層之移除與遮罩結構的脫離, 其中遮罩用作蝕刻停止, 且 20 為 FMED 層、30 為犧牲層、410 為遮罩層、400 為額外遮罩。圖 2B 係總結使用一囊封遮罩層來脫離 FMED 之一程序涉及的步驟之流程圖。圖 2C 係針對用於金屬半導體場效電晶體 (MESFET) 之 FMED 之脫離之一基板之範例, 其中 40 為 GaAs 基板、21 為 120 奈米的 GaAs 且

$n=4e17$ 、22為150奈米的AlGaAs且半絕緣、30為100奈米的 $Al_{0.96}Ga_{0.04}As$ 且半絕緣的障礙層。

圖3對比用於從一多層結構分離脫離層的兩個不同方案：A係兩個或更多脫離層的同時移除以提供至少一部分脫離的FMED；B係藉由重複製造之一次一層的脫離層之移除，20與30分別為母基板40的FMED層與犧牲層。C至E中提供包含各種功能層(例如，功能材料元件或裝置(FMED))與脫離層的多層結構，其中C顯示藉由犧牲層分離的裝置層之多個重複(所示為7個)；GaAs基板40、犧牲層30、層20係由以下從最頂層至與層30相鄰之最底層之間的多個層所組成的：100-500奈米的GaAs覆蓋 $P=8e18$ (最小大約100奈米)、30奈米的 $In_{0.49}Ga_{0.51}P$ 鈍化 $p=1-5e18$ 、500奈米的GaAs發射器 $p=5e18$ (可少於500奈米)、1500奈米的GaAs基底 $n=2e17$ 、100至300奈米的BSF或布拉格反射器 $n=3.5e18$ (最簡單的背表面場(BSF)係 $n++GaAs$ ，大約200衝奈米，緩衝層可為非必要的)、200奈米的GaAs緩衝 $n=1e18$ (最簡單的背表面場係 $n++GaAs$ ，大約200奈米，緩衝層可為非必要的)、100奈米的GaAs接觸 $n++$ (對於容易的接觸)、與30(300至2500奈米的 $Al_{0.96}Ga_{0.04}As$ 犧牲層(厚度取決於元件的幾何形狀；避免下塌等)。D顯示藉由犧牲層分離的裝置層之多個重複(所示為7個)；GaAs基板40、犧牲層30(200奈米的 $Al_{0.96}Ga_{0.04}As$ 犧牲層，厚度取決於余元件之幾何型狀以避免塌陷等)，層20係由以下從最頂層至相鄰於層30的最底層之間的多個層所組成的：120奈米的

GaAs $n=4 \times 10^{17}$ 與 150 奈米的 GaAs 半絕緣。表 2 重製圖 3E 中提供的功能層複合成層 (由所示之 15 個層來表示)，40 包含 GaAs 基板與 30–1500 奈米的 $\text{Al}_{0.94}\text{Ga}_{0.04}\text{As}$ 犧牲層 (厚度取決於幾何形狀)。

圖 4 係具有基板之可選重複使用的用於光電裝置之 FMED 藉由一 "一次多層" 程序之脫離的流程圖。

圖 5 係具有基板之可選重複使用的用於光電裝置之 FMED 藉由 "一次一層" 程序之脫離的流程圖。

圖 6 總結使用雷射剝蝕分離一脫離層。A 解說整個程序。FMED 層 20 由透明母基板 40 所支撐，且光學犧牲剝蝕層 30 介於 20 及 30 之間，雷射曝曬藉由基板 40 產生剝蝕產物 37 與脫離的 FMED 100。B 提供藉由藍寶石基板 40 與層 20 進行雷射剝蝕以脫離用於 LED 之 FMED 的一結構之範例，其中層 20 係由以下從頂部至底部之間的四層所組成：0.3 微米的 P 型 GaN、1 微米的 InGaN/GaN 作用區域，未摻雜、2 微米的 N 型 GaN 與 1 微米的未摻雜 GaN。C 係總結用於藉由雷射剝蝕脫離用於 LED 之 FMED 之一程序的流程圖。

圖 7 總結藉由在 FMED 20 與母基板 40 之間之一介面引入一裂縫並接著施加力 442 以從該母基板拉掉該等 FMED (例如使用一橡膠圖章) 來傳播該裂縫 440。A 解說整個程序。B 係總結藉由傳播藉由化學方法引入之一裂縫來脫離用於 LED 之 FMED 之一程序之流程圖。

圖 8 總結使用一載體膜藉由在 FMED 與母基板之間之一介面引入一裂縫並接著從該母基板拉掉該等 FMED 之脫離。

A以承載FMED20的載體結構810，其係由施加力442來傳遞裂縫440，以解說整個程序。B提供用於藉由在載體810與包含石英的基板40之間傳播一裂縫脫離FMED的一基板之範例，載體810由層820(1微米的聚合物(光阻或PI))與承載一SWNT陣列20之830(100奈米之Au)所組成。C係總結用於使用一載體膜與機械引入之一裂縫的分離來脫離FMED(SWNT之陣列)之一程序的流程圖。

圖9解說組合兩個或更多脫離層之同時脫離與母基板之可重複使用的使用之可重複循環。在此範例中，在一母基板40上製備FMED層20與犧牲層30，製造FMED(見圖中上部兩面板)，移除該等犧牲層以使該等FMED脫離(見圖中下部面板)，並且重複該程序。圖9解說整個程序。圖4至5中提供一對應程序之流程圖。

圖10係用於藉由選擇性移除犧牲層30(例如 SiO_2)來使多晶/非晶FMED材料20(功能材料(例如：電性和熱導體，如銅，或一熱導體，如鑽石))脫離之一矽基板40的結構解說，此處顯示為一多層幾何形狀(4個犧牲層)。

圖11係用於藉由傳播一化學引入的裂縫來移除FMED之一基板的結構解說。

圖12係藉由移除犧牲層來使非晶或多晶FMED結構脫離之程序流程圖。

圖13A係與波長成函數關係的光譜輻照度之曲線圖，其解說一Si太陽能電池之熱化與傳輸損失。B係與接面之數目成函數關係的太陽能電池之理論限制的曲線圖。還繪製

了藉由單晶與多晶太陽能電池實現之值。根據Dimroth與Kurtz的"高效率多接面太陽能電池" MRS Bull. 32:230 (2007)。

圖 14 解說晶格與電流匹配提供一高品質裝置。根據Dimroth與Kurtz的"高效率多接面太陽能電池" MRS Bull. 32:230 (2007)。

圖 15 總結一 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}/\text{GaAs}$ 裝置(左)與相關結構(右)之特性(根據Takamoto等人的"超過30%效率的InGaP/GaAs串列式太陽能電池" App. Phys. Letters 70:381 (1997))。該裝置之參數為：電池面積 4cm^2 、AM 1.5總體 $100\text{mW}/\text{cm}^2$ 、 I_{sc} 56.88mA、 V_{oc} 2.488V、FF 85.6%、Eff 30.28%。

圖 16 係用於提供低成本高性能太陽能電池層之一多層結構(在GaAs基板1640上交替的太陽能電池層1620與AlAs犧牲層1630)的示意性解說。

圖 17 係用於從一矽晶圓之表面上產生之多層堆疊一次一層地轉印印刷矽微米/奈米帶之組織的陣列之步驟的示意性解說。可將帶之陣列印刷在一寬廣範圍之基板上，包括如此處所解說的撓性塑膠。左邊的虛線方塊解說右邊出現的放大區域。複數個層被轉換成一如箭頭1740所指之PDMS基板，且接著印刷至所關心的基板，如箭頭1750所指之一塑膠片1720。

圖 18 係支撐帶之一多層堆疊(頂部面板)的一Si(111)晶圓(頂部面板)的掃描電子顯微圖。底部面板係帶之SEM，其具有一光學照片之插圖(比例尺為2 mm)。

圖 19A 係藉由一次數個脫離層地(亦參見圖 3A)部分移除脫離層(犧牲層)來部分脫離功能層的示意性解說。該脫離係稱為"部分"，因為在部分移除該等脫離層之後裝置保持繫留於該基板。該等裝置的完全脫離或分離隨其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除而發生。還概述移除該等錨定結構以製備該基板用於多層堆疊之重新沈積的步驟。圖 19B 提供一流程圖概述圖 19A 中步驟(1)-(6)之每一者。

圖 20A 係藉由一次一脫離層地(亦參見圖 3B)部分移除脫離層(犧牲層)來部分脫離功能層的示意性解說。該脫離係稱為"部分"，因為在部分移除該等脫離層之後裝置保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等錨定結構以製備該基板用於重複該"一次一層脫離程序"(如圖 3B 所示)並製備該基板用於多層堆疊之重新沈積的步驟。圖 20B 提供一流程圖概述圖 20A 中步驟(1)-(6)之每一者。

圖 21A 係藉由一次移除數個脫離層(犧牲層)使用橫向蝕刻停止或錨定柱來部分脫離功能層的示意性解說(亦參見圖 3A)。該脫離係稱為"部分"，因為在移除該等脫離層之後裝置經由該等橫向蝕刻停止/錨定柱而保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等橫向蝕刻停止/錨定柱以製備該基

板用於多層堆疊之重新沈積的步驟。圖21B提供一流程圖概述圖21A中步驟(1)-(6)之每一者。

圖22A係藉由一次移除一脫離層(犧牲層)使用橫向蝕刻停止或錨定柱來部分脫離功能層的示意性解說(亦參見圖3B)。該脫離係稱為"部分"，因為在移除該等脫離層之後裝置經由該等橫向蝕刻停止/錨定柱而保持繫留於該基板。在其(例如)藉由使用一彈性體圖章的繫留結構之斷裂與擷取的移除之後旋即發生該等裝置的完全脫離或分離。此圖式還概述移除該等橫向蝕刻停止/錨定柱用於重複該"一次一層脫離程序"(如圖3B所示)並製備該基板用於多層堆疊之重新沈積的步驟。圖22B提供一流程圖概述圖22A中步驟(1)-(6)之每一者。

圖23A係在已經由類似於圖20所說明之程序之一程序部分地脫離之後使用抗黏滯性或活化層的功能層之脫離後處理的示意性解說。該等抗黏滯性或活化層(常係自我組裝的單層(SAM))用作防止脫離層與下部層之間的黏著(抗黏滯性)或促進該等脫離層與一第二材料(例如彈性體圖章、奈米粒子、生物實體等)之間的黏著(活化)。圖23B提供一流程圖概述圖23A中步驟(1)-(6)之每一者。

圖24解說塑膠上之一印刷的薄膜iLED。左邊的圖式A中提供該iLED磊晶層結構組態，其中iLED磊晶結構為：1-GaAs:C 5奈米、2-Al_{0.45}Ga_{0.55}As:C 800奈米、3-Al_{0.5}In_{0.5}P:Mg 200奈米、4-12主動區域、13-Al_{0.5}In_{0.5}P:Mg 200奈米、14-Al_{0.45}Ga_{0.55}As:Te 800奈米、15-GaAs:Te 500

奈米、16-Al_{0.96}Ga_{0.04}As 1500奈米、17-GaAs 1500奈米、18-Al_{0.96}Ga_{0.04}As 500奈米與19-GaAs基板。此等LED係顯示為能夠從一晶圓脫離但不從一堆疊組態脫離。然而，在一多層組態中視需要地脫離此等LED，如本文所揭示。B顯示印刷薄膜iLED2460透過薄膜黏著劑2465連接至PET基板2440。C顯示顯示iLED裝置的電流與偏壓之示意圖。

圖25A係用於由一傳統大容積Si(111)晶圓在多層堆疊組態中製造大量單晶矽微米/奈米帶之步驟的示意解說。該程序採用產生具有雕刻的側壁之溝渠的專用蝕刻程序、淺角定向物理汽相沈積及各向異性濕式化學蝕刻之組合使用。左邊的虛線方塊解說右邊出現的放大區域。BOE代表緩衝氧化物蝕刻劑。圖25B提供一流程圖概述圖25A所列之製造流程的處理步驟。

圖26係在帶之多層堆疊之製造的各階段按成角度(a、c、e、g)與斷面(b、d、f、h)視圖的一Si(111)晶圓之一系列掃描電子顯微圖：(a與b)在垂直蝕刻(ICPRIE)以製造具有連波側壁的溝渠之後；(c與d)在金屬遮罩層之淺角物理汽相沈積之後；(e至h)在各向異性濕式化學蝕刻(KOH)2分鐘(e與f)與5分鐘(g與h)之後，其之後移除該金屬。

圖27係從該晶圓脫離之後的Si(111)帶之(a)一照片及(b與c)光學顯微圖。(d至f)係(a)中顯示之帶於各放大位準的掃描電子顯微圖。

圖28係(a)Si(111)帶之一四層堆疊之一較大對準的陣列之一照片。(b與c)係(a)中所示樣本的掃描電子顯微圖之俯

視圖而(d與e)係其角度視圖。該等帶之端的錨結構使其以保留其微影定義的位置之一方式附著於該下部晶圓，即使在已將其藉由各向異性蝕刻劑完全底切之後。

圖29係(a)轉印印刷至一聚(二甲基矽氧烷)之基板上的對準的Si(111)帶之光學影像。(b)係來自(a)中所示陣列之四個帶的原子力顯微影像與線掃描。支撐使用一單一處理的Si晶片藉由四個循環之轉印印刷製造的Si(111)帶陣列之四個分離的片的一撓性聚酯膜之照片。

圖30係(a)針對該半導體使用矽帶的一電晶體之示意性斷面圖。(b)係一裝置之光學顯微俯視圖。(c)係一典型裝置之轉印曲線而(d)係其完全電流/電壓特徵。

圖31顯示依據不同STS-ICPRIE條件(例如：蝕刻時間 T_E 、沉積時間 T_D 、以及 P_{ICP} ，其在圖31A中分別為7秒、5秒及600瓦；在圖31B中分別為5秒、5秒及300瓦；在圖31C中分別為14秒、10秒及600瓦；在圖31D中分別為20秒、10秒及600瓦；在圖31E中分別為26秒、10秒及600瓦)的各種側壁，與具有不同厚度(在圖31C中為80奈米；在圖31D中為160奈米；在圖31E中為250奈米)之矽奈米帶。

圖32顯示陰影遮罩之程度對比電子束蒸發之角度，該等不同角度標示為：A(15°)、B(18.5°)、C(22°)、D(30°)。該等角度A、B、C、D之陰影遮罩的相對範圍分別為A1(401奈米)、B1(508奈米)、C1(622奈米)、D1(830奈米)，週期3200為1.08微米，振幅3210為194奈米。

圖33(包括圖33A至33C)顯示一EDAX能量分散光譜(EDS)

研究。

圖 34顯示一系列 7層 Si帶。

圖 35A係使用圖案化的犧牲結構之錨定脫離的示意性解說。圖 35B提供一流程圖概述圖 35A中 5個步驟的流程。

圖 36係圖 35之程序的範例，其用來使用圖案化的犧牲結構之錨定脫離，在本範例中 Au係從 PECVD SiO_x 脫離。圖式 36A顯示一圖案化的 SiO_x (300奈米)犧牲層(藍色)上之功能層(150奈米的 Au網，1.5奈米的 Ti粘著層)。圖示 36B顯示在對基板之 15秒的 HF曝露以移除犧牲 PECVD SiO_x 之後，使用 PDMS圖章擷取覆蓋犧牲層之網。圖示 36C顯示將網印刷至塗布 PDMS(1至2微米)做為一黏著層的 PET基板上。

【主要元件符號說明】

10	多層結構
20	功能層 (FMED)
21	p 摻雜 GaAs 之頂部層 /GaAs 第一層
22	低摻雜 GaAs 之中間層 /AlGaAs 半絕緣第二層
23	n 摻雜 GaAs 下層
30	脫離層 /脫離表面
35	存取通道
37	剝蝕產物
40	基板 /母基板
100	可印刷結構
400	額外遮罩
410	遮罩層 /遮罩

五、中文發明摘要：

本發明揭示一種用於製造一裝置或裝置元件的方法，其係藉由提供具有複數個功能層與複數個脫離層之一多層結構並藉由分離該等脫離層之一或多個層來使該等功能層脫離該多層結構以產生複數個可印刷結構。將該等可印刷結構印刷於一裝置基板或藉由一裝置基板支撐的裝置元件上。該等方法及系統提供用於製造高品質與低成本的光電裝置、可印刷半導體結構、(光)電子裝置及裝置元件的方法。

六、英文發明摘要：

Provided are methods for making a device or device component by providing a multilayer structure having a plurality of functional layers and a plurality of release layers and releasing the functional layers from the multilayer structure by separating one or more of the release layers to generate a plurality of printable structures. The printable structures are printed onto a device substrate or device component supported by a device substrate. The methods and systems provide means for making high-quality and low-cost photovoltaic devices, printable semiconductor structures, (opto-) electronic devices and device components.

FIG. 1

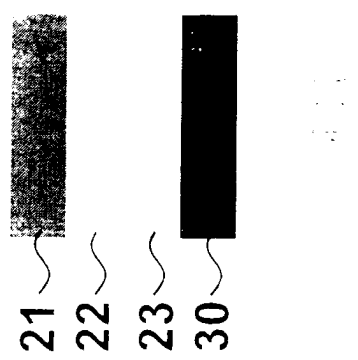
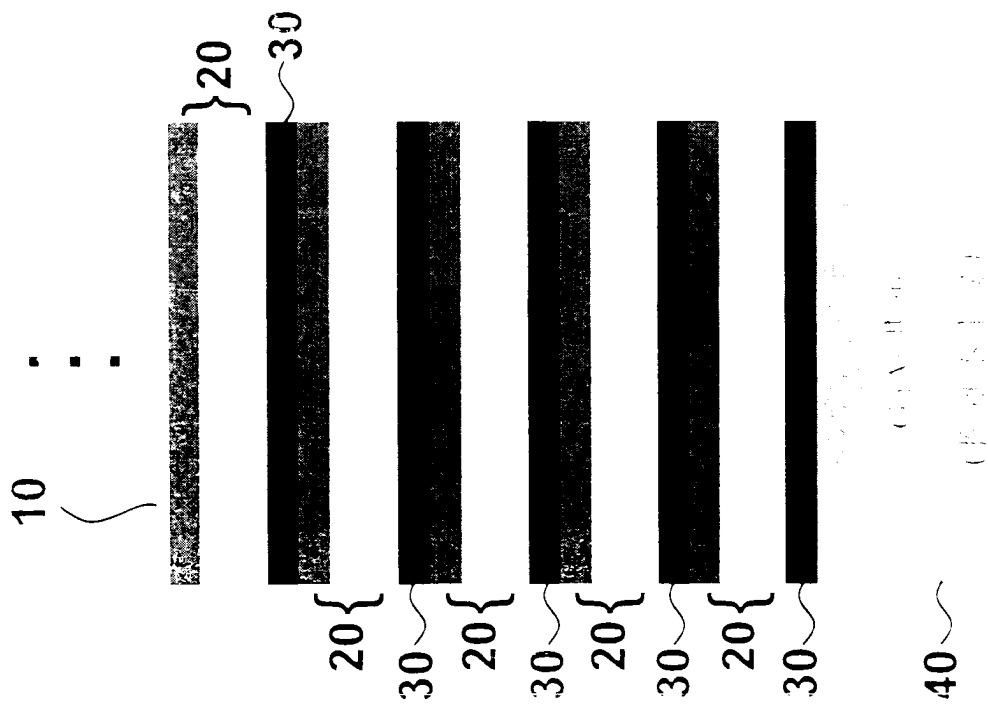
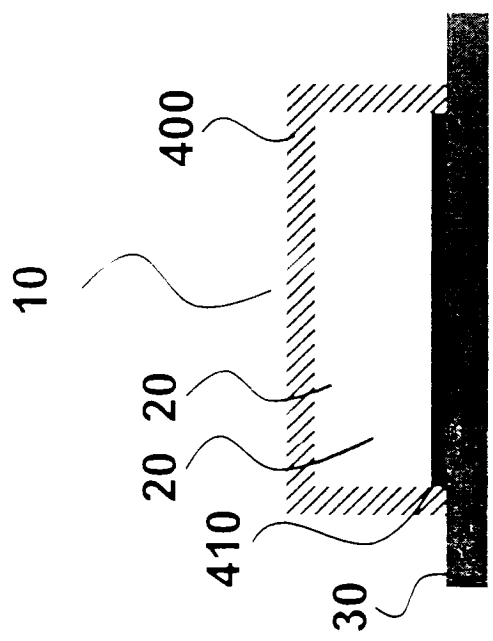
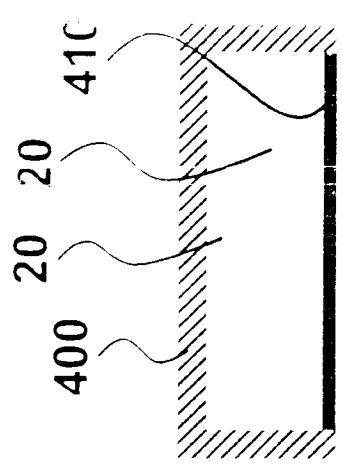


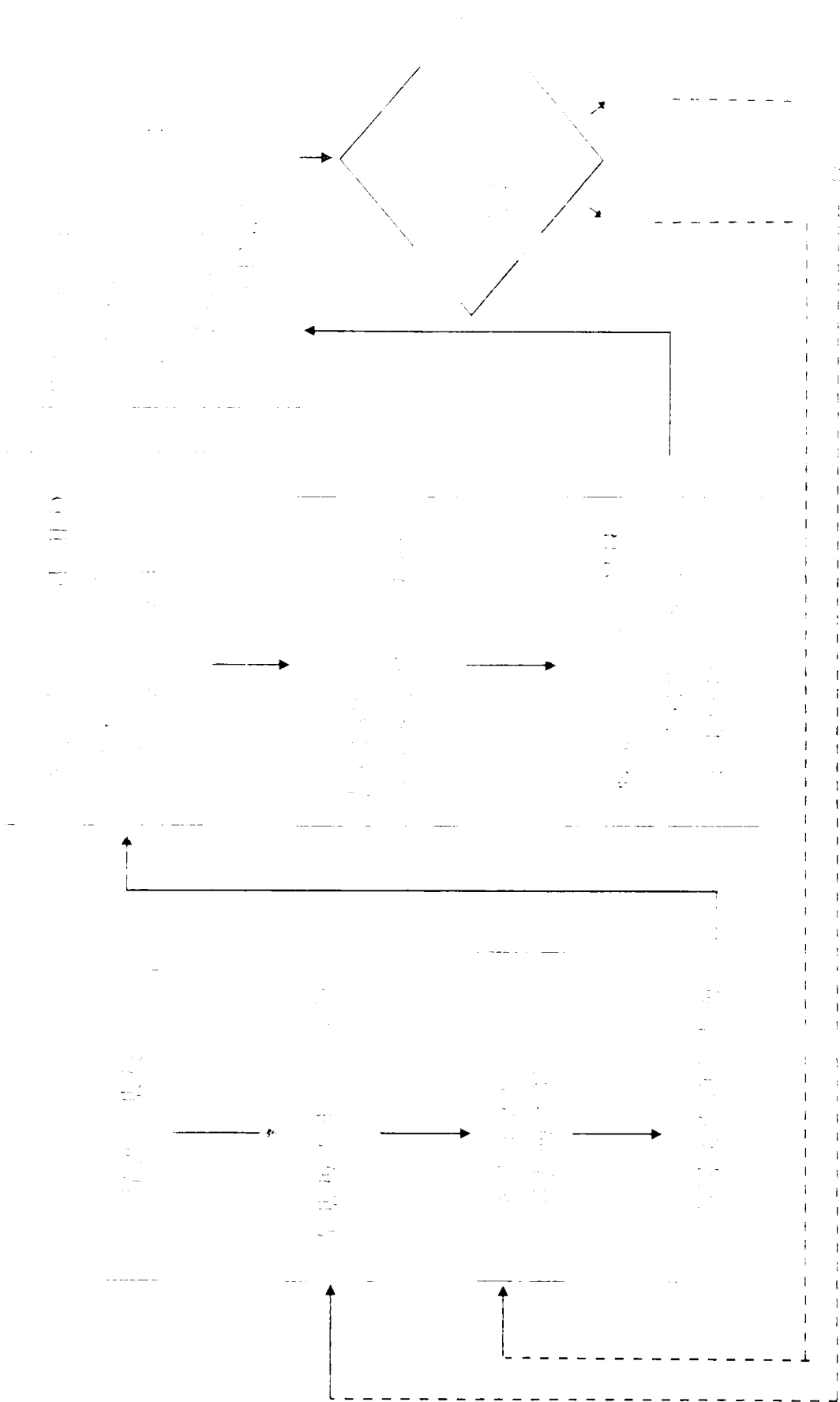
FIG. 5



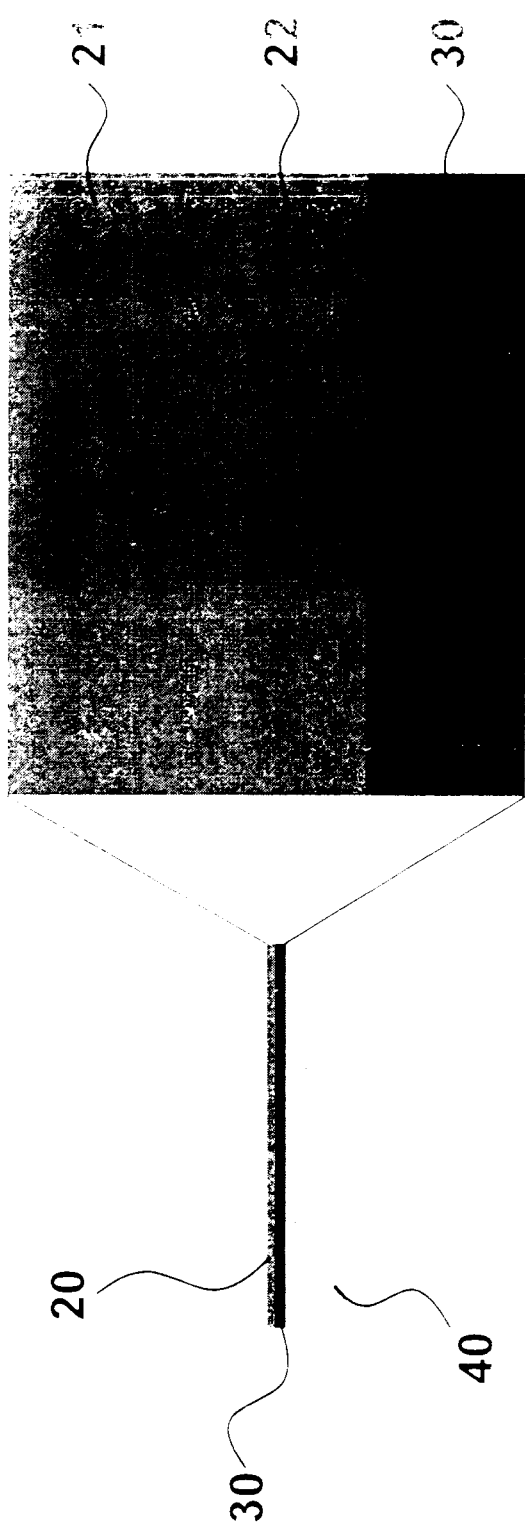
40



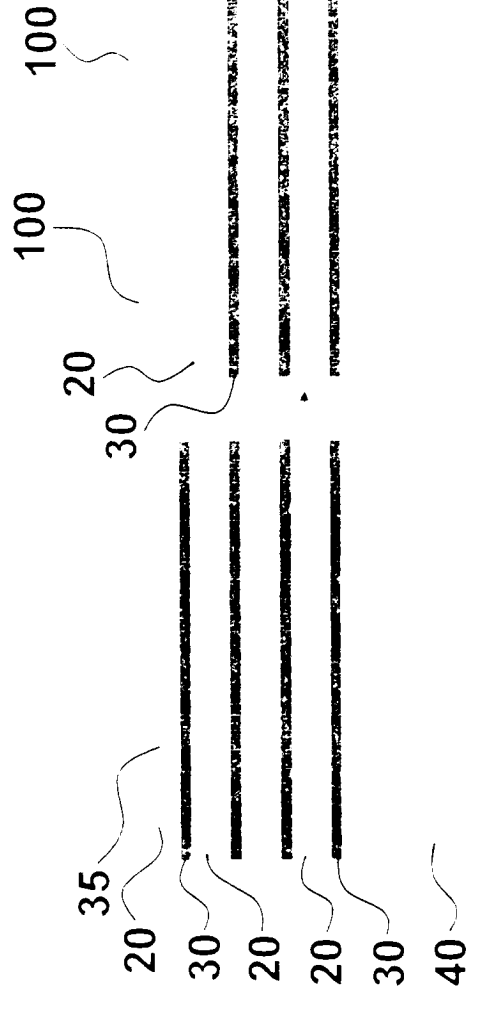
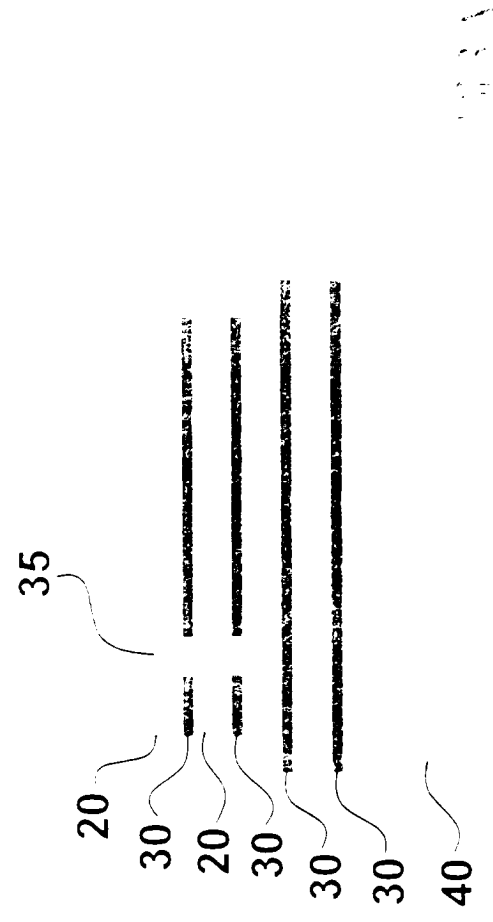
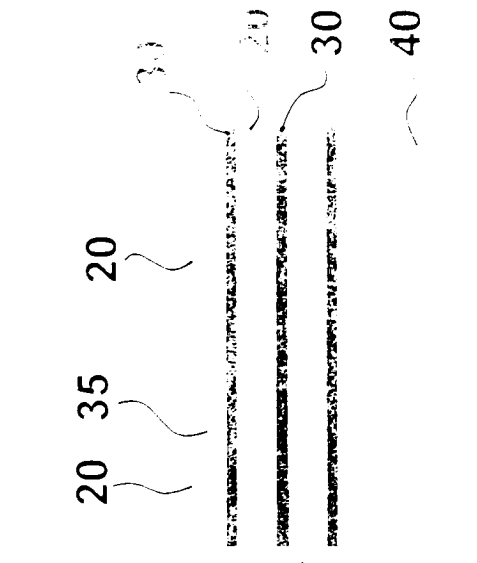
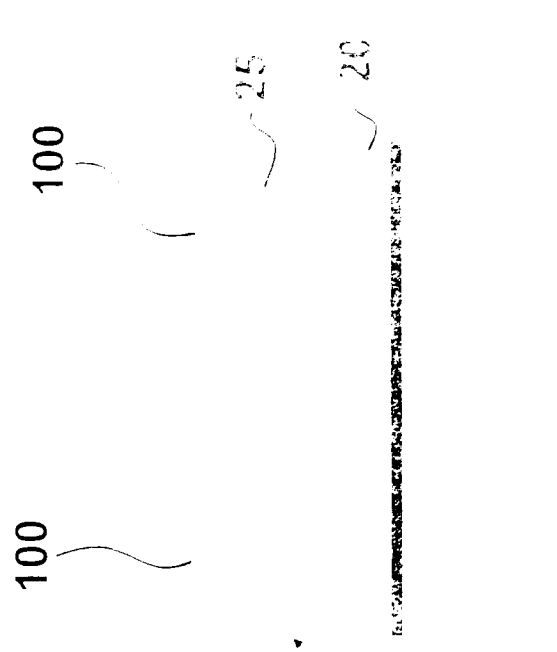
40

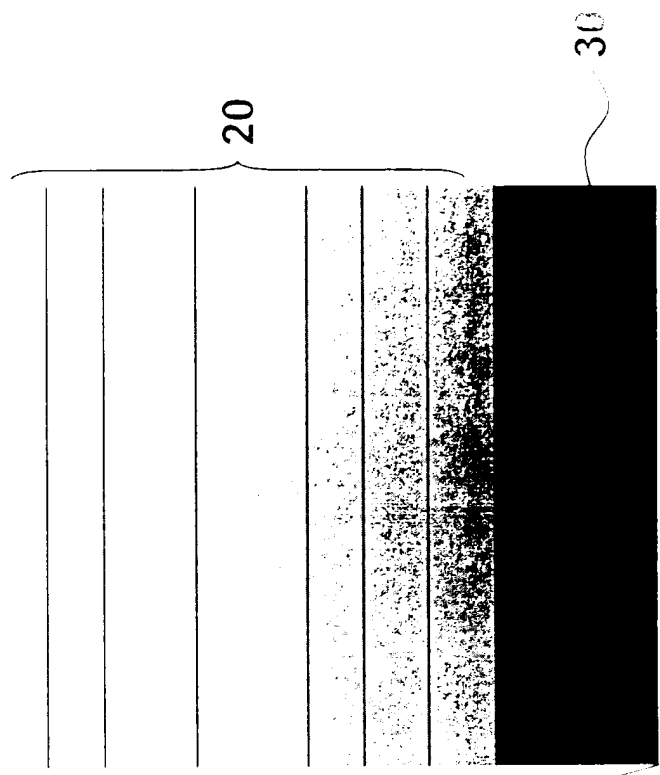


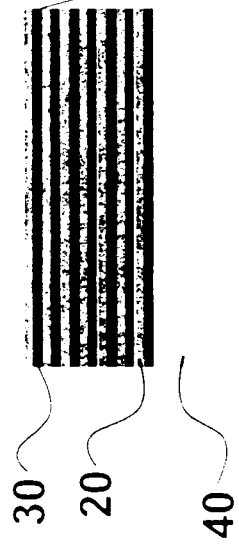
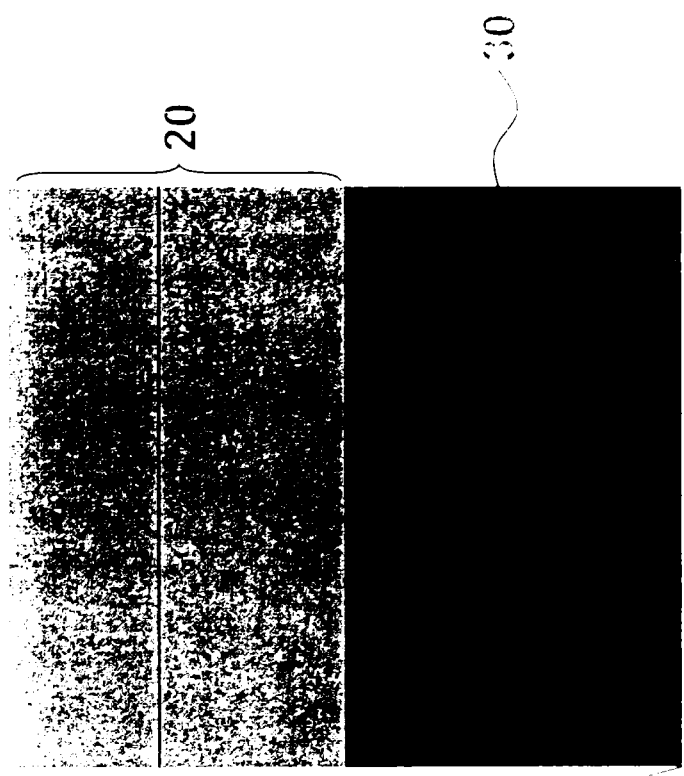
2000



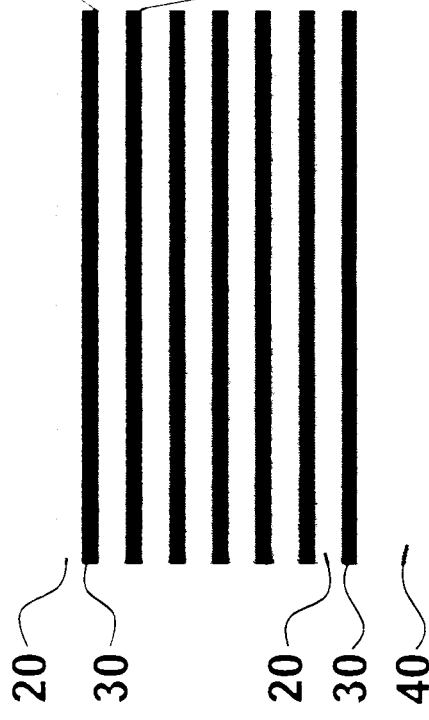
1438827







1	
2	
3	
4	
5	
6	
7	
8	
9	
10	
11	
12	
13	
14	
15	



30

2. 獲得 GaAs 基板

藉由 MOCVD、MBE 等在 GaAs 基板上生長出 Si 絕緣層晶層(針對電阻層、LED 之 SiD 與 Si 分別係以不同程序) 在按需要生長之前預處理基板(可要求 CMP 也可不要求，可能將需要在功能與犧牲層之前以基板局部地生長~200 nm 的 GaAs 之緩衝層)

藉由電漿增強化學汽相沈積(PECVD)與用於圖案化的其一般形式來使用 SiO_2 逆罩該頂部磊晶層之表面之部分

使用 Cl/Ar/H 電漿來將磊晶層之未逆罩區域從表面蝕刻至進入任一 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 犧牲層(例如進入最接近該基板的犧牲層)之其一距離。該犧牲層不應係離該基板最遠之一者(在該情況下，該脫離會如圖 5(程序流程 2)"一次一層"地發生)

將該基板曝露至濃縮的 HF 以至少部分地移除該等曝露的犧牲層並藉由橫向底切來脫離該等犧牲層之上的功能磊晶層。(HF 比其攻擊該犧牲層更慢地(少於 1/10 蝕刻速率)攻擊該等功能磊晶層。)

藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的 FMEID

使用 HF 來移除該等犧牲層的任何剩餘部分；清洗、擦掉該等覆蓋之功能磊晶層(固定結構等)的任何剩餘部分。最初直接處於每一犧牲層下面的功能層現在係暴露並處於該基板之表面上

重複步驟 3 至 7，從而一次一集地脫離功能層集(各集係藉由犧牲層分離)直至無犧牲層保留於基板上

(視需要，針對該基板之重複使用)，按需要重複步驟 2 至 8

圖 4

1. 獲得 GaAs 基板
2. 藉由 MOCVD、MBE 等在 GaAs 基板上生長出 Si 之磊晶層(針對電晶體、LED 之層 SiD 之 Si 之生長程序) 在按需要生長之前預處理基板(可要求 CMP，但可不要求，可能將需要在功能區域生長之前與基板相鄰地生長~200 nm 的 GaAs 之緩衝層)
3. 藉由電漿增強化學汽相沉積(PECVD)與用於圖案化的某一微影形式來使用~500 nm 之 SiO₂ 絕緣層頂部磊晶層之表面之部分
4. 使用 ClArH₂ 電漿來將磊晶層之未遮蓋區域從表面蝕刻至進入該第一 Al_{0.25}Ga_{0.75}As 犧牲層之某一距離
5. 將該基板曝露至濃縮的 HF 以至少部分地移除該曝露的犧牲層(一層)並藉由橫向底切來脫離該犧牲層(功能層)之上的磊晶層 (HF 比其攻擊該犧牲層更慢地(少於 1/10 蝕刻速率)攻擊該等功能磊晶層。)
6. 藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的 FMEID
7. 使用 HF 來移除該等犧牲層的任何剩餘部分；清洗擦除該等圖案之功能磊晶層(指定結構等)的任何剩餘部分，最初直接處於該第一犧牲層下面的功能層現在係曝露並處於該基板之表面上
8. 重複步驟 3 至 7，從而一次一層地脫離個別功能層(各層係藉由犧牲層分離)直至無犧牲層保留於基板上
9. (視需要，針對該基板之重複使用)，按需要重複步驟 2 至 8。

圖 5



20

40

100

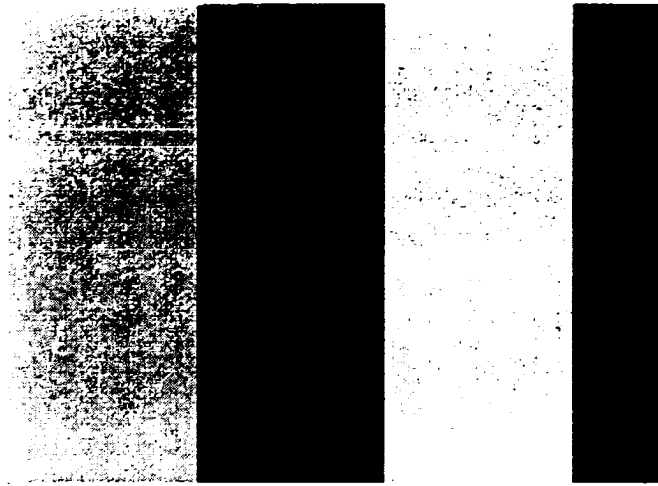
37

37

37

30

40



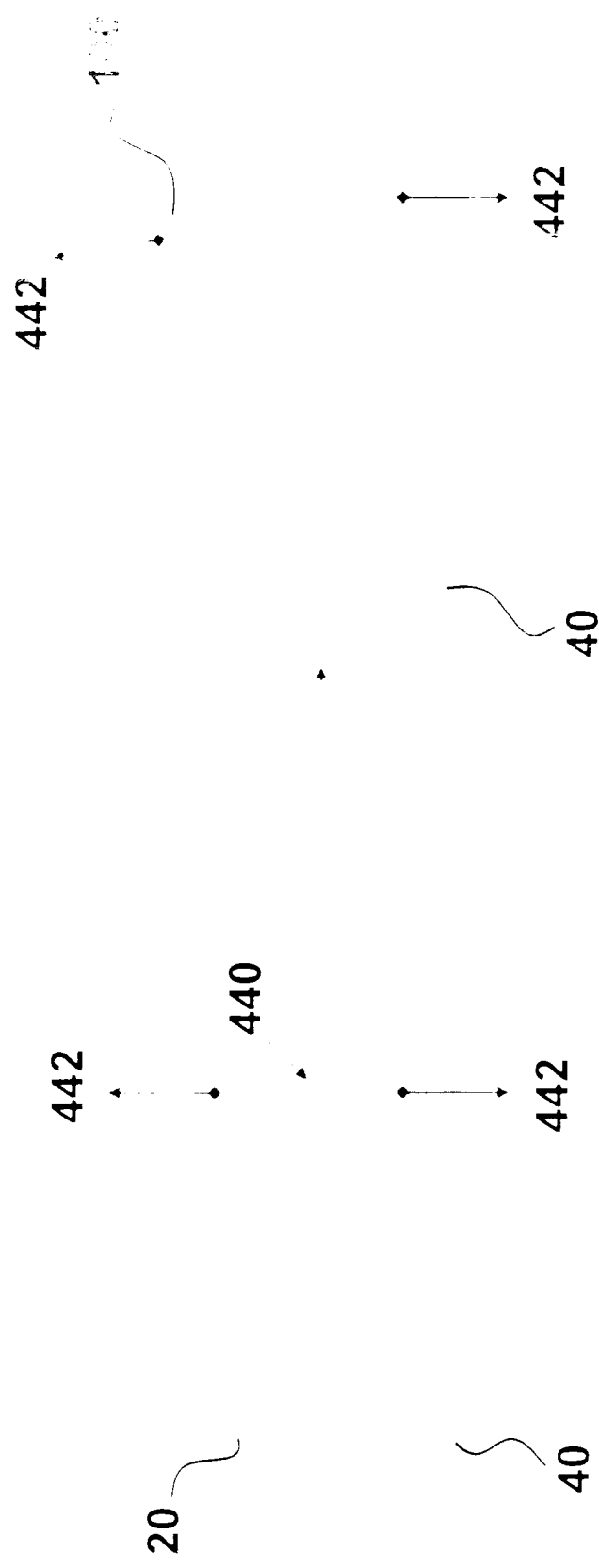
20

40

FIG. 1

1. 進行類似於圖 6B 所示的藍寶石基板上的 GaN-InGaN;
2. 藉由電漿增強化學氣相沈積(PECVD)與用於圖案化的某一蝕影形式來使用 SiO_2 覆蓋該頂部磊晶層之表面之部分;
3. 使用 $\text{BCl}_3\text{-Cl-Ar-H}$ 電漿來從表面邊沿磊晶層蝕刻磊晶層之未覆蓋區域;
4. 使用 KrF 雷射(248 nm)透過藍寶石基板曝露該等磊晶層之其一部分以將與該藍寶石相鄰的 GaN 分解成 Ga(金屬)與 N_2 (氣體);
5. 將該基板加熱至 30°C,從而(與步驟 4 組合)從該基板脫離該等磊晶層之至少一部分;
6. 藉由半導體執行傳統組裝之微電子接合或接合印刷、直接接合來從基板分離該等脫離的 FMEI)

圖 6C



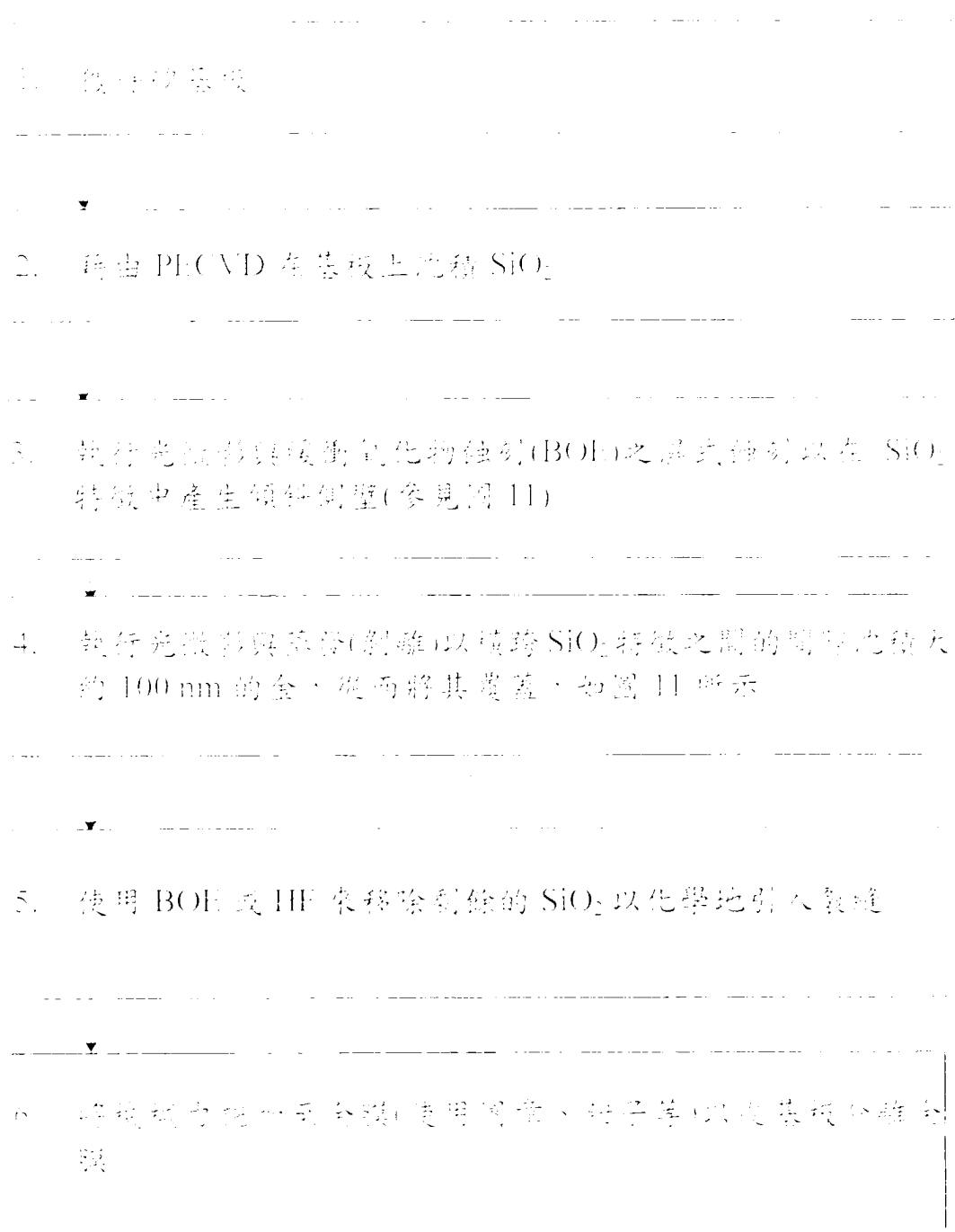
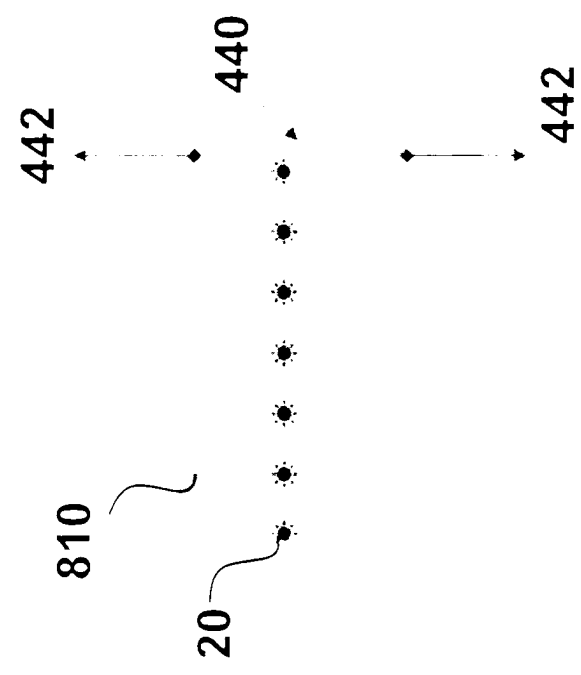
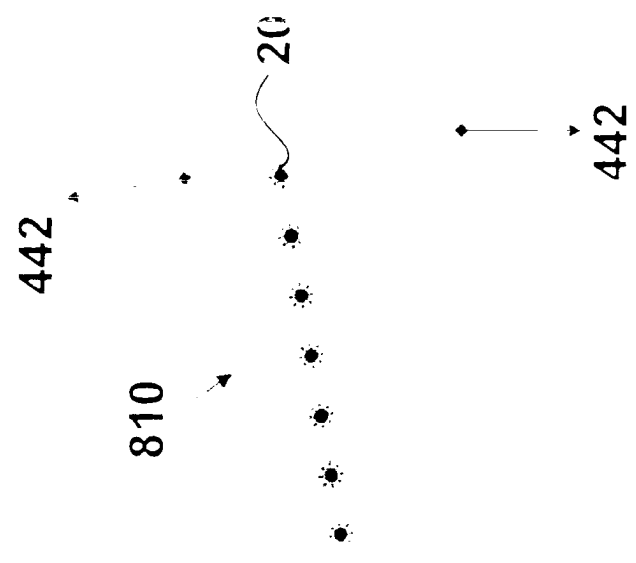
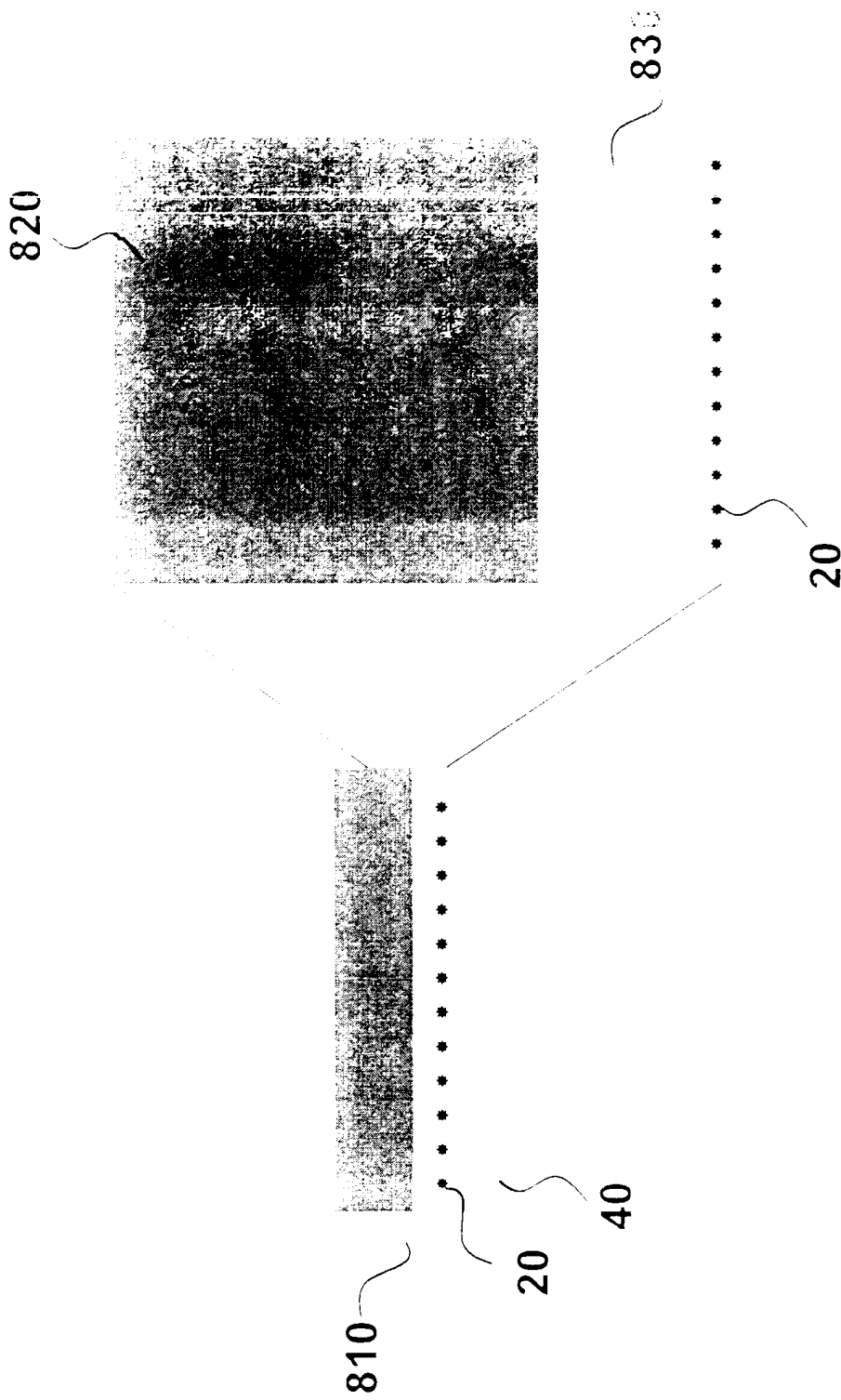


圖 7B





1. 藉由使用 CVD 在石英上生長 SWNT 來獲得具有圖 8B 所示之結構的基板，接著蒸鍍 Ag，接著在聚合物上使該 Ag 部分與該金組成針對圖 1MLD(SWNT)之載體膜。

2. 使用一刀片來透過該聚合物與金膜至石英基板切割一條，從而引入一裂縫。

3. 藉由經由一 PDMS 圖章、鉗子等施加一機械力來分離該載體膜與該 SWNT 陣列。

圖 8C



20 ~

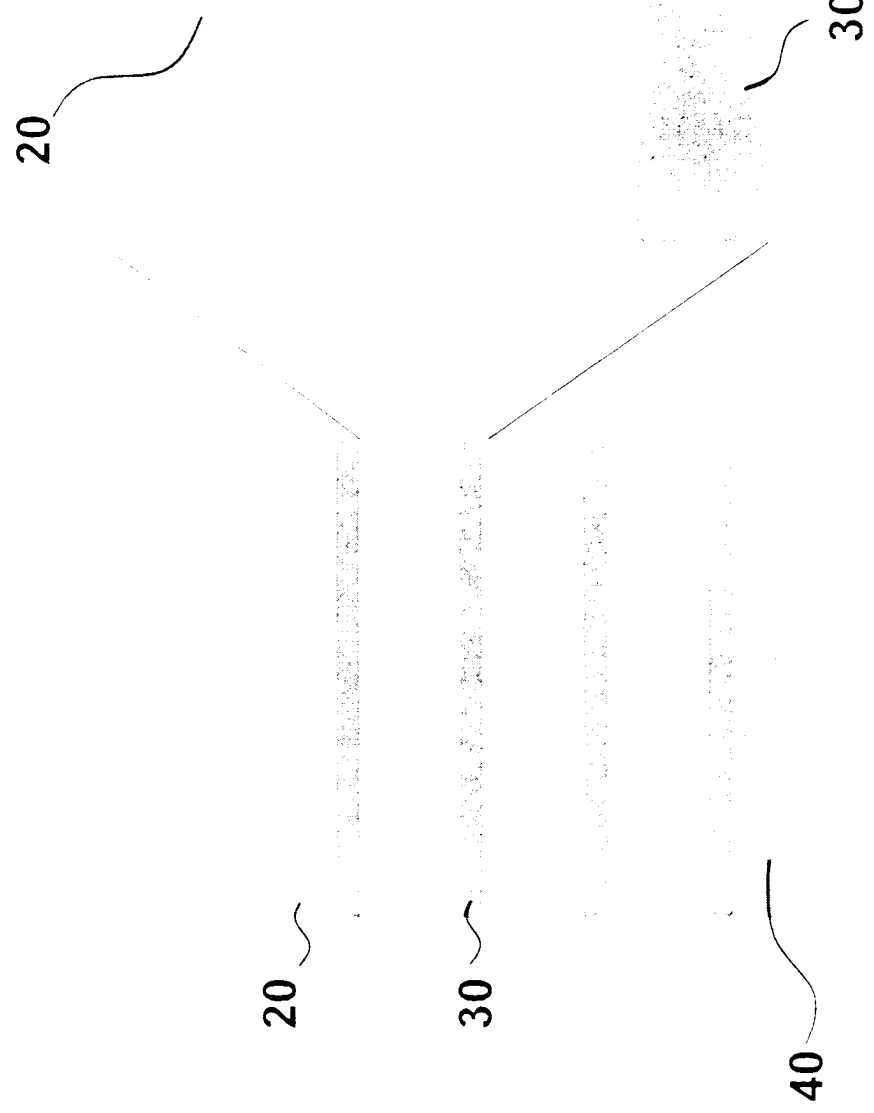
30 ~

40 ~

11

20

11





Au

SiO₂

SiO₂

Si substrate

1. 獲得 Si 基板
2. 藉由化學蝕蝕液 (X) 來主蝕 (10 分鐘左右)
3. 使用光阻膜用於圖案化的第一微影形式 (透過光阻蝕蝕蝕蝕之表面的部分)
4. 使用用以蝕蝕該功能材料之適當濕式或乾式蝕蝕來蝕蝕頂部層之未遮蓋區域 (例如針對 Au 之 $\text{KHF}_2/\text{H}_2\text{O}$ 、針對金剛石之氧電漿)
5. 將該基板曝露至濃縮的 HF 以至少部分地移除該曝露的犧牲層 (SiO_2) 並藉由橫向寬切來脫離該犧牲層 (功能層) 之上的功能材料 (HF 比其攻擊該犧牲層更快地 (少於 1/10 蝕蝕速率) 攻擊該等功能材料 (貴重金屬、金剛石、矽))
6. 藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的 FMEID
7. 使用 HF 來移除該等犧牲層的任何剩餘部分；清洗/擦掉該等覆蓋之功能晶層 (錫定結構等) 的任何剩餘部分。最初直接處於該第一犧牲層下面的功能層現在已曝露出來。該基板之表面上
8. 重複步驟 3 至 7，從而一次一集地脫離功能層集 (各集係藉由犧牲層分離) 直至無犧牲層保留於基板上
9. (視需要，針對該基板之重複使用)，按需要重複步驟 2 至 8

圖 12

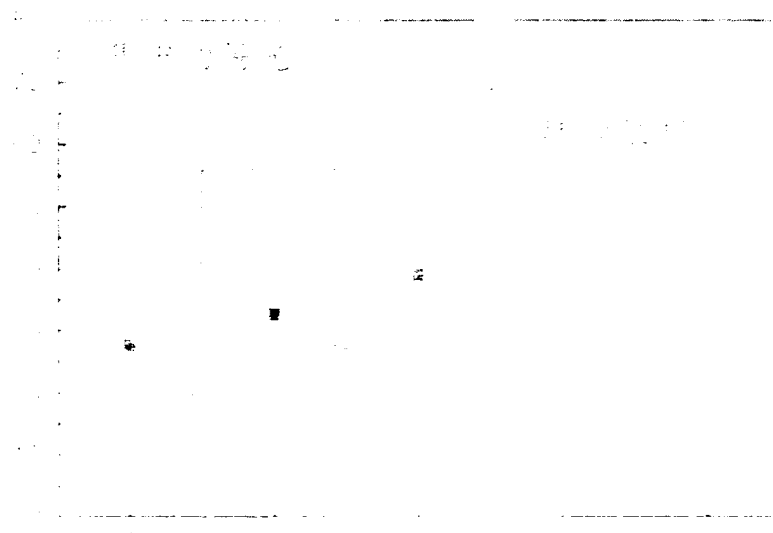
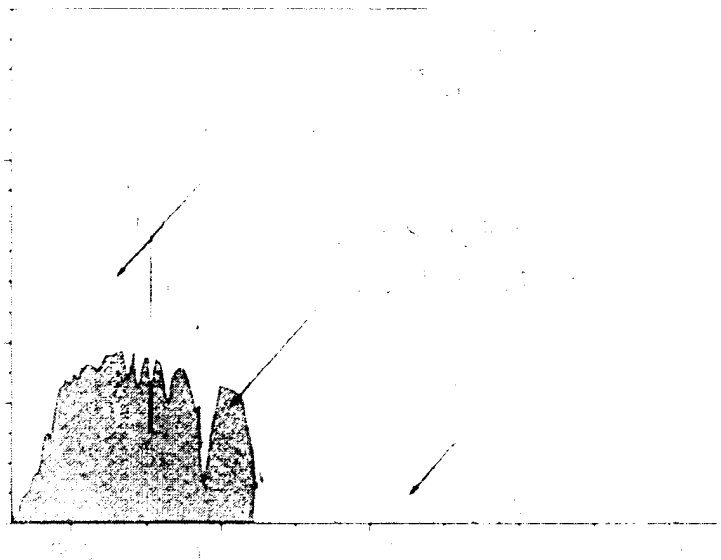
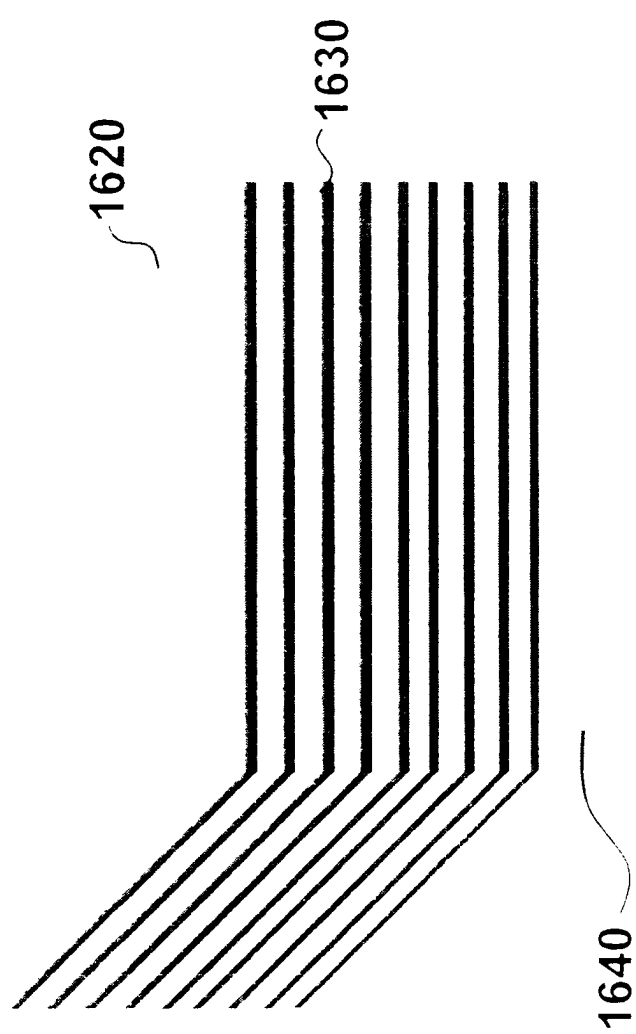
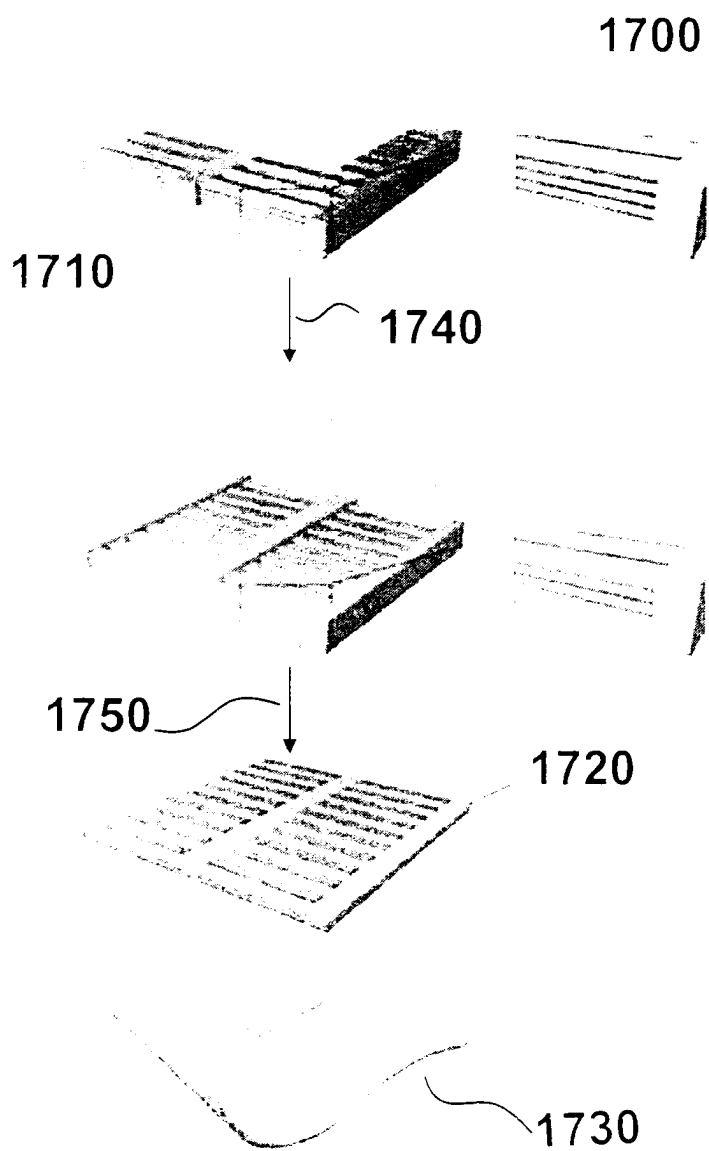
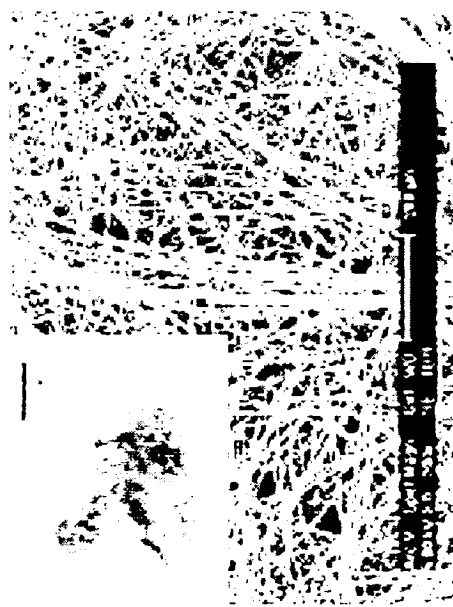
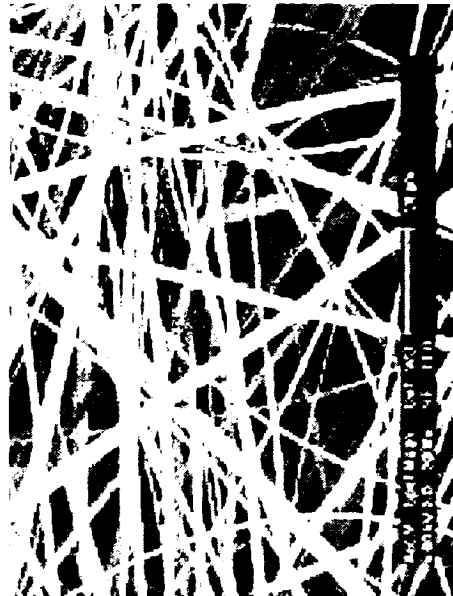
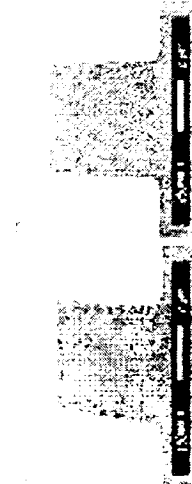


圖 13

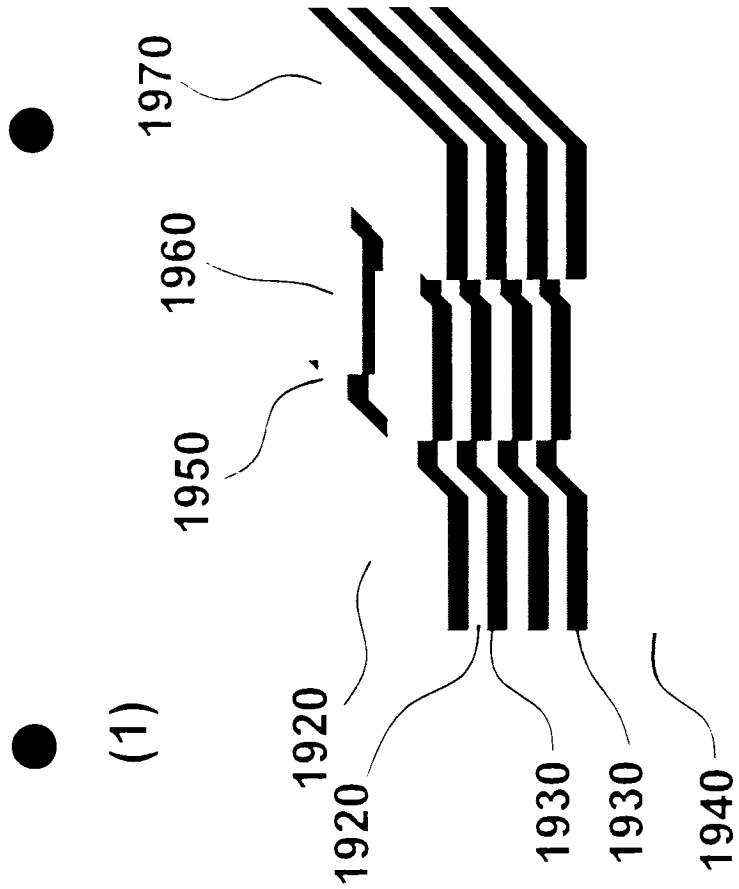






400x Left 5 23 18 2005

1111

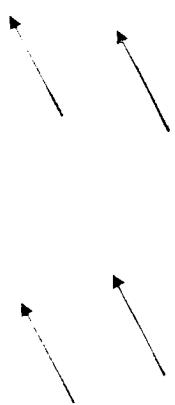




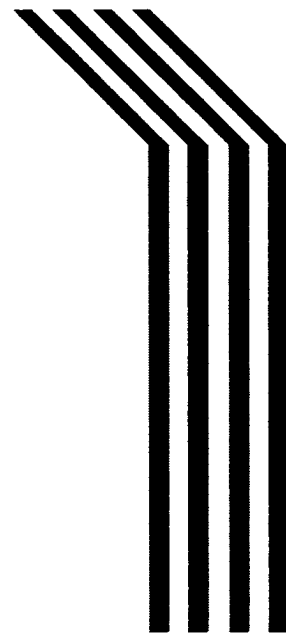
(3)

(4)

00000000



(5)



(6)

10/10/10

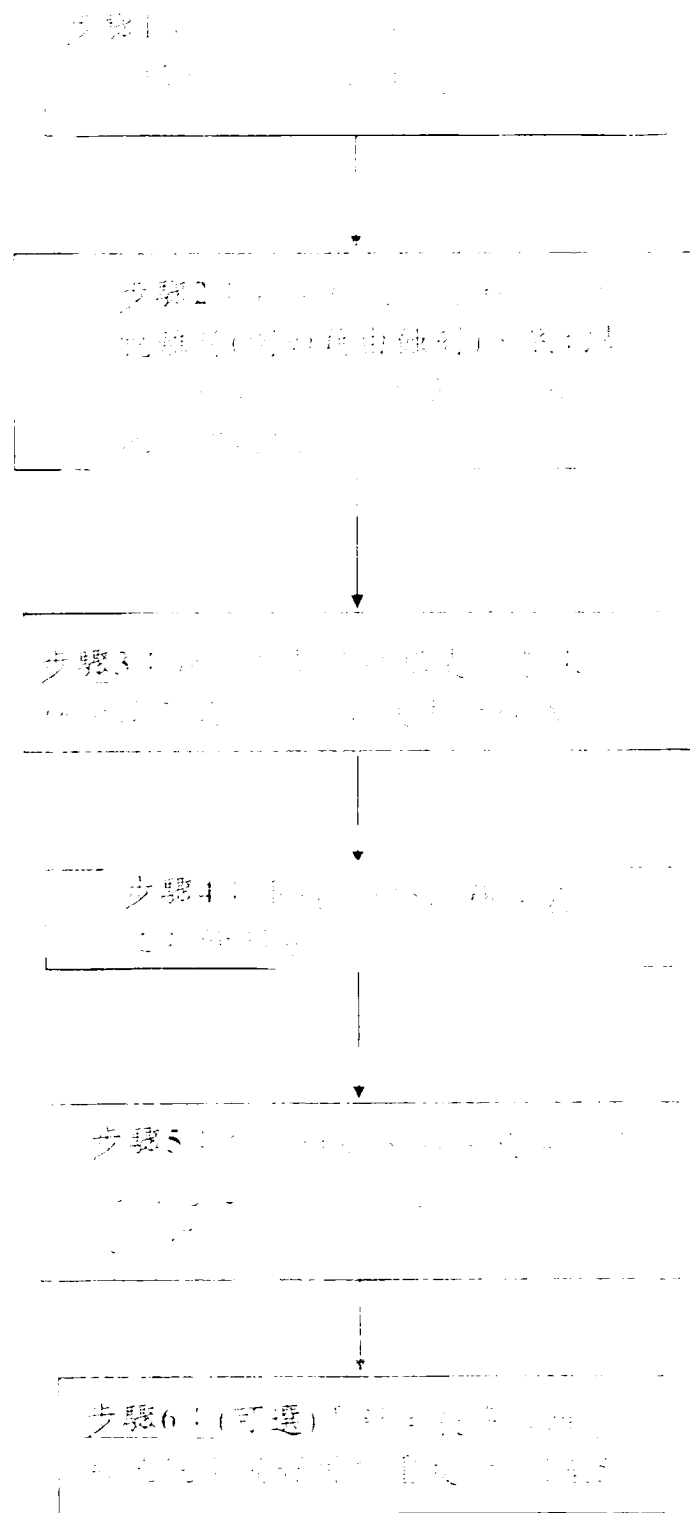
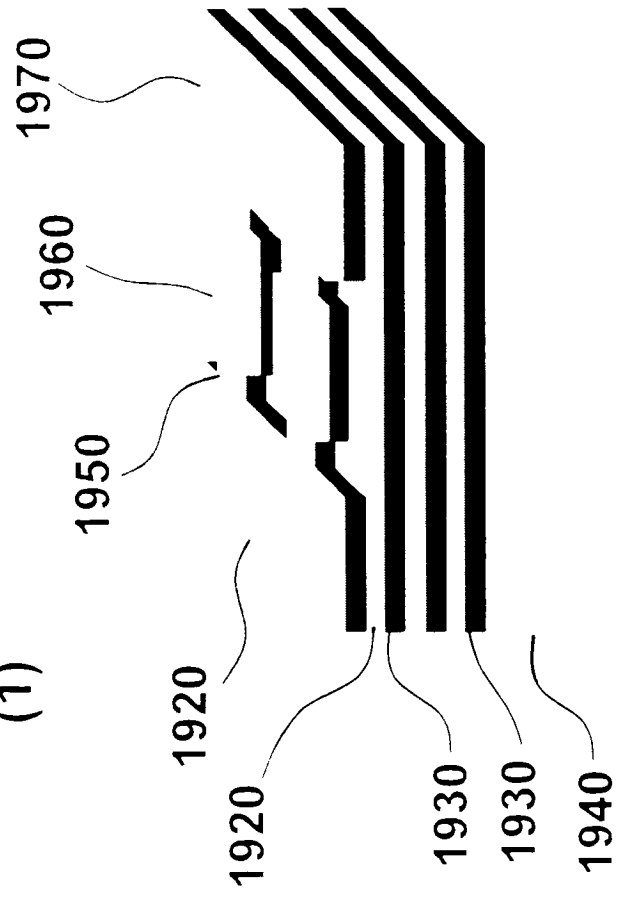


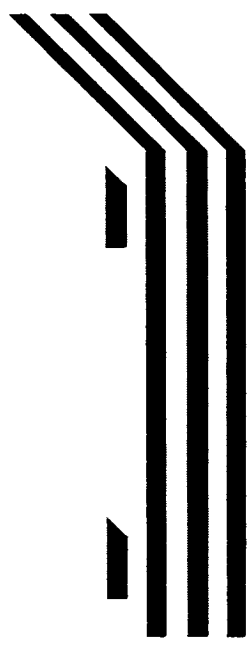
圖 10B

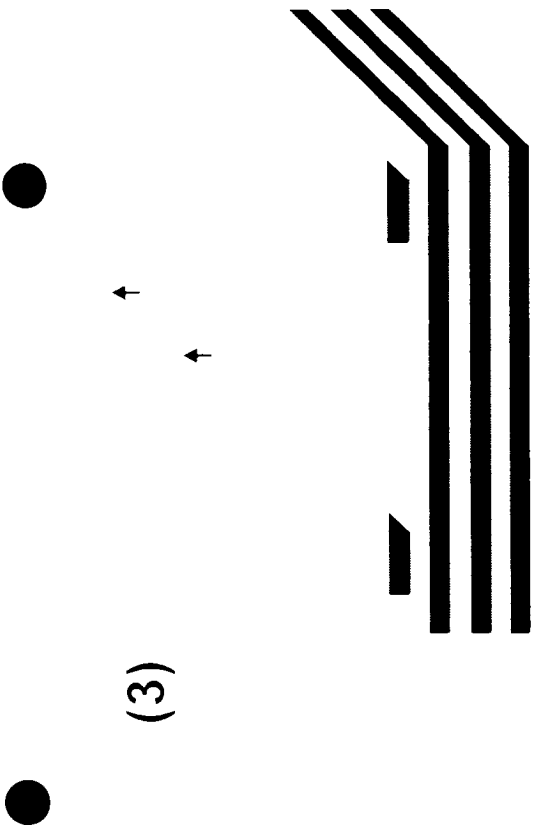


(1)

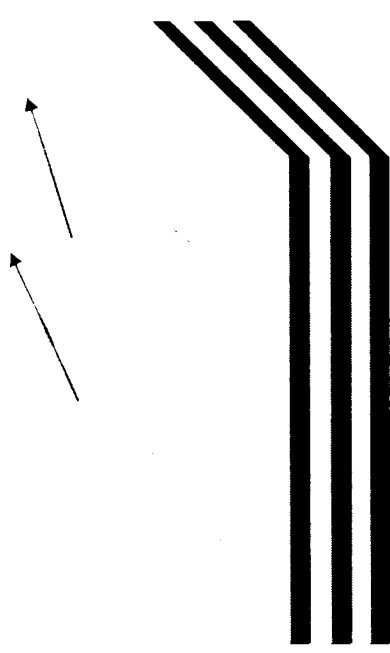


(2)





(3)



(4)

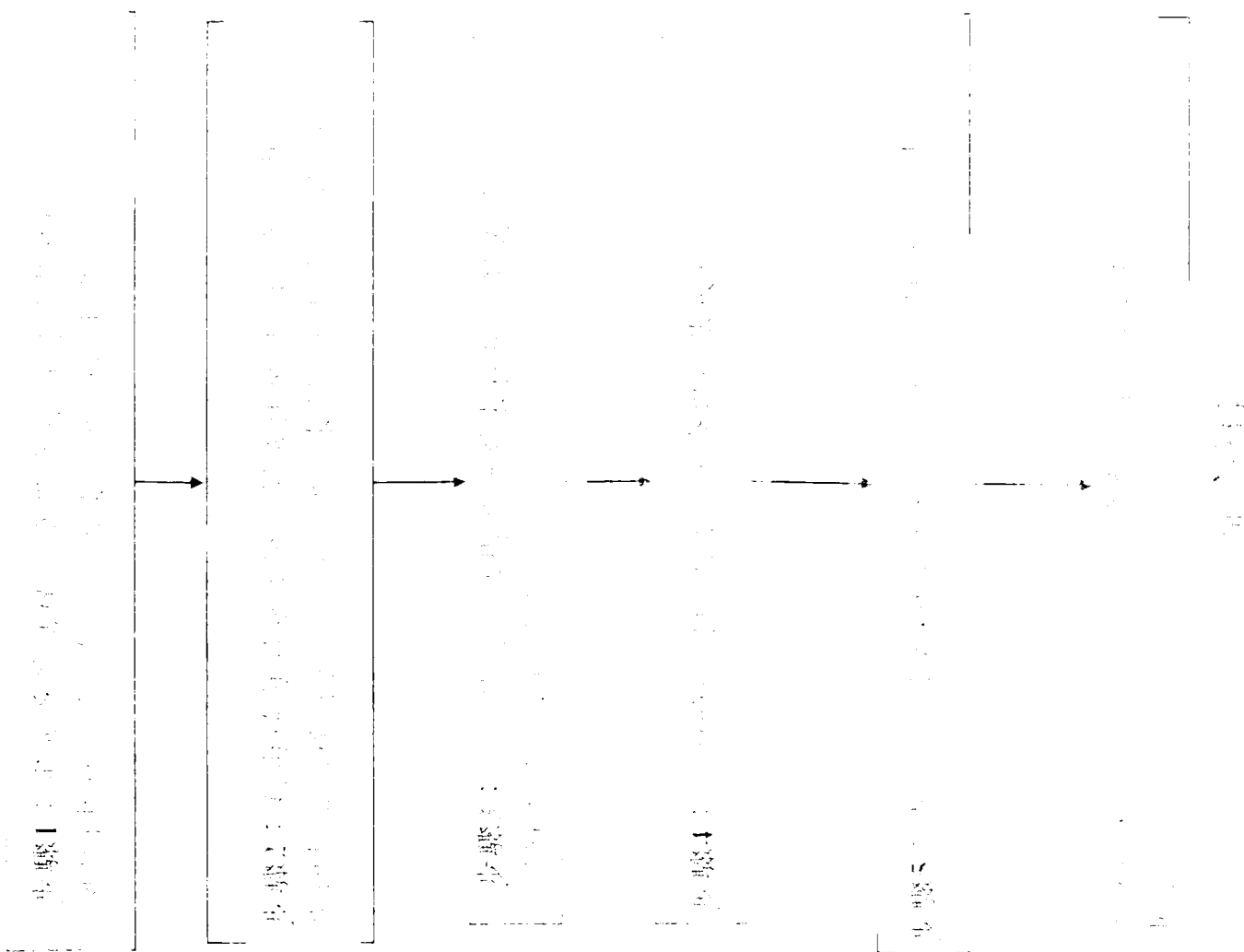


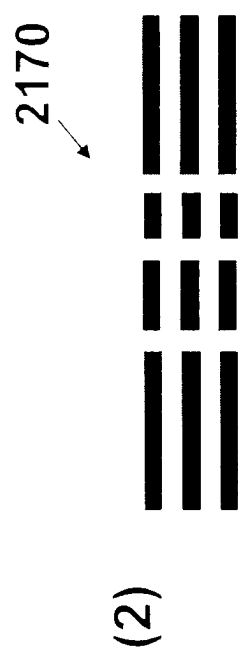
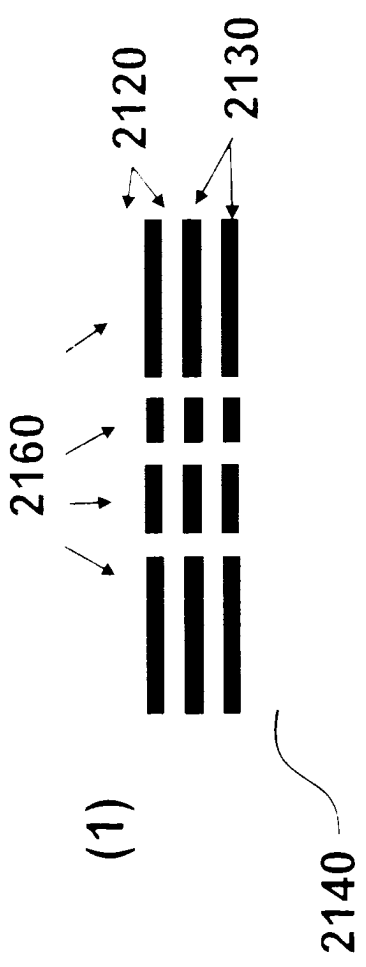
(5)

(6)

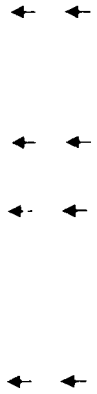


2000-00-00





(3)



(4)

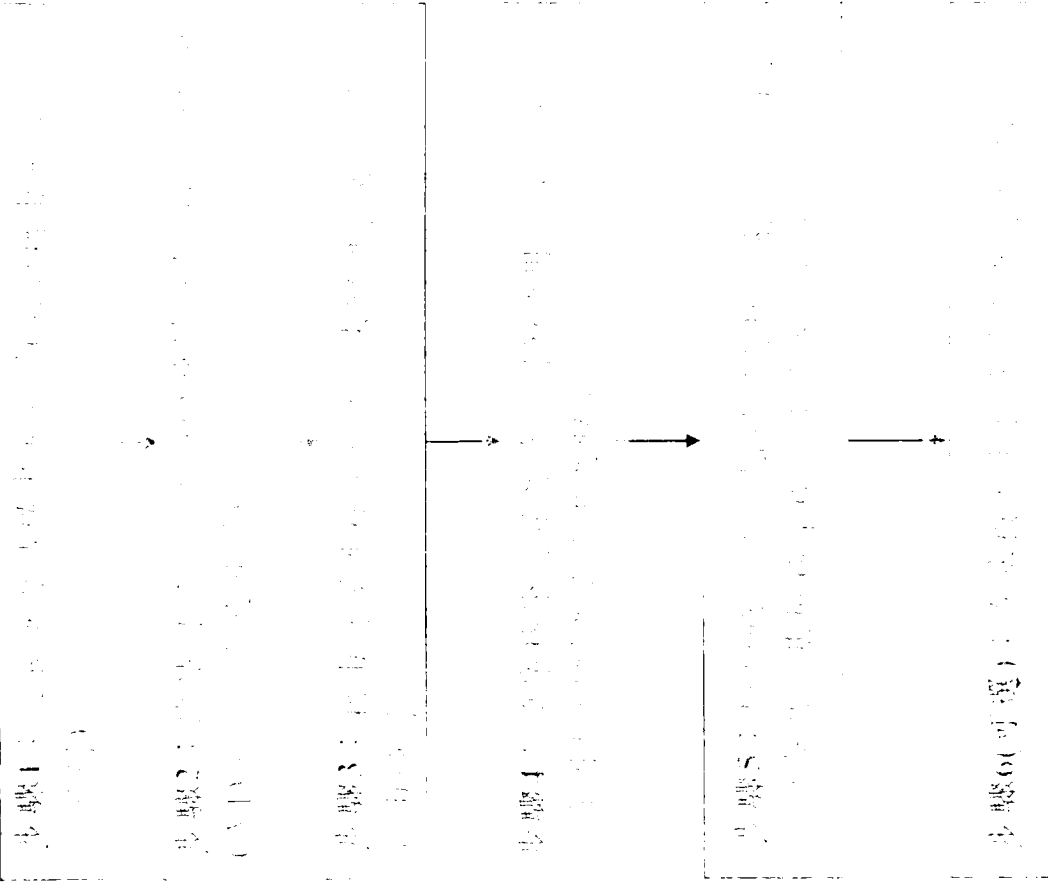


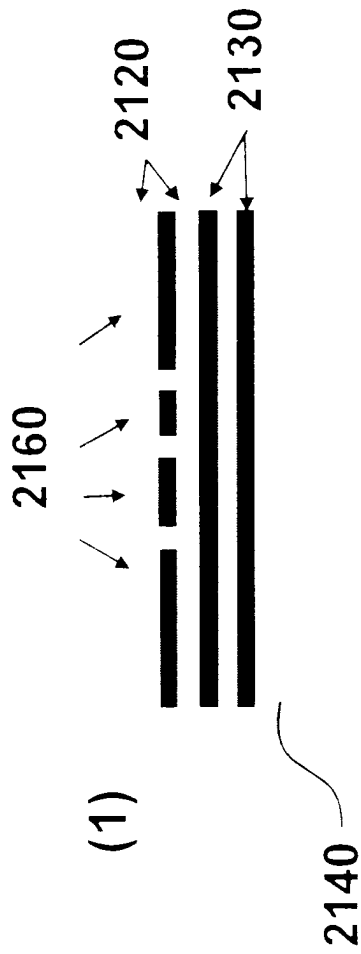
(5)



(6)

1121438827







↑ ↑ ↑ ↑

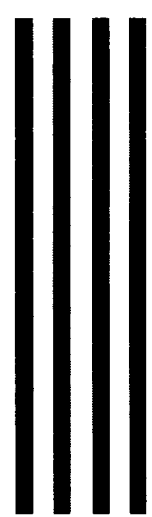
(4)



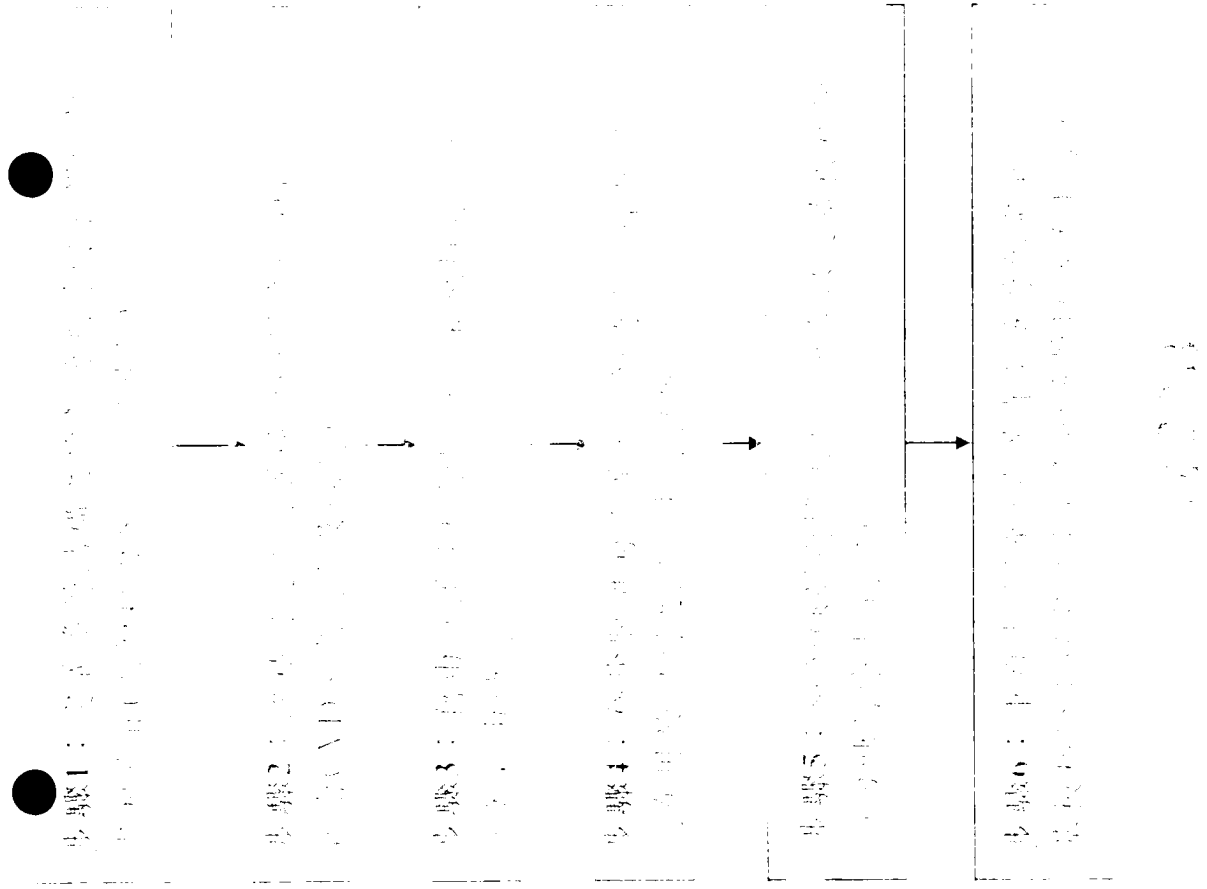
(5)

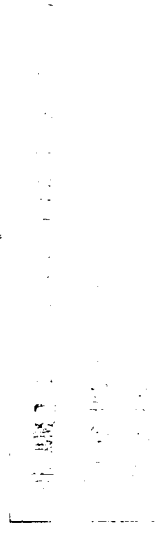
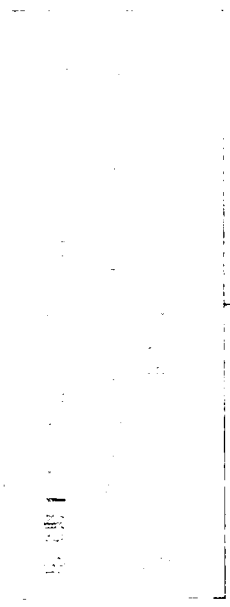
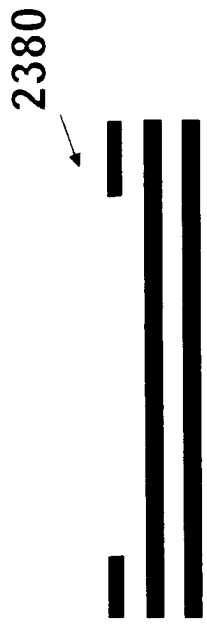
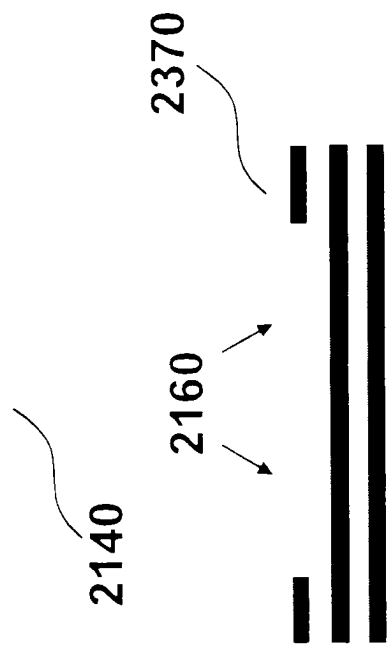
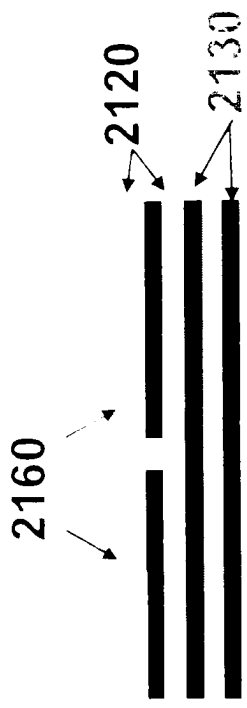


(6)



1920-1921





2120

2130

A



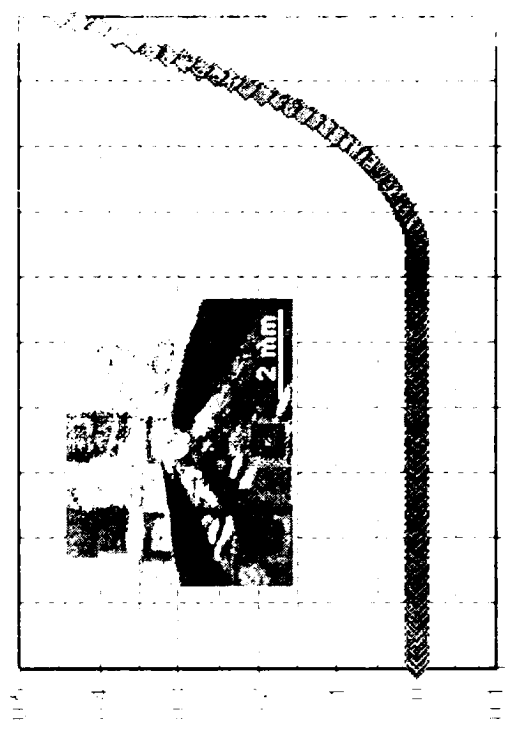
- 1.
- 2.
- 3.
- 4 12
- 13.
- 14.
- 15.
- 16.
- 17.
- 18.
- 19.

B



2440

C



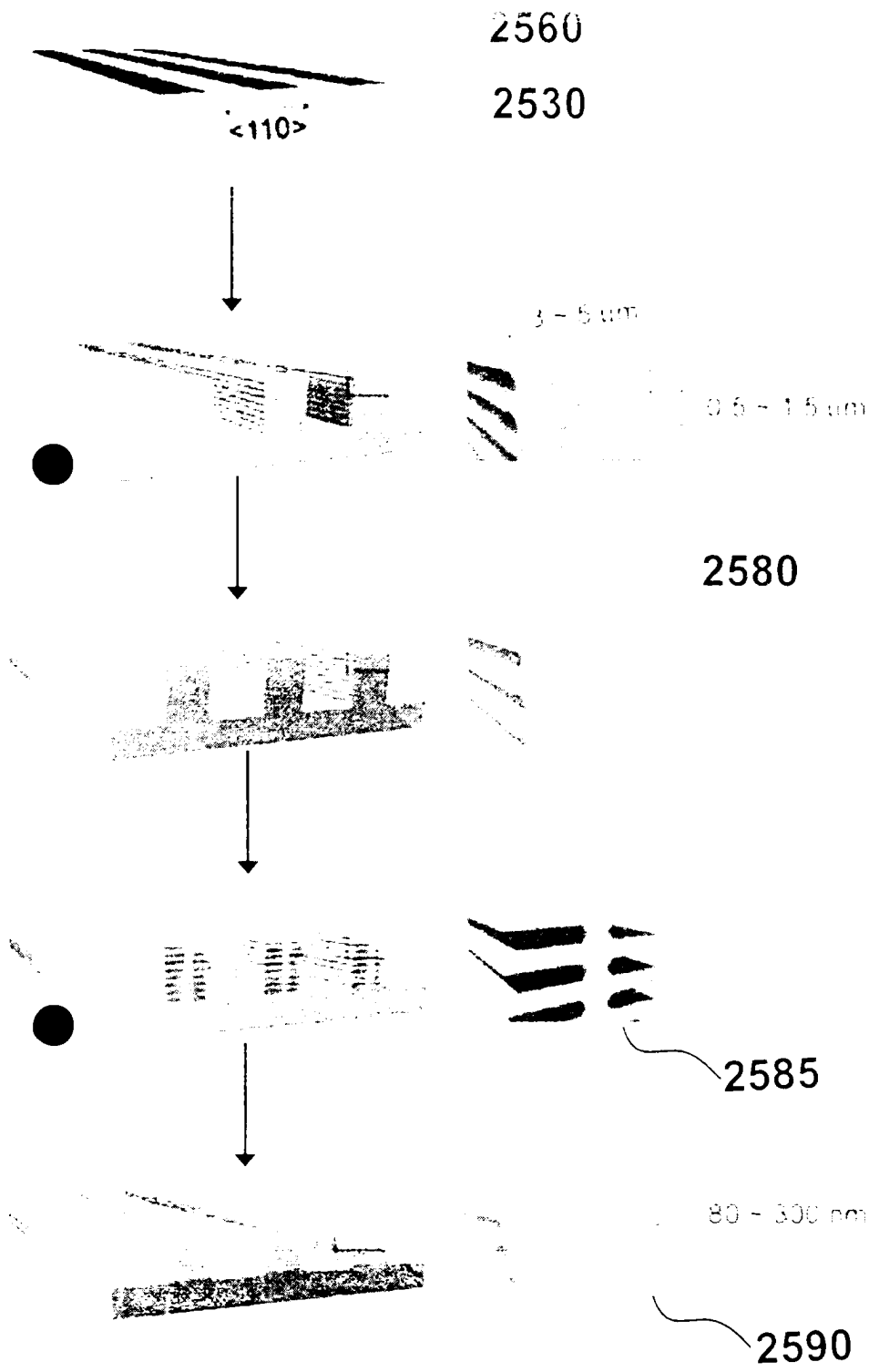


FIG. 25A

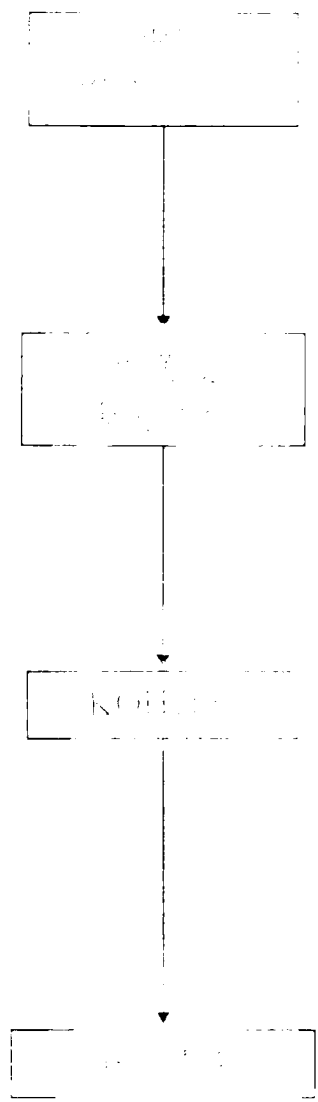
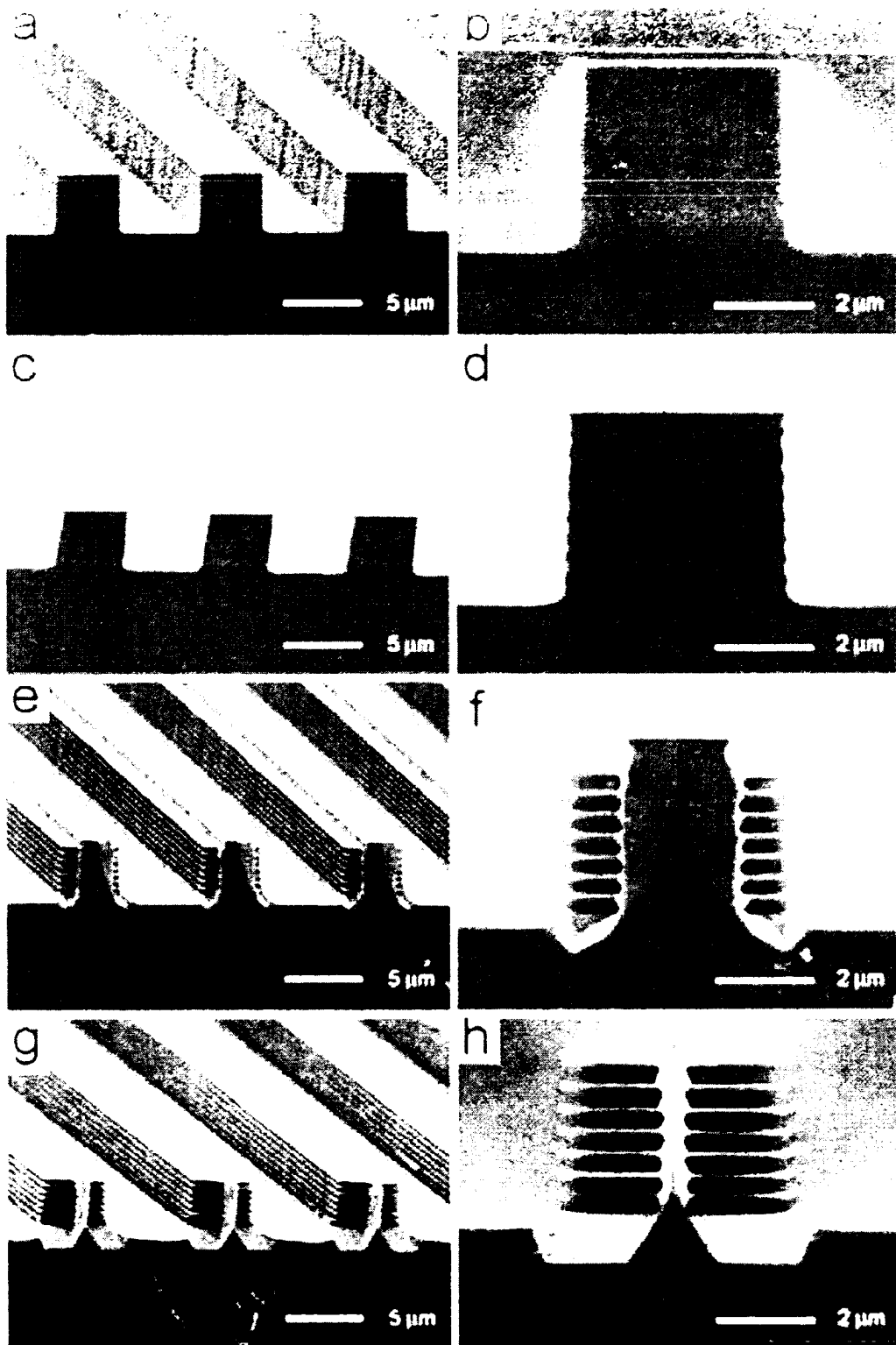
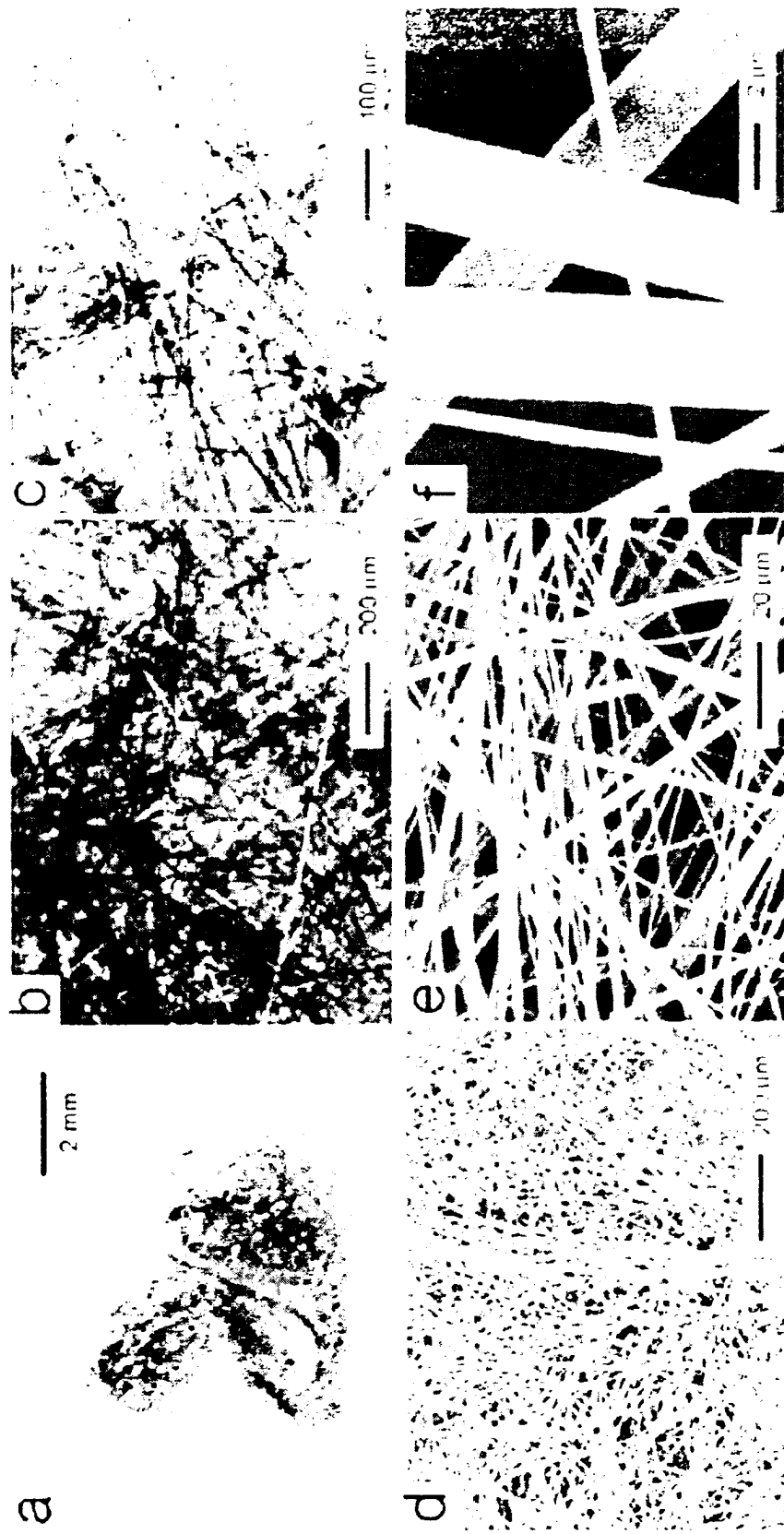
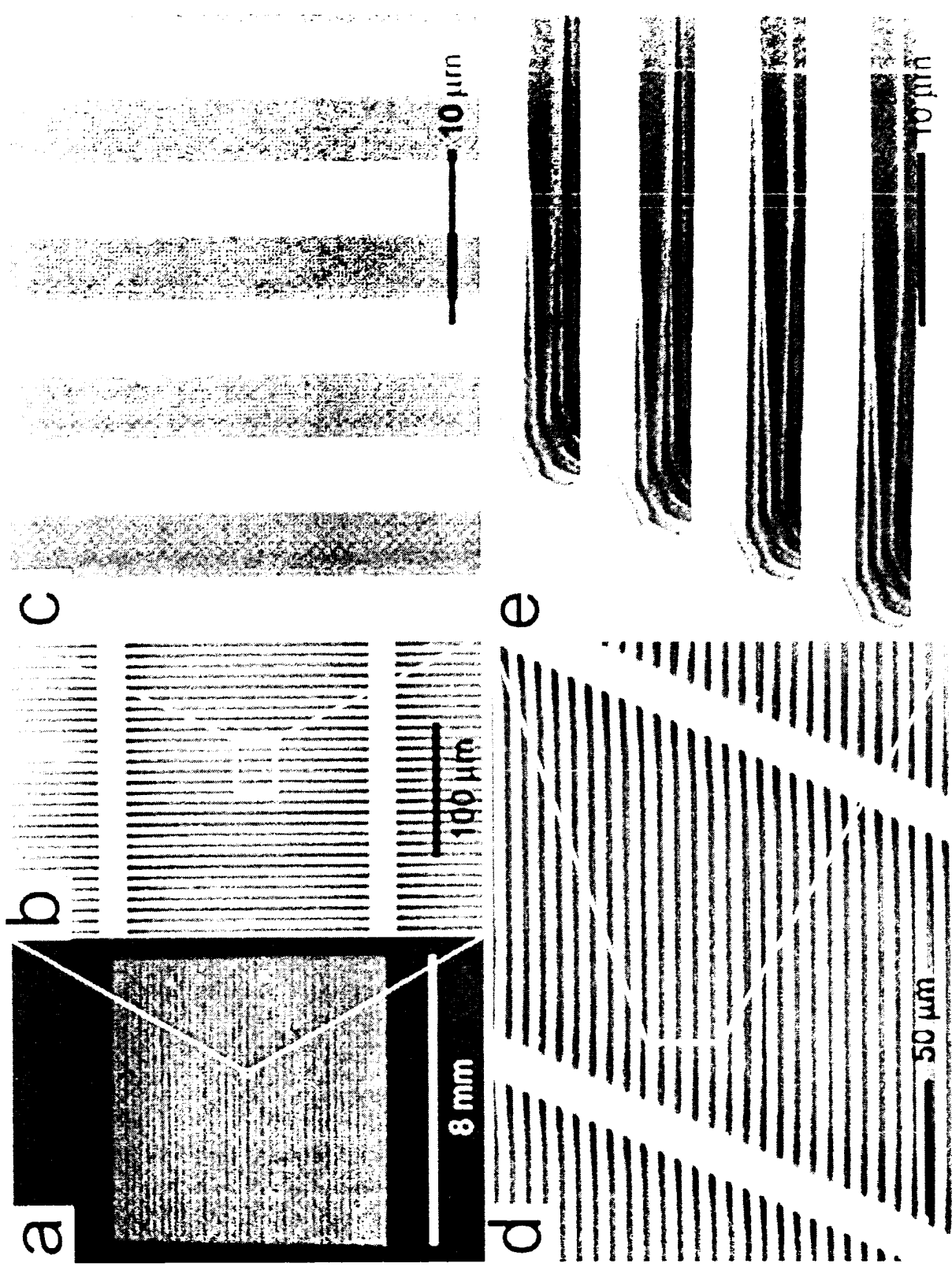


FIG. 25B







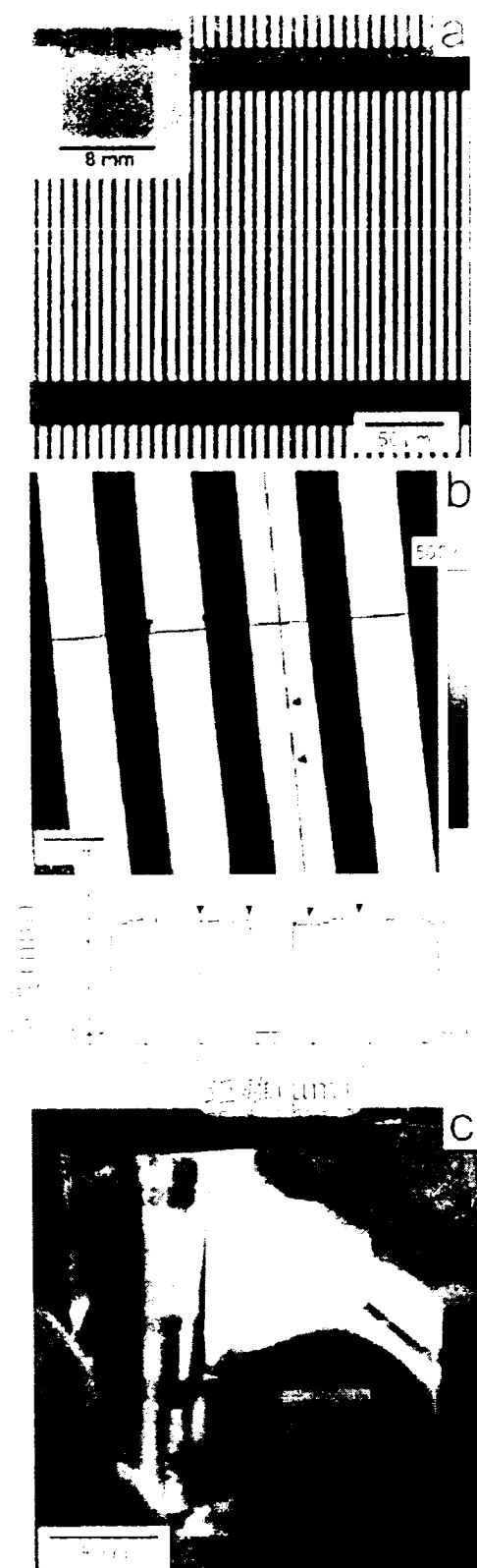


圖 29

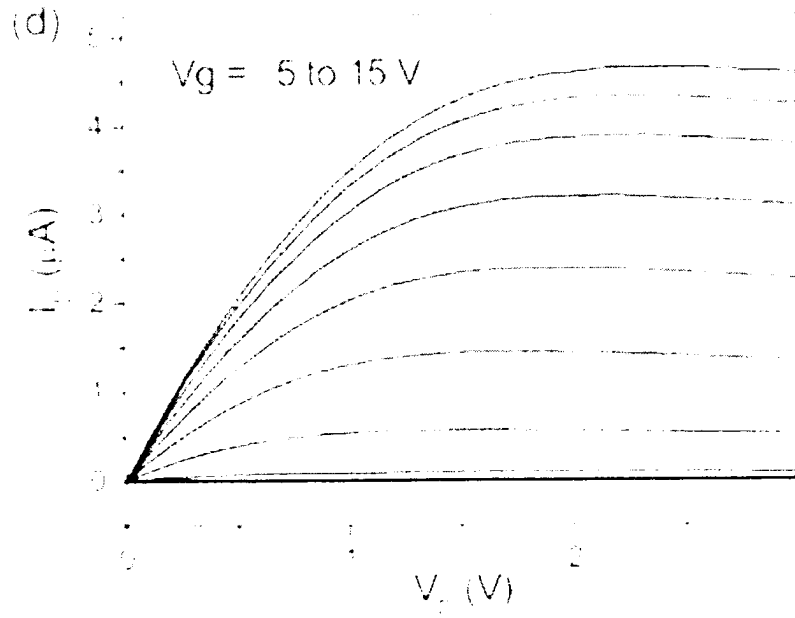
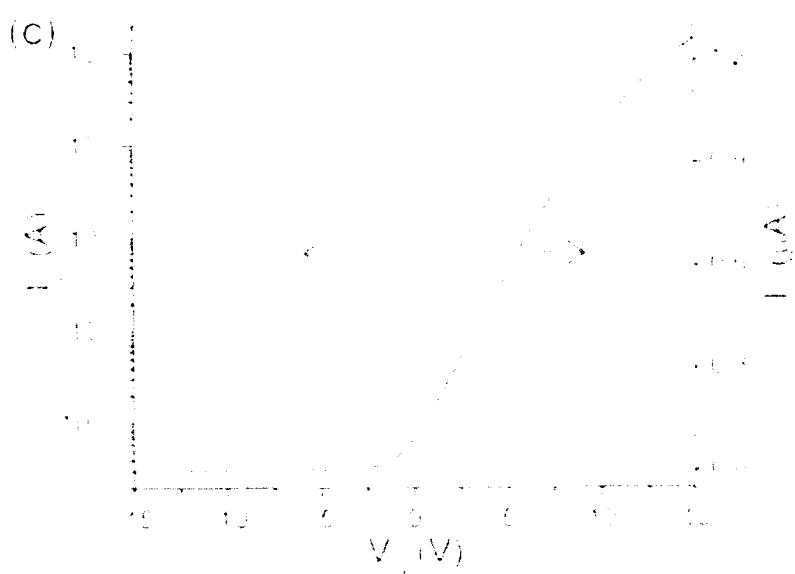
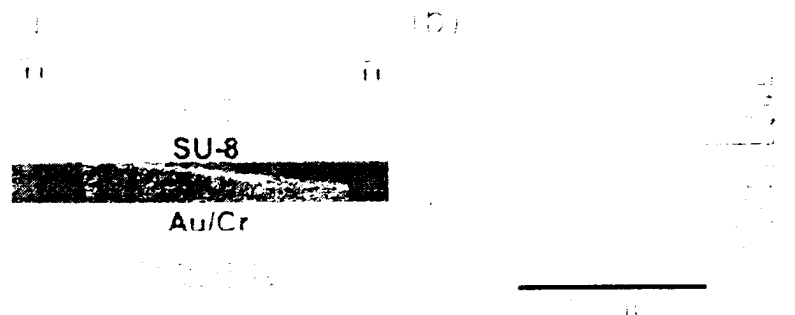


Fig. 3 (d)

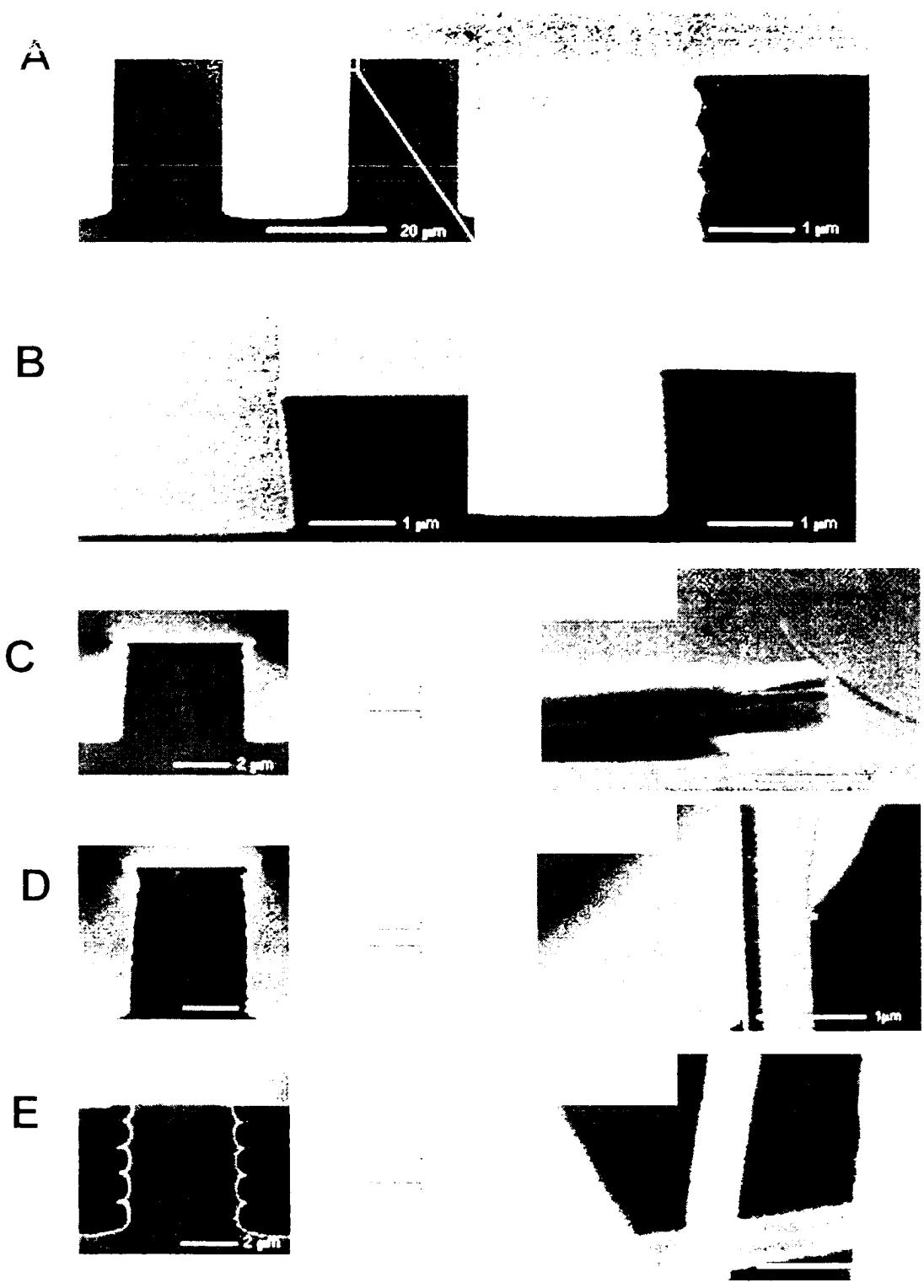


圖 31

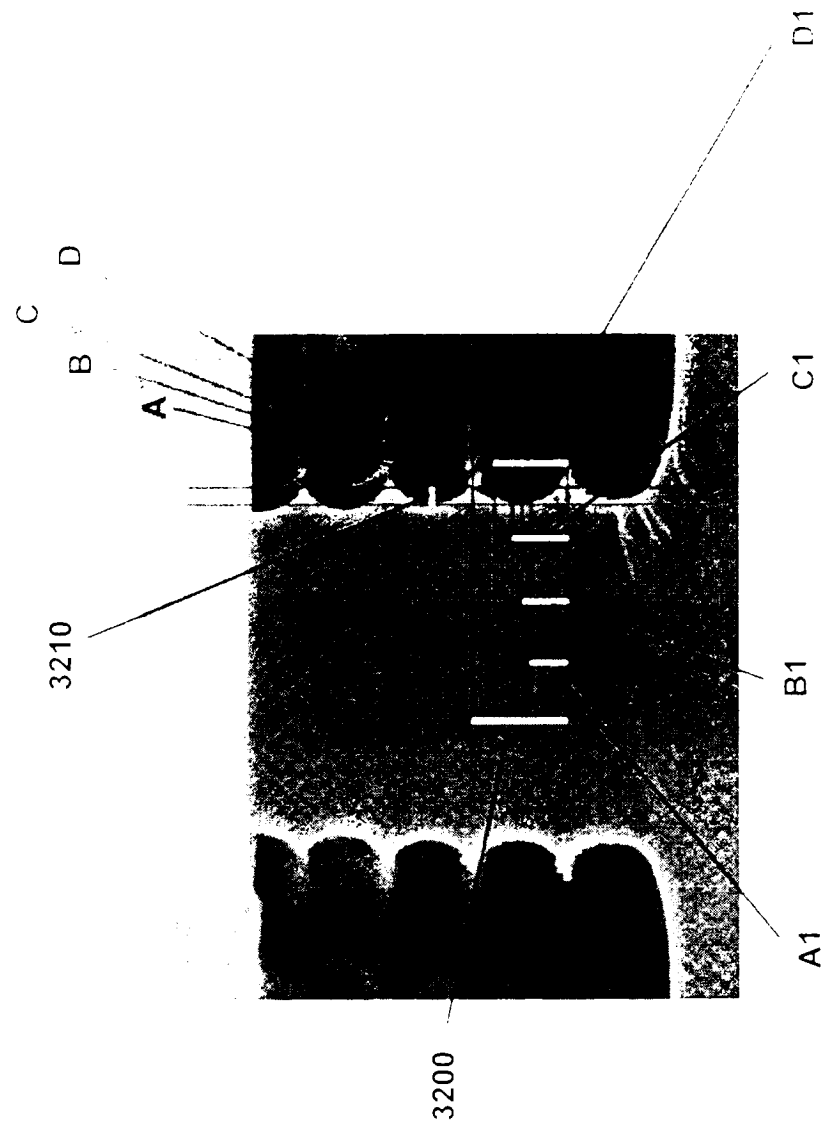
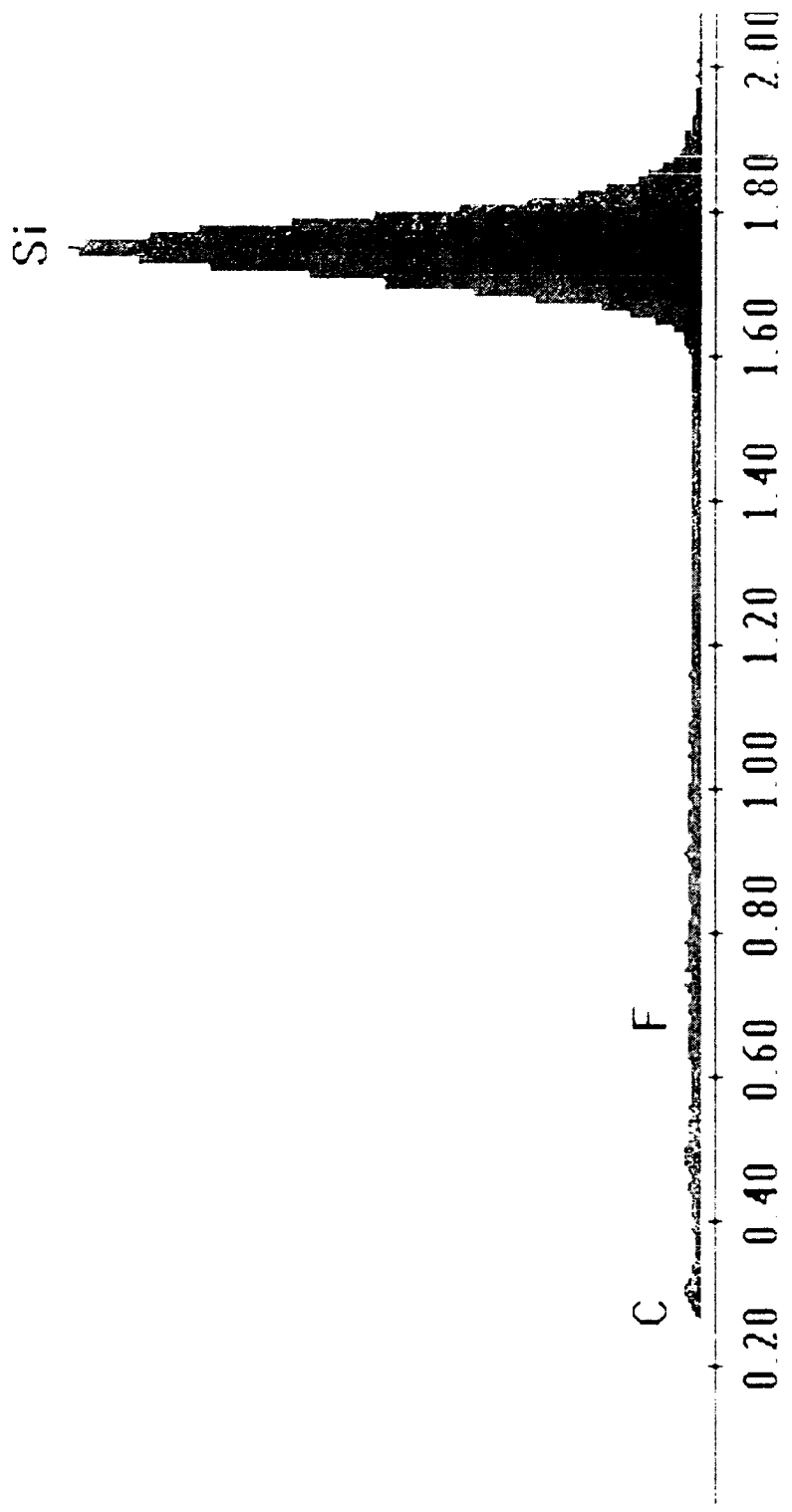
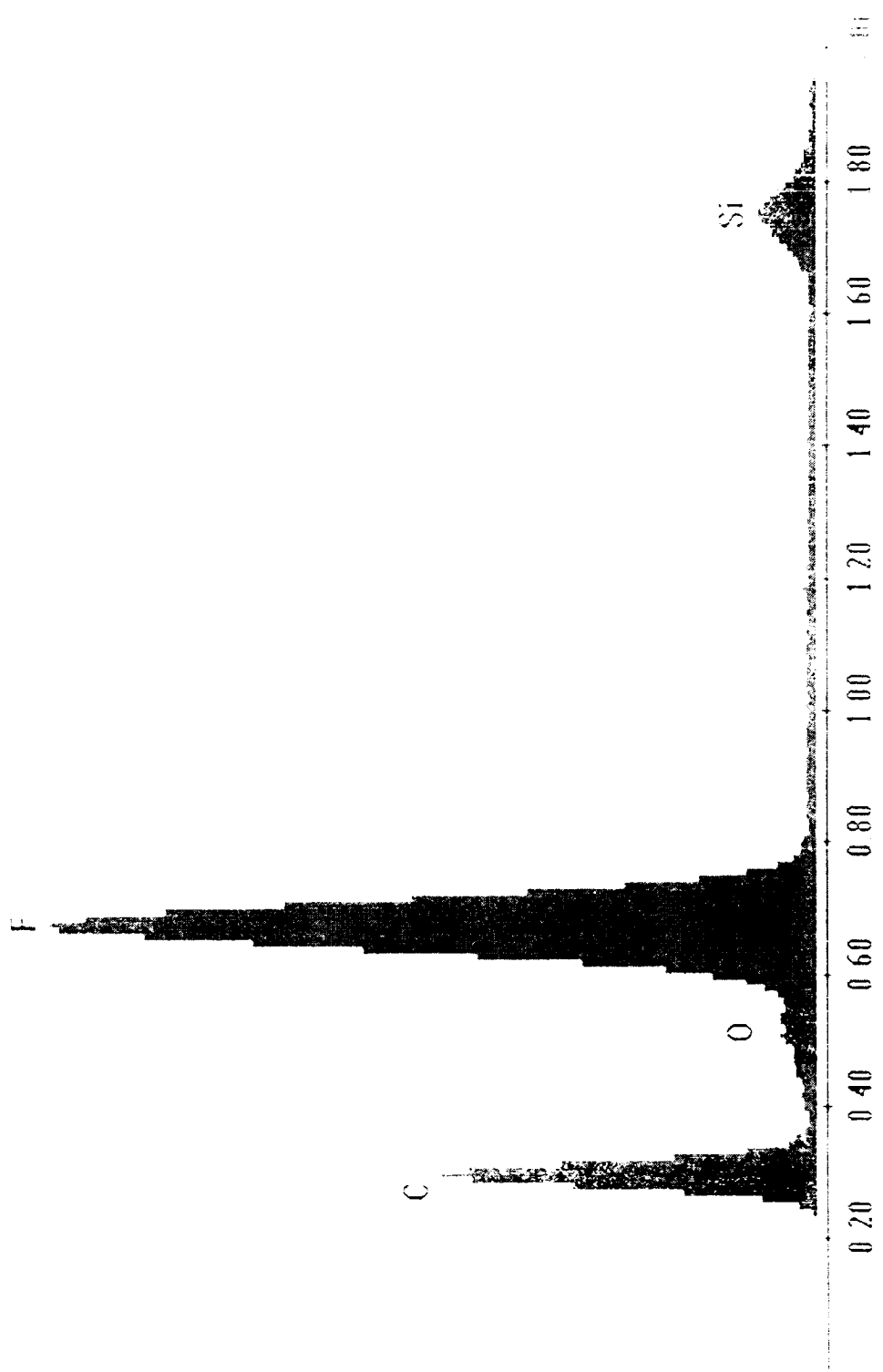


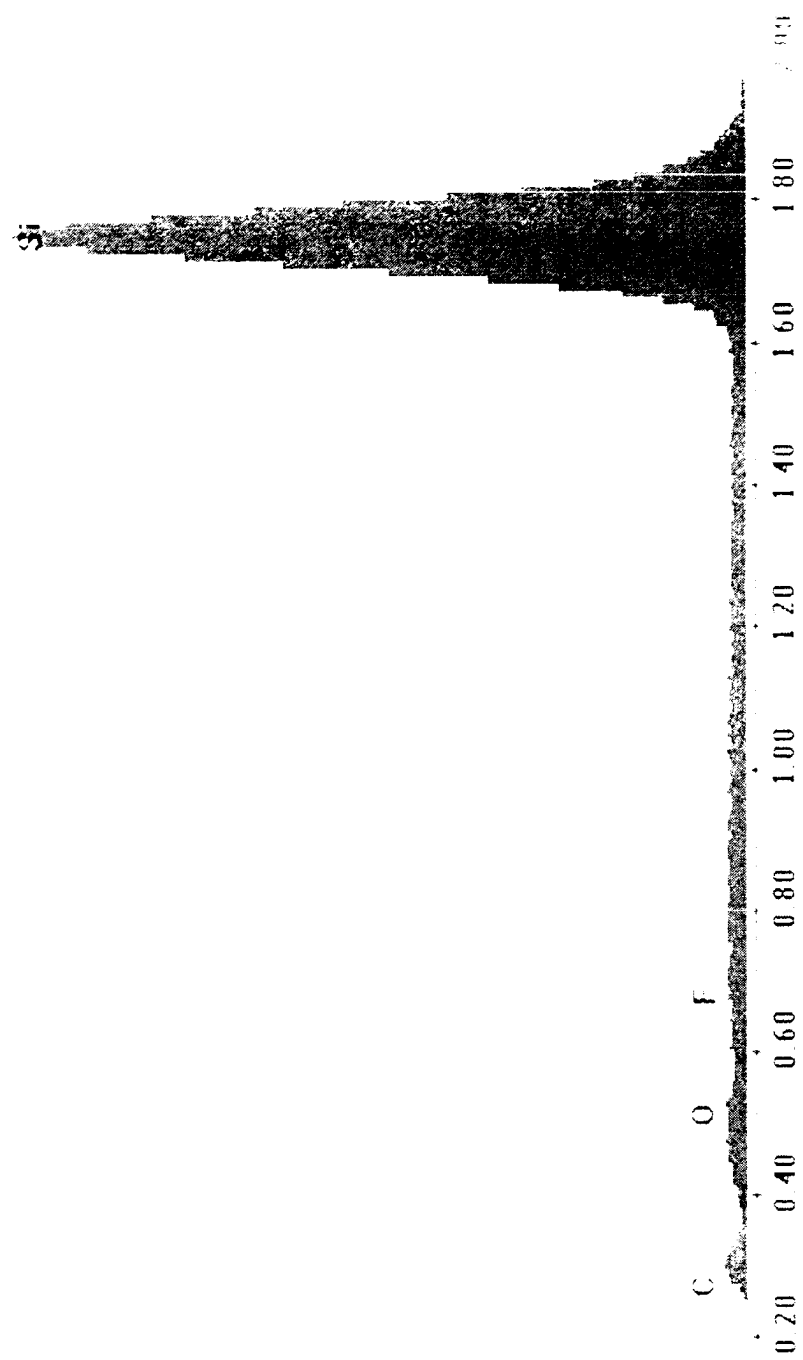
FIG. 12



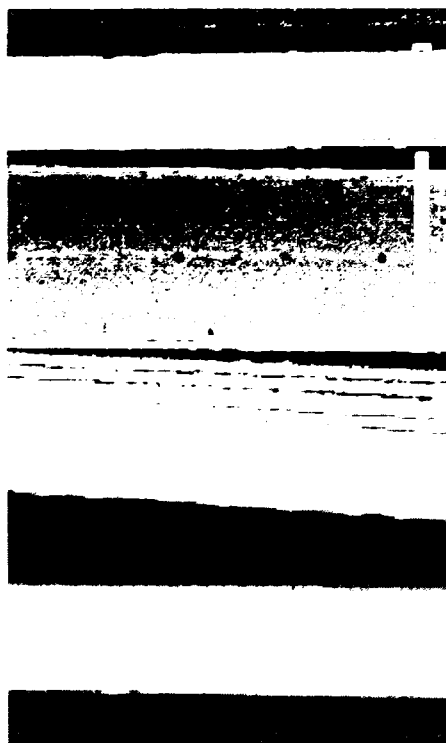
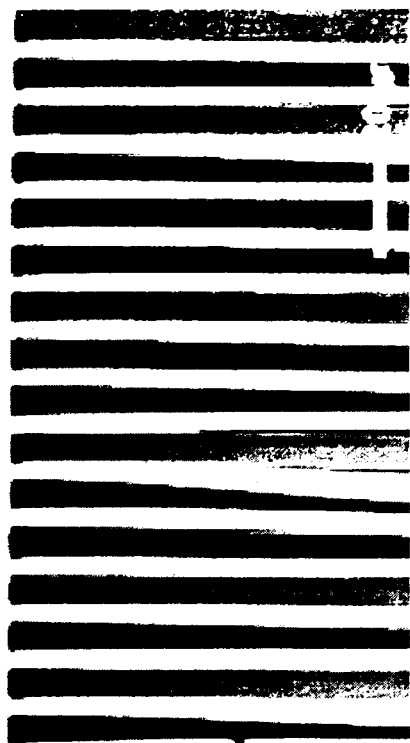
09/03/97



101 3 3 15



1.75



1438827

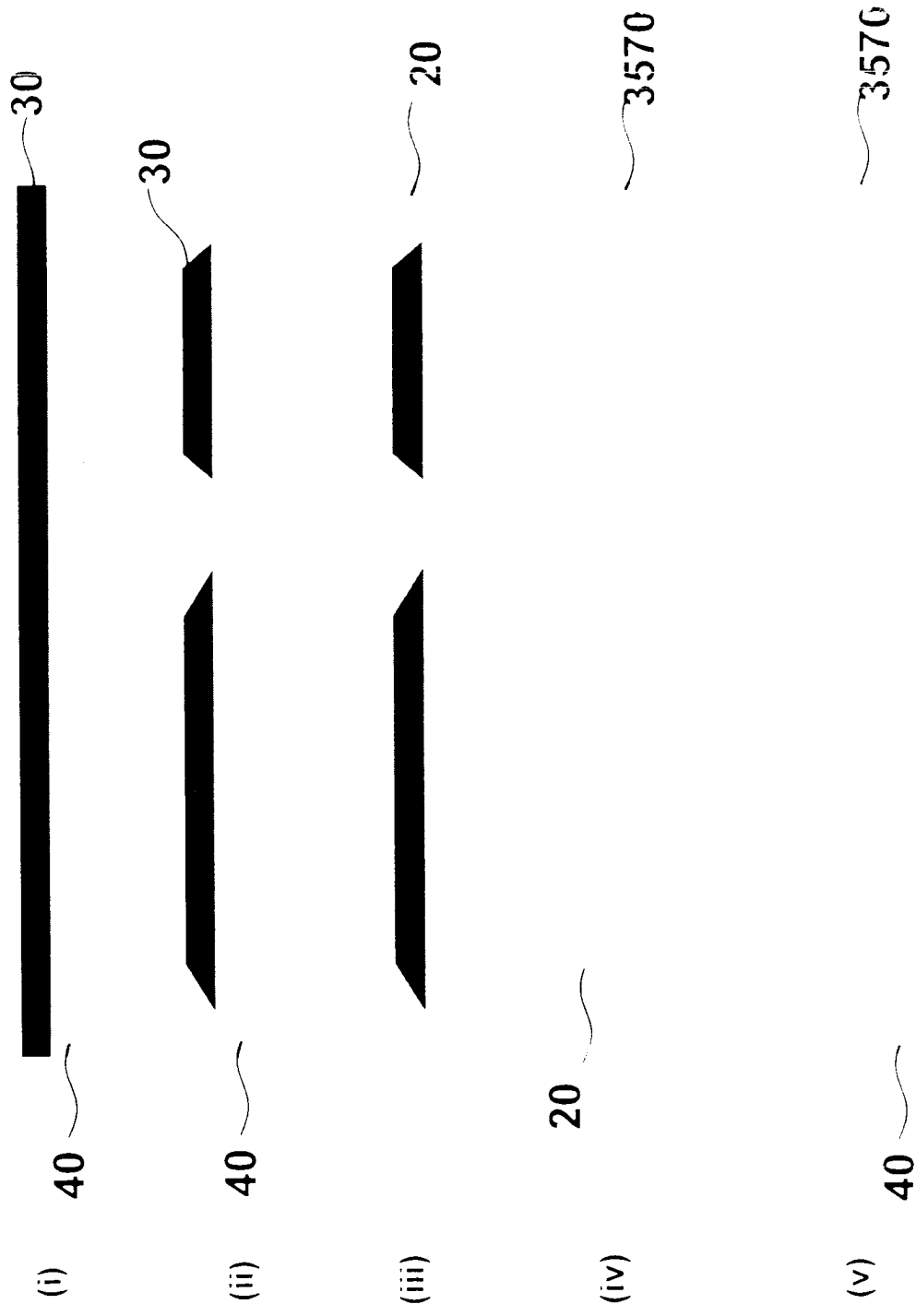
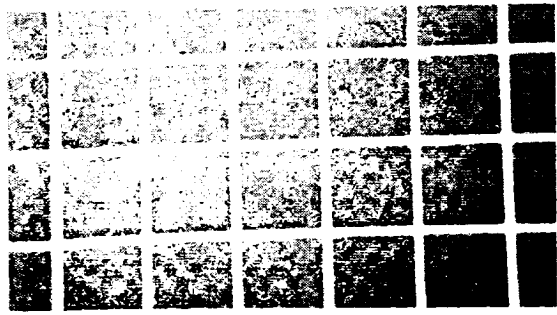
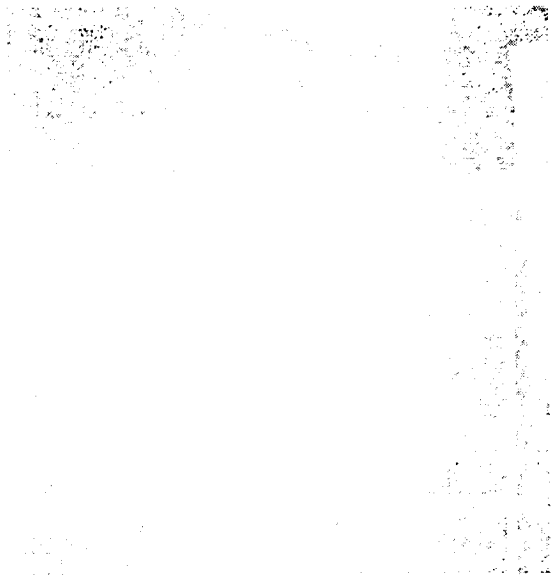
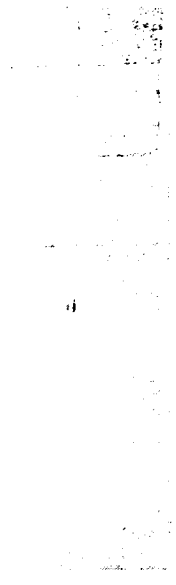


Fig. 351



A

B



C

11/20

七、指定代表圖：

(一)本案指定代表圖為：第(1A)圖。

(二)本代表圖之元件符號簡單說明：

10	多層結構
20	功能層(FMED)
30	脫離層/脫離表面
40	基板/母基板

● 八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

藉由不同種刺激之脫離的範例包括：藉由一嵌入式犧牲層或犧牲層之蝕刻、溶解、燃燒等(任何移除方法)之脫離(參見表1)。例如，可以該等FMED之兩倍或更多倍的速度來選擇性地蝕刻/溶解/燃燒/移除該(等)脫離層，及/或可採用結構或層之遮罩來保護該等FMED免於曝露至用於移除該等犧牲層的試劑。可一次一層地移除該(等)脫離層或同時移除兩個或更多犧牲層。

圖2A解說具有一遮罩層410之一多層結構10，其塗布該功能層20之至少一部分，例如處於功能層20與脫離層30之間。遮罩層410視需要地包含一額外遮罩400，例如圍繞未藉由遮罩400覆蓋的其餘部分的遮罩410。在圖2A中，脫離層30係標記為一犧牲層而功能層20係標記為具有兩層的FMED。遮罩400與410可用作一蝕刻停止來保護功能層20免受移除犧牲層30之蝕刻劑方法的影響，從而促進層20從基板40的剝離。圖2B係總結用於使用一囊封遮罩由一多層結構產生可印刷FMED之一程序的流程圖(亦參見圖2A)。

圖2C中提供可用於MESFET之一結構，其中該功能層20包含一120 nm厚的GaAs第一層21與一150 nm厚的AlGaAs半絕緣第二層22。該脫離層30係一100 nm厚的 $\text{Al}_{0.96}\text{Ga}_{0.04}$ 阻障層，其能夠促進30從基板40的分離。

範例1：針對光電裝置、電子裝置及LED的可印刷結構之脫離。

圖3A至B示意性地解說用於多個脫離層之同時移除(圖3A)與脫離層之順序逐層移除(圖3B)的方法及結構。在圖

等(任何移除方法)。存在使用各種刺激的用於脫離功能層的各種對策，某些在表1中提供。表1還顯示可根據所採用的脫離對策來選擇該等功能與脫離層之組合物。該(等)犧牲層係以大約係組成該FMED之功能層的兩倍或更多倍的速度選擇性地蝕刻/溶解/燃燒/移除。視需要地，提供一遮罩層410來保護該等FMED 20免於曝露至用於移除該等犧牲層的試劑(參見圖2A)。可一次一層地移除脫離層或可同時移除複數個脫離層(比較圖3A與3B及圖4與圖5中的流程圖)。

圖3A與4中概述功能層之同時脫離。圖4總結藉由"一次多層"的用於光電裝置之FMED之脫離，其具有用於額外可印刷FMED之隨後產生的基板之視需要重複使用。該等功能層包含磊晶生長的半導體。該程序還適用於類似於圖12中說明之程序的非晶或多晶材料。簡言之，獲得一GaAs基板。藉由MOCVD、MBE等在GaAs基板上生長如圖3C中所示的磊晶層(對於針對電晶體、LED的圖3D與3E分別係類似程序)。視需要在生長之前預處理基板(CMP係視需要地要求)。在沈積或磊晶生長功能與犧牲層之前與基板相鄰生長大約~200 nm的GaAs緩衝層。可藉由電漿增強化學汽相沈積(PECVD)與用於圖案化之一微影形式來使用SiO₂遮罩該頂部磊晶層的表面之一部分。使用Cl/Ar/H電漿來將磊晶層之未遮罩區域從表面蝕刻至進入任一Al_{0.96}Ga_{0.04}As犧牲層(例如進入最接近該基板的犧牲層)之一距離。該犧牲層不應係離該基板最遠之一者(在該情況下，該脫離會

磊晶層。(HF比其攻擊該犧牲層更慢地(少於1/10蝕刻速率)攻擊該等功能磊晶層。)

參考圖3B、3C及5，使用Cl/Ar電漿來將磊晶層之未遮罩區域從表面透過磊晶層蝕刻至進入基板之某一距離。使用光阻囊封該等磊晶層之剩餘部分，從而覆蓋該等頂部與側表面。將該基板曝露至水檸檬酸+H₂O₂來蝕刻該GaAs基板並藉由橫向底切來脫離該等犧牲層(功能層)之上的功能磊晶層(該濕式蝕刻劑比其攻擊該GaAs基板更慢地(少於1/10蝕刻速率)攻擊該阻障磊晶層，並藉由囊封其之光阻來保護該等功能GaAs層免受該濕式蝕刻劑的影響)。在圖2中，該AlGaAs磊晶層對應於該"遮罩" 410，而該光阻囊封對應於該"額外遮罩" 400。

可藉由衝壓或執行流體組裝之溶劑交換或噴墨印刷、電旋轉等來從基板分離該等脫離的FMED之任一者。

脫離還可藉由針對各向異性蝕刻及/或遮罩層的定向蝕刻(例如Si 111、Si 110)來完成(參見2006年9月20日申請的臨時美國專利申請案第60/826,354號的"由大容積晶圓產生大量單晶矽微米/奈米帶"律師參考號碼151-06P，藉此在不與本文不一致的程度上以引用方式併入)以保護FMED免受該蝕刻的影響。

範例2：藉由雷射剝蝕的可印刷結構之脫離。

其他脫離方法包括藉由使用研磨/拋光/蝕刻移除母基板之脫離或藉由熱衝擊(例如藉由熱膨脹係數失配)之脫離。脫離還可以係藉由嵌入式層之剝蝕/分解/化學反應，例如

102 年 9 月 26 日修正本

第096135244號專利申請案

中文申請專利範圍替換本(102 年 9 月)

十、申請專利範圍：

1. 一種用於製造一裝置或裝置元件的方法；該方法包含以下步驟：

提供包含複數個功能層與複數個脫離層(release layer)之一多層結構；其中該等脫離層之至少一部分係定位於該多層結構中的功能層之間；

藉由從該等功能層之一或多個層分離該等脫離層或其一部分之一或多者來從該多層結構脫離該等功能層之至少一部分，從而產生複數個可印刷結構；以及

藉由接觸印刷來將該等可印刷結構之一或多個結構印刷於一裝置基板或藉由一裝置基板支撐之裝置元件上，從而製造該裝置或該裝置元件。

2. 如請求項1之方法，其中從該多層結構脫離該等功能層之至少一部分之該步驟包含實體分離至少一對相鄰層，其中該對相鄰層包含與該多層結構中之一功能層相鄰定位的一脫離層。
3. 如請求項1之方法，其中從該多層結構脫離該等功能層之至少一部分之該步驟包含移除該多層結構中的該等脫離層之一或多個層之至少一部分。
4. 如請求項1之方法，其中從該多層結構脫離該等功能層之至少一部分之該步驟包含使用選自由以下技術組成之群組的一技術從該等功能層之一或多個層分離該等脫離層或其一部分之一或多者：

蝕刻一或多個脫離層；

熱衝擊一或多個脫離層；

藉由將該等脫離層曝露至來自一雷射源之電磁輻射來剝蝕(ablating)或分解一或多個脫離層；以及

藉由使該等脫離層接觸一化學試劑來分解一或多個脫離層。

5. 如請求項1之方法，其中該等功能層對於曝露至該多層結構的來自一雷射源之電磁輻射係至少部分透明的，其中該電磁輻射能夠剝蝕或分解該等脫離層之至少一部分，該方法進一步包含將該多層結構曝露至來自該雷射源之該電磁輻射之該步驟，從而剝蝕或分解該等脫離層之一或多個層之至少一部分。

6 如請求項5之方法，其中該多層結構係支撐於一基板上且該電磁輻射係透過該基板至少部分地透射，從而剝蝕或分解該等脫離層之一或多個層之至少一部分。

7. 如請求項1之方法，其中從該多層結構脫離該等功能層之至少一部分之該步驟包含以下步驟：

將一介面裂縫引入該等脫離層之一或多個層；以及

機械按壓該等脫離層以便引起該介面裂縫之傳播，從而導致一或多個功能層之脫離。

8. 如請求項7之方法，其中該裂縫係機械、化學或熱引入該等脫離層之一或多個層。

9. 如請求項1之方法，其中一次一層地脫離該多層結構中之該等功能層。

10. 如請求項1之方法，其中同時脫離該多層結構中之一個

以上該等功能層。

11. 如請求項1之方法，其進一步包含與一或多個功能層實體接觸地提供一遮罩層之該步驟，其中在從該多層結構脫離該等功能層之至少一部分之該步驟期間該遮罩層能夠防止一或多個功能層係曝露至提供至該多層結構之一蝕刻劑、溶劑或化學試劑。
12. 如請求項1之方法，其進一步包含在從該多層結構脫離該等功能層之至少一部分之該步驟之前提供與該等功能層之一或多個層接觸的一載體膜之步驟。
13. 如請求項1之方法，其進一步包含在該等功能層之至少一者中製造凹陷特徵以便產生具有一或多個預選微米大小或奈米大小之實體尺寸的該等可印刷結構之該步驟。
14. 如請求項13之方法，其中使用選自由光微影、軟微影、電子束直接寫入及光剝蝕圖案化方法組成之該群組的一圖案化技術來實施在該等功能層之至少一者中產生凹陷特徵之該步驟。
15. 如請求項1之方法，其中經由選自由乾式轉印接觸印刷、軟微影微轉印印刷及軟微影奈米轉印印刷組成之該群組的一技術來實施將一或多個該等可印刷結構印刷至該裝置基板或藉由該裝置基板支撐之裝置元件上之該步驟。
16. 如請求項1之方法，其中該多層結構之該等功能層之至少一者包含一半導體層或一序列之半導體層。
17. 如請求項16之方法，其中該序列之半導體層包含選自由

以下半導體層構成之該群組的至少一半導體層：一單晶半導體層、一有機半導體層、一無機半導體層、一第III至V族半導體層及一第IV族元素或化合物半導體。

18. 如請求項16之方法，其中該序列之半導體層包含至少兩個包含不同半導體材料之半導體層。
19. 如請求項1之方法，其中該多層結構之該等功能層之至少一者包含一或多個介電層或一或多個導體層。
20. 如請求項1之方法，其中該多層結構進一步包含與一或多個功能層實體接觸提供的一或多個載體膜。
21. 如請求項1之方法，其中該多層結構之該等功能層之至少一者包含一電子、光學或電光裝置或一電子、光學或電光裝置之一元件。
22. 如請求項21之方法，其中該多層結構之該等功能層之至少一者包含選自由以下裝置組成之該群組的一電子、光學或電光裝置或一電子、光學或電光裝置之一元件：一P-N接面、一薄膜電晶體、一單一接面太陽能電池、一多接面太陽能電池、一光二極體、一發光二極體、一雷射、一CMOS裝置、一MOSFET裝置、一MESFET裝置及一HEMT裝置。
23. 如請求項1至22中任一項之方法，其進一步包含在一基板上產生該多層結構之該步驟，其中在該等功能層與該基板之間提供至少一脫離層。
24. 如請求項23之方法，其中使用選自由以下技術組成之該群組的一技術來實施在該基板上產生該多層結構之該步

驟：汽相磊晶、分子束磊晶、金屬有機化學汽相沈積、化學汽相沈積、物理汽相沈積、濺鍍沈積、溶膠凝膠塗布、電子束沈積、電漿增強化學汽相沈積、原子層沈積及旋轉塗布。

25. 如請求項23之方法，其進一步包含重複在一基板上產生該多層結構、從該多層結構脫離該等功能層之至少一部分及印刷該等可印刷結構之一或多個結構之該等步驟的該步驟；其中在重複在一基板上產生該多層結構、從該多層結構脫離該等功能層之至少一部分及印刷該等可印刷結構之一或多個結構之該等步驟的該步驟期間重複使用該基板。
26. 如請求項23之方法，其中該等功能層、脫離層或該多層結構之兩者的至少一部分係磊晶生長於該基板上的薄膜。
27. 如請求項26之方法，其中該等功能層與脫離層包含磊晶生長於該基板上的一預選序列之薄膜。
28. 如請求項27之方法，其中該預選序列之薄膜包含交替地磊晶生長於該基板上之脫離層與功能層。
29. 如請求項1之方法，其中該多層結構之該等功能層具有選自大約5 nm至大約50,000奈米之範圍的厚度。
30. 如請求項1之方法，其中該多層結構包含大約2至大約200個功能層。
31. 如請求項1之方法，其中該多層結構包含大約2至大約200個脫離層。

32. 如請求項1之方法，其包含製造一光電裝置或裝置陣列、一電晶體裝置或裝置陣列、一發光二極體裝置或裝置陣列、一雷射或雷射之陣列、或一感測器或感測器陣列之一方法。
33. 如請求項1之方法，其包含製造一積體電子電路、一微機電裝置或一奈米機電裝置之一方法。
34. 一種製造可印刷半導體結構的方法；該方法包含以下步驟：
- 提供包含複數個功能層與複數個脫離層之一多層結構；其中該等脫離層之至少一部分係定位於該多層結構中的功能層之間，至少一功能層包含複數個錨定(anchored)至該多層結構之半導體薄膜；以及
- 藉由從該等功能層之一或多個層分離該等脫離層或其一部分之一或多者以及藉由從該等錨(anchors)分離該複數個半導體薄膜來從該多層結構脫離該等半導體薄膜之至少一部分，從而產生該等可印刷半導體結構。
35. 如請求項34之方法，其進一步包含在一基板上產生該多層結構之該步驟，其中在該等功能層與該基板之間提供至少一脫離層。
36. 如請求項35之方法，其進一步包含重複在一基板上產生該多層結構與從該多層結構脫離該等功能層之至少一部分之該等步驟的該步驟；其中在重複在一基板上產生該多層結構與從該多層結構脫離該等功能層之至少一部分之該等步驟的該步驟期間重複使用該基板。

37. 如請求項34之方法，其中該等半導體薄膜之每一者係一單晶半導體層。
38. 如請求項34之方法，其中該等半導體薄膜之每一者係選自由以下所構成之群組：一有機半導體層、一無機半導體層、一第III至V族半導體層及一第IV族元素或化合物半導體。
39. 如請求項34之方法，其中該等半導體薄膜包含：
 - 一p摻雜GaAs頂部層；
 - 一低摻雜GaAs中間層；及
 - 一n摻雜GaAs下層，其由該脫離層支撐。
40. 如請求項39之方法，其中該脫離層包含 $\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 。
41. 如請求項34之方法，其進一步包含以下步驟：提供該多層結構於一GaAs基板上。
42. 如請求項41之方法，其中每一功能層皆包含一n摻雜GaAs層以及一半絕緣AlGaAs層。
43. 如請求項42之方法，其中該脫離層係 $\text{Al}_{0.96}\text{Ga}_{0.04}\text{As}$ 。
44. 如請求項34之方法，其中每一功能層皆包含成堆疊之15層，其係配置成最頂部的層1至最底部且由該脫離層支撐的層15，且該等成堆疊之層包含：
 - 1 GaAs:C
 - 2 $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As:C}$
 - 3 $\text{Al}_{0.5}\text{In}_{0.5}\text{P:Mg}$
 - 4 $\text{Al}_{0.25}\text{Ga}_{0.25}\text{In}_{0.5}\text{P}$
 - 5 $\text{Ga}_{0.44}\text{In}_{0.56}\text{P}$

- 6 $\text{Al}_{0.25}\text{Ga}_{0.25}\text{In}_{0.5}\text{P}$
- 7 $\text{Ga}_{0.44}\text{In}_{0.56}\text{P}$
- 8 $\text{Al}_{0.25}\text{Ga}_{0.25}\text{In}_{0.5}\text{P}$
- 9 $\text{Ga}_{0.44}\text{In}_{0.56}\text{P}$
- 10 $\text{Al}_{0.25}\text{Ga}_{0.25}\text{In}_{0.5}\text{P}$
- 11 $\text{Ga}_{0.44}\text{In}_{0.56}\text{P}$
- 12 $\text{Al}_{0.25}\text{Ga}_{0.25}\text{In}_{0.5}\text{P}$
- 13 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$
- 14 $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As:Te}$
- 15 GaAs:Te 。

45. 如請求項44之方法，其中該脫離層包含 $\text{Al}_{0.96}\text{Ga}_{0.04}\text{As}$ 且該多層結構係由一GaAs基板支撐。

46. 如請求項35之方法，其中該等錨係由以下步驟所製成：

藉由自該多層結構移除材料以產生一或多個凹陷特徵；

在該一或多個凹陷特徵中沉積或塗布一異質錨元件，從而將該等半導體層之每一者之至少一部分錨定於該基板之一外部表面上，或位於該多層結構之一半導體頂層下方之一或多個半導體層上，或兩者。

47. 如請求項46之方法，其中該凹陷特徵從該多層結構之一頂層橫穿(traverse)至該基板外部表面，從而使該基板外部表面之區域暴露，且該異質錨元件將該等半導體層之每一者錨定至該基板外部表面。

48. 如請求項46之方法，其中該凹陷特徵從該多層結構之一

第一半導體頂層橫穿至在該頂層下方之一第二半導體層，且該異質錨元件將該第一半導體層錨定至該第二半導體層。

49. 如請求項48之方法，其進一步包含以下步驟：

選擇性地移除位於該第一半導體頂層下方之一犧牲層；

使該第一半導體頂層脫離；

移除該錨元件，且

重複該等產生及沉積步驟，從而使該第二半導體層錨定至位於該第二半導體層下方之一第三半導體層。

50. 如請求項49之方法，其中該過程被重複，直到所有的該等半導體層皆從該基板外部表面移除。

51. 如請求項50之方法，其中該基板包含一晶圓，且該基板被重複使用以支撐一第二多層結構。

52. 如請求項47之方法，其進一步包含以下步驟：

移除該等脫離層；

使該等半導體層脫離；

移除該等錨元件；及

藉由提供一由該基板之該外部表面支撐之第二多層結構，且藉由重複用於產生一將該等半導體層之每一者錨定至該基板外部表面之錨之該等步驟，而重複使用該基板。

53. 一種用於製造一光電裝置或裝置陣列的方法；該方法包含以下步驟：

提供包含複數個功能層與複數個脫離層之一多層結構；其中該等脫離層之至少一部分係定位於該多層結構中的功能層之間，該等功能層之至少一部分包含光電電池；

藉由從該等功能層之一或多個層分離該等脫離層或其一部分之一或多者來從該多層結構脫離該等功能層之至少一部分，從而產生複數個可印刷光電電池；以及

將該等可印刷光電電池之一或多個電池印刷於一裝置基板或藉由一裝置基板支撐之裝置元件上，從而製造該光電裝置或裝置陣列。

54. 如請求項53之方法，其中該等功能層之該等光電電池包含一預選序列之半導體薄膜。

55. 如請求項54之方法，其進一步包含在該等功能層之至少一者中製造凹陷特徵以便產生具有一或多個預選微米大小或奈米大小之實體尺寸的該等可印刷光電電池之該步驟。

56. 一種用於製造一裝置或裝置元件的方法，該方法包含以下步驟：

在一基板表面之至少一部分上提供一犧牲層，該犧牲層具有一接收表面；

圖案化該犧牲層以產生曝露的基板表面之一圖案；

在該犧牲層接收表面與曝露的基板表面圖案之至少一部分上沈積一功能層，從而產生對應於曝露的基板之該圖案的一或多個功能層錨；

使該功能層之至少一部分脫離，其中功能層錨之該圖案保持至少部分地錨定至該基板且未錨定至該基板的該功能層之至少一部分係脫離，從而產生複數個可印刷結構；以及

將該等可印刷結構之一或多個結構印刷於一裝置基板或藉由一裝置基板支撐之裝置元件上，從而製造該裝置或該裝置元件。

57. 如請求項56之方法，其中該脫離步驟包含：

使一彈性(elastomeric)圖章接觸該功能層之至少一部分；以及

移除該圖章使其不與該功能層接觸，從而移除未錨定至該基板的該功能層之至少一部分。

58. 如請求項56之方法，其中該脫離步驟使用選自由以下技術組成之群組的一技術：

蝕刻該犧牲層；

熱衝擊該犧牲層；

藉由將該犧牲層曝露至來自一雷射源之輻射來剝蝕或分解；以及

藉由使該犧牲層接觸一化學試劑來分解該犧牲層。

59. 如請求項56至58中任一項之方法，其中該功能層係一多層結構之部分。