



(12) 发明专利申请

(10) 申请公布号 CN 103179357 A

(43) 申请公布日 2013.06.26

(21) 申请号 201210520860.9

(22) 申请日 2012.12.06

(30) 优先权数据

2011-277990 2011. 12. 20 JP

(71) 申请人 索尼公司

地址 日本东京

(72)发明人 本庄亮子

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290

代理人 褚海英 陈桂香

(51) Int. Cl.

H04N 5/374 (2011.01)

H04N 5/361 (2011.01)

H01L 27/146 (2006.01)

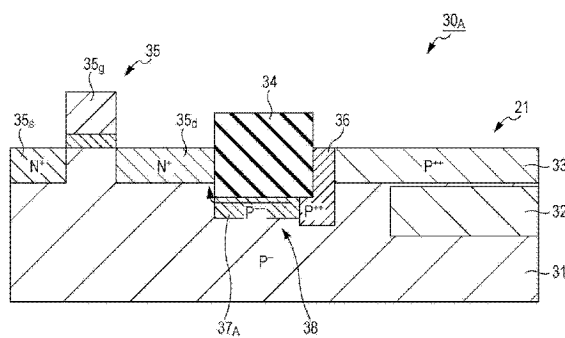
权利要求书3页 说明书14页 附图13页

(54) 发明名称

固态摄像装置、固态摄像装置的制造方法以及电子装置

(57) 摘要

本发明提供了一种固态摄像装置、固态摄像装置的制造方法以及电子装置,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在所述多个光电转换单元之间进行元件隔离;以及扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域。根据本发明,由于阻止了在元件隔离单元的界面上生成的暗电流成分向周围区域的扩散,可以进一步可靠地抑制暗电流成分对光电转换单元的负面影响。



1. 一种固态摄像装置,其包括:
多个光电转换单元;
元件隔离单元,其在所述多个光电转换单元之间进行元件隔离;以及
扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域。
2. 根据权利要求1所述的固态摄像装置,其中,所述扩散阻止单元至少沿着所述元件隔离单元的底面形成。
3. 根据权利要求1或者2所述的固态摄像装置,其进一步包括:
第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于所述光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度。
4. 根据权利要求3所述的固态摄像装置,其中,所述扩散阻止单元包括沿着所述元件隔离单元的底面形成的第一导电型的第二区域,并且所述第二区域的杂质浓度比所述阱区的杂质浓度低。
5. 根据权利要求4所述的固态摄像装置,其中,所述第二区域在深度方向上的宽度为5nm ~ 50nm。
6. 根据权利要求4所述的固态摄像装置,其中,所述第二区域的底面的深度形成为比所述第一区域的底面浅。
7. 根据权利要求1所述的固态摄像装置,其中,所述元件隔离单元的与所述光电转换单元相反的一侧设有施加了固定电位的元件区。
8. 根据权利要求7所述的固态摄像装置,
其中,通过施加所述固定电位,被所述扩散阻止单元阻止了扩散的所述暗电流成分被所述元件区中生成的电场吸引并流入所述元件区中。
9. 根据权利要求7所述的固态摄像装置,其中,所述扩散阻止单元沿着所述元件隔离单元的与所述光电转换单元相反的一侧的侧壁形成,从而使所述扩散阻止单元在所述元件区侧的端部与所述元件区相接触。
10. 根据权利要求7所述的固态摄像装置,其中,所述元件区是像素晶体管的源/漏区,并且所述源/漏区施加有电源电位。
11. 根据权利要求10所述的固态摄像装置,其中,所述元件隔离单元将所述光电转换单元与所述像素晶体管隔离。
12. 根据权利要求10所述的固态摄像装置,其中,所述像素晶体管是复位晶体管,所述复位晶体管对浮动扩散区进行复位,电荷从所述光电转换单元被传输至所述浮动扩散区。
13. 根据权利要求10所述的固态摄像装置,其中,所述像素晶体管是放大晶体管,所述放大晶体管对与浮动扩散区的电荷相对应的电压进行放大,所述电荷从所述光电转换单元被传输至所述浮动扩散区。
14. 根据权利要求3所述的固态摄像装置,
其中,所述扩散阻止单元包括第一导电型的第三区域,其沿着所述元件隔离单元的底面在深度方向上与所述底面相隔仅预定间隔而形成,并且
所述第三区域的杂质浓度比所述阱区的杂质浓度高。

15. 根据权利要求 14 所述的固态摄像装置,其中,所述第一导电型的第三区域形成为其底面比所述第一区域的底面浅。

16. 根据权利要求 14 所述的固态摄像装置,其中,所述第一导电型的第三区域设置为在深度方向上与所述元件隔离单元的底面相隔 5nm ~ 10nm。

17. 一种固态摄像装置的制造方法,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域;第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度;以及第一导电型的第二区域,其沿着所述元件隔离单元的底面而形成,所述第二区域的杂质浓度比所述阱区的杂质浓度低,所述方法包括:

在形成所述元件隔离单元之前,或在形成所述元件隔离单元之后,将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域,以及

以不会使所述阱区的导电类型反转的程度的剂量,并且通过设置注入范围以使得与所述元件隔离单元具有相同深度的能量,将第二导电型杂质注入形成所述元件隔离单元的掩模的开口区中。

18. 一种固态摄像装置的制造方法,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域;第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度;以及第一导电型的第二区域,其沿着所述元件隔离单元的底面形成,所述第二区域的杂质浓度比所述阱区的杂质浓度低,所述方法包括:

在形成所述元件隔离单元之前,将第二导电型杂质注入所述元件隔离单元的形成区中,以便分布在所述元件隔离单元的深处附近,以及

将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域中。

19. 一种固态摄像装置的制造方法,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域;第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度;以及第一导电型的第三区域,其沿着所述元件隔离单元的底面在深度方向上与所述底面相隔仅预定间隔而形成,所述第三区域的杂质浓度比所述阱区的杂质浓度高,所述方法包括:

在形成所述元件隔离单元之前,或在形成所述元件隔离单元之后,将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域中,以及

通过设置注入范围以使得具有比元件隔离单元深且比所述第一区域浅的深度的能量，将第一导电型杂质注入形成所述元件隔离单元的掩模的开口区中。

20. 一种包括用作摄像单元的固态摄像装置的电子装置，所述固态摄像装置如权利要求 1 ~ 16 之任一项所述。

固态摄像装置、固态摄像装置的制造方法以及电子装置

[0001] 相关申请的交叉引用

[0002] 本发明包含与 2011 年 12 月 20 日向日本专利局提交的日本优先权专利申请第 2011-277990 号相关的主题,其全部内容通过引用结合于此。

技术领域

[0003] 本发明涉及一种固态摄像装置、固态摄像装置的制造方法以及电子装置。

背景技术

[0004] 在固态摄像装置中,获取到的图像的质量取决于暗时的特性。因此,在固态摄像装置中,减少流入光电转换单元中的引起暗电流的微小漏电流是很重要的,这是影响图像质量的重要因素之一。生成漏电流的原因之一是元件隔离单元的界面上生成的电子。一般说来,氧化膜和半导体基板的界面存在一些问题。具体地,由于应力和蚀刻损伤被积累,在元件隔离单元的附近容易出现缺陷,并成为暗电流成分的生成源。

[0005] 在相关技术中,为了抑制暗电流成分的生成,提出了一种以高浓度的 P 型区围绕元件隔离单元附近区域的结构(例如,参见日本未经审查的专利申请公开第 2005-123280 号和第 2007-134639 号)。详细地,通过根据相关技术的该结构,通过增加元件隔离单元的界面的 P 型区的浓度,抑制了暗电流在界面上的生成量。

[0006] 日本未经审查的专利公开第 2005-123280 号和第 2007-134639 号中公开的相关技术的任何结构用于抑制在界面上的暗电流成分的生成量。然而,由于抑制暗电流成分的区域是有限制的,暗电流成分的生成量不为零。已生成的暗电流成分向具有相同浓度的区域或比 P 型区域具有更低浓度(浓度低)的区域扩散。

[0007] 在日本未经审查的专利公开第 2005-123280 号和第 2007-134639 号中公开的相关技术的结构的情况下,已生成的电子在生成电子的区域周围的 P 型区中扩散,一部分已生成的电子流入具有 N 型正电位的光电转换单元(光电二极管)。图 11 示出了在日本未经审查的专利公开第 2005-123280 号中公开的相关技术的结构 1 的情况下在元件隔离单元的界面上生成的电子的流动,图 12 示出了在日本未经审查的专利公开第 2007-134639 号中公开的相关技术的结构 2 的情况下在元件隔离单元的界面上生成的电子的流动。

发明内容

[0008] 在本发明中,希望提供一种能够进一步可靠地抑制在元件隔离单元的界面上生成的暗电流成分对光电转换单元的负面影响的固态摄像装置、该固态摄像装置的制造方法以及包括用作摄像单元(图像获取单元)的该固态摄像装置电子装置。

[0009] 根据本发明的实施例的固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;以及扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域。

[0010] 根据本发明的实施例的固态摄像装置可以作为摄像单元(图像获取单元)用于诸

如具有摄像功能的个人数字助理等电子装置（诸如数码相机、摄像机或移动电话）中。

[0011] 在通过元件隔离单元在多个光电转换单元之间进行元件隔离而形成的固态摄像装置中，扩散阻止单元阻止了在元件隔离单元的界面上生成的暗电流向周围区域扩散。如上所述，相较于抑制暗电流成分的生成的相关技术中的结构，即相较于暗电流成分的生成量不为零的相关技术中的结构，无须抑制在元件隔离单元的界面上的暗电流成分的生成，而是通过阻止已生成的暗电流成分向周围区域扩散，可以减少暗电流成分对光电转换单元的影响。

[0012] 根据本发明，由于阻止了在元件隔离单元的界面上生成的暗电流成分向周围区域的扩散，可以进一步可靠地抑制暗电流成分对光电转换单元的负面影响。

附图说明

[0013] 图 1 是示意性地示出了应用本发明的实施例的 CMOS 图像传感器的系统配置的系统配置图；

[0014] 图 2 是示出了单位像素的电路配置的示例的电路图；

[0015] 图 3 是示出了根据示例 1 的单位像素的主要部分的像素结构的截面图；

[0016] 图 4 是示出了根据示例 2 的单位像素的主要部分的像素结构的截面图；

[0017] 图 5 是示出了流入相关技术的结构 1 和 2 以及示例 2 的结构的光电二极管的电流量的模拟结果的图；

[0018] 图 6 是示出了第二区域在深度方向上的宽度为 5nm、10nm 和 20nm 的情况下，流入示例 2 的结构的光电二极管的电流量的模拟结果的图；

[0019] 图 7 是示出了根据示例 3 的单位像素的主要部分的像素结构的截面图；

[0020] 图 8A 和 8B 是图示了根据示例 1 和 2 的像素结构的制造方法的第一示例的制造步骤的步骤截面图；

[0021] 图 9A 和 9B 是图示了根据示例 1 和 2 的像素结构的制造方法的第二示例的制造步骤的步骤截面图；

[0022] 图 10A 和 10B 是图示了根据示例 3 的像素结构的制造方法的制造步骤的步骤截面图；

[0023] 图 11 是示出了在相关技术的结构 1 的情况下在元件隔离绝缘膜的界面上生成的电子的流动的图；

[0024] 图 12 是示出了在相关技术的结构 2 的情况下在元件隔离绝缘膜的界面上生成的电子的流动的图；

[0025] 图 13 是示出了作为本发明的实施例的电子装置的摄像装置的配置示例的框图。

具体实施方式

[0026] 在下文中，将参考附图对实现本发明的技术的实施例（在下文中，称为“实施例”）进行详细描述。本发明不局限于这些实施例，这些实施例的各种数值和材料都仅是示例。在以下描述中，相同组件或具有相同功能的组件使用相同附图标记，将省略重复描述。将按照以下列顺序进行描述：

[0027] 1. 关于本发明的固态摄像装置、固态摄像装置的制造方法以及电子装置的概述

- [0028] 2. 实施例
- [0029] 2-1. 系统配置
- [0030] 2-2. 单位像素的电路配置
- [0031] 2-3. 在元件隔离单元的界面上生成的暗电流成分
- [0032] 2-4. 示例 1
- [0033] 2-5. 示例 2
- [0034] 2-6. 示例 3
- [0035] 2-7. 制造方法
- [0036] 3. 应用示例
- [0037] 4. 电子装置
- [0038] 5. 本发明的配置

[0039] 1. 关于本发明的固态摄像装置、固态摄像装置的制造方法以及电子装置的概述

[0040] 本发明的固态摄像装置具有包括元件隔离单元的配置,该元件隔离单元在多个光电转换单元之间进行元件隔离。元件隔离单元包括用于将光电转换单元的区域和除了光电转换单元之外的元件区分隔开的侧面。对于元件隔离单元,例如可以使用众所周知的浅沟槽隔离 (STI) 或硅局部氧化 (LOCOS)。

[0041] 用于在光电转换单元中光电转换的电荷的任何传输方法都可以用于本发明的固态摄像装置中。换言之,本发明的固态摄像装置可以是以电荷耦合器件 (CCD) 图像传感器为代表的电荷传输型固态摄像装置,或者可以是以互补金属氧化物半导体 (CMOS) 图像传感器为代表的放大型固态摄像装置。

[0042] 在包括元件隔离单元的固态摄像装置中,由于应力和蚀刻损伤被积累,元件隔离单元附近区域经常出现问题并成为暗电流成分的生成源。本发明的固态摄像装置包括扩散阻止单元,该扩散阻止单元用于阻止在元件隔离单元的界面上生成的暗电流成分向围绕暗电流成分的生成区的区域扩散。

[0043] 最好是至少沿着元件隔离单元的底面形成扩散阻止单元,以阻止在元件隔离单元的至少底面的界面中生成的暗电流成分向周围区域扩散。不仅沿着底面形成扩散阻止单元,可以沿着元件隔离单元的位于光电转换单元侧的侧壁形成扩散阻止单元。因此,可以阻止在光电转换单元侧的侧壁的界面上生成的暗电流成分向光电转换单元侧的区域扩散。

[0044] 取代沿着元件隔离单元的在光电转换单元侧的侧壁形成扩散阻止单元的是,也可以采用设置第一导电型的第一区域的配置,该第一导电型的第一区域比光电转换单元周围的第一导电型的阱区具有更高的杂质浓度,以通过第一区域覆盖光电转换单元侧的侧壁。此时,认为第一区域被形成为比元件隔离单元的底面深。第一区域发挥的作用是抑制元件隔离单元在光电转换单元侧的侧壁的界面上的暗电流成分的生成。

[0045] 当采用该配置以通过第一区域覆盖元件隔离单元在光电转换单元侧的侧壁侧的时候,扩散阻止单元沿着底面形成于元件隔离单元的底面侧。在这种情况下有可能的是,扩散阻止单元的结构是第一导电型的第二区域沿着元件隔离单元的底面形成。此时,认为第二区域的杂质浓度设置为比第一导电型的阱区的杂质浓度低。另外,第二区域在深度方向上的宽度(厚度)优选为大约 5nm ~ 50nm,期望的是第二区域形成为比第一区域的底面具有更浅的底面深度。

[0046] 或者可能的是,扩散阻止单元具有第一导电型的第三区域沿着所述元件隔离单元的底面与底面相隔仅预定间隔而形成的配置。此时,认为第三区域的杂质浓度设置为比第一导电型的阱区的杂质浓度高。第三区域优选地形成成为使得其底面比第一区域的底面浅,并且期望的是第三区域设置为在深度方向上与所述元件隔离单元的底面相隔 5nm ~ 10nm。

[0047] 优选地,施加了固定电位的元件区被认为是设置在元件隔离单元的与光电转换单元相反的一侧。在元件区中,通过施加固定电位以生成电场。因此,暗电流成分向周围区域的扩散被扩散阻止单元阻止,并且暗电流成分被元件区中的电场吸引,并被引导至元件隔离单元的与光电转换单元相反的方向,然后流入所述元件区。

[0048] 从上述观点来看,扩散阻止单元包括用作导向单元的侧面,以在元件区中生成的电场的作用下,将在元件隔离单元的底部中生成的暗电流成分引导至元件隔离单元的与光电转换单元相反的方向。换言之,通过施加固定电位,被扩散阻止单元阻止了扩散的暗电流成分被元件区中生成的电场吸引并流入元件区。

[0049] 此时,最好是沿着位于元件隔离单元的与光电转换单元相反的一侧上的侧壁形成扩散阻止单元在元件区侧的端部,以与元件区相接触。因此,有可能的是,被元件区的电场吸引并被引导至元件隔离单元的与光电转换单元相反的方向的暗电流成分进一步可靠地流入元件区。

[0050] 在诸如 CMOS 图像传感器等放大型固态摄像装置中,形成有像素晶体管的区域可以用作设置在元件隔离单元的与光电转换单元相反的一侧上的元件区。通常,电源电位被施加给像素晶体管的源/漏区。因此,施加有电源电位的像素晶体管的源/漏区是设置在元件隔离单元的与光电转换单元相反的一侧上的元件区。然而,元件区不局限于像素晶体管的源/漏区,可以使用任何区域,只要这个区域是施加了固定电位的元件区。当像素晶体管设置在元件隔离单元的与光电转换单元相反的一侧的时候,元件隔离单元将光电转换单元的区域和元件区隔离,该元件区是除了光电转换单元的区域之外的元件区并且其中形成有像素晶体管。

[0051] 例如可以使用复位晶体管和放大晶体管作为像素晶体管,所述复位晶体管对浮动扩散区进行复位,来自于光电转换单元的电荷被传输至所述浮动扩散区,所述放大晶体管对与浮动扩散区的电荷相对应的电压进行放大和输出,来自于所述光电转换单元的电荷被传输至所述浮动扩散区。通常,当那些晶体管由 N 沟道晶体管形成时,电源电位被施加给漏区,当那些晶体管由 P 沟道晶体管形成时,电源电位被施加给源区。

[0052] 最好如下执行包括扩散阻止单元的固态摄像装置的制造,其中,第一导电型的第二区域是沿着元件隔离单元的底面而形成的。换言之,在形成元件隔离单元之前,或在形成元件隔离单元之后,将覆盖元件隔离单元的侧壁区域的第一导电型杂质注入光电转换单元和元件隔离单元之间的区域。接着,以不会使阱区的导电类型反转的程度的剂量,通过设置注入范围 R_p 以使得与所述元件隔离单元具有相同深度的能量,将第二导电型杂质注入形成元件隔离单元的掩模的开口区。

[0053] 或者,在形成元件隔离单元之前,将第二导电型杂质注入元件隔离单元的形成区,以便分布在元件隔离单元的深处附近。接着,将覆盖元件隔离单元的侧壁区域的第一导电型杂质注入光电转换单元和元件隔离单元之间的区域。

[0054] 优选地如下执行包括扩散阻止单元的固态摄像装置的制造,其中,第一导电型的

第三区域是沿着元件隔离单元的底面与底面相隔仅预定间隔而形成的。换言之,在形成元件隔离单元之前,或在形成元件隔离单元之后,将覆盖元件隔离单元的侧壁区域的第一导电型杂质注入光电转换单元和元件隔离单元之间的区域。接着,通过设置注入范围 R_p 以使得比元件隔离单元具有更深的深度的能量,将第一导电型杂质注入形成元件隔离单元的掩模的开口区。

[0055] 2. 实施例

[0056] 在描述实施例之前,将对应用本发明的技术的固态摄像装置,例如作为一种放大型固态摄像装置的 CMOS 图像传感器的配置进行描述。

[0057] 2-1. 系统配置

[0058] 图 1 是示意性地示出了 CMOS 图像传感器的系统配置的系统配置图。此处,CMOS 图像传感器是通过应用 CMOS 工艺或部分使用 CMOS 工艺制造而成的图像传感器。

[0059] 根据本应用示例的 CMOS 图像传感器 10 包括形成于半导体基板(在下文中,在某些情况下称为“芯片”)11 上的像素阵列单元 12、以与像素阵列单元 12 相同的方式集成在芯片 11 上的外围电路单元。在示例中,用作外围电路单元的例如可以是行扫描单元 13、列处理单元 14、列扫描单元 15 以及系统控制单元 16。

[0060] 在像素阵列单元 12 中,单位像素(在下文中,在某些情况下简称为“像素”)以矩阵形式二维布置,各个像素包括根据入射光的光量生成电荷量的光电荷并将其积累在内部的光电转换单元。各单位像素的详细电路配置将在稍后进行描述。

[0061] 进一步地,在像素阵列单元 12 中,像素驱动线 17 相对于矩阵形式的像素排列针对各个像素行沿水平方向/行方向(像素行中像素的排列方向)布线,垂直信号线 18 沿垂直方向/列方向(像素列中像素的排列方向)布线。像素驱动线 17 以行为单位传输从行扫描单元 13 输出的用于驱动像素的驱动信号。在图 1 中,像素驱动线 17 表示为一条布线,然而其不限于一条布线。像素驱动线 17 的一端连接至与行扫描单元 13 的各行对应的输出端。

[0062] 行扫描单元 13 由移位寄存器、地址译码器等配置而成,例如是以行为单位驱动像素阵列单元 12 的各像素的像素驱动单元。行扫描单元 13 的详细配置未示出;然而,通常,行扫描单元具有包括读出扫描系统和清除扫描系统两种扫描系统的配置。

[0063] 读出扫描系统选择性地以行为单位依次扫描像素阵列单元 12 的单位像素,以从单位像素读出信号。从单位像素读出的信号为模拟信号。针对读出扫描系统执行读出扫描的读出行,清除扫描系统仅仅比读出扫描提前快门速度的时间以进行清除扫描。

[0064] 由于不必要的电荷通过清除扫描系统进行的清除扫描从读出行的单位像素的光电转换元件被清除,光电转换元件被复位。然后,通过清除扫描系统对不必要的电荷进行清除(复位),执行了所谓的电子快门操作。此处,电子快门操作是指除去光电转换元件的光电荷并开始新的曝光(开始光电荷的积累)的操作。

[0065] 由读出扫描系统进行的读出操作所读出的信号对应于上次读出操作或电子快门操作之后入射的光量。从上次读出操作进行的读出时刻或电子快门操作进行的清除时刻到当前读出操作进行的读出时刻的时段是单位像素的光电荷的积累时段(曝光时段)。

[0066] 从被行扫描单元 13 选择性地扫描的像素行的各单位像素输出的信号通过垂直信号线 18 被提供给列处理单元 14。列处理单元 14 对通过垂直信号线 18 从选定行的各像素输出的信号执行预定的信号处理,并在信号处理之后为像素阵列单元 12 的各像素列临时

保持像素信号。

[0067] 通常,列处理单元 14 接收单位像素的信号并对接收到的信号执行信号处理,例如通过相关双采样 (CDS) 进行去噪、信号放大、模数 (AD) 转换等。通过去噪,可以除去诸如放大晶体管的阈值的变化等像素的唯一固定模式噪声或复位噪声。所列举的信号处理只是示例,其不限于这些信号处理。

[0068] 列扫描单元 15 由移位寄存器、地址译码器等配置而成,并依次选择与列处理单元 14 的像素列对应的单位电路。通过列扫描单元 15 进行的选择性扫描,在列处理单元 14 中经过信号处理的像素信号被依次输出到水平总线 19,并通过水平总线 19 被传输到芯片 11 外部。

[0069] 系统控制单元 16 接收从芯片 11 外部施加的时钟、命令操作模式的数据等,并输出诸如 CMOS 图像传感器 10 的内部信息等数据。进一步地,系统控制单元 16 包括用于生成各种时序信号的时序生成器,并基于时序生成器中生成的各种时序信号控制诸如行扫描单元 13、列处理单元 14 以及列扫描单元 15 等外围电路单元的驱动。

[0070] 2-2. 单位像素的电路配置

[0071] 图 2 是示出了单位像素 20 的电路配置的示例的电路图。如图 2 所示,根据电路示例的单位像素 20 例如将光电二极管 21 用作光电转换单元。包括光电二极管 21 在内,单位像素 20 包括四个晶体管,例如传输晶体管 22、复位晶体管 23、放大晶体管 24 以及选择晶体管 25。

[0072] 此处,例如将 N 沟道 MOS 晶体管用作该四个晶体管 22 ~ 25。然而,此处例举的传输晶体管 (传输栅极) 22、复位晶体管 23、放大晶体管 24 以及选择晶体管 25 的导电型组合仅为示例,其不限于上述晶体管的组合。

[0073] 作为像素驱动线 17,针对单位像素 20,例如为同一像素行的各个像素共同设置有三条驱动线:传输线 171、复位线 172 以及选择线 173。传输线 171、复位线 172 以及选择线 173 各自具有连接至对应于以像素行为单位的行扫描单元 13 的各个像素行的输出端的一端,并用于传输传输脉冲 ϕ_{TRF} 、复位脉冲 ϕ_{RST} 以及选择脉冲 ϕ_{SEL} ,这些脉冲是用于驱动单位像素 20 的驱动信号。

[0074] 在光电二极管 21 中,阳极连接至负侧电源 (例如,地面),接收的光被光电转换为根据其光量的电荷量的光电荷 (此处为光电子),并且将其光电荷积累。光电二极管 21 的阴极通过传输晶体管 22 电连接至放大晶体管 24 的栅极。电连接至放大晶体管 24 的栅极的节点 26 称为浮动扩散区 (FD) 单元。

[0075] 传输晶体管 22 连接在光电二极管 21 的阴极和 FD 单元 26 之间。将高电平 (例如, V_{dd} 电平) 为有效的 (在下文中,称为“高有效”) 的传输脉冲 ϕ_{TRF} 通过传输线 171 施加到传输晶体管 22 的栅极。因此,传输晶体管 22 接通、并将在光电二极管 21 中经过光电转换的光电荷传输给 FD 单元 26。

[0076] 在复位晶体管 23 中,漏极和源极分别连接至像素电源 V_{dd} 和 FD 单元 26。高有效的复位脉冲 ϕ_{RST} 通过复位线 172 施加到复位晶体管 23 的栅极。因此,复位晶体管 23 接通、并通过除去 FD 单元 26 的电荷以将 FD 单元 26 复位到像素电源 V_{dd} 。

[0077] 在放大晶体管 24 中,栅极和漏极分别连接至 FD 单元 26 和像素电源 V_{dd} 。在复位晶体管 23 进行的复位之后,放大晶体管 24 将 FD 单元 26 的电位输出为复位信号 (复位电

平) V_{reset} 。进一步地,在传输晶体管 22 进行的信号电荷的传输之后,放大晶体管 24 将 FD 单元 26 的电位输出为光积累信号(信号电平) V_{sig} 。

[0078] 在选择晶体管 25 中,例如,漏极和源极分别连接至放大晶体管 24 的源极和垂直信号线 18。高有效的选择脉冲 ϕ_{SEL} 通过选择线 173 施加到选择晶体管 25 的栅极。因此,选择晶体管 25 接通、并通过将单位像素 20 设置为处于选择性的状态而将从放大晶体管 24 输出的信号输出至垂直信号线 18。

[0079] 此处,选择晶体管 25 具有连接在放大晶体管 24 的源极和垂直信号线 18 之间的电路配置,然而,选择晶体管可以具有连接在像素电源 V_{dd} 和放大晶体管 24 的漏极之间的电路配置。

[0080] 另外,单位像素 20 不限于四个晶体管的像素配置。例如,可以使用采用了放大晶体管 24 和选择晶体管 25 两者的三个晶体管的像素配置,可以使用像素电路的任何配置。

[0081] 2-3. 在元件隔离单元的界面上生成的暗电流成分

[0082] 在根据上述应用示例的诸如 CMOS 图像传感器 10 等固态摄像装置中,通过在以矩阵形式布置的单位像素 20 之间形成元件隔离单元(元件隔离绝缘膜),在单位像素 20、即在光电二极管 21 之间实现了元件隔离。STI 或 LOCOS 是众所周知的元件隔离单元。

[0083] 如上所述,具体地,由于应力和蚀刻损伤积累,元件隔离单元的附近区域容易出现暗电流成分,并成为暗电流成分的生成源。暗电流成分是影响图像质量的因素之一。为了减少在元件隔离单元的界面上生成的暗电流成分对光电二极管 21 的影响,在本实施例中,在元件隔离单元的界面上生成的暗电流成分被扩散阻止单元阻止向周围区域扩散,该扩散阻止单元是至少沿着元件隔离单元的底面形成的。

[0084] 在下文中,将对阻止在元件隔离单元的界面上生成的暗电流成分向周围区域扩散的扩散阻止单元的详细示例进行描述。

[0085] 2-4. 示例 1

[0086] 图 3 是示出了根据示例 1 的单位像素的主要部分的像素结构的截面图。此处,对于半导体的导电类型,将以第一导电类型为 P 型和第二导电类型为 N 型的情况为例进行描述,然而,另一方面,第一导电类型可以是 N 型,第二导电类型可以是 P 型。其以相同的方式应用在下述示例中。

[0087] 如图 3 所示,根据示例 1 的像素结构 30_A 具有采用阱结构的配置,该阱结构包括在诸如硅基板等半导体(未图示)上形成的 P 型阱区 31。P 型阱区 31 的杂质浓度例如大约为 $3 \times 10^{17} \text{cm}^{-3} \sim 5 \times 10^{17} \text{cm}^{-3}$ 。

[0088] 用作光电转换单元的光电二极管 21 由 P 型阱区 31 和形成于阱区 31 上的 N 型半导体区 32 形成为 PN 结型光电二极管。在光电二极管 21 中,N 型半导体区 32 是积累了通过光电转换得到的信号电荷(此处为电子)的信号电荷累积区。

[0089] 光电二极管 21 具有 P 型半导体区(P 层)33 形成于位于 N 型半导体区 32 和基板表面之间的界面上的结构,该结构便是所谓的空穴累积二极管(HAD)传感器结构。P 型半导体区 33 的作用是积累从传感器表面生成的空穴并减少由空穴引起的暗电流。

[0090] 元件隔离单元 34 在光电二极管 21(像素之间)之间对每个光电二极管 21 进行元件隔离。例如,元件隔离单元 34 可以使用众所周知的由绝缘膜形成的 LOCOS 结构或 STI 结构。

[0091] 像素晶体管 35 形成于元件隔离单元 34 的与光电二极管 21 相反的一侧。像素晶体管 35 由形成于基板表面层部上的 N 型源区 35_s 和漏区 35_d、以及布置在区域 35_s 和 35_d 之间的沟道上方的栅极 35_g 构成。

[0092] 在像素晶体管 35 中,漏区 35_d 是通过连接至元件隔离单元 34 而形成的。另外,正电位(固定电位)被施加到漏区 35_d。例如,在图 2 所示像素电路的情况下,复位晶体管 23 或放大晶体管 24 用作像素晶体管 35,将正电源电位 V_{dd} 施加到复位晶体管 23 或放大晶体管 24 的漏极(区)。

[0093] 元件隔离单元 34 的在光电二极管 21 侧的侧壁被 P 型第一区域 36 覆盖。P 型第一区域 36 形成比元件隔离单元 34 的底面深,P 型第一区域 36d 的杂质浓度 (P^{++}) 高于(浓于)围绕光电二极管 21 的 P 型阱区 31 的杂质浓度 (P^-),例如,P 型第一区域 36d 的浓度大约为 $1 \times 10^{18} \text{cm}^{-3} \sim 5 \times 10^{18} \text{cm}^{-3}$ 。

[0094] P 型第二区域 37_A 沿着底面形成于元件隔离单元 34 的底面侧。第二区域 37_A 形成为其在深度方向上的宽度(厚度)例如为大约 5nm ~ 50nm,其杂质浓度 (P^-) 低于(不浓于)P 型阱区 31 的杂质浓度 (P^-)。另外,第二区域 37_A 形成为其底面的深度比第一区域 36 的底面的深度浅。

[0095] 在根据以上配置的示例 1 的像素结构 30_A 中,由于应力和蚀刻损伤积累,元件隔离单元 34 的附近容易生成问题,并成为暗电流成分的生成源。P 型第一区域 36 发挥的作用是抑制元件隔离单元 34 的在光电二极管 21 侧的侧壁的界面上的暗电流成分的生成。

[0096] 另外,在日本未经审查的专利公开第 2005-123280 号和第 2007-134639 号中公开的相关技术的结构的情况下,如图 11 和图 12 所示,在氧化膜和元件隔离单元 34 之间的界面的底面部中生成的暗电流成分在具有相同浓度的区域(与图 3 中的 P 型阱区 31 对应)中扩散,其中一部分暗电流成分流入光电二极管 21。

[0097] 同时,在根据示例 1 的像素结构 30_A 中,P 型第二区域 37_A 作为扩散阻止单元 38 设置在元件隔离单元 34 的底面侧。因此,在氧化膜和元件隔离单元 34 之间的界面的底面部中生成的暗电流成分不会从第二区域 37_A 向杂质浓度高于区域 37_A 的 P 型阱区 31 扩散。换言之,在元件隔离单元 34 的底面部中生成的暗电流成分向周围区域的扩散在扩散阻止单元 38 的作用下被阻止了。

[0098] 另外,在元件隔离单元 34 的与光电二极管 21 相反的一侧,设置有像素晶体管,例如,正电位被施加给漏区 35_d。通过施加正电位,在漏区 35_d 中生成了电场。因此,如图 3 中箭头所示,在元件隔离单元 34 的底面部中生成的暗电流成分被像素晶体管 35 的漏区 35_d 的电场吸引、并通过第二区域 37_A 被引导至与光电二极管 21 相反的方向。

[0099] 然后,最后,暗电流成分从第二区域 37_A 的在像素晶体管 35 侧的端部流入漏区 35_d,而不会扩散至 P 型阱区 31。换言之,通过第二区域 37_A 阻止暗电流成分向周围区域扩散,以及在像素晶体管 35 的漏区 35_d 的电场的作用下,主要在元件隔离单元 34 的底面的界面中生成的暗电流成分被提取到像素晶体管 35 的漏区 35_d,而不流入光电二极管 21 中。

[0100] 2-5. 示例 2

[0101] 图 4 是示出了根据示例 2 的单位像素的主要部分的像素结构的截面图。从用于阻止主要在元件隔离单元 34 的底面部中生成的暗电流成分向周围区域扩散的扩散阻止单元 38 的结构的角度看,根据示例 2 的像素结构 30_B 与根据示例 1 的像素结构 30_A 不同。

[0102] 详细地, 以与示例 1 的第二区域 37_A 相同的方式, 构成扩散阻止单元 38 的第二区域 37_B 沿着元件隔离单元 34 的底面而形成, 并进一步地沿着元件隔离单元 34 的与光电二极管 21 相反的一侧上的侧壁而形成, 以连接至像素晶体管 35 的漏区 35_d 。

[0103] 如上所述, 由于扩散阻止单元 38 在元件区侧的端部形成为连接至像素晶体管 35 的漏区 35_d , 在元件隔离单元 34 的底面部中生成的暗电流成分进一步可靠地流入像素晶体管 35 的漏区 35_d 。因此, 相较于根据示例 1 的像素结构 30_A , 通过使用用于阻止主要在元件隔离单元 34 的底面部中生成的暗电流成分向周围区域扩散的扩散阻止单元 38 的结构, 减少暗电流成分对光电二极管 21 的影响的效果被提高。

[0104] 图 5 示出了流入示例 2 的光电二极管 21 的电流量的模拟结果。

[0105] 图 5 示出了流入如图 11 所示日本未经审查的专利申请公开第 2005-123280 号中公开的相关技术的结构 1、图 12 所示日本未经审查的专利申请公开第 2007-134639 号中公开的相关技术的结构 2、以及图 4 所示的示例 2 的结构中的每一个的光电二极管 21 的电流量的变化的模拟结果。在图 5 中, 光电二极管 21 的电压标示为水平轴, 流入光电二极管 21 的电流标示为垂直轴。从图 5 的模拟结果发现, 相较于相关技术的结构 1 和 2, 通过采用示例 2 的结构, 减少了流入光电二极管 21 的电流。

[0106] 另外, 图 6 示出了在 P 型第二区域 37_B 在深度方向上的宽度 (厚度) 为 5nm、10nm 和 20nm 的情况下当以图 4 所示的示例 2 的结构进行相同模拟时的结果。从图 6 的模拟结果发现, 随着 P 型第二区域 37_B 在深度方向上的宽度变宽, 可以减少暗电流成分对光电二极管 21 的影响。

[0107] 2-6. 示例 3

[0108] 图 7 是示出了根据示例 3 的单位像素的主要部分的像素结构的截面图。从用于阻止主要在元件隔离单元 34 的底面部中生成的暗电流成分向周围区域扩散的扩散阻止单元 38 的结构的角度看, 根据示例 3 的像素结构 30_C 与根据示例 1 和 2 的像素结构 30_A 和 30_B 不同。

[0109] 详细地, P 型第三区域 39 沿着元件隔离单元 34 的底面在深度方向上与底面相隔预定间隔例如大约 5nm ~ 10nm 而形成。第三区域 39 形成为使其底面比第一区域 36 的底面浅。P 型第三区域 39 通过以高于 P 型阱区 31 的杂质浓度 (P^-) 的杂质浓度 (P^+) 而构成扩散阻止单元 38。元件隔离单元 34 的底面和第三区域 39 之间的区域与 P 型阱区 31 具有相同的杂质浓度、即低于第三区域 39 的杂质浓度。

[0110] 如上所述, 通过根据示例 3 的、包括由在深度方向上与元件隔离单元 34 的底面相隔开而形成的、杂质浓度高于 P 型阱区 31 的 P 型第三区域 39 形成的扩散阻止单元 38 的像素结构 30_C , 也可以获得与根据示例 1 和 2 的像素结构 30_A 和 30_B 相同的作用和效果。

[0111] 换言之, 主要在元件隔离单元 34 的底面中生成的暗电流成分不从底面和第三区域 39 之间的区域向杂质浓度高于该区域的杂质浓度的 P 型第三区域 39 扩散。换言之, 在由第三区域 39 形成的扩散阻止单元 38 的作用下, 在元件隔离单元 34 的底面中生成的暗电流成分向周围区域、即向 P 型阱区 31 的扩散被阻止了。

[0112] 以与示例 1 的情况相同的方式, 如图 7 中箭头所示, 向阱区 31 的扩散被阻止了的暗电流成分被像素晶体管 35 的漏区 35_d 的电场吸引, 暗电流成分通过元件隔离单元 34 的底面和第三区域 39 之间的区域被引导至与光电二极管 21 相反的方向。然后, 最后, 暗电流

成分从元件隔离单元 34 的底面和第三区域 39 之间的区域在像素晶体管 35 侧的端部流入漏区 35_d, 而不流入 P 型阱区 31。

[0113] 2-7. 制造方法

[0114] 接下来, 将对根据示例 1、2 和 3 的像素结构 30_A、30_B 和 30_C 的制造方法进行描述。

[0115] 在所有示例中, P 型阱区 31 和元件隔离单元 (元件隔离绝缘区) 34 形成于半导体基板上。例如, 将硅基板用作半导体基板。元件隔离单元 34 形成为由例如绝缘膜形成的 LOCOS 结构或 STI 结构。

[0116] 根据示例 1 和 2 的像素结构的第一示例

[0117] 首先, 将参考图 8A 和 8B 对根据示例 1 和 2 的像素结构 30_A 和 30_B 的制造方法的第一示例的制造步骤进行描述。

[0118] 如图 8A 所示, 在形成元件隔离单元 34 之前, 或在形成元件隔离单元 34 之后, 覆盖元件隔离单元 34 的在光电二极管 21 侧的侧壁的 P 型第一区域 36 形成于位于元件隔离单元 34 和光电二极管 21 的形成区之间的区域中。此时, 通过使用掩模 41 注入 P 型杂质, P 型第一区域 36 形成于元件隔离单元 34 的在光电二极管 21 侧的侧壁上, 从而使 P 型第一区域 36 的深度比元件隔离单元 34 的底面深。

[0119] 为了形成上述 P 型第一区域 36, 例如, 当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时, 可以大约 40keV ~ 80keV 的注入能量、以大约 $1 \times 10^{13} \text{cm}^{-2} \sim 1 \times 10^{14} \text{cm}^{-2}$ 的剂量注入硼。

[0120] 接下来, 如图 8B 所示, 在形成元件隔离单元 34 之后, 以不会使 P 型阱区 31 的导电类型反转的程度的剂量, 并且通过设置注入范围 R_p 以使得与元件隔离单元 34 具有几乎相同深度的能量, 将 N 型杂质注入掩模 42 的基本上与元件隔离单元 34 相同的区域的开口区。因此, 将杂质浓度低于 P 型阱区 31 的 P 型第二区域 37 (37_A 和 37_B) 形成于元件隔离单元 34 的底部上。

[0121] 为了形成上述 P 型第二区域 37, 例如, 当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时, 可以大约 150keV ~ 250keV 的注入能量、以大约 $5 \times 10^{11} \text{cm}^{-2} \sim 5 \times 10^{12} \text{cm}^{-2}$ 的剂量注入磷。或者, 可以大约 350keV ~ 550keV 的注入能量、以大约 $5 \times 10^{11} \text{cm}^{-2} \sim 5 \times 10^{12} \text{cm}^{-2}$ 的剂量注入砷。

[0122] 根据示例 1 和 2 的像素结构的第二示例

[0123] 接下来, 将参考图 9A 和 9B 对根据示例 1 和 2 的像素结构 30_A 和 30_B 的制造方法的第二示例的制造步骤进行描述。

[0124] 如图 9A 所示, 例如, 当元件隔离单元 34 使用 STI 结构时, 在进行硅蚀刻之后, 在形成 STI 氧化膜之前形成 P 型第二区域 37 (37_A 和 37_B)。详细地, 通过使用用于硅蚀刻的硬掩模 43, 在形成有元件隔离单元 34 的区域的底面的界面的附近浅浅地注入 N 型杂质来形成 P 型第二区域 37。当元件隔离单元 34 使用 LOCOS 结构时, 通过使用用于在 LOCOS 氧化之前打开 LOCOS 形成区的掩模注入 N 型杂质来形成 P 型第二区域 37。

[0125] 为了形成上述 P 型第二区域 37, 例如, 当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时, 可以大约 5keV ~ 20keV 的注入能量、并且以大约 $5 \times 10^{11} \text{cm}^{-2} \sim 5 \times 10^{12} \text{cm}^{-2}$ 的剂量注入磷。或者, 可以大约 1keV ~ 10keV 的注入能量、并且以大约 $5 \times 10^{11} \text{cm}^{-2} \sim 5 \times 10^{12} \text{cm}^{-2}$ 的剂量注入砷。

[0126] 接下来,如图 9B 所示,在形成 STI 氧化膜之前,或在形成 STI 氧化膜之后,将覆盖元件隔离单元 34 的侧壁的 P 型第一区域 36 形成于位于元件隔离单元 34 和光电二极管 21 的形成区之间的区域中。此时,通过使用掩模 44 注入 P 型杂质,将 P 型第一区域 36 形成于元件隔离单元 34 的在光电二极管 21 侧的侧壁上,从而使 P 型第一区域 36 的深度比元件隔离单元 34 的底面深。

[0127] 为了形成上述 P 型第一区域 36,例如,当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时,可以大约 40keV ~ 80keV 的注入能量、并且以大约 $1 \times 10^{13} \text{cm}^{-2} \sim 1 \times 10^{14} \text{cm}^{-2}$ 的剂量注入硼。

[0128] 根据示例 3 的像素结构

[0129] 最后,将参考图 10A 和 10B 对根据示例 3 的像素结构 30c 的制造方法的制造步骤进行描述。

[0130] 如图 10A 所示,在形成元件隔离单元 34 之前,或在形成元件隔离单元 34 之后,将覆盖元件隔离单元 34 的在光电二极管 21 侧的侧壁的 P 型第一区域 36 形成于位于元件隔离单元 34 和光电二极管 21 的形成区之间的区域中。此时,通过使用掩模 51 注入 P 型杂质来形成 P 型第一区域 36,从而使 P 型第一区域 36 的深度比元件隔离单元 34 的底面深。

[0131] 为了形成上述 P 型第一区域 36,例如,当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时,可以大约 40keV ~ 80keV 的注入能量、以大约 $1 \times 10^{13} \text{cm}^{-2} \sim 1 \times 10^{14} \text{cm}^{-2}$ 的剂量注入硼。

[0132] 接下来,如图 10B 所示,通过设置注入范围 Rp 以使得具有比元件隔离单元 34 深且比 P 型第一区域 36 浅的深度的能量,将 P 型杂质注入掩模 46 的基本上与元件隔离单元 34 相同的区域的开口区。因此,可以将比 P 型阱区 31 具有更高杂质浓度的 P 型第三区域 39 形成于比元件隔离单元 34 深的区域中。

[0133] 为了形成上述 P 型第三区域 39,例如,当元件隔离单元 34 的厚度为大约 200nm ~ 300nm 时,可以大约 70keV ~ 150keV 的注入能量、以大约 $1 \times 10^{12} \text{cm}^{-2} \sim 1 \times 10^{14} \text{cm}^{-2}$ 的剂量注入硼。

[0134] 3. 应用示例

[0135] 在上述实施例中,已经描述了将 CMOS 图像传感器作为示例的情况,在该 CMOS 图像传感器中,用于将根据可见光的光量的信号电荷检测为物理量的单位像素以二维矩阵布置,但是实施例不限于此。换言之,本发明的技术可以应用到^{具有}通过元件隔离单元在多个光电转换单元之间进行元件隔离的结构 of 普通固态摄像装置。

[0136] 另外,本发明的技术不限于应用到用于检测可见光的入射光量的分布并将其摄取为图像的固态摄像装置,也可以应用到将红外光、X 射线、粒子等的入射量的分布摄取为图像的固态摄像装置。进一步地,从广义上讲,可以将诸如检测其他物理量(诸如,压力或静电电容)的分布并将其摄取为图像的指纹检测传感器等物理量分布检测设备设置为固态摄像装置。

[0137] 固态摄像装置可以是形成为单芯片的形式,或者可以是具有封装有摄像单元、和信号处理单元或光学系统的摄像功能的模块形式。

[0138] 4. 电子设备

[0139] 本发明不限于应用到固态摄像装置,可以应用到将固态摄像装置用作图像摄取单

元（光电转换单元）的普通电子设备，诸如，摄像装置（诸如数码相机、摄像机等）、具有摄像功能的个人数字助理（诸如移动电话）、或者是将固态摄像装置用作图像读出单元的复印机。可以将安装在电子设备上的模块形式、即照相机模块设置为摄像装置。

[0140] 摄像装置

[0141] 图 13 是示出了用作本发明的实施例的电子装置的示例的摄像装置的配置示例的框图。

[0142] 如图 13 所示，本发明的摄像装置 100 包括：包括透镜组 101 等的光学系统、摄像装置 102、用作照相机信号处理单元的 DSP 电路 103、帧存储器 104、显示装置 105、记录装置 106、操作系统 107 以及电源系统 108。DSP 电路 103、帧存储器 104、显示装置 105、记录装置 106、操作系统 107 以及电源系统 108 经由总线 109 彼此连接。

[0143] 透镜组 101 从对象获取入射光（图像光），并在摄像装置 102 的摄像区上形成图像。摄像装置 102 将由透镜组 101 形成于摄像区上的入射光的光量以像素为单位转换为电信号，并作为像素信号输出。

[0144] 显示装置 105 由诸如液晶显示装置或有机电致发光（EL）显示装置等面板式显示装置形成，并显示由摄像装置 102 拍摄的运动图像或静止图像。记录装置 106 将由摄像装置 102 拍摄的运动图像或静止图像记录在诸如录像带或数字多用盘（DVD）等记录媒介中。

[0145] 操作系统 107 在用户的操作下输出包括在摄像装置中的各种功能的操作指令。电源系统 108 适当地将各种用作 DSP 电路 103、帧存储器 104、显示装置 105、记录装置 106 以及操作系统 107 的操作电源的电源提供给供电对象。

[0146] 上述摄像装置 100 应用到摄像机、数码相机、或诸如移动电话等移动装置的照相机模块。在摄像装置 100 中，根据上述实施例的 CMOS 图像传感器可以用作摄像装置 102。

[0147] 5. 本发明的配置

[0148] 本发明可以具有以下配置。

[0149] (1) 一种固态摄像装置，其包括：

[0150] 多个光电转换单元；

[0151] 元件隔离单元，其在所述多个光电转换单元之间进行元件隔离；以及

[0152] 扩散阻止单元，其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域。

[0153] (2) 根据 (1) 所述的固态摄像装置，其中，所述扩散阻止单元至少沿着所述元件隔离单元的底面形成。

[0154] (3) 根据 (1) 或者 (2) 所述的固态摄像装置，其进一步包括：

[0155] 第一导电型的第一区域，其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于所述光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度。

[0156] (4) 根据 (3) 所述的固态摄像装置，其中，所述扩散阻止单元包括沿着所述元件隔离单元的底面形成的第一导电型的第二区域，并且所述第二区域的杂质浓度比所述阱区的杂质浓度低。

[0157] (5) 根据 (4) 所述的固态摄像装置，其中，所述第二区域在深度方向上的宽度为 5nm ~ 50nm。

[0158] (6) 根据 (4) 所述的固态摄像装置, 其中, 所述第二区域的底面的深度形成为比所述第一区域的底面浅。

[0159] (7) 根据 (1) 所述的固态摄像装置, 其中, 所述元件隔离单元的与所述光电转换单元相反的一侧设有施加了固定电位的元件区。

[0160] (8) 根据 (7) 所述的固态摄像装置,

[0161] 其中, 通过施加所述固定电位, 被所述扩散阻止单元阻止了扩散的所述暗电流成分被所述元件区中生成的电场吸引并流入所述元件区中。

[0162] (9) 根据 (7) 所述的固态摄像装置, 其中, 所述扩散阻止单元沿着所述元件隔离单元的与所述光电转换单元相反的一侧的侧壁形成, 从而使所述扩散阻止单元在所述元件区侧的端部与所述元件区相接触。

[0163] (10) 根据 (7) 所述的固态摄像装置, 其中, 所述元件区是像素晶体管的源 / 漏区, 并且所述源 / 漏区施加有电源电位。

[0164] (11) 根据 (10) 所述的固态摄像装置, 其中, 所述元件隔离单元将所述光电转换单元与所述像素晶体管隔离。

[0165] (12) 根据 (10) 所述的固态摄像装置, 其中, 所述像素晶体管是复位晶体管, 所述复位晶体管对浮动扩散区进行复位, 电荷从所述光电转换单元被传输至所述浮动扩散区。

[0166] (13) 根据 (10) 所述的固态摄像装置, 其中, 所述像素晶体管是放大晶体管, 所述放大晶体管对与浮动扩散区的电荷相对应的电压进行放大, 所述电荷从所述光电转换单元被传输至所述浮动扩散区。

[0167] (14) 根据 (3) 所述的固态摄像装置,

[0168] 其中, 所述扩散阻止单元包括第一导电型的第三区域, 其沿着所述元件隔离单元的底面在深度方向上与所述底面相隔仅预定间隔而形成, 并且

[0169] 所述第三区域的杂质浓度比所述阱区的杂质浓度高。

[0170] (15) 根据 (14) 所述的固态摄像装置, 其中, 所述第一导电型的第三区域形成为其底面比所述第一区域的底面浅。

[0171] (16) 根据 (14) 所述的固态摄像装置, 其中, 所述第一导电型的第三区域设置为在深度方向上与所述元件隔离单元的底面相隔 5nm ~ 10nm。

[0172] (17) 一种固态摄像装置的制造方法, 所述固态摄像装置包括: 多个光电转换单元; 元件隔离单元, 其在多个光电转换单元之间进行元件隔离; 扩散阻止单元, 其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域; 第一导电型的第一区域, 其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度; 以及第一导电型的第二区域, 其沿着所述元件隔离单元的底面而形成, 所述第二区域的杂质浓度比所述阱区的杂质浓度低, 所述方法包括:

[0173] 在形成所述元件隔离单元之前, 或在形成所述元件隔离单元之后, 将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域, 以及

[0174] 以不会使所述阱区的导电类型反转的程度的剂量, 并且通过设置注入范围以使得与所述元件隔离单元具有相同深度的能量, 将第二导电型杂质注入形成所述元件隔离单元

的掩模的开口区中。

[0175] (18) 一种固态摄像装置的制造方法,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域;第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度;以及第一导电型的第二区域,其沿着所述元件隔离单元的底面形成,所述第二区域的杂质浓度比所述阱区的杂质浓度低,所述方法包括:

[0176] 在形成所述元件隔离单元之前,将第二导电型杂质注入所述元件隔离单元的形成区中,以便分布在所述元件隔离单元的深处附近,以及

[0177] 将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域中。

[0178] (19) 一种固态摄像装置的制造方法,所述固态摄像装置包括:多个光电转换单元;元件隔离单元,其在多个光电转换单元之间进行元件隔离;扩散阻止单元,其用于阻止在所述元件隔离单元的界面上生成的暗电流成分扩散到围绕所述暗电流成分的生成区的区域;第一导电型的第一区域,其形成为比所述元件隔离单元的底面深、覆盖所述元件隔离单元的位于光电转换单元侧的侧壁、并且比所述光电转换单元周围的第一导电型的阱区具有更高的杂质浓度;以及第一导电型的第三区域,其沿着所述元件隔离单元的底面在深度方向上与所述底面相隔仅预定间隔而形成,所述第三区域的杂质浓度比所述阱区的杂质浓度高,所述方法包括:

[0179] 在形成所述元件隔离单元之前,或在形成所述元件隔离单元之后,将覆盖所述元件隔离单元的侧壁区域的第一导电型杂质注入所述光电转换单元和所述元件隔离单元之间的区域中,以及

[0180] 通过设置注入范围以使得具有比元件隔离单元深且比所述第一区域浅的深度的能量,将第一导电型杂质注入形成所述元件隔离单元的掩模的开口区中。

[0181] (20) 一种包括用作摄像单元的固态摄像装置,所述固态摄像装置如(1)~(16)之任一项所述。

[0182] 本领域的技术人员应该理解,只要所附权利要求书或其等同物所定义范围之内,可以根据设计要求和要素进行各种修改、组合、子组合以及更改。

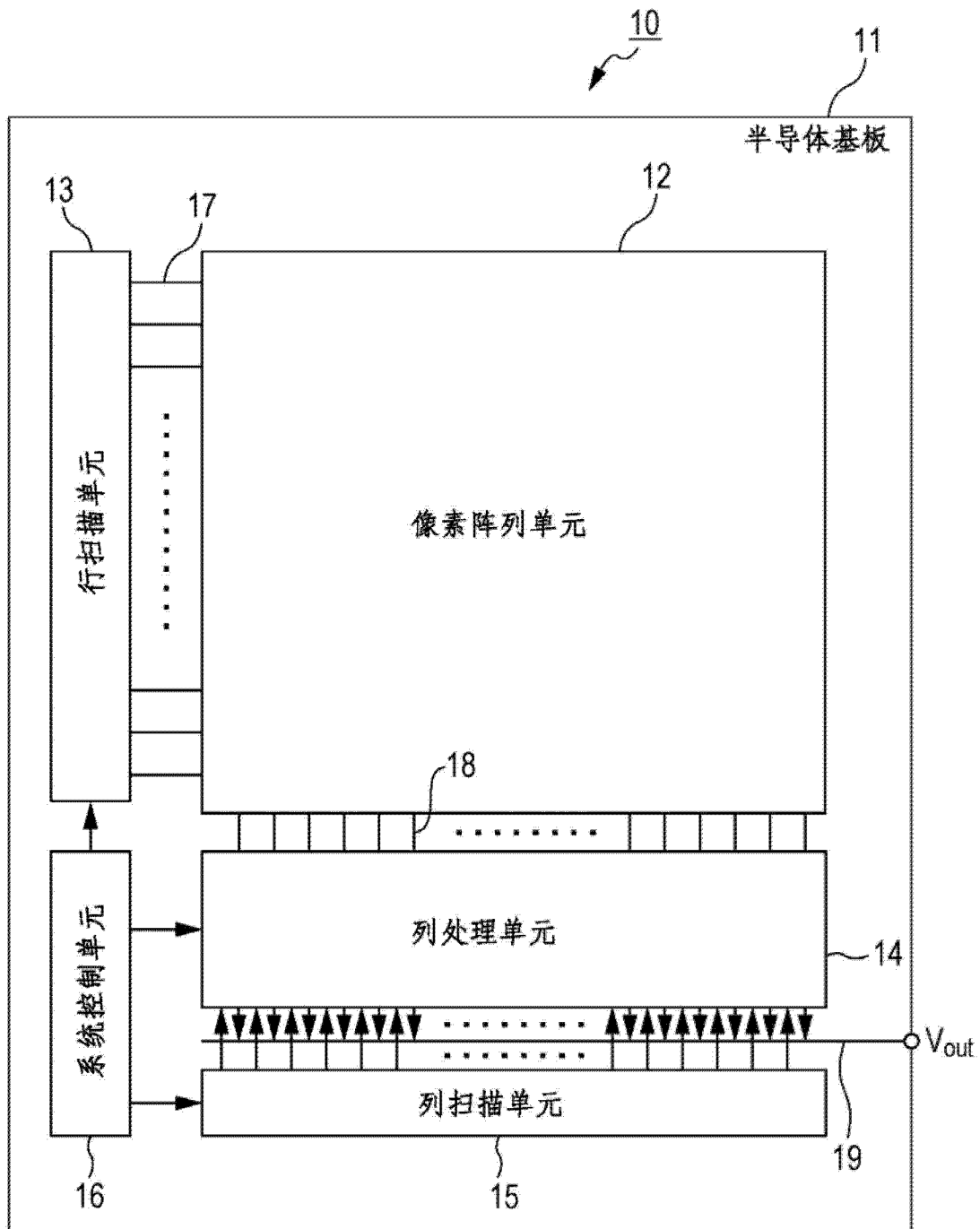


图 1

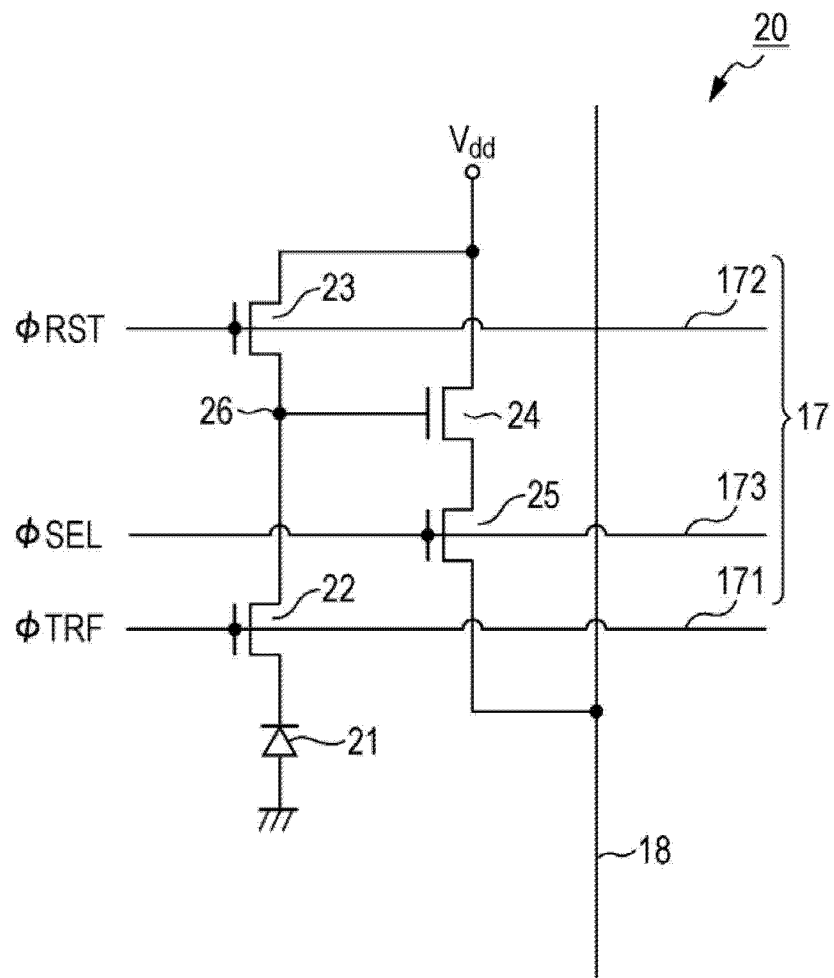


图 2

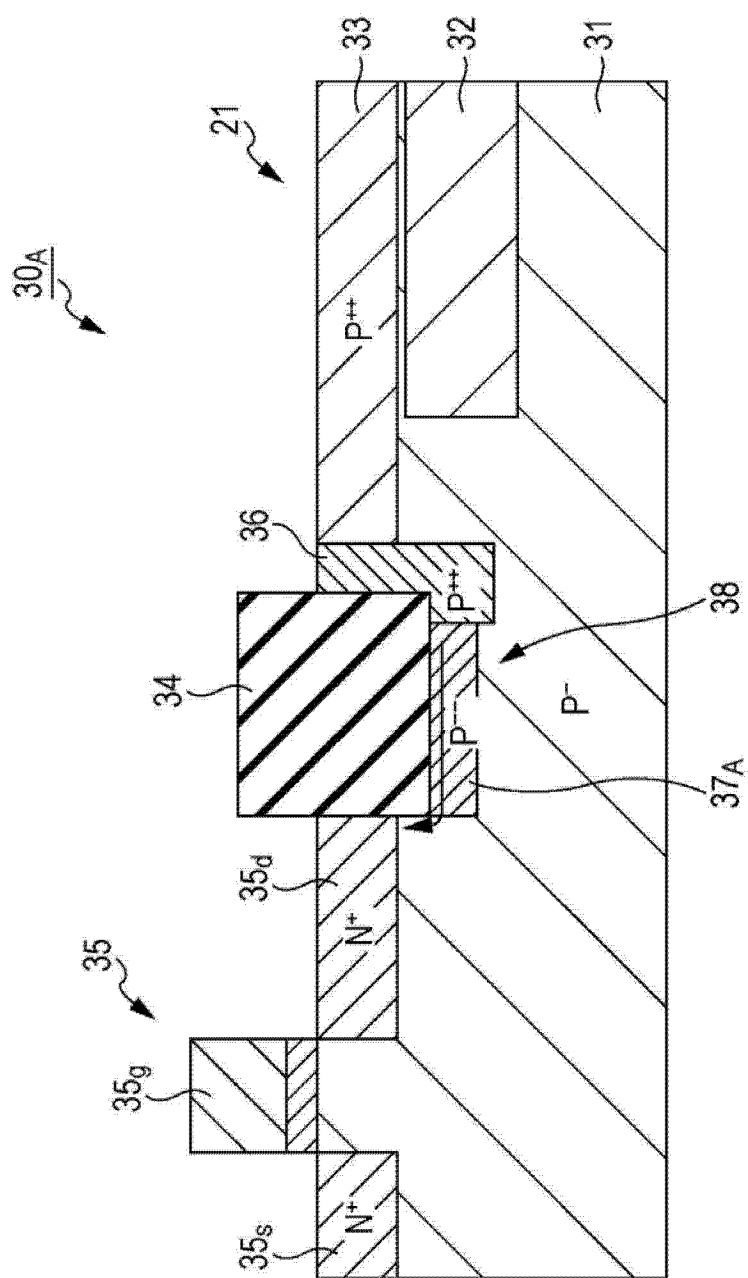


图 3

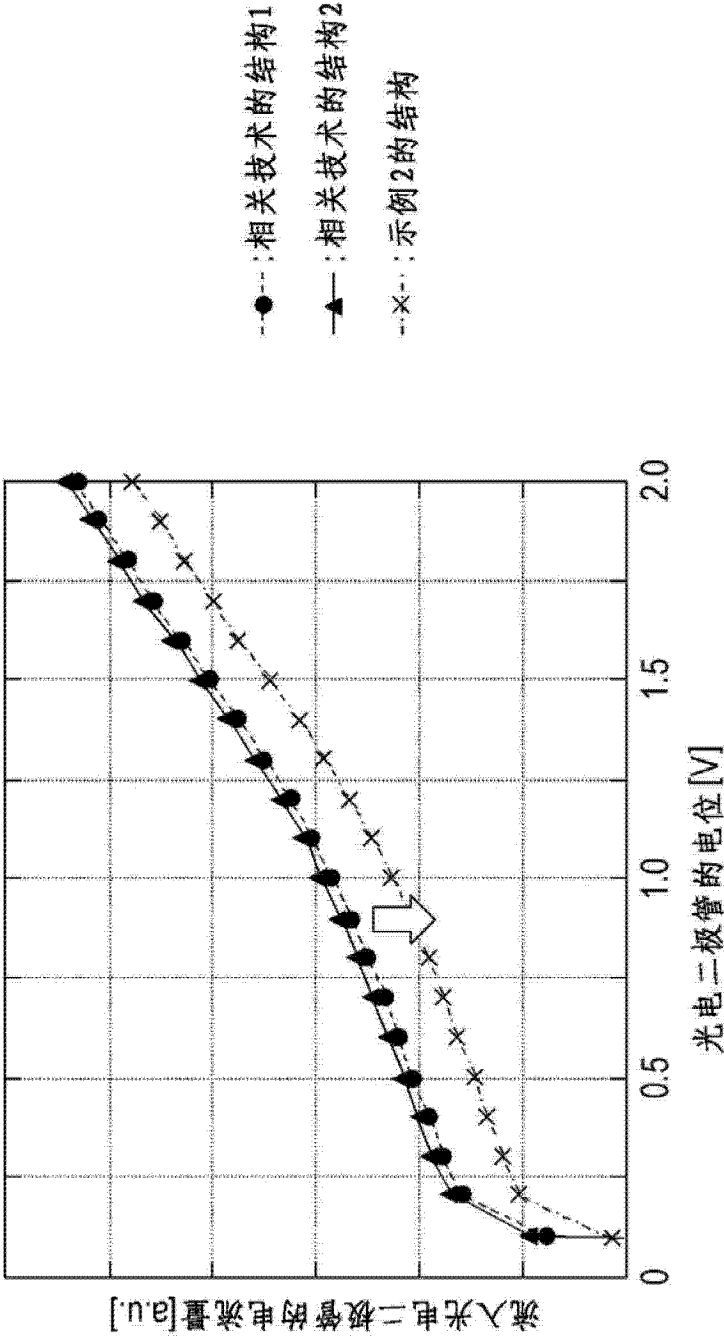


图 5

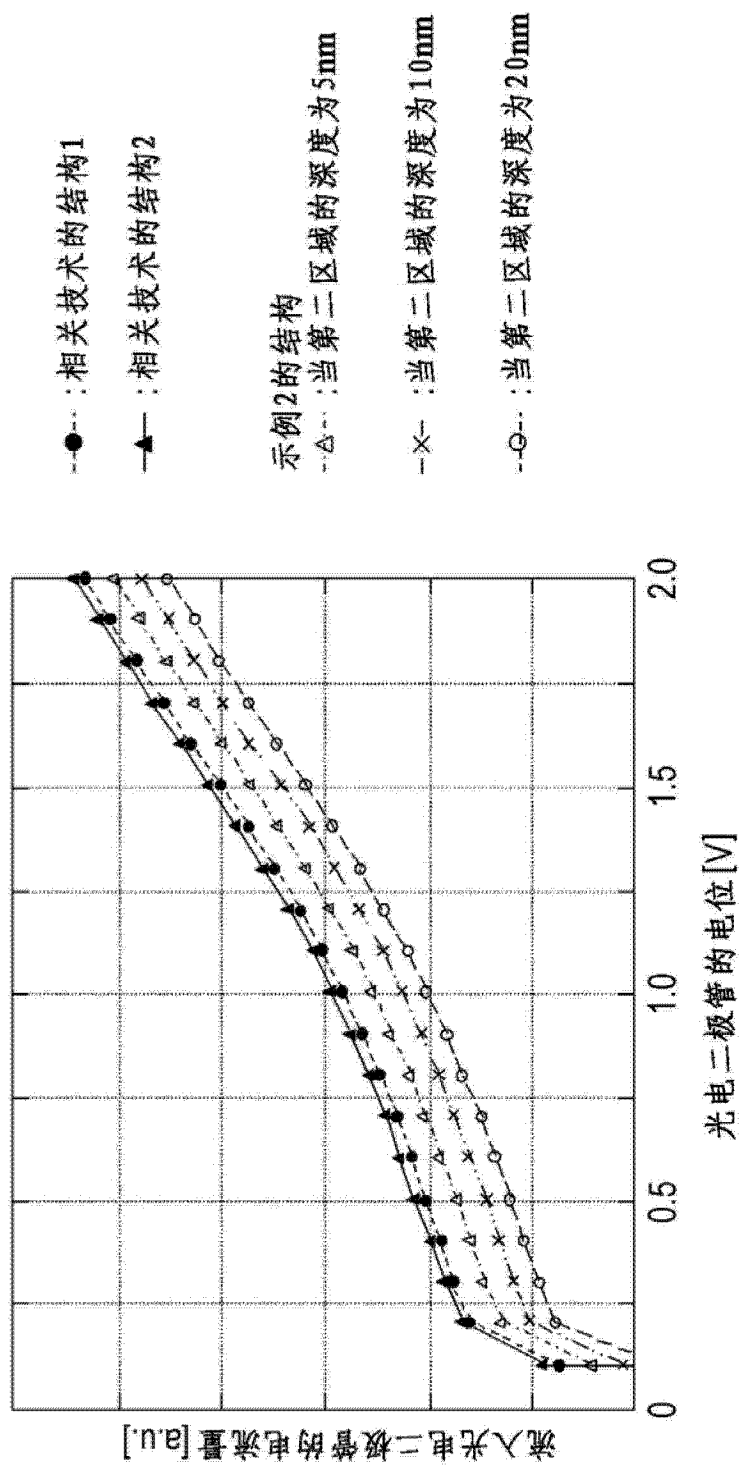


图 6

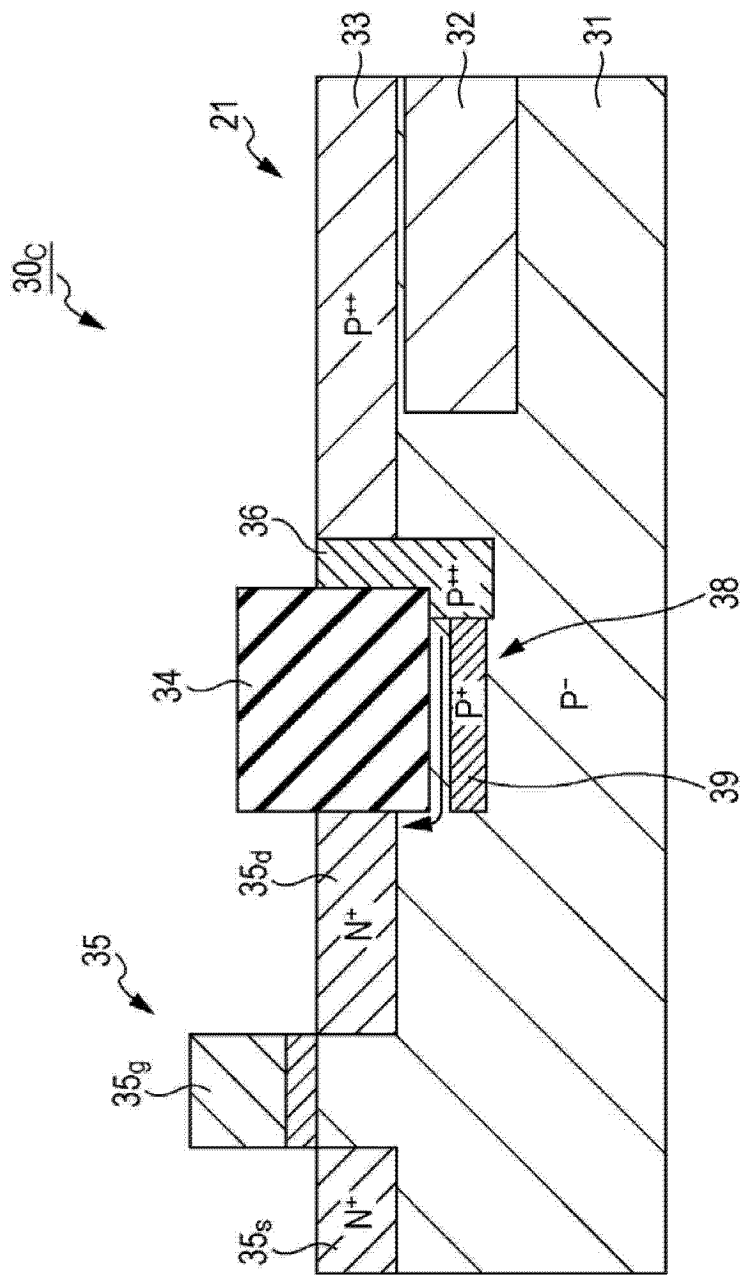


图 7

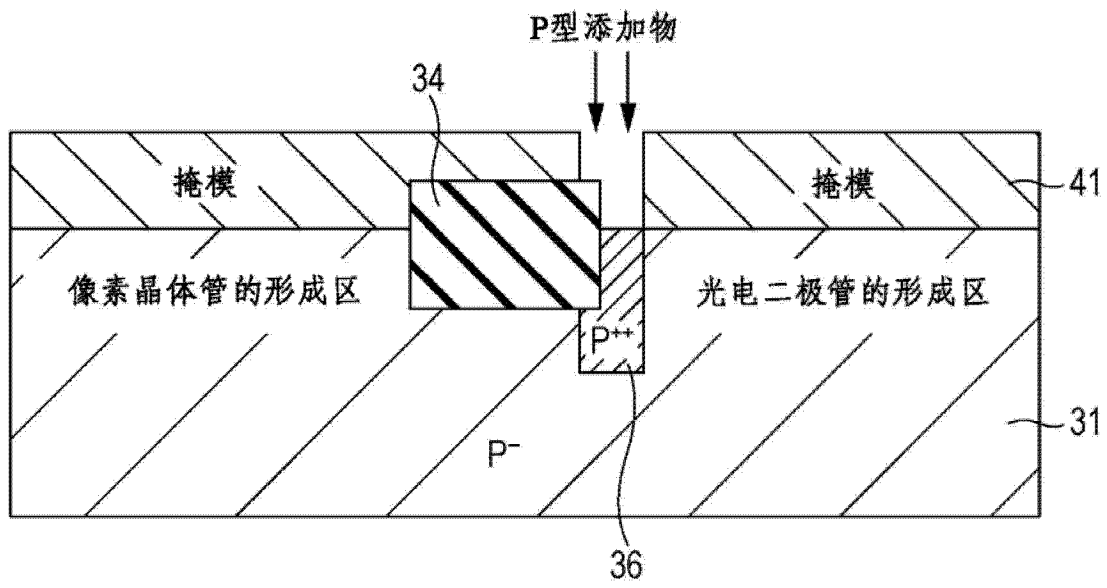


图 8A

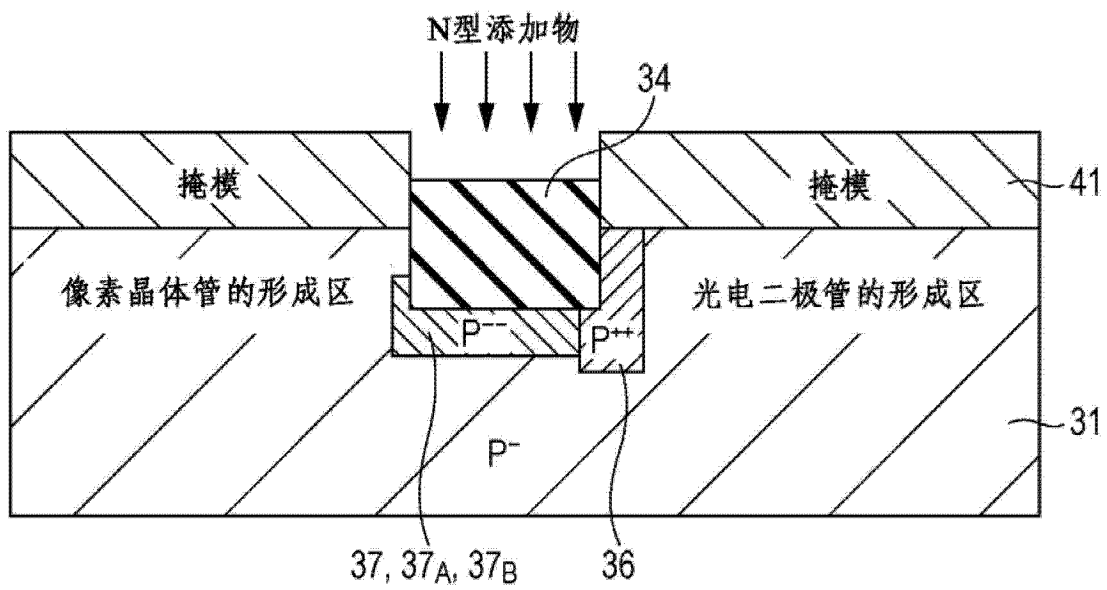


图 8B

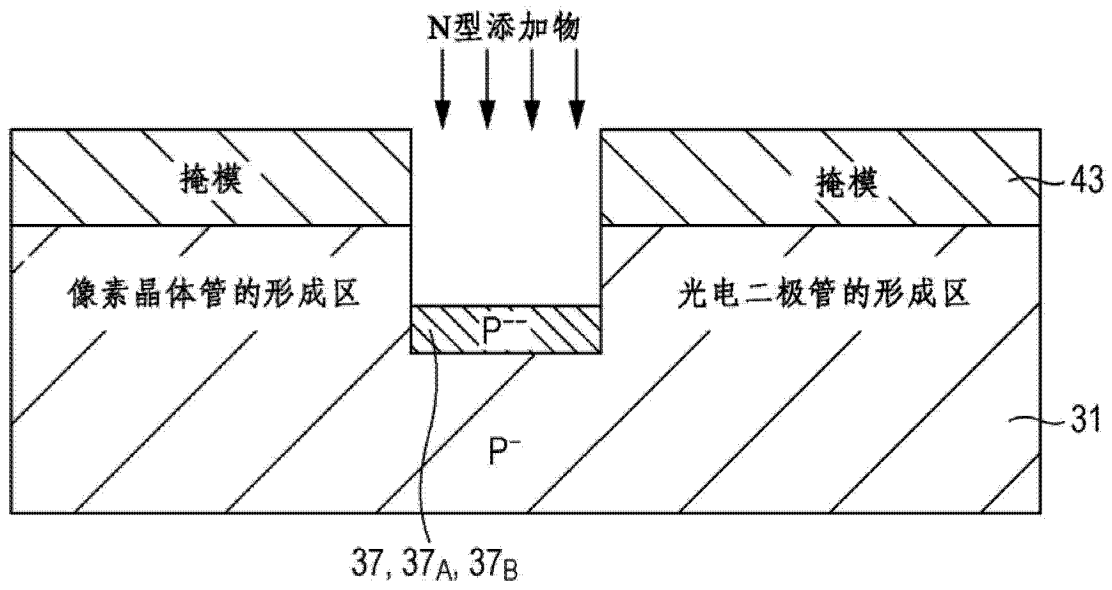


图 9A

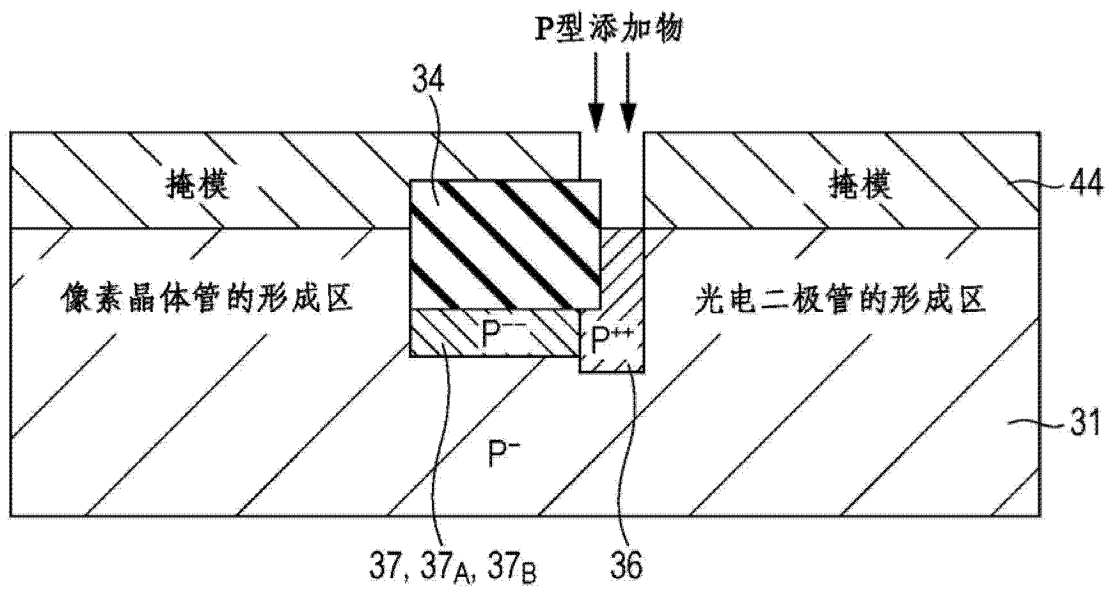


图 9B

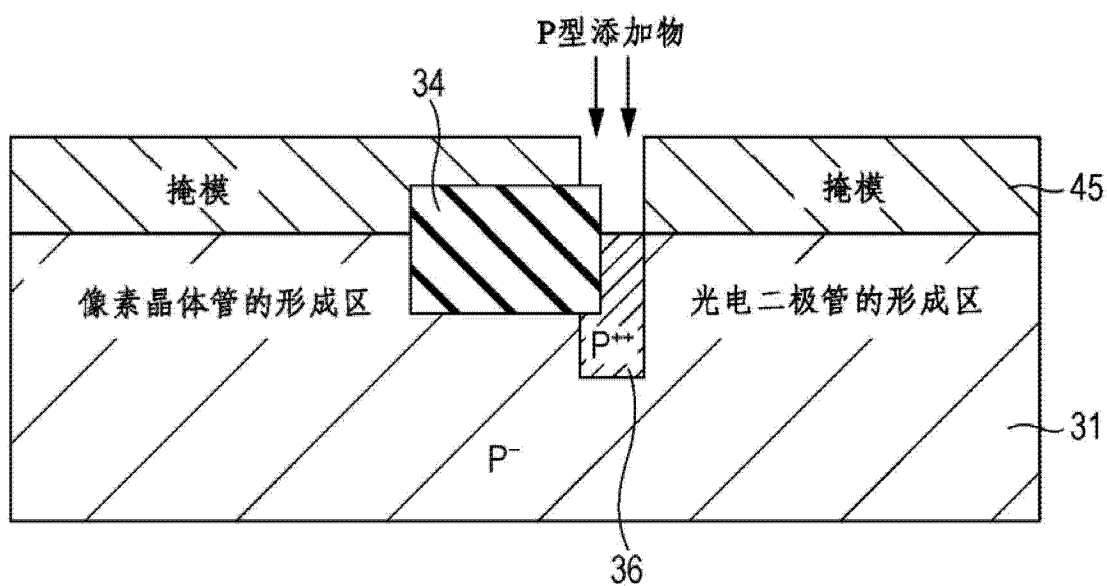


图 10A

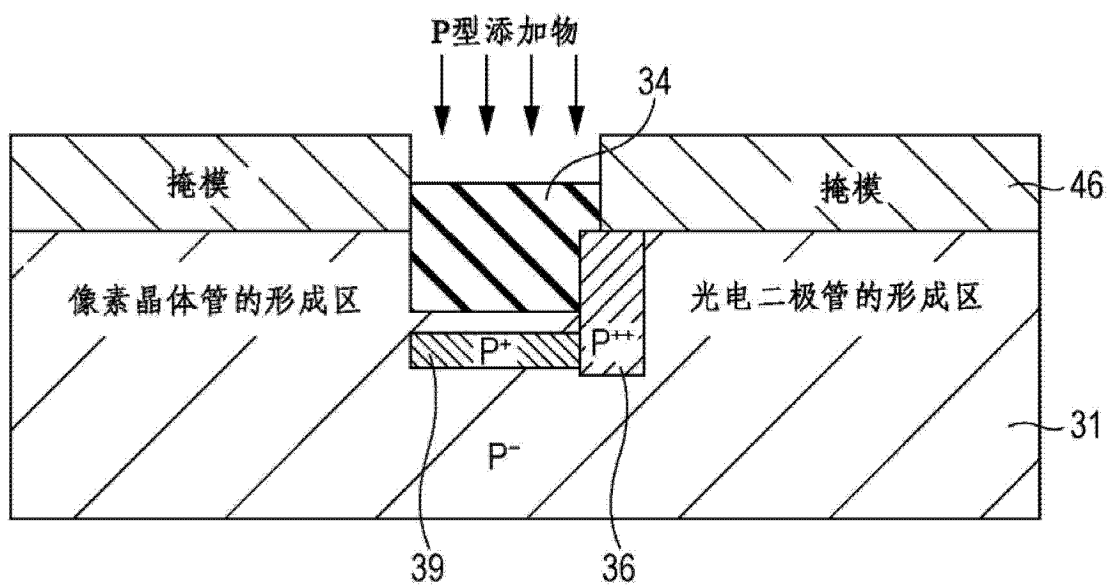


图 10B

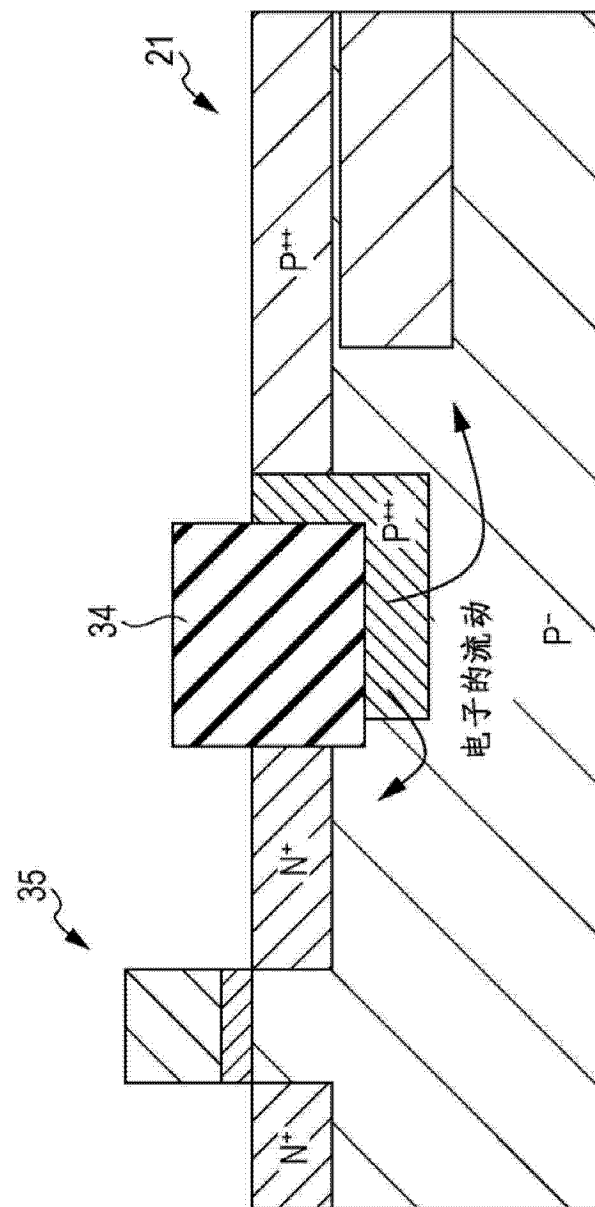


图 12

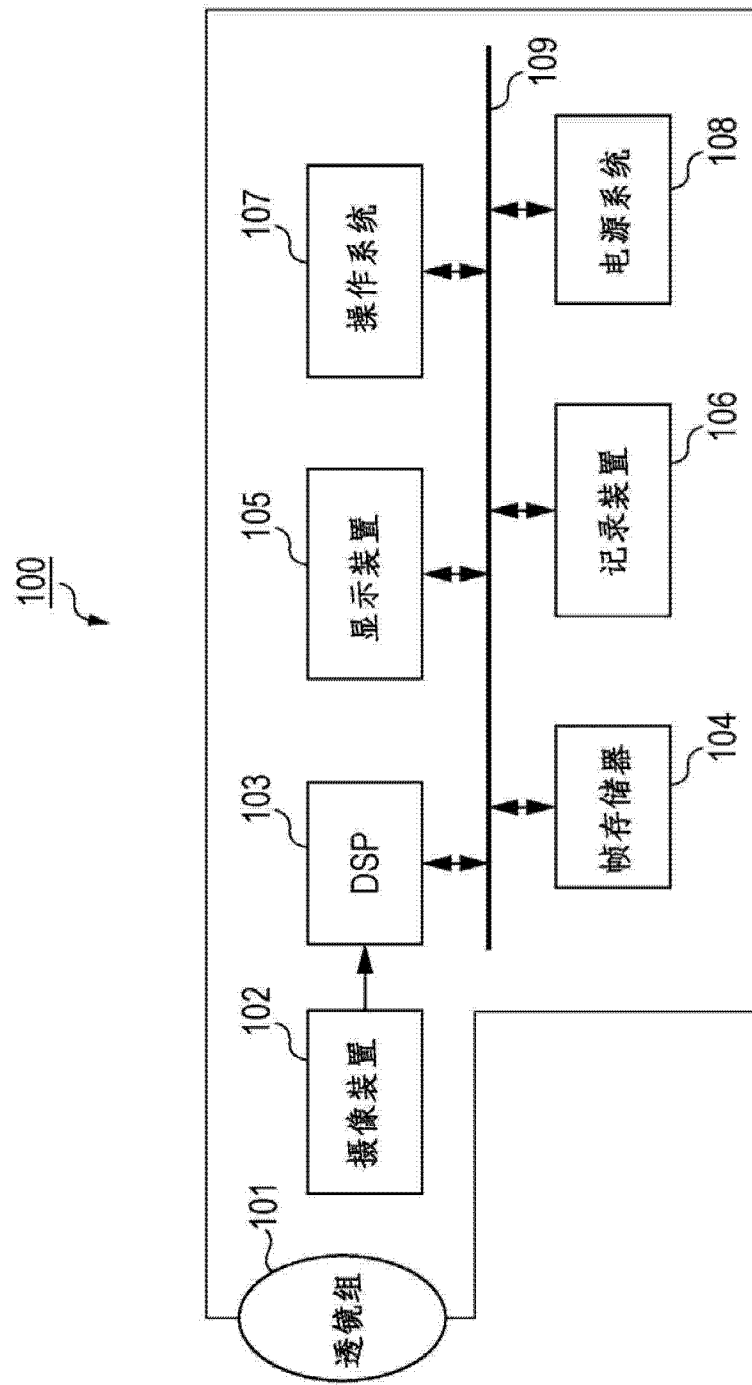


图 13