



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1275547** **A1**

(51) 4 G 11 C 21/00

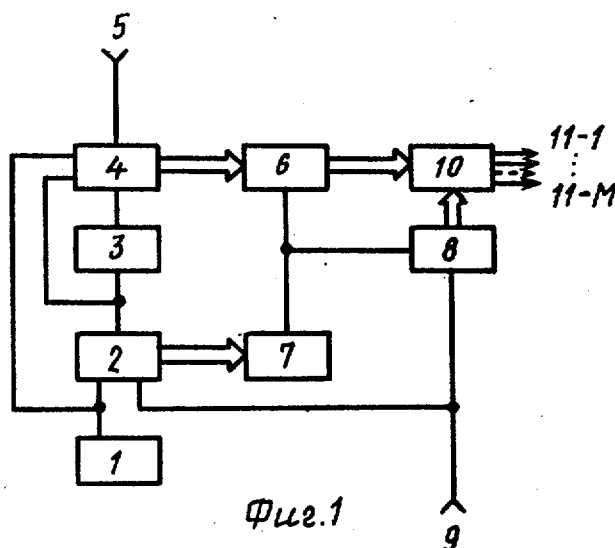
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3861127/24-24
(22) 20.02.85
(46) 07.12.86, Бюл. № 45
(72) А.В.Майструк и В.А.Гудым
(53) 681.327.6(088,8)
(56) Авторское свидетельство СССР
№ 842926, кл. G 11 C 21/00, 1979.
Авторское свидетельство СССР
№ 1150662, кл. G 11 C 21/00, 1984.

(54) МНОГОКАНАЛЬНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО

(57) Изобретение относится к вычислительной технике и может быть использовано в аппаратуре, требующей многоотводной задержки сигналов. Целью изобретения является повышение надежности устройства. Устройство содержит генератор 1, первый 2 и второй 8 счетчик, блок 3 задержки, рециркулятор 4, ключи 6, блок 7 управляющей памяти, коммутатор 10. Повышение надежности устройства достигается за счет уменьшения аппаратурных затрат в цепях управления и коммутации. 2 ил.



Фиг.1

(19) **SU** (11) **1275547** **A1**

Изобретение относится к вычислительной технике и может быть использовано в аппаратуре, требующей устройств многоотводной задержки сигналов.

Целью изобретения является повышение надежности устройства.

На фиг.1 представлена схема многоканального запоминающего устройства; на фиг.2 - временные диаграммы напряжений.

Многоканальное запоминающее устройство содержит генератор 1, первый счетчик 2, блок 3 задержки, рециркулятор 4, информационный вход устройства 5, ключ 6, блок 7 управляющей памяти, второй счетчик 8, вход 9 установки устройства, коммутатор 10, информационные выходы 11-1...11-M устройства.

Многоканальное запоминающее устройство работает следующим образом.

Генератор 1 вырабатывает прямоугольные импульсы с периодом следования t_{α} (фиг.2), которые поступают на синхровход первого счетчика 2 и на первый вход рециркулятора 4. Счетчик 2 имеет цикл счета, равный N , и формирует на выходе переполнения прямоугольные импульсы с периодом $N \cdot t_{\alpha}$. На информационных выходах счетчика 2 по мере поступления импульсов с выхода генератора 1 формируется последовательность чисел от 1 до N в виде параллельного двоичного кода. Импульсы с выхода переполнения счетчика 2 поступают на второй вход рециркулятора 4 и на вход блока 3 задержки, в котором задерживаются на время t_{α} . С выхода блока 3 задержки импульсы (фиг.2б) поступают на третий вход рециркулятора 4. Четвертый вход рециркулятора 4 соединен с информационным входом 5 устройства. Задерживаемый сигнал аналогового вида поступает на четвертый вход рециркулятора 4. В этом блоке импульсы, поступающие на третий вход рециркулятора, формируют отсчеты задерживаемого сигнала (фиг.2в). Далее отсчеты циркулируют в рециркуляторе с периодом циркуляции $(N + 1) t_{\alpha}$. Импульсы, поступающие на первый вход рециркулятора, обеспечивают управление задержкой отсчетов (например, в сдвиговых регистрах). Импульсы, поступающие на второй вход рециркулятора, управляют моментами размыкания кольца циркуляции

рециркулятора с целью исключения наложения новых отсчетов задерживаемого сигнала на ранее записанные. Поскольку период циркуляции отсчетов равен $(N + 1) t_{\alpha}$, а период взятия отсчетов - $N \cdot t_{\alpha}$, то в рециркуляторе происходит запись и сжатие во времени задерживаемого сигнала (фиг.2г).

На выходах рециркулятора 4 за время циркуляции воспроизводится сжатая во времени копия задерживаемого сигнала, обновляемая на один отсчет после каждой циркуляции, причем сигнал, поступающий на информационный вход 5 устройства, во времени не ограничивается. С выходов рециркулятора 4 отсчеты сигнала в виде параллельного двоичного кода поразрядно поступают на первые входы ключей 6. В исходном состоянии ключи 6 заперты. Если ключи 6 отпирать на время одного отсчета в момент прихода i -го отсчета относительно входного отсчета в сжатой копии задерживаемого сигнала, то в каждой циркуляции будет считываться отсчет, задержанный относительно входного на время $T_i = i(N + 1) t_{\alpha}$. При этом восстанавливается временной масштаб сигнала, а весь сигнал задерживается на время $i(N + 1) t_{\alpha}$ (фиг.2д). В пределах каждой циркуляции возможны считывание m , но не более N отсчетов входного сигнала и получение в результате m копий сигналов, каждый из которых имеет свою заданную величину задержки. Для формирования M выходов сигналов, задержанных на разное время, используется блок 7 управляющей памяти. Этот блок программируется так, что при поступлении на его входы чисел от 1 до N в параллельном двоичном коде на его выходе формируется нулевой потенциал за исключением заданных M чисел. Эти числа представляют собой порядковые номера тех отсчетов в сжатой копии сигнала, которые необходимо считывать для получения заданных задержек сигнала.

При поступлении на входы блока 7 управляющей памяти одного из заданных M чисел на выходе блока 7 формируется одиночный прямоугольный импульс, равный по длительности отсчету. Импульс с выхода блока 7 поступает на вторые входы ключей 6, отпирает ключ каждого разряда отсчета сигналов и обеспечивает поступление всех разрядов кода отсчета сигнала на информационные вхо-

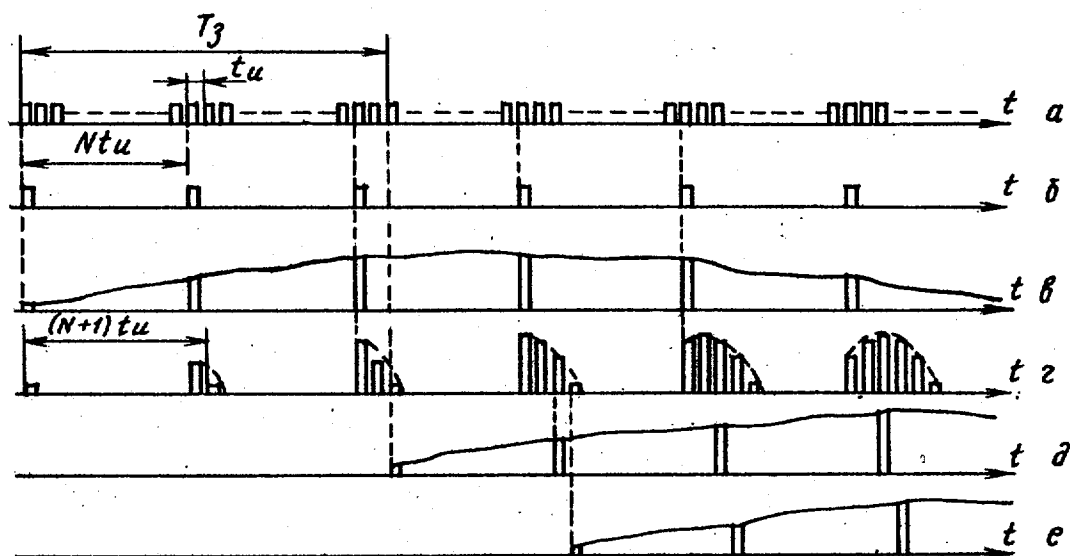
ды коммутатора 10 тех отсчетов, порядковые номера которых запрограммированы. Для развязки задерживаемых сигналов по выходам устройства используют второй счетчик 8 и коммутатор 10. 5

Второй счетчик 8 имеет цикл счета, равный M , и формирует на выходе последовательность чисел от 1 до M в виде параллельного двоичного кода. Перед началом работы многоканального запоминающего устройства на установочный вход 9 устройства подается команда, при которой оба счетчика одновременно обнуляются. В результате этого считанный ранее других (наименьшее 15 число из M чисел) в данной сжатой копии отсчет сигнала соответствует числу 1 на выходе второго счетчика 8, и этот отсчет поступает на первый выход 11-1 коммутатора 10. Последующий по величине порядкового номера в сжатой копии сигнала считанный отсчет подается на второй выход 11-2 коммутатора 10 и т.д. до считывания M -го отсчета. В последующей циркуляции процесс повторится в той же последовательности, однако вся сжатая копия сигнала сместится относительно взятого в данной циркуляции отсчета на время t_{Σ} . В результате этого на первом выходе 11-1 коммутатора 10 воспроизводится сигнал с наименьшей из заданных задержкой (фиг.2д). На втором выходе 11-2 коммутатора 10 воспроизводится сигнал, задержанный 35 на время, последующее по величине по отношению к первому (фиг.2е). Таким образом, по мере роста номера выхода коммутатора 10 возрастает величина заданной задержки сигнала. На каждом 40

выходе коммутатора 10 сигнал воспроизводится в виде последовательности отсчетов параллельного двоичного кода. Причем временной масштаб задержанного сигнала восстанавливается и соответствует масштабу сигнала на входе устройства.

Ф о р м у л а и з о б р е т е н и я

Многоканальное запоминающее устройство, содержащее генератор, выход которого подключен к первому входу рециркулятора и к синхровходу первого счетчика, выход переполнения которого соединен с вторым входом рециркулятора и с входом блока задержки, выход которого подключен к третьему входу рециркулятора, четвертый вход которого является информационным входом устройства, а выходы соединены с первыми входами ключей, о т л и ч а ю щ е е с я тем, что, с целью повышения надежности устройства, в него 25 введены блок управляющей памяти, второй счетчик и коммутатор, причем входы блока управляющей памяти подключены к информационным выходам первого счетчика, а выход соединен с вторыми входами ключей и с синхровходом второго счетчика, вход установки которого соединен с соответствующим входом первого счетчика и является входом установки устройства, а выходы подключены к управляющим входам коммутатора, информационные входы которого соединены с выходами ключей, а выходы являются информационными выходами устройства. 30 35 40



Фиг. 2

Редактор Л.Гратилло

Техред Л.Олейник

Корректор М.Пожо

Заказ 6569/46

Тираж 543

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4