

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年2月17日(2011.2.17)

【公開番号】特開2008-205444(P2008-205444A)

【公開日】平成20年9月4日(2008.9.4)

【年通号数】公開・登録公報2008-035

【出願番号】特願2008-5614(P2008-5614)

【国際特許分類】

H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	23/52	(2006.01)
H 01 L	21/28	(2006.01)
H 01 L	27/115	(2006.01)
H 01 L	21/8247	(2006.01)
H 01 L	29/792	(2006.01)
H 01 L	29/788	(2006.01)

【F I】

H 01 L	29/78	6 1 8 D
H 01 L	29/78	6 2 1
H 01 L	29/78	6 1 6 S
H 01 L	29/78	6 1 7 J
H 01 L	29/78	6 1 6 A
H 01 L	21/88	Z
H 01 L	21/28	3 0 1 S
H 01 L	27/10	4 3 4
H 01 L	29/78	3 7 1

【手続補正書】

【提出日】平成22年12月21日(2010.12.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に設けられ、一対の不純物領域の間に設けられたチャネル形成領域を含む島状の半導体層と、

前記半導体層の側面に接して設けられた第1絶縁層と、

前記チャネル形成領域上に設けられ、前記半導体層の中央部を横断するように設けられたゲート電極と、

前記チャネル形成領域及び前記ゲート電極の間に設けられた第2絶縁層と、
を有し、

前記半導体層は、局所的に薄膜化され、前記薄膜化された領域に前記チャネル形成領域が設けられており、

前記第2絶縁層は、少なくとも前記ゲート電極が重畳する領域の前記半導体層の側面に設けられた前記第1絶縁層を覆うことを特徴とする半導体装置。

【請求項2】

基板上に設けられ、一対の不純物領域の間に設けられたチャネル形成領域と、前記不純物領域に接して設けられたシリサイド領域と、を含む島状の半導体層と、

前記半導体層の側面に接して設けられた第1絶縁層と、

前記チャネル形成領域上に設けられ、前記半導体層の中央部を横断するように設けられたゲート電極と、

前記チャネル形成領域及び前記ゲート電極の間に設けられた第2絶縁層と、

前記ゲート電極の側面に設けられた第3絶縁層と、

を有し、

前記半導体層は、局所的に薄膜化され、前記薄膜化された領域に前記チャネル形成領域が設けられており、

前記第2絶縁層は、少なくとも前記ゲート電極が重畠する領域の前記半導体層の側面に設けられた前記第1絶縁層を覆うことを特徴とする半導体装置。

【請求項3】

請求項2において、

前記半導体層に設けられたシリサイド領域上に接して設けられ、前記不純物領域と前記シリサイド領域を介して電気的に接続される導電層を有することを特徴とする半導体装置。

【請求項4】

請求項2又は請求項3において、

前記シリサイド領域は、ニッケルシリサイド、チタンシリサイド、コバルトシリサイド、又は白金シリサイドのいずれかを含む領域であることを特徴とする半導体装置。

【請求項5】

請求項2乃至請求項4のいずれか一において、

前記シリサイド領域は、前記不純物領域と同じ導電型を付与する不純物元素が添加されていることを特徴とする半導体装置。

【請求項6】

請求項1乃至請求項5のいずれか一において、

前記半導体層の局所的に薄膜化された領域は、膜厚10nm乃至25nmの範囲であることを特徴とする半導体装置。

【請求項7】

請求項1乃至請求項6のいずれか一において、

前記第2絶縁層は、膜厚1nm乃至10nmの範囲であることを特徴とする半導体装置。

【請求項8】

請求項1乃至請求項7のいずれか一において、

前記半導体層は、前記チャネル形成領域と前記不純物領域の間に、前記不純物領域と同じ導電型を付与する不純物元素が添加され、且つ前記不純物領域と比較して低い濃度で前記不純物元素が添加された低濃度不純物領域を含むことを特徴とする半導体装置。

【請求項9】

基板上に島状の半導体層を形成し、

前記半導体層の側面と接して第1絶縁層を形成し

前記半導体層を選択的にエッチングして局所的に薄膜化し、

前記半導体層上及び前記半導体層の側面に第2絶縁層を形成し、

前記半導体層の薄膜化した領域及び前記第2絶縁層上で、且つ前記半導体層の中央部を横断するようにゲート電極を形成し、

前記ゲート電極をマスクとして前記半導体層に不純物元素を添加し、自己整合的に一対の不純物領域と、前記一対の不純物領域の間にチャネル形成領域を形成することを特徴とする半導体装置の作製方法。

【請求項10】

請求項9において、

前記ゲート電極の側面と接して第3絶縁層を形成し、
前記第3絶縁層及び前記ゲート電極をマスクとして前記第2絶縁層を選択的にエッティングすることにより、前記半導体層を選択的に露出させ、
少なくとも前記露出させた半導体層上に金属層を形成し、
熱処理を行うことにより、前記半導体層及び前記金属層が接する領域の一部をシリサイド化して、前記半導体層の一部にシリサイド領域を形成することを特徴とする半導体装置の作製方法。

【請求項11】

請求項9において、
前記ゲート電極の側面と接して第3絶縁層を形成し、
前記第3絶縁層及び前記ゲート電極をマスクとして前記第2絶縁層を選択的にエッティングすることにより、前記半導体層を選択的に露出させ、
前記ゲート電極及び前記第3絶縁層をマスクとして前記半導体層に不純物元素を添加し、自己整合的に一対の不純物領域と、前記一対の不純物領域の間にチャネル形成領域を形成し、
少なくとも前記露出させた半導体層上に金属層を形成し、
熱処理を行うことにより、前記半導体層及び前記金属層が接する領域の一部をシリサイド化して、前記半導体層の一部にシリサイド領域を形成することを特徴とする半導体装置の作製方法。

【請求項12】

請求項10又は請求項11において、
前記金属層は、ニッケル(Ni)、チタン(Ti)、コバルト(Co)、又は白金(Pl)から選ばれる金属元素、又は当該金属元素を含む合金材料を用いて形成することを特徴とする半導体装置の作製方法。

【請求項13】

請求項10乃至請求項12のいずれか一において、
前記シリサイド領域に接して導電層を形成することにより、前記導電層と前記不純物領域とを電気的に接続させることを特徴とする半導体装置の作製方法。

【請求項14】

請求項9乃至請求項13のいずれか一において、
前記第2絶縁層は、前記ゲート電極が重畳する領域の前記半導体層の側面と接して形成された前記第1絶縁層を覆うように形成されることを特徴とする半導体装置の作製方法。

【請求項15】

請求項9乃至請求項14のいずれか一において、
前記半導体層は、薄膜化した領域が膜厚10nm乃至25nmの範囲となるように、選択的にエッティングすることを特徴とする半導体装置の作製方法。