

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0053593

(43) 공개일자 2025년04월22일

(51) 국제특허분류(Int. Cl.)

H01G 11/86 (2013.01) H01G 11/24 (2013.01)

H01G 11/36 (2013.01) H01G 11/52 (2013.01)

H01G 11/56 (2013.01) B82Y 40/00 (2017.01)

(52) CPC특허분류

H01G 11/86 (2023.08)

H01G 11/24 (2023.08)

(21) 출원번호 10-2023-0137086

(22) 출원일자 2023년10월13일

심사청구일자 2023년10월13일

(71) 출원인

인천대학교 산학협력단

인천광역시 연수구 갯벌로 27, 인천대학교 이노베이션센터(송도동)

(72) 발명자

진성훈

인천광역시 연수구 컨벤시아대로252번길 50

(74) 대리인

차준용

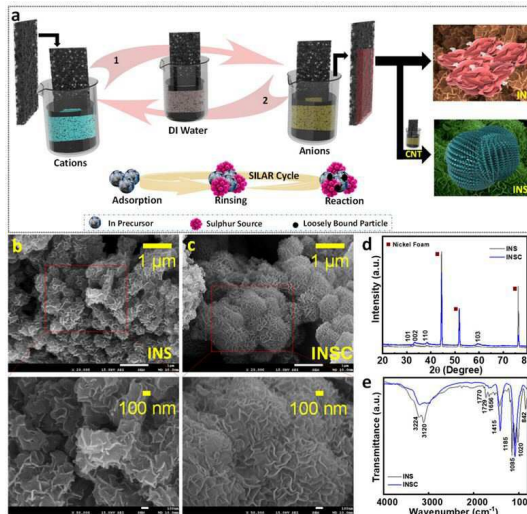
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법, 전극 및 이를 포함하는 슈퍼커패시터

(57) 요약

본 발명의 일 실시예에 따르면 인듐을 포함하는 제1 전구체 용액을 마련하는 단계, 상기 제1 전구체 용액에 기판을 침지시켜 상기 기판 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계, 상기 기판을 행구는 단계, 황을 포함하는 제2 전구체 용액에 상기 기판을 침지시켜, 상기 기판에 흡착된 양이온과 반응시키는 단계 및 탄소나노튜브를 포함하는 용액에 상기 기판을 침지시켜, 인듐 설파이드(In_2S_3)와 탄소나노튜브를 포함하는 나노복합체를 제조하는 단계를 포함하며, 상기 나노복합체는 상기 인듐 설파이드(In_2S_3)가 상기 탄소나노튜브 표면에 연결된 헤테로 구조를 갖는, 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법을 제공한다.

대표도 - 도1



(52) CPC특허분류

H01G 11/36 (2013.01)

H01G 11/52 (2023.08)

H01G 11/56 (2023.08)

B82Y 40/00 (2013.01)

Y02E 60/13 (2020.08)

명세서

청구범위

청구항 1

인듐을 포함하는 제1 전구체 용액을 마련하는 단계;

상기 제1 전구체 용액에 기판을 침지시켜 상기 기판 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계;

상기 기판을 행구는 단계;

황을 포함하는 제2 전구체 용액에 상기 기판을 침지시켜, 상기 기판에 흡착된 양이온과 반응시키는 단계; 및

탄소나노튜브를 포함하는 용액에 상기 기판을 침지시켜, 인듐 설파이드(In_2S_3)와 탄소나노튜브를 포함하는 나노복합체를 제조하는 단계;를 포함하며,

상기 나노복합체는 상기 인듐 설파이드(In_2S_3)가 상기 탄소나노튜브 표면에 연결된 헤테로 구조를 갖는,

전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 2

제1항에 있어서,

상기 기판 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계는 반데르발스 힘에 의한 물리적 흡착으로 수행되는 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 3

제1항에 있어서,

상기 탄소나노튜브는 단일벽 탄소나노튜브인 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 4

제1항에 있어서,

상기 탄소나노튜브는 상기 나노복합체 100 중량%에 대하여, 1 중량% 내지 5 중량%의 함량을 갖는 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 5

제1항에 있어서,

상기 인듐 설파이드(In_2S_3)와 상기 탄소나노튜브는 $\pi-\pi$ 결합을 형성하는 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 6

제1항에 있어서,

상기 나노복합체에서 상기 인듐 설파이드(In_2S_3)는 2차원 층상 구조를 갖는 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법.

청구항 7

제1항 내지 제6항 중 어느 한 항에 따른 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법에 의해 제조된 전극.

청구항 8

분리막을 포함하는 전해질층; 및

상기 전해질층의 양측에 배치된 상기 제7항의 전극;을 포함하는, 슈퍼커패시터.

발명의 설명

기술 분야

[0001] 본 발명은 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법, 전극 및 이를 포함하는 슈퍼커패시터에 관한 것이다.

배경 기술

[0002] 최근, 웨어러블 전자기기 시장의 급성장으로 인해, 높은 비용량, 빠른 충방전, 지속 가능한 주기 수명 등의 고성능을 갖는 슈퍼커패시터(Super Capacitor, SC)의 수요가 높아지고 있으며, 이러한 슈퍼커패시터의 핵심 특성 및 지속 가능한 성능은 웨어러블 기기에서 필수적인 특징이다.

[0003] 새로운 전극 재료의 설계와 슈퍼커패시터의 조립은 슈퍼커패시터에서 충분한 유연성을 제공하는 전략이 될 수 있다. 전이금속 설파이드(TMS)는 우수한 전도성, 기계적 강건성, 열적 안정성 및 우수한 산화 환원 반응 활성으로 인해 슈퍼커패시터 응용 분야에서 매력적인 소재였다. 유망한 TMS 나노 소재로서 인듐 설파이드(In_2S_3)는 안정적인 구조적 형태와 높은 전기 전도성을 가진 층상 구조를 가지고 있어 우수한 전극 재료로 선택될 수 있었다.

[0004] 이전 연구에서 In_2S_3 는 용매열법을 통해 전극 재료로 제조되었다. 그러나 용매열법은 합성시 고온을 수반하므로 전극 재료의 직접 성장을 위해 채택될 경우 니켈폼(NF) 기판이 종종 부서지기 쉬워 내구성과 웨어러블 응용에서의 적응성이 제한된다는 문제가 있었다.

[0005] 최근 2D 층상 나노 구조 물질은 높은 표면-계면 면적을 가지고 있어 더 나은 전기화학적 동역학 및 전하 저장을 용이하게 하기 때문에 고급 전극 재료로 연구의 초점이 되고 있다. 그러나 재료 자체의 안정성이 전극 재료로서의 적용 가능성에 대한 주요 관심사로 알려져 있다.

[0006] 단일벽 탄소나노튜브(SWCNT)는 기계적 강성을 향상시키고 효율적인 전하 전달 채널을 제공하여 적층 또는 응집의 위험을 줄이면서 활성 부위의 노출을 증가시키는 방향으로 잘 연구되고 있는 실정이다.

선행기술문헌

특허문헌

[0008] (특허문헌 0001) 한국등록특허 제10-2548031호

발명의 내용

해결하려는 과제

[0009] 본 발명은 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법, 전극 및 이를 포함하는 슈퍼커패시터에 관한 것이다.

[0010] 본 발명의 목적은 이상에서 언급한 목적으로 제한되지 않는다. 본 발명의 목적은 이하의 설명으로 보다 분명해질 것이며, 특허청구범위에 기재된 수단 및 그 조합으로 실현될 것이다.

과제의 해결 수단

- [0011] 본 발명의 일 실시예에 따르면 인듐을 포함하는 제1 전구체 용액을 마련하는 단계, 상기 제1 전구체 용액에 기판을 침지시켜 상기 기판 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계, 상기 기판을 행구는 단계, 황을 포함하는 제2 전구체 용액에 상기 기판을 침지시켜, 상기 기판에 흡착된 양이온과 반응시키는 단계 및 탄소나노튜브를 포함하는 용액에 상기 기판을 침지시켜, 인듐 설파이드(In_2S_3)와 탄소나노튜브를 포함하는 나노복합체를 제조하는 단계를 포함하며, 상기 나노복합체는 상기 인듐 설파이드(In_2S_3)가 상기 탄소나노튜브 표면에 연결된 헤테로 구조를 갖는, 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법을 제공한다.
- [0012] 상기 기판 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계는 반데르발스 힘에 의한 물리적 흡착으로 수행될 수 있다.
- [0013] 상기 탄소나노튜브는 단일벽 탄소나노튜브일 수 있다.
- [0014] 상기 탄소나노튜브는 상기 나노복합체 100 중량%에 대하여, 1 중량% 내지 5 중량%의 함량을 갖는 것을 특징으로 한다.
- [0015] 상기 인듐 설파이드(In_2S_3)와 상기 탄소나노튜브는 π - π 결합을 형성할 수 있다.
- [0016] 상기 나노복합체에서 상기 인듐 설파이드(In_2S_3)는 2차원 층상 구조를 갖는 것을 특징으로 한다.
- [0017] 본 발명의 다른 실시예에 따르면, 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법에 의해 제조된 전극을 제공한다.
- [0018] 본 발명의 또 다른 실시예에 따르면, 분리막을 포함하는 전해질층 및 상기 전해질층의 양측에 배치된 상기 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법에 의해 제조된 전극을 포함하는, 슈퍼커패시터를 제공한다.

발명의 효과

- [0020] 본 발명은 인듐 설파이드(In_2S_3)와 단일벽 탄소나노튜브(SWCNT)의 클러스터 헤테로 구조를 기반으로 한 슈퍼커패시터 응용을 위한 새로운 전극 재료의 합성 및 특성에 관한 것이다. In_2S_3 -SWCNT(INSC) 샘플은 연속 이온층 흡착 및 반응(facile successive ionic layer sorption and reaction, SILAR) 방법을 사용하여 제조되었으며, 순수 인듐 설파이드(In_2S_3) 전극과 비교하여 높은 비용량(1 Ag^{-1} 에서 258 Fg^{-1})을 나타냈다. 전기화학 성능의 향상은 전자 전달, 촉매 특성 및 비용량을 향상시키는 In_2S_3 와 SWCNT 간의 시너지 효과에 의한 것이다.
- [0021] 또한 INSC 전극의 사이클 안정성이 크게 향상되어 3000 사이클 후 초기 용량의 96.8%를 유지하였다. 제작된 INSC 기반 슈퍼커패시터 장치의 높은 전압 유지 능력과 높은 사이클 효율은 차세대 에너지 저장 장치에 대한 가능성을 시사하고 있으며, 또한 INSC 전극 기반 슈퍼커패시터 장치는 우수한 유연성과 굴곡성을 나타내어 180° 의 굽힘 각도에서도 유사한 성능을 유지하여 유연한 에너지 저장 장치에 적용 가능하다.
- [0022] 즉, 본 발명에서는 (i) 슈퍼커패시터 응용을 위한 SILAR 성장 방법을 통해 2D In_2S_3 네트워크 헤테로 구조에 첨가된 단일벽 탄소나노튜브(SWCNT), (ii) 비용량 측면에서 SWCNT- In_2S_3 헤테로 구조의 더 높은 전기화학 성능, 우수한 사이클 유지 성능, 180° 굽힘에서도 변하지 않는 성능을 통해 우수한 유연성을 보일 수 있다. (iii) 또한, 상업적 신뢰성은 전압 유지, 누설 전류 및 자가 방전으로 테스트되었다. 또한, 본 발명에서는 2D In_2S_3 헤테로 구조에 첨가된 단일벽 탄소나노튜브(SWCNT)는 뛰어난 전기화학 성능, 우수한 사이클 안정성, 180° 굽힘에서 기계적 유연성을 보여주었다. 또한, 제작된 대칭 슈퍼커패시터 장치의 전압 유지 능력, 높은 사이클 효율 및 작동 전력 범위는 제조된 전극 재료가 차세대 에너지 저장 장치에 우수한 후보가 될 수 있음을 나타낸다.

도면의 간단한 설명

- [0024] 도 1은 (a) 샘플 INS 및 INSC의 모식도, (b) INSC, (c) INSC의 FE-SEM 이미지, 준비된 전극 재료 INS 및 INSC의 (d) XRD 패턴 및 (e) FTIR 스펙트럼을 나타낸다.

도 2는 샘플 INS 및 INSC의 (a) 100 mVs⁻¹ 스캔 속도에서 비교 CV 곡선, (b) 다양한 스캔 속도에서 추출된 비용량 값, (c) 다양한 전위 윈도우에서 100 mVs⁻¹ 스캔 속도에서 CV 곡선, (d) 비교 GCD 곡선, (e) 다양한 전류 밀도에서 추출된 비용량 값, (f) 다양한 전위 윈도우에서 GCD 곡선, (g) Ragone 플롯, (h) 사이클 안정성 스펙트럼 및 (i) 나이퀴스트 플롯을 나타낸다.

도 3은 INSC 기반 SSC 장치를 위한 (a) GCD (100 사이클) + VHT (2 시간) + SD (2 시간), (b) GCD (100 사이클) + VHT (2 시간)을 나타내는 그래프이고, (c) 상용 적색 LED 조명의 시연 및 (d) 제작된 대칭형 슈퍼커패시터의 전극-전해질 계면에서의 전자 투과를 설명하기 위한 개략적인 모식도이다.

도 4는 (a-e) 다양한 굽힘 상태에서 제작된 SSC 장치의 기계적 시험 사진 및 (f) 제작된 INSC 기반 SSC 장치의 해당 CV 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이상의 본 발명의 목적들, 다른 목적들, 특징들 및 이점들은 첨부된 자료들과 관련된 이하의 바람직한 실시예들을 통해서 쉽게 이해될 것이다. 그러나 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 통상의 기술자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0026] 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0027] 달리 명시되지 않는 한, 본 명세서에서 사용된 성분 및 반응 조건을 표현하는 모든 숫자, 값 및/또는 표현은, 이러한 숫자들이 본질적으로 다른 것들 중에서 이러한 값을 얻는 데 발생하는 측정의 다양한 불확실성이 반영된 근사치들이므로, 모든 경우 "약"이라는 용어에 의해 수식되는 것으로 이해되어야 한다. 또한, 본 기재에서 수치 범위가 개시되는 경우, 이러한 범위는 연속적이며, 달리 지적되지 않는 한 이러한 범위의 최소값으로부터 최대값이 포함된 상기 최대값까지의 모든 값을 포함한다. 더 나아가, 이러한 범위가 정수를 지칭하는 경우, 달리 지적되지 않는 한 최소값으로부터 최대값이 포함된 상기 최대값까지를 포함하는 모든 정수가 포함된다.
- [0029] 본 발명에서는 용이한 상온 연속 이온층 흡착 및 반응(facile successive ionic layer sorption and reaction, SILAR) 방법으로 제조된 순수 INS 및 SWCNTs-In₂S₃ 헤테로 구조 기반 전극 재료를 개시한다. 이 상온 합성 경로는 니켈폼 기관 위에 직접 성장된 층상 SWCNTs-In₂S₃ 헤테로 구조를 얻을 수 있어 상기 SILAR 방법으로 제조된 전극은 더 개선된 강성과 유연성을 가질 수 있다. 또한, SILAR 방법은 필름 성장의 결과적인 특성으로 인해 미세 필름 두께를 조절하는 이점이 있다.
- [0031] 본 발명의 일 실시예에 따르면 인듐을 포함하는 제1 전구체 용액을 마련하는 단계, 상기 제1 전구체 용액에 기관을 침지시켜 상기 기관 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계, 상기 기관을 행구는 단계, 황을 포함하는 제2 전구체 용액에 상기 기관을 침지시켜, 상기 기관에 흡착된 양이온과 반응시키는 단계 및 탄소나노튜브를 포함하는 용액에 상기 기관을 침지시켜, 인듐 설파이드(In₂S₃)와 탄소나노튜브를 포함하는 나노복합체를 제조하는 단계를 포함하며, 상기 나노복합체는 상기 인듐 설파이드(In₂S₃)가 상기 탄소나노튜브 표면에 연결된 헤테로 구조를 갖는, 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법을 제공한다.
- [0032] 상기 기관 표면에 상기 제1 전구체 용액에 포함된 양이온을 흡착시키는 단계는 반데르발스 힘에 의한 물리적 흡착으로 수행될 수 있다.
- [0033] 상기 탄소나노튜브는 단일벽 탄소나노튜브일 수 있다.
- [0034] 상기 탄소나노튜브는 상기 나노복합체 100 중량%에 대하여, 1 중량% 내지 5 중량%의 함량을 갖는 것을 특징으로 한다.

- [0035] 상기 인듐 설파이드(In_2S_3)와 상기 탄소나노튜브는 π - π 결합을 형성할 수 있다.
- [0036] 상기 나노복합체에서 상기 인듐 설파이드(In_2S_3)는 2차원 층상 구조를 갖는 것을 특징으로 한다.
- [0037] 본 발명의 다른 실시예에 따르면, 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법에 의해 제조된 전극을 제공한다.
- [0038] 본 발명의 또 다른 실시예에 따르면, 분리막을 포함하는 전해질층 및 상기 전해질층의 양측에 배치된 상기 전극 형성용 도전성 조성물을 포함하는 전극의 제조방법에 의해 제조된 전극을 포함하는, 슈퍼커패시터를 제공한다.

[0040] 이하, 본 발명을 구체적으로 설명하기 위해 실시예를 들어 상세하게 설명하기로 한다. 그러나, 본 발명에 따른 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 기술하는 실시예들에 한정되는 것으로 해석되지 않는다. 본 명세서의 실시예들은 당업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해 제공되는 것이다.

[0042] 실험

[0043] 재료 및 방법

[0044] 바인더가 없는 In_2S_3 -SWCNT 헤테로 구조 기반 전극은 2단계 사이클 SILAR 증착법을 사용하여 니켈폼 상에서 성장되었다. 사용된 모든 화학물질은 분석 등급이었고 더 이상의 처리나 정제 없이 사용되었다. 염화인듐 펜타하이드레이트 및 티오우레아 화학물질은 시그마 알드리치(St. Louis, MI, USA)로부터 구입하였다. 단일벽 탄소나노튜브 용액(SWCNT)은 KH 화학주식회사로부터 구입하였다. SWCNT의 평균 직경과 길이는 각각 1.1-1.4 nm 및 5 μm 였으며, G/D 비율은 100을 초과했다.

[0045] 전극 합성을 위한 구체적인 방법은 다음과 같다. 전극 재료의 증착에는 2단계 사이클 SILAR 공정이 사용된다. 1 사이클 SILAR 공정의 전형적인 절차로서, 니켈 폼 기판(NF)을 음이온이 풍부한 용액(0.05 M Na_2S)에 먼저 담근 후 금속 전구체(0.05 M)를 양이온 소스를 포함하는 용액에 담갔다. 그 후, 기판으로부터 느슨하게 결합된 입자를 제거하기 위해 탈이온수가 담긴 비이커(25 mL 부피)에 담갔다.

[0046] 각 비이커에서 니켈폼 기판을 이전 비이커에 담금 이후 30초 동안 담갔으며, 기판 표면에 균질하고 바인더가 없는 증착을 위해 동일한 방법으로 20 사이클을 연속적으로 반복했다. 그 후 샘플을 60 $^{\circ}\text{C}$ 의 오븐에서 12시간 동안 건조시켰다.

[0047] 복합 재료 준비를 위해 각 SILAR 사이클(탈이온수에 담금 이후) 사이에 하나의 비이커(25 mL 물에 1 mL SWCNT)를 더 준비하였다.

[0049] 고체상 대칭형 슈퍼커패시터(SSC) 소자의 제조

[0050] 고체상 대칭형 슈퍼커패시터(SSC) 장치 제작을 위해 증착 면적 (2×3) cm^2 의 니켈폼 기판에 물질 코팅된 전극 시료를 사용하였다. PVA 3 g과 수산화칼륨 3 g을 탈이온수 30 ml에 용해시켜 반고체 전해질 겔을 형성하였다. 분리막으로 0.45 마이크론 여과지(Millipore) (Merck Millipore사 제품)를 사용하여 전극을 함께 끼우고 전해질 겔에 2분간 담근 후 상온에서 2분간 유지하였다.

[0051] 제작된 SSC 소자에는 누출 및 단락을 방지하기 위해 파라핀 필름으로 보호 코팅하였으며, 최적의 작동을 보장하기 위해 실온에서 밤새 응고하였다.

[0053] 특성 기술

[0054] X선 회절(XRD) 측정은 리가쿠 SmartLab [Cu K] 방사선(1.54Å) 소스에서 수행되었다. 합성된 그대로의 전극 물질의 형태와 EDS(에너지 분산 X선 분광)는 JEOL/JSM-7800F 전계 방출 스캐닝 전자 현미경 장비를 사용하여 조사하였다. NF 기판의 전극 물질에 대한 FTIR 스펙트럼은 FT-IR 현미경인 Hyperion 2000을 사용하여 획득되었다.

[0055] 제작된 2단자 슈퍼커패시터 장치에 대한 전기화학적 연구는 IVIUM Technologies Compactstat.h 전기화학 워크스테이션을 사용하여 수행되었다. 니켈폼에서 INS와 INSC에 대한 질량 부하는 각각 1.8 mg/cm^2 와 2.2 mg/cm^2 였다. 제조된 직접 성장 전극 샘플의 전기화학적 성능은 순환 전압전류법(CV), 정전류 충방전법(GCD) 및 전기화학 임피던스 분광법(EIS) 기술을 사용하여 조사되었다.

[0056] CV 곡선을 기준으로 전극 샘플의 비용량(C_s)를 결정하는 데 다음 식을 사용할 수 있다.

$$C_s = \frac{1}{ms(V_2 - V_1)} \int_{V_1}^{V_2} I(V)dv$$

[0057]

[0058] 여기서, "m"은 기판 상에 증착된 전극 물질의 질량을 질량차법(mass difference method)으로 결정하고, "s"는 스캔 속도를 나타내며, "I(V)"는 응답 전류를 나타내고, "($V_2 - V_1$)"은 측정 전위차를 나타낸다.

[0059] GCD 연구로부터 비용량을 확인할 수 있다.

$$C_s = Q/(\Delta V \times m) = (I \times \Delta t)/(\Delta V \times m)$$

[0060]

[0061] I, Δt , ΔV 및 m은 GCD 곡선의 사용 전류, 방전 시간, 허용된 전위창(potential window) 및 기판 상에 증착된 활성 질량을 나타낸다.

[0062] GCD 곡선으로부터 매개변수인 에너지 밀도와 전력 밀도를 계산하기 위해 다음 공식이 사용된다.

$$E = 1/2(C_s \times V_{max}^2)$$

[0063]

[0064] V_{max} , E, P는 각각 최대 전압, 에너지 밀도, 전력 밀도를 나타낸다.

[0066] 실험 결과

[0067] 도 1a는 전극 재료의 제조를 위한 연속 이온층 흡착 및 반응(SILAR) 공정의 개략적인 예시도이고, 도 1b는 니켈 폼 기판에서 성장된 나무 산호초 형태(tree reef corals' morphology)와 유사한 층화되며(stratified) 상호 연결된 덩어리를 갖는 INS 나노 구조체를 나타낸다.

[0068] 한편, 콜리플라워(cauliflower) 유사 형태를 나타내는 보다 통합된 층상형 나노구조를 갖는 니켈폼 기판에서 성장된 INSC를 도 1c에 나타낸다. 이러한 SWCNT는 전극시료의 전극 표면 특성, 전하 전달 및 성능 일관성을 향상시킬 수 있으며, 잘 분리된 층상형 나노구조는 제조된 전극시료보다 더 우수한 전기화학 반응을 가능하게 하며, 높은 활성 전극 표면적을 제공할 수 있다.

[0069] 기판 준비: 기판 표면의 불순물이나 오염물을 제거하기 위해 먼저 기판을 세척하고 건조한다. 이는 증착된 필름이 기판에 잘 부착되도록 하기 위함이다.

[0070] 전구체 용액에의 침지: 기판을 용해된 금속 또는 금속 화합물을 포함하는 제1 전구체 용액에 침지시킨다. 기판을 용액에 미리 정해진 시간 동안 보관함으로써 전구체 이온이 표면에 흡착되도록 한다. 본 발명의 경우 인듐 전구체는 주로 반데르발스(Vander Walls) 힘에 의해 구동되는 물리적 흡착을 통해 기판에 부착된다.

[0071] 행균: 흡착 단계 후, 기판 표면에 있을 수 있는 과잉 전구체 용액을 제거하기 위해 적절한 용매로 기판을 행균다.

[0072] 반응: 행균 기판을 제2 전구체 용액(일반적으로 이산화황 전구체)에 침지시키고, 이 용액은 흡착된 전구체 이온과 반응하여 기판 표면에 원하는 물질의 얇은 필름을 형성하며, 환원제는 전구체 이온과 제어된 방식으로 반응

하여 균일하고 일정한 필름의 성장을 보장한다.

[0073] 건조: 마지막으로, 기판 표면에 원하는 물질의 얇은 필름을 남기고 남아있는 용매나 물 분자를 제거하기 위해 기판을 건조시킨다.

[0074] XRD (X-ray 회절분석법)는 양 전극 물질의 결정상 구조를 조사하기 위해 사용되었으며, 그 결과 스펙트럼은 도 1d (표준 ICDD 패턴 32-0456)에 나타나 있으며, 이는 제조된 샘플의 XRD 스펙트럼에서 볼 수 있는 In_2S_3 의 입방 구조에 해당한다. 스펙트럼에서 밀러(Miller) 지수는 모든 피크를 지수화하기 위해 사용된다. 모든 피크 위치는 이전에 보고된 값과 일치하는 In_2S_3 의 입방상을 확인했다.

[0075] 도 1e와 같이 FTIR (푸리에 변환 적외선 분광법) 스펙트럼을 사용하여 In_2S_3 에 존재하는 분자 구조와 작용기를 분석했다. 화학흡착수에서 O-H 작용기의 진동은 3224 cm^{-1} 근처의 넓은 피크를, H_2O 의 굽힘 진동은 1656 cm^{-1} 에서 발생하며, 술폰 작용기는 $800\text{--}1500\text{ cm}^{-1}$ 사이의 시그니처 피크에 의해 특징지어진다.

[0077] 전기화학 특성

[0078] 도 2a에서 합성된 그대로의 전극 재료(INS 및 INSC)의 전기 화학 성능은 100 mVs^{-1} 의 고정된 스캔 속도에서 순환 전압전류법(CV) 곡선을 통해 비교할 수 있다. INSC 기반 샘플은 INS 샘플보다 CV 곡선 아래에서 더 큰 밀폐 면적을 보여 더 나은 전기 화학 동역학을 나타냄을 알 수 있다.

[0079] 10 mVs^{-1} 에서 100 mVs^{-1} 사이의 다양한 스캔 속도에서 INS와 INSC의 계산된 비용량 값이 도 2b에 나와 있다. 특히 INSC 샘플(210 Fg^{-1})에 대한 획득된 비용량은 순수 INS(112.7 Fg^{-1})보다 상당히 높기 때문에 SWCNT 프레임워크의 효과를 명확하게 보여준다. SWCNT 헤테로 구조를 사용한 INS의 비용량의 상기 개선은 산화환원 종의 향상된 사용, 전기화학적으로 이용 가능한 활성 부위의 강화 및 빠른 전하 전달 동역학에 기인함을 알 수 있다. INS 재료와 SWCNT의 상승적이고 협력적인 기여는 도펀트(상대-양극) 확산을 촉진하고 전해질 접근성을 개선하기 위한 전도 경로를 개선했으며, 이는 전기 화학 성능을 향상시키는 이유일 수 있다.

[0080] INSC로 제작된 SSC 장치(도 2c)의 CV 측정은 0.6 V 에서 1.2 V 사이의 다양한 잠재적 창에서 수행되었으며, 곡선 아래에서 활성 통합 면적의 증가로 이어짐을 알 수 있다. 다양한 잠재적 창에서 CV 데이터를 스캔함으로써 슈퍼커패시터의 거동은 다양한 작동 조건에서 추정될 수 있다.

[0081] 예를 들어 더 넓은 잠재적 창에서 스캔하면 고전압에서 장치의 용량과 에너지 밀도에 대한 정보를 제공하는 반면 더 좁은 잠재적 창에서 스캔하면 저전압에서 용량과 전력 밀도를 나타낼 수 있다. 전반적으로, 다양한 잠재적 창에서 INSC 기반 SSC 장치의 CV 데이터를 스캔하면 성능 특성에 대한 귀중한 정보를 제공하여 특정 응용 분야에 대한 설계를 최적화할 수 있다.

[0082] 도 2d는 INS와 INSC 샘플에 대한 정전류 충방전법(GCD) 비교 곡선을 나타낸다. 샘플 INSC(258 Fg^{-1})에서 관찰된 높은 방전 시간은 더 나은 용량 성능을 보여주며 CV 결과와 일치한다.

[0083] 도 2e는 다른 전류 밀도에서 샘플의 계산된 비용량 값을 나타낸다.

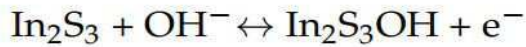
[0084] 도 2f는 준비된 SSC 장치의 넓은 작동 영역을 나타내는 $0.6\text{--}1.6\text{ V}$ 범위의 다양한 잠재적 창에서 샘플 INSC의 GCD 곡선을 나타낸다. 수산화물 상대 전해질 음이온이 존재하는 경우의 산화환원 반응은 In_2S_3 의 이온 전하 저장 거동에 대해 다음과 같이 공식화될 수 있다.

[0085] SWCNT는 독특한 전자적, 광학적, 기계적 특성을 가지고 있어 헤테로 구조에서 널리 사용되고 있는 재료이다. SWCNT를 In_2S_3 (INS) 헤테로 구조에 첨가하면 대역 정렬, 전하 이동, 광학적 특성, 기계적 특성 등 다양한 효과를 가져올 수 있다. 이로 인한 헤테로 구조에서 INS의 전기화학적 성능 및 기계적 안정성 향상은 매우 중요하다.

[0086] 헤테로 구조의 전자적 특성은 전하 캐리어의 흐름에 영향을 미치는 소자 내부 전기장을 생성하는 SWCNT의 밴드 정렬에 의해 영향을 받을 수 있다. 또한 SWCNT의 높은 기계적 강도와 유연성은 장치의 내구성과 유연성을 향상시킬 수 있다. SWCNT는 전하 전달을 통해 INS와 상호 작용할 수도 있으며, 장치의 전자적 특성과 재료의 원자가 상태를 변경할 수 있다. SWCNT가 INS 헤테로 구조의 원자가 상태에 미치는 영향은 복잡하고 상호 작용의 특성,

재료 간의 에너지 레벨 정렬, 헤테로 구조 내의 상대적 위치, 재료의 화학적 특성 등 다양한 요인에 의존한다.

[0087] 밀도 함수 이론(DFT) 분석에 따르면 SWCNT의 작업 함수는 In_2S_3 보다 높아 계면에서 하향 밴드 벤딩이 발생하고 전자 전달을 위한 잠재적 장벽을 형성함을 알 수 있다. 그러나 본 발명에서는 장벽 높이가 상대적으로 낮아 헤테로 접합을 가로지르는 효율적인 전자 전달이 가능함을 알 수 있다.



[0088]

[0089] 도 2g는 샘플 INS와 INSC의 라곤 플롯(Ragone plot: 전력 밀도와 에너지 밀도 사이의 그래프)을 나타낸다. SC 적용의 경우 라곤 플롯은 기능성 및 작동 물질 효율성을 분석할 수 있다. 샘플 INSC는 400 Wkg^{-1} 의 전력 밀도에 서 22.93 Whkg^{-1} 의 높은 에너지 밀도를 나타낸다.

[0090] 5 mVs^{-1} 에서 CV 측정을 수행하여 3000 사이클 동안의 사이클 안정성을 평가했다(도 2h).

[0091] 본 발명에서는, 샘플 INSC (96.8%)는 INS 샘플 (90%)에 비해 우수한 사이클 유지를 나타낸다. 팽윤과 수축은 전극 재료의 안정성을 높이는 두 가지 주요 요인으로 생각된다. 따라서, 사이클 안정성의 이러한 현저한 향상은 물리적 보강을 가능하게 하는 SWCNT에 기인하며, 헤테로 구조의 견고한 형태로 이어짐을 알 수 있다.

[0092] 또한, 전극 재료에 SWCNT를 삽입하면 $\pi-\pi$ 결합을 형성함으로써 전극의 안정성 거동이 크게 증가한다. 이것은 활성 부위의 수를 증가시키고 더 전도성이 높은 채널을 생성하여 더 큰 전극-전해질 상호 작용을 가능하게 한다. SWCNT는 층과 가교를 형성하여 전도성을 증가시키고 결과적으로 전기화학 성능을 향상시킬 수 있다.

[0093] 전기화학적 임피던스 분광법(EIS)은 전하 전달을 조사하고 전극 물질의 임피던스 파라미터를 추정하는 데 사용된다. 도 2i는 제작된 SSC 장치의 EIS 스펙트럼 범위가 100 kHz에서 0.01 Hz 사이이며 바이어스 전압은 0.1 V임을 보여준다.

[0094] EIS 곡선의 거의 동일한 모양은 각 물질 샘플에서 전하가 동등하게 채널화되었음을 의미한다. 작은 반원, 작은 절편, 저주파 측으로의 수직선이 더 길다는 것은 샘플 INSC에서 더 큰 질량 전달 제한, 패러데이 전하 전달 및 감소된 먼간 전하 저항을 나타낸다.

[0096] 자가 방전 연구

[0097] 자가 방전(Self-Discharge, SD) 거동 및 전압 유지(VH) 기능은 실제 응용을 위한 슈퍼커패시터의 적용 가능성을 평가할 때 고려해야 할 필수 성능 요소이다. 충전 후 슈퍼커패시터의 급속 자가 방전은 산업에서 슈퍼커패시터의 사용 가능성을 제한한다.

[0098] 도 3a는 INSC 샘플로부터 고체상 대칭 슈퍼커패시터 장치에 대한 4개의 100 사이클 GCD 측정치를 보여주며, 이어서 2시간 VH 및 2시간 SD 테스트를 나타낸다.

[0099] 도 3b는 GCD(100 사이클)의 시퀀스를 보여주며, 이어서 INSC 고체상 대칭 슈퍼커패시터 장치에 대한 2시간 VH 테스트를 보여준다. GCD 사이클링은 0에서 1.2 V까지 1 Ag^{-1} 에서 수행되었으며, 나아가 VH 테스트는 2시간 동안 1.2 V에서 수행되었으며, SD 테스트는 OCP(개방 회로 전위)에서 수행되었다.

[0100] 2시간에 걸쳐 4 사이클 VH 테스트에서 장치 수준에서의 내부 저항이 거의 나타나지 않았다. 저항과 확산 전하 재분배는 슈퍼커패시터 장치의 SD를 결정하는 중요한 요소이다. 장치에서 SD, VH 및 누설 전류를 검사했으며 그 결과 제작된 고체상 대칭 슈퍼커패시터 장치의 나노 구조 무결성 개선에 의해 SD가 완화된 것으로 나타났다. LED 조명을 위해 제작된 SSC 장치를 사용하여 실제 적용 가능성을 더욱 검증했다.

[0101] 직렬로 연결된 두 개의 고체상 대칭 슈퍼커패시터 장치는 적색 상용 LED 조명에 사용될 때 매우 효율적이며(도 3c), 전하 저장을 위한 층상 나노 구조에서 이온의 전하 전달 거동은 도 3d의 방식과 같이 나타낼 수 있다.

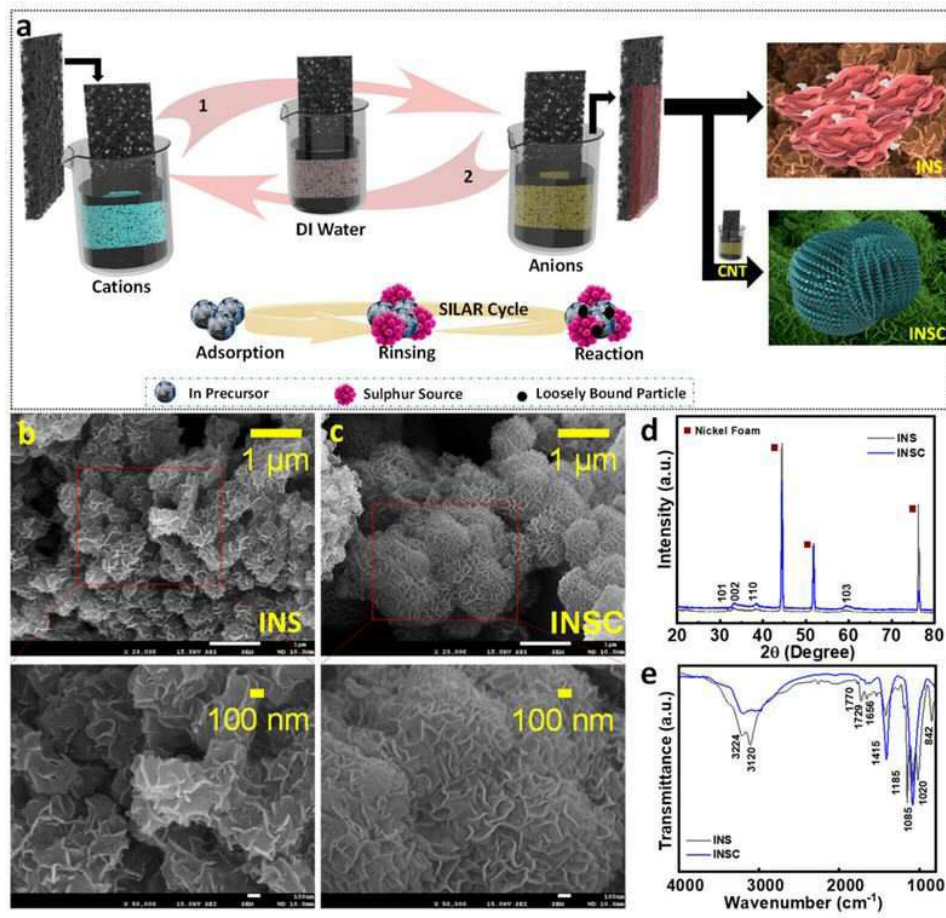
[0102] 우수한 전기화학 성능은 실제로 (i) 잘 정의된 층 구조; (ii) 이온 축적의 더 많은 사용을 가능하게 하는 2D In_2S_3 의 층상 구조로 인한 접근성이 높은 계면 접촉 제공; 및 (iii) 전도성 SWCNT의 도입으로 인한 내부 물질 저항 감소로 층방전 과정에서 전자 확산 길이가 짧아지는 효과를 얻을 수 있다. 모든 전기화학적 결과는 INSC 전극 재료가 내장된 형태로 개발된 헤테로 구조체의 고성능 슈퍼커패시터 용도로서의 장점을 실질적으로 뒷받침함

을 알 수 있다.

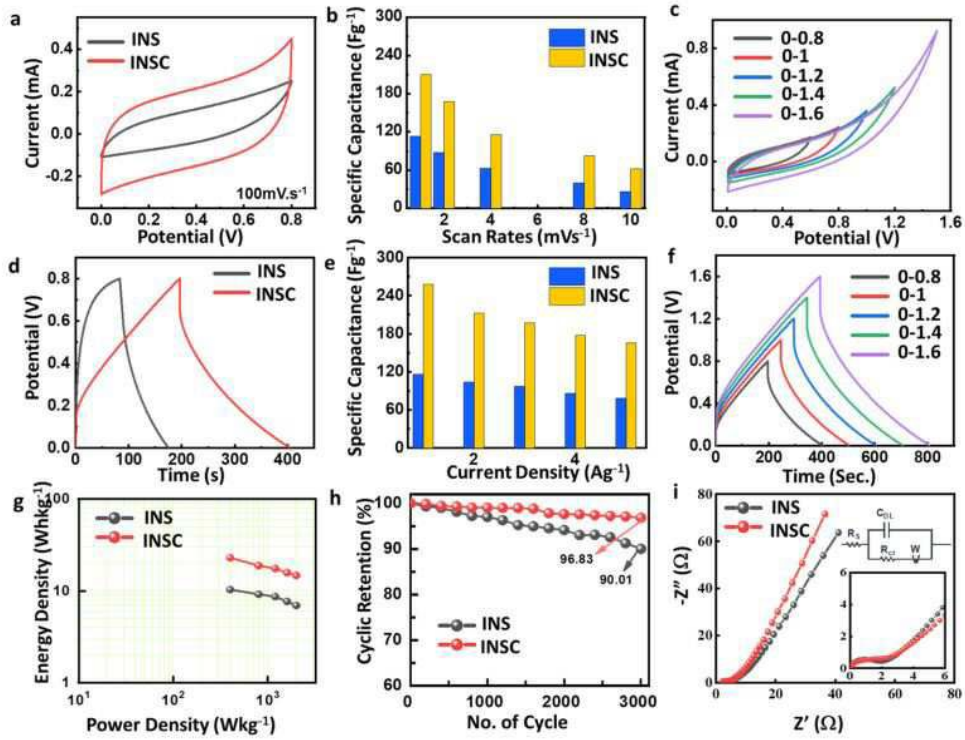
- [0103] 기계적 유연성 시험은 기기의 전반적인 성능, 강건성, 수명을 보장하기 위한 중요한 단계로, 본 발명에서는 다양한 굽힘 각도에서 슈퍼커패시터 기기의 성능을 유지하는 능력을 평가하였다. 특히, 기계적 유연성 시험은 고체상 대칭 슈퍼커패시터 기기에서 수행되었으며, 그 결과는 도 4a 내지 4e에 나타나 있다.
- [0104] 전기화학적 성능 비교를 위해 고체상 대칭형 슈퍼커패시터 장치의 CV 곡선을 100 mVs^{-1} 스캔 속도로 도 4f에 표시하여 장치의 정전용량 성능을 나타냈다. 기본적으로 휨 각도를 0° 에서 평평한(0°) 조건에서 크게 벗어난 180° 로 증가하여도 고체상 대칭형 슈퍼커패시터 장치의 정전용량 성능이 저하되지 않음을 알 수 있다.
- [0105] 본 발명의 상기 특징은 제작된 INSC 기반 고체상 대칭 슈퍼커패시터 장치의 우수한 복원 특성을 보여주며, 극한 굽힘 조건에서도 장치의 정전 용량 성능이 영향을 받지 않음을 나타낸다. 이는 또한 어려운 환경에서도 성능을 유지할 수 있기 때문에 장치의 장기적인 내구성과 견고성을 보장할 수 있다.
- [0106] 따라서 기계적 복원성 테스트는 장치의 성능, 견고성 및 수명을 평가하는 데 중요한 역할을 함을 알 수 있다. 고체상 대칭 슈퍼커패시터 장치에서 수행된 기계적 복원성 테스트의 결과는 우수한 복원 특성을 가지며 극한 굽힘 조건에서도 저하되지 않으므로 복원성과 견고성이 요구되는 응용 분야에 이상적인 선택임을 알 수 있다.
- [0108] **결론**
- [0109] 본 발명의 일 실시형태에서 제공되는 2D In_2S_3 헤테로 구조 전극 재료는 높은 용량, 높은 전력 밀도 및 뛰어난 사이클 유지 특성을 나타낼 수 있다. INSC 헤테로 구조는 효율적인 전하 전달과 활성 부위가 증가하고 적층 또는 응집이 감소된 안정적인 구조를 제공하여 전기화학적 및 안정성 성능을 향상시키는 데 기여할 수 있다.
- [0110] 2D INSC 재료는 기존의 전극 재료에 비해 향상된 성능과 안정성을 제공하며 슈퍼커패시터 적용을 위한 차세대 전극 재료로서의 가능성을 보여준다.
- [0111] 상기의 결과는 이 재료가 에너지 저장 및 전력 변환 시스템에 사용될 수 있음을 시사하고 있다.
- [0112] 전반적으로 2D In_2S_3 헤테로 구조는 높은 용량, 전력 밀도 및 사이클 유지 특성으로 인해 슈퍼커패시터 적용에 유망한 옵션임을 알 수 있다.
- [0114] 이상에서 설명한 본 발명은, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어서 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변경이 가능하므로 전술한 실시예에 한정되는 것은 아니다.

도면

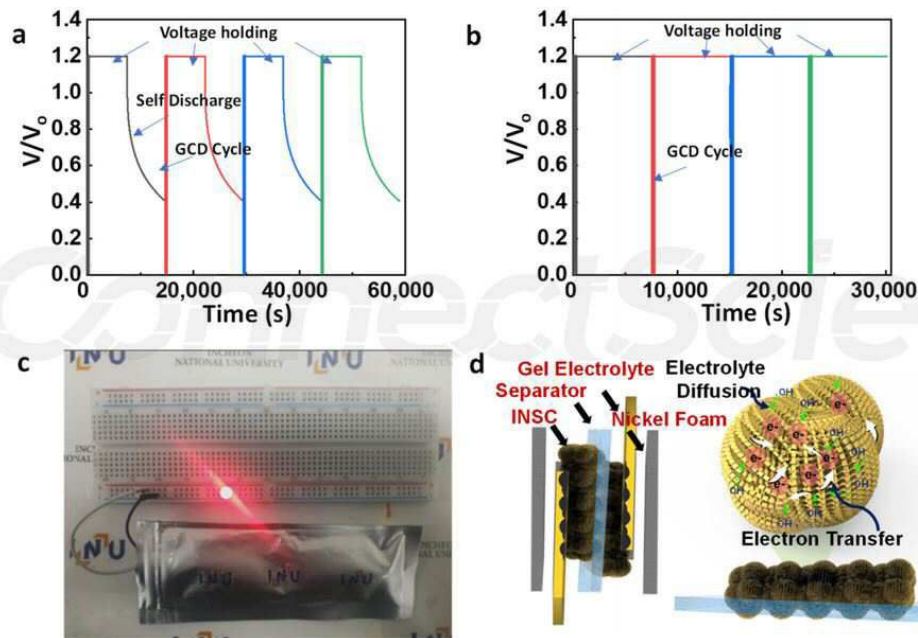
도면1



도면2



도면3



도면4

