

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-28465
(P2012-28465A)

(43) 公開日 平成24年2月9日(2012.2.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 G 4/12 (2006.01)	HO 1 G 4/12 3 6 4	5 E 0 0 1
HO 1 G 4/30 (2006.01)	HO 1 G 4/30 3 1 1 E	5 E 0 8 2
HO 1 G 13/00 (2006.01)	HO 1 G 13/00 3 9 1 B	

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願2010-164199 (P2010-164199)
(22) 出願日 平成22年7月21日 (2010.7.21)

(71) 出願人 000003067
T D K 株式会社
東京都中央区日本橋一丁目 1 3 番 1 号
(74) 代理人 100088155
弁理士 長谷川 芳樹
(74) 代理人 100113435
弁理士 黒木 義樹
(74) 代理人 100124062
弁理士 三上 敬史
(74) 代理人 100145012
弁理士 石坂 泰紀
(72) 発明者 廣田 大輔
東京都中央区日本橋一丁目 1 3 番 1 号 T
D K - E P C 株式会社内

最終頁に続く

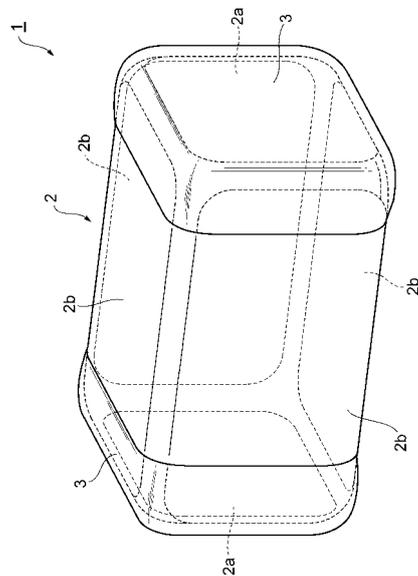
(54) 【発明の名称】 電子部品の製造方法

(57) 【要約】

【課題】プロット工程後の電極ペーストの形状寸法を所望の範囲に制御できる電子部品の製造方法を提供する。

【解決手段】この電子部品の製造方法では、素体 2 の端面 2 a に付着させた電極ペースト P 1 の厚さ S_0 、及び平板 1 0 にさせた電極ペースト P 2 の厚さ d に基づいて、素体 2 の端面 2 a の電極ペースト P 1 を平板 1 0 の電極ペースト P 2 に対して押し込む押込量 S を規定している。これにより、素体 2 の側面 2 b における B ノボリ及び H 寸法を所望の範囲に収めることが可能となる。B ノボリを抑えることで、積層セラミックコンデンサ 1 を実装する際のチップ立ちの発生を抑制できる。また、H 寸法を抑えることで、積層セラミックコンデンサ 1 を製品の規格寸法に収めることが容易となる。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

素体の端面を電極ペースト中に浸漬し、当該端面の全体とこれに隣接する他の側面の一部とを覆うように電極ペーストを付着させる浸漬工程と、

電極ペーストを付着させた平板に前記素体の端面を押し当て、前記浸漬工程で付着した前記電極ペーストの余剰部分を除去するプロット工程と、を含む電子部品の製造方法であって、

前記浸漬工程において前記端面に付着させた前記電極ペーストの厚さを S_0 、前記平板に付着させた前記電極ペーストの厚さを d 、前記プロット工程において前記端面の前記電極ペーストを前記平板の電極ペーストに対して押し込む押し込み量を S とした場合に、 $S < d + S_0 / 2$ かつ $S > S_0 + S_0 / 2$ を満たすことを特徴とする電子部品の製造方法。

10

【請求項 2】

$S < d$ かつ $S > S_0$ を更に満たすことを特徴とする請求項 1 記載の電子部品の製造方法。

【請求項 3】

前記素体の端面の対角線長さを D とした場合に、 $d < D / 2$ を更に満たすことを特徴とする請求項 1 又は 2 記載の電子部品の製造方法。

【請求項 4】

素体の端面を電極ペースト中に浸漬し、当該端面の全体とこれに隣接する他の側面の一部とを覆うように電極ペーストを付着させる浸漬工程と、

20

電極ペーストを付着させた平板に前記素体の端面を押し当て、前記浸漬工程で付着した前記電極ペーストの余剰部分を除去する複数回のプロット工程と、を含む電子部品の製造方法であって、

最終のプロット工程において、直前のプロット工程を実施した後の前記端面の前記電極ペーストの厚さを S_0 、前記平板に付着させた前記電極ペーストの厚さを d 、前記プロット工程において前記端面の前記電極ペーストを前記平板の電極ペーストに対して押し込む押し込み量を S とした場合に、 $S < d + S_0 / 2$ かつ $S > S_0 + S_0 / 2$ を満たすことを特徴とする電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、電子部品の製造方法に関する。

【背景技術】

【0002】

積層セラミックコンデンサといった電子部品の製造工程には、例えば素体の端面に端子電極を形成する端子電極形成工程が含まれる。また、端子電極形成工程には、素体の端面を電極ペースト中に浸漬し、当該端面の全体とこれに隣接する他の側面の一部とを覆うように電極ペーストを付着させる浸漬工程と、電極ペーストを所定の厚さで塗布した平板に素体の端面を押し当て、浸漬工程で付着した電極ペーストの余剰部分を除去するプロット工程とが含まれる場合がある（例えば特許文献 1 参照）。

40

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開昭 63 - 45813 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、上述したプロット工程では、条件によって素体に付着した電極ペーストの形状寸法が変化してしまうことがある。例えば、端面に隣接する他の側面に付着した電極ペーストにおける素体の長手方向の寸法（以下「B 寸法」と称す）は、当該側面の中央付近

50

で最大となり、側面の縁付近で最小となる傾向があるが、この最大B寸法と最小B寸法との差（以下「Bノボリ」と称す）がプロット工程の前後で変化することが考えられる。また、上記側面に付着した電極ペーストの最大厚さ（以下「H寸法」と称す）がプロット工程の前後で変化することも考えられる。

【0005】

このBノボリがプロット工程前に比べて肥大すると、電子部品をハンダなどによって基板に実装する際、電子部品の他方の端部が基板から離れて電子部品が起立する現象、いわゆるチップ立ちが発生するおそれがある。また、H寸法がプロット工程前に比べて肥大すると、電子部品を製品の規格寸法に収めることが困難になるという問題が生じる。

【0006】

本発明は、上記課題の解決のためになされたものであり、プロット工程後の電極ペーストの形状寸法を所望の範囲に制御できる電子部品の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記課題の解決のため、本発明に係る電子部品の製造方法は、素体の端面を電極ペースト中に浸漬し、当該端面の全体とこれに隣接する他の側面の一部とを覆うように電極ペーストを付着させる浸漬工程と、電極ペーストを付着させた平板に素体の端面を押し当て、浸漬工程で付着した電極ペーストの余剰部分を除去するプロット工程と、を含む電子部品の製造方法であって、浸漬工程において端面に付着させた電極ペーストの厚さを S_0 、平板に付着させた電極ペーストの厚さを d 、プロット工程において端面の電極ペーストを平板の電極ペーストに対して押し込む押込量を S とした場合に、 $S = d + S_0 / 2$ かつ $S = S_0 + S_0 / 2$ を満たすことを特徴としている。

【0008】

この電子部品の製造方法では、素体の端面に付着させた電極ペーストの厚さ、及び平板にさせた電極ペーストの厚さに基づいて、素体の端面の電極ペーストを平板の電極ペーストに対して押し込む押込量を規定している。これにより、素体の側面におけるBノボリ及びH寸法を所望の範囲に収めることが可能となる。Bノボリを抑えることで、電子部品を実装する際のチップ立ちの発生を抑制できる。また、H寸法を抑えることで、電子部品を製品の規格寸法に収めることが容易となる。

【0009】

また、 $S = d$ かつ $S = S_0$ を更に満たすことが好ましい。この場合、一層確実にBノボリ及びH寸法を所望の範囲に収めることができる。また、プロット工程後、焼成を行った後の端面の電極ペーストの厚さ（以下「T寸法」と称す）を所望の範囲に抑えることも可能となる。

【0010】

また、素体の端面の対角線長さを D とした場合に、 $d = D / 2$ を更に満たすことが好ましい。この範囲では、 d の調整によってT寸法を容易に調整できる。

【0011】

また、本発明に係る電子部品の製造方法は、素体の端面を電極ペースト中に浸漬し、当該端面の全体とこれに隣接する他の側面の一部とを覆うように電極ペーストを付着させる浸漬工程と、電極ペーストを付着させた平板に素体の端面を押し当て、浸漬工程で付着した電極ペーストの余剰部分を除去する複数回のプロット工程と、を含む電子部品の製造方法であって、最終のプロット工程において、直前のプロット工程を実施した後の端面の電極ペーストの厚さを S_0 、平板に付着させた電極ペーストの厚さを d 、プロット工程において端面の電極ペーストを平板の電極ペーストに対して押し込む押込量を S とした場合に、 $S = d + S_0 / 2$ かつ $S = S_0 + S_0 / 2$ を満たすことを特徴としている。

【0012】

この電子部品の製造方法では、素体の端面に付着させた電極ペーストの厚さ、及び平板にさせた電極ペーストの厚さに基づいて、素体の端面の電極ペーストを平板の電極ペースト

10

20

30

40

50

トに対して押し込む押込量を規定している。これにより、素体の側面におけるBノボリ及びH寸法を所望の範囲に収めることが可能となる。Bノボリを抑えることで、電子部品を実装する際のチップ立ちの発生を抑制できる。また、H寸法を抑えることで、電子部品を製品の規格寸法に収めることが容易となる。

【発明の効果】

【0013】

本発明によれば、プロット工程後の電極ペーストの形状寸法を所望の範囲に制御できる。

【図面の簡単な説明】

【0014】

10

【図1】本発明の一実施形態に係る電子部品の製造方法を適用して作製される積層セラミックコンデンサの一例を示す斜視図である。

【図2】浸漬工程後の電極ペーストの様子を示す図である。

【図3】プロット工程前後の電極ペーストの様子を示す図である。

【図4】本発明に係る電子部品の製造方法の効果確認試験結果の一例を示す図である。

【図5】図4に示した効果確認試験結果を示すグラフである。

【図6】本発明に係る電子部品の製造方法の効果確認試験結果の他の例を示す図である。

【図7】図6に示した効果確認試験結果を示すグラフである。

【発明を実施するための形態】

【0015】

20

以下、図面を参照しながら、本発明に係る電子部品の製造方法の好適な実施形態について詳細に説明する。

【0016】

本発明の一実施形態に係る電子部品の製造方法を適用して作製される積層セラミックコンデンサの一例を示す斜視図である。

【0017】

図1に示すように、積層セラミックコンデンサ1は、誘電体層を複数積層してなる素体2と、素体2の長手方向の端面2a、2aを覆うように形成された一对の端子電極3、3とを備えている。素体2は、長手方向の2つの端面2aと、端面2aに隣接する4つの側面2bとを有する略直方体形状をなしている。

30

【0018】

素体2を構成する誘電体層は、例えばBaTiO₃系、Ba(Ti, Zr)O₃系、又は(Ba, Ca)TiO₃系といった誘電体セラミックを含むセラミックグリーンシートの積層体を焼結することによって形成されている。素体2では、各誘電体層は、互いの境界が視認できない程度に一体化されている。

【0019】

素体2の内部には、図示しない第1の内部電極及び第2の内部電極が設けられている。第1の内部電極及び第2の内部電極は、例えばNiを含む導電性ペーストを印刷等によってセラミックグリーンシートにパターン形成し、当該パターンがセラミックグリーンシートと共に焼結されることによって形成されている。

40

【0020】

第1の内部電極と第2の内部電極とは、少なくともグリーンシート1層分に相当する誘電体層を挟むようにして積層方向に交互に配置されている。また、第1の内部電極の端部は、素体における長手方向の端面2aの一方まで伸び、第2の内部電極の端部は、素体における長手方向の端面2aの他方まで延びている。

【0021】

第1の内部電極と第2の内部電極とによって挟まれる素体領域は、積層セラミックコンデンサ1における静電容量を実質的に発生させる部分である。

【0022】

端子電極3は、例えば導電性金属粉末及びガラスフリットを含む電極ペーストを素体2

50

の端面 2 a に付与し、これを焼き付けることによって形成される。焼き付けられた端子電極 3 の表面には、必要に応じてめっき層が形成される。電極ペーストの付与には、例えば浸漬法を用いることができる。

【 0 0 2 3 】

次に、上述した積層セラミックコンデンサ 1 の製造方法について説明する。

【 0 0 2 4 】

積層セラミックコンデンサ 1 を製造する場合、まず、例えば $B a T i O_3$ を主成分とする誘電体粉末に樹脂バインダと所定の溶剤を加えたスラリーを準備する。次に、キャリアフィルム上に所定の厚さでシート状に塗布し、キャリアフィルム上にセラミックシートを形成してなるグリーンシートを準備する。次に、例えば $N i$ 又は $A g$ を主成分とする導体ペーストをスクリーン印刷することにより、セラミックシート上に矩形の導体パターンをマトリクス状に形成する。

10

【 0 0 2 5 】

所定の乾燥を行った後、導体パターンを形成したセラミックシートをキャリアフィルムから剥離して所定の順序で積層し、さらに、導体パターンを形成しないセラミックシートを積層方向の両端にそれぞれ積層する。これにより、セラミックシートの積層体が形成される。

【 0 0 2 6 】

積層体を形成した後、所定のプレス装置を用いて積層体を積層方向にプレスし、各セラミックシートを互いに圧着させる。この後、積層体をダイシングによってチップ化するダイシング工程、チップ化した積層体を焼成して素体 2 を得る焼成工程、素体 2 の端面に端子電極 3 を形成する端子電極形成工程、及び端子電極 3 の表面にめっきを施すめっき工程を行うことにより、図 1 に示した積層セラミックコンデンサ 1 が完成する。

20

【 0 0 2 7 】

続いて、上述した製造工程のうち、素体 2 の端面に端子電極 3 を形成する端子電極形成工程について更に詳細に説明する。

【 0 0 2 8 】

端子電極形成工程では、まず、電極ペースト浴に素体 2 の端面 2 a を片方ずつ浸漬させる浸漬工程を実施する。この浸漬工程により、図 2 に示すように、素体 2 の端面 2 a の全体と、端面 2 a に隣接する他の側面 2 b の一部とを覆うように電極ペースト P 1 が付着する。

30

【 0 0 2 9 】

次に、浸漬工程で付着した電極ペースト P 1 の余剰部分を除去するプロット工程を実施する。プロット工程では、図 3 に示すように、電極ペースト P 2 を所定の厚さで塗布した平板 1 0 を準備する。そして、平板 1 0 上の電極ペースト P 2 に向けて素体 2 の端面 2 a を押し当てる。これにより、素体 2 の端面 2 a に付着した電極ペースト P 1 のうち、その余剰部分が除去される。

【 0 0 3 0 】

ところで、上述したプロット工程では、平板 1 0 上の電極ペースト P 2 に素体 2 の端面 2 a を押し当てることにより、電極ペースト P 1 が素体 2 の側面 2 b 側に回り込むことがある。このため、プロット工程の条件によっては、素体 2 に付着した電極ペースト P 1 の形状寸法が変化してしまうことがある。

40

【 0 0 3 1 】

例えば、図 2 に示すように、素体 2 の端面 2 a に隣接する他の側面 2 b に付着した電極ペースト P 1 における素体 2 の長手方向の寸法 (B 寸法) は、当該側面 2 b の中央付近で最大となり、側面 2 b の縁付近で最小となる傾向があるが、この最大 B 寸法と最小 B 寸法との差 (B ノボリ) がプロット工程の前後で変化することが考えられる。また、側面 2 b に付着した電極ペースト P 1 の最大厚さ (H 寸法) がプロット工程の前後で変化することも考えられる。

【 0 0 3 2 】

50

このBノボリがプロット工程前に比べて肥大すると、積層セラミックコンデンサ1をハンダなどによって基板に実装する際、積層セラミックコンデンサ1の他方の端部が基板から離れて起立する現象、いわゆるチップ立ちが発生するおそれがある。また、H寸法がプロット工程前に比べて肥大すると、積層セラミックコンデンサ1を製品の規格寸法に収めることが困難になるという問題が生じる。

【0033】

そこで、本実施形態では、浸漬工程において端面2aに付着させた電極ペーストP1の厚さを S_0 、平板10に付着させた電極ペーストP2の厚さを d 、プロット工程において端面2aの電極ペーストP1を平板の電極ペーストP2に対して押し込む押込量を S とした場合に、以下の式を満たすようにプロット工程における押込量 S を設定する。

$$S = d + S_0 / 2 \text{ かつ } S = S_0 + S_0 / 2 \dots (1)$$

$$S = d \text{ かつ } S = S_0 \dots (2)$$

なお、この押込量 S は、より正確には、図3に示すように、端面2aに付着している導電性ペーストP1の先端が平板10上の電極ペーストP2に接した状態を基準とし、この状態から端面2aを電極ペーストP2側に押込んだ量、で定義される。

【0034】

このように押込量 S を設定することにより、素体2の側面2bにおけるBノボリ及びH寸法を所望の範囲に収めることが可能となる。Bノボリを抑えることで、積層セラミックコンデンサ1を基板などに実装する際のチップ立ちの発生を抑制できる。また、H寸法を抑えることで、積層セラミックコンデンサ1を製品の規格寸法に収めることが容易となる。

【0035】

また、本実施形態では、素体2の端面2aの対角線長さを D とした場合に、以下の式を満たすようにプロット工程における平板10上の電極ペーストの厚さ d を設定する。

$$d = D / \sqrt{2} \dots (3)$$

【0036】

上記式(3)に関し、例えば $d = d_1$ のときのT寸法を T_1 、 $d = d_2$ のときのT寸法を T_2 とすると、 d の変化による T の変化量 T_h は、以下の式で表される。

$$T_h = (T_2 - T_1) / (d_2 - d_1) = T / d \dots (4)$$

【0037】

この式(4)は、 T_h が大きければ、 d の調整によるT寸法の調整範囲が広いことを意味し、 T_h が小さければ、 d の調整によるT寸法の調整範囲が狭いことを意味している。式(3)を満たす d を用いることにより、 T_h を十分に確保できるので、 d の調整によってT寸法を容易に調整することが可能となる。

【0038】

なお、上述した実施形態では、浸漬工程の後にプロット工程を1回だけ実施することを想定しているが、プロット工程を複数回行うようにしてもよい。この場合、直前のプロット工程を実施した後の端面2aの電極ペーストの厚さを S_0 と置き換えて押込量 S を設定することにより、上述した実施形態と同様の効果を得ることができる。

【0039】

以下、本発明に係る電子部品の製造方法についての効果確認試験について説明する。

【0040】

この試験では、まず、端面2aが $500 \mu\text{m} \times 500 \mu\text{m}$ の略正方形状($D = \text{約} 707 \mu\text{m}$)をなす素体2のサンプルを複数準備した。次に、浸漬工程によって端面2aに電極ペーストP1を厚さ S_0 ($= 140 \mu\text{m}$)で付着させ、プロット工程における d 及び s を変化させた場合のBノボリ、H寸法、T寸法、及び T_h を測定した。

【0041】

図4は、この効果確認試験結果の一例を示す図である。同図では、総合判定を行うに当たり、プロット工程後のBノボリが $40 \mu\text{m}$ 未満、かつH寸法が $15 \mu\text{m}$ 未満、かつチッ

10

20

30

40

50

ブ立ちの発生がサンプル1000個当たり10個未満である場合を（優）とし、プロット工程後のBノボリが40 μ m以上55 μ m未満、かつH寸法が15 μ m以上20 μ m未満、かつチップ立ちの発生がサンプル1000個当たり10個以上20個未満である場合を（良）とし、プロット工程後のBノボリが55 μ m以上、またはH寸法が20 μ m以上、またはチップ立ちの発生がサンプル1000個当たり20個以上である場合を \times （不可）とした。

【0042】

図5は、図4に示した効果確認試験結果を、横軸を d 、縦軸を S として示したグラフである。図4及び図5に示すように、押込み量 S が $S = d + S_0 / 2$ かつ $S = S_0 + S_0 / 2$ を満たす範囲では、Bノボリが55 μ m未満、H寸法が20 μ m未満、チップ立ちの発生が20個未満に抑えられており、総合判定が以上となっている。

10

【0043】

押込み量 S が更に $S = d$ かつ $S = S_0$ を満たす範囲では、Bノボリが40 μ m未満、H寸法が15 μ m未満、チップ立ちの発生が10個未満に抑えられており、総合判定が以上となっている。一方、押込み量 S が上述の範囲外である場合には、Bノボリが55 μ m以上、またはH寸法が20 μ m以上、またはチップ立ちの発生が20個以上となっており、総合判定が \times となっている。

【0044】

また、図4に示すように、 $d = D / 2$ （=500 μ m）を満たす範囲では、 T_h の平均がいずれも0.01 μ m以上確保されており、 T_h の判定が（OK）となっている。一方、 $d > D / 2$ となる範囲では、 T_h の平均が0.01 μ m未満となっており、 T_h の判定が \times （NG）となっている。

20

【0045】

また、図6は、効果確認試験結果の別の例を示す図である。この試験は、上記試験とは異なる寸法の素体2を対象としたものであり、端面2aが1240 μ m \times 1260 μ mの略直方体形状（ $D =$ 約1768 μ m）をなす素体2のサンプルを複数準備した。次に、浸漬工程によって端面2aに電極ペーストP1を厚さ S_0 （=340 μ m）で付着させ、プロット工程における d 及び s を変化させた場合のBノボリ、H寸法、T寸法、及び T_h を測定した。

【0046】

同図では、総合判定を行うに当たり、プロット工程後のBノボリが45 μ m未満、かつH寸法が30 μ m未満、かつチップ立ちの発生がサンプル1000個当たり10個未満である場合を（優）とし、プロット工程後のBノボリが45 μ m以上60 μ m未満、かつH寸法が30 μ m以上40 μ m未満、かつチップ立ちの発生がサンプル1000個当たり10個以上20個未満である場合を（良）とし、プロット工程後のBノボリが60 μ m以上、またはH寸法が40 μ m以上、またはチップ立ちの発生がサンプル1000個当たり20個以上である場合を \times （不可）とした。

30

【0047】

図7は、図6に示した効果確認試験結果を、横軸を d 、縦軸を S として示したグラフである。図6及び図7に示すように、押込み量 S が $S = d + S_0 / 2$ かつ $S = S_0 + S_0 / 2$ を満たす範囲では、Bノボリが60 μ m未満、H寸法が40 μ m未満、チップ立ちの発生が20個未満に抑えられており、総合判定が以上となっている。

40

【0048】

押込み量 S が更に $S = d$ かつ $S = S_0$ を満たす範囲では、Bノボリが45 μ m未満、H寸法が30 μ m未満、チップ立ちの発生が10個未満に抑えられており、総合判定が以上となっている。一方、押込み量 S が上述の範囲外である場合には、Bノボリが60 μ m以上、またはH寸法が40 μ m以上、またはチップ立ちの発生が20個以上となっており、総合判定が \times となっている。

【0049】

また、図6に示すように、 $d = D / 2$ （=1250 μ m）を満たす範囲では、 T_h

50

の平均がいずれも $0.01 \mu\text{m}$ 以上確保されており、 T_h の判定が (OK) となっている。一方、 $d > D/2$ となる範囲では、 T_h の平均が $0.01 \mu\text{m}$ 未満となっており、 T_h の判定が \times (NG) となっている。

【0050】

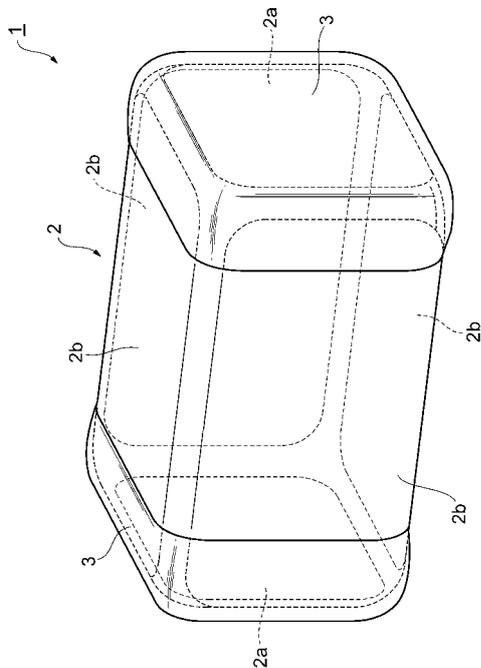
以上のことから、本発明に係る電子部品の製造方法のように、プロット工程の際の押込量 S を設定することにより、プロット工程後の電極ペースト $P1$ の形状寸法を所望の範囲に制御でき、 B ノボリ及び H 寸法を抑えられることが確認できた。また、平板 10 上の電極ペースト $P2$ の厚さ d を素体 2 の端面 $2a$ の対角線長さ D に応じて設定することにより、 T_h を確保できるようになることが確認できた。

【符号の説明】

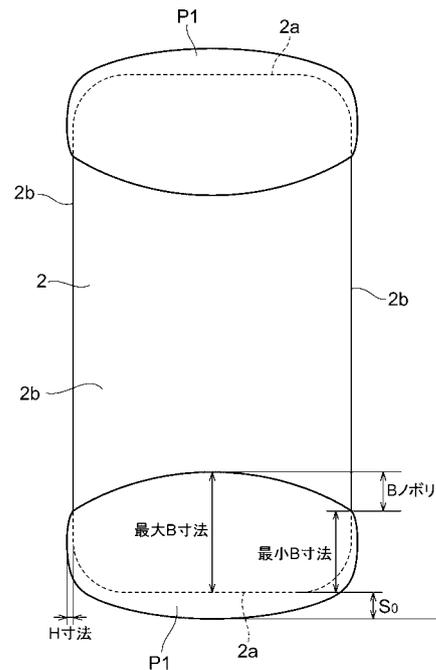
【0051】

1 ... 積層セラミックコンデンサ、2 ... 素体、2a ... 端面、2b ... 側面、10 ... 平板、 $P1$ 、 $P2$... 電極ペースト。

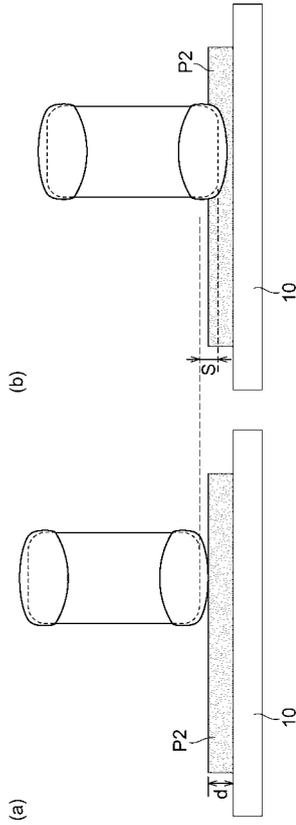
【図1】



【図2】



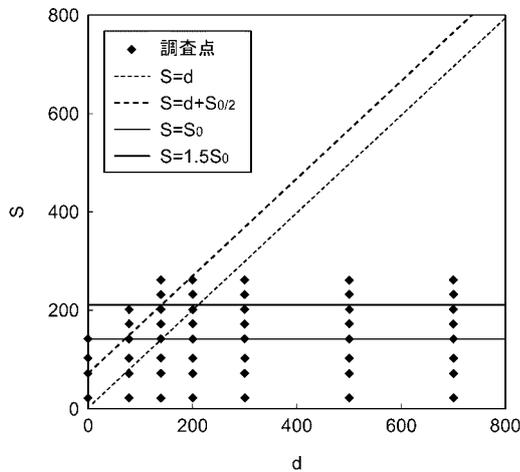
【 図 3 】



【 図 4 】

資料番号	d (μm)	S (μm)	B/ボリ (μm)	H 寸法	T 寸法	ΔTh	ΔThの平均 (ΔThave)	チップ立ち (1,000)	チップ立ち判定	H 寸法	総合判定	ΔThの判定
1	5	20	43	11	41	0.400	0.600	6	○	◎	○	○
2	5	70	51	10	33	0.600		20	○	◎	○	
3	5	100	57	12	30	0.600		21	x	◎	x	
4	5	140	65	13	28	0.800	0.203	0	◎	◎	◎	○
5	80	20	27	12	47	0.080		1	◎	◎	◎	
6	80	70	29	12	48	0.200		6	◎	◎	◎	
7	80	100	42	13	50	0.267	0.164	9	◎	◎	◎	○
8	80	140	49	14	47	0.227		18	x	◎	x	
9	80	170	60	17	46	0.240		27	x	◎	x	
10	80	200	71	19	45		0.131	2	◎	◎	◎	○
11	140	20	25	11	52	0.083		0	◎	◎	◎	
12	140	70	25	10	55	0.117		1	◎	◎	◎	
13	140	100	30	12	57	0.117	0.071	3	◎	◎	◎	○
14	140	140	36	13	59	0.200		7	◎	◎	◎	
15	140	170	42	16	58	0.200		8	◎	◎	◎	
16	140	200	50	20	61	0.267	0.053	18	x	x	x	○
17	140	230	57	24	61			23	x	x	x	
18	140	260	65	27	62			0	◎	◎	◎	
19	200	20	25	11	52	0.000	0.131	1	◎	◎	◎	○
20	200	70	26	11	57	0.033		0	◎	◎	◎	
21	200	100	29	12	61	0.067		2	◎	◎	◎	
22	200	140	26	14	66	0.117	0.071	1	◎	◎	◎	○
23	200	170	32	15	70	0.200		1	◎	◎	◎	
24	200	200	35	19	73	0.200		9	◎	x	x	
25	200	230	48	23	74	0.217	0.053	8	◎	x	x	○
26	200	260	49	25	75	0.217		0	◎	◎	◎	
27	300	20	24	11	56	0.040		0	◎	◎	◎	
28	300	70	23	11	63	0.060	0.003	1	◎	◎	◎	x
29	300	100	25	11	68	0.070		1	◎	◎	◎	
30	300	140	27	12	77	0.110		1	◎	◎	◎	
31	300	170	28	16	77	0.070	0.053	3	◎	◎	◎	○
32	300	200	30	18	81	0.080		1	◎	x	x	
33	300	230	35	23	80	0.060		3	◎	x	x	
34	300	260	36	24	83	0.080	0.003	0	◎	◎	◎	x
35	500	20	25	11	68	0.060		1	◎	◎	◎	
36	500	70	27	10	74	0.055		0	◎	◎	◎	
37	500	100	26	13	80	0.060	0.114	1	◎	◎	◎	○
38	500	140	22	12	86	0.045		0	◎	◎	◎	
39	500	170	27	16	89	0.060		25	x	◎	x	
40	500	200	31	19	90	0.045	0.023	1	◎	◎	◎	○
41	500	230	31	22	90	0.050		2	◎	x	x	
42	500	260	33	25	92	0.045		0	◎	x	x	
43	700	20	23	11	69	0.005	0.060	1	◎	◎	◎	○
44	700	70	24	12	75	0.005		0	◎	◎	◎	
45	700	100	25	12	79	-0.005		2	◎	◎	◎	
46	700	140	27	14	87	0.005	0.121	3	◎	◎	◎	○
47	700	170	25	17	88	-0.005		7	◎	◎	◎	
48	700	200	30	19	91	0.005		0	◎	◎	◎	
49	700	230	29	25	91	0.005	0.003	1	◎	x	x	x
50	700	260	31	26	93	0.005		2	◎	x	x	

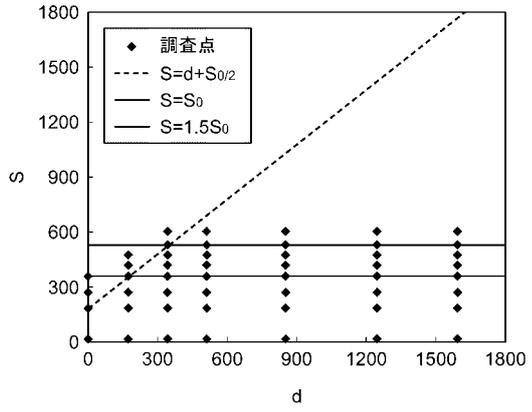
【 図 5 】



【 図 6 】

資料番号	d (μm)	S (μm)	B/ボリ (μm)	H 寸法	T 寸法	ΔTh	ΔThの平均 (ΔThave)	チップ立ち (1,000)	チップ立ち判定	H 寸法	総合判定	ΔThの判定
101	5	20	50	27	67	1.600	1.200	6	○	◎	○	○
102	5	170	59	26	61	0.800		7	○	◎	◎	
103	5	250	64	28	59	1.200		18	x	◎	x	
104	5	340	71	28	55	1.200	0.114	27	x	◎	x	○
105	170	20	35	25	67	0.000		1	◎	◎	◎	
106	170	170	39	24	77	0.097		0	◎	◎	◎	
107	170	250	52	26	82	0.139	0.023	7	◎	◎	◎	○
108	170	340	53	28	84	0.152		8	◎	◎	◎	
109	170	400	74	36	85	0.182		25	x	◎	x	
110	170	450	80	37	90		0.060	28	x	◎	x	○
111	340	20	35	25	70	0.018		1	◎	◎	◎	
112	340	170	37	26	79	0.012		1	◎	◎	◎	
113	340	250	37	27	84	0.012	0.121	1	◎	◎	◎	○
114	340	340	41	29	87	0.018		0	◎	◎	◎	
115	340	400	52	37	92	0.041		7	◎	◎	◎	
116	340	450	54	39	96	0.035	0.070	8	◎	◎	◎	○
117	340	520	69	42	98			32	x	x	x	
118	340	600	85	49	102			25	x	x	x	
119	510	20	31	23	75	0.029	0.053	0	◎	◎	◎	○
120	510	170	38	24	87	0.047		0	◎	◎	◎	
121	510	250	37	25	93	0.053		1	◎	◎	◎	
122	510	340	35	28	102	0.088	0.003	0	◎	◎	◎	x
123	510	400	38	36	105	0.076		4	◎	◎	◎	
124	510	450	42	38	107	0.065		7	◎	x	x	
125	510	520	50	44	109	0.065	0.003	9	◎	x	x	x
126	510	600	54	48	111	0.053		0	◎	◎	◎	
127	850	20	31	25	98	0.068		1	◎	◎	◎	
128	850	170	33	23	102	0.044	0.070	0	◎	◎	◎	○
129	850	250	36	27	120	0.079		3	◎	◎	◎	
130	850	340	35	29	146	0.129		1	◎	◎	◎	
131	850	400	33	36	150	0.132	0.003	0	◎	◎	◎	x
132	850	450	34	37	162	0.162		2	◎	x	x	
133	850	520	36	43	168	0.174		3	◎	x	x	
134	850	600	39	49	173	0.182	0.070	2	◎	x	x	○
135	1250	20	30	25	119	0.053		2	◎	◎	◎	
136	1250	170	36	25	133	0.078		1	◎	◎	◎	
137	1250	250	34	27	154	0.085	0.003	0	◎	◎	◎	x
138	1250	340	32	29	179	0.083		2	◎	◎	◎	
139	1250	400	35	34	182	0.080		0	◎	◎	◎	
140	1250	450	38	37	193	0.078	0.003	3	◎	x	x	x
141	1250	520	37	42	191	0.058		1	◎	x	x	
142	1250	600	37	45	192	0.048		0	◎	◎	◎	
143	1600	20	32	26	120	0.003	0.003	1	◎	◎	◎	x
144	1600	170	31	24	135	0.006		3	◎	◎	◎	
145	1600	250	33	25	156	0.006		1	◎	◎	◎	
146	1600	340	34	29	178	-0.003	0.003	0	◎	◎	◎	x
147	1600	400	36	35	183	0.003		1	◎	◎	◎	
148	1600	450	39	39	192	-0.003		2	◎	x	x	
149	1600	520	38	47	192	0.003	0.003	1	◎	x	x	x
150	1600	600	39	48	194	0.006		2	◎	x	x	

【 図 7 】



フロントページの続き

(72)発明者 外海 透

東京都中央区日本橋一丁目13番1号 TDK EPC株式会社内

Fターム(参考) 5E001 AB03 AC09 AE02 AE03 AF06 AH01 AJ03

5E082 AA01 AB03 BC38 BC39 CC03 EE04 EE23 EE35 FF05 FG04

FG26 FG46 FG54 GG10 GG28