

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成29年6月8日(2017.6.8)

【公表番号】特表2016-526287(P2016-526287A)
 【公表日】平成28年9月1日(2016.9.1)
 【年通号数】公開・登録公報2016-052
 【出願番号】特願2016-512967(P2016-512967)
 【国際特許分類】

H 0 1 L 27/04 (2006.01)
 H 0 1 L 21/822 (2006.01)
 H 0 1 L 27/00 (2006.01)
 H 0 4 B 1/52 (2015.01)
 H 0 4 B 1/00 (2006.01)
 H 0 3 H 7/46 (2006.01)

【F I】

H 0 1 L 27/04 V
 H 0 1 L 27/00 3 0 1 B
 H 0 1 L 27/04 L
 H 0 1 L 27/04 C
 H 0 4 B 1/52
 H 0 4 B 1/00 2 5 7
 H 0 3 H 7/46 A
 H 0 3 H 7/46 C

【手続補正書】

【提出日】平成29年4月17日(2017.4.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

少なくとも1つのインダクタを含む第1の層であって、前記少なくとも1つのインダクタが基板貫通ビアインダクタを含む、第1の層と、

前記少なくとも1つのインダクタに結合された少なくとも1つのバラクタを含む第2の層と

を含み、前記少なくとも1つのインダクタおよび前記少なくとも1つのバラクタが、調整可能なダイプレクサを集合的に形成する、3次元(3D)集積回路(IC)(3DIC)。

【請求項2】

前記少なくとも1つのバラクタが、ガラス基板上シリコン(SOG)バラクタを含む、請求項1に記載の3DIC。

【請求項3】

前記少なくとも1つの基板貫通ビアインダクタが、ガラス貫通ビア(TGV)インダクタを含む、請求項1に記載の3DIC。

【請求項4】

前記少なくとも1つのインダクタおよび前記少なくとも1つのバラクタが、前記調整可能なダイプレクサ内にローパス(LP)フィルタを含む、請求項1に記載の3DIC。

【請求項5】

前記第1の層内の複数の第2のインダクタに結合された前記第2の層内に配置された第2のバラクタをさらに含み、前記第2のバラクタおよび前記複数の第2のインダクタが、前記調整可能なダイプレクサのLPフィルタを集合的に形成する、請求項1に記載の3DIC。

【請求項6】

前記少なくとも1つのバラクタが、前記調整可能なダイプレクサ内のフィルタのノッチ周波数を調整するように構成される、請求項1に記載の3DIC。

【請求項7】

前記少なくとも1つの基板貫通ビアインダクタが、前記調整可能なダイプレクサ内のフィルタのための遮断周波数を制御するように構成される、請求項1に記載の3DIC。

【請求項8】

調整可能なダイプレクサを形成する方法であって、
3次元(3D)集積回路(IC)(3DIC)の第1の層にインダクタを形成するステップと、
前記3DICの第2の層にバラクタを形成するステップと、
前記インダクタおよび前記バラクタが、前記調整可能なダイプレクサのためのフィルタを形成するように、前記3DICにおいて前記バラクタを前記インダクタに電気的に結合するステップと
を含み、前記第1の層の前記インダクタが基板貫通ビアインダクタである、方法。

【請求項9】

前記バラクタを前記基板貫通ビアインダクタに電気的に結合するステップが、基板搬送を実施するステップと、金属と金属のボンディングを使用するステップとを含む、請求項8に記載の方法。

【請求項10】

前記バラクタを前記基板貫通ビアインダクタに電気的に結合するステップが、前記第2の層を前記第1の層上にダイ積層するステップと、フリップチップバンプを使用するステップとを含む、請求項8に記載の方法。

【請求項11】

前記基板貫通ビアインダクタを形成するステップが、ガラス貫通ビア(TGV)インダクタを形成するステップを含む、請求項8に記載の方法。

【請求項12】

第1の周波数帯域を有する第1の信号を送受信するように構成された第1の周波数ポートと、

前記第1の周波数帯域とは別の第2の周波数帯域を有する第2の周波数信号を送受信するように構成された第2の周波数ポートと、

アンテナポートと、

前記第1の周波数ポートと前記アンテナポートとの間の、前記第1の周波数帯域内で信号を通過させるように構成された第1のパスフィルタと、

前記第2の周波数ポートと前記アンテナポートとの間の、前記第2の周波数帯域内で信号を通過させるように構成された第2のパスフィルタと、

バラクタおよび可変基板貫通ビアインダクタのうちの少なくとも1つを含み、前記第1の周波数ポートと、前記第2の周波数ポートと、前記アンテナポートとのうちの少なくとも2つの間の、調整可能なノッチ帯域を提供するように構成された少なくとも1つのノッチフィルタと

を含む、調整可能なダイプレクサ集積回路(IC)。

【請求項13】

前記バラクタが高Qバラクタを含み、Qが2GHzで100よりも大きいか、または100と等しい、請求項12に記載の調整可能なダイプレクサIC。

【請求項14】

前記可変基板貫通ビアインダクタが高Qインダクタを含み、Qが1GHzで30よりも大きいか、または30と等しい、請求項12に記載の調整可能なダイプレクサIC。

【請求項15】

前記ノッチフィルタが、前記第1の周波数帯域において前記信号の高調波を阻止するように構成される、請求項12に記載の調整可能なダイプレクサIC。