

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 3 月 24 日 (2011.3.24)

【公開番号】特開 2008-199029 (P2008-199029A)

【公開日】平成 20 年 8 月 28 日 (2008.8.28)

【年通号数】公開・登録公報 2008-034

【出願番号】特願 2008-33015 (P2008-33015)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/336 (2006.01)

【F I】

H 0 1 L 29/78 6 2 2

H 0 1 L 29/78 3 0 1 D

H 0 1 L 29/78 6 1 6 V

H 0 1 L 29/78 6 1 6 L

H 0 1 L 29/78 3 0 1 J

H 0 1 L 29/78 3 0 1 S

【手続補正書】

【提出日】平成 23 年 2 月 7 日 (2011.2.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 不純物濃度を有する第 1 水平部及び該第 1 不純物濃度より大きい第 2 不純物濃度を有する第 2 水平部を具備するドリフト領域と、

前記ドリフト領域上及び前記第 1 及び第 2 水平部間の境界上部に形成された絶縁性構造物と、

前記第 1 水平部の露出した部分上に形成されたゲート絶縁膜パターンと、

前記ゲート絶縁膜パターンと前記絶縁性構造物の一部上に形成されたゲート電極と、

前記ドリフト領域の第 1 水平部に向かうように配置されるソースと、

前記ドリフト領域の第 2 水平部に向かうように配置されるドレインと、

前記ドレインに向かう第 2 水平部に形成され前記ドリフト領域の一部で形成される追加 N 型ドリフト部と、を有することを特徴とする半導体装置。

【請求項 2】

前記絶縁性構造物は、前記第 1 及び第 2 水平部間の境界を中心として位置するフィールド酸化膜構造物であることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記第 2 不純物濃度は、前記第 1 不純物濃度より少なくとも 2 倍以上であることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】

前記第 1 及び第 2 不純物は、それぞれ N 型不純物であることを特徴とする請求項 1 記載の半導体装置。

【請求項 5】

前記追加 N 型ドリフト部に形成される P 型ドレイン領域を更に有し、

前記 P 型ドレイン領域は前記ドレインを形成することを特徴とする請求項 1 記載の半導体装置。

【請求項 6】

前記追加 N 型ドリフト部は、前記第 2 水平部の第 2 不純物濃度より大きい N 型不純物濃度を有することを特徴とする請求項 1 記載の半導体装置。

【請求項 7】

内部に前記ドリフト領域を有するシリコン層及び該シリコン層の下部に配置される絶縁層と、該絶縁層の下部に配置される半導体基板とを含む、シリコン - オン - インシュレータ (SOI) 装置であることを特徴とする請求項 1 記載の半導体装置。

【請求項 8】

基板上に第 1 不純物濃度を有する第 1 水平部及び該第 1 不純物濃度より大きい第 2 不純物濃度を有する第 2 水平部を具備するドリフト領域を形成する段階と、

前記ドリフト領域上及び前記第 1 及び第 2 水平部間の境界上部に絶縁性構造物を形成する段階と、

前記第 2 水平部の第 2 不純物濃度より高い第 3 不純物濃度を有し、前記ドリフト領域のうち、前記第 2 水平部により前記第 1 水平部から水平的に離隔される追加ドリフト部を形成する段階と、

前記第 1 水平部の露出した部分上にゲート絶縁膜パターンを形成する段階と、

前記ゲート絶縁膜パターン及び前記絶縁性構造物の一部上にゲート電極を形成する段階と、

前記ドリフト領域の第 1 水平部に向かうように配置されるソースを形成する段階と、

前記ドリフト領域の第 2 水平部に向かうように配置されるドレインを形成する段階と、を有することを特徴とする半導体装置の製造方法。

【請求項 9】

前記第 1、第 2、及び第 3 不純物は N 型不純物であり、前記ソースは、前記ゲート電極の該ソース側に配置される N 型ソース領域及び該 N 型ソース領域の側面に配置される P 型不純物領域を含み、前記ドレインは前記追加ドリフト部に形成される P 型ドレイン領域を含むことを特徴とする請求項 8 記載の半導体装置の製造方法。

【請求項 10】

シリコン膜に該シリコン膜の表面から所定の深さまで延長して第 1 不純物濃度を有する第 1 N 型不純物領域を形成する段階と、

前記シリコン膜の内部に前記第 1 N 型不純物領域と水平的に離隔される第 1 P 型不純物領域を形成する段階と、

前記シリコン膜の全表面に N 型不純物を注入し、前記シリコン膜のうち前記第 1 不純物領域が形成されない部分に第 2 不純物濃度を有して前記第 1 P 型不純物領域と接する第 1 水平部、及び前記第 1 N 型不純物領域の上部に前記第 1 及び第 2 不純物濃度より大きい第 3 不純物濃度を有する第 2 水平部を含むドリフト領域を形成する段階と、

前記シリコン膜の表面中の前記第 1 水平部及び前記第 2 水平部が接する部分にフィールド酸化構造物を形成する段階と、

前記第 2 水平部のうち前記フィールド酸化構造物でカバーされない部分に前記第 3 不純物濃度より大きい第 4 不純物濃度を有する追加 N 型ドリフト部を形成する段階と、

前記第 1 水平部上で前記フィールド酸化構造物から所定の長さまで延長されるゲート絶縁膜パターン、及び該ゲート絶縁膜パターン及び前記フィールド酸化構造物上に形成されるゲート電極を含むゲート構造物を形成する段階と、

前記第 1 水平部のうち、前記ゲート構造物でカバーされない部分に前記第 1 P 型不純物領域と接する第 2 P 型不純物領域を形成する段階と、

前記第 2 P 型不純物領域の露出した表面のうち、ゲート構造物と隣接した部分に N 型ソース領域を形成する段階と、

前記第 2 P 型不純物領域の露出した表面のうち、前記 N 型ソース領域と隣接する部分及び前記追加 N 型ドリフト部の露出した表面にそれぞれ第 3 P 型不純物領域及び P 型ドレイン

領域を形成する段階と、を有することを特徴とする半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】削除

【補正の内容】

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】削除

【補正の内容】

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】削除

【補正の内容】

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】削除

【補正の内容】

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】削除

【補正の内容】

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】削除

【補正の内容】