(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第6603310号
(P6603310)
(45)発行日　令和1年11月6日(2019.11.6)　(24)登録日　令和1年10月18日(2019.10.18)

(51)Int.Cl.			F I		
H02J	1/00	(2006.01)	H02J	1/00	309W
G06F	1/26	(2006.01)	G06F	1/26	
H02H	11/00	(2006.01)	H02H	11/00	130

請求項の数 11　(全 14 頁)

(21)出願番号　特願2017-511984 (P2017-511984)
(86)(22)出願日　平成27年8月27日 (2015.8.27)
(65)公表番号　特表2017-530673 (P2017-530673A)
(43)公表日　平成29年10月12日 (2017.10.12)
(86)国際出願番号　PCT/EP2015/069668
(87)国際公開番号　WO2016/034495
(87)国際公開日　平成28年3月10日 (2016.3.10)
審査請求日　平成30年8月7日 (2018.8.7)
(31)優先権主張番号　62/046,334
(32)優先日　平成26年9月5日 (2014.9.5)
(33)優先権主張国・地域又は機関
米国 (US)
(31)優先権主張番号　14189483.2
(32)優先日　平成26年10月20日 (2014.10.20)
(33)優先権主張国・地域又は機関
欧州特許庁 (EP)

(73)特許権者　516043960
シグニファイ　ホールディング　ビー　ヴィ
ＳＩＧＮＩＦＹ　ＨＯＬＤＩＮＧ　Ｂ．Ｖ．
オランダ国　５６５６　アーエー　アイントホーフェン　ハイ　テク　キャンパス　４８
Ｈｉｇｈ　Ｔｅｃｈ　Ｃａｍｐｕｓ　４８，５６５６　ＡＥ　Ｅｉｎｄｈｏｖｅｎ，Ｔｈｅ　Ｎｅｔｈｅｒｌａｎｄｓ
(74)代理人　100163821
弁理士　柴田　沙希子

最終頁に続く

(54)【発明の名称】極性補正回路

(57)【特許請求の範囲】
【請求項１】
少なくとも第１及び第２極性補正回路を有する電力不平衡緩和極性補正回路であって、前記第１及び第２極性補正回路が、各々、
入力電流を受け取るための入力部と、
整流出力電流を供給するための出力部と、
少なくとも、受け取った前記電流が第１極性のものであるときに前記受け取った電流を伝導するための第１電流路、及び前記受け取った電流が第２極性のものであるときに前記受け取った電流を伝導するための第２電流路とを有し、
前記第１電流路が、第１タイプの非対称伝導素子として受動整流素子を有し、前記第２電流路が、前記第１タイプとは異なる第２タイプの非対称伝導素子として能動整流素子を有し、前記電力不平衡緩和極性補正回路が、制御装置を更に有し、前記制御装置が、前記第１極性補正回路によって受け取った電流が前記第１極性補正回路の前記第１電流路を通じて伝導され、且つ前記第２極性補正回路によって受け取った電流が前記第２極性補正回路の前記第２電流路を通じて伝導されるときに、前記第１極性補正回路と前記第２極性補正回路との間の電力の不平衡を緩和すべきかどうかを決定するよう構成される電力不平衡緩和極性補正回路。
【請求項２】
前記制御装置が、前記電力の不平衡を緩和すべきと前記制御装置が決定するときに、前記能動整流素子を電力不平衡緩和モードで動作するよう制御するよう構成される請求項１

に記載の電力不平衡緩和極性補正回路。
【請求項３】
前記第１タイプの非対称伝導素子が、ダイオードであり、前記第２タイプの非対称伝導素子が、ＭＯＳＦＥＴであり、前記電力不平衡緩和モードにおいては、前記制御装置が、電流が前記第２極性補正回路の前記第２電流路の前記ＭＯＳＦＥＴのボディダイオードを流れるように、前記ＭＯＳＦＥＴを制御する請求項２に記載の電力不平衡緩和極性補正回路。
【請求項４】
前記制御装置が、更に、前記電力の不平衡のレベルを決定するよう構成されると共に、決定した前記電力の不平衡のレベルが所定のしきい値を上回るときに、前記ＭＯＳＦＥＴを前記電力不平衡緩和モードで制御するよう構成される請求項３に記載の電力不平衡緩和極性補正回路。
【請求項５】
前記制御装置が、更に、前記出力部を通じて引き込まれた電流レベルを決定するよう構成されると共に、決定した前記電流レベルが所定のしきい値を上回るときに、前記ＭＯＳＦＥＴを前記電力不平衡緩和モードで制御するよう構成される請求項３に記載の電力不平衡緩和極性補正回路。
【請求項６】
前記第１タイプの非対称伝導素子が、ダイオードであり、前記第２タイプの非対称伝導素子が、ＭＯＳＦＥＴであり、前記電力不平衡緩和モードにおいては、前記制御装置が、前記ＭＯＳＦＥＴのチャネル抵抗を制御するよう構成される請求項２に記載の電力不平衡緩和極性補正回路。
【請求項７】
前記電力不平衡緩和極性補正回路が、前記出力部を通じて入手可能な前記整流出力電流を制限するよう構成される電流制限器を更に有する請求項１に記載の電力不平衡緩和極性補正回路。
【請求項８】
請求項１乃至７のいずれか一項に記載の電力不平衡緩和極性補正回路を有するパワー・オーバー・イーサネット（登録商標）対応受電デバイス。
【請求項９】
請求項８に記載の受電デバイスを有し、給電機器を更に有するパワー・オーバー・イーサネット（登録商標）配電システムであって、前記給電機器が、所定の極性配置に従って、ポートを通して、電流を供給するよう構成されるパワー・オーバー・イーサネット（登録商標）配電システム。
【請求項１０】
請求項１に記載の電力不平衡緩和極性補正回路における制御装置によって実施される方法であって、前記方法が、
前記第１極性補正回路の入力部を通じて受け取った電流の極性を決定するステップと、
前記第２極性補正回路の入力部を通じて受け取った電流の極性を決定するステップと、
前記第１極性補正回路の前記入力部を通じて受け取った電流が第１極性のものであり、且つ前記第２極性補正回路の前記入力部を通じて受け取った電流が第２極性のものであるときに、前記第２極性補正回路の能動整流素子を電力不平衡緩和モードで動作するよう制御するステップとを有する方法。
【請求項１１】
プロセッサ、メモリ、及び少なくとも第１及び第２極性補正回路とインターフェースするよう構成されるインターフェースを有する電力不平衡緩和極性補正回路制御装置であって、前記第１及び第２極性補正回路が、各々、
入力電流を受け取るための入力部と、
整流出力電流を供給するための出力部と、
少なくとも、受け取った前記電流が第１極性のものであるときに前記受け取った電流を

伝導するための第１電流路、及び前記受け取った電流が第２極性のものであるときに前記受け取った電流を伝導するための第２電流路とを有し、

前記電力不平衡緩和極性補正回路制御装置が、前記第１極性補正回路によって受け取った電流が前記第１極性補正回路の前記第１電流路を通じて伝導され、且つ前記第２極性補正回路によって受け取った電流が前記第２極性補正回路の前記第２電流路を通じて伝導される場合に、前記第１極性補正回路と前記第２極性補正回路との間の電力の不平衡を緩和すべきかどうかを決定するよう構成される電力不平衡緩和極性補正回路制御装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、極性補正回路、電力不平衡緩和極性補正回路、パワー・オーバー・イーサネット（登録商標）対応受電デバイス、パワー・オーバー・イーサネット（登録商標）配電システム、電力不平衡緩和極性補正回路における制御装置を動作させるための方法、コンピュータプログラム、及び電力不平衡緩和極性補正回路制御装置に関する。

【背景技術】

【０００２】

ＰｏＥ規格IEEE 802.3af若しくはIEEE 802.3at及び／又は関連規格に従うパワー・オーバー・イーサネット（登録商標）（ＰｏＥ）システムにおいては、給電デバイス（power providing equipment；ＰＳＥ）が、１つ又は幾つかの導電体（イーサネット（登録商標）ケーブル）を介して１つ又は幾つかの受電デバイス（ＰＤ）に電力を供給する。給電デバイスは、例えば、スイッチであり、受電デバイスは、例えば、防犯カメラ、ワイヤレスアクセスポイント、ボイス・オーバー・インターネット・プロトコル（ＶｏＩＰ）電話機などである。ＰｏＥ規格によれば、ＰＳＥは、Alternative A構成又はAlternative B構成に従って、出力ポート（即ち、モジュラージャック）のピンを通じて電力を供給する。用いられるイーサネット（登録商標）ケーブルは、ストレートタイプのケーブル又はクロスタイプのケーブルであり得る。それ故、ＰＤ側における極性配置は異なるかもしれず、よって、ＰＤは、前記ＰＤが受け取る直流（ＤＣ）電力を整流する極性補正回路を有する。極性補正回路の例は、米国特許出願公開第2012/212209号において見つけられ得る。一般的なブリッジ整流器には、ブリッジ整流器の最低コストと、ブリッジ整流器の電力効率との間のトレードオフがある。改善された極性補正回路のニーズがある。

【発明の概要】

【発明が解決しようとする課題】

【０００３】

本願発明者は、ＰｏＥ配電システムなどの配電システムにおいては、入って来る電力の極性配置は変わり得るが、実際には、他のものよりも頻繁に生じる極性配置があり得ることに気付いた。例えば、ＰｏＥ配電システムにおいては、配置であって、ＰＳＥが前記配置に従って出力ポートのピンを通じて電流を供給する配置は、将来のＰｏＥ規格においては固定され得る。ＰＤ側で受け取られる電流の極性配置は、依然として、用いられるケーブルのタイプに基づいて変わり得るが、ＰｏＥ配電システムの設備に用いられるケーブルの大半は、ストレートタイプのケーブルである。よって、ＰＤの大多数は、既知の極性に従ってＰＳＥから電流を受け取るが、ＰＤは、依然として、例えばストレートタイプのケーブルではなくクロスタイプのケーブルの使用により、極性が異なる場合にも、動作することができなければならない。

【０００４】

本発明の目的は、極性補正回路を有する電力不平衡緩和極性補正回路と、前記電力不平衡緩和極性補正回路を有するパワー・オーバー・イーサネット（登録商標）対応受電デバイスと、前記受電デバイスを有するパワー・オーバー・イーサネット（登録商標）配電システムとを提供することである。本発明の他の目的は、電力不平衡緩和極性補正回路における制御装置を動作させるための方法と、前記方法を実施するコンピュータプログラムと

、前記コンピュータプログラムを実行するよう構成される電力不平衡緩和極性補正回路制御装置を提供することである。

【課題を解決するための手段】

【０００５】

本発明の第１の態様においては、前記電力不平衡緩和極性補正回路に含まれる極性補正回路が提示される。前記極性補正回路は、入力電流を受け取るための入力部と、整流出力電流を供給するための出力部と、少なくとも、受け取った前記電流が第１極性のものであるときに前記受け取った電流を伝導するための第１電流路、及び前記受け取った電流が第２極性のものであるときに前記受け取った電流を伝導するための第２電流路とを有し、前記第１電流路は、第１タイプの非対称伝導素子を有し、前記第２電流路は、前記第１タイプとは異なる第２タイプの非対称伝導素子を有する。この極性補正回路が、大多数の場合には、前記受け取った電流は第１極性のものであり、前記受け取った電流が第２極性のものである場合は少ない実施態様において、用いられるときには、ほとんどの実施態様において、前記第１タイプの非対称伝導素子しか含まない従来の極性補正回路と比べて、効率的であり、且つより高価ではない極性補正回路を得るために、前記第１タイプの非対称伝導素子は、効率的である（又はより効率的である）が、高価である（又はより高価である）よう選択されることができ、前記第２タイプの非対称伝導素子は、非効率的である（又はより効率的ではない）が、安価である（又はより高価ではない）よう選択されることができる。ここで示されている例においては、（電気的な）効率及びコストがトレードオフであるが、様々な他の要素も、本発明による極性補正回路が従来の極性補正回路と比べて有利であるトレードオフの一部であることができ、このような要素は、熱放散、フォームファクタ、信頼性、複雑性、環境適合性、ＲｏＨＳ又は規格適合性などを含み得る。

【０００６】

前記極性補正回路は、例えば、２本のワイヤ（１つの負極性及び１つの正極性を持つ構成）を通じて、入力電流として直流を受け取ることができるが、他の実施例においては、前記極性補正回路は、２本より多くのワイヤ（１つ以上の負極性及び１つ以上の正極性を持つ構成）を通じて、電流を受け取ることができる。

【０００７】

前記第１タイプの非対称伝導素子は、受動整流素子であり、前記第２タイプの非対称伝導素子は、能動整流素子である。能動整流素子は、一般に、例えば典型的なｐｎ接合ダイオードよりずっとエネルギ効率が良いので、この実施例は特に有利である。

【０００８】

本発明のこの第１の態様に続いて、電力不平衡緩和極性補正回路が提供される。前記電力不平衡緩和極性補正回路は、本発明の第１の態様による少なくとも第１及び第２極性補正回路を有し、且つ制御装置を更に有し、前記制御装置は、前記第１極性補正回路によって受け取った電流が前記第１極性補正回路の前記第１電流路を通じて伝導され、且つ前記第２極性補正回路によって受け取った電流が前記第２極性補正回路の前記第２電流路を通じて伝導されるときに、前記能動整流素子を電力不平衡緩和モードで動作するよう制御するよう構成される。負荷に給電するために本発明の第１の態様による極性補正回路が２つ以上用いられる場合、前記極性補正回路のうちの１つにおける電流が、他の極性補正回路の電流路に含まれる非対称伝導素子よりエネルギ効率の劣る非対称伝導素子を含む電流路をたどり、それによって、電力不平衡をもたらすことが起こり得る。従って、本発明の第１の態様による極性補正回路を２つ以上有する回路が、電力不平衡が生じるときに前記電力不平衡を緩和するよう構成される場合には、有利である。

【０００９】

本発明による電力不平衡緩和極性補正回路の実施例においては、前記第１タイプの非対称伝導素子は、ダイオードであり、前記第２タイプの非対称伝導素子は、ＭＯＳＦＥＴであり、前記電力不平衡緩和モードにおいては、前記制御装置が、電流が前記ＭＯＳＦＥＴのボディダイオードを流れるように、前記ＭＯＳＦＥＴを制御する。この有利な実施例においては、前記制御装置は、前記電流が前記ＭＯＳＦＥＴの前記ボディダイオードを流れ

るように、前記ＭＯＳＦＥＴをオフにすることができる。これは、前記第１タイプの非対称伝導素子のエネルギ非効率性と同等のエネルギ非効率性をもたらし、それによって、前記電力不平衡を（少なくとも部分的に）緩和する。

【００１０】

本発明による電力不平衡緩和極性補正回路の他の実施例においては、前記制御装置が、更に、電力不平衡レベルを決定するよう構成されると共に、決定した前記電力不平衡レベルが所定のしきい値を上回るときに、前記ＭＯＳＦＥＴを前記電力不平衡緩和モードで制御するよう構成される。或る負荷タイプにとっては電力不平衡は許容可能であり得る。よって、この有利な実施例においては、電力不平衡レベルの所定のしきい値が、前記ＭＯＳＦＥＴが前記電力不平衡緩和モードで制御されるか否かを決定する。前記電力不平衡緩和モードがエネルギ非効率性をもたらす場合には、この非効率性は、そうでない場合には前記電力不平衡が（前記しきい値によって決定されるように）許容できなくなるだろうときにしか、生じない。

【００１１】

本発明による電力不平衡緩和極性補正回路の別の実施例においては、前記制御装置が、更に、前記出力部を通じて引き込まれた電流レベルを決定するよう構成されると共に、決定した前記電流レベルが所定のしきい値を上回るときに、前記ＭＯＳＦＥＴを前記電力不平衡緩和モードで制御するよう構成される。例えば、前記デバイスが対応している規格が、負荷が或るレベルを上回る電流を消費するときだけ、電流不平衡を禁止する場合には、前記出力部を通じて引き込まれた電流レベルが所定のしきい値未満であるときには、電力不平衡は許容可能であり得る。

【００１２】

本発明による電力不平衡緩和極性補正回路の更に別の実施例においては、前記制御装置が、更に、前記ＭＯＳＦＥＴのチャネル抵抗を制御するよう構成される。前記ＭＯＳＦＥＴは、（例えば、規格によって設定されているような）不平衡要件が許容する程度まで電流を搬送するよう、線形領域で制御され得る。

【００１３】

本発明による電力不平衡緩和極性補正回路の別の実施例においては、前記電力不平衡緩和極性補正回路は、前記出力部を通じて入手可能な前記整流出力電流を制限するよう構成される電流制限器を更に有する。この実施例においては、前記電力不平衡緩和極性補正回路は、前記受け取った電流の極性が期待通りである（即ち、前記電流が、前記第１及び第２極性補正回路において、エネルギ効率性の観点から同じ又は同様のタイプの非対称伝導素子の電流路をたどる）ときには、第１の最大定格電流を許容するが、前記受け取った電流の極性が期待通りではない（即ち、前記電流が、前記第１極性補正回路においてが、第１タイプの非対称伝導素子を有する第１電流路をたどり、前記第２極性補正回路においては、第２タイプの非対称伝導素子を有する第２電流路をたどり、それによって、電力不平衡をもたらす）ときには、前記電流制限器によって設定される制限に基づく第２のより低い最大定格電流を許容するよう動作することができる。

【００１４】

本発明の第２の態様においては、パワー・オーバー・イーサネット（登録商標）（ＰｏＥ）対応受電デバイス（ＰＤ）が提供される。前記ＰＤは、本発明の第２の態様による電力不平衡緩和極性補正回路を有する。前記ＰｏＥ規格は、電力を受け取るためのピン配置に対する様々な極性及び様々なケーブル構成（例えば、ストレートタイプのケーブル及びクロスタイプのケーブル）で動作することができることをＰＤに要求する。ＰｏＥ配電システムの実施態様においては、或る構成（又は構成の組み合わせ）が、他のものより頻繁に生じる。よって、一般的なＰＤは、幾らか過剰な寸法になっている（例えば、用いられている極性補正回路は専らＭＯＳＦＥＴを有する）。それ故、前記電力不平衡緩和極性補正回路を有するＰＤは、様々な極性配置に対して、例えば、（エネルギ）効率性とコストとの間のトレードオフを可能にすることができる。

【００１５】

本発明の第３の態様においては、本発明の第３の態様によるＰＤを有するＰｏＥ配電システムが提供される。前記ＰｏＥ配電システムは、給電機器（ＰＳＥ）を更に有し、前記ＰＳＥは、所定の極性配置に従って、ポートを通して、電流を供給するよう構成される。将来のＰｏＥ規格においては、前記ＰＳＥは、全ての対応ＰＳＥのポートが各ピンを通じて所定の極性を供給するように、ピン配置に単一の極性を供給するよう要求され得る。このような将来のＰｏＥ規格によるＰｏＥ配電システムの実施態様において、一般に、ストレートタイプのケーブルが用いられる場合に、設置者は、依然として、クロスタイプのケーブルを用いることができる。

【００１６】

本発明の第４の態様においては、本発明の第１の態様による少なくとも第１及び第２極性補正回路を有する電力不平衡緩和極性補正回路における制御装置を動作させるための方法が提供される。前記方法は、前記第１極性補正回路の入力部を通じて受け取った電流の極性を決定するステップと、前記第２極性補正回路の入力部を通じて受け取った電流の極性を決定するステップと、前記第１極性補正回路の前記入力部を通じて受け取った電流が第１極性のものであり、且つ前記第２極性補正回路の前記入力部を通じて受け取った電流が第２極性のものであるときに、前記第２極性補正回路の能動整流素子を電力不平衡緩和モードで動作するよう制御するステップとを有する。

【００１７】

本発明の第５の態様においては、プロセッサに本発明の第５の態様による方法を実施させるための命令を有するコンピュータプログラムが提供される。

【００１８】

本発明の第６の態様においては、電力不平衡緩和極性補正回路制御装置が提供される。前記電力不平衡緩和極性補正回路制御装置は、プロセッサ、メモリ、及び少なくとも第１及び第２極性補正回路とインターフェースするよう構成されるインターフェースを有し、前記メモリは、本発明の第６の態様によるコンピュータプログラムを有する。

【００１９】

請求項１に記載の電力不平衡緩和極性補正回路、請求項７に記載のパワー・オーバー・イーサネット（登録商標）対応受電デバイス、請求項８に記載のパワー・オーバー・イーサネット（登録商標）配電システム、請求項９に記載の電力不平衡緩和極性補正回路における制御装置を動作させるための方法、請求項１０に記載のコンピュータプログラム、及び請求項１１に記載の電力不平衡緩和極性補正回路制御装置は、とりわけ、従属請求項において規定されているような、同様の及び／又は同一の好ましい実施例を有することは、理解されるだろう。

【００２０】

本発明の好ましい実施例は、従属請求項と各々の独立請求項のあらゆる組み合わせであり得ることは理解されるだろう。

【００２１】

下記の実施例を参照して、本発明のこれら及び他の態様を説明し、明らかにする。

【図面の簡単な説明】

【００２２】

本開示の理解を助けるために、及び実施例がどのようにして実施され得るかを示すために、一例として、添付図面への参照がなされる。

【図１】従来技術による極性補正回路を概略的且つ例示的に示す。

【図２】従来技術によるイーサネット（登録商標）ケーブルに接続するために用いられる８Ｐ８Ｃモジュラージャックのピン配置を概略的且つ例示的に示す。

【図３ａ】ストレートタイプのイーサネット（登録商標）ケーブルのピン配置を概略的且つ例示的に示す。

【図３ｂ】クロスタイプのイーサネット（登録商標）ケーブルのピン配置を概略的且つ例示的に示す。

【図４】ダイオード及びショットキーダイオードを有する極性補正回路を概略的且つ例示

的に示す。
【図５ａ】入力部における電流の第１極性配置において、第１及び第２極性補正回路を通る電流フローを概略的且つ例示的に示す。
【図５ｂ】入力部における電流の第２極性配置において、第１及び第２極性補正回路を通る電流フローを概略的且つ例示的に示す。
【図６】第１及び第２極性補正回路を有する受電デバイスを概略的且つ例示的に示す。
【図７】本発明による電力不平衡緩和極性補正回路を有する受電デバイスを概略的且つ例示的に示す。
【図８】決定される電流レベルが所定のしきい値を上回る場合にしか電力不平衡緩和モードが作動されない、本発明による電力不平衡緩和極性補正回路を有する受電デバイスを概略的且つ例示的に示す。
【発明を実施するための形態】
【００２３】
図１は、従来技術において知られているような従来の極性補正回路１００の例を示している。入力部１０２、１０４は、負荷１１０に整流電流を供給する。入力部１０２、１０４における極性は変わり得るが、負荷に供給される電流の極性は、正の出力部１１２及び負の出力部１１４があるように整流される。電流の整流は、電流が、極性に依存して、ダイオード１２０、１２２、又は他の例においては、ダイオード１３０、１３２を流れることを可能にする、選ばれた回路アーキテクチャ及び４つの同じタイプのダイオードの使用の結果である。図１に示されているダイオード１２０、１２２、１３０、１３２のような非対称伝導素子を選択するための選択肢は幾つかある。数タイプの非対称伝導素子が表１に示されている。一般的には、電力損失（ここで示されているような、典型的なＰｏＥのタイプ１のＰＤが１５Ｗを消費する場合の電力損失）が小さければ小さいほど、素子の、サイズは大きくなる、コストは高くなる又は複雑性は増す。よって、従来の極性補正回路のための非対称伝導素子の選択時には、このような要素の間で妥協がなされなければならない。
【表１】

ブリッジ回路設計	典型的電力損失	サイズ	コスト	複雑性	構成要素例
単一パッケージ	600mW	小さい	低い	低い	MB1S ブリッジ整流器
ショットキーダイオード	240mW	中程度	高い	中程度	SB3100
MOSFET	23mW	中程度	高い	高い	FDS4559-60V

表１
【００２４】
図２には、イーサネット（登録商標）ケーブルをポートに接続するために（例えば、ＰＤをＰＳＥに接続するために、一方の端部においてＰＳＥのポートに接続すると共に、他方の端部においてＰＤのポートに接続するために）一般に用いられているような８Ｐ８Ｃのタイプのジャック２００が示されている。典型的なイーサネット（登録商標）ケーブルにおける４つのワイヤペアに対応する８個のピン２０１、２０２、２０３、２０４、２０５、２０６、２０７、２０８がある。
【００２５】
図３ａ及び３ｂは、各々、ストレートタイプのイーサネット（登録商標）ケーブルのピ

ンの図３００及びクロスタイプのイーサネット（登録商標）ケーブルのピンの図３５０を示している。ストレートタイプのイーサネット（登録商標）ケーブルにおけるワイヤは、各端部３０９、３１９において同じピン配置を持ち、よって、ピン３０１、３０２、３０３、３０４、３０５、３０６、３０７、３０８は、各々、ピン３１１、３１２、３１３、３１４、３１５、３１６、３１７、３１８に接続される。クロスタイプのイーサネット（登録商標）ケーブルにおけるワイヤの幾つかは、ピン３５１、３５２、３５３、３５４、３５５、３５６、３５７、３５８が、各々、ピン３６３、３６６、３６１、３６４、３６５、３６２、３６７、３６８に接続されるように、一方の端部において他方の端部とは異なるピン（第１ピンと第３ピン；第２ピンと第６ピン）に接続する。

【００２６】

図４は、本発明による極性補正回路４００の例を示している。入力部４０２、４０４を通して電流が受け取られ、出力部４１２、４１４を通して整流電流が負荷４１０に供給される。入力部４０２、４０４における極性は変わり得るが、出力部４１２、４１４における極性は決定されている（出力部４１２は正極性であるのに対して、出力部４１４は負極性である）。この例においては、第１電流路には２つのショットキーダイオード４２０、４２２が用いられており、第２電流路には２つのｐｎ接合ダイオード４３０、４３２が用いられている。その代わりに、他のダイオード又は能動整流素子が用いられてもよい。この例においては、入力部４０２、４０４を通じて受け取られる電流の極性が、電流がショットキーダイオードを流れるような極性である（即ち、入力部４０２は正極性であるのに対して、入力部４０４は負極性である）ときには、極性補正回路は、図１の従来の極性補正回路１００と比べてより（エネルギ）効率の良い電流整流を供給する。同時に、入力部を通じて受け取られる電流の極性が逆になる（即ち、入力部４０２は負極性であるのに対して、入力部４０４は正極性である）ときには、極性補正回路４００は、図１の従来の極性補正回路１００と同じレベルの（エネルギ）効率で電流を整流するだろう。ショットキーダイオードは、一般的に、ｐｎ接合ダイオードより高価であるので、この極性補正回路４００は、４つのショットキーダイオードを用いる回路より安価である。設備の大半の場合は、入力電流の極性が、入力部４０２が正極性を持ち、入力部４０４が負極性を持つような極性である実施例においては、これは、設備の大半において、４つのショットキーダイオードを備える極性補正回路よりコスト効率の良いソリューションであり、且つ４つのｐｎ接合ダイオードを備える図１の従来の極性補正回路１００より（エネルギ）効率の良いソリューションである。

【００２７】

設備の大半の場合は入力部における電流の極性が既知である或る実施例は、（将来の）ＰｏＥ規格におけるものである。表３は、規格に準拠している様々なAlternative（Alternative A MDI-X、Alternative A MDI及びAlternative B）のための（PoE IEEE 802.3af/at規格において規定されているような）タイプ１又はタイプ２のＰＳＥのピン配置を示している。将来のＰｏＥ規格においては、固定されたピン配置を持つ（即ち、選択肢がない）タイプ３のＰＳＥが規定され得る。その場合、ＰＳＥ側においてピンを通じて供給される電流の極性は既知である。

【表２】

ピン	タイプ１又は２ PSE - Alternative A (MDI-X)	タイプ１又は２ PSE -Alternative A (MDI)	タイプ１又は２ PSE -Alternative B	タイプ３ PSE
1	負	正		負
2	負	正		負
3	正	負		正
4			正	正
5			正	正
6	正	負		正
7			負	負
8			負	負

表３

【００２８】

このような将来のＰｏＥ規格は、依然として、様々なケーブルタイプを用いることを可能にし得る、又は如何なる場合においても、このようなシステムを設置する設置者は、このような将来の規格においてケーブルタイプが規定された場合に規格によって規定されたケーブルタイプと異なるケーブルタイプを用いることができる。表４においては、ＰＤが、各々、ストレートタイプのケーブル又はクロスタイプのケーブルを通じてＰＳＥに接続される場合のＰＤ側におけるピン配置が示されている。

【表３】

ピン	タイプ３ PSE	タイプ３ PD （ストレート ケーブル）	タイプ３ PD （クロス ケーブル）
1	負	負	正
2	負	負	正
3	正	正	負
4	正	正	正
5	正	正	正
6	正	正	負
7	負	負	負
8	負	負	負

表４

【００２９】

極性補正回路の、ＰＤへの適用例は、図５ａ及び５ｂに図示されており、２つの極性補正回路が、各々、（ＰＳＥに接続されるイーサネット（登録商標）ケーブルを保持するジャックの）４つのピンに接続される。回路５００は、各々、ピン１及び２、３及び６、４及び５、並びに７及び８に接続される入力部５０２、５０４、５０６及び５０８を有する。この例においては、ＰＳＥは、タイプ３のものであり（即ち、ピン１が負であり、ピン２が負であり、ピン３が正であり、ピン４が正であり、ピン５が正であり、ピン６が正であり、ピン７が負であり、且つピン８が負であり）、ＰＤをＰＳＥに接続するためにスト

レートタイプのイーサネット（登録商標）ケーブルが用いられている（即ち、ＰＤ側におけるピン配置が、ＰＳＥ側におけるピン配置と同じであり、ピン１が負であり、ピン２が負であり、ピン３が正であり、ピン４が正であり、ピン５が正であり、ピン６が正であり、ピン７が負であり、且つピン８が負である）。この回路においては、非対称伝導素子５４０、５４２、５３４、５３６が、（エネルギ）効率の良い素子（例えば、ショットキーダイオード）であり、非対称伝導素子５３０、５３２、５４４、５４６が、（エネルギ）効率の劣る素子（例えば、ｐｎ接合ダイオード）である。電流路は、（エネルギ）効率の良い素子を通る。その代わりに、図５ｂに示されているように、クロスタイプのケーブルが用いられる（即ち、ＰＤ側におけるピン配置が、ＰＳＥ側におけるピン配置と同じではなく、ＰＤ側においては、ピン１が正であり、ピン２が正であり、ピン３が負であり、ピン４が正であり、ピン５が正であり、ピン６が負であり、ピン７が負であり、且つピン８が負である）場合には、電流路は、（エネルギ）効率の良い素子５３４、５３６及び（エネルギ）効率の劣る素子５３０、５３２を通る。

【００３０】

図６は、図５ａ及び５ｂと同等の回路を示しているが、ショットキーダイオードの代わりに、ＭＯＳＦＥＴ６４０、６４２、６４４、６４６が用いられている。この図は、（エネルギ）効率の劣る素子６３０、６３２、６３４、６３６としてダイオードが用いられることを示しているが、その代わりにショットキーダイオードが用いられてもよい（ＭＯＳＦＥＴはショットキーダイオードより効率が良い）。ＭＯＳＦＥＴは、（別々の制御装置として示されているが、他の例においては、単一の制御装置であり得る）制御装置６１０、６１２によって制御される。

【００３１】

図５ａ及び５ｂ並びに図６において図示されているような回路は、本発明による極性補正回路の利点を持つが、クロスタイプのケーブルが用いられる状況においては、（エネルギ）効率の良い素子における（エネルギ）損失に対する（エネルギ）効率の劣る素子における（エネルギ）損失の差が、電力不平衡をもたらす。

【００３２】

図７は、図６の回路に似ているが、この実施例においては、制御装置６１０、６１２は、（上部の）第１極性補正回路によって受け取られる電流が第１極性補正回路の第１電流路を通じて伝導され、且つ（下部の）第２極性補正回路によって受け取られる電流が第２極性補正回路の第２電流路を通じて伝導されるときに、電力不平衡緩和モードでＭＯＳＦＥＴを制御することができる。制御装置６１０は、線７１０によって示されているように制御装置６１２と通信することができる（この図は２つの制御装置を示しているが、制御装置が単一の素子である状況においては、単一の素子の、ＭＯＳＦＥＴ６４０、６４２を制御するよう構成される部分が、単一の素子の、ＭＯＳＦＥＴ６４４、６４６を制御するよう構成される部分を制御するよう構成されるだろう）。第１極性補正回路における電流路が（エネルギ）効率の劣る素子を通る状況においては、制御装置６１０は、制御装置６１２にこのことを知らせて、制御装置６１２が、ＭＯＳＦＥＴ６４４、６４６を、これらが効果的にオフに切り換えられ、電流が、各々、前記ＭＯＳＦＥＴのボディダイオード、ボディダイオード６４５、６４７を流れるように、制御するようにすることができる。ボディダイオード６４５、６４７における電圧降下は、ダイオード６３０、６３２における電圧降下とよりよく似るだろう。よって、電力不平衡は（少なくとも部分的に）緩和されるだろう。

【００３３】

図８は、図７の回路に似ているが、この実施例においては、各々、入力部５０４、５０２、５０８、５０６に対する接続部８０２、８０４、８０６、８０８を用いて、電流フローが測定され、制御装置６１０、６１２が、引き込まれた電流に基づいて、ＭＯＳＦＥＴを電力不平衡緩和モードで制御すべきかどうかを決定することができる。引き込まれた電流レベルが所定のしきい値未満である場合（例えば、引き込まれた低い電流レベルにより、電力不平衡が如何なる問題も引き起こさない場合）には、電力不平衡緩和モードは用い

られないだろう。

【００３４】

請求項に記載の発明を実施する当業者は、図面、明細及び添付の請求項の研究から、開示されている実施例に対する他の変形を、理解し、達成し得る。

【００３５】

請求項において、「有する」という用語は、他の要素又はステップを除外せず、単数形表記は、複数の存在を除外しない。

【００３６】

単一のユニット又は装置が、請求項に列挙されている幾つかの要素の機能を実現してもよい。単に、特定の手段が、相互に異なる従属請求項において引用されているという事実は、これらの手段の組み合わせが有利になるように用いられることができないことを示すものではない。

【００３７】

請求項におけるいかなる参照符号も、範囲を限定するものとして解釈されてはならない。

【図１】

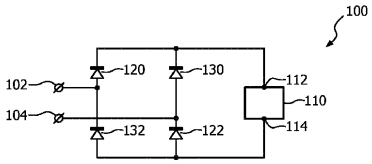

FIG. 1

【図２】

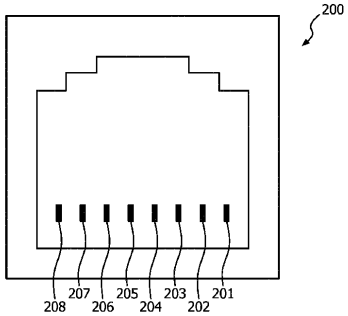

FIG. 2

【図３ａ】

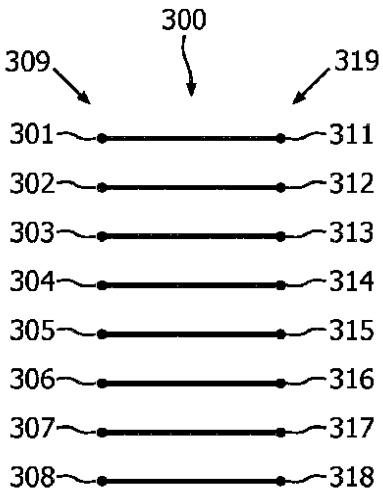

FIG. 3a

【図３ｂ】

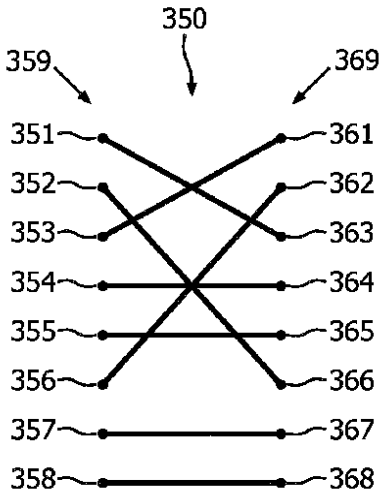

FIG. 3b

【図４】

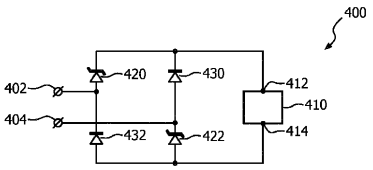

FIG. 4

【図５ａ】

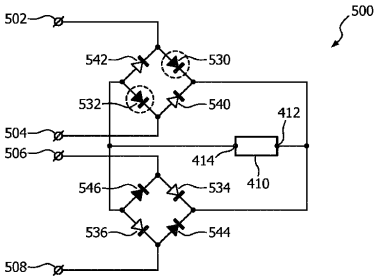

FIG. 5a

【図５ｂ】

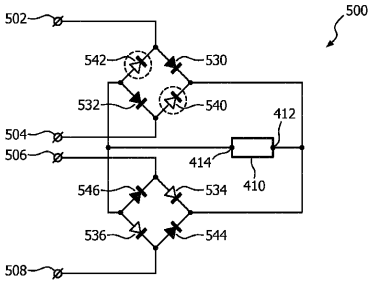

FIG. 5b

【図６】

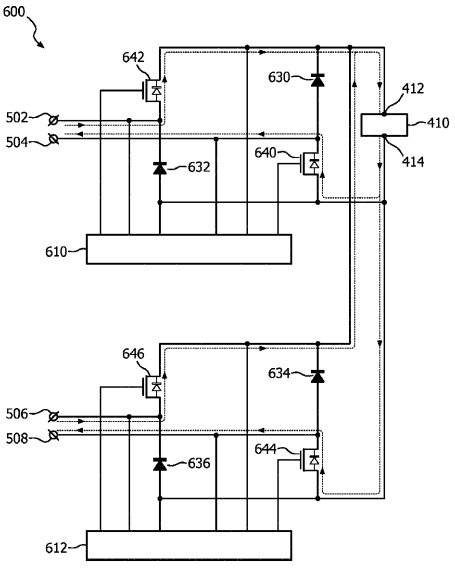

FIG. 6

【図７】

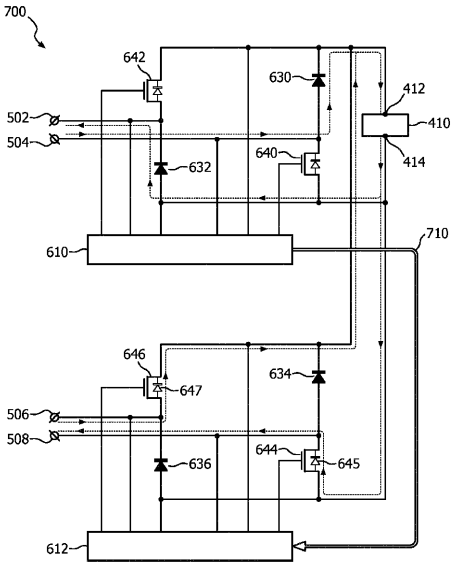

FIG. 7

【図８】

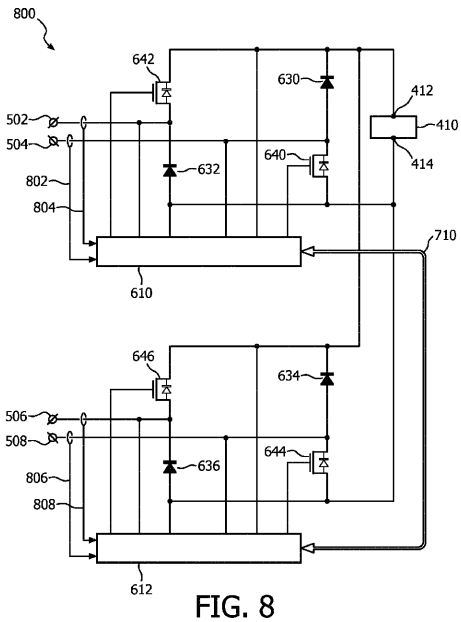

FIG. 8

フロントページの続き

(72)発明者　ヴェント　マッティアス
オランダ国　５６５６　アーエー　アイントホーフェン　ハイ　テク　キャンパス　５
(72)発明者　イーセボート　レンナート
オランダ国　５６５６　アーエー　アイントホーフェン　ハイ　テク　キャンパス　５

審査官　高野　誠治

(56)参考文献　特表２００８－５２９４６２（ＪＰ，Ａ）
特開２００９－０１１０９３（ＪＰ，Ａ）
特表２０１１－５１４８０１（ＪＰ，Ａ）
欧州特許出願公開第２７２８７９３（ＥＰ，Ａ２）
米国特許出願公開第２０１４／０２０３６５１（ＵＳ，Ａ１）
米国特許出願公開第２０１３／０３０７４２７（ＵＳ，Ａ１）
米国特許第５９６３４４１（ＵＳ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０２Ｊ　　１／００　－　１／１６
Ｇ０６Ｆ　　１／２６　－　１／３２９６
Ｈ０２Ｈ　１１／００
Ｈ０４Ｌ　１２／２８
Ｈ０４Ｌ　１２／４４　－１２／４６