



(12)发明专利申请

(10)申请公布号 CN 107833745 A

(43)申请公布日 2018.03.23

(21)申请号 201711070952.0

H01G 4/12(2006.01)

(22)申请日 2013.04.07

H01G 4/30(2006.01)

(30)优先权数据

10-2012-0149348 2012.12.20 KR

H05K 1/18(2006.01)

(62)分案原申请数据

201310117266.X 2013.04.07

(71)申请人 三星电机株式会社

地址 韩国京畿道水原市

(72)发明人 朴珉哲 朴祥秀 安永圭 李炳华

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 包国菊 刘奕晴

(51)Int.Cl.

H01G 2/06(2006.01)

H01G 4/005(2006.01)

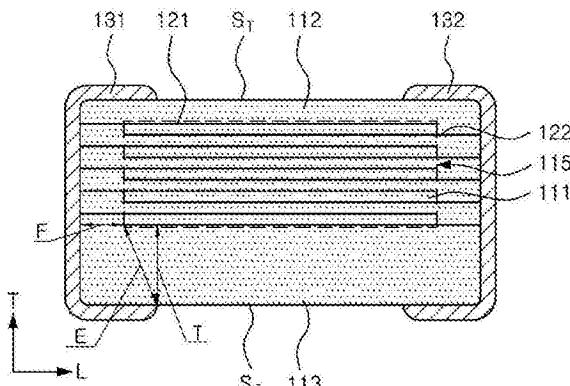
权利要求书2页 说明书12页 附图5页

(54)发明名称

多层陶瓷电容器及用于安装该多层陶瓷电容器的板

(57)摘要

提供了一种多层陶瓷电容器，该多层陶瓷电容器包括：陶瓷本体；活性层；上覆盖层，该上覆盖层形成在所述活性层的上部；下覆盖层，该下覆盖层形成在所述活性层的下部，并且所述下覆盖层的厚度大于所述上覆盖层的厚度；和外部电极，该外部电极覆盖所述陶瓷本体的两个端面以及上表面和下表面的部分，其中，当从所述活性层的最下部的内部电极的端部到覆盖所述陶瓷本体的下表面的一部分的所述外部电极的端部的距离是E、从所述外部电极的所述端部到所述活性层的最下部的内部电极的最短距离是T并且所述陶瓷本体在长度方向上的边缘是F时，满足 $1.2 \leq E/T < 2.0$ 和 $30 \mu m \leq F \leq 175 \mu m$ 。



1. 多层陶瓷电容器,该多层陶瓷电容器包括:

陶瓷本体,多层电介质层层压在该陶瓷本体中;

活性层,该活性层包括形成为交替地暴露于所述陶瓷本体的两个端面的多个内部电极并形成电容,所述电介质层插入在多个所述内部电极之间;

上覆盖层,该上覆盖层形成在所述活性层的上部;

下覆盖层,该下覆盖层形成在所述活性层的下部,并且所述下覆盖层的厚度大于所述上覆盖层的厚度;和

外部电极,该外部电极覆盖所述陶瓷本体的两个端面以及上表面和下表面的部分,

其中,当从所述活性层的最下部的所述内部电极的端部到覆盖所述陶瓷本体的下表面的一部分的所述外部电极的端部的距离是E、从所述外部电极的所述端部到所述活性层的最下部的所述内部电极的最短距离是T并且所述陶瓷本体在长度方向上的边缘是F时,满足 $1.2 \leq E/T < 2.0$ 和 $30\mu\text{m} \leq F \leq 175\mu\text{m}$,

其中,当所述陶瓷本体的总厚度的一半是A、所述下覆盖层的厚度是B、所述活性层的总厚度的一半是C、所述上覆盖层的厚度是D时,

所述活性层的中心部偏离所述陶瓷本体的中心部的比率 $(B+C)/A$ 满足 $1.063 \leq (B+C)/A \leq 1.745$ 。

2. 根据权利要求1所述的多层陶瓷电容器,其中,当所述下覆盖层的厚度是B并且所述上覆盖层的厚度是D时,所述上覆盖层的厚度D和所述下覆盖层的厚度B之间的比率 (D/B) 满足 $0.021 \leq D/B \leq 0.422$ 的范围。

3. 根据权利要求1所述的多层陶瓷电容器,其中,当所述陶瓷本体的总厚度的一半是A并且所述下覆盖层的厚度是B时,

所述下覆盖层的厚度B与所述陶瓷本体的厚度的一半A的比率 (B/A) 满足 $0.329 \leq B/A \leq 1.522$ 的范围。

4. 根据权利要求1所述的多层陶瓷电容器,其中,当所述下覆盖层的厚度是B并且所述活性层的总厚度的一半是C时,

所述活性层的总厚度的一半C与所述下覆盖层的厚度B的比率 (C/B) 满足 $0.146 \leq C/B \leq 2.458$ 的范围。

5. 根据权利要求1所述的多层陶瓷电容器,其中,由于当施加电压时在所述活性层的中心部产生的应变和在所述下覆盖层产生的应变之间的差异,在所述陶瓷本体的两个端部形成的拐点(PI)在厚度方向上形成在所述陶瓷本体的中心部之下。

6. 根据权利要求1所述的多层陶瓷电容器,其中,暴露于所述陶瓷本体的端面的所述内部电极的部分向内成锥形。

7. 根据权利要求1所述的多层陶瓷电容器,其中,不从所述陶瓷本体向外暴露的所述内部电极的另外的表面的转角部分向内成锥形。

8. 一种安装板,该安装板上允许安装多层陶瓷电容器,所述安装板包括:

印刷电路板,该印刷电路板具有一对电极垫,该对电极垫形成在所述印刷电路板的上部;和

安装在所述印刷电路板上的多层陶瓷电容器,

其中,所述多层陶瓷电容器包括:陶瓷本体,多层电介质层层压在该陶瓷本体中;活性

层,该活性层包括形成为交替地暴露于所述陶瓷本体的两个端面的多个内部电极并形成电容,所述电介质层插入在多个所述内部电极之间;上覆盖层,该上覆盖层形成在所述活性层的上部;下覆盖层,该下覆盖层形成在所述活性层的下部,并且所述下覆盖层的厚度大于所述上覆盖层的厚度;以及外部电极,该外部电极覆盖所述陶瓷本体的两个端面并通过焊料连接于第一电极垫和第二电极垫,其中,当从所述活性层的最下部的所述内部电极的端部到覆盖所述陶瓷本体的下表面的一部分的所述外部电极的端部的距离是E、从所述外部电极的端部到所述活性层的最下部的所述内部电极的最短距离是T并且所述陶瓷本体在长度方向上的边缘是F时,满足 $1.2 \leq E/T < 2.0$ 和 $30\mu\text{m} \leq F \leq 175\mu\text{m}$,

其中,当所述陶瓷本体的总厚度的一半是A、所述下覆盖层的厚度是B、所述活性层的总厚度的一半是C、所述上覆盖层的厚度是D时,

所述活性层的中心部偏离所述陶瓷本体的中心部的比率 $(B+C)/A$ 满足 $1.063 \leq (B+C)/A \leq 1.745$ 。

9. 根据权利要求8所述的安装板,其中,所述上覆盖层的厚度D和所述下覆盖层的厚度B之间的比率(D/B或D:B)满足 $0.021 \leq D/B \leq 0.422$ 的范围。

10. 根据权利要求8所述的安装板,其中,所述下覆盖层的厚度B与所述陶瓷本体的厚度的一半A的比率(B/A)满足 $0.329 \leq B/A \leq 1.522$ 的范围。

11. 根据权利要求8所述的安装板,其中,所述活性层的厚度的一半C与所述下覆盖层的厚度B的比率(C/B)满足 $0.146 \leq C/B \leq 2.458$ 的范围。

12. 根据权利要求8所述的安装板,其中,由于当施加电压时在所述活性层的中心部产生的应变和在所述下覆盖层产生的应变之间的差异,在所述陶瓷本体的两个端部形成的拐点(PI)在厚度方向上形成在所述陶瓷本体的中心部之下。

多层陶瓷电容器及用于安装该多层陶瓷电容器的板

[0001] 本申请是申请日为2013年4月7日、申请号为201310117266.X的发明专利申请“多层陶瓷电容器及用于安装该多层陶瓷电容器的板”的分案申请。

技术领域

[0002] 本发明涉及多层陶瓷电容器及用于安装该多层陶瓷电容器的板。

背景技术

[0003] 多层陶瓷电容器(层压的芯片电子元件)是安装在多种电子产品的印刷电路板(PCB)上的芯片式电容器(chip-type condenser),用于充电和放电。所述电子产品例如为像液晶显示器(LCDs)、等离子显示板(PDPs)等的成像装置(或视频显示设备)、计算机、个人数字助理(PDAs)、移动式电话等。

[0004] 多层陶瓷电容器(MLCC)具有例如紧凑、可靠的高电容和容易安装等优点,可以用作多种电子器件的元件。

[0005] 多层陶瓷电容器可以包括多层电介质层和内部电极,该多层陶瓷电容器具有这样的结构:其中具有不同极性的内部电极在电介质层之间交替地层压。

[0006] 电介质层具有压电和电伸缩的特性。这样,当直流(DC)或交流(AC)电压施加到多层陶瓷电容器时,在内部电极之间发生压电现象,以产生振动。

[0007] 振动可以通过多层陶瓷电容器的外部电极传递到安装多层陶瓷电容器的印刷电路板,引起印刷电路板整体变成声学上的辐射面(acoustically radiating surface),从而产生作为噪声的振动声音。

[0008] 振动声音可以相当于从20Hz到2000Hz范围内且使得用户不舒服的声频,这样可能导致用户感觉不舒适的振动声音就是所谓的噪声,因此需要研究减低噪声的方法。

[0009] 此外,在多层陶瓷电容器中,小于陶瓷板并具有预定厚度的内部电极印刷在陶瓷板上并且分别在其上印刷有内部电极的多片陶瓷板层压,在边缘部分和在其上形成有内部电极的电介质层之间不可避免地产生梯级(steps),这些梯级可能在内部电极的最外部分最为严重。

[0010] 在有梯级的情况下,如果施加热冲击或如果施加由在其上安装有多层陶瓷电容器的印刷电路板(PCB)变形引起的应力,电介质层部分可能产生脱层或者可能产生裂纹。

[0011] 此外,由于脱层或裂纹,湿气或其它外来物质可能渗透到内部电极的暴露表面,这会降低绝缘阻抗和可靠性等。在具有大量层压板的高电容产品中,这样的问题可能会加剧。

[0012] 下文的专利文献1涉及一种多层陶瓷电容器,其中下覆盖层比上覆盖层厚,但是没有公开关于内部电极的最外端部和外部电极的端部之间的距离的数值限制。

[0013] [相关的现有技术文献]

[0014] (专利文献1)日本专利公开出版物No.6-215978。

发明内容

[0015] 在相关的技术中,需要涉及一种多层陶瓷电容器(MLCC)的新颖的方案,通过补偿在边缘部分和其上形成有内部电极的电介质层之间的梯级,能够阻止由于热冲击或机械冲击(例如因为在其上安装多层陶瓷电容器而引起翘曲的印刷电路板所产生的应力)导致的脱层或裂纹,从而减小由于压电现象的振动引起的噪声。

[0016] 根据本发明的一方面,提供了一种多层陶瓷电容器,包括:陶瓷本体,多层电介质层层压在该陶瓷本体中;活性层,该活性层包括形成为交替地暴露于陶瓷本体的两个端面的多个内部电极并形成电容,所述电介质层插入在多个内部电极之间;在活性层的上部形成的上覆盖层;在活性层的下部形成的下覆盖层,该下覆盖层的厚度大于上覆盖层的厚度;和外部电极,该外部电极覆盖陶瓷本体的两个端以及上表面和下表面的部分,其中当从活性层的最下部的内部电极的端部到覆盖陶瓷本体的下表面的一部分的外部电极的端部的距离是E、从外部电极的端部到活性层的最下部的内部电极的最短距离是T并且陶瓷本体在长度方向的边缘(margin)是F时,满足 $1.2 \leq E/T \leq 30\mu m \leq F$ 。

[0017] 当陶瓷本体的总厚度的一半是A、下覆盖层的厚度是B、活性层的总厚度的一半是C、上覆盖层的厚度是D时,活性层的中心部偏离陶瓷本体的中心部的比率 $(B+C)/A$ 可以满足 $1.063 \leq (B+C)/A \leq 1.745$ 。

[0018] 上覆盖层的厚度D和下覆盖层的厚度B之间的比率(D/B或D:B)可以满足 $0.021 \leq D/B \leq 0.422$ 的范围。

[0019] 下覆盖层的厚度B与陶瓷本体的厚度的一半A的比率(B/A)可以满足 $0.329 \leq B/A \leq 1.522$ 的范围。

[0020] 活性层的厚度的一半C与下覆盖层的厚度B的比率(C/B)可以满足 $0.146 \leq C/B \leq 2.458$ 的范围。

[0021] 由于当施加电压时,在活性层的中心部产生的应变(strain)和在下覆盖层产生的应变之间的差异,在陶瓷本体的两个端部形成的拐点(point of inflection,PI)可以在厚度方向上形成在陶瓷本体的中心部之下。

[0022] 暴露于陶瓷本体的端面的第一内部电极和第二内部电极的部分可以向内成锥形。

[0023] 不从陶瓷本体向外暴露的第一内部电极和第二内部电极的另外的表面的转角部分(corner portion)可以向内成锥形。

[0024] 根据本发明的另一个方面,提供了一种安装板,该安装板上允许安装多层陶瓷电容器(MLCC),所述安装板包括:印刷电路板,该印刷电路板具有一对电极垫(electrode pad),该对电极垫形成在印刷电路板的上部;和安装在印刷电路板上的多层陶瓷电容器,其中,多层陶瓷电容器包括陶瓷本体,多层电介质层层压在该陶瓷本体中,活性层,该活性层包括形成为交替地暴露于陶瓷本体的两个端面的多个内部电极并形成电容,电介质层插入在多个内部电极之间,上覆盖层,该上覆盖层形成在活性层的上部,下覆盖层,该下覆盖层形成在活性层的下部,并且该下覆盖层的厚度大于上覆盖层的厚度,以及第一外部电极和第二外部电极,该第一外部电极和第二外部电极覆盖陶瓷本体的两个端面并通过焊料连接于第一电极垫和第二电极垫,其中,当从活性层的最下部的内部电极的端部到覆盖陶瓷本体的下表面的一部分的外部电极的端部的距离是E、从外部电极的端部到活性层的最下部的内部电极的最短距离是T并且陶瓷本体在长度方向的边缘是F时,满足 $1.2 \leq E/T \leq 30\mu m \leq F$ 。

[0025] 由于当施加电压时,在活性层的中心部产生的应变和在下覆盖层产生的应变之间的差异,在陶瓷本体两个端部形成的拐点(PI)可以形成为比焊料的高度低。

附图说明

[0026] 依照下列结合附图的详细说明,将对本发明上述的和其他的方面、特征和其他优点有更加清楚地了解,其中:

[0027] 图1是根据本发明的实施方式的多层陶瓷电容器(MLCC)的部分剖面的示意性的透视图;

[0028] 图2是沿多层陶瓷电容器的长度方向截取图1的多层陶瓷电容器的剖视图;

[0029] 图3是在长度方向沿着多层陶瓷电容器的长度方向截取图1的多层陶瓷电容器的示意性的剖视图,以显示包含在多层陶瓷电容器中的元件的尺寸关系;

[0030] 图4图示了安装在印刷电路板(PCB)上的图1的多层陶瓷电容器的透视图;

[0031] 图5是沿长度方向截取图4的多层陶瓷电容器和印刷电路板的剖视图;

[0032] 图6图示了安装在印刷电路板上且因施加电压而变形的图5的多层陶瓷电容器的示意性的剖视图;和

[0033] 图7至图13图示了应用于根据本发明实施方式的多层陶瓷电容器的内部电极的多种变形方式的剖视图。

具体实施方式

[0034] 现在,将依照附图对本发明的实施方式例进行详细解释。

[0035] 然而,本发明可以具体表现为多种不同的形式,并且不能理解为限制于本文中阐述的实施方式。

[0036] 相反地,提供这些实施方式,以使本发明将变得全面和完整,并且将向本领域技术人员完全传达本发明的范围。

[0037] 在图中,为了清楚起见,元件的形状和尺寸可能被放大,在整个文件中使用相同的附图标记指示相同或相似的元件。

[0038] 此外,在各个实施方式的附图中图示的相同概念的范围内,具有相同功能的元件将使用相同的附图标记进行描述。

[0039] 为了阐明本发明的实施方式,六面体的方向可以如下定义:在图1中表示的L、W和T分别指示长度方向、宽度方向和厚度方向。这里,厚度方向可以用于与层压电介质层的层压方向具有相同的概念。

[0040] 此外,在本实施方式中,为了描述的目的,在陶瓷本体的长度方向上形成第一外部电极和第二外部电极的表面设定为水平端面,与其垂直的表面设定为左侧立面和右侧立面。

多层陶瓷电容器(MLCC)

[0042] 参考图1至图2,根据本发明实施方式的多层陶瓷电容器100可以包括陶瓷本体110,具有第一内部电极121和第二内部电极122的活性层115,上覆盖层112和下覆盖层113,和覆盖陶瓷本体110的两个端面的第一外部电极和第二外部电极132。

[0043] 陶瓷本体110通过层压多层电介质层111并随后对其烧制来形成,陶瓷本体110的结构和尺寸以及电介质层111的叠层数量并不限制于本实施方式中所图示的。

[0044] 此外,形成陶瓷本体110的多层电介质层111处于烧结状态,相邻的电介质层110可以形成一体的,使得多层电介质层111之间的边界在不使用扫描电子显微镜(SEM)情况下可以非显而易见。

[0045] 陶瓷本体110可以包括活性层115以及上层112和下层113,所述活性层115作为有助于形成电容的电容器的一部分,上层112和下层113作为边缘部分并形成在活性层115的上部和下部。

[0046] 活性层115可以通过重复地层压其间插入有电介质层115的第一内部电极121和第二内部电极122而形成。

[0047] 在此,电介质层111的厚度可以根据多层陶瓷电容器100的电容的设计任意地改变。优选的是,一个电介质层111的厚度在烧制操作之后可以是0.1μm到10.0μm的范围,但是本发明并不限制于此。

[0048] 此外,电介质层111可以由具有高介电常数(或高K-电介质)的陶瓷粉末制造,例如钛酸钡(BaTiO₃)基粉末、钛酸锶(SrTiO₃)基粉末等,但是本发明并不限制于此。

[0049] 除了它们不包括内部电极,上覆盖层112和下覆盖层123可以由与电介质层111相同的材料制造并具有与电介质层111相同的结构。

[0050] 上覆盖层112和下覆盖层123可以通过在活性层115的上表面和下表面上层压单层电介质层或两层或多层电介质层而形成,并且主要用于防止由于物理或化学应力导致的第一内部电极121和第二内部电极122的损坏。

[0051] 另外,下覆盖层113可以具有大于上覆盖层112的厚度,通过增加电介质层的叠层量,使得下覆盖层113的厚度大于上覆盖层112的厚度。

[0052] 同时,第一内部电极121和第二内部电极122(具有不同极性的一对电极)可以通过(在陶瓷基片上)印刷包括导电金属的导电浆料来形成,以具有预定的厚度,使得第一内部电极121和第二内部电极122沿电介质层111的层压方向交替地暴露于两个端面,并且可以通过设置在其间的电介质层111彼此电绝缘。

[0053] 即,第一内部电极121和第二内部电极122可以通过其交替地暴露于陶瓷本体110的两个端面的部分与第一外部电极131和第二外部电极132电连接。

[0054] 这样,当电压施加到第一外部电极131和第二外部电极132时,电荷在相互面对的第一内部电极121和第二内部电极122之间累积,在此,多层陶瓷电容器100的电容与第一内部电极121和第二内部电极122的相互重叠区域的面积成比例。

[0055] 根据用途,可以确定第一内部电极和第二内部电极的厚度。例如,第一内部电极和第二内部电极的厚度可以确定为0.2μm到1.0μm的范围,但是本发明并不限制于此。

[0056] 此外,包括在导电浆料中形成第一内部电极121和第二内部电极122的导电金属可以是镍(Ni)、铜(Cu)、钯(Pd)或它们的合金,但是本发明并不限制于此。

[0057] 此外,导电浆料可以通过筛选法、凹板印刷方法等印刷,但是本发明并不限制于此。

[0058] 第一外部电极131和第二外部电极132可以由包括导电金属的导电浆料制造且可以覆盖陶瓷本体110的两个端面和上表面和下表面的部分,并且导电金属可以是镍(Ni)、铜(Cu)、钯(Pd)、金(Au)或者它们的合金,但是本发明并不限制于此。

[0059] 在此,当多层陶瓷电容器安装在印刷电路板(PCB)上时,梯级主要在第一外部电极

131和第二外部电极132与第一内部电极121和第二内部电极122的端部之间产生,因此需要调整其间的距离,以减少脱层和裂纹的发生,从而增加可靠性。

[0060] 在图2中,定义从活性层115的最下部的第二内部电极122的端部到覆盖陶瓷本体110的下表面的一部分的第一外部电极131的端部的距离为E,从第一外部电极131的端部到最下部的第二内部电极122的最短距离为T,以及在长度方向上从陶瓷本体110的一个端面到第二内部电极122的端部的边缘为F。

[0061] 在此,通过减少脱层和裂纹的产生而能够提高可靠性的范围可以是 $1.2 \leq E/T$ 。

[0062] 假如 $1.2 > E/T$,机械冲击(例如由于印刷电路板变形而产生的应力)集中的部分可以设定为与陶瓷体110的形成有梯级的部分一致或者靠近于陶瓷体100的形成有梯级部分,增大了弯曲裂纹的产生率。

[0063] 此外,在长度方向上,陶瓷本体110的边缘F可以设定为等于或大于 $30\mu m$,以防止产生脱层。

[0064] 如果在长度方向上,陶瓷本体100的边缘F小于 $30\mu m$,由于边缘不够可能增加脱层的产生。

[0065] 在下文中,将描述包括在根据本实施方式的多层陶瓷电容器中的组成元件与噪声之间的关系。

[0066] 参考图3,定义陶瓷本体110的总厚度的一半为A,下覆盖层113的厚度为B,活性层115的总厚度的一半是C,上覆盖层112的厚度是D。

[0067] 在此,陶瓷本体110的总厚度指的是从陶瓷本体110的上表面S_T到陶瓷本体110的下表面S_B的距离,并且活性层115的总厚度指的是从形成在活性层115的最上部的第一内部电极121的上表面到形成在活性层115的最下部的第二内部电极122的下表面的距离。

[0068] 此外,下覆盖层113的厚度B指的是在厚度方向上从形成在活性层115的最下部的第二内部电极122的下表面到陶瓷本体110的下表面S_B的距离,并且上覆盖层112的厚度D指的是在厚度方向上从形成在活性层115的最上部的第一内部电极121的上表面到陶瓷本体110的上表面S_T的距离。

[0069] 当具有不同极性的电压施加到形成在多层陶瓷电容器100的两个端部的第一外部电极131和第二外部电极132上时,由于电介质层111的反压电效应(inverse piezoelectric effect),陶瓷本体110在厚度方向上伸展和收缩,同时与陶瓷本体110在厚度方向上伸展和收缩相反,第一外部电极131和第二外部电极132的两个端部由于泊松效应而收缩和伸展。

[0070] 在此,活性层115的中心部是沿第一外部电极131和第二外部电极132的长度方向在陶瓷本体110的两个端部最大限度地伸展和收缩的部分,这导致了噪声。

[0071] 即,在本实施方式中,为了减少噪声,当施加电压时,由于在活性层115的中心部CL_A中产生的应变和在下覆盖层113中产生的应变之间的差异,拐点(PI)可能形成在沿厚度方向位于陶瓷本体110的中心部CL_C之下的陶瓷本体110的两个端部。

[0072] 在此,为了进一步减少噪声,优选的是,活性层115的中心部CL_A偏离陶瓷本体110的中心部的比率 $((B+C)/A)$ 满足 $1.063 \leq (B+C)/A \leq 1.745$ 。

[0073] 此外,在陶瓷本体110的厚度D的一半(A)和下覆盖层113的厚度B之间的比率(B:A)(或B/A)满足 $0.329 \leq B/A \leq 1.522$ 。

[0074] 此外,下覆盖层113的厚度B和活性层115的厚度的一半(C)之间的比率可以满足 $0.146 \leq C/B \leq 2.458$ 。

[0075] 实验实施例

[0076] 根据本发明实施方式和对比例的多层陶瓷电容器(MLCC)如下制造。

[0077] 通过下面的步骤制造根据实施例的多层陶瓷电容器。

[0078] 首先,将包括例如钛酸钡(BaTiO₃)等粉末的浆料涂覆到承载膜,然后干燥,以制备具有 $1.8\mu\text{m}$ 厚度的多片陶瓷基片。

[0079] 然后,通过利用筛在陶瓷基片上涂覆用于镍内部电极的导电浆料而形成内部电极。

[0080] 层压大约三百七十(370)片陶瓷基片,并且在此,层压在其上形成有内部电极的陶瓷基片之下的不带有内部电极的陶瓷基片多于层压在其上形成有内部电极的陶瓷基片之上的不带有内部电极的陶瓷基片。叠层(或叠层体)在85°C的 1000kgf/cm^2 的压力条件下等压压缩。压制完成的陶瓷层压板分离成单独的芯片,并且通过在大气环境下将分离的芯片在230°C下保持60个小时来执行脱脂步骤(debinding process)。

[0081] 其后,在低压情况下,芯片在低于Ni/NiO平衡氧分压的氧分压 $10^{-11}\text{atm} \sim 10^{-10}\text{atm}$ 下烧制,使得内部电极不会被氧化。在烧制操作之后,层压的芯片电容器的芯片尺寸(长×宽(L×W))是 $1.64\text{mm} \times 0.88\text{mm}$ (L×W,1608尺寸)。在此,在长×宽中的制造公差确定为±0.1mm,并且满足制造公差的芯片的噪声在实验中测得。

[0082] 其后,芯片进行例如外部电极形成工艺、镀覆工艺等工艺,以制造多层陶瓷电容器。

[0083] [表1]

[0084]

| 样 本 | A (μm) | B (μm) | C (μm) | D (μm) | (B+C) /A | B/A | D/B | C/B | AN (dB) | 电容实 现率 |
|--------|------------------------|------------------------|------------------------|------------------------|-------------|-------|--------|--------|------------|-----------|
| 1* | 405.5 | 40.2 | 365.4 | 39.9 | 1.000 | 0.099 | 0.993 | 9.090 | 29.5 | OK |
| 2* | 436.0 | 70.4 | 365.9 | 69.7 | 1.001 | 0.161 | 0.990 | 5.197 | 25.7 | OK |
| 3* | 455.5 | 90.8 | 364.3 | 91.5 | 0.999 | 0.199 | 1.008 | 4.012 | 23.1 | OK |
| 4* | 508.1 | 24.9 | 361.1 | 269.1 | 0.760 | 0.049 | 10.807 | 14.502 | 31.2 | OK |
| 5* | 456.6 | 25.2 | 360.1 | 167.8 | 0.844 | 0.055 | 6.659 | 14.290 | 32.5 | OK |
| 6* | 527.3 | 30.2 | 191.0 | 642.4 | 0.419 | 0.057 | 21.272 | 6.325 | 30.3 | OK |
| 7* | 414.5 | 30.9 | 188.8 | 420.4 | 0.530 | 0.075 | 13.605 | 6.110 | 30.5 | OK |
| 8* | 516.2 | 39.4 | 360.7 | 271.5 | 0.775 | 0.076 | 6.891 | 9.155 | 28.2 | OK |
| 9* | 446.0 | 39.8 | 365.5 | 121.2 | 0.909 | 0.089 | 3.045 | 9.183 | 29.1 | OK |
| 10* | 469.1 | 40.6 | 364.2 | 169.1 | 0.863 | 0.087 | 4.165 | 8.970 | 27.9 | OK |
| 11* | 416.2 | 40.7 | 360.7 | 70.3 | 0.964 | 0.098 | 1.727 | 8.862 | 28.4 | OK |
| 12* | 428.3 | 40.8 | 360.0 | 95.7 | 0.936 | 0.095 | 2.346 | 8.824 | 28.9 | OK |
| 13* | 495.9 | 40.9 | 364.9 | 221.0 | 0.818 | 0.082 | 5.403 | 8.922 | 28.1 | OK |
| 14* | 435.9 | 25.0 | 421.3 | 4.2 | 1.024 | 0.057 | 0.168 | 16.852 | 31.6 | OK |
| 15* | 420.7 | 70.4 | 365.9 | 39.1 | 1.037 | 0.167 | 0.555 | 5.197 | 25.7 | OK |
| 16 | 431.7 | 94.8 | 364.3 | 40.0 | 1.063 | 0.220 | 0.422 | 3.843 | 19.9 | OK |
| 17 | 443.0 | 103.8 | 389.1 | 4.0 | 1.113 | 0.234 | 0.039 | 3.749 | 19.3 | OK |
| 18 | 443.7 | 119.8 | 363.2 | 41.1 | 1.089 | 0.270 | 0.343 | 3.032 | 18.7 | OK |
| 19 | 447.1 | 147.3 | 362.1 | 22.7 | 1.139 | 0.329 | 0.154 | 2.458 | 17.9 | OK |
| 20 | 452.8 | 164.7 | 360.2 | 20.4 | 1.159 | 0.364 | 0.124 | 2.187 | 17.3 | OK |
| 21 | 448.7 | 170.3 | 361.0 | 5.1 | 1.184 | 0.380 | 0.030 | 2.120 | 17.2 | OK |
| 22 | 470.7 | 170.4 | 365.4 | 40.2 | 1.138 | 0.362 | 0.236 | 2.144 | 17.4 | OK |
| 23 | 491.9 | 220.3 | 360.8 | 41.8 | 1.181 | 0.448 | 0.190 | 1.638 | 16.9 | OK |
| 24 | 500.6 | 270.2 | 360.5 | 9.9 | 1.260 | 0.540 | 0.037 | 1.334 | 16.8 | OK |
| 25 | 516.9 | 270.4 | 361.8 | 39.7 | 1.223 | 0.523 | 0.147 | 1.338 | 16.7 | OK |
| 26 | 502.1 | 364.9 | 312.3 | 14.7 | 1.349 | 0.727 | 0.040 | 0.856 | 16.6 | OK |
| 27 | 407.5 | 421.8 | 189.1 | 14.9 | 1.499 | 1.035 | 0.035 | 0.448 | 16.6 | OK |
| 28 | 445.8 | 493.3 | 179.3 | 39.7 | 1.509 | 1.107 | 0.080 | 0.363 | 16.5 | OK |

[0085]

| | | | | | | | | | | |
|-----|-------|-------|-------|------|-------|-------|-------|-------|------|----|
| 29 | 483.7 | 632.0 | 160.1 | 15.2 | 1.638 | 1.307 | 0.024 | 0.253 | 16.4 | OK |
| 30 | 520.0 | 643.4 | 190.7 | 15.2 | 1.604 | 1.237 | 0.024 | 0.296 | 16.4 | OK |
| 31 | 486.4 | 685.3 | 121.1 | 45.3 | 1.658 | 1.409 | 0.066 | 0.177 | 16.4 | OK |
| 32 | 507.2 | 742.7 | 120.8 | 30.1 | 1.702 | 1.464 | 0.041 | 0.163 | 16.4 | OK |
| 33 | 515.2 | 773.9 | 118.2 | 20.1 | 1.732 | 1.502 | 0.026 | 0.153 | 16.4 | OK |
| 34 | 524.5 | 798.2 | 116.9 | 16.9 | 1.745 | 1.522 | 0.021 | 0.146 | 16.3 | OK |
| 35* | 533.4 | 832.4 | 109.8 | 14.8 | 1.766 | 1.561 | 0.018 | 0.132 | 16.3 | NG |
| 36* | 533.3 | 841.1 | 105.3 | 14.9 | 1.775 | 1.577 | 0.018 | 0.125 | 16.3 | NG |
| 37* | 534.1 | 849.7 | 101.2 | 16.1 | 1.780 | 1.591 | 0.019 | 0.119 | 16.3 | NG |

[0086] *指的是对比例，并且AN是噪声。

[0087] 基于扫描电子显微镜(SEM)获取的图像，在表1中的数据通过测量从如图3所示的宽度(W)方向上的陶瓷本体的中心部沿长度方向(L)和厚度方向(T)截取的多层陶瓷电容器100的陶瓷本体110的中心部的截面的尺寸而获得。

[0088] 在此，如上所述，陶瓷本体110的总厚度的一半定义为A，下覆盖层113的厚度定义为B，活性层115的总厚度的一半定义为C，并且上覆盖层112的厚度定义为D。

[0089] 为了测量噪声，用于测量噪声的每块板的单个样本(MLCC)在垂直方向上能区分并安装在印刷电路板上，之后，板安装在测量夹具中。

[0090] 其后，通过利用直流电源和信号发生器(或函数发生器)将直流电压和交流电压施加到安装在测量夹具中的样品的两端。噪声通过直接安装在印刷电路板上的扩音器测量。

[0091] 在表1中，样品1到3是具有对称覆盖结构的对比例，其中下覆盖层113的厚度B和上覆盖层112的厚度D大体上相同，并且样品4到13是具有上覆盖层112的厚度D大于下覆盖层113的厚度B的结构的对比例。

[0092] 样品14、15和35到37是下覆盖层113的厚度B大于上覆盖层112的厚度D的结构的对比例，并且样品16到34是本发明的实施覆方式。

[0093] 在此，当(B+C)/A接近为1时，其意味着活性层115的中心部没有明显地偏离于陶瓷本体110的中心部。具有覆盖对称结构，其中具有下覆盖层113的厚度B和上覆盖层112的厚度D大体上相同的对称覆盖结构的样品1到3的(B+C)/A的值接近为1。

[0094] 当(B+C)/A大于1时，其可以意味着活性层115的中心部沿向上的方向偏离陶瓷本体110的中心部，并且当(B+C)/A小于1时，其可以意味着活性层115的中心部沿向下的方向偏离陶瓷本体110的中心部。

[0095] 参考表1，可以看到的是，在样品16到34中，活性层115的中心部偏离陶瓷本体110的中心部的比率(B+C)/A满足 $1.063 \leq (B+C)/A \leq 1.745$ ，噪声显著地减少到小于20dB。

[0096] 此外，其中活性层115的中心部偏离陶瓷本体110的中心部的比率(B+C)/A小于1.063的样品1到15具有这样的结构：其中活性层115的中心部几乎不偏离陶瓷本体110的中心部或活性层115的中心部沿向下的方向偏离陶瓷本体110的中心部。

[0097] 具有(B+C)/A小于1.063的样品1到15的噪声为25dB到32.5dB，因此可以看到样品1

到15与本发明的实施方式相比,不具有噪声缩减效果。

[0098] 此外,在样品35到37的例子中,活性层115的中心部偏离陶瓷本体110的中心部的比率 $(B+C)/A$ 超过1.745,电容下降到目标值之下,导致电容缺陷。

[0099] 在表1中,电容实现比率(即电容与目标电容值的比率)用'NG'表示指的是当目标电容是100%时,相对于目标电容值的电容值小于80%。

[0100] 此外,可以看到的是,实施例中,上覆盖层112的厚度D和下覆盖层113的厚度B之间的比率 $(D:B)$ 满足 $0.021 \leq D/B \leq 0.422$ 的范围的实施方式具有显著减少的噪声。

[0101] 同时,可以看到的是,上覆盖层112的厚度D和下覆盖层113的厚度B之间的比率 $(D:B)$ 超过0.422的对比例不具有降低噪声的效果。

[0102] 如果上覆盖层112的厚度D和下覆盖层113的厚度B之间的比率 (D/B) 小于0.021,下覆盖层113的厚度B相对于上覆盖层112的厚度D过大,则可能产生裂纹和脱层以及由于与目标电容相比的低电容而产生的电容欠缺。

[0103] 在实施方式中,可以看见的是,在样品19到34中,下覆盖层113的厚度B与陶瓷本体110的厚度A的比率 (B/A) 和活性层115的厚度C与下覆盖层113的厚度B的比率 (C/B) 分别满足 $0.329 \leq B/A \leq 1.522$ 和 $0.146 \leq C/B \leq 2.458$,噪声将进一步地减小到小于18dB。

[0104] 同时,可以看见的是,在样品35到37中,下覆盖层113的厚度B与陶瓷本体110的厚度A的比率 (B/A) 超过1.522或活性层115的厚度C与下覆盖层113的厚度B的比率 (C/B) 小于0.146,与目标电容相比,电容太低从而导致电容欠缺。

[0105] 下文中的表2根据距离E与最短距离T之间的比率和在长度方向上的陶瓷本体110的边缘F来显示在多层陶瓷电容器100中的翘曲的裂纹和脱层的产生,其中,距离E为从活性层115的最下部的内部电极的端部到覆盖陶瓷本体110的下表面的一部分的外部电极的端部的距离,最短距离T为从外部电极的端部到活性层115的最下部的内部电极的距离。对于在表2中的翘曲裂纹和脱层的数值,在每种情况下测试50种样本,并且标明了缺缺样本的数量。

[0106] [表2]

[0107]

| No. | T | F | E | E/T | 翘曲裂纹 | 脱层 |
|-----|-----|-----|-------|-------|------|----|
| 1 | 220 | 10 | 364.0 | 1.655 | 0 | 11 |
| 2 | 220 | 20 | 356.1 | 1.619 | 0 | 4 |
| 3 | 220 | 30 | 348.3 | 1.583 | 0 | 0 |
| 4 | 220 | 40 | 340.6 | 1.548 | 0 | 0 |
| 5 | 220 | 50 | 333.0 | 1.514 | 0 | 0 |
| 6 | 220 | 75 | 314.7 | 1.430 | 0 | 0 |
| 7 | 220 | 100 | 297.3 | 1.351 | 0 | 0 |
| 8 | 220 | 125 | 281.1 | 1.278 | 0 | 0 |
| 9 | 220 | 150 | 266.3 | 1.210 | 0 | 0 |
| 10* | 220 | 175 | 253.0 | 1.150 | 1 | 0 |
| 11* | 220 | 200 | 241.7 | 1.098 | 3 | 0 |
| 12* | 220 | 225 | 232.4 | 1.057 | 5 | 0 |
| 13* | 220 | 250 | 225.6 | 1.026 | 10 | 0 |
| 14* | 160 | 10 | 331.2 | 2.070 | 0 | 13 |
| 15* | 160 | 20 | 322.5 | 2.016 | 0 | 3 |
| 16 | 160 | 30 | 313.9 | 1.962 | 0 | 0 |
| 17 | 160 | 40 | 305.3 | 1.908 | 0 | 0 |
| 18 | 160 | 50 | 296.8 | 1.855 | 0 | 0 |
| 19 | 160 | 75 | 276.1 | 1.726 | 0 | 0 |
| 20 | 160 | 100 | 256.1 | 1.601 | 0 | 0 |

[0108]

| | | | | | | |
|-----|-----|-----|-------|-------|---|---|
| 21 | 160 | 125 | 237.1 | 1.482 | 0 | 0 |
| 22 | 160 | 150 | 219.3 | 1.371 | 0 | 0 |
| 23 | 160 | 175 | 203.0 | 1.269 | 0 | 0 |
| 24* | 160 | 200 | 188.7 | 1.179 | 2 | 0 |
| 25* | 160 | 225 | 176.7 | 1.104 | 5 | 0 |
| 26* | 170 | 250 | 177.2 | 1.042 | 7 | 0 |

[0109] *显示了对比例，并且T、E和F的单位是 μm 。

[0110] 参考表2，对样本10至13和样本24至26作为对比例的情况而言，从活性层115的最

下部的内部电极的端部到覆盖陶瓷本体110的下表面的一部分的外部电极的端部的距离E和从外部电极的端部到活性层115的最下部的内部电极的最短距离T之间的比率(E/T)小于1.2,可以看到的是,在由于印刷电路板变形而应力集中的部分与陶瓷本体110的形成梯级的部分是一致的或是接近的,这产生了翘曲裂纹。

[0111] 此外,如果样品1、2、14和15作为对比例,其中比率E/T等于或大于1.2,但是陶瓷本体110在长度方向上的边缘F小于30μm,可以看到的是,翘曲裂纹没有产生,但是出现了脱层。

[0112] 因而,从该试验可以看到的是,为了避免产生翘曲裂纹和脱层,从活性层115的最下部的内部电极的端部到覆盖陶瓷本体110的下表面的一部分的外部电极的端部的距离E与从外部电极的端部到活性层115的最下部的内部电极的最短距离T的期望的比率(E/T)为等于或大于1.2,并且陶瓷本体110在长度方向上期望的边缘F为等于或大于30μm。

[0113] 在其上安装有多层陶瓷电容器的电路板

[0114] 参见图4和图5,根据本实施方式的多层陶瓷电容器100的安装板200可以包括印刷电路板210,该印刷电路板210上水平地安装多层陶瓷电容器100,以及第一电极垫221和第二电极垫222,该第一电极垫221和第二电极垫222在印刷电路板210的表面上形成为相互间隔。

[0115] 在此,在这样的状态下,其中多层陶瓷电容器100的下覆盖层113设置在底部并且第一外部电极131和第二外部电极132在第一电极垫221和第二电极垫222上与第一电极垫221和第二电极垫222接触,多层陶瓷电容器100可以通过焊料230与印刷电路板210电连接。

[0116] 在多层陶瓷电容器100安装在印刷电路板210上的状态下,当施加电压时,可能产生噪声。

[0117] 在此,第一电极垫221和第二电极垫222的尺寸可以作为确定连接第一外部电极131和第二外部电极132与第一电极垫221和第二电极垫222的焊料230的量值的指示物,并且根据焊料230的量值可以调节噪声的大小。

[0118] 参考图6,多层陶瓷电容器100安装于印刷电路板210上,当对形成在多层陶瓷电容器100的两个端部上的第一外部电极131和第二外部电极132施加具有不同极性的电压时,陶瓷本体110由于电介质层111的反压电效应在厚度方向上伸展和收缩,同时与陶瓷本体110在厚度方向的伸展和收缩相反,第一外部电极131和第二外部电极132的两个端部由于泊松效应而收缩和伸展。

[0119] 在此,活性层115的中心部是沿长度方向在第一外部电极131和第二外部电极132的两端中最大限度地伸展和收缩的部分,导致噪声产生。

[0120] 当多层陶瓷电容器100的两个端部在长度方向上最大限度地伸展时,由于伸展产生向外推压焊料230的上部的力①,并且通过向外推压的力在焊料230的下部产生推压外部电极的收缩力②。

[0121] 这样,在本实施方式中,当由于因施加电压而在活性层115的中心部CL_A中产生的应变和在下覆盖层113中产生的应变之间的差异而使得在陶瓷本体的两个端部形成的拐点(PI)形成为低于焊料的高度时,噪声可以进一步地减小。

[0122] 内部电极的改进

[0123] 同时,导电异物、水分、杂质(例如离子)等可能在内部电极暴露的表面上通过比中

心部更薄的转角部分渗入,降低了绝缘阻抗和可靠性。

[0124] 为了解决该问题,可以使用具有瓶颈图案(bottleneck pattern)的瓶颈型内部电极(bottleneck type internal electrode),并且本实施方式可以应用于采用瓶颈型内部电极的情况。

[0125] 图7至图13图示了应用于根据本发明的实施方式的多层陶瓷电容器的内部电极的多种变形方式的剖视图。

[0126] 参考图7,第一内部电极121和第二内部电极122可以具有延伸以分别交替地暴露于电介质层111的一个端面的第一引出部分121a和第二引出部分122a,并且在此,第一引出部分121a和第二引出部分122a与第一内部电极121和第二内部电极122分别连接的转角部分可以具有倾斜的表面,以分别向内成锥形。

[0127] 此外,如图8中所示,连接第一引出部分121a和第二引出部分122a与第一内部电极121和第二内部电极122的转角部分可以分别具有曲面。

[0128] 此外,如图9所示,第一引出部分121a和第二引出部分122a的宽度可以是不同地减小或增大,并且电介质层111在长度方向的边缘部分的面积可以确定为与第一引出部分121a和第二引出部分122a的宽度成反比例。

[0129] 同时,参考图10,连接第一引出部分121a和第二引出部分122a与第一内部电极121和第二内部电极122的转角部分形成为凹槽部分,以在电介质层111的转角部分中获得较大面积的边缘部分,从而减少翘曲裂纹和脱层的产生。

[0130] 如图11所示,不同于形成引出部分,暴露于电介质层111的一个端面的第一内部电极121和第二内部电极122的前端面的两个转角部分121c和122c可以倾斜,以向内成锥形。

[0131] 在此,如图12所示,第一内部电极121和第二内部电极122的转角部分121c和122c也可以形成为弯曲的。

[0132] 同时,如图13所示,第一内部电极121和第二内部电极122的没有暴露的另外的表面的转角部分121b和122b可以形成为锥形的且倾斜的。

[0133] 在此,为了最小化脱层的产生,优选的是,基于转角部分121b和122b的起点和终点而相对于电介质层111的前端表面的边缘部分的最长的长度大约是最短的长度的两倍。

[0134] 如上所述,根据本发明的实施方式,在多层陶瓷电容器中产生的振动减少,从而减小了由印刷电路板(PCB)产生的噪声,并且在陶瓷本体中的梯级被补偿以阻止由于热冲击或机械冲击(例如由于其上安装多层陶瓷电容器而翘曲的印刷电路板所产生的应力)导致的脱层或裂纹,由此防止水分或外来物质渗透到内部电极的暴露表面,从而防止绝缘阻抗的减少并提高了多层陶瓷电容器的可靠性。

[0135] 结合实施方式已经显示和描述了本发明,对于本领域技术人员显而易见的是,在不脱离由附带的权利要求所限定的本发明的精神和范围情况下可以对本发明做出改进和变型。

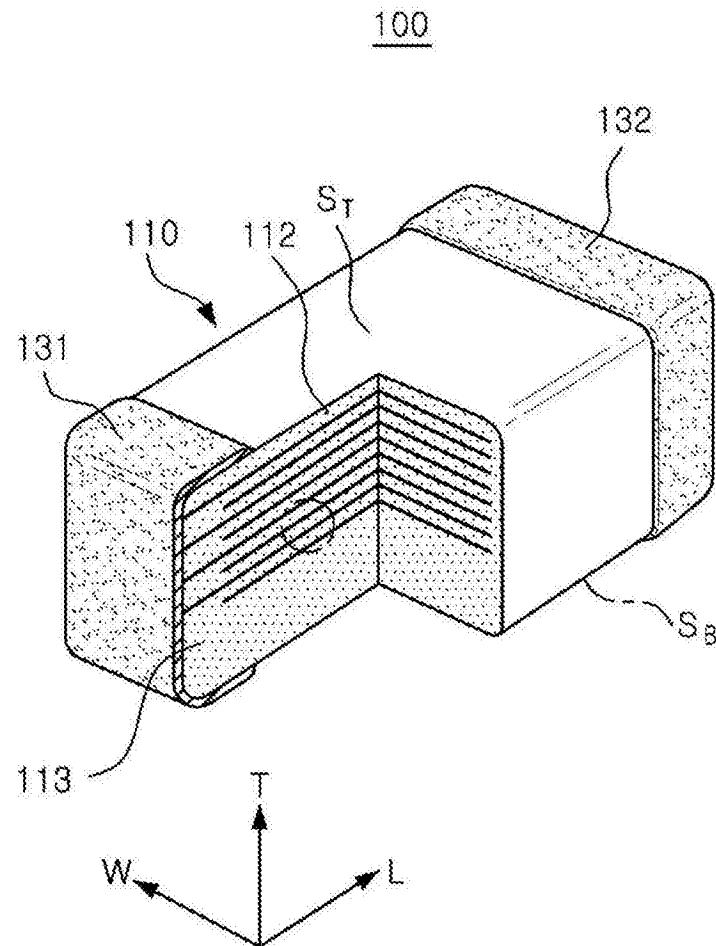


图1

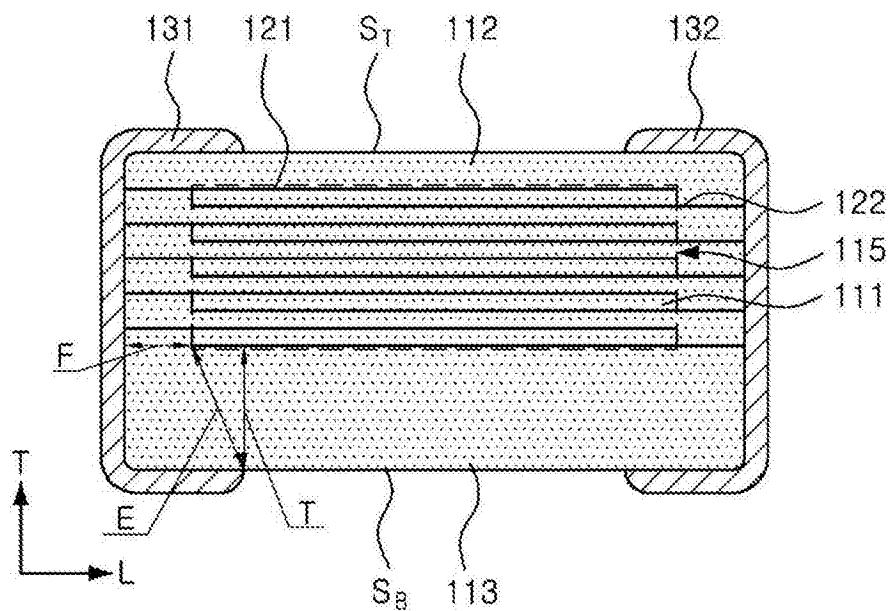


图2

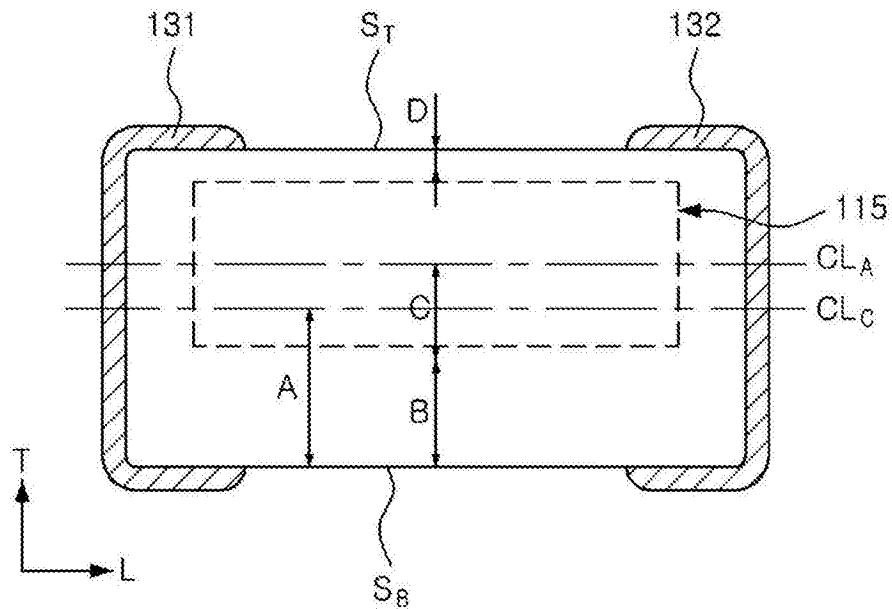


图3

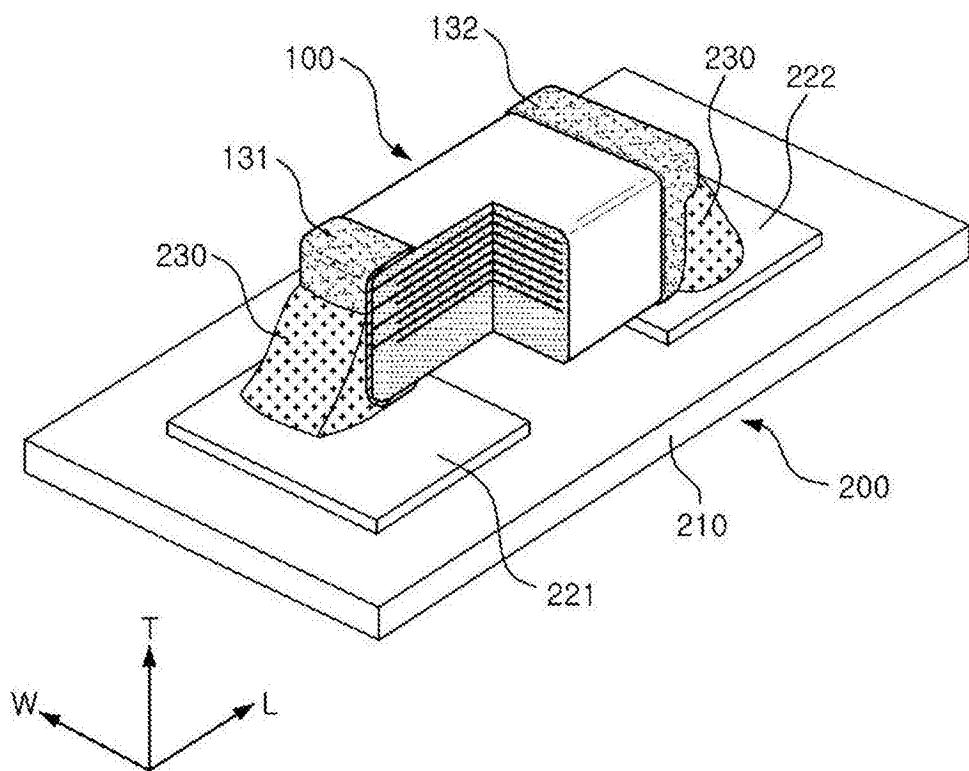


图4

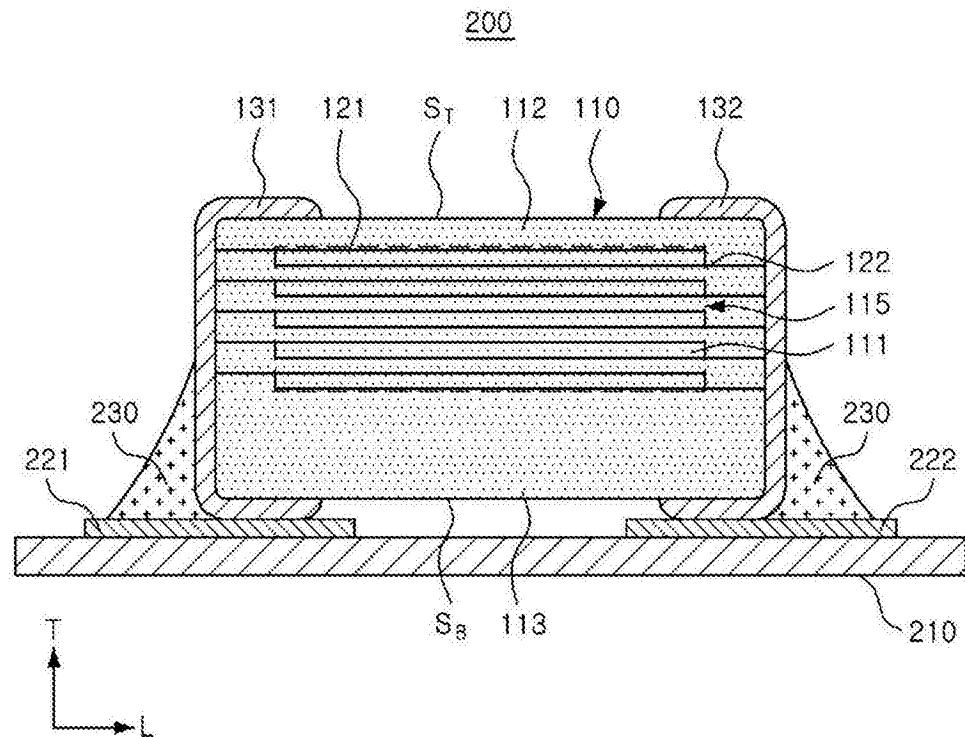


图5

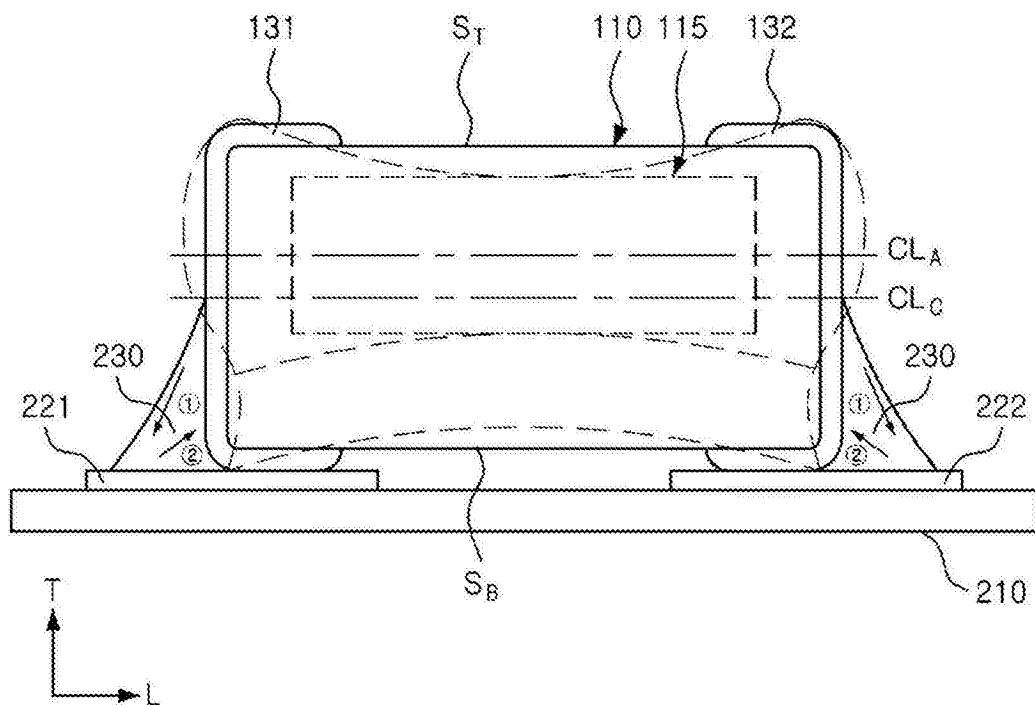


图6

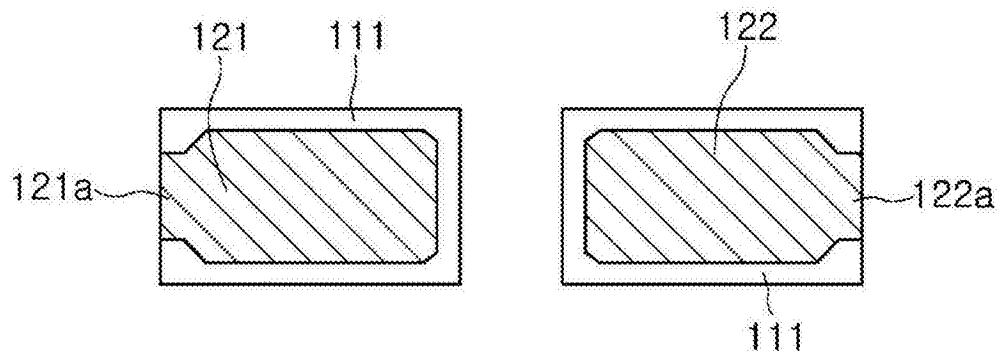


图7

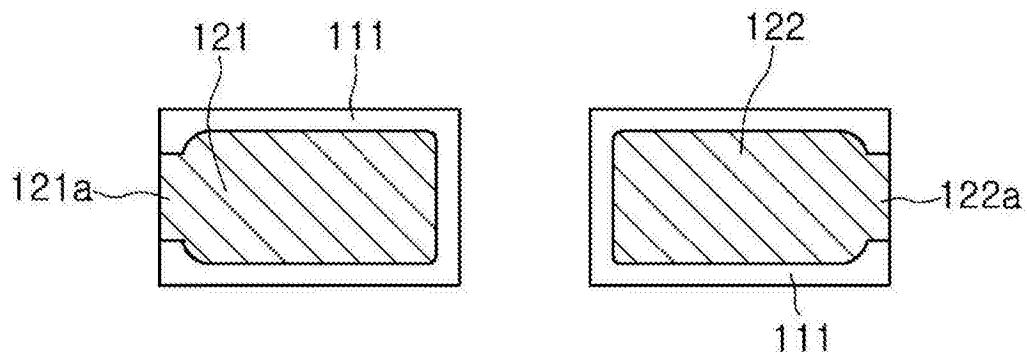


图8

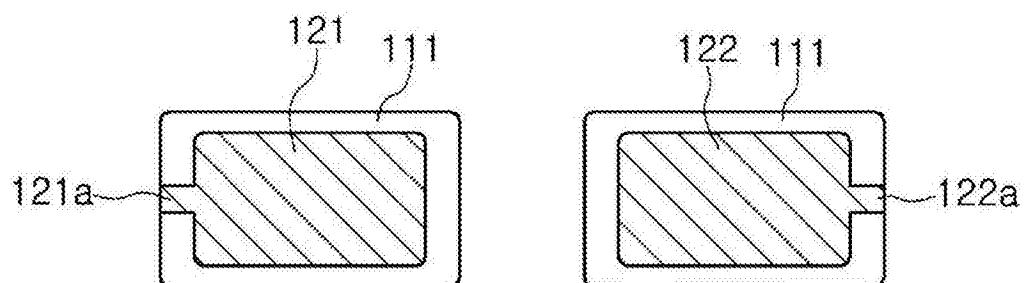


图9

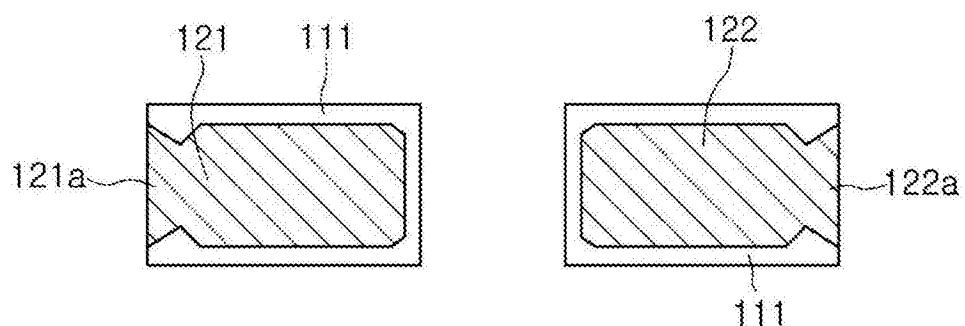


图10

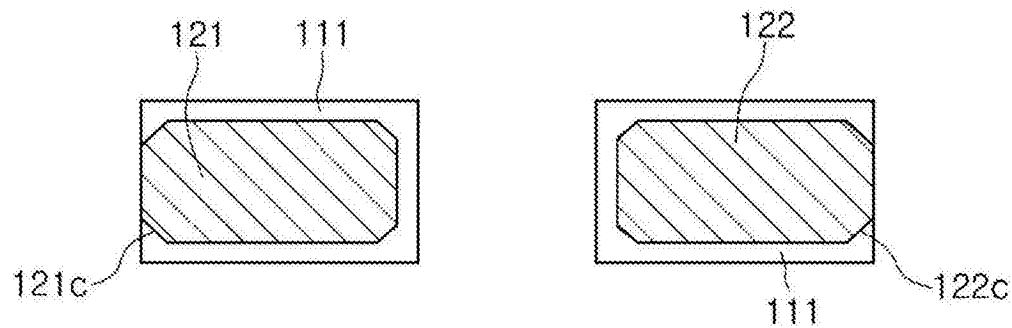


图11

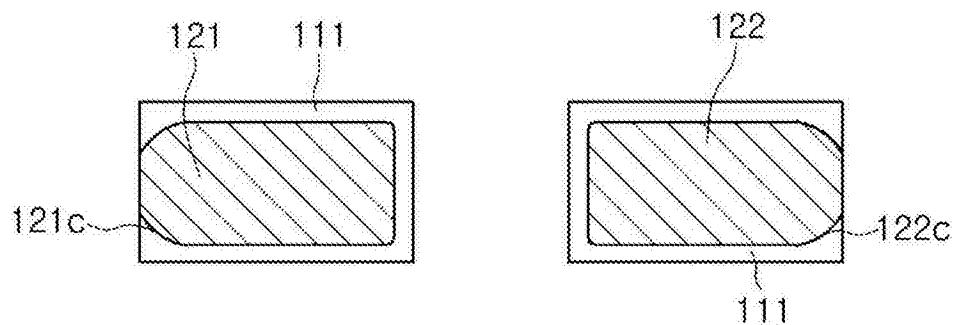


图12

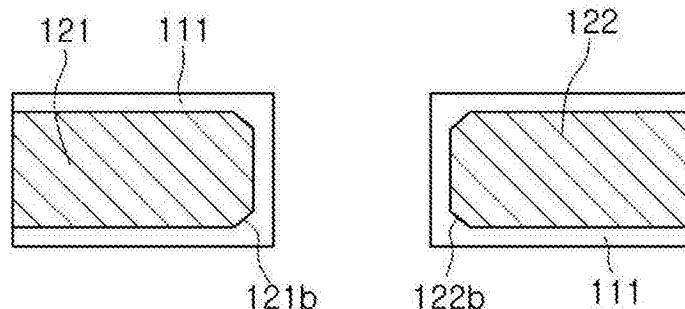


图13