

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-94457

(P2009-94457A)

(43) 公開日 平成21年4月30日(2009.4.30)

(51) Int.Cl.  
H01L 25/00 (2006.01)F I  
H01L 25/00

テーマコード (参考)

A

審査請求 未請求 請求項の数 11 O L (全 13 頁)

(21) 出願番号 特願2008-91636 (P2008-91636)  
 (22) 出願日 平成20年3月31日 (2008. 3. 31)  
 (31) 優先権主張番号 特願2007-240785 (P2007-240785)  
 (32) 優先日 平成19年9月18日 (2007. 9. 18)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000000376  
 オリンパス株式会社  
 東京都渋谷区幡ヶ谷2丁目4番2号  
 (74) 代理人 100123962  
 弁理士 斎藤 圭介  
 (72) 発明者 中村 幹夫  
 東京都渋谷区幡ヶ谷2丁目4番2号 オ  
 リンパス株式会社内  
 (72) 発明者 近藤 雄  
 東京都渋谷区幡ヶ谷2丁目4番2号 オ  
 リンパス株式会社内

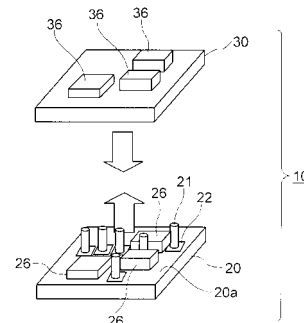
(54) 【発明の名称】 積層実装構造体及び積層実装構造体の製造方法

(57) 【要約】 (修正有)

【課題】狭ピッチ化を実現できるとともに、被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び積層実装構造体の製造方法を提供する。

【解決手段】少なくとも一方の主面20a上に被実装部品を設置、動作するために必要な実装領域、及び、被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部材と、対向する部材との間の接続用領域に配置された導電部材21と、を有し、導電部材21の断面は、接続用領域と同じ又はそれより小さく、導電部材21の端部は一方の部材主面から他方の部材主面に達し、導電部材21の高さは、実装領域の間隔を規定する。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

少なくとも一方の主面上に被実装部品を設置、動作するために必要な実装領域、及び、前記被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部材と、対向する前記部材との間の前記接続用領域に配置された導電部材と、を有し、

前記導電部材の断面は、前記接続用領域と同じ又はそれより小さく、前記導電部材の端部は前記一方の部材主面から他方の部材主面に達し、前記導電部材の高さは、前記実装領域の間隔を規定することを特徴とする積層実装構造体。

**【請求項 2】**

前記導電部材の周囲に補強部材が設置されていることを特徴とする請求項 1 に記載の積層実装構造体。

10

**【請求項 3】**

前記実装領域には前記被実装部品が実装されており、

前記複数の部材間の実装領域の間隔は前記被実装部品の高さより高いことを特徴とする請求項 1 又は請求項 2 に記載の積層実装構造体。

**【請求項 4】**

前記補強部材は、対向する前記部材の間の実装領域に充填されていることを特徴とする請求項 1 から請求項 3 のいずれか一項に記載の積層実装構造体。

**【請求項 5】**

前記導電部材が棒形状であることを特徴とする請求項 1 から請求項 4 のいずれか一項に記載の積層実装構造体。

20

**【請求項 6】**

前記導電部材は、一方の端部が連結された状態において、他方の端部を前記部材に実装した後、前記連結された部分を除去してなることを特徴とする請求項 1 から請求項 5 のいずれか一項に記載の積層実装構造体。

**【請求項 7】**

前記補強部材の一方の端部に、少なくとも一部が導電部材と電氣的に接続された導電パターンが形成されていることを特徴とする請求項 1 から請求項 6 のいずれか一項に記載の積層実装構造体。

**【請求項 8】**

第 1 の部材に、被実装部品及び前記被実装部品の高さより高い導電部材を実装する工程と、

30

前記第 1 の部材上の前記導電部材の周囲に、前記導電部材の前記第 1 の部材と逆側の端部を露出させて補強部材を形成する補強工程と、を備え、

前記補強工程において、前記補強部材の前記第 1 の部材と逆の面を研磨して平坦化すると共に導電部材の端部を露出させることを特徴とする積層実装構造体の製造方法。

**【請求項 9】**

前記導電部材の前記第 1 の部材と逆側の端部を露出させて前記補強部材を形成した後、露出した前記導電部材の端部表面に金属膜を形成する工程と、

前記導電部材端部表面の金属膜上にバンプを形成する工程と、を備えることを特徴とする請求項 8 に記載の積層実装構造体の製造方法。

40

**【請求項 10】**

前記導電部材の一方の端部を、複数の前記導電体が連結された状態に形成する連結工程をさらに備えることを特徴とする請求項 8 または請求項 9 に記載の積層実装構造体の製造方法。

**【請求項 11】**

前記第 1 の部材は複数のモジュールに相当する大きさであり、絶縁材料形成工程の後に個片化工程を備える請求項 8 から請求項 10 のいずれか一項に記載の積層実装構造体の製造方法。

**【発明の詳細な説明】**

50

## 【技術分野】

## 【0001】

本発明は、積層実装構造体及び積層実装構造体の製造方法に関するものである。

## 【背景技術】

## 【0002】

従来、積層された電子回路基板を接続する基板間接続部材として、特許文献1（特開2001-144399号公報）に記載された基板間接続部材があった。この基板間接続部材は、剛性を有する導体からなる芯体を弾性体で覆うとともに、弾性体の周囲を導電性を有する材料で被覆するものである。基板間接続部材をこのように構成することにより、補修作業に際して電子回路基板を分離するのに加熱が必要でないという効果がある。

10

## 【0003】

また、別の従来例として、電子部品を内蔵していながら小型で高密度の基板を実現するために、配線基板本体の貫通穴に樹脂により電子部品を固定した後、樹脂に研磨や穴あけの加工を行うことで電子部品の電極を露出させ、さらに配線基板本体の表裏面に配線層を形成するものが提案されていた。

## 【0004】

【特許文献1】特開2001-144399号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0005】

20

しかしながら、特許文献1に記載の基板間接続部材は、狭ピッチ化が可能であったとしても以下の課題があった。すなわち、（1）積層された電子回路基板を互いに着脱することを前提としたものであり、（2）接続部材を複数形成する場合の凹部への位置あわせ及び組み立てが困難であり、（3）電子回路基板を多数積層することは考慮されていない、（4）少なくとも芯体と弾性体という二つの部材が必要であるため小型化が困難であった。

## 【0006】

また、上記別の従来例は、基板厚さ内に内蔵できる電子部品は基板厚さより高さが小さい部品に限られている上に、基板本体表裏面の配線層を電子部品を介して接続しなければならず、配線層の設計上の制約が大きいという課題があった。基板本体表裏面の配線層を電子部品を介さずに接続する場合には、スルーホールを介して接続することはできるが、スルーホール径よりも大きな電極パッド（ランド電極）を設ける必要があり、基板接続部の狭ピッチ化が難しいため、基板主面の面積を小さくするには限界があった。

30

## 【0007】

本発明は、上記に鑑みてなされたものであって、狭ピッチ化を実現できるとともに、被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び積層実装構造体の製造方法を提供することを目的とする。また、本発明のさらなる目的は、基板の配線自由度が高く、基板接続部の狭ピッチ化が可能なことにより、基板主面の面積が小さい積層実装構造体を提供することにある。

## 【課題を解決するための手段】

40

## 【0008】

上述した課題を解決し、目的を達成するために、本発明の積層実装構造体は、少なくとも一方の主面上に被実装部品を設置、動作するために必要な実装領域、及び、被実装部品が動作するための信号伝達のための接続用領域、を備える複数の部材と、対向する部材との間の接続用領域に配置された導電部材と、を有し、導電部材の断面は、接続用領域と同じ又はそれより小さく、導電部材の端部は一方の部材主面から他方の部材主面に達し、導電部材の高さは、実装領域の間隔を規定することの特徴としている。

## 【0009】

本発明の積層実装構造体において、導電部材の周囲に補強部材が設置されていることが好ましい。

50

## 【 0 0 1 0 】

本発明の積層実装構造体において、実装領域には被実装部品が実装されており、複数の部材間の実装領域の間隔は被実装部品の高さより高いことが望ましい。

## 【 0 0 1 1 】

本発明の積層実装構造体において、補強部材は、対向する部材の間の実装領域に充填されているとよい。

## 【 0 0 1 2 】

本発明の積層実装構造体において、導電部材が棒形状であることが好ましい。

## 【 0 0 1 3 】

本発明の積層実装構造体において、導電部材は、一方の端部が連結された状態において、他方の端部を前記部材に実装した後、前記連結された部分を除去してなることが望ましい。

10

## 【 0 0 1 4 】

本発明の積層実装構造体において、補強部材の一方の端部に、少なくとも一部が導電部材と電氣的に接続された導電パターンが形成されていることが好ましい。

## 【 0 0 1 5 】

また、本発明の積層実装構造体の製造方法は、第 1 の部材に、被実装部品及び被実装部品の高さより高い導電部材を実装する工程と、第 1 の部材上の導電部材の周囲に、導電部材の第 1 の部材と逆側の端部を露出させて補強部材を形成する補強工程と、を備え、補強工程において、補強部材の第 1 の部材と逆の面を研磨して平坦化すると共に導電部材の端部を露出させることを特徴としている。

20

## 【 0 0 1 6 】

本発明の積層実装構造体の製造方法において、導電部材の一方の端部を、複数の前記導電体が連結された状態に形成する連結工程をさらに備えることが望ましい。

## 【 0 0 1 7 】

本発明の積層実装構造体の製造方法において、導電部材の第 1 の部材と逆側の端部を露出させて補強部材を形成した後、露出した導電部材の端部表面に金属膜を形成する工程と、導電部材端部表面の金属膜上にパンプを形成する工程と、を備えることが好ましい。

## 【 0 0 1 8 】

本発明の積層実装構造体の製造方法において、第 1 の部材は複数のモジュールに相当する大きさであり、絶縁材料形成工程の後に個片化工程を備えるるとよい。

30

## 【発明の効果】

## 【 0 0 1 9 】

本発明にかかる積層実装構造体及び積層実装構造体の製造方法によれば、狭ピッチ化を実現できるとともに、被実装部品を実装することのできる高さを確保することのできる積層実装構造体及び積層実装構造体の製造方法を提供することができるという効果を奏する。

## 【発明を実施するための最良の形態】

## 【 0 0 2 0 】

以下に、本発明にかかる積層実装構造体及び積層実装構造体の製造方法の実施例を図面に基づいて詳細に説明する。なお、この実施例によりこの発明が限定されるものではない。

40

本発明に係る積層実装構造体の製造方法は、回路基板上に被実装部品を実装すると同時に、その中の最も背の高い部品より長い導電部材を、回路基板上の電極に基板と垂直に固定・接続し、導電部材と被実装部品の間隙に樹脂を充填した後、研磨によって導電部材の頭部のみを露出させる。露出した導電部材に対して、第 2 の基板を接続、もしくは研磨面に印刷によって回路を形成することで、上下の回路基板を電氣的、機械的に接続固定するものであって、これにより本発明に係る積層実装構造体が形成される。以下に具体的な実施例について説明する。

## 【実施例 1】

50

## 【 0 0 2 1 】

図 1 は、本発明にかかる積層実装構造体の実施例 1 の構成を、第 1 の基板 2 0 と第 2 の基板 3 0 に分離して示す斜視図である。図 2 は、実施例 1 に係る積層実装構造体 1 0 の構成を示す断面図である。

## 【 0 0 2 2 】

図 1 に示すように、第 1 の基板 2 0 の主面 2 0 a には電子部品 2 6 が実装されている。また、第 2 の基板 3 0 には電子部品 3 6 が実装されている。第 1 の基板 2 0 と第 2 の基板 3 0 は対向して配置される。第 1 の基板 2 0 及び第 2 の基板 3 0 には多層基板や電子部品内蔵基板を用いても良い。

## 【 0 0 2 3 】

第 1 の基板 2 0 の電子部品 2 6 の間には電極 2 2 が設けられており、電極 2 2 上に略円柱状の導電部材 2 1 が設置されている。導電部材 2 1 の長さは全て略同一であり、第 1 の基板 2 0 に実装された電子部品 2 6 の中で最も高い高さよりも大きい。また、導電部材 2 1 の長さ方向と垂直な直交断面積は電極 2 2 の面積と同等以下となっている。

## 【 0 0 2 4 】

導電部材 2 1 は、円柱状の部品を用いれば、線材から切り出すことで容易に作成できる。このとき、導電部材 2 1 の第 1 の基板 2 0 に実装する側の端部の径を大きくしておけば、第 1 の基板 2 0 への実装を容易かつ確実に行うことができる。一方、導電部材の第 1 の基板 2 0 と逆側の端部は、いくつかの導電部材がつながった状態で実装することもできる。

## 【 0 0 2 5 】

導電部材 2 1 は、電気抵抗の低い材料（例えば Cu（銅））を用いることが好ましい。また、導電部材 2 1 の表面には、母材の酸化を防止するために、例えば Au（金）メッキを施すことが好ましい。さらに、導電部材 2 1 には、はんだづけを容易にするための表面処理が施されており、導電部材 2 1 の一方の端部と電極 2 2 ははんだづけで導電接合されている。なお、はんだづけに代えて、例えば、異方導電性材料を用いた ACP 工法や ACF 工法、NCP 工法による接触導電によって導通をとることもできる。

## 【 0 0 2 6 】

図 2 に示すように、第 1 の基板 2 0 及び第 2 の基板 3 0 には配線層 2 4、3 4 がそれぞれ形成されている。第 1 の基板 2 0 上の電子部品 2 6 と導電部材 2 1 の周囲には、樹脂の絶縁材料（補強部材）が充填硬化されて絶縁層 2 3 が形成されている。この絶縁層 2 3 においては、第 2 の基板 3 0 側の面（上面）2 3 a から、導電部材 2 1 の第 2 の基板 3 0 側の端部 2 1 a のみが露出している。

## 【 0 0 2 7 】

第 2 の基板 3 0 の第 1 の基板 2 0 と対向する面 3 0 a の導電部材 2 1 と対向する位置には、電極 3 2 が設置されている。第 2 の基板 3 0 は、第 1 の基板 2 0 の導電部材 2 1 の端部 2 1 a と電極 3 2 とが電氣的に接続されるように、絶縁材料 2 3 表面に接合される。なお、第 2 の基板 3 0 の露出面上の電極（不図示）に導電部材（不図示）を設置するなどし、積層数を更に増やしてもよい。

## 【 0 0 2 8 】

実施例 1 では、上下の回路基板を接続する導電部材は電子部品間に自由に配置できるため、各基板の配線設計の制約となることがない。さらに、導電部材を実装する電極はスルーホール電極でないためランド電極が必要なく、導電部材を狭ピッチで配置することができるため、基板主面の面積が小さい積層実装構造体を提供することができる。また、基板への貫通穴加工や、凹部加工を必要としないため、低価格でかつ基板主面の面積が小さい積層実装構造体を提供することができる。

## 【 実施例 2 】

## 【 0 0 2 9 】

図 3 は、本発明にかかる積層実装構造体の実施例 2 の構成を、第 1 の基板 5 0 と第 2 の基板 6 0 に分離して示す斜視図である。図 4 は、実施例 2 に係る導電部材と補強部材の関

10

20

30

40

50

係を示す拡大斜視図である。

【 0 0 3 0 】

実施例 2 においては、導電部材 5 1 の周囲に実装領域の一部又は全部を露出させた状態で補強部材 5 7 を形成している点が実施例 1 と異なる。すなわち、実施例 1 の積層実装構造体 1 0 における第 1 の基板 2 0、導電部材 2 1、電極 2 2、電子部品 2 6、第 2 の基板 3 0、電子部品 3 6 が、実施例 2 の積層実装構造体 4 0 における第 1 の基板 5 0、導電部材 5 1、電極 5 2、電子部品 5 6、第 2 の基板 6 0、電子部品 6 6 に、それぞれ対応する。また、図示しないが、実施例 2 の積層実装構造体 4 0 においても、実施例 1 の積層実装構造体 1 0 の配線層 2 4、3 4 と同様の配線層が形成されている。

【 0 0 3 1 】

実施例 2 では、補強部材形成後において電子部品が露出しているため、第 2 の基板を接続する直前に電子部品の検査を行うことができ、積層実装構造体の不良品を減らすことが出来る。

【 0 0 3 2 】

図 4 に例示するように、導電部材 5 1 の周囲には、第 2 の基板 6 0 側の端部 5 1 a を残すように補強部材 5 7 を配置している。補強部材 5 7 としては、例えば、導電部材 5 1 の周囲に配置するときには液状であって、配置の後に硬化する物質を用いる。

【 実施例 3 】

【 0 0 3 3 】

図 5 は、本発明に係る積層実装構造体の実施例 3 の構成を示す斜視図である。

実施例 3 の積層実装構造体 7 0 においては、実施例 1 の絶縁層 2 3 と同様に、第 1 の基板 8 0 上の電子部品（不図示）と導電部材 8 1 の周囲に樹脂の絶縁材料による絶縁層 8 3 が形成されるとともに、この絶縁層 8 3 のうち、第 1 の基板 8 0 から遠い面において、導電部材 8 1 を接続するように配線 8 8 が形成されている。すなわち実施例 3 においては、実施例 1 の第 2 の基板 3 0 及び実施例 2 の第 2 の基板 6 0 のような第 2 の基板を載置することなく、絶縁層 8 3 上に直接配線 8 8 を形成している。なお、配線 8 8 の形成方法はメッキ、スパッタ、蒸着やインクジェットやディスペンスによる印刷配線を用いれば良い。このような構成としたことにより、第 2 の基板の基材部分が不要となるため、設計の自由度を上げることができるとともに、積層高さが低くかつ基板主面の面積が小さい積層実装構造体を提供することができる。

【 0 0 3 4 】

（変形例）

次に、積層実装構造体の変形例を説明する。図 1 1 ( a )、( b )、( c )、( d ) は、変形例にかかる積層実装構造体の構成を示している。

上述したように、導電部材 2 1 の第 1 の基板 2 0 と逆側の端部は、いくつかの導電部材 2 1 がつながった状態で実装することもできる。いくつかの導電部材がつながった状態は、基材 1 0 0 上に Cu などのメッキで導電部材 2 1 を形成すること、または Cu などの導電材料の板 1 0 0 にプレス加工を行うこと等で形成できる（図 1 1 ( a )）。

本例では、連結した導電部材 2 1 を第 1 の基板 2 0 と別に製作して、第 1 の基板 2 0 に接続している。図 1 1 ( b ) は、ピン基板接合の状態を示している。そして、図 1 1 ( c ) に示すように、第 1 の基板 2 0 と導電部材 2 1 が連結された部分の間に樹脂を塗布、硬化させる。ここで、先に第 1 の基板 2 0 に樹脂を塗布しておいても良い。

【 0 0 3 5 】

第 1 の基板 2 0 と導電部材 2 1 とが連結された部分を研磨で除去して、各導電部材 2 1 を露出させる。露出した導電部材 2 1 の端部に導電部材 2 1 の酸化を防ぐ金属膜を形成する。最後に、図 1 1 ( d ) に示すように第 2 の基板 3 0 を積層して、基板 2 0、3 0 間を接続する。これにより、積層実装構造体を形成する。このため、電子部品 2 6 の高さが、例えば 0 . 3 mm から 1 mm など比較的高い場合において、電子部品 2 6 の高さよりも長い導電部材 2 1 を第 1 の基板 2 0 の主面 2 0 a に自在に配置して、第 1 の基板 2 0 と第 2 の基板 3 0 を接続できる。また、接続ピッチを狭ピッチ化できる。

10

20

30

40

50

## 【 0 0 3 6 】

このように、導電部材 2 1 は、一方の端部が複数連結された状態で第 1 の基板 2 0 に一括して実装している。このため、導電部材 2 1 を容易に実装できる。また、突起電極は一括して製作できるため、より狭いピッチ化が可能である。この結果、積層実装構造体を容易に小さく製造できる。

## 【 0 0 3 7 】

つづいて、本発明に係る積層実装構造体の製造方法について、実施例 4 から実施例 6 を挙げて説明する。

## 【 実施例 4 】

## 【 0 0 3 8 】

図 6 は、実施例 4 に係る積層実装構造体の製造方法の流れを示すフローチャートである。実施例 4 の製造方法は、実施例 1 から実施例 3 及び変形例に適用することができ、実施例 4 から実施例 6 の説明においては、実施例 1 の符号を用いることとする。

## 【 0 0 3 9 】

まず、第 1 の基板 2 0 に電子部品 2 6 を実装する（ステップ S 1）と同時に、第 1 の基板 2 0 の電極 2 2 上に導電部材 2 1 を実装する（ステップ S 2）。前者の実装は、一般的な表面実装プロセス等を用いればよい。また、後者の実装を例えばはんだづけで行う場合は、電極 2 2 上にクリームハンダとフラックスを印刷法等により供給しておき、実装装置や治具を用いて導電部材を電極 2 2 上に位置決め固定して加熱することで、導電部材 2 1 を実装することができる。なお、第 1 の基板 2 0 への電子部品 2 6 及び導電部材 2 1 の実装は、電子部品 2 6 を実装した後に導電部材 2 1 を実装してもよいし（実施例 5 又は実施例 6 を参照）、その逆でもよい。

## 【 0 0 4 0 】

次に、電子部品 2 6 と導電部材 2 1 が実装された第 1 の基板 2 0 上に、導電部材 2 1 の第 1 の基板 2 0 と逆側（第 2 の基板 3 0 側）の端面 2 1 a が露出する様に、液状封止樹脂等を塗布し、硬化させることで、第 1 の基板 2 0 上の電子部品 2 6 と導電部材 2 1 の周囲に絶縁層 2 3 を形成する。これにより、導電部材 2 1 及び電子部品 2 6 を封止する（ステップ S 3）。樹脂の硬化方法は熱硬化や 2 液混合などがある。第 1 の基板 2 0 の外形や所望の硬化後形状に合わせた型を用いれば硬化後の樹脂形状を容易に整えることができる。なお、実施例 4 を実施例 2 に適用する場合は、ステップ S 3 において、樹脂の封止に代えて、補強部材を導電部材の周囲に配置する。

## 【 0 0 4 1 】

その後、導電部材 2 1 の第 1 の基板 2 0 と逆側の端面上に形成した金属膜状のバンプを介して、第 2 の基板 3 0 を第 1 の基板 2 0 に対して積層接続する。なお、実施例 4 を実施例 3 に適用する場合は、第 2 の基板 3 0 を積層することなく、絶縁層 2 3 の第 1 の基板 2 0 と逆側の面 2 3 a に直接配線を形成する。

## 【 0 0 4 2 】

以上の工程により積層実装構造体を製造するため、非常に少ない工程で、基板主面の面積が小さい積層実装構造体を提供することができる。

## 【 実施例 5 】

## 【 0 0 4 3 】

図 7 は、実施例 5 に係る積層実装構造体の製造方法の流れを示すフローチャートである。実施例 5 は、電子部品実装（ステップ S 1）、導電部材実装（ステップ S 2）、及び樹脂封止（ステップ S 3）の各工程が実施例 4 と共通しているため、これらの工程についての説明は省略する。

## 【 0 0 4 4 】

樹脂封止（ステップ S 3）の後に、絶縁層 2 3 の第 1 の基板 2 0 の主面 2 0 a と平行を保つように、絶縁層 2 3 の上面 2 3 a を研磨し、平坦化するとともに導電部材 2 1 の第 1 の基板 2 0 と逆側の端面 2 1 a を各々露出させる（ステップ S 4）。

## 【 0 0 4 5 】

次に、露出した導電部材 2 1 の端面 2 1 a 上に金属膜 ( U B M 層 ) を形成する ( ステップ S 5 ) 。金属膜を形成することにより、導電部材 2 1 の酸化等を防ぐことができ、後の工程のバンプ形成時に電気抵抗が低く、高い強度のバンプを形成することができる。

【 0 0 4 6 】

つづいて、露出した導電部材 2 1 の端面 2 1 a 上に形成した金属膜上にバンプを形成する ( ステップ S 6 ) 。バンプ材質としては、はんだや A u を用いることができる。

その後、導電部材 2 1 の端面 2 1 a 上に形成した金属膜上のバンプ 2 9 ( 図 9 、 図 1 0 ) を介して第 2 の基板 3 0 を積層接続する。

【 0 0 4 7 】

このような方法で積層実装構造体を製造することにより、絶縁層 2 3 の上面 2 3 a が平坦化され、かつ、確実に第 1 の基板 2 0 の主面 2 0 a と平行になるため、導電部材 2 1 の端面 2 1 a は、第 2 の基板 3 0 が接続しやすいような構造となる。したがって、第 1 の基板 2 0 と第 2 の基板 3 0 との接続品質が高く、かつ、基板主面の面積が小さい積層実装構造体を提供することができる。

【 実施例 6 】

【 0 0 4 8 】

図 8 は、実施例 6 に係る積層実装構造体の製造方法の流れを示すフローチャートである。図 9 は、右側が図 8 の S 1 ~ S 6 の工程に対応した積層実装構造体の構成を示す拡大斜視図であり、左側は右側図の個片化された積層実装構造体の集合状態を示す斜視図である。図 1 0 は、図 8 の S 1 ~ S 6 の工程に対応した積層実装構造体の構成を示す側面図である。

【 0 0 4 9 】

実施例 6 は、電子部品実装 ( ステップ S 1 ) 、導電部材実装 ( ステップ S 2 ) 、樹脂封止 ( ステップ S 3 ) 、研磨 ( ステップ S 4 ) 、 U B M 層形成 ( ステップ S 5 ) 、及びバンプ形成 ( ステップ S 6 ) の各工程が実施例 5 と共通している。バンプ 2 9 の形成後に、第 1 の基板 2 0 には、複数のモジュール 9 0 が形成されており、ダイシングなどの個片化工程により個別モジュール化する ( ステップ S 7 ) 。

【 0 0 5 0 】

このような製造方法によれば、複数のモジュールを一度に製作できるため、モジュール製造のコストが低くかつ基板主面の面積が小さい積層実装構造体を提供することができる。

【 0 0 5 1 】

( 変形例 )

図 1 2 は、変形例に係る積層実装構造体の製造方法の流れを示すフローチャートである。すでに上述している各実施例の工程と同じ内容については、同一の符号を付し、重複する説明は省略する。まず、本変形例において、まず第 1 の基板 2 0 に電子部品 2 6 を実装する ( ステップ S 1 ) 。

基材 1 0 0 上の第 1 の基板 2 0 の電子部品 2 6 の間に設けられた電極と対向する位置に、C u をメッキで成長させる。これにより、いくつかの導電部材 2 1 の一方の端部が連結された状態を形成する ( ステップ S 2 a ) 。

【 0 0 5 2 】

導電部材 2 1 の一方の端部がつながった状態は、基材 1 0 0 へ C u をメッキで形成すること、さらには C u 等の導電材料の板 1 0 0 にプレス加工を行う等で導電部材 2 1 を形成すること、棒状の導電部材 2 1 を治具に並べた状態で端面にメッキすること等の種々の方法を用いることができる。導電部材 2 1 の高さ ( 長さ ) は、電子部品 2 6 の高さよりも大きいように形成されている。

【 0 0 5 3 】

導電部材 2 1 の連結されていない側の端部を第 1 の基板 2 0 の主面 2 0 a の電極にはんだ等で接合する ( ステップ S 2 ) 。導電部材 2 1 の一方の端部が連結された状態で、その表面に A u メッキ等を施しておけば、C u の酸化を防止してはんだづけを確実に行うこと

10

20

30

40

50



ができる。

【 0 0 5 4 】

第 1 の基板 2 0 と導電部材 2 1 が連結された部分の間に樹脂を塗布、硬化させる（ステップ S 3）。ここで、先に第 1 の基板 2 0 に樹脂を塗布しておいても良い。

【 0 0 5 5 】

第 1 の基板 2 0 と導電部材 2 1 とが連結された部分を研磨で除去して、各導電部材 2 1 を露出させる（ステップ S 4）。導電部材 2 1 の周囲は樹脂で補強されている。このため、安定して導電部材 2 1 を研磨できる。さらに、研磨により導電部材 2 1 の高さ（長さ）を精密に揃えることができる。このため、用いる導電部材 2 1 の長さの公差を広げることが出来る。

10

【 0 0 5 6 】

電子部品 2 6 の高さが、例えば 0 . 3 mm から 1 mm など比較的高い場合において、電子部品 2 6 の高さよりも長い導電部材 2 1 を第 1 の基板 2 0 の主面 2 0 a に自在に配置して、第 1 の基板 2 0 と第 2 の基板 3 0 を接続できる。また、接続ピッチを狭ピッチ化できる。

【 0 0 5 7 】

その後、露出した導電部材 2 1 の端部に導電部材 2 1 の酸化を防ぐ金属膜を形成する。そして、第 2 の基板 3 0 を接続することで積層実装構造体を形成する。

【 0 0 5 8 】

このように、導電部材 2 1 は、一方の端部が複数連結された状態で第 1 の基板 2 0 に一括して実装している。このため、導電部材 2 1 を容易に実装できる。また、突起電極は一括して製作できるため、より狭いピッチ化が可能である。この結果、積層実装構造体を容易に小さく製造できる。

20

【 0 0 5 9 】

以上説明したように、本発明によれば、上下の回路基板を接続する導電部材は電子部品間に自由に配置できるため、各基板の配線設計の制約となることがない。さらに、導電部材を実装する電極はスルーホール電極でないためランド電極が必要なく、導電部材を狭ピッチで配置することができるため、基板主面の面積が小さい積層実装構造体を提供することができる。

【産業上の利用可能性】

30

【 0 0 6 0 】

以上のように、本発明にかかる積層実装構造体及び積層実装構造体の製造方法は、実装構造体の小型化に有用であり、特に、内視鏡先端撮像ユニットの高密度実装に適している。

【図面の簡単な説明】

【 0 0 6 1 】

【図 1】実施例 1 にかかる積層実装構造体の構成を、第 1 の基板と第 2 の基板に分離して示す斜視図である。

【図 2】実施例 1 に係る積層実装構造体の構成を示す断面図である。

【図 3】実施例 2 にかかる積層実装構造体の構成を、第 1 の基板と第 2 の基板に分離して示す斜視図である。

40

【図 4】実施例 2 に係る導電部材と補強部材の関係を示す拡大斜視図である。

【図 5】実施例 3 に係る積層実装構造体の構成を示す斜視図である。

【図 6】実施例 4 に係る積層実装構造体の製造方法の流れを示すフローチャートである。

【図 7】実施例 5 に係る積層実装構造体の製造方法の流れを示すフローチャートである。

【図 8】実施例 6 に係る積層実装構造体の製造方法の流れを示すフローチャートである。

【図 9】右側が図 8 の S 1 ～ S 6 の工程に対応した積層実装構造体の構成を示す拡大斜視図であり、左側は右側図の個片化された積層実装構造体の集合状態を示す斜視図である。

【図 10】図 8 の S 1 ～ S 6 の工程に対応した積層実装構造体の構成を示す側面図である。

50

【図 1 1】変形例に係る積層実装構造体の構成を示す斜視図である。

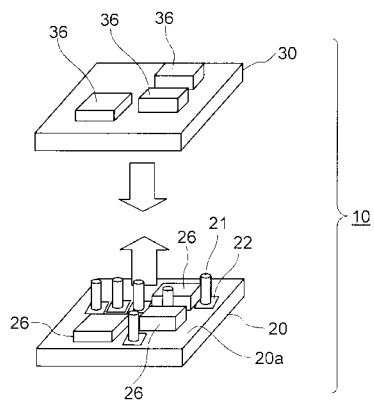
【図 1 2】変形例に係る積層実装構造体の製造方法の流れを示すフローチャートである。

【符号の説明】

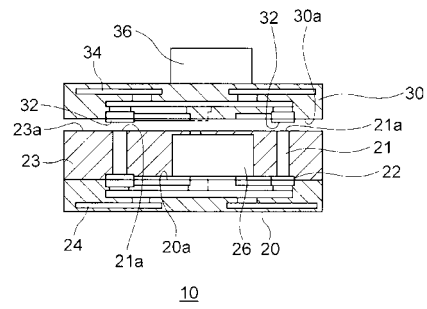
【 0 0 6 2 】

1 0	積層実装構造体	
2 0	第 1 の基板	
2 0 a	主面	
2 1	導電部材	
2 1 a	端部	
2 2	電極	10
2 3	絶縁層	
2 3 a	上面	
2 4	配線層	
2 6	電子部品	
2 9	バンブ	
3 0	第 2 の基板	
3 2	電極	
3 4	配線層	
3 6	電子部品	
4 0	積層実装構造体	20
5 0	第 1 の基板	
5 1	導電部材	
5 2	電極	
5 6	電子部品	
5 7	補強部材	
6 0	第 2 の基板	
6 6	電子部品	
7 0	積層実装構造体	
8 0	第 1 の基板	
8 1	導電部材	30
8 3	絶縁層	
8 8	配線	
9 0	モジュール	

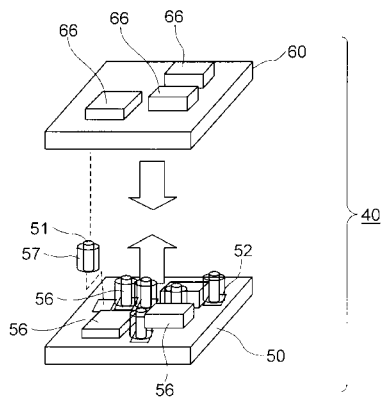
【図 1】



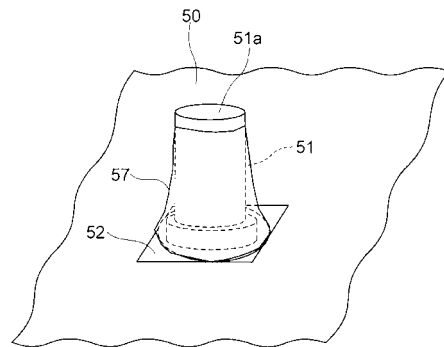
【図 2】



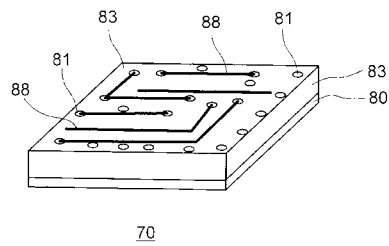
【図 3】



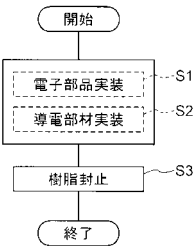
【図 4】



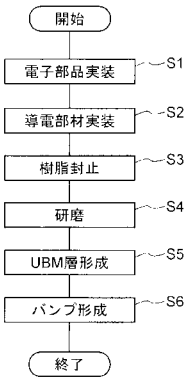
【図 5】



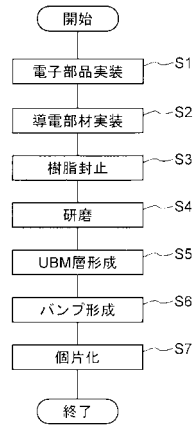
【図 6】



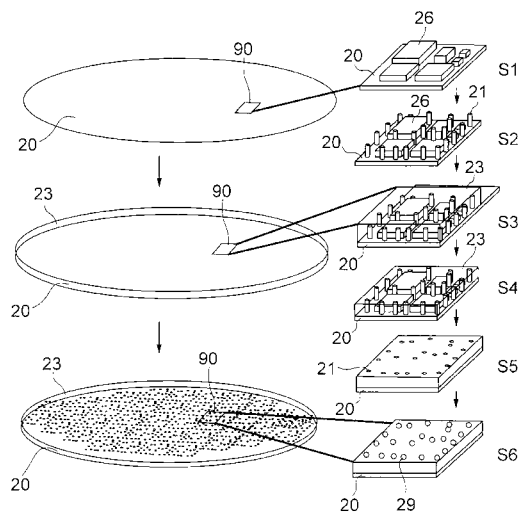
【図 7】



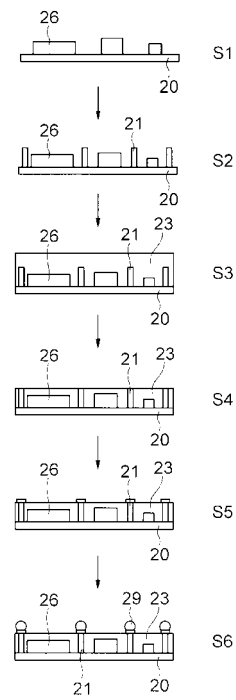
【図 8】



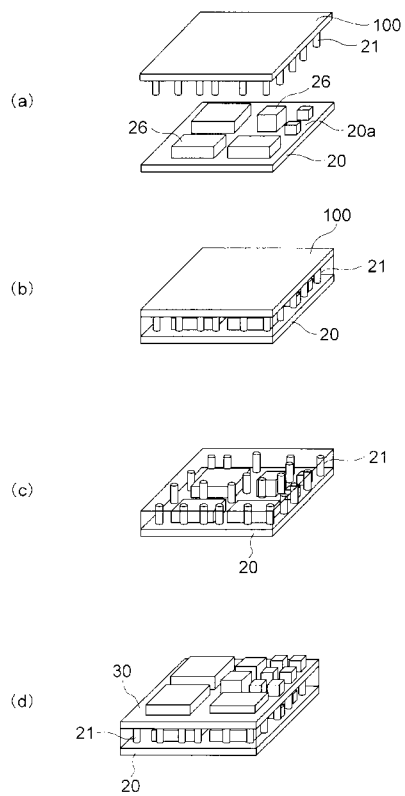
【図 9】



【図 10】



【図 11】



【図 12】

