República Federativa do Brasil

Ministério do Desenvolvimento, Indústria, Comércio e Serviços

Instituto Nacional da Propriedade Industrial

(11) BR 112018004376-1 B1

(22) Data do Depósito: 05/08/2016

(45) Data de Concessão: 05/12/2023

(54) Título: SISTEMA E MÉTODO PARA AJUSTAR DINAMICAMENTE TEMPORIZADORES DE TRANSIÇÃO DE ESTADO DE MEMÓRIA

(51) Int.Cl.: G06F 1/32.

(30) Prioridade Unionista: 04/09/2015 US 14/846,306.

(73) Titular(es): QUALCOMM INCORPORATED.

(72) Inventor(es): HEE JUN PARK; HAW-JING LO; KEUNSOO ROH.

(86) Pedido PCT: PCT US2016045673 de 05/08/2016

(87) Publicação PCT: WO 2017/039950 de 09/03/2017

(85) Data do Início da Fase Nacional: 05/03/2018

(57) Resumo: SISTEMAS E MÉTODOS PARA AJUSTAR DINAMICAMENTE TEMPORIZADORES DE TRANSIÇÃO DE ESTADO DE MEMÓRIA. Sistemas, métodos e programas de computador são revelados para ajustar dinamicamente os temporizadores de transição do estado de energia da memória. Uma modalidade de um método compreende receber um ou mais parâmetros impactando o uso ou desempenho de um dispositivo de memória acoplado a um processador em um dispositivo de computação. Um valor ideal é determinado para uma ou mais configurações do temporizador de transição do estado de energia da memória. Um valor atual é atualizado para as configurações do temporizador de transição de estado de energia da memória com o valor ideal.

"SISTEMA E MÉTODO PARA AJUSTAR DINAMICAMENTE TEMPORIZADORES DE TRANSIÇÃO DE ESTADO DE MEMÓRIA"

DESCRIÇÃO DA TÉCNICA RELACIONADA

[001] Os dispositivos de computação portáteis (por exemplo, telefones celulares, smartphones, tablets, assistentes digitais portáteis (PDAs), consoles de jogos portáteis, dispositivos portáteis e outros dispositivos com bateria) e outros dispositivos de computação continuam a oferecer uma expansão crescente variedade de recursos e serviços, e fornecer aos usuários níveis de acesso a informações, recursos e comunicações sem precedentes. Para acompanhar esses aprimoramentos de serviço, esses dispositivos se tornaram mais potentes e mais complexos. Os dispositivos de computação portáteis geralmente incluem um sistema em um chip (SoC) que compreende um ou mais componentes de chip embutidos em um único substrato (por exemplo, uma ou mais unidades de processamento central (CPUs), uma unidade de processamento de gráficos (GPU), processadores de sinal digital, etc.). O SoC pode ser acoplado a um ou mais módulos ou dispositivos de memória voláteis, como, memória dinâmica de acesso aleatório (DRAM) através de dados de alto desempenho de taxa de dados dupla (DDR) e interface(s) de controle.

[002] As gerações existentes e futuras de memória DDR (por exemplo, DDR1, DDR2, DDR3, DDR4, etc.) suportam dois ou mais estados de energia de memória para permitir que os dispositivos funcionem de acordo com os modos de potência e/ou de desempenho desejáveis. Pelo menos um dos estados de energia da memória pode compreender um modo de energia relativamente menor para permitir que o dispositivo

conserve energia. Para controlar a transição entre os estados de energia da memória, os dispositivos de memória DDR possuem configurações de temporizador (por exemplo, um temporizador de desligamento, um temporizador de fechamento de página, um temporizador de auto atualização), o que pode afetar o tempo de inatividade necessário para entrar no modo de energia inferior. Em designs existentes, por exemplo, o SoC e os fabricantes de sistemas podem programar valores estáticos para os temporizadores inativos com base em simulação de laboratório e resultados de teste. Os valores do temporizador inativo estático podem ser determinados para fornecer energia e desempenho para casos de uso de chave geral. Em operação, os valores predeterminados do temporizador inativo estável são usados independentemente das várias mudanças de casos de uso, tipos e modelos de DDR, mudanças na prioridade de energia versus desempenho, etc.

[003] No entanto, ao entrar no estado de memória de baixo consumo, a utilização das configurações estáticas predeterminadas para os temporizadores inativos pode render menos do que uma potência e/ou desempenho ideal devido a fatores que mudam dinamicamente. Por exemplo, os valores do temporizador inativo ideais podem variar de acordo com os tipos DDR, modelos e gerações, além de alterar fatores operacionais, como padrões de tráfego de memória, frequências de operação de memória, quantidades de tráfego de memória e prioridades de energia versus desempenho.

[004] Por conseguinte, existe uma necessidade por sistemas e métodos melhorados para ajustar dinamicamente os

temporizadores de transição do estado de energia da memória.

SUMÁRIO DA INVENÇÃO

[005] Sistemas, métodos e programas de computador são revelados para ajustar dinamicamente os temporizadores de transição do estado de energia da memória. Uma modalidade de um método compreende receber um ou mais parâmetros impactando o uso ou desempenho de um dispositivo de memória acoplado a um processador em um dispositivo de computação. Um valor ideal é determinado para uma ou mais configurações do temporizador de transição do estado de energia da memória. Um valor atual é atualizado para as configurações do temporizador de transição de estado de energia da memória com o valor ideal.

[006] Outra modalidade é um sistema de computador. O sistema de computador compreende um dispositivo de memória e um sistema em chip (SoC). O SoC compreende um processador e um controlador de memória. O controlador de memória está acoplado eletricamente ao dispositivo de memória. O processador executa um programador de memória configurado para determinar um valor ideal para uma ou mais configurações de temporização de transição de estado de energia de memória usadas pelo controlador de memória para inserir um estado de memória de baixo consumo.

BREVE DESCRIÇÃO DOS DESENHOS

[007] Nas Figuras, números de referência iguais se referem a partes iguais ao longo das várias vistas, a menos que indicado de outra forma. Para números de referência com designações de caractere de letra como

“102A” ou “102B”, as designações do caractere da letra podem diferenciar duas partes ou elementos iguais presentes na mesma Figura. Denominações de caractere de letra para os numerais de referência podem ser omitidas quando se pretende que um número de referência abranja todas as partes tendo o mesmo número de referência em todas as Figuras.

A FIG. 1 é um diagrama de blocos de uma modalidade de um sistema para ajustar dinamicamente os temporizadores de transição de estado de energia de memória.

A FIG. 2 é um fluxograma que ilustra uma modalidade de um método implementado no sistema da Figura 1 para ajustar dinamicamente os temporizadores de transição do estado de energia da memória.

A FIG. 3 é um diagrama de blocos ilustrando as entradas e saídas de dados de uma modalidade do gerenciador de transição de estado de energia de memória da Figura 1.

A FIG. 4 é um diagrama de temporização ilustrando as modalidades exemplificadoras dos temporizadores inativos que podem ser dinamicamente ajustados para otimizar o consumo de energia em um estado de baixo consumo do dispositivo de memória de acesso aleatório dinâmica (DRAM).

A FIG. 5 é um diagrama de blocos ilustrando uma modalidade de uma tabela de consulta para determinar as configurações do temporizador de desligamento ideal e do temporizador de página abaixo com base em um percentual de utilização de memória e uma frequência de operação da memória.

A FIG. 6 é um gráfico ilustrando uma modalidade de um método de busca iterativo para determinar as configurações de temporizador inativo ideais.

A FIG. 7 é um diagrama de blocos ilustrando outra modalidade de uma tabela de consulta para determinar as configurações do temporizador de desligamento ideal e do temporizador de página abaixo com base nos tipos de uso.

A FIG. 8 é um diagrama de blocos de uma modalidade de um dispositivo de comunicação portátil para incorporar o sistema da Figura 1.

DESCRIÇÃO DETALHADA

[008] A palavra “exemplar” é usada aqui para significar “servindo como um exemplo, caso ou ilustração.” Qualquer aspecto descrito aqui como “exemplar” não deve ser necessariamente interpretado como preferido ou vantajoso em relação a outros aspectos.

[009] Nesta descrição, o termo “aplicativo” também pode incluir arquivos com conteúdo executável, como: código de objeto, scripts, código de byte, arquivos de linguagem de marcação, e caminhos. Além disso, um “aplicativo” aqui referido, também pode incluir arquivos que não são executáveis na natureza, como documentos que podem precisar ser abertos ou outros arquivos de dados que precisam ser acessados.

[0010] O termo “conteúdo” também pode incluir arquivos com conteúdo executável, como: código de objeto, scripts, código de byte, arquivos de linguagem de marcação, e caminhos. Além disso, “conteúdo” aqui referido, também pode incluir arquivos que não são executáveis na natureza,

como documentos que podem precisar ser abertos ou outros arquivos de dados que precisam ser acessados.

[0011] Como usados nesta descrição, os termos “componentes”, “base de dados”, “módulo”, “sistema” e semelhantes pretendem referir-se a uma entidade relacionada à computador, seja hardware, firmware, uma combinação de hardware e software, software ou software em execução. Por exemplo, um componente pode ser, mas não está limitado a ser, um processo de execução em um processador, um processador, um objeto, um executável, uma cadeia de execução, um programa, e/ou um computador. A título de ilustração, tanto um aplicativo em execução em um dispositivo de computação e o dispositivo de computação podem ser um componente. Um ou mais componentes podem residir dentro de um processo e/ou cadeia de execução, e um componente pode ser localizado em um computador e/ou distribuído entre dois ou mais computadores. Além disso, estes componentes podem ser executados a partir de várias mídias legíveis por computador tendo várias estruturas de dados armazenadas na mesma. Os componentes podem se comunicar por meio de processos locais e/ou remotos, como, de acordo com um sinal que tem um ou mais pacotes de dados (por exemplo, os dados a partir de um componente que interage com outro componente em um sistema local, sistema distribuído, e/ou através de uma rede tal como a Internet com outros sistemas por meio do sinal).

[0012] Nesta descrição, os termos “dispositivo de comunicação”, “dispositivo sem fio”, “telefone sem fio”, “dispositivo de comunicação sem fio” e “aparelho móvel sem fio” são usados de forma intercambiável. Com o advento da

tecnologia sem fio de terceira geração (”3G”) e quarta geração (”4G”), uma maior disponibilidade de largura de banda possibilitou mais dispositivos de computação portáteis com uma maior variedade de recursos sem fio. Portanto, um dispositivo de computação portátil pode incluir um telefone celular, um pager, um PDA, um smartphone, um dispositivo de navegação ou um computador portátil com conexão ou link sem fio.

[0013] A FIG. 1 ilustra um sistema 100 que compreende um sistema em chip (SoC) 102 acoplado eletricamente a um ou mais dispositivos de memória 104. O SoC 102 compreende vários componentes no chip interligados através de um barramento de SoC 114. Na modalidade da FIG. 1, o SoC 102 compreende um ou mais clientes de memória que solicitam recursos de memória do(s) dispositivo(s) de memória 104. Os clientes de memória podem compreender uma ou mais unidades de processamento (por exemplo, unidade de processamento central (CPU) 106, uma unidade de processamento de gráficos (GPU), um processador de sinal digital (DSP), etc.), um codificador de vídeo ou outros clientes que solicitam leitura/acesso de gravação ao dispositivo(s) de memória 104. O SoC 102 pode ainda compreender memória no chip, como, memória estática de acesso aleatório (SRAM) 110 e memória somente leitura (ROM) 112.

[0014] Deve ser apreciado que o sistema 100 pode ser implementado em qualquer dispositivo de computação, incluindo um computador pessoal, uma estação de trabalho, um servidor, um dispositivo de computação portátil (PCD), como um telefone celular, um smartphone, um assistente

digital portátil (PDA), um console de jogos portátil, um dispositivo de navegação, um tablet, um dispositivo portátil, como um relógio esportivo, um dispositivo de rastreamento físico, etc., ou outros dispositivos habilitados para bateria.

[0015] O controlador de memória 108 em SoC 102 é acoplado eletricamente ao(s) dispositivo(s) de memória 104 através de um barramento 124. O controlador de memória 108 gerencia o fluxo de dados indo para e a partir do(s) dispositivo(s) de memória 104. O controlador de memória 108 geralmente compreende a lógica para ler e gravar no(s) dispositivo(s) de memória 104. Em uma modalidade, o(s) dispositivo(s) de memória 104 compreendem dispositivo(s) de memória de acesso aleatório dinâmico (DRAM) e o barramento 124 compreende um barramento de memória de acesso aleatório (RAM) de alto desempenho. O controlador de memória 108 e os dispositivos DRAM podem suportar quaisquer gerações existentes ou futuras de interfaces de taxa de dados duplos (DRR) (por exemplo, DDR1, DDR2, DDR3, DDR4, etc.).

[0016] O(s) dispositivo(s) de memória 104 e o controlador de memória 108 podem ser configurados para suportar dois ou mais estados ou modos de energia da memória. Cada estado ou modo de energia da memória pode ser controlado seletivamente pelo controlador de memória 108 para proporcionar diferentes combinações de consumo de energia de memória e/ou desempenho de memória. Pelo menos um dos estados de energia de memória compreende um estado de memória de energia relativamente menor para conservar o consumo de energia da memória. Como ilustrado adicionalmente na FIG. 1, um sistema operacional (O/S 116)

executado pela CPU 106 pode compreender um gerenciador de memória 118. O gerenciador de memória 118 geralmente compreende a lógica para alocar memória no(s) dispositivo(s) de memória 104 para clientes de memória. O gerenciador de memória 118 pode compreender um componente de programador 120 para programar operações de leitura/gravação de memória para o(s) dispositivo(s) de memória 104. O gerenciador de memória 118 pode ainda compreender um componente de otimização de temporizador de transição de estado de energia de memória 122, que geralmente compreende a lógica para ajustar dinamicamente uma ou mais configurações de temporizador usadas pelo(s) dispositivo(s) de memória 104 para transição de um estado de energia de memória para outro estado de energia. Em uma modalidade, o componente de otimização do temporizador de transição do estado de energia da memória 122 é configurado para determinar valores de economia de energia ideais para uma ou mais configurações de temporizador usadas para inserir um estado de memória de baixo consumo. O componente de otimização do temporizador de transição do estado de energia da memória 122 pode ser implementado no O/S 116, como ilustrado na FIG. 1, ou em hardware ou firmware.

[0017] A FIG. 2 ilustra uma modalidade de um método 200 implementado no sistema 100 para ajustar dinamicamente temporizadores de transição de estado de energia de memória para produzir uma economia de energia em um estado de memória de baixo consumo. No bloco 202, o componente de otimização do temporizador de transição do estado de energia da memória 122 pode receber um ou mais parâmetros impactando o uso ou desempenho do dispositivo de

memória 104. Deve ser apreciado que os parâmetros recebidos podem ser monitorados através do sistema operacional 116, o gerenciador de memória 118 e/ou o programador 120. Além disso, os parâmetros recebidos podem variar dependendo, por exemplo, do tipo de dispositivo de memória ou de outros componentes no sistema 100. Em uma modalidade, os parâmetros recebidos podem compreender informações relacionadas a um ou mais dos seguintes: padrão(ões) de tráfego de memória, frequências de operação de memória, quantidades de tráfego de memória, porcentagem de utilização da memória, prioridades de energia e/ou desempenho, casos de uso do sistema e tipos de aplicativos que executam. Os parâmetros recebidos também podem identificar um tipo, modelo e/ou fornecedor para o dispositivo(s) de memória 104.

[0018] No bloco 204, o componente de otimização do temporizador de transição do estado de energia da memória 122 pode determinar, com base em um ou mais parâmetros recebidos, se os valores atuais para uma ou mais configurações do temporizador de transição do estado de energia da memória devem ser atualizados. O componente de otimização do temporizador de transição do estado de energia da memória 122 pode monitorar e detectar mudanças dinâmicas nos parâmetros recebidos para determinar se os valores atuais para os temporizadores de transição do estado de energia da memória são menores do que o ideal para a conservação de energia no estado da memória de baixo consumo. Deve-se entender que os temporizadores de transição do estado de energia da memória podem variar dependendo do tipo, geração, modelo, etc. do dispositivo(s)

de memória 104. Por exemplo, nas modalidades em que o(s) dispositivo(s) de memória 104 compreende DRAM, os temporizadores podem compreender temporizadores de inatividade DDR como, por exemplo, um temporizador de desligamento, um temporizador de fechamento de página ou um temporizador de auto atualização.

[0019] Independentemente do tipo de temporizador(es) de transição de estado de energia da memória, se os valores atuais não forem mais eficientes em termos de economia de energia, novos valores podem ser determinados com base nos parâmetros recebidos. Os novos valores podem ser calculados ou determinados através, por exemplo, de uma tabela de consulta ou de outra lógica de otimização. No bloco 206, o componente de otimização do temporizador de transição do estado de energia da memória 122 pode atualizar os valores dos temporizadores de transição do estado de energia da memória com um valor ideal com base em ou mais dos parâmetros recebidos. O valor ideal pode ser fornecido e armazenado no controlador de memória 108 para utilização ao entrar no estado da memória de baixo consumo (bloco 208).

[0020] A FIG. 3 é um diagrama de blocos ilustrando as entradas e saídas de dados exemplificadoras para uma modalidade do componente de otimização de temporizador de transição de estado de energia de memória 122. Nesta modalidade, o componente de otimização do temporizador de transição do estado de energia da memória 122 é configurado para determinar valores ideais para configurações do temporizador inativo DDR 312 usadas para inserir um estado de memória de baixo consumo. Um

controlador de DRAM 304 pode armazenar valores atuais para as configurações do temporizador inativo de DDR 312 em um ou mais registros 310. Durante o funcionamento do sistema, o componente de otimização do temporizador de transição de estado de energia da memória 122 pode monitorar e/ou receber várias entradas de dados 302, como ilustrado na seta 306. As entradas de dados 302 podem compreender várias informações relacionadas ao uso da memória, como, por exemplo, padrões de tráfego de memória, frequências de operação da memória, quantidades de tráfego de memória ou porcentagem de utilização, e o tipo, o fornecedor ou o modelo do dispositivo de memória. As entradas de dados 302 também podem incluir informações relacionadas às prioridades ou modos de energia e/ou desempenho da memória, aplicativos executados, duração da bateria restante ou quaisquer outras condições ou parâmetros que possam afetar os valores ideais para as configurações do temporizador de inatividade DDR.

[0021] A FIG. 4 é um diagrama de temporização 400 ilustrando a operação de vários temporizadores de inatividade DDR exemplares que podem ser ajustados dinamicamente pelo componente de otimização do temporizador de transição de estado de energia da memória 122. O diagrama de temporização 400 mostra a operação de um temporizador de inatividade de página abaixo 402, um temporizador de inatividade de fechamento de página 404 e um temporizador de inatividade de auto atualização 406. A duração dos temporizadores inativos 402, 404 e 406 pode ser controlada por configurações de temporizador inativo 312 correspondentes armazenadas no(s) registro(s) 310. No

exemplo da FIG. 4, o temporizador de inatividade de desligamento 402 tem um valor atual de 64 ciclos de relógio DDR. O temporizador de inatividade de fechamento de página 404 tem um valor atual de 128 ciclos de relógio DDR. O temporizador de inatividade automática 404 tem um valor atual de 50 ciclos de um oscilador de cristal. Com referência novamente à FIG. 3, o componente de otimização do temporizador de transição do estado de energia da memória 122 pode determinar valores ideais para os temporizadores 402, 404 e 406 com base nas entradas de dados 302.

[0022] Deve-se entender que os valores ideais podem ser determinados de várias maneiras. Em uma modalidade, o componente de otimização do temporizador de transição do estado de energia da memória 122 acessa uma tabela de consulta para determinar as configurações do temporizador inativo (isto é, saída(s) de dados) que correspondem a uma ou mais das entradas de dados 302. A FIG. 5 ilustra uma tabela de consulta 500 para determinar as configurações do temporizador de desligamento ideal e do temporizador de página abaixo com base em um percentual de utilização de memória e uma frequência de operação da memória. A coluna 502 ilustra valores para combinações de uma porcentagem de utilização de memória 506 e uma frequência DDR 508. Para cada combinação de valores de entrada na coluna 502, a tabela 500 lista os valores de saída correspondentes na coluna 504. O valor de saída correspondente ao temporizador de desligamento é identificado na coluna 510 e o valor de saída correspondente ao temporizador de fechamento da página é

identificado na coluna 512. Por exemplo, referindo-se à linha superior da tabela 500, se a porcentagem de utilização da memória for inferior a 30% e a frequência DDR for de 200 MHz, a tabela de consulta 500 determina que os valores para o temporizador de desligamento e o temporizador de fechamento da página devem ser atualizados para 4 e 64 ciclos DDR, respectivamente. Deve-se compreender que as entradas 502 e as saídas 504 podem ser baseadas em dados simulados e programadas nos registradores 310 como valores padrão.

[0023] A FIG. 7 ilustra outra modalidade de uma tabela de consulta 700 para determinar as configurações do temporizador de desligamento ideal e do temporizador de fechamento de página com base nos tipos de uso. Os tipos de casos de uso listados na coluna 706 definem as entradas da tabela. Para cada caso de uso, a tabela 700 lista os valores de saída correspondentes na coluna 704. O valor de saída correspondente ao temporizador de desligamento é identificado na coluna 708 e o valor de saída correspondente ao temporizador de fechamento da página é identificado na coluna 710. No exemplo da FIG. 7, os tipos de casos de uso podem incluir uma ou mais das seguintes opções: uma chamada de voz usando acesso múltiplo por divisão de código de banda larga (WCDMA) ou Sistema Global para Comunicação Móvel (GSM); uma chamada de voz sobre Evolução a Longo Prazo (LTE); download de dados via LTE; aplicativo de teste de desempenho gráfico; aplicativo de teste de desempenho de DDR; ou quaisquer outros casos de uso. Deve-se compreender que as entradas 702 e as saídas 704 também podem ser baseadas em dados simulados e

programadas nos registradores 310 como valores padrão. Em outras modalidades, o componente de otimização do temporizador de transição do estado de energia da memória 122 pode ser configurado para calcular os valores ideais para as configurações do temporizador de inatividade de DDR com base em uma duração média do tempo de inatividade.

[0024] A FIG. 6 é um gráfico 600 que ilustra outra modalidade para determinar as configurações ideais do temporizador inativo, utilizando um método de busca iterativo. O eixo x representa valores para o temporizador de fechamento da página e o eixo y representa valores para o temporizador de desligamento. Durante o funcionamento do sistema 100, um algoritmo de busca pode pesquisar iterativamente valores ideais de x e y que produzem uma potência de memória média mais baixa. No exemplo da FIG. 6, o método de busca pode começar com uma combinação de valor inicial em X0. O algoritmo de busca pode estimar a energia e/ou o desempenho para combinações de valores adjacentes. Conforme ilustrado na FIG. 6, os valores adjacentes com valores maiores e menores para o temporizador de desligamento e o temporizador de fechamento da página podem ser pesquisados para determinar se um valor adjacente produz uma melhor energia e/ou desempenho. O método de busca pode ser configurado para identificar de forma iterativa as combinações de valores subsequentes X1, X2, X3, etc., até se determinar uma combinação de valor ideal que produza a energia de memória média mais baixa possível.

[0025] Como mencionado acima, o sistema 100 pode ser incorporado em qualquer sistema de computação desejável. A FIG. 8 ilustra o sistema 100 incorporado em um

dispositivo de computação portátil exemplar (PCD) 800. Será facilmente reconhecido que certos componentes do sistema 100 estão incluídos no SoC 322 enquanto outros componentes (por exemplo, a DRAM 104) são componentes externos acoplados ao SoC 322. O SoC 322 pode incluir uma CPU de multi-núcleo 802. A CPU de multi-núcleo 802 pode incluir um núcleo de zcroth 810, um primeiro núcleo 812 e um N-ésimo núcleo 814. Um dos núcleos pode compreender, por exemplo, uma unidade de processamento de gráficos (GPU) com uma ou mais das outras que compõem a CPU.

[0026] Um controlador de exibição 328 e um controlador de tela sensível ao toque 330 podem ser acoplados à CPU 802. Por sua vez, o monitor de tela sensível ao toque 806, externo ao sistema no chip 322, pode ser acoplado ao controlador de exibição 328 e ao controlador da tela sensível ao toque 330.

[0027] A FIG. 8 mostra ainda que um codificador de vídeo 334, por exemplo, um codificador de linha alternada de fase (PAL), um codificador de cor sequencial com memória (SECAM), ou um codificador do comitê do sistema(s) de televisão nacional (NTSC) é acoplado à CPU de multi-núcleo 802. Além disso, um amplificador de vídeo 336 é acoplado ao codificador de vídeo 334 e ao monitor da tela sensível ao toque 806. Também, uma porta de vídeo 338 é acoplada ao amplificador de vídeo 336. Conforme mostrado na FIG. 8, um controlador de barramento em série universal (USB) 340 é acoplado à CPU de multi-núcleo 802. Também, uma porta USB 342 é acoplada ao controlador de USB 340. A memória 104 pode ser acoplada ao SoC 322 (como ilustrado na Figura 1).

[0028] Adicionalmente, como mostrado na FIG. 8, uma câmera digital 348 pode ser acoplada à CPU de multi-núcleo 802. Em um aspecto exemplar, a câmara digital 348 é um dispositivo de acoplamento de carga (CCD) ou uma câmara de semicondutor de óxido metálico complementar (CMOS).

[0029] Como ilustrado adicionalmente na FIG. 8, um codificador-decodificador de áudio estéreo (CODEC) 350 pode ser acoplado à CPU de multi-núcleo 802. Além disso, um amplificador de áudio 352 pode ser acoplado ao CODEC de áudio estéreo 350. Em um aspecto exemplar, um primeiro alto-falante estéreo 354 e um segundo alto-falante estéreo 356 são acoplados ao amplificador de áudio 352. A FIG. 8, mostra que um amplificador de microfone 358 também pode ser acoplado ao CODEC de áudio estéreo 350. Adicionalmente, um microfone 360 pode ser acoplado ao amplificador do microfone 358. Em um aspecto específico, um sintonizador de rádio de modulação de frequência (FM) 362 pode ser acoplado ao CODEC de áudio estéreo 350. Também, uma antena FM 364 é acoplada ao sintonizador de rádio FM 362. Ainda, fones de ouvido estéreo 366 podem ser acoplados ao CODEC de áudio estéreo 350.

[0030] A FIG. 8 ilustra ainda que um transceptor de frequência de rádio (RF) 368 pode ser acoplado à CPU de multi-núcleo 802. O comutador de RF 370 pode ser acoplado ao transceptor de RF 368 e a uma antena de RF 372. Um bloco de teclas 204 pode ser acoplado à CPU de multi-núcleo 802. Além disso, um fone de ouvido mono auricular com um microfone 376 pode ser acoplado à CPU de multi-núcleo 802. Adicionalmente, um dispositivo vibrador 378 pode ser acoplada à CPU de multi-núcleo 802.

[0031] A FIG. 8 mostra também que uma fonte de alimentação 380 pode ser acoplada ao sistema no chip 322. Em um aspecto específico, a fonte de alimentação 380 é uma fonte de alimentação de corrente contínua (CC) que fornece energia para os vários componentes do PCD 800 que requer energia. Além disso, em um aspecto específico, a fonte de alimentação é uma bateria DC recarregável ou uma fonte de energia DC que é derivada de uma corrente alternada (AC) para o transformador DC que é conectado a uma fonte de energia AC.

[0032] A FIG. 8 indica ainda que o PCD 800 também pode incluir uma placa de rede 388 que pode ser utilizada para acessar uma rede de dados, por exemplo, uma rede de área local, uma rede de área pessoal, ou qualquer outra rede. A placa de rede 388 pode ser um cartão de rede Bluetooth, um cartão de rede Wi-Fi, um cartão de rede de tecnologia de rede de área pessoal (PAN), um cartão de rede de tecnologia de consumo ultrabaixo de rede de área pessoa (PeANUT), um sintonizador de televisão/cabo/satélite ou qualquer outro cartão de rede bem conhecido na técnica. Adicionalmente, o cartão de rede 388 pode ser incorporado em um chip, ou seja, o cartão de rede 388 pode ser uma solução completa em um chip, e pode não ser um cartão de rede separado 388.

[0033] Conforme representado na FIG. 8, o monitor de tela sensível ao toque 806, a porta de vídeo 338, a porta USB 342, a câmera 348, o primeiro alto-falante estéreo 354, o segundo alto-falante estéreo 356, o microfone 360, a antena FM 364, os fones de ouvido estéreo 366, o comutador de RF 370, a antena de RF 372, o teclado

374, o fone de ouvido mono auricular 376, o vibrador 378, e a fonte de alimentação 380 podem ser externos ao sistema no chip 322.

[0034] Deve ser apreciado que uma ou mais das etapas do método aqui descritas podem ser armazenadas na memória como instruções do programa de computador, como os módulos descritos acima. Essas instruções podem ser executadas por qualquer processador adequado em combinação ou em conjunto com o módulo correspondente para executar os métodos aqui descritos.

[0035] Certas etapas nos processos ou fluxos de processo descritos na presente especificação naturalmente precedem outros para a invenção funcionar como descrito. No entanto, a invenção não está limitada à ordem das etapas descrita, se essa ordem ou sequência não altera a funcionalidade da invenção. Ou seja, é reconhecido que algumas etapas podem ser realizadas antes, depois, ou em paralelo (substancialmente simultaneamente com) outras etapas, sem se afastar do escopo e espírito da invenção. Em alguns casos, certas etapas podem ser omitidas ou não realizadas sem se afastar da invenção. Além disso, palavras como “depois”, “em seguida”, “próximo”, etc, não se destinam a limitar a ordem das etapas. Estas palavras são simplesmente usadas para orientar o leitor através da descrição do método exemplar.

[0036] Adicionalmente, uma pessoa versada em programação é capaz de escrever o código de computador ou identificar o hardware e/ou circuitos adequados para implementar a invenção descrita sem dificuldade com base

nos fluxogramas e descrição associada nesta especificação, por exemplo.

[0037] Portanto, a divulgação de um determinado conjunto de instruções de código de programa ou dispositivos de hardware detalhados não é considerada necessária para uma compreensão adequada de como fazer e usar a invenção. A funcionalidade inventiva dos processos implementados por computador reivindicados é explicada em mais detalhe na descrição acima e em conjunto com as Figuras, os quais podem ilustrar vários fluxos do processo.

[0038] Em um ou mais aspectos exemplificadores, as funções descritas podem ser implementadas em hardware, software, firmware ou qualquer combinação dos mesmos. Se implementadas em software, as funções podem ser armazenadas ou transmitidas como uma ou mais instruções ou código em uma mídia legível por computador. Mídias legíveis por computador incluem meios de armazenamento de computador e meios de comunicação, incluindo qualquer meio que facilite a transferência de um programa de computador a partir de um lugar para outro. Uma mídia de armazenamento pode ser qualquer mídia disponível que pode ser acessada por um computador. A título de exemplo, e não como limitação, tais mídias legíveis por computador podem compreender RAM, ROM, EEPROM NAND flash, M-RAM, P-RAM, R-RAM, CD-ROM ou outro armazenamento em disco ótico, armazenamento em disco magnético ou outros dispositivos de armazenamento magnéticos, ou qualquer outro meio que possa ser utilizado para transportar ou armazenar código de programa desejado sob a forma de instruções ou estruturas de dados e que pode ser acessado por um computador.

[0039] Disco e disquete, como aqui utilizados, incluem disco compacto (CD), disco a laser, disco ótico, disco versátil digital (DVD), disquete e disco Blu-ray onde os disquetes geralmente reproduzem dados magneticamente, enquanto que os discos reproduzem dados oticamente com lasers. Combinações dos anteriores também devem ser incluídas dentro do escopo de mídias legíveis por computador.

[0040] Modalidades alternativas serão aparentes para aqueles versados na técnica à qual a invenção pertence sem que se afaste de seu espírito e escopo. Portanto, embora os aspectos selecionados tenham sido ilustrados e descritos em detalhe, será entendido que várias substituições e alterações podem ser feitas nos mesmos sem se afastarem do espírito e escopo da presente invenção, como definido pelas reivindicações seguintes.

REIVINDICAÇÕES

1. Método para ajustar dinamicamente os temporizadores de transição do estado de energia da memória, o método **caracterizado pelo fato** de que compreende:

receber (202) um ou mais parâmetros correspondendo ao uso ou desempenho de um dispositivo de memória (104) acoplado a um processador em um dispositivo de computação, em que os um ou mais parâmetros são associados com porcentagem de utilização de memória e frequência de operação de memória, e compreende pelo menos um dos um padrão de tráfego de memória, uma frequência de operação de memória, uma quantidade de tráfego de memória, uma porcentagem de utilização de memória, e um modo de energia/desempenho;

com base nos um ou mais parâmetros, determinar (204) um valor ideal (308) para uma ou mais configurações do temporizador de transição de estado de energia da memória para o dispositivo de memória (104), em que a determinação do valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória incluir: acessar uma tabela de consulta (500, 700) para determinar o valor ideal com base em um ou mais parâmetros; e

atualizar (206) um valor atual para as configurações do temporizador de transição de estado de energia da memória para o dispositivo de memória (104) com o valor ideal (308).

2. Método, de acordo com a reivindicação 1, **caracterizado pelo fato** de que as configurações de temporização de transição de estado de energia de memória compreenderem uma configuração de temporizador inativo (312)

para entrar em um estado de memória de baixo consumo.

3. Método, de acordo com a reivindicação 1, **caracterizado pelo fato** de que recebimento de um ou mais parâmetros que afetam o uso ou o desempenho do dispositivo de memória (104) compreender: monitorar e detectar uma alteração em um ou mais parâmetros.

4. Método, de acordo com a reivindicação 1, **caracterizado pelo fato** de que a determinação do valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória compreender calcular o valor ideal (308) com base em uma duração do temporizador inativo média.

5. Método, de acordo com a reivindicação 1, **caracterizado pelo fato** de que o dispositivo de memória compreende um dispositivo de memória de acesso aleatório dinâmico (DRAM) e as configurações do temporizador de transição de estado de energia da memória compreendem uma configuração de temporizador de desligamento e uma configuração de temporizador de página abaixo para a transição do dispositivo DRAM para um modo de baixo consumo.

6. Método, de acordo com a reivindicação 1, **caracterizado** pela determinação do valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória compreender uma busca iterativa de uma pluralidade de valores de configuração.

7. Sistema para ajustar dinamicamente os temporizadores de transição do estado de energia da memória, o sistema **caracterizado pelo fato** de que compreende:

meios para receber um ou mais parâmetros correspondendo ao uso ou desempenho de um dispositivo de

memória (104) acoplado a um processador em um dispositivo de computação, em que os um ou mais parâmetros são associados com porcentagem de utilização de memória e frequência de operação de memória, e compreendem pelo menos um dos um padrão de tráfego de memória, uma frequência de operação de memória, uma quantidade de tráfego de memória, uma porcentagem de utilização de memória, e um modo de energia/desempenho;

meios para determinar um valor ideal (308) para uma ou mais configurações do temporizador de transição de estado de energia da memória para o dispositivo de memória (104), em que a determinação do valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória incluir: acessar uma tabela de consulta (500, 700) para determinar o valor ideal com base em um ou mais parâmetros; e

meios para atualizar um valor atual para as configurações do temporizador de transição de estado de energia da memória para o dispositivo de memória (104) com o valor ideal (308).

8. Sistema, de acordo com a reivindicação 7, **caracterizado pelo fato** de que as configurações de temporização de transição de estado de energia de memória compreenderem uma configuração de temporizador inativo (312) para entrar em um estado de memória de baixo consumo.

9. Sistema, de acordo com a reivindicação 7, **caracterizado pelo fato** de que os meios para receber um ou mais parâmetros que afetam o uso ou o desempenho do dispositivo de memória (104) compreender: meios para monitorar e detectar uma alteração em um ou mais parâmetros.

10. Sistema, de acordo com a reivindicação 7, **caracterizado pelo fato** de que os meios para determinar o valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória compreender meios para calcular o valor ideal (308) com base em uma duração do temporizador inativo média.

11. Sistema, de acordo com a reivindicação 7, **caracterizado pelo fato** de que o dispositivo de memória (104) compreende um dispositivo de memória de acesso aleatório dinâmico (DRAM) e as configurações do temporizador de transição de estado de energia da memória compreendem uma configuração de temporizador de desligamento e uma configuração de temporizador de página abaixo para a transição do dispositivo DRAM para um modo de baixo consumo.

12. Sistema, de acordo com a reivindicação 7, **caracterizado pelo fato** de que os meios para determinar o valor ideal (308) para uma ou mais configurações de temporizador de transição de estado de energia de memória compreendem meios para buscar iterativamente uma pluralidade de valores de configuração.

13. Memória legível por computador **caracterizada pelo fato** de que possui instruções nela armazenadas que, quando executadas, fazem com que um computador realize o método, conforme definido em qualquer uma das reivindicações 1 a 6.

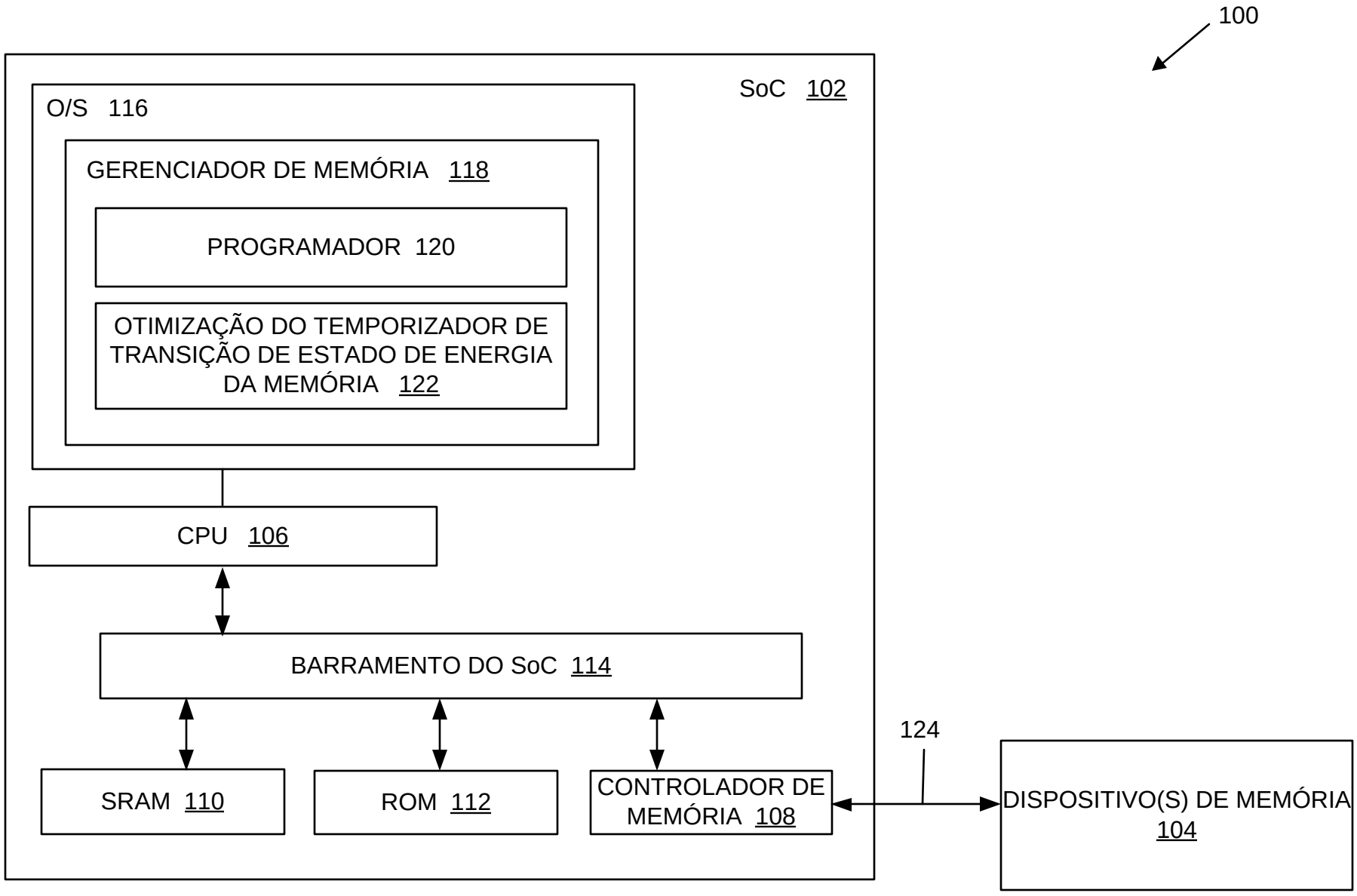

100
SoC 102
O/S 116
GERENCIADOR DE MEMÓRIA 118
PROGRAMADOR 120
OTIMIZAÇÃO DO TEMPORIZADOR DE TRANSIÇÃO DE ESTADO DE ENERGIA DA MEMÓRIA 122
CPU 106
BARRAMENTO DO SoC 114
SRAM 110
ROM 112
CONTROLADOR DE MEMÓRIA 108
124
DISPOSITIVO(S) DE MEMÓRIA 104

FIG. 1

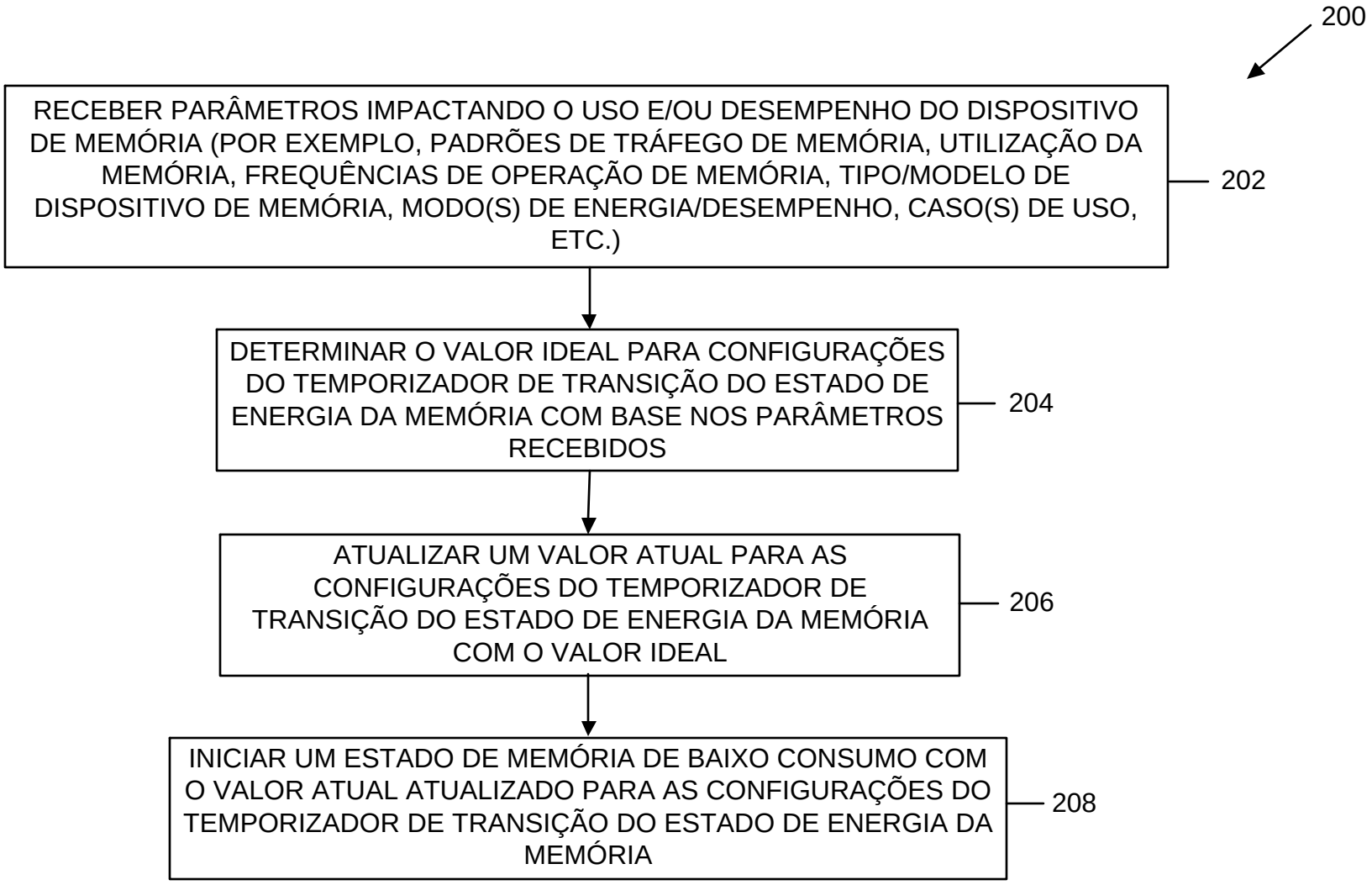

200
RECEBER PARÂMETROS IMPACTANDO O USO E/OU DESEMPENHO DO DISPOSITIVO DE MEMÓRIA (POR EXEMPLO, PADRÕES DE TRÁFEGO DE MEMÓRIA, UTILIZAÇÃO DA MEMÓRIA, FREQUÊNCIAS DE OPERAÇÃO DE MEMÓRIA, TIPO/MODELO DE DISPOSITIVO DE MEMÓRIA, MODO(S) DE ENERGIA/DESEMPENHO, CASO(S) DE USO, ETC.)
202
DETERMINAR O VALOR IDEAL PARA CONFIGURAÇÕES DO TEMPORIZADOR DE TRANSIÇÃO DO ESTADO DE ENERGIA DA MEMÓRIA COM BASE NOS PARÂMETROS RECEBIDOS
204
ATUALIZAR UM VALOR ATUAL PARA AS CONFIGURAÇÕES DO TEMPORIZADOR DE TRANSIÇÃO DO ESTADO DE ENERGIA DA MEMÓRIA COM O VALOR IDEAL
206
INICIAR UM ESTADO DE MEMÓRIA DE BAIXO CONSUMO COM O VALOR ATUAL ATUALIZADO PARA AS CONFIGURAÇÕES DO TEMPORIZADOR DE TRANSIÇÃO DO ESTADO DE ENERGIA DA MEMÓRIA
208

FIG. 2

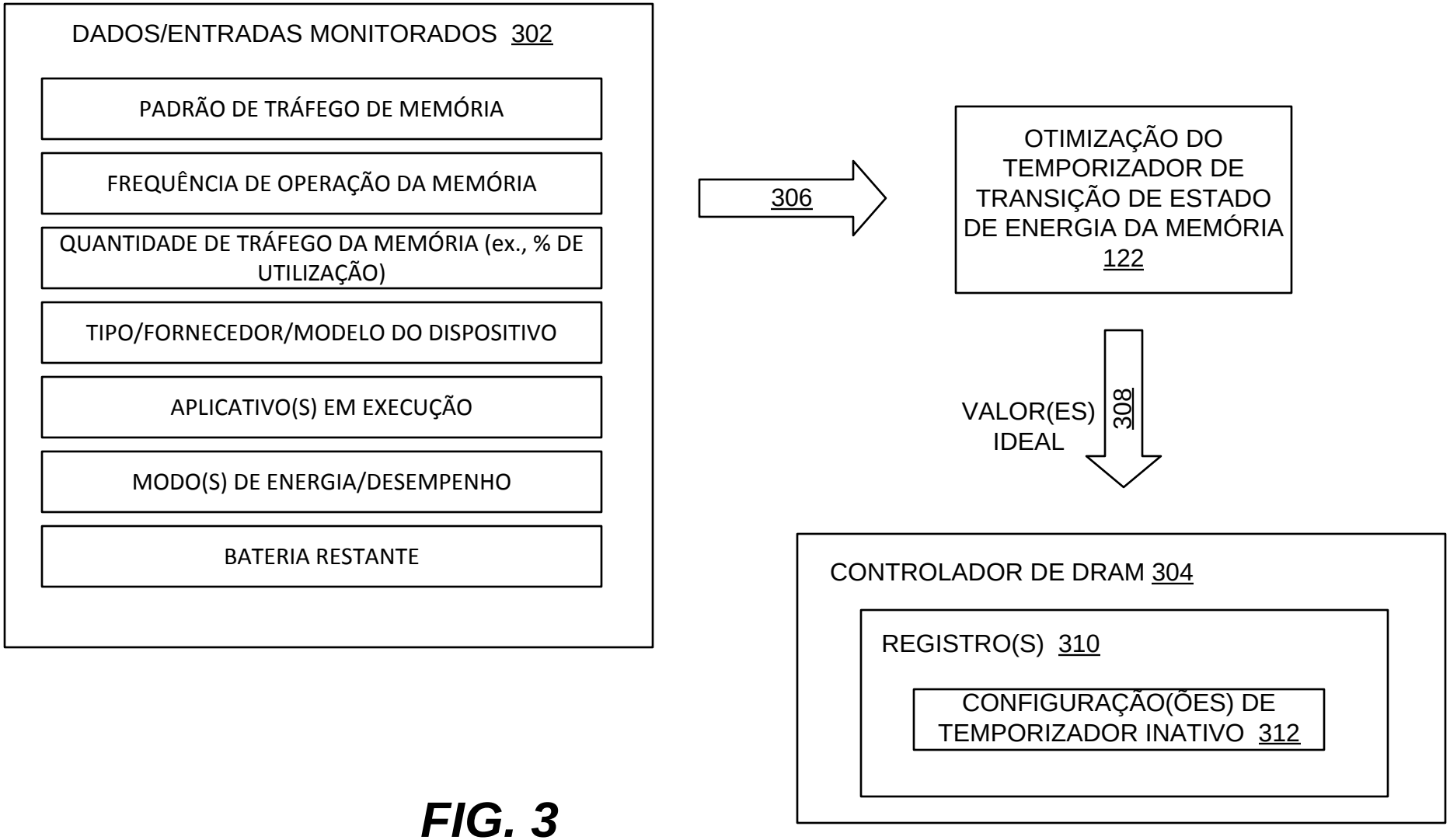

DADOS/ENTRADAS MONITORADOS 302
PADRÃO DE TRÁFEGO DE MEMÓRIA
FREQUÊNCIA DE OPERAÇÃO DA MEMÓRIA
QUANTIDADE DE TRÁFEGO DA MEMÓRIA (ex., % DE UTILIZAÇÃO)
TIPO/FORNECEDOR/MODELO DO DISPOSITIVO
APLICATIVO(S) EM EXECUÇÃO
MODO(S) DE ENERGIA/DESEMPENHO
BATERIA RESTANTE
306
OTIMIZAÇÃO DO TEMPORIZADOR DE TRANSIÇÃO DE ESTADO DE ENERGIA DA MEMÓRIA 122
VALOR(ES) IDEAL
308
CONTROLADOR DE DRAM 304
REGISTRO(S) 310
CONFIGURAÇÃO(ÕES) DE TEMPORIZADOR INATIVO 312

FIG. 3

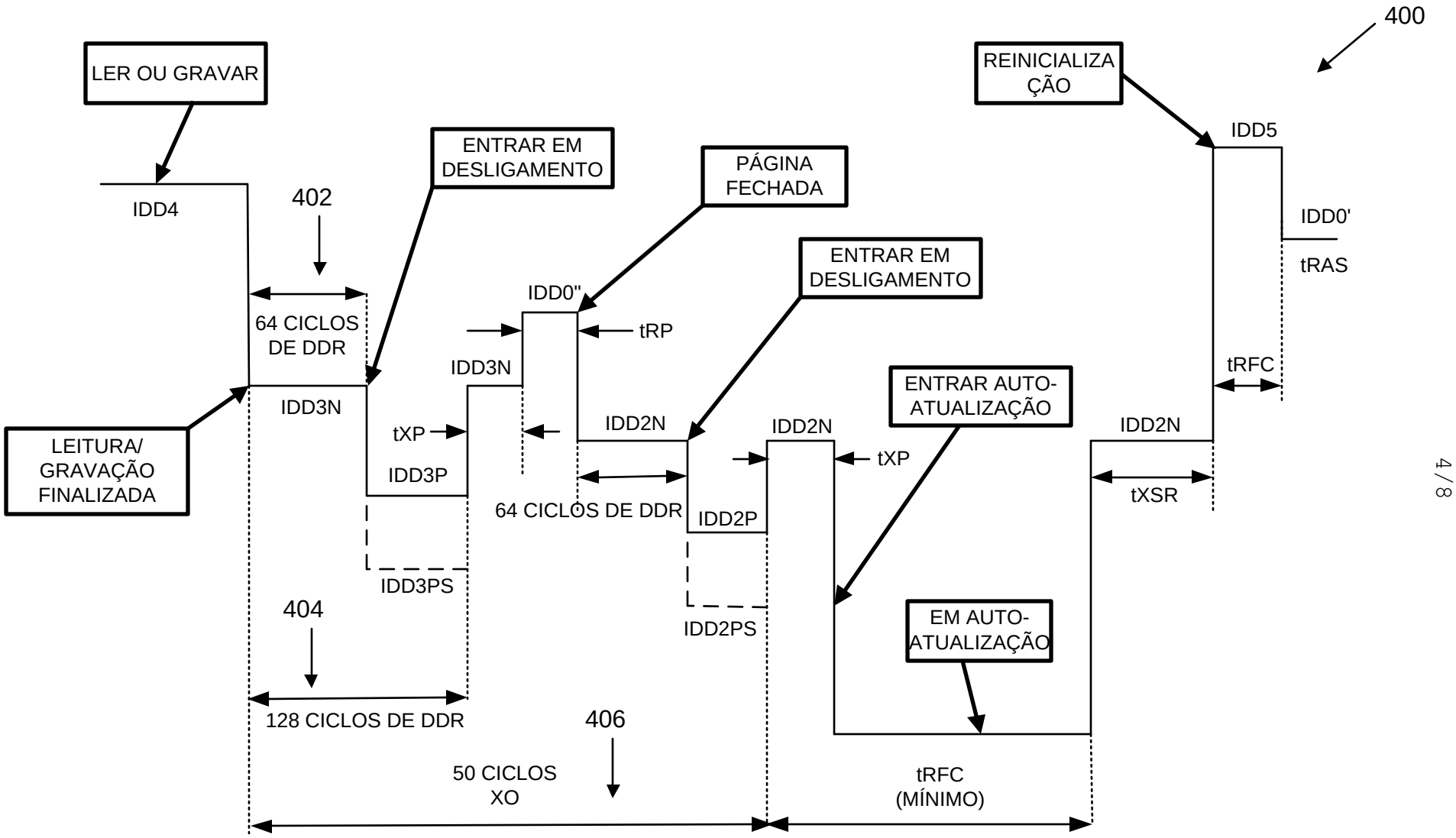
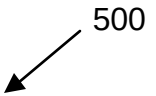

400
LER OU GRAVAR
IDD4
402
64 CICLOS DE DDR
IDD3N
ENTRAR EM DESLIGAMENTO
LEITURA/ GRAVAÇÃO FINALIZADA
tXP
IDD3P
IDD3PS
404
128 CICLOS DE DDR
IDD0"
tRP
IDD3N
PÁGINA FECHADA
ENTRAR EM DESLIGAMENTO
IDD2N
64 CICLOS DE DDR
IDD2P
IDD2PS
IDD2N
tXP
ENTRAR AUTO-ATUALIZAÇÃO
EM AUTO-ATUALIZAÇÃO
406
50 CICLOS XO
tRFC (MÍNIMO)
REINICIALIZAÇÃO
IDD5
IDD0'
tRAS
tRFC
IDD2N
tXSR

FIG. 4



ENTRADAS 502		SAÍDAS 504	
UTILIZAÇÃO 506	FREQUENCIA DDR 508	CONFIGURAÇÕES DE TEMPORIZADOR DE DESLIGAMENTO 510	CONFIGURAÇÕES DE TEMPORIZADOR DE FECHAMENTO DE PÁGINA 512
< 30%	200	4	64
< 60%	200	16	64
< 20%	461	4	128
< 40%	461	16	64
< 60%	461	32	64
< 30%	1037	2	128
< 70%	1037	16	128
< 20%	1555	2	128
< 35%	1555	4	128
< 55%	1555	8	128
< 80%	1555	12	128

FIG. 5

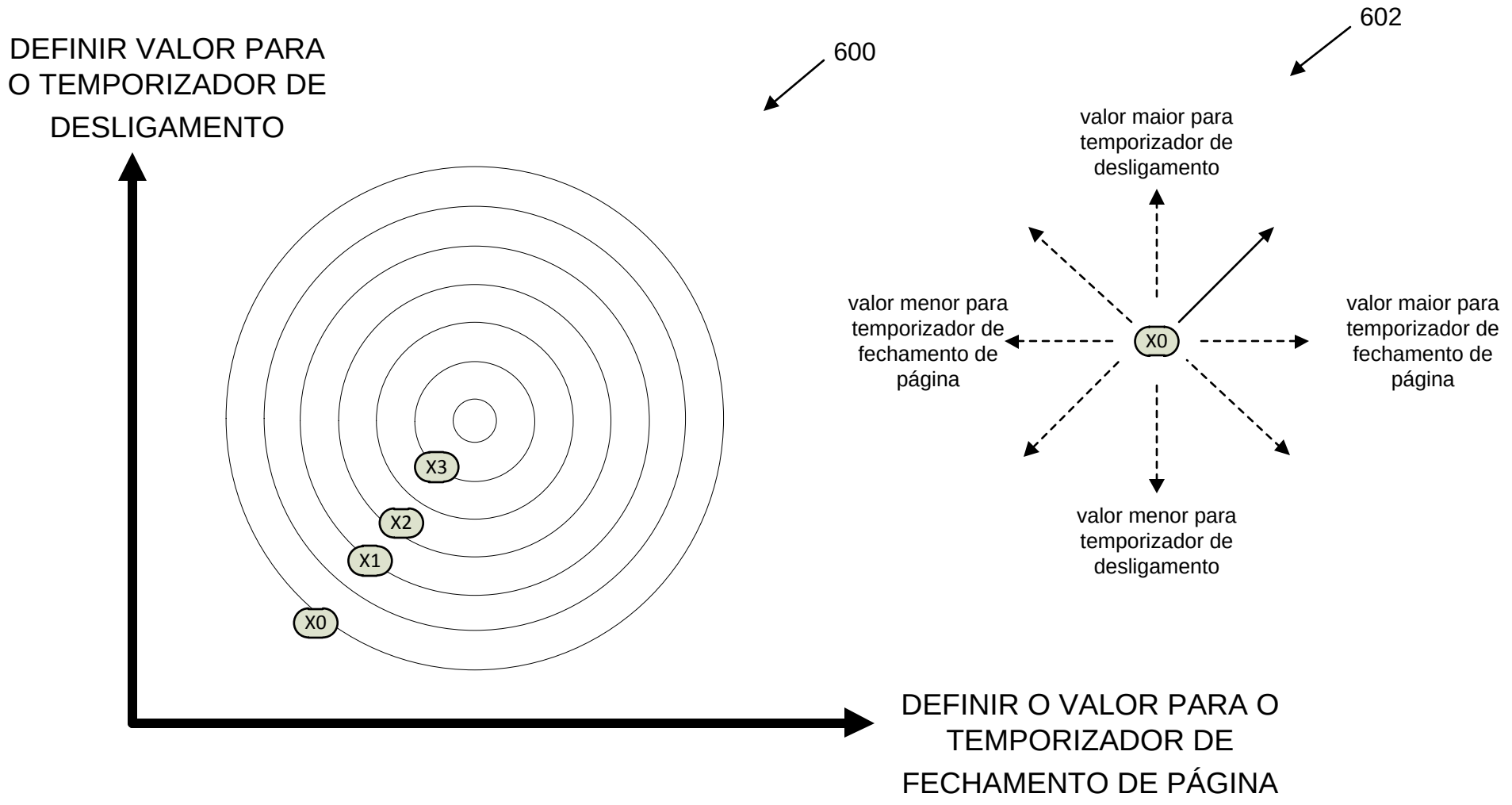
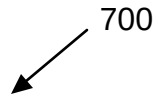

DEFINIR VALOR PARA O TEMPORIZADOR DE DESLIGAMENTO
600
602
valor maior para temporizador de desligamento
valor menor para temporizador de fechamento de página
valor maior para temporizador de fechamento de página
valor menor para temporizador de desligamento
X0
X1
X2
X3
DEFINIR O VALOR PARA O TEMPORIZADOR DE FECHAMENTO DE PÁGINA

FIG. 6



ENTRADAS 702	**SAÍDAS** 704	
TIPO DE CASO DE USO 706	CONFIGURAÇÃO DE TEMPORIZADOR DE DESLIGAMENTO 708	CONFIGURAÇÃO DO TEMPORIZADOR DE FECHAMENTO DE PÁGINA 710
CHAMADA DE VOZ WCDMA/GSM	4	64
CHAMADA DE VOZ VoLTE	16	64
DOWNLOAD DE DADOS LTE	4	128
APP DE TESTE DE DESEMPENHO DE GRÁFICOS	64	128
APP DE TESTE DE DESEMPENHO DE DDR	64	128
OUTROS CASOS DE USO	4	256

FIG. 7

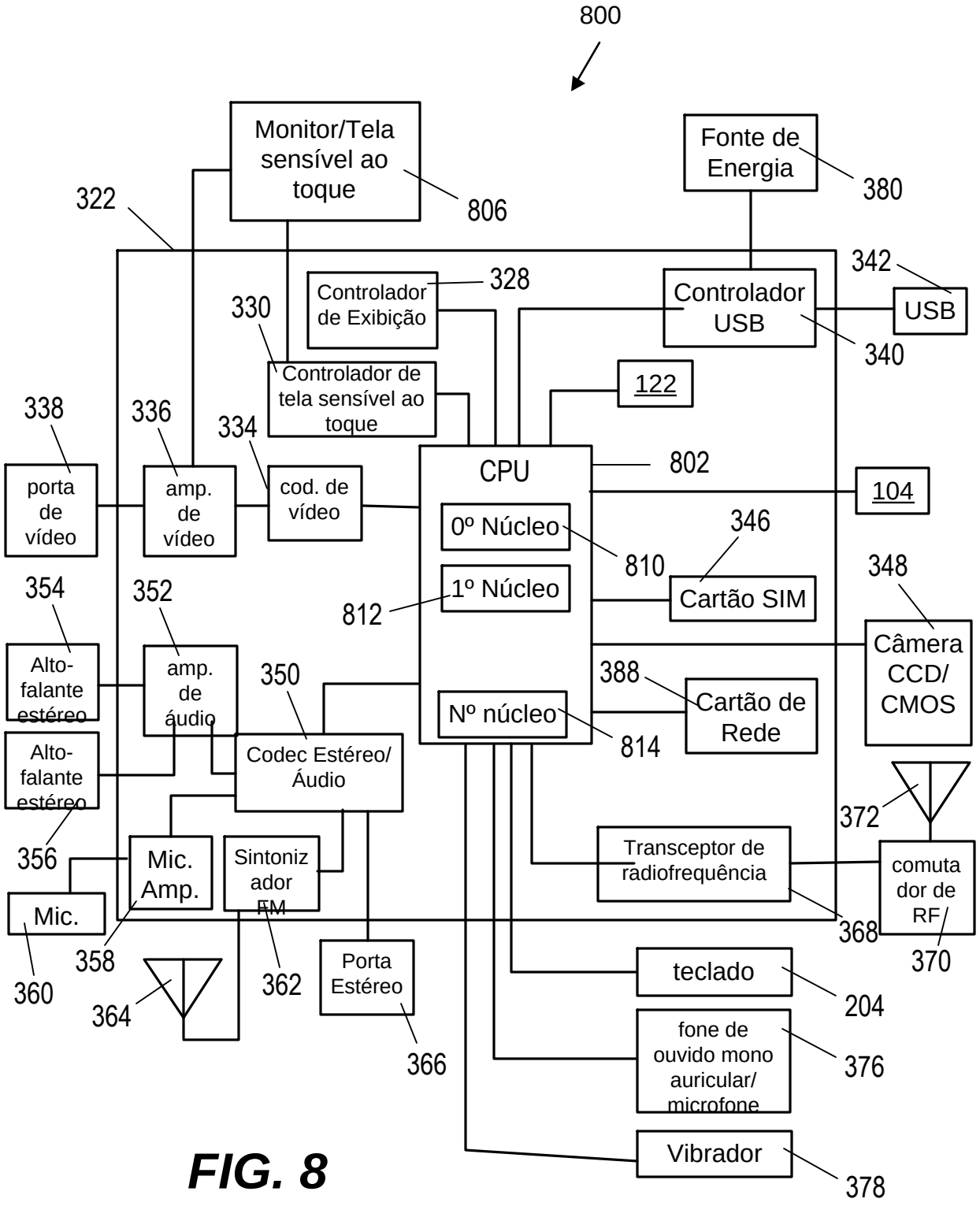

800
Monitor/Tela sensível ao toque
806
322
Fonte de Energia
380
342
USB
Controlador de Exibição
328
330
Controlador de tela sensível ao toque
Controlador USB
340
122
338
336
334
porta de vídeo
amp. de vídeo
cod. de vídeo
CPU
802
104
0º Núcleo
346
810
1º Núcleo
812
Cartão SIM
348
354
352
Alto-falante estéreo
amp. de áudio
350
388
Câmera CCD/ CMOS
Cartão de Rede
Nº núcleo
814
Alto-falante estéreo
Codec Estéreo/ Áudio
372
356
Mic. Amp.
Sintonizador FM
Transceptor de radiofrequência
comutador de RF
Mic.
368
370
358
362
Porta Estéreo
teclado
360
364
204
fone de ouvido mono auricular/ microfone
366
376
Vibrador
378

FIG. 8