

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年6月29日(29.06.2017)



(10) 国際公開番号

WO 2017/109642 A1

- (51) 国際特許分類:
H01L 21/363 (2006.01) H01L 21/66 (2006.01)
H01L 21/203 (2006.01) H01L 29/786 (2006.01)
H01L 21/336 (2006.01)
- (21) 国際出願番号: PCT/IB2016/057594
- (22) 国際出願日: 2016年12月14日(14.12.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-251889 2015年12月24日(24.12.2015) JP
- (71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY CO.,
LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷 3 9
8 Kanagawa (JP).
- (72) 発明者: 太田将志(OOTA, Masashi); 〒2430036 神奈
川県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP). 津吹将志(TSUBUKU,
Masashi). 野中裕介(NONAKA, Yusuke); 〒2430036

神奈川県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP). 石原典隆(ISHI-
HARA, Noritaka); 〒2430036 神奈川県厚木市長谷
3 9 8 株式会社半導体エネルギー研究所内
Kanagawa (JP). 山内諒(YAMAUCHI, Ryo); 〒2430036
神奈川県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP). 肥塚純一
(KOEZUKA, Junichi); 〒2430036 神奈川県厚木市長
谷 3 9 8 株式会社半導体エネルギー研究所内
Kanagawa (JP). 島行徳(SHIMA, Yukinori). 生内俊光
(OBONAI, Toshimitsu). 保坂泰靖(HOSAKA, Yas-
uharu).

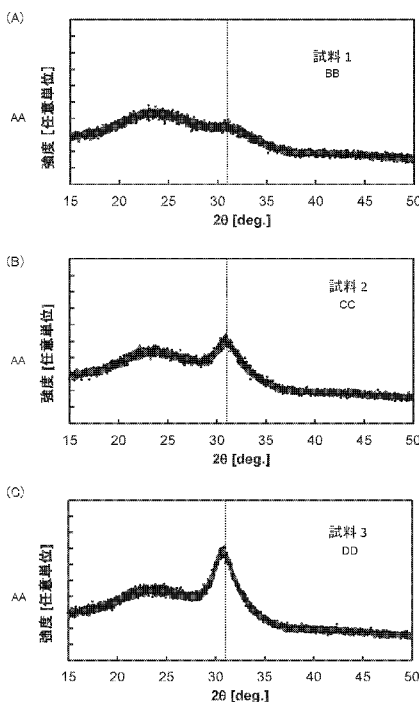
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG,
ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL,
IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA,
LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN,
MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE,
PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE,

[続葉有]

(54) Title: METAL OXIDE FILM AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 金属酸化物膜、および半導体装置

[図01]



AA Intensity [Arbitrary unit]
BB Sample 1
CC Sample 2
DD Sample 3

(57) Abstract: To provide a metal oxide film including a crystal portion. To provide a metal oxide film having high property stability. To provide a metal oxide film having improved electrical characteristics. To provide a metal oxide film enabling to improve field-effect mobility. To provide a highly reliable semiconductor device to which the metal oxide film is applied. In X-ray diffraction of a metal oxide film of the present invention, said X-ray diffraction being in the direction perpendicular to a film surface, a diffraction intensity peak due to a crystal structure is observed, and in electron beam diffraction with a probe diameter equal to or more than 50 nm, a ring-shaped diffraction pattern and two first spots at positions overlapping the ring-shaped diffraction pattern are observed, and in electron beam diffraction with a probe diameter of 0.3-5 nm, a first spot and a plurality of second spots distributed in the circumferential direction are observed.

(57) 要約: 結晶部を含む金属酸化物膜を提供する。物性の安定性の高い金属酸化物膜を提供する。電気特性が向上した金属酸化物膜を提供する。電界効果移動度を高められる金属酸化物膜を提供する。金属酸化物膜を適用した、信頼性の高い半導体装置を提供する。金属酸化物膜は、膜面に垂直な方向におけるX線回折において、結晶構造に起因した回折強度のピークが観測され、プローブ径が50 nm以上である電子線回折において、リング状の回折パターンと、リング状の回折パターンと重なる位置に2つの第1のスポットとが観測され、0.3 nm以上5 nm以下である電子線回折では第1のスポットと、円周方向に分布する複数の第2のスポットが観測される。



SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明細書

発明の名称

金属酸化物膜、および半導体装置

技術分野

[0001]

本発明の一態様は、金属酸化物膜及びその作製方法に関する。本発明の一態様は、金属酸化物膜を用いた半導体装置に関する。

[0002]

なお、本明細書等において、半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、トランジスタ、半導体回路などは半導体装置の一態様である。また演算装置、記憶装置、撮像装置、電気光学装置、発電装置（薄膜太陽電池、有機薄膜太陽電池等を含む）、及び電子機器は半導体装置を含む場合がある。

背景技術

[0003]

トランジスタに適用可能な半導体材料として、酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャンネルとなる酸化物半導体層の組成がインジウム及びガリウムを含み、且つインジウムの組成をガリウムの組成よりも大きくすることで、電界効果移動度（単に移動度、または $\mu F E$ という場合がある）を高めた半導体装置が開示されている。

[0004]

また、非特許文献1では、インジウムと、ガリウムと、亜鉛とを有する酸化物半導体は、 $In_{1-x}Ga_{1+x}O_3 (ZnO)_m$ （ x は $-1 \leq x \leq 1$ を満たす数、 m は自然数）で表されるホモロガス相を有することについて開示されている。また、非特許文献1では、ホモロガス相の固溶域（solid solution range）について開示されている。例えば、 $m=1$ の場合のホモロガス相の固溶域は、 x が -0.33 から 0.08 の範囲であり、 $m=2$ の場合のホモロガス相の固溶域は、 x が -0.68 から 0.32 の範囲である。

[先行技術文献]

[特許文献]

[0005]

[特許文献1] 特開2014-7399号公報

[非特許文献]

[0006]

[非特許文献1] M. Nakamura, N. Kimizuka, and T. Mohri, 「The Phase Relations in the $In_2O_3-Ga_2ZnO_4-ZnO$ System at $1350^\circ C$ 」, J. Solid State Chem., 1991, Vol. 93, pp. 298-315

発明の概要

発明が解決しようとする課題

[0007]

本発明の一態様は、結晶部を含む金属酸化物膜を提供することを課題の一とする。または、物性の安定性の高い金属酸化物膜を提供することを課題の一とする。または、電気特性が向上した金属酸化物膜を提供することを課題の一とする。または、電界効果移動度を高められる金属酸化物膜を提供することを課題の一とする。または、金属酸化物膜を適用した、信頼性の高い半導体装置を提供することを課題の一とする。

[0008]

また、本発明の一態様は、低温で形成可能で且つ物性の安定性の高い金属酸化物膜を提供することを課題の一とする。または、低温で形成可能で且つ信頼性の高い半導体装置を提供することを課題の一とする。

[0009]

または、本発明の一態様は、金属酸化物膜が適用され、可撓性を有する装置を提供することを課題の一とする。

[0010]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

課題を解決するための手段

[0011]

本発明の一態様は、インジウム、M (Mは、Al、Ga、Y、またはSn)、及び亜鉛を含む金属酸化物膜である。また膜面に垂直な方向におけるX線回折において、結晶構造に起因した回折強度のピークが観測される領域を有する。さらに10nm以上50nm以下の厚さに薄片化し、プローブ径を50nm以上とした、断面に垂直な方向における電子線回折において、リング状の回折パターンと、リング状の回折パターンと重なる位置に2つの第1のスポットと、を有する第1の電子線回折パターンが観測され、且つプローブ径を0.3nm以上5nm以下とした電子線回折において、第1のスポットと、円周方向に分布する複数の第2のスポットと、を有する第2の電子線回折パターンが観測される領域を有する。

[0012]

上記において、2つの第1のスポットは、中心に対して対称に観測され、第1のスポットの最も輝度の高い点と、中心とを通る第1の直線と、膜面の法線方向との間の角度が0度以上10度以下である領域を有することが好ましい。

[0013]

また、上記第1の電子線回折パターンにおいて、第1の直線と直交する第2の直線とリング状の回折パターンとの交点における、リング状の回折パターンの輝度が、第1のスポットの輝度よりも小さい領域を有することが好ましい。

[0014]

また、上記第1のスポットの輝度は、第2の直線とリング状の回折パターンとの交点におけるリング状の回折パターンの輝度に対して、1倍よりも大きく、10倍以下である領域を有することが好ましい。

[0015]

また、断面の透過電子顕微鏡像において、c 軸の方向と膜面の方向との間の角度が 10 度以下である結晶部が存在する部分を除いた部分の面積の割合が、25%以上100未満である領域を有することが好ましい。

[0016]

また、断面のTEM像に対して高速フーリエ変換した第1の像に対して、周期性を示す範囲を残すマスク処理を施した後に逆フーリエ変換した第2の像において、元の像から残存した像を差し引いた面積の割合が、25%以上100未満である領域を有することが好ましい。

[0017]

また、上記第1のスポットは、円周方向に広がった形状を有し、第1のスポットの円周方向の2つの端部のそれぞれと、電子線回折パターンの中心とを通る2つの直線の角度が、45度以内であることが好ましい。

[0018]

また、本発明の他の一態様は、半導体層と、ゲート絶縁層と、ゲートと、を有する半導体装置であって、半導体層は、上記金属酸化物膜を含むことを特徴とする。

発明の効果

[0019]

本発明の一態様によれば、結晶部を含む金属酸化物膜を提供できる。または、物性の安定性の高い金属酸化物膜を提供できる。または、金属酸化物膜を適用した、信頼性の高い半導体装置を提供できる。

[0020]

また、本発明の一態様によれば、低温で形成可能で且つ物性の安定性の高い金属酸化物膜を提供できる。または、低温で形成可能で且つ信頼性の高い半導体装置を提供できる。

[0021]

または、本発明の一態様によれば、金属酸化物膜が適用され、可撓性を有する装置を提供できる。

図面の簡単な説明

[0022]

[図1] 金属酸化物のXRD測定結果。

[図2] 金属酸化物の断面観察像。

[図3] 金属酸化物の電子線回折パターン。

[図4] 金属酸化物の電子線回折パターン。

[図5] 金属酸化物の電子線回折パターン。

[図6] 金属酸化物の電子線回折パターン。

[図7] 金属酸化物の電子線回折パターンと、輝度のプロファイル。

[図8] 金属酸化物の電子線回折パターンから見積もった相対輝度。

[図9] 金属酸化物の電子線回折パターン。

[図10] 金属酸化物の結晶部の配向の揺らぎの測定結果。

[図11] 金属酸化物の断面観察像及び画像解析後の断面観察像。

[図12] トランジスタの電気特性。

[図13] 酸化物半導体膜の原子数比の範囲を説明する図。

- [図 1 4] InMZnO_4 の結晶を説明する図。
- [図 1 5] 酸化物半導体膜をチャネル領域に用いるトランジスタにおけるエネルギーバンドを説明する図。
- [図 1 6] 半導体装置を説明する上面図及び断面図。
- [図 1 7] 半導体装置を説明する上面図及び断面図。
- [図 1 8] 半導体装置を説明する断面図。
- [図 1 9] 半導体装置を説明する断面図。
- [図 2 0] 半導体装置を説明する断面図。
- [図 2 1] 半導体装置を説明する断面図。
- [図 2 2] 半導体装置を説明する断面図。
- [図 2 3] 半導体装置を説明する断面図。
- [図 2 4] 半導体装置を説明する断面図。
- [図 2 5] 半導体装置を説明する断面図。
- [図 2 6] 半導体装置を説明する断面図。
- [図 2 7] バンド構造を説明する図。
- [図 2 8] 半導体装置を説明する上面図及び断面図。
- [図 2 9] 半導体装置を説明する上面図及び断面図。
- [図 3 0] 半導体装置を説明する上面図及び断面図。
- [図 3 1] 半導体装置を説明する上面図及び断面図。
- [図 3 2] 半導体装置を説明する断面図。
- [図 3 3] 半導体装置を説明する断面図。
- [図 3 4] 半導体装置を説明する上面図及び断面図。
- [図 3 5] 表示装置の一態様を示す上面図。
- [図 3 6] 表示装置の一態様を示す断面図。
- [図 3 7] 表示装置の一態様を示す断面図。
- [図 3 8] 表示装置の一態様を示す断面図。
- [図 3 9] EL 層の作製方法を説明する断面図。
- [図 4 0] 液滴吐出装置を説明する概念図。
- [図 4 1] 表示装置の一態様を示す断面図。
- [図 4 2] 表示装置の一態様を示す断面図。
- [図 4 3] 表示装置を説明するブロック図及び回路図。
- [図 4 4] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 4 5] 本発明の一態様を説明するためのグラフおよび回路図。
- [図 4 6] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 4 7] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 4 8] 本発明の一態様を説明するためのブロック図、回路図および波形図。
- [図 4 9] 本発明の一態様を説明するための回路図およびタイミングチャート。
- [図 5 0] 本発明の一態様を説明するための回路図。
- [図 5 1] 本発明の一態様を説明するための回路図。

[図 5 2] 表示モジュールを説明する図。

[図 5 3] 電子機器を説明する図。

[図 5 4] 電子機器を説明する図。

[図 5 5] 表示装置を説明する斜視図。

発明を実施するための形態

[0023]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

[0024]

なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

[0025]

なお、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。

[0026]

なお、本明細書等における「第1」、「第2」等の序数詞は、構成要素の混同を避けるために付すものであり、数的に限定するものではない。

[0027]

トランジスタは半導体素子の一種であり、電流や電圧の増幅や、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transistor) や薄膜トランジスタ (TFT: Thin Film Transistor) を含む。

[0028]

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

[0029]

(実施の形態1)

本発明の一態様は、2種類の結晶部を含む金属酸化物膜である。結晶部の一（第1の結晶部ともいう）は、膜の厚さ方向（膜面方向、膜の被形成面、または膜の表面に垂直な方向ともいう）に配向性を有する結晶部である。結晶部の他の一（第2の結晶部ともいう）は、特定の配向性を有せずに様々な向きに配向する結晶部である。本発明の一態様の金属酸化物膜には、このような2種類の結晶部が混在して含まれている。

[0030]

なおここでは説明を容易にするために、特定の配向性を有する結晶部を第1の結晶部、配向性を有さない結晶部を第2の結晶部と分けて説明しているが、これらは結晶性や結晶の大きさなどに違いが

なく区別できない場合がある。そのため、本発明の一態様の金属酸化物膜はこれらを区別せずに表現することもできる。すなわち、本発明の一態様の金属酸化物膜は、複数の結晶部を有し、そのうち、膜の表面に垂直な方向に配向性を有する結晶部が、他の方向に配向する結晶部よりも多く存在する膜とも言い換えることができる。

[0031]

第1の結晶部は、特定の結晶面が膜の厚さ方向に対して配向性を有する。そのため、このような第1の結晶部を含む金属酸化物膜について、膜の上面に概略垂直な方向に対するX線回折(XRD: X-ray Diffraction)測定を行うと、所定の回折角(2θ)に当該第1の結晶部に由来する回折ピークが確認される。なお回折ピークの高さ(強度)は、膜中に含まれる第1の結晶部の存在割合が高いほど大きくなり、膜の結晶性を推し量る指標にもなりえる。

[0032]

また、本発明の一態様の金属酸化物膜は、膜の断面に垂直な方向に対する電子線回折測定を行うと、第1の結晶部に起因する電子線回折パターンと、第2の結晶部に起因する電子線回折パターンとが混在した回折パターンが得られる。

[0033]

第1の結晶部に起因する電子線回折パターンは、結晶性に由来する明確なスポットが確認される。また当該スポットは、膜の厚さ方向に対して配向性を有する。

[0034]

一方、第2の結晶部は、あらゆる向きに無秩序に配向するように、膜中に存在する結晶部である。そのため電子線回折に用いる電子ビームの径(プローブ径)、すなわち観察する領域の面積によって、以下のように異なる像が確認される。

[0035]

電子ビームの径(プローブ径)を十分に大きくした条件(例えば $25\text{ nm}\Phi$ 以上、または $50\text{ nm}\Phi$ 以上)の電子線回折(制限視野電子線回折、SAED: Selected Area Electron Diffractionともいう)像ではリング状のパターンが確認される。また当該リング状のパターンは、動径方向に輝度の分布を有する場合がある。制限視野電子線回折は、電子線回折の一つであり、照射領域を絞って微小領域に平行電子線を照射するものである。

[0036]

一方、電子ビームの径(プローブ径)を十分に小さくした条件(例えば 0.3 nm 以上且つ $10\text{ nm}\Phi$ 以下または 5 nm 以下)の電子線回折(ナノビーム電子回折、NBED: Nano Beam Electron Diffractionともいう)像では、制限視野電子線回折パターンで見られたリング状のパターンの位置に、円周方向(θ 方向ともいう)に分布した複数のスポットが確認される。すなわち、制限視野電子線回折パターンにおいてみられる上記リング状のパターンは、当該スポットの集合体により形成されていることが確認できる。ナノビーム電子回折は、電子線回折の中でも収束電子線回折の一つであり、電子ビームを収束させて試料に照射するものである。

[0037]

本発明の一態様の金属酸化物膜は、断面の制限視野電子線回折パターンにおいて、第1の結晶部に由来する第1のスポットと、第2の結晶部に由来するリング状のパターンが混在した回折パターンが確認される。また金属酸化物膜は、断面のナノビーム電子回折パターンにおいて、第1の結晶部に由

来する第1のスポットと、第2の結晶部に由来し、円周方向に沿って散在した複数の第2のスポットが混在した回折パターンが確認される。

[0038]

また金属酸化物膜の制限視野電子線回折パターンにおいて、第1のスポットと、リングとは動径方向において重なって位置する。またナノビーム電子回折パターンにおいて、第1のスポットと、第2のスポットとは動径方向において重なって位置する。

[0039]

また、第1の結晶部に由来する第1のスポットは、結晶のc軸に垂直な結晶面に由来する回折スポットである。結晶構造がc軸に垂直な方向に2回対称性を有する場合、第1のスポットは電子線回折パターンの中心に対して対称に2つ観測される。なお電子線回折パターンには、この第1のスポット以外にも、c軸に垂直な結晶面に由来する他のスポット、及びc軸に垂直な結晶面以外の結晶面に由来する回折スポットが観察される場合もある。

[0040]

また、リングと第1のスポットとが動径方向において重なる場合、リングを構成する複数の第2のスポットは、それぞれ異なる向きに配向する結晶部の、c軸に垂直な結晶面に由来する回折スポットであると理解できる。

[0041]

また、金属酸化物膜の制限視野電子線回折パターンにおいて、径の異なる2つのリング状のパターン（内側から第1のリング、第2のリングとする）が観察される場合がある。このとき、第1の結晶部に由来する第1のスポットは、内側に位置するリング（第1のリング）と重なって位置する。また、第2のリングと重なる位置に、第1の結晶部に由来する他のスポットが観察される場合もある。

[0042]

ここで、金属酸化物膜中における、配向性を有する第1の結晶部の存在割合が高い場合、得られる電子線回折パターンはより異方性の高いパターンが支配的となる。例えば、制限視野電子線回折パターンにおいて、第1の結晶部に由来する第1のスポットの輝度に対して、第1のリング及び第2のリングの輝度が相対的に低くなる。またこのとき、外側に位置する第2のリングと重なる位置に、第1の結晶部に由来する異なるスポット（第3のスポット）が観察される場合もある。ここで第3のスポットと第2のリングとは、動径方向において重なるため、それぞれ同じ結晶面からの回折に由来すると推察できる。

[0043]

ここで、ナノビーム電子回折パターンにおける第2の結晶部に起因した第2のスポットの輝度（回折強度）は、上記第1の結晶部に起因する第1のスポットの輝度よりも小さい。この輝度の差は、金属酸化物膜中の第1の結晶部の存在割合が高いほど大きくなり、金属酸化物膜の結晶性を推し量る指標にもなる。例えば第1のスポットの輝度が第2のスポットの輝度に対して、1倍よりも大きく以上10倍以下であることが好ましい。

[0044]

本発明の一態様の金属酸化物膜は、インジウム、M（Mは、Al、Ga、Y、またはSn）、及び亜鉛を含む酸化物膜である。このような酸化物膜はc軸に沿って層状構造を有する結晶構造を取るという特徴を有する。またこのような酸化物膜は、半導体特性を備える特徴を有する。

[0045]

本発明の一態様の金属酸化物膜は、トランジスタのチャネルが形成される半導体に適用することができる。

[0046]

配向性を有する第1の結晶部と配向性を有さない第2の結晶部が混在した金属酸化物膜を適用したトランジスタは、配向性を有さない第2の結晶部のみで構成される金属酸化物膜を適用したトランジスタと比較して、電気特性の安定性を高くできる、チャネル長を微細にすることが容易となる、などの特徴がある。

[0047]

また、配向性を有する第1の結晶部と配向性を有さない第2の結晶部が混在した金属酸化物膜を適用したトランジスタは、配向性を有する第1の結晶部の存在割合が極めて高い（例えば75%より大きい）金属酸化物膜を適用したトランジスタと比較して、特にゲート電圧が低い条件での電界効果移動度を高くできる。そのためデバイスの駆動電圧を低電圧化できる、高周波駆動が容易となる、などの特徴がある。

[0048]

以下では、より具体的な例を示しながら本発明の一態様について説明する。

[0049]

[金属酸化物]

本発明の一態様の金属酸化物膜は、インジウム（In）と、M（MはAl、Ga、Y、またはSn）と、亜鉛（Zn）と、を有する。特に、Mはガリウム（Ga）であると好ましい。

[0050]

金属酸化物膜がInを有すると、例えばキャリア移動度（電子移動度）が高くなる。また、金属酸化物膜がGaを有すると、例えば金属酸化物膜のエネルギーギャップ（Eg）が大きくなる。なお、Gaは、酸素との結合エネルギーが高い元素であり、酸素との結合エネルギーがInよりも高い。また、金属酸化物膜がZnを有すると、金属酸化物膜の結晶化が起こり易い。

[0051]

なお、本発明の一態様の金属酸化物膜としては、単一相、特にホモロガス相を示す結晶構造を有すると好適である。例えば、金属酸化物膜を、 $\text{In}_{1+x}\text{M}_{1-x}\text{O}_3(\text{ZnO})_y$ （xは $0 < x < 0.5$ を満たす数、yは1近傍を表す。）構造の組成とし、MよりもInの含有率を多くすることで、金属酸化物膜のキャリア移動度（電子移動度）を高くすることができる。

[0052]

特に、本発明の一態様の金属酸化物膜は、 $\text{In}_{1+x}\text{M}_{1-x}\text{O}_3(\text{ZnO})_y$ （xは $0 < x < 0.5$ を満たす数、yは1近傍を表す。）構造の中でも、 $\text{In}:\text{M}:\text{Zn}=1.33:0.67:1$ （概ね $\text{In}:\text{M}:\text{Zn}=4:2:3$ ）近傍の組成とすることが好ましい。このような組成の金属酸化物膜は、高いキャリア移動度と、高い膜の安定性を兼ね備えることができる。

[0053]

なお、金属酸化物膜の組成はこれに限られず、層状の結晶構造を取り得る組成であればよい。

[0054]

なお、本明細書等において、近傍とは、ある金属原子の原子数比に対して、プラス・マイナス1以

内、さらに好ましくはプラス・マイナス0.5以内の範囲とすればよい。例えば、酸化物半導体膜の組成が $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ であり、 In が4の場合、 Ga が1以上3以下 ($1 \leq \text{Ga} \leq 3$) であり、且つ Zn が2以上4以下 ($2 \leq \text{Zn} \leq 4$)、好ましくは Ga が1.5以上2.5以下 ($1.5 \leq \text{Ga} \leq 2.5$) であり、且つ Zn が2以上4以下 ($2 \leq \text{Zn} \leq 4$) であればよい。

[0055]

[金属酸化物膜の形成]

以下では、条件の異なる3つの金属酸化物膜が形成された試料を作製した。まず、試料1乃至試料4の作製方法について、説明する。

[0056]

[試料1]

試料1は、ガラス基板上に厚さ約100nmのインジウムと、ガリウムと、亜鉛とを有する金属酸化物膜が成膜された試料である。試料1の金属酸化物膜は、基板を130℃に加熱し、流量180sccmのアルゴンガスと流量20sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、圧力を0.6Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット ($\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 4.1$ [原子数比]) に、2.5kwの交流電力を印加することで形成した。上述のガス流量比は、全体のガス流量に対する酸素流量の割合から、酸素流量比と記載する場合がある。このとき、試料1の作製条件における酸素流量比は10%である。

[0057]

[試料2]

試料2は、ガラス基板上に厚さ約100nmの金属酸化物膜が成膜された試料である。試料2の金属酸化物膜は、基板を170℃に加熱し、基板温度以外の条件は試料1と同様の条件で形成した。試料2の作製条件における酸素流量比は10%である。

[0058]

[試料3]

試料3は、ガラス基板上に厚さ約100nmの金属酸化物膜が成膜された試料である。試料3の金属酸化物膜は、基板を170℃に加熱し、流量140sccmのアルゴンガスと、流量60sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、基板温度とガス流量比以外は試料1と同様の条件で形成した。試料3の作製条件における酸素流量比は30%である。

[0059]

[試料4]

試料4は、ガラス基板上に厚さ約100nmの金属酸化物が成膜された試料である。試料4の金属酸化物膜は、基板を加熱せずに、流量20sccmのアルゴンガスと流量10sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、圧力を0.4Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット ($\text{In} : \text{Ga} : \text{Zn} = 1 : 1 : 1$ [原子数比]) に、0.2kwの交流電力を印加することで形成した。試料4の作製条件における酸素流量比は33%である。

[0060]

[X線回折測定]

図1(A)、(B)、(C)に、試料1乃至試料3についてXRD測定を行った結果を示す。ここでは、out-of-plane法の一つである粉末法 ($\theta - 2\theta$ 法ともいう。)を用いて測定した。 $\theta -$

2θ 法は、X線の入射角を変化させるとともに、X線源に対向して設けられる検出器の角度を入射角と同じにしてX線回折強度を測定する方法である。なお、X線を膜表面から約 0.40° の角度から入射し、検出器の角度を変化させてX線回折強度を測定する *out-of-plane* 法の一種である GIXRD (Grazing-Incidence XRD) 法 (薄膜法または Seemann-Bohlin 法ともいう。) を用いてもよい。図1の各図における横軸は角度 2θ であり、縦軸は回折強度を任意単位で示している。

[0061]

図1の各図に示すように、いずれの試料においても $2\theta = 31^\circ$ 付近に回折強度のピークが確認された。またピーク強度は試料3、試料2、試料1の順で高い結果となった。

[0062]

回折強度のピークがみられた回折角 ($2\theta = 31^\circ$ 付近) は、単結晶 InGaZnO_4 の構造モデルにおける (009) 面の回折角と一致する。したがってこのピークが観測されることから、いずれの試料においても c 軸が膜厚方向に配向する結晶部 (以下、配向性を有する結晶部、または第1の結晶部ともいう) が含まれていることが確認できる。また強度の比較から、配向性を有する結晶部の存在割合が、試料3、試料2、試料1の順で高いことがわかる。

[0063]

この結果から、成膜時の基板温度が高いほど、また酸素流量比が大きいほど、配向性を有する結晶部の存在割合が高くなる傾向が確認できた。

[0064]

[断面観察]

図2 (A) ~ (C) は、それぞれ試料1乃至試料3における、透過型電子顕微鏡 (TEM: Transmission Electron Microscopy) 像である。

[0065]

試料2及び試料3では、原子が膜厚方向に層状に配列している結晶部が観察される。また試料2よりも試料3の方が、より膜厚方向に配向している領域の割合が多いように見える。一方試料1では、原子が周期的に配列する領域はあるものの、膜厚方向へ配向している結晶部の割合は、試料2及び試料3に比べると多くない。

[0066]

[電子線回折]

続いて、試料1乃至試料4について、電子線回折測定を行った結果について説明する。電子線回折測定は、試料の断面に対して電子線を垂直に入射したときの電子線回折パターンを取得した。また電子線はビーム径が1 nmから100 nmまで変化させて測定した。また試料の厚さは約50 nmとした。

[0067]

以降で、各試料における電子線回折パターンを示すが、ここで示す電子線回折パターンは、明瞭化のために、回折パターンが明瞭になるようにコントラストを調整したものである。また、以降に示す回折パターンの輝度解析においては、図に示すコントラストを調整した画像データではなく、調整をしていないを用いている。

[0068]

ここで、電子線回折に用いる試料の厚さについて説明する。電子線回折において、入射する電子線の径だけでなく、試料の厚さが厚いほど、電子線回折パターンには、その奥行き方向の情報が現れることとなる。そのため、電子線の径（プローブ径）を小さくするだけでなく、試料を薄くすることで、より局所的な領域の情報を得ることができる。一方で、試料が薄すぎる場合、例えば5 nm以下の厚さの場合には、極微細な領域の情報しか得られないため、その領域に極微細な結晶が存在していた場合には、得られる電子線回折パターンは、単結晶のものと同様のパターンとなる場合がある。極微細な領域を解析する目的でない場合には、試料の厚さは、例えば10 nm以上100 nm以下、代表的には10 nm以上50 nm以下とすることが好ましい。

[0069]

[試料1]

図3 (A)、(B) に試料1の電子線回折パターンを示す。図3 (A)、(B) はそれぞれ、ビーム径を100 nm、1 nmとしたときの電子線回折パターンである。図3 (A)、(B) において、中央の最も明るい輝点は入射される電子線ビームによるものであり、電子線回折パターンの中心（ダイレクトスポットともいう）である。

[0070]

図3 (A) において、半径の異なる2つのリング状の回折パターンが確認できる。ここで、径の小さいほうから第1のリング、第2のリングと呼ぶこととする。第2のリングに比べて、第1のリングの方が輝度が高いことが確認できる。また、第1のリングと重なる位置に、矢印で示す2つのスポット（第1のスポット）が確認される。

[0071]

第1のリング及び2つの第1のスポットの中心からの動径方向の距離は、単結晶 InGaZnO_4 の構造モデルにおける(009)面の回折スポットの中心からの動径方向の距離とほぼ一致する。

[0072]

リング状の回折パターンが見られていることから、金属酸化物膜中には、あらゆる向きに配向している結晶部（以下、配向性を有さない結晶部、または第2の結晶部ともいう）が存在することが確認できる。

[0073]

また2つの第1のスポットは、電子線回折パターンの中心点に対して対称に配置され、輝度が同程度であることから、この第1のスポットに由来する結晶部は2回対称性を有することが推察される。また上述のように、2つの第1のスポットはc軸に垂直な結晶面による回折スポットであることから、2つの第1のスポットと中心を結ぶ直線（破線で示す直線）の方向が、結晶部のc軸の向きと一致する。図3 (A) において上下方向が膜厚方向であることから、金属酸化物膜中には、c軸が膜厚方向に配向する結晶部が存在していることが分かる。

[0074]

続いて図3 (B) では、図3 (A) で見られていた第1のリングの位置に、円周状に分布した複数のスポット（第2のスポット）が確認できる。さらに、2つの第1のスポットも確認できる。

[0075]

図3 (B) に示すように、入射する電子ビームの径を極めて小さくした場合に、円周状に分布した複数の第2のスポットがみられることから、金属酸化物膜は、極めて微小で且つ面方位があらゆる向

きに配向した複数の結晶部が混在していることが分かる。そして、図3 (A) で見られていた第1のリングは、観察領域が広くなることで、この微細な結晶部からの複数の回折スポットが連なり、輝度が平均化された結果であることが理解できる。

[0076]

このように、試料1の金属酸化物膜は、配向性を有する結晶部と、配向性を持たない結晶部とが混在している膜であることが確認できる。また配向性を有する結晶部からの第1のスポットの輝度が、第2のスポットの輝度よりも高いことから、膜中に存在する結晶部のうち、配向性を有する結晶部の存在割合が高いことが確認できる。

[0077]

[試料2、3]

図4 (A)、(B) に試料2の電子線回折パターンを、図4 (C)、(D) に試料3の電子線回折パターンをそれぞれ示す。図4 (A)、(C) はそれぞれビーム径を100 nmとしたものであり、図4 (B)、(D) はそれぞれビーム径を1 nmとしたものである。

[0078]

図4 (A)、(C) に示すように、試料2及び試料3において、試料1よりも明瞭に配向性を有する結晶部に由来する2つの第1のスポットが確認できる。当該スポットの輝度は、試料3、試料2、試料1の順で明るくなっており、配向性を有する結晶部の存在割合が、この順で高いことが示唆される。

[0079]

また図4 (A)、(C) に示すように、試料2及び試料3では、第2のリングと重なる位置に、第1のスポットより暗い2つのスポット（第3のスポット）が確認される。なお図3 (A) に示すように試料1では、この第3のスポットは第2のリングと区別がつかない輝度である。2つの第3のスポットは、第1のスポットに対して90度回転させた向きに位置している。この第3のスポットは、c軸に垂直な結晶面以外の面に由来する回折スポットである。

[0080]

また、図4 (C) において、破線で囲った箇所では、第1のスポットに対して30度回転させた位置、及び60度回転させた位置にも、輝度の高い領域が確認されている。このように、試料3は第1のスポット以外の回折スポットが明瞭に観察されるほど、配向性を有する結晶部の存在割合が高い、すなわち結晶性が高い膜であることが確認できる。

[0081]

図4 (B)、(D) に示すように、ビーム径を極めて微小にした条件では、第1のリングが見られていた位置に第2のスポットが観測されていることが分かる。また試料2及び試料3では、試料1に見られなかった第3のスポットも確認されている。

[0082]

[試料4]

図5に、試料4に対してビーム径を100 nmとした条件で測定した電子線回折パターンを示す。

[0083]

試料4では、第1のリングはみられるものの、試料1乃至試料3でみられていた第1のスポットは観測されなかった。このことから、試料4では第1のリングに由来する複数の結晶部を有し、且つ、配向性を有する結晶部の存在割合が、他の方向に配向している結晶部の存在割合と同等であることが

示唆される。

[0084]

[電子線回折パターンスポットの輝度について]

上述のように、第1のリングの輝度と、第1のスポットの輝度の差は、配向性を有する結晶部の存在割合を推し量る点で重要な情報である。

[0085]

図6(A)には、図4(C)を拡大した図を示している。ここで理想的な単結晶の InGaZnO_4 の電子線回折パターンでは、動径方向において第1のリングと重なる位置において、第1のスポットを電子線回折パターンの中心を中心として30度、90度、120度それぞれ回転させた位置(図6(A)中破線で囲った領域)には、回折スポットは観測されないことが分かっている。すなわち、この領域に現れる輝度は、金属酸化物膜中の、配向性を有する結晶部以外の結晶部から回折された電子、若しくは膜中の結晶部以外の領域または基板など領域からの散乱された電子に由来すると考えられる。なお、後者の散乱電子については、動径が等しい位置では同等の強度で観測され则认为られるため、ここでは無視することができる。したがって例えば、第1のスポットの輝度と、これと90度回転した位置の輝度の差は、配向性を有する結晶部の存在割合を知るうえで重要なパラメータとなる。

[0086]

ここで、第1のスポットの輝度と、ここから所定の角度で回転した位置の輝度の差は、電子線回折パターンの中心位置に現れるダイレクトスポットの輝度で規格化することにより求めることができる。またこれにより、各試料間での相対的な比較を行うことができる。

[0087]

図7(A1)には、試料1における電子線回折パターン(図3(A)と同じもの)を示し、図7(A2)には、図中の第1のスポットとダイレクトスポットを通るA-A'及びこれと直交するB-B'の各線に沿った動径方向の位置に対する規格化した輝度のプロファイルを示す。図7(A2)に示すように、ダイレクトスポットのピークを挟んで2つのピークが観測されている。また2つのピーク輝度は、A-A'とB-B'とで、明確な差が見られている。

[0088]

図7(B1)及び図7(B2)は、それぞれ試料2における電子線回折パターンと規格化輝度のプロファイルである。また図7(C1)及び図7(C2)は、それぞれ試料3における電子線回折パターンと規格化輝度のプロファイルである。試料2は試料1よりも、第1のスポットのピーク輝度と、これと90度回転させた位置のピーク輝度の差が大きくなっている。また、試料3では試料2よりも、この差がより大きいことがわかる。

[0089]

また、試料2及び試料3におけるB-B'方向では、第2のリングに相当する位置に、試料1では見られなかったピークが確認できている。したがって、試料2及び試料3は、試料1に比べて明確に結晶性が高いことが確認できる。

[0090]

図7(D1)及び図7(D2)は、それぞれ試料4における電子線回折パターンと規格化輝度のプロファイルである。試料4では、2つの方向でプロファイルがほぼ一致していることが分かる。すな

わち、試料4は配向性を有する結晶部がほとんど含まれておらず、結晶面が様々な方向を向いている複数の結晶部を含んでいることが確認できる。

[0091]

また、ビーム径が小さい条件で測定した場合、電子線回折パターンには第1のリングが離散的な輝点の集合として現れるため、ある位置に対して局所的な輝度を比較すると、第1のリングの輝度が正確に求められない場合がある。その場合には、図6(B)に破線で示すように、特定の幅を持ち、長辺方向が動径方向と一致する長方形の領域について、長方形の幅方向(図6(B)における長方形の短辺方向)に平均化した輝度の値を用いて、その動径方向の輝度のプロファイルから、所定の位置の輝度を算出してもよい。

[0092]

また、動径方向の輝度のプロファイルを算出する際に、試料からの非弾性散乱等に起因する輝度の成分を、バックグラウンドとして差し引くと、より精度の高い比較を行うことができる。ここで非弾性散乱に起因する輝度の成分は、動径方向において極めてブロードなプロファイルを取るため、バックグラウンドの輝度を直線近似で算出してもよい。例えば、対象となるピークの両側の裾に沿って直線を引き、その直線よりも低輝度側に位置する領域をバックグラウンドとして差し引くことができる。

[0093]

ここでは、上述の方法によりバックグラウンドを差し引いたデータから、第1のスポットの輝度、及び第1のスポットの位置から90度回転させた位置の輝度を算出した。そして、第1のスポットの輝度を、第1のスポットから90度回転させた位置の輝度で割った値を、相対輝度Rとして求めた。

[0094]

試料1乃至試料4のそれぞれについて、ビーム径を100nmとした条件で測定した電子線回折パターンから、相対輝度Rを見積もった結果を図8に示す。

[0095]

試料4では、2つの位置で輝度差が確認されず、相対輝度Rは1となっている。また相対輝度は試料1、試料2、及び試料3の順で高くなっている。

[0096]

例えば金属酸化物膜をトランジスタのチャンネルが形成される半導体層に用いる場合には、相対輝度Rが1倍よりも大きく10倍以下、好ましくは1.2倍よりも大きく8倍以下、より好ましくは1.5倍よりも大きく6倍以下、さらに好ましくは、1.5倍よりも大きく4倍以下の範囲となる金属酸化物膜を用いることが好ましい。このような金属酸化物膜を半導体層に用いることで、電気特性の高い安定性と、ゲート電圧が低い領域での高い電界効果移動度を両立することができる。

[0097]

[配向性の揺らぎについて]

金属酸化物膜に含まれる結晶部のうち、配向性を有する結晶部は、各々の配向が完全に一致しているのではなく、配向方向に揺らぎが存在する。以下では、その配向方向の揺らぎについて説明する。

[0098]

配向方向の揺らぎは以下のようにして評価することができる。金属酸化物膜の断面に対する電子線回折パターンを複数の箇所測定し、得られた各像に対して、電子線回折パターンの中心及び第1のスポットを通る直線と、金属酸化物膜の膜厚方向との傾きを測定することにより、各領域に存在する

結晶部の配向方向のばらつきを見積もることができる。

[0099]

ここでは、電子線のビーム径を1 nmとした条件で、電子線を膜面方向に平行な方向にスキャンしながら電子線回折パターンを動画像として取得した。スキャンは約250 nmの距離を100秒かけて行った。

[0100]

図9に、試料1、試料2及び試料3について、撮像した動画像の一部の電子線回折パターンを示す。図9では、それぞれ9枚の電子線回折パターンを示しており、それぞれの間隔は約10秒である。

[0101]

図9では、第1のスポットと電子線回折パターンの中心とを通る直線を破線で示している。図9に示すように、観察する領域によって結晶部の配向方向にばらつきがあることが確認される。

[0102]

図10には、図9に示した各電子線回折パターンから見積もった配向方向の分布図を示している。横軸は撮像開始位置を原点としたときの距離であり、縦軸は各位置で測定した配向方向の平均値を0度としたときの、それぞれの位置における配向方向の角度である。ここでは、時計回りの向きを正として示している。図10に示すように、各試料で配向方向のばらつきの大きさにほとんど差はみられず、いずれの試料でも10度未満の範囲に収まっている。

[0103]

金属酸化物膜中の、結晶部の配向方向は、電子線のビーム径を大きくした条件で測定した電子線回折パターン中における、スポットの円周方向の広がりによっても見積もることができる。電子線のビーム径を大きくし測定範囲を広げることにより、測定範囲に存在する結晶部の情報が平均化された電子線回折パターンが得られる。そのためスポットの円周方向の広がり、結晶部の配向方向のばらつきが大きくなるほど広がる。またその輝度の円周方向の分布は、特定の方向に配向している結晶部の存在割合を反映した分布となる。

[0104]

例えば図6(A)に示すように、第1のスポットは完全な点（または円）形状ではなく、円周方向に広がった、楕円形状に近い形状となっている。このスポットの円周方向の2つの端部のそれぞれと、電子線回折パターンの中心点とを結んだ2つの直線の間の角度が、結晶部の配向方向のばらつきを表している。第1のスポットの端部が不明瞭な場合には、例えば第1のスポットの輝度の最も明るい点を基準として、1 σ または2 σ の位置を端部とすればよい。また、第1のリングと第1のスポットの輝度の差が小さい場合などでは、第1のスポットの輝度から第1のリングの輝度を差し引いた輝度分布をもとに見積もるとよい。なお、この方法では、電子線回折パターンの測定条件によっては、輝度が高いほどスポットの広がりが大きくなり、実際の配向のばらつきよりも大きく見積もられる場合がある。

[0105]

例えば、電子線回折パターンの中心を中心とした第1のスポットの両端の中心角は、0度以上45度以下、好ましくは0度以上40度以下、より好ましくは0度以上35度以下、さらに好ましくは0度以上30度以下であるとよい。配向性が高いほど、金属酸化物膜の電気特性の安定性が向上する。

[0106]

[結晶部の存在割合]

金属酸化物膜中の結晶部の存在割合は、断面観察像を解析することで見積もることができる。

[0107]

画像解析の方法について、説明する。画像処理は、高分解能で撮像されたTEM像に対して2次元高速フーリエ変換(FFT: Fast Fourier Transform)処理し、FFT像を取得する。得られたFFT像に対し、周期性を有する範囲を残し、それ以外を除去するマスク処理を施す。そしてマスク処理したFFT像を、2次元逆フーリエ変換(IFFT: Inverse Fast Fourier Transform)処理し、FFTフィルタリング像を取得する。

[0108]

これにより、結晶部のみを抽出した実空間像を得ることができる。ここで、残存した像の面積の割合から、結晶部の存在割合を見積もることができる。また、画像処理に用いた領域(元の像の面積ともいう)の面積から、残存した面積を差し引くことにより、結晶部以外の部分の存在割合を見積もることができる。

[0109]

図11(A)(B)に、それぞれ試料3と試料1における画像処理前の断面TEM観察像を示し、図11(C)、(D)に、それぞれ画像処理後に得られた像を示す。画像処理後の画像において、金属酸化物膜中の白く表示されている領域が、結晶部を含む領域に対応する。

[0110]

図11(C)より、試料3における結晶部を含む領域を除く面積の割合は約21.0%であった。また図11(D)より見積もった、試料1における配向性を有する結晶部を含む領域を除く面積の割合は約39.8%であった。

[0111]

このように見積もられた、金属酸化物膜中の結晶部を除く部分の割合が、5%以上25%未満である場合、その金属酸化物膜は極めて結晶性の高い膜であり、電気特性の安定性が高いため好ましい。また、金属酸化物膜中の結晶部を除く部分の割合が、25%以上100%未満、好ましくは25%以上90%以下、より好ましくは25%以上80%以下である場合、その金属酸化物膜は配向性を有する結晶部と配向性を有さない結晶部が混在し、電気特性の安定性と高移動度化を両立させることができる。

[0112]

ここで、断面観察像、またはこの画像解析等により明瞭に確認できる結晶部を除く部分のことを、Atomic Voidと呼称することもできる。特に、Atomic Void領域は、面方位が不規則であって、極めて微細で且つ大きさの異なる結晶部が複数混在する領域である。当該結晶部の存在は、ビーム径(プローブ径)が大きい(例えば25nmΦ以上、または50nmΦ以上)電子線回折パターンにおいてはスポットが観察されず、且つビーム径の極めて小さい(例えば0.3nm以上且つ10nmΦ以下または5nm以下)電子線回折パターンにおいてようやくスポットとして観察されることから理解でき、当該結晶部は極めて微細である。

[0113]

[トランジスタの電気特性]

以下では、上記試料1及び試料3の金属酸化物を用いて、トランジスタを作製し、その電気特性を

測定した結果について説明する。

[0114]

トランジスタの構造は、実施の形態2で例示する図18に示す構造を用いた。ここではそれぞれ、半導体層の形成条件の異なる試料A1、試料A2の2種類の試料を作製した。

[0115]

〔トランジスタの作製〕

まず、ガラス基板上に厚さ10nmのチタン膜と、厚さ100nmの銅膜とを、スパッタリング装置を用いて形成した。続いて当該導電膜をフォトリソグラフィ法により加工した。

[0116]

次に、基板及び導電膜上に絶縁膜を4層積層して形成した。絶縁膜は、プラズマ化学気相堆積（PECVD）装置を用いて、真空中で連続して形成した。絶縁膜は、下から厚さ50nmの窒化シリコン膜、厚さ300nmの窒化シリコン膜、厚さ50nmの窒化シリコン膜、厚さ50nmの酸化窒化シリコン膜をそれぞれ用いた。

[0117]

次に、絶縁膜上に酸化物半導体膜を形成し、当該酸化物半導体膜を島状に加工することで、半導体層を形成した。酸化物半導体膜108としては、厚さ40nmの酸化物半導体膜を形成した。

[0118]

試料A1において、酸化物半導体膜に用いた金属酸化物膜は、試料1と同様の条件である。すなわち、基板温度を130℃として、流量180sccmのアルゴンガスと、流量20sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、圧力を0.6Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット（In:Ga:Zn=4:2:4.1 [原子数比]）に、2.5kwの交流電力を印加することで形成した。なお、酸素流量比は10%である。厚さは約40nmとした。

[0119]

試料A2において、酸化物半導体膜に用いた金属酸化物膜は、試料3と同様の条件である。すなわち、基板温度を170℃として、流量140sccmのアルゴンガスと、流量60sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、圧力を0.6Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット（In:Ga:Zn=4:2:4.1 [原子数比]）に、2.5kwの交流電力を印加することで形成した。なお、酸素流量比は30%である。厚さは約40nmとした。

[0120]

次に、絶縁膜及び酸化物半導体層上に、絶縁膜を形成した。絶縁膜としては、厚さ150nmの酸化窒化シリコン膜を、PECVD装置を用いて形成した。

[0121]

次に、熱処理を行った。当該熱処理としては、窒素と酸素との混合ガス雰囲気下で、350℃ 1時間の熱処理とした。

[0122]

次に、絶縁膜の所望の領域に開口部を形成した。開口部の形成方法としては、ドライエッチング法を用いた。

[0123]

次に、開口部を覆うように絶縁膜上に厚さ100nmの酸化物半導体膜を形成し、当該酸化物半導体膜を島状に加工することで、導電膜を形成した。また、導電膜を形成後、続けて、導電膜の下側に接する絶縁膜を加工することで、絶縁膜を形成した。

[0124]

導電膜としては、厚さ100nmの酸化物半導体膜を形成した。なお、当該酸化物半導体膜としては、2層の積層構造とした。1層目の酸化物半導体膜の成膜条件としては、基板温度を170℃として、流量200sccmの酸素ガスをスパッタリング装置のチャンバー内に導入し、圧力を0.6Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット(In:Ga:Zn=4:2:4.1[原子数比])に、2.5kwの交流電力を印加することで、膜厚が10nmになるように形成した。2層目の酸化物半導体膜の成膜条件としては、基板温度を170℃として、流量180sccmのアルゴンガスと、流量20sccmの酸素ガスとをスパッタリング装置のチャンバー内に導入し、圧力を0.6Paとし、インジウムと、ガリウムと、亜鉛とを有する金属酸化物ターゲット(In:Ga:Zn=4:2:4.1[原子数比])に、2.5kwの交流電力を印加することで、膜厚が90nmになるように形成した。

[0125]

次に、酸化物半導体膜、絶縁膜、及び導電膜上からプラズマ処理を行った。当該プラズマ処理としては、PECVD装置を用い、基板温度を220℃とし、アルゴンガスと窒素ガスとの混合ガス雰囲気で行った。

[0126]

次に、酸化物半導体膜、絶縁膜、及び導電膜上に絶縁膜を形成した。絶縁膜としては、厚さ100nmの窒化シリコン膜及び厚さ300nmの酸化窒化シリコン膜をPECVD装置を用いて積層して形成した。

[0127]

次に、形成した絶縁膜上にマスクを形成し、当該マスクを用いて絶縁膜に開口部を形成した。

[0128]

次に、開口部を充填するように、導電膜を形成し、当該導電膜を島状に加工することで、ソース電極及びドレイン電極となる導電膜を形成した。当該導電膜としては、厚さ10nmのチタン膜と、厚さ100nmの銅膜とを、スパッタリング装置を用いて、それぞれ形成した。

[0129]

次に、絶縁膜、及び導電膜上に絶縁膜を形成した。絶縁膜としては、厚さ1.5μmのアクリル系の感光性樹脂を用いた。

[0130]

以上のようにして、2種類のトランジスタを作製した。

[0131]

[トランジスタの電気特性]

次に、上記作製した試料A1及び試料A2のトランジスタのId-Vg特性を測定した。

[0132]

なお、トランジスタのId-Vg特性の測定条件としては、第1のゲート電極として機能する導電

膜に印加する電圧（以下、ゲート電圧（ V_g ）ともいう）、及び第2のゲート電極として機能する導電膜に印加する電圧（ V_{bg} ）ともいう）を、 -15 V から $+20\text{ V}$ まで 0.25 V のステップで印加した。また、ソース電極として機能する導電膜に印加する電圧（以下、ソース電圧（ V_s ）ともいう）を 0 V （ $comm$ ）とし、ドレイン電極として機能する導電膜に印加する電圧（以下、ドレイン電圧（ V_d ）ともいう）を、 0.1 V 及び 20 V とした。

[0133]

図12（A）、（B）に、それぞれ試料A1、試料A2の I_d-V_g 特性結果を示す。なお、図12において、第1縦軸が I_d （A）を、第2縦軸が電界効果移動度（ $\mu_{FE}(\text{cm}^2/\text{Vs})$ ）を、横軸が V_g （V）を、それぞれ表す。また、図12において、合計5個のトランジスタの I_d-V_g 特性結果を、それぞれ重ねて示している。

[0134]

図12（A）、（B）に示すように、試料A1、試料A2共に良好な電気特性を示すことが確認された。また、試料A2と比べて試料A1では、電界効果移動度が高いことが確認できた。また特に、低い V_g （例えば V_g が 10 V 以下）の範囲において、その傾向が顕著である。

[0135]

すなわち、本発明の一態様である、配向性の結晶部と配向性を有さない結晶部が混在した金属酸化物膜を、チャネルが形成される半導体層に用いたトランジスタは、高い電界効果移動度を示すことが確認できた。特に、ゲート電圧が低い条件において、高い電界効果移動度、高いドレイン電流を示すことが確認できた。

[0136]

[金属酸化物膜の成膜方法]

以下では、本発明の一態様の金属酸化物膜の成膜方法について説明する。

[0137]

本発明の一態様の金属酸化物膜は、酸素を含む雰囲気下にて基板を加熱した状態で、スパッタリング法によって成膜することができる。

[0138]

成膜時の基板温度は 80°C 以上 150°C 以下、好ましくは 100°C 以上 150°C 以下、代表的には 130°C の温度とすることが好ましい。基板の温度を高めることにより、配向性を有する結晶部をより多く形成することができる。

[0139]

また、成膜時の酸素の流量比（酸素分圧）を、 1% 以上 33% 未満、好ましくは 5% 以上 30% 以下、より好ましくは 5% 以上 20% 以下、さらに好ましくは 5% 以上 15% 以下、代表的には 10% とすることが好ましい。酸素流量を低減することにより、配向性を有さない結晶部をより多く膜中に含ませることができる。

[0140]

したがって、成膜時の基板温度と、成膜時の酸素流量を上述の範囲とすることで、配向性を有する結晶部と、配向性を有さない結晶部とが混在した金属酸化物膜を得ることができる。また、基板温度と酸素流量を上述の範囲内で最適化することにより、配向性を有する結晶部と配向性を有さない結晶部の存在割合を制御することが可能となる。

[0141]

金属酸化物膜の成膜に用いることの可能な酸化物ターゲットとしては、In-Ga-Zn系酸化物に限られず、例えば、In-M-Zn系酸化物（Mは、Al、Ga、Y、またはSn）を適用することができる。

[0142]

また、複数の結晶粒を有する多結晶酸化物を含むスパッタリングターゲットを用いて、金属酸化物膜である結晶部を含む金属酸化物膜を成膜すると、多結晶酸化物を含まないスパッタリングターゲットを用いた場合に比べて、結晶性を有する金属酸化物膜が得られやすい。

[0143]

以下に、金属酸化物膜の成膜メカニズムにおける一考察について説明する。スパッタリング用ターゲットが複数の結晶粒を有し、且つ、その結晶粒が層状構造を有しており、当該結晶粒に劈開しやすい界面が存在する場合、当該スパッタリング用ターゲットにイオンを衝突させることで、結晶粒が劈開して、平板状又はペレット状のスパッタリング粒子が得られることがある。該得られた平板状又はペレット状のスパッタリング粒子が、基板上に堆積することでナノ結晶を含む金属酸化物膜が成膜されることが考えられる。また、基板を加熱することにより、基板表面において当該ナノ結晶同士の結合、または再配列が進むことにより、配向性を有する結晶部を含む金属酸化物膜が形成されやすくなると考えられる。

[0144]

なお、ここではスパッタリング法により形成する方法について説明したが、特にスパッタリング法を用いることで、結晶性の制御が容易であるため好ましい。なお、スパッタリング法以外に、例えばパルスレーザ堆積（PLD）法、プラズマ化学気相堆積（PECVD）法、熱CVD（Chemical Vapor Deposition）法、ALD（Atomic Layer Deposition）法、真空蒸着法などを用いてもよい。熱CVD法の例としては、MOCVD（Metal Organic Chemical Vapor Deposition）法が挙げられる。

[0145]

[金属酸化物膜の組成及び構造について]

本発明の一態様の金属酸化物膜をトランジスタなどの半導体装置に適用することができる。以下では、特に半導体特性を有する金属酸化物膜（以降、酸化物半導体膜と呼ぶ）について説明する。

[0146]

[組成について]

まず、酸化物半導体膜の組成について説明する。

[0147]

酸化物半導体膜は、先の記載のように、インジウム（In）と、M（MはAl、Ga、Y、またはSnを表す。）と、Zn（亜鉛）と、を有する。

[0148]

なお、元素Mは、アルミニウム、ガリウム、イットリウムまたはスズとするが、元素Mに適用可能な元素としては、上記以外にも、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウムなどを用いてもよい。また、元素Mとして、前述の元素を複数組み合わせても構わない。

[0149]

次に、本発明の一態様に係る酸化物半導体膜が有するインジウム、元素M及び亜鉛の原子数比の好ましい範囲について、図13 (A)、(B)、(C)を用いて説明する。なお、図13 (A)、(B)、(C)には、酸素の原子数比については記載しない。また、酸化物半導体膜が有するインジウム、元素M、及び亜鉛の原子数比のそれぞれの項を $[I_n]$ 、 $[M]$ 、及び $[Z_n]$ とする。

[0150]

図13 (A)、(B)、(C)において、破線は、 $[I_n] : [M] : [Z_n] = (1 + \alpha) : (1 - \alpha) : 1$ の原子数比 ($-1 \leq \alpha \leq 1$) となるライン、 $[I_n] : [M] : [Z_n] = (1 + \alpha) : (1 - \alpha) : 2$ の原子数比となるライン、 $[I_n] : [M] : [Z_n] = (1 + \alpha) : (1 - \alpha) : 3$ の原子数比となるライン、 $[I_n] : [M] : [Z_n] = (1 + \alpha) : (1 - \alpha) : 4$ の原子数比となるライン、及び $[I_n] : [M] : [Z_n] = (1 + \alpha) : (1 - \alpha) : 5$ の原子数比となるラインを表す。

[0151]

また、一点鎖線は、 $[I_n] : [M] : [Z_n] = 1 : 1 : \beta$ の原子数比 ($\beta \geq 0$) となるライン、 $[I_n] : [M] : [Z_n] = 1 : 2 : \beta$ の原子数比となるライン、 $[I_n] : [M] : [Z_n] = 1 : 3 : \beta$ の原子数比となるライン、 $[I_n] : [M] : [Z_n] = 1 : 4 : \beta$ の原子数比となるライン、 $[I_n] : [M] : [Z_n] = 2 : 1 : \beta$ の原子数比となるライン、及び $[I_n] : [M] : [Z_n] = 5 : 1 : \beta$ の原子数比となるラインを表す。

[0152]

また、図13に示す、 $[I_n] : [M] : [Z_n] = 0 : 2 : 1$ の原子数比またはその近傍値の酸化物半導体は、スピネル型の結晶構造をとりやすい。

[0153]

図13 (A)、(B) では、本発明の一態様の酸化物半導体膜が有する、インジウム、元素M、及び亜鉛の原子数比の好ましい範囲の一例について示している。

[0154]

一例として、図14に、 $[I_n] : [M] : [Z_n] = 1 : 1 : 1$ である、 $I_n M Z_n O_4$ の結晶構造を示す。また、図14は、b軸に平行な方向から観察した場合の $I_n M Z_n O_4$ の結晶構造である。なお、図14に示すM、 Z_n 、酸素を有する層（以下、(M, Z_n) 層）における金属元素は、元素Mまたは亜鉛を表している。この場合、元素Mと亜鉛の割合が等しいものとする。元素Mと亜鉛とは、置換が可能であり、配列は不規則である。

[0155]

$I_n M Z_n O_4$ は、層状の結晶構造（層状構造ともいう）をとり、図14に示すように、インジウム、及び酸素を有する層（以下、 I_n 層）が1に対し、元素M、亜鉛、及び酸素を有する (M, Z_n) 層が2となる。

[0156]

また、インジウムと元素Mは、互いに置換可能である。そのため、(M, Z_n) 層の元素Mがインジウムと置換し、(I_n , M, Z_n) 層と表すこともできる。その場合、 I_n 層が1に対し、(I_n , M, Z_n) 層が2である層状構造をとる。

[0157]

$[I_n] : [M] : [Z_n] = 1 : 1 : 2$ となる原子数比の酸化物は、 I_n 層が1に対し、(M, Z_n)

層が3である層状構造をとる。つまり、 $[I_n]$ および $[M]$ に対し $[Z_n]$ が大きくなると、酸化物が結晶化した場合、 I_n 層に対する (M, Z_n) 層の割合が増加する。

[0158]

ただし、酸化物中において、 I_n 層が1層に対し、 (M, Z_n) 層の層数が非整数である場合、 I_n 層が1層に対し、 (M, Z_n) 層の層数が整数である層状構造を複数種有する場合がある。例えば、 $[I_n] : [M] : [Z_n] = 1 : 1 : 1.5$ である場合、 I_n 層が1に対し、 (M, Z_n) 層が2である層状構造と、 (M, Z_n) 層が3である層状構造とが混在する層状構造となる場合がある。

[0159]

例えば、酸化物半導体膜をスパッタリング装置にて成膜する場合、ターゲットの原子数比からずれた原子数比の膜が形成される。特に、成膜時の基板温度によっては、ターゲットの $[Z_n]$ よりも、膜の $[Z_n]$ が小さくなる場合がある。

[0160]

また、酸化物半導体膜中に複数の相が共存する場合がある（二相共存、三相共存など）。例えば、 $[I_n] : [M] : [Z_n] = 0 : 2 : 1$ の原子数比の近傍値である原子数比では、スピネル型の結晶構造と層状の結晶構造との二相が共存しやすい。また、 $[I_n] : [M] : [Z_n] = 1 : 0 : 0$ を示す原子数比の近傍値である原子数比では、ビックスバイト型の結晶構造と層状の結晶構造との二相が共存しやすい。酸化物半導体膜中に複数の相が共存する場合、異なる結晶構造の間において、粒界（グレインバウンダリーともいう）が形成される場合がある。

[0161]

酸化物半導体膜中のインジウム及び亜鉛の含有率が低くなると、キャリア移動度が低くなる。従って、 $[I_n] : [M] : [Z_n] = 0 : 1 : 0$ を示す原子数比、及びその近傍値である原子数比（例えば図13（C）に示す領域C）では、絶縁性が高くなる。

[0162]

従って、本発明の一態様の酸化物半導体は、キャリア移動度が高く、かつ、粒界が少ない層状構造となりやすい、図13（A）の領域Aで示される原子数比を有することが好ましい。

[0163]

また、図13（B）に示す領域Bは、 $[I_n] : [M] : [Z_n] = 4 : 2 : 3$ から 4.1 、及びその近傍値を示している。近傍値には、例えば、原子数比が $[I_n] : [M] : [Z_n] = 5 : 3 : 4$ が含まれる。領域Bで示される原子数比を有する酸化物半導体膜は、特に、結晶性が高く、キャリア移動度も高い優れた酸化物半導体膜である。

[0164]

なお、酸化物半導体膜が、層状構造を形成する条件は、原子数比によって一義的に定まらない。原子数比により、層状構造を形成するための難易の差はある。一方、同じ原子数比であっても、形成条件により、層状構造になる場合も層状構造にならない場合もある。従って、図示する領域は、酸化物半導体膜が層状構造を有する原子数比を示す領域であり、領域A乃至領域Cの境界は厳密ではない。

[0165]

[酸化物半導体膜をトランジスタに用いる構成]

続いて、酸化物半導体膜をトランジスタに用いる構成について説明する。

[0166]

なお、酸化物半導体膜をトランジスタに用いることで、例えば、多結晶シリコンをチャネル領域に用いたトランジスタと比較し、結晶粒界におけるキャリア散乱等を減少させることができるため、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0167]

本発明の一態様の酸化物半導体膜は、配向性を有する結晶部と、配向性を有さない結晶部とが混在している膜である。このような結晶性を有する酸化物半導体膜を用いることで、高い電界効果移動度と、高い信頼性を両立したトランジスタを実現することができる。

[0168]

[酸化物半導体のキャリア密度]

酸化物半導体膜のキャリア密度について、以下に説明を行う。

[0169]

酸化物半導体膜のキャリア密度に影響を与える因子としては、酸化物半導体膜中の酸素欠損(V_o)、または酸化物半導体膜中の不純物などが挙げられる。

[0170]

酸化物半導体膜中の酸素欠損が多くなると、該酸素欠損に水素が結合(この状態を V_oH ともいう)した際に、欠陥準位密度が高くなる。または、酸化物半導体膜中の不純物が多くなると、該不純物に起因し欠陥準位密度が高くなる。したがって、酸化物半導体膜中の欠陥準位密度を制御することで、酸化物半導体膜のキャリア密度を制御することができる。

[0171]

ここで、酸化物半導体膜をチャネル領域に用いるトランジスタを考える。

[0172]

トランジスタのしきい値電圧のマイナスシフトの抑制、またはトランジスタのオフ電流の低減を目的とする場合においては、酸化物半導体膜のキャリア密度を低くする方が好ましい。酸化物半導体膜のキャリア密度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性と言う。高純度真性の酸化物半導体膜のキャリア密度としては、 $8 \times 10^{15} \text{ cm}^{-3}$ 未満、好ましくは $1 \times 10^{11} \text{ cm}^{-3}$ 未満、さらに好ましくは $1 \times 10^{10} \text{ cm}^{-3}$ 未満であり、 $1 \times 10^{-9} \text{ cm}^{-3}$ 以上とすればよい。

[0173]

一方で、トランジスタのオン電流の向上、またはトランジスタの電界効果移動度の向上を目的とする場合においては、酸化物半導体膜のキャリア密度を高くする方が好ましい。酸化物半導体膜のキャリア密度を高くする場合においては、酸化物半導体膜の不純物濃度をわずかに高める、または酸化物半導体膜の欠陥準位密度をわずかに高めればよい。あるいは、酸化物半導体膜のバンドギャップをより小さくするとよい。例えば、トランジスタの $I_d - V_g$ 特性のオン/オフ比が取れる範囲において、不純物濃度がわずかに高い、または欠陥準位密度がわずかに高い酸化物半導体膜は、実質的に真性とみなせる。また、電子親和力が大きく、それとともなってバンドギャップが小さくなり、その結果、熱励起された電子(キャリア)の密度が増加した酸化物半導体膜は、実質的に真性とみなせる。なお、より電子親和力が大きな酸化物半導体膜を用いた場合には、トランジスタのしきい値電圧がより低く

なる。

[0174]

上述のキャリア密度が高められた酸化物半導体膜は、わずかにn型化している。したがって、キャリア密度が高められた酸化物半導体膜を、「Slightly-n」と呼称してもよい。

[0175]

実質的に真性の酸化物半導体膜のキャリア密度は、 $1 \times 10^5 \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 未満が好ましく、 $1 \times 10^7 \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下がより好ましく、 $1 \times 10^9 \text{ cm}^{-3}$ 以上 $5 \times 10^{16} \text{ cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{10} \text{ cm}^{-3}$ 以上 $1 \times 10^{16} \text{ cm}^{-3}$ 以下がさらに好ましく、 $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{15} \text{ cm}^{-3}$ 以下がさらに好ましい。

[0176]

また、上述の実質的に真性の酸化物半導体膜を用いることで、トランジスタの信頼性が向上する場合がある。ここで、図15を用いて、酸化物半導体膜をチャネル領域に用いるトランジスタの信頼性が向上する理由について説明する。図15は、酸化物半導体膜をチャネル領域に用いるトランジスタにおけるエネルギーバンドを説明する図である。

[0177]

図15において、GEはゲート電極を、GIはゲート絶縁膜を、OSは酸化物半導体膜を、SDはソース電極またはドレイン電極を、それぞれ表す。すなわち、図15は、ゲート電極と、ゲート絶縁膜と、酸化物半導体膜と、酸化物半導体膜に接するソース電極またはドレイン電極のエネルギーバンドの一例である。

[0178]

また、図15において、ゲート絶縁膜としては、酸化シリコン膜を用い、酸化物半導体膜にIn-Ga-Zn酸化物を用いる構成である。また、酸化シリコン膜中に形成される欠陥の遷移レベル(ϵ_f)はゲート絶縁膜の伝導帯下端から約3.1 eV離れた位置に形成されるものとし、ゲート電圧(V_g)が30 Vの場合の酸化物半導体膜と酸化シリコン膜との界面における酸化シリコン膜のフェルミ準位(E_f)はゲート絶縁膜の伝導帯下端から約3.6 eV離れた位置に形成されるものとする。なお、酸化シリコン膜のフェルミ準位は、ゲート電圧に依存し変動する。例えば、ゲート電圧を大きくすることで、酸化物半導体膜と、酸化シリコン膜との界面における酸化シリコン膜のフェルミ準位(E_f)は低くなる。また、図15中の白丸は電子(キャリア)を表し、図15中のXは酸化シリコン膜中の欠陥準位を表す。

[0179]

図15に示すように、ゲート電圧が印加された状態で、例えばキャリアが熱励起されると、欠陥準位(図中X)にキャリアがトラップされ、プラス(“+”)からニュートラル(“0”)に欠陥準位の荷電状態が変化する。すなわち、酸化シリコン膜のフェルミ準位(E_f)に上述の熱励起のエネルギーを足した値が欠陥の遷移レベル(ϵ_f)よりも高くなる場合、酸化シリコン膜中の欠陥準位の荷電状態は正の状態から中性となり、トランジスタのしきい値電圧がプラス方向に変動することになる。

[0180]

また、電子親和力が異なる酸化物半導体膜を用いると、ゲート絶縁膜と酸化物半導体膜との界面のフェルミ準位が形成される深さが異なることがある。電子親和力の大きな酸化物半導体膜を用いると、ゲート絶縁膜と酸化物半導体膜との界面近傍において、ゲート絶縁膜の伝導帯下端が相対的に高くな

る。この場合、ゲート絶縁膜中に形成されうる欠陥準位（図15中X）も相対的に高くなるため、ゲート絶縁膜のフェルミ準位と、酸化物半導体膜のフェルミ準位とのエネルギー差が大きくなる。該エネルギー差が大きくなることにより、ゲート絶縁膜中にトラップされる電荷が少なくなる。例えば、上述の酸化シリコン膜中に形成されうる欠陥準位の荷電状態の変化が少なくなり、ゲートバイアス熱（Gate Bias Temperature: GBTともいう）ストレスにおける、トランジスタのしきい値電圧の変動を小さくできる。

[0181]

また、酸化物半導体膜の欠陥準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、欠陥準位密度の高い酸化物半導体膜にチャネル領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

[0182]

従って、トランジスタの電気特性を安定にするためには、酸化物半導体膜中の不純物濃度を低減することが有効である。また、酸化物半導体膜中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、鉄、ニッケル、シリコン等がある。

[0183]

ここで、酸化物半導体膜中における各不純物の影響について説明する。

[0184]

酸化物半導体膜において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体膜において欠陥準位が形成される。このため、酸化物半導体膜におけるシリコンや炭素の濃度と、酸化物半導体膜との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0185]

また、酸化物半導体膜にアルカリ金属またはアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属またはアルカリ土類金属が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜中のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。具体的には、SIMSにより得られる酸化物半導体膜中のアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

[0186]

また、酸化物半導体膜において、窒素が含まれると、キャリアである電子が生じ、キャリア密度が増加し、n型になりやすい。この結果、窒素が含まれている酸化物半導体膜を半導体に用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体膜において、窒素はできる限り低減されていることが好ましい、例えば、酸化物半導体膜中の窒素濃度は、SIMSにおいて、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0187]

また、酸化物半導体膜に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素

欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体膜を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体膜中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体膜において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする。

[0188]

不純物が十分に低減された酸化物半導体膜をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0189]

また、酸化物半導体膜は、エネルギーギャップが2 eV以上、または2.5 eV以上であると好ましい。

[0190]

また、酸化物半導体膜の厚さは、3 nm以上200 nm以下、好ましくは3 nm以上100 nm以下、さらに好ましくは3 nm以上60 nm以下である。

[0191]

また、酸化物半導体膜がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットの金属元素の原子数比として、 $\text{In}:\text{M}:\text{Zn}=1:1:0.5$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:1.5$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:2.3$ 、 $\text{In}:\text{M}:\text{Zn}=2:1:3$ 、 $\text{In}:\text{M}:\text{Zn}=3:1:2$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:4.1$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:7$ 等が好ましい。

[0192]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0193]

(実施の形態2)

本実施の形態では、本発明の一態様の半導体装置に用いることのできるトランジスタについて、詳細に説明する。

[0194]

なお、本実施の形態では、トップゲート構造のトランジスタについて、図16乃至図27を用いて説明する。

[0195]

[2-1. トランジスタの構成例1]

図16(A)は、トランジスタ100の上面図であり、図16(B)は図16(A)の一点鎖線X1-X2間の断面図であり、図16(C)は図16(A)の一点鎖線Y1-Y2間の断面図である。なお、図16(A)では、明瞭化のため、絶縁膜110などの構成要素を省略して図示している。なお、トランジスタの上面図においては、以降の図面においても図16(A)と同様に、構成要素の一部を省略して図示する場合がある。また、一点鎖線X1-X2方向をチャネル長(L)方向、一点鎖

線 Y 1－Y 2 方向をチャネル幅 (W) 方向と呼称する場合がある。

[0196]

図 16 (A) (B) (C) に示すトランジスタ 100 は、基板 102 上の絶縁膜 104 と、絶縁膜 104 上の酸化物半導体膜 108 と、酸化物半導体膜 108 上の絶縁膜 110 と、絶縁膜 110 上の導電膜 112 と、絶縁膜 104、酸化物半導体膜 108、及び導電膜 112 上の絶縁膜 116 と、を有する。なお、酸化物半導体膜 108 は、導電膜 112 と重なるチャネル領域 108 i と、絶縁膜 116 と接するソース領域 108 s と、絶縁膜 116 と接するドレイン領域 108 d と、を有する。

[0197]

また、絶縁膜 116 は、窒素または水素を有する。絶縁膜 116 と、ソース領域 108 s 及びドレイン領域 108 d と、が接することで、絶縁膜 116 中の窒素または水素がソース領域 108 s 及びドレイン領域 108 d 中に添加される。ソース領域 108 s 及びドレイン領域 108 d は、窒素または水素が添加されることで、キャリア密度が高くなる。

[0198]

また、トランジスタ 100 は、絶縁膜 116 上の絶縁膜 118 と、絶縁膜 116、118 に設けられた開口部 141 a を介して、ソース領域 108 s に電氣的に接続される導電膜 120 a と、絶縁膜 116、118 に設けられた開口部 141 b を介して、ドレイン領域 108 d に電氣的に接続される導電膜 120 b と、を有していてもよい。

[0199]

なお、本明細書等において、絶縁膜 104 を第 1 の絶縁膜と、絶縁膜 110 を第 2 の絶縁膜と、絶縁膜 116 を第 3 の絶縁膜と、絶縁膜 118 を第 4 の絶縁膜と、それぞれ呼称する場合がある。また、導電膜 112 は、ゲート電極としての機能を有し、導電膜 120 a は、ソース電極としての機能を有し、導電膜 120 b は、ドレイン電極としての機能を有する。

[0200]

また、絶縁膜 110 は、ゲート絶縁膜としての機能を有する。また、絶縁膜 110 は、過剰酸素領域を有する。絶縁膜 110 が過剰酸素領域を有することで、酸化物半導体膜 108 が有するチャネル領域 108 i 中に過剰酸素を供給することができる。よって、チャネル領域 108 i に形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い半導体装置を提供することができる。

[0201]

なお、酸化物半導体膜 108 中に過剰酸素を供給させるためには、酸化物半導体膜 108 の下方に形成される絶縁膜 104 に過剰酸素を供給してもよい。この場合、絶縁膜 104 中に含まれる過剰酸素は、酸化物半導体膜 108 が有するソース領域 108 s、及びドレイン領域 108 d にも供給される。ソース領域 108 s、及びドレイン領域 108 d 中に過剰酸素が供給されると、ソース領域 108 s、及びドレイン領域 108 d の抵抗が高くなる場合がある。

[0202]

一方で、酸化物半導体膜 108 の上方に形成される絶縁膜 110 に過剰酸素を有する構成とすることで、チャネル領域 108 i にのみ選択的に過剰酸素を供給させることが可能となる。あるいは、チャネル領域 108 i、ソース領域 108 s、及びドレイン領域 108 d に過剰酸素を供給させたのち、ソース領域 108 s 及びドレイン領域 108 d のキャリア密度を選択的に高めることで、ソース領域

108 s、及びドレイン領域108 dの抵抗が高くなることを抑制することができる。

[0203]

また、酸化物半導体膜108が有するソース領域108 s及びドレイン領域108 dは、それぞれ、酸素欠損を形成する元素、または酸素欠損と結合する元素を有すると好ましい。当該酸素欠損を形成する元素、または酸素欠損と結合する元素としては、代表的には水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、チタン、希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。上記酸素欠損を形成する元素が、絶縁膜116中に1つまたは複数含まれる場合、絶縁膜116からソース領域108 s、及びドレイン領域108 dに拡散する。または、上記酸素欠損を形成する元素は、不純物添加処理によりソース領域108 s、及びドレイン領域108 d中に添加される。

[0204]

不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素と酸素の結合が切断され、酸素欠損が形成される。または、不純物元素が酸化物半導体膜に添加されると、酸化物半導体膜中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、酸化物半導体膜においてキャリア密度が増加し、導電性が高くなる。

[0205]

次に、図16 (A) (B) (C) に示す半導体装置の構成要素の詳細について説明する。

[0206]

[基板]

基板102としては、作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を用いることができる。

[0207]

具体的には、無アルカリガラス、ソーダ石灰ガラス、アルカリガラス、クリスタルガラス、石英またはサファイア等を用いることができる。また、無機絶縁膜を用いてもよい。当該無機絶縁膜としては、例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等が挙げられる。

[0208]

また、上記無アルカリガラスとしては、例えば、0.2 mm以上0.7 mm以下の厚さとすればよい。または、無アルカリガラスを研磨することで、上記の厚さとしてもよい。

[0209]

また、無アルカリガラスとして、第6世代(1500 mm×1850 mm)、第7世代(1870 mm×2200 mm)、第8世代(2200 mm×2400 mm)、第9世代(2400 mm×2800 mm)、第10世代(2950 mm×3400 mm)等の面積が大きなガラス基板を用いることができる。これにより、大型の表示装置を作製することができる。

[0210]

また、基板102として、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基板等を用いてもよい。

[0211]

また、基板102として、金属等の無機材料を用いてもよい。金属等の無機材料としては、ステン

レススチールまたはアルミニウム等が挙げられる。

[0212]

また、基板102として、樹脂、樹脂フィルムまたはプラスチック等の有機材料を用いてもよい。当該樹脂フィルムとしては、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミド等）、ポリイミド、ポリカーボネート、ポリウレタン、アクリル樹脂、エポキシ樹脂、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルホン（PES）、またはシロキサン結合を有する樹脂等が挙げられる。

[0213]

また、基板102として、無機材料と有機材料とを組み合わせた複合材料を用いてもよい。当該複合材料としては、金属板または薄板状のガラス板と、樹脂フィルムとを貼り合わせた材料、繊維状の金属、粒子状の金属、繊維状のガラス、または粒子状のガラスを樹脂フィルムに分散した材料、もしくは繊維状の樹脂、粒子状の樹脂を無機材料に分散した材料等が挙げられる。

[0214]

なお、基板102としては、少なくとも上または下に形成される膜または層を支持できるものであればよく、絶縁膜、半導体膜、導電膜のいずれか一つまたは複数であってもよい。

[0215]

[第1の絶縁膜]

絶縁膜104としては、スパッタリング法、CVD法、蒸着法、パルスレーザー堆積（PLD）法、印刷法、塗布法等を適宜用いて形成することができる。また、絶縁膜104としては、例えば、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、酸化物半導体膜108との界面特性を向上させるため、絶縁膜104において少なくとも酸化物半導体膜108と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁膜104として加熱により酸素を放出する酸化物絶縁膜を用いることで、加熱処理により絶縁膜104に含まれる酸素を、酸化物半導体膜108に移動させることが可能である。

[0216]

絶縁膜104の厚さは、50nm以上、または100nm以上3000nm以下、または200nm以上1000nm以下とすることができる。絶縁膜104を厚くすることで、絶縁膜104の酸素放出量を増加させることができると共に、絶縁膜104と酸化物半導体膜108との界面における界面準位、並びに酸化物半導体膜108のチャネル領域108iに含まれる酸素欠損を低減することが可能である。

[0217]

絶縁膜104として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn酸化物などを用いればよく、単層または積層で設けることができる。本実施の形態では、絶縁膜104として、窒化シリコン膜と、酸化窒化シリコン膜との積層構造を用いる。このように、絶縁膜104を積層構造として、下層側に窒化シリコン膜を用い、上層側に酸化窒化シリコン膜を用いることで、酸化物半導体膜108中に効率よく酸素を導入することができる。

[0218]

[酸化物半導体膜]

酸化物半導体膜 108 としては、実施の形態 1 で説明した金属酸化物膜を用いることができる。

[0219]

また、酸化物半導体膜 108 としては、スパッタリング法で形成すると膜密度を高められるため、好適である。スパッタリング法で酸化物半導体膜 108 を形成する場合、スパッタリングガスには、希ガス（代表的にはアルゴン）、酸素、または希ガス及び酸素の混合ガスが適宜用いられる。また、スパッタリングガスの高純度化も必要である。例えば、スパッタリングガスとして用いる酸素ガスやアルゴンガスは、露点が -60°C 以下、好ましくは -100°C 以下にまで高純度化したガスを用いることで酸化物半導体膜 108 に水分等が取り込まれることを可能な限り防ぐことができる。

[0220]

また、スパッタリング法で酸化物半導体膜 108 を形成する場合、スパッタリング装置におけるチャンバーを、酸化物半導体膜 108 にとって不純物となる水等を可能な限り除去すべくクライオポンプのような吸着式の真空排気ポンプを用いて、高真空（ $5 \times 10^{-7} \text{ Pa}$ から $1 \times 10^{-4} \text{ Pa}$ 程度まで）に排気することが好ましい。特に、スパッタリング装置の待機時における、チャンバー内の H_2O に相当するガス分子（ $m/z = 18$ に相当するガス分子）の分圧を $1 \times 10^{-4} \text{ Pa}$ 以下、好ましくは $5 \times 10^{-5} \text{ Pa}$ 以下とすることが好ましい。

[0221]

[第 2 の絶縁膜]

絶縁膜 110 は、トランジスタ 100 のゲート絶縁膜として機能する。また、絶縁膜 110 は、酸化物半導体膜 108、特にチャネル領域 108 i に酸素を供給する機能を有する。例えば、絶縁膜 110 としては、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、酸化物半導体膜 108 との界面特性を向上させるため、絶縁膜 110 において、酸化物半導体膜 108 と接する領域は、少なくとも酸化物絶縁膜を用いて形成することが好ましい。絶縁膜 110 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコンなどを用いればよい。

[0222]

また、絶縁膜 110 の厚さは、 5 nm 以上 400 nm 以下、または 5 nm 以上 300 nm 以下、または 10 nm 以上 250 nm 以下とすることができる。

[0223]

また、絶縁膜 110 は、欠陥が少ないことが好ましく、代表的には、電子スピン共鳴法（ESR : Electron Spin Resonance）で観察されるシグナルが少ない方が好ましい。例えば、上述のシグナルとしては、 g 値が 2.001 に観察される E' センターが挙げられる。なお、 E' センターは、シリコンのダングリングボンドに起因する。絶縁膜 110 としては、 E' センター起因のスピン密度が、 $3 \times 10^{17} \text{ spins/cm}^3$ 以下、好ましくは $5 \times 10^{16} \text{ spins/cm}^3$ 以下である酸化シリコン膜、または酸化窒化シリコン膜を用いればよい。

[0224]

また、絶縁膜 110 には、上述のシグナル以外に二酸化窒素（ NO_2 ）に起因するシグナルが観察される場合がある。当該シグナルは、 N の核スピンにより 3 つのシグナルに分裂しており、それぞれの g 値が 2.037 以上 2.039 以下（第 1 のシグナルとする）、 g 値が 2.001 以上 2.003 以下（第 2 のシグナルとする）、及び g 値が 1.964 以上 1.966 以下（第 3 のシグナルとする）に観察される。

[0225]

例えば、絶縁膜110として、二酸化窒素 (NO_2) 起因のスピン密度が、 $1 \times 10^{17} \text{ spins/cm}^3$ 以上 $1 \times 10^{18} \text{ spins/cm}^3$ 未満である絶縁膜を用いると好適である。

[0226]

なお、二酸化窒素 (NO_2) を含む窒素酸化物 (NO_x) は、絶縁膜110中に準位を形成する。当該準位は、酸化物半導体膜108のエネルギーギャップ内に位置する。そのため、窒素酸化物 (NO_x) が、絶縁膜110及び酸化物半導体膜108の界面に拡散すると、当該準位が絶縁膜110側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁膜110及び酸化物半導体膜108界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。したがって、絶縁膜110としては、窒素酸化物の含有量が少ない膜を用いると、トランジスタのしきい値電圧のシフトを低減することができる。

[0227]

窒素酸化物 (NO_x) の放出量が少ない絶縁膜としては、例えば、酸化窒化シリコン膜を用いることができる。当該酸化窒化シリコン膜は、昇温脱離ガス分析法 (TDS: Thermal Desorption Spectroscopy) において、窒素酸化物 (NO_x) の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} \text{ /cm}^3$ 以上 $5 \times 10^{19} \text{ /cm}^3$ 以下である。なお、上記のアンモニアの放出量は、TDSにおける加熱処理の温度が 50°C 以上 650°C 以下、または 50°C 以上 550°C 以下の範囲での総量である。

[0228]

窒素酸化物 (NO_x) は、加熱処理においてアンモニア及び酸素と反応するため、アンモニアの放出量が多い絶縁膜を用いることで窒素酸化物 (NO_x) が低減される。

[0229]

なお、絶縁膜110をSIMSで分析した場合、膜中の窒素濃度が $6 \times 10^{20} \text{ atoms/cm}^3$ 以下であると好ましい。

[0230]

また、絶縁膜110として、ハフニウムシリケート (HfSiO_x)、窒素が添加されたハフニウムシリケート ($\text{HfSi}_x\text{O}_y\text{N}_z$)、窒素が添加されたハフニウムアルミネート ($\text{HfAl}_x\text{O}_y\text{N}_z$)、酸化ハフニウムなどの *high-k* 材料を用いてもよい。当該 *high-k* 材料を用いることでトランジスタのゲートリークを低減できる。

[0231]

[第3の絶縁膜]

絶縁膜116は、窒素または水素を有する。また、絶縁膜116は、フッ素を有していてもよい。絶縁膜116としては、例えば、窒化物絶縁膜が挙げられる。該窒化物絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化フッ化シリコン、フッ化窒化シリコン等を用いて形成することができる。絶縁膜116に含まれる水素濃度は、 $1 \times 10^{22} \text{ atoms/cm}^3$ 以上であると好ましい。また、絶縁膜116は、酸化物半導体膜108のソース領域108s、及びドレイン領域108dと接する。したがって、絶縁膜116と接するソース領域108s、及びドレイン領域108d中の不純物 (窒素または水素) 濃度が高くなり、ソース領域108s、及びドレイン領域108dのキャリア密度を高めることができる。

[0232]

[第4の絶縁膜]

絶縁膜118としては、酸化物絶縁膜を用いることができる。また、絶縁膜118としては、酸化物絶縁膜と、窒化物絶縁膜との積層膜を用いることができる。絶縁膜118として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn酸化物などを用いればよい。

[0233]

また、絶縁膜118としては、外部からの水素、水等のバリア膜として機能する膜であることが好ましい。

[0234]

絶縁膜118の厚さは、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

[0235]

[導電膜]

導電膜112、120a、120bとしては、スパッタリング法、真空蒸着法、パルスレーザー堆積(PLD)法、熱CVD法等を用いて形成することができる。また、導電膜112、120a、120bとしては、導電性を有する金属膜、可視光を反射する機能を有する導電膜、または可視光を透過する機能を有する導電膜を用いればよい。

[0236]

導電性を有する金属膜として、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素を含む材料を用いることができる。または、上述した金属元素を含む合金を用いてもよい。

[0237]

上述の導電性を有する金属膜として、具体的には、チタン膜上に銅膜を積層する二層構造、窒化チタン膜上に銅膜を積層する二層構造、窒化タンタル膜上に銅膜を積層する二層構造、チタン膜上に銅膜を積層し、さらにその上にチタン膜を形成する三層構造等を用いればよい。特に、銅元素を含む導電膜を用いることで、抵抗を低くすることが出来るため好適である。また、銅元素を含む導電膜としては、または、銅とマンガンとを含む合金膜が挙げられる。当該合金膜は、ウェットエッチング法を用いて加工できるため好適である。

[0238]

なお、導電膜112、120a、120bとしては、窒化タンタル膜を用いると好適である。当該窒化タンタル膜は、導電性を有し、且つ、銅または水素に対して、高いバリア性を有する。また、窒化タンタル膜は、さらに自身からの水素の放出が少ないため、酸化物半導体膜108と接する金属膜、または酸化物半導体膜108の近傍の金属膜として、最も好適に用いることができる。

[0239]

また、上述の導電性を有する導電膜として、導電性高分子または導電性ポリマーを用いてもよい。

[0240]

また、上述の可視光を反射する機能を有する導電膜としては、金、銀、銅、またはパラジウムから選ばれた金属元素を含む材料を用いることができる。特に、銀元素を含む導電膜を用いることで、可

視光における反射率を高めることができるため好適である。

[0241]

また、上述の可視光を透過する機能を有する導電膜としては、インジウム、錫、亜鉛、ガリウム、またはシリコンから選ばれた元素を含む材料を用いることができる。具体的には、In酸化物、Zn酸化物、In-Sn酸化物（ITOともいう）、In-Sn-Si酸化物（ITSOともいう）、In-Zn酸化物、In-Ga-Zn酸化物等が挙げられる。

[0242]

また、上述の可視光を透過する機能を有する導電膜としては、グラフェンまたはグラファイトを含む膜を用いてもよい。グラフェンを含む膜としては、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等が挙げられる。

[0243]

また、導電膜112、120a、120bを、無電解めっき法により形成することができる。当該無電解めっき法により形成できる材料としては、例えば、Cu、Ni、Al、Au、Sn、Co、Ag、及びPdの中から選ばれるいずれか一つまたは複数を用いることが可能である。特に、CuまたはAgを用いると、導電膜の抵抗を低くすることができるため、好適である。

[0244]

また、無電解めっき法により導電膜を形成した場合、当該導電膜の構成元素が外部に拡散しないように、当該導電膜の下に、拡散防止膜を形成してもよい。また、当該拡散防止膜と、当該導電膜との間に、導電膜を成長させることが出来るシード層を形成してもよい。上記拡散防止膜としては、例えば、スパッタリング法を用いて形成することができる。また、当該拡散防止膜としては、例えば、窒化タンタル膜または窒化チタン膜を用いることができる。また、上記シード層としては、無電解めっき法により形成することができる。また、当該シード層としては、無電解めっき法により形成することができる導電膜の材料と同様の材料を用いることができる。

[0245]

なお、導電膜112として、In-Ga-Zn酸化物に代表される酸化物半導体を用いてよい。当該酸化物半導体は、絶縁膜116から窒素または水素が供給されることで、キャリア密度が高くなる。別言すると、酸化物半導体は、酸化物導電体（OC: Oxide Conductor）として機能する。したがって、酸化物半導体は、ゲート電極として用いることができる。

[0246]

例えば、導電膜112としては、酸化物導電体（OC）の単層構造、金属膜の単層構造、または酸化物導電体（OC）と、金属膜との積層構造等が挙げられる。

[0247]

なお、導電膜112として、遮光性を有する金属膜の単層構造、または酸化物導電体（OC）と遮光性を有する金属膜との積層構造を用いる場合、導電膜112の下方に形成されるチャネル領域108iを遮光することができるため、好適である。また、導電膜112として、酸化物半導体または酸化物導電体（OC）と、遮光性を有する金属膜との積層構造を用いる場合、酸化物半導体または酸化物導電体（OC）上に、金属膜（例えば、チタン膜、タングステン膜など）を形成することで、金属膜中の構成元素が酸化物半導体または酸化物導電体（OC）側に拡散し低抵抗化する、金属膜の成膜

時のダメージ（例えば、スパッタリングダメージなど）により低抵抗化する、あるいは金属膜中に酸化物半導体または酸化物導電体（OC）中の酸素が拡散することで、酸素欠損が形成され低抵抗化する。

[0248]

導電膜112、120a、120bの厚さとしては、30nm以上500nm以下、または100nm以上400nm以下とすることができる。

[0249]

[2-2. トランジスタの構成例2]

次に、図16(A)(B)(C)に示すトランジスタと異なる構成について、図17(A)(B)(C)を用いて説明する。

[0250]

図17(A)は、トランジスタ100Aの上面図であり、図17(B)は図17(A)の一点鎖線X1-X2間の断面図であり、図17(C)は図17(A)の一点鎖線Y1-Y2間の断面図である。

[0251]

図17(A)(B)(C)に示すトランジスタ100Aは、基板102上の導電膜106と、導電膜106上の絶縁膜104と、絶縁膜104上の酸化物半導体膜108と、酸化物半導体膜108上の絶縁膜110と、絶縁膜110上の導電膜112と、絶縁膜104、酸化物半導体膜108、及び導電膜112上の絶縁膜116と、を有する。なお、酸化物半導体膜108は、導電膜112と重なるチャネル領域108iと、絶縁膜116と接するソース領域108sと、絶縁膜116と接するドレイン領域108dと、を有する。

[0252]

トランジスタ100Aは、先に示すトランジスタ100の構成に加え、導電膜106と、開口部143と、を有する。

[0253]

なお、開口部143は、絶縁膜104、110に設けられる。また、導電膜106は、開口部143を介して、導電膜112と、電氣的に接続される。よって、導電膜106と導電膜112には、同じ電位が与えられる。なお、開口部143を設けずに、導電膜106と、導電膜112と、に異なる電位を与えてもよい。または、開口部143を設けずに、導電膜106を遮光膜として用いてもよい。例えば、導電膜106を遮光性の材料により形成することで、チャネル領域108iに照射される下方からの光を抑制することができる。

[0254]

また、トランジスタ100Aの構成とする場合、導電膜106は、第1のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電膜112は、第2のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁膜104は、第1のゲート絶縁膜としての機能を有し、絶縁膜110は、第2のゲート絶縁膜としての機能を有する。

[0255]

導電膜106としては、先に記載の導電膜112、120a、120bと同様の材料を用いることができる。特に導電膜106として、銅を含む材料により形成することで抵抗を低くすることができるため好適である。例えば、導電膜106を窒化チタン膜、窒化タンタル膜、またはタングステン膜

上に銅膜を設ける積層構造とし、導電膜120a、120bを窒化チタン膜、窒化タンタル膜、またはタングステン膜上に銅膜を設ける積層構造とすると好適である。この場合、トランジスタ100Aを表示装置の画素トランジスタ及び駆動トランジスタのいずれか一方または双方に用いることで、導電膜106と導電膜120aとの間に生じる寄生容量、及び導電膜106と導電膜120bとの間に生じる寄生容量を低くすることができる。したがって、導電膜106、導電膜120a、及び導電膜120bを、トランジスタ100Aの第1のゲート電極、ソース電極、及びドレイン電極として用いるのみならず、表示装置の電源供給用の配線、信号供給用の配線、または接続用の配線等に用いる事も可能となる。

[0256]

このように、図17(A)(B)(C)に示すトランジスタ100Aは、先に説明したトランジスタ100と異なり、酸化物半導体膜108の上下にゲート電極として機能する導電膜を有する構造である。トランジスタ100Aに示すように、本発明の一態様の半導体装置には、複数のゲート電極を設けてもよい。

[0257]

また、図17(B)(C)に示すように、酸化物半導体膜108は、第1のゲート電極として機能する導電膜106と、第2のゲート電極として機能する導電膜112のそれぞれと対向するように位置し、2つのゲート電極として機能する導電膜に挟まれている。

[0258]

また、導電膜112のチャネル幅方向の長さは、酸化物半導体膜108のチャネル幅方向の長さよりも長く、酸化物半導体膜108のチャネル幅方向全体は、絶縁膜110を間に挟んで導電膜112に覆われている。また、導電膜112と導電膜106とは、絶縁膜104、及び絶縁膜110に設けられる開口部143において接続されるため、酸化物半導体膜108のチャネル幅方向の側面の一方は、絶縁膜110を間に挟んで導電膜112と対向している。

[0259]

別言すると、トランジスタ100Aのチャネル幅方向において、導電膜106及び導電膜112は、絶縁膜104、及び絶縁膜110に設けられる開口部143において接続すると共に、絶縁膜104、及び絶縁膜110を間に挟んで酸化物半導体膜108を取り囲む構成である。

[0260]

このような構成を有することで、トランジスタ100Aに含まれる酸化物半導体膜108を、第1のゲート電極として機能する導電膜106及び第2のゲート電極として機能する導電膜112の電界によって電気的に取り囲むことができる。トランジスタ100Aのように、第1のゲート電極及び第2のゲート電極の電界によって、チャネル領域が形成される酸化物半導体膜108を電気的に取り囲むトランジスタのデバイス構造をSurrounded channel (S-channel)構造と呼ぶことができる。

[0261]

トランジスタ100Aは、S-channel構造を有するため、導電膜106または導電膜112によってチャネルを誘起させるための電界を効果的に酸化物半導体膜108に印加することができるため、トランジスタ100Aの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ100Aを微細化することが可

能となる。また、トランジスタ100Aは、導電膜106、及び導電膜112によって取り囲まれた構造を有するため、トランジスタ100Aの機械的強度を高めることができる。

[0262]

なお、トランジスタ100Aのチャネル幅方向において、酸化物半導体膜108の開口部143が形成されていない側に、開口部143と異なる開口部を形成してもよい。

[0263]

また、トランジスタ100Aに示すように、トランジスタが、半導体膜を間に挟んで存在する一対のゲート電極を有している場合、一方のゲート電極には信号Aが、他方のゲート電極には固定電位Vbが与えられてもよい。また、一方のゲート電極には信号Aが、他方のゲート電極には信号Bが与えられてもよい。また、一方のゲート電極には固定電位Vaが、他方のゲート電極には固定電位Vbが与えられてもよい。

[0264]

信号Aは、例えば、導通状態または非導通状態を制御するための信号である。信号Aは、電位V1、または電位V2 ($V1 > V2$ とする) の2種類の電位をとるデジタル信号であってもよい。例えば、電位V1を高電源電位とし、電位V2を低電源電位とすることができる。信号Aは、アナログ信号であってもよい。

[0265]

固定電位Vbは、例えば、トランジスタのしきい値電圧 V_{thA} を制御するための電位である。固定電位Vbは、電位V1、または電位V2であってもよい。この場合、固定電位Vbを生成するための電位発生回路を、別途設ける必要がなく好ましい。固定電位Vbは、電位V1、または電位V2と異なる電位であってもよい。固定電位Vbを低くすることで、しきい値電圧 V_{thA} を高くできる場合がある。その結果、ゲートソース間電圧 V_{gs} が0Vのときのドレイン電流を低減し、トランジスタを有する回路のリーク電流を低減できる場合がある。例えば、固定電位Vbを低電源電位よりも低くしてもよい。一方で、固定電位Vbを高くすることで、しきい値電圧 V_{thA} を低くできる場合がある。その結果、ゲートソース間電圧 V_{gs} が高電源電位のときのドレイン電流を向上させ、トランジスタを有する回路の動作速度を向上できる場合がある。例えば、固定電位Vbを低電源電位よりも高くしてもよい。

[0266]

信号Bは、例えば、導通状態または非導通状態を制御するための信号である。信号Bは、電位V3、または電位V4 ($V3 > V4$ とする) の2種類の電位をとるデジタル信号であってもよい。例えば、電位V3を高電源電位とし、電位V4を低電源電位とすることができる。信号Bは、アナログ信号であってもよい。

[0267]

信号Aと信号Bが共にデジタル信号である場合、信号Bは、信号Aと同じデジタル値を持つ信号であってもよい。この場合、トランジスタのオン電流を向上し、トランジスタを有する回路の動作速度を向上できる場合がある。このとき、信号Aにおける電位V1及び電位V2は、信号Bにおける電位V3及び電位V4と、異なっていても良い。例えば、信号Bが入力されるゲートに対応するゲート絶縁膜が、信号Aが入力されるゲートに対応するゲート絶縁膜よりも厚い場合、信号Bの電位振幅 ($V3 - V4$) を、信号Aの電位振幅 ($V1 - V2$) より大きくしても良い。そうすることで、トランジ

スタの導通状態または非導通状態に対して、信号Aが与える影響と、信号Bが与える影響と、を同程度とすることができる場合がある。

[0268]

信号Aと信号Bが共にデジタル信号である場合、信号Bは、信号Aと異なるデジタル値を持つ信号であってもよい。この場合、トランジスタの制御を信号Aと信号Bによって別々に行うことができ、より高い機能を実現できる場合がある。例えば、トランジスタがnチャネル型である場合、信号Aが電位V1であり、かつ、信号Bが電位V3である場合のみ導通状態となる場合や、信号Aが電位V2であり、かつ、信号Bが電位V4である場合のみ非導通状態となる場合には、一つのトランジスタでNAND回路やNOR回路等の機能を実現できる場合がある。また、信号Bは、しきい値電圧 V_{th} Aを制御するための信号であってもよい。例えば、信号Bは、トランジスタを有する回路が動作している期間と、当該回路が動作していない期間と、で電位が異なる信号であってもよい。信号Bは、回路の動作モードに合わせて電位が異なる信号であってもよい。この場合、信号Bは信号Aほど頻繁には電位が切り替わらない場合がある。

[0269]

信号Aと信号Bが共にアナログ信号である場合、信号Bは、信号Aと同じ電位のアナログ信号、信号Aの電位を定数倍したアナログ信号、または、信号Aの電位を定数だけ加算もしくは減算したアナログ信号等であってもよい。この場合、トランジスタのオン電流が向上し、トランジスタを有する回路の動作速度を向上できる場合がある。信号Bは、信号Aと異なるアナログ信号であってもよい。この場合、トランジスタの制御を信号Aと信号Bによって別々に行うことができ、より高い機能を実現できる場合がある。

[0270]

信号Aがデジタル信号であり、信号Bがアナログ信号であってもよい。または信号Aがアナログ信号であり、信号Bがデジタル信号であってもよい。

[0271]

トランジスタの両方のゲート電極に固定電位を与える場合、トランジスタを、抵抗素子と同等の素子として機能させることができる場合がある。例えば、トランジスタがnチャネル型である場合、固定電位V_aまたは固定電位V_bを高く（低く）することで、トランジスタの実効抵抗を低く（高く）することができる場合がある。固定電位V_a及び固定電位V_bを共に高く（低く）することで、一つのゲートしか有さないトランジスタによって得られる実効抵抗よりも低い（高い）実効抵抗が得られる場合がある。

[0272]

なお、トランジスタ100Aのその他の構成は、先に示すトランジスタ100と同様であり、同様の効果を奏する。

[0273]

また、トランジスタ100A上にさらに、絶縁膜を形成してもよい。その場合の一例を図18(A)(B)に示す。図18(A)(B)は、トランジスタ100Bの断面図である。トランジスタ100Bの上面図としては、図17(A)に示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0274]

図18 (A) (B) に示すトランジスタ100Bは、導電膜120a、120b、絶縁膜118上に絶縁膜122を有する。それ以外の構成については、トランジスタ100Aと同様であり、同様の効果を奏する。

[0275]

絶縁膜122は、トランジスタ等に起因する凹凸等を平坦化させる機能を有する。絶縁膜122としては、絶縁性であればよく、無機材料または有機材料を用いて形成される。該無機材料としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜等が挙げられる。該有機材料としては、例えば、アクリル樹脂、またはポリイミド樹脂等の感光性の樹脂材料が挙げられる。

[0276]

[2-3. トランジスタの構成例3]

次に、図17 (A) (B) (C) に示すトランジスタと異なる構成について、図19乃至図21を用いて説明する。

[0277]

図19 (A) (B) は、トランジスタ100Cの断面図であり、図20 (A) (B) は、トランジスタ100Dの断面図であり、図21 (A) (B) は、トランジスタ100Eの断面図である。なお、トランジスタ100C、トランジスタ100D、及びトランジスタ100Eの上上面図としては、図17 (A) に示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0278]

図19 (A) (B) に示すトランジスタ100Cは、導電膜112の積層構造、導電膜112の形状、及び絶縁膜110の形状がトランジスタ100Aと異なる。

[0279]

トランジスタ100Cの導電膜112は、絶縁膜110上の導電膜112__1と、導電膜112__1上の導電膜112__2と、を有する。例えば、導電膜112__1として、酸化物導電膜を用いることにより、絶縁膜110に過剰酸素を添加することができる。上記酸化物導電膜としては、スパッタリング法を用い、酸素ガスを含む雰囲気にて形成することができる。また、上記酸化物導電膜としては、例えば、インジウムと錫とを有する酸化物、タングステンとインジウムとを有する酸化物、タングステンとインジウムと亜鉛とを有する酸化物、チタンとインジウムとを有する酸化物、チタンとインジウムと錫とを有する酸化物、インジウムと亜鉛とを有する酸化物、シリコンとインジウムと錫とを有する酸化物、インジウムとガリウムと亜鉛とを有する酸化物等が挙げられる。

[0280]

また、図19 (B) に示すように、開口部143において、導電膜112__2と、導電膜106とが接続される。開口部143を形成する際に、導電膜112__1となる導電膜を形成した後、開口部143を形成することで、図19 (B) に示す形状とすることができる。導電膜112__1に酸化物導電膜を適用した場合、導電膜112__2と、導電膜106とが接続される構成とすることで、導電膜112と導電膜106との接続抵抗を低くすることができる。

[0281]

また、トランジスタ100Cの導電膜112及び絶縁膜110は、テーパー形状である。より具体的には、導電膜112の下端部は、導電膜112の上端部よりも外側に形成される。また、絶縁膜1

10の下端部は、絶縁膜110の上端部よりも外側に形成される。また、導電膜112の下端部は、絶縁膜110の上端部と概略同じ位置に形成される。

[0282]

トランジスタ100Cの導電膜112及び絶縁膜110をテーパー形状とすることで、トランジスタ100Aの導電膜112及び絶縁膜110が矩形の場合と比較し、絶縁膜116の被覆性を高めることができるため好適である。

[0283]

なお、トランジスタ100Cのその他の構成は、先に示すトランジスタ100Aと同様であり、同様の効果を奏する。

[0284]

図20(A)(B)に示すトランジスタ100Dは、導電膜112の積層構造、導電膜112の形状、及び絶縁膜110の形状がトランジスタ100Aと異なる。

[0285]

トランジスタ100Dの導電膜112は、絶縁膜110上の導電膜112₁と、導電膜112₁上の導電膜112₂と、を有する。また、導電膜112₁の下端部は、導電膜112₂の上端部よりも外側に形成される。例えば、導電膜112₁と、導電膜112₂と、絶縁膜110と、を同じマスクで加工し、導電膜112₂をウェットエッチング法で、導電膜112₁及び絶縁膜110をドライエッチング法で、それぞれ加工することで、上記の構造とすることができる。

[0286]

また、トランジスタ100Dの構造とすることで、酸化物半導体膜108中に、領域108fが形成される場合がある。領域108fは、チャネル領域108iとソース領域108sとの間、及びチャネル領域108iとドレイン領域108dとの間に形成される。

[0287]

領域108fは、高抵抗領域あるいは低抵抗領域のいずれか一方として機能する。高抵抗領域とは、チャネル領域108iと同等の抵抗を有し、ゲート電極として機能する導電膜112が重畳しない領域である。領域108fが高抵抗領域の場合、領域108fは、所謂オフセット領域として機能する。領域108fがオフセット領域として機能する場合においては、トランジスタ100Dのオン電流の低下を抑制するために、チャネル長(L)方向において、領域108fを1 μ m以下とすればよい。

[0288]

また、低抵抗領域とは、チャネル領域108iよりも抵抗が低く、且つソース領域108s及びドレイン領域108dよりも抵抗が高い領域である。領域108fが低抵抗領域の場合、領域108fは、所謂、LDD(Lightly Doped Drain)領域として機能する。領域108fがLDD領域として機能する場合においては、ドレイン領域の電界緩和が可能となるため、ドレイン領域の電界に起因したトランジスタのしきい値電圧の変動を低減することができる。

[0289]

なお、領域108fをLDD領域とする場合には、例えば、絶縁膜116から領域108fに窒素、水素、フッ素の1以上を供給する、あるいは、絶縁膜110及び導電膜112₁をマスクとして、導電膜112₁の上方から不純物元素を添加することで、当該不純物が導電膜112₁及び絶縁膜110を通過して酸化物半導体膜108に添加されることで形成することができる。

[0290]

また、図20(B)に示すように、開口部143において、導電膜112__2と、導電膜106とが接続される。

[0291]

なお、トランジスタ100Dのその他の構成は、先に示すトランジスタ100Aと同様であり、同様の効果を奏する。

[0292]

図21(A)(B)に示すトランジスタ100Eは、導電膜112の積層構造、導電膜112の形状、及び絶縁膜110の形状がトランジスタ100Aと異なる。

[0293]

トランジスタ100Eの導電膜112は、絶縁膜110上の導電膜112__1と、導電膜112__1上の導電膜112__2と、を有する。また、導電膜112__1の下端部は、導電膜112__2の下端部よりも外側に形成される。また、絶縁膜110の下端部は、導電膜112__1の下端部よりも外側に形成される。例えば、導電膜112__1と、導電膜112__2と、絶縁膜110と、を同じマスクで加工し、導電膜112__2及び導電膜112__1をウェットエッチング法で、絶縁膜110をドライエッチング法で、それぞれ加工することで、上記の構造とすることができる。

[0294]

また、トランジスタ100Dと同様に、トランジスタ100Eには、酸化物半導体膜108中に領域108fが形成される場合がある。領域108fは、チャネル領域108iとソース領域108sとの間、及びチャネル領域108iとドレイン領域108dとの間に形成される。

[0295]

また、図21(B)に示すように、開口部143において、導電膜112__2と、導電膜106とが接続される。

[0296]

なお、トランジスタ100Eのその他の構成は、先に示すトランジスタ100Aと同様であり、同様の効果を奏する。

[0297]

[2-4. トランジスタの構成例4]

次に、図17(A)(B)(C)に示すトランジスタ100Aと異なる構成について、図22乃至図26を用いて説明する。

[0298]

図22(A)(B)は、トランジスタ100Fの断面図であり、図23(A)(B)は、トランジスタ100Gの断面図であり、図24(A)(B)は、トランジスタ100Hの断面図であり、図25(A)(B)は、トランジスタ100Jの断面図であり、図26(A)(B)は、トランジスタ100Kの断面図である。なお、トランジスタ100F、トランジスタ100G、トランジスタ100H、トランジスタ100J、及びトランジスタ100Kの上面図としては、図17(A)に示すトランジスタ100Aと同様であるため、ここでの説明は省略する。

[0299]

トランジスタ100F、トランジスタ100G、トランジスタ100H、トランジスタ100J、

及びトランジスタ100Kは、先に示すトランジスタ100Aと酸化物半導体膜108の構造が異なる。それ以外の構成については、先に示すトランジスタ100Aと同様の構成であり、同様の効果を奏する。

[0300]

図22 (A) (B) に示すトランジスタ100Fが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__1と、酸化物半導体膜108__1上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導体膜108__3と、を有する。また、チャネル領域108i、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__1、酸化物半導体膜108__2、及び酸化物半導体膜108__3の3層の積層構造である。

[0301]

図23 (A) (B) に示すトランジスタ100Gが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導体膜108__3と、を有する。また、チャネル領域108i、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__2、及び酸化物半導体膜108__3の2層の積層構造である。

[0302]

図24 (A) (B) に示すトランジスタ100Hが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__1と、酸化物半導体膜108__1上の酸化物半導体膜108__2と、を有する。また、チャネル領域108i、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__1、及び酸化物半導体膜108__2の2層の積層構造である。

[0303]

図25 (A) (B) に示すトランジスタ100Jが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__1と、酸化物半導体膜108__1上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導体膜108__3と、を有する。また、チャネル領域108iは、酸化物半導体膜108__1、酸化物半導体膜108__2、及び酸化物半導体膜108__3の3層の積層構造であり、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__1、及び酸化物半導体膜108__2の2層の積層構造である。なお、トランジスタ100Jのチャネル幅(W) 方向の断面において、酸化物半導体膜108__3が、酸化物半導体膜108__1及び酸化物半導体膜108__2の側面を覆う。

[0304]

図26 (A) (B) に示すトランジスタ100Kが有する酸化物半導体膜108は、絶縁膜104上の酸化物半導体膜108__2と、酸化物半導体膜108__2上の酸化物半導体膜108__3と、を有する。また、チャネル領域108iは、酸化物半導体膜108__2、及び酸化物半導体膜108__3の2層の積層構造であり、ソース領域108s、及びドレイン領域108dは、それぞれ、酸化物半導体膜108__2の単層構造である。なお、トランジスタ100Kのチャネル幅(W) 方向の断面において、酸化物半導体膜108__3が、酸化物半導体膜108__2の側面を覆う。

[0305]

チャネル領域108iのチャネル幅(W) 方向の側面またはその近傍においては、加工におけるダメージにより欠陥(例えば、酸素欠損)が形成されやすい、あるいは不純物の付着により汚染されやすい。そのため、チャネル領域108iが実質的に真性であっても、電界などのストレスが印加され

ることによって、チャネル領域108iのチャネル幅(W)方向の側面またはその近傍が活性化され、低抵抗(n型)領域となりやすい。また、チャネル領域108iのチャネル幅(W)方向の側面またはその近傍がn型領域の場合、当該n型領域がキャリアのパスとなるため、寄生チャネルが形成される場合がある。

[0306]

そこで、トランジスタ100J、及びトランジスタ100Kにおいては、チャネル領域108iを積層構造とし、チャネル領域108iのチャネル幅(W)方向の側面を、積層構造の一方の層で覆う構成とする。当該構成とすることで、チャネル領域108iの側面またはその近傍の欠陥を抑制する、あるいはチャネル領域108iの側面またはその近傍への不純物の付着を低減することが可能となる。

[0307]

[2-5. バンド構造]

ここで、絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110のバンド構造、絶縁膜104、酸化物半導体膜108__2、108__3、及び絶縁膜110のバンド構造、並びに絶縁膜104、酸化物半導体膜108__1、108__2のバンド構造について、図27(A)(B)(C)を用いて説明する。なお、図27(A)(B)(C)は、チャネル領域108iにおけるバンド構造である。

[0308]

図27(A)は、絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。また、図27(B)は、絶縁膜104、酸化物半導体膜108__2、108__3、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。また、図27(C)は、絶縁膜104、酸化物半導体膜108__1、108__2、及び絶縁膜110を有する積層構造の膜厚方向のバンド構造の一例である。なお、バンド構造は、理解を容易にするため絶縁膜104、酸化物半導体膜108__1、108__2、108__3、及び絶縁膜110の伝導帯下端のエネルギー準位(E_c)を示す。

[0309]

また、図27(A)は、絶縁膜104、110として酸化シリコン膜を用い、酸化物半導体膜108__1として金属元素の原子数比を $In:Ga:Zn=1:3:2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__2として金属元素の原子数比を $In:Ga:Zn=4:2:4.1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__3として金属元素の原子数比を $In:Ga:Zn=1:3:2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0310]

また、図27(B)は、絶縁膜104、110として酸化シリコン膜を用い、酸化物半導体膜108__2として金属元素の原子数比を $In:Ga:Zn=4:2:4.1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜108__3として金属元素の原子数比を $In:Ga:Zn=1:3:2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0311]

また、図 27 (C) は、絶縁膜 104、110 として酸化シリコン膜を用い、酸化物半導体膜 108__1 として金属元素の原子数比を $In : Ga : Zn = 1 : 3 : 2$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜 108__2 として金属元素の原子数比を $In : Ga : Zn = 4 : 2 : 4$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いて形成される酸化物半導体膜を用いる構成のバンド図である。

[0312]

図 27 (A) に示すように、酸化物半導体膜 108__1、108__2、108__3 において、伝導帯下端のエネルギー準位はなだらかに変化する。また、図 27 (B) に示すように、酸化物半導体膜 108__2、108__3 において、伝導帯下端のエネルギー準位はなだらかに変化する。また、図 27 (C) に示すように、酸化物半導体膜 108__1、108__2 において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、連続的に変化または連続接合するともいうことができる。このようなバンド構造を有するためには、酸化物半導体膜 108__1 と酸化物半導体膜 108__2 との界面、または酸化物半導体膜 108__2 と酸化物半導体膜 108__3 との界面において、トラップ中心や再結合中心のような欠陥準位を形成するような不純物が存在しないとする。

[0313]

酸化物半導体膜 108__1、108__2、108__3 に連続接合を形成するためには、ロードロック室を備えたマルチチャンバー方式の成膜装置（スパッタリング装置）を用いて各膜を大気に触れさせることなく連続して積層することが必要となる。

[0314]

図 27 (A) (B) (C) に示す構成とすることで酸化物半導体膜 108__2 がウェル（井戸）となり、上記積層構造を用いたトランジスタにおいて、チャネル領域が酸化物半導体膜 108__2 に形成されることがわかる。

[0315]

なお、酸化物半導体膜 108__1、108__3 を設けることにより、トラップ準位を酸化物半導体膜 108__2 より遠ざけることができる。

[0316]

また、欠陥準位がチャネル領域として機能する酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位 (E_c) より真空準位から遠くなることがあり、欠陥準位に電子が蓄積しやすくなってしまう。欠陥準位に電子が蓄積されることで、マイナスの固定電荷となり、トランジスタのしきい値電圧はプラス方向にシフトしてしまう。したがって、欠陥準位が酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位 (E_c) より真空準位に近くなるような構成にすると好ましい。このようにすることで、欠陥準位に電子が蓄積しにくくなり、トランジスタのオン電流を増大させることが可能であると共に、電界効果移動度を高めることができる。

[0317]

また、酸化物半導体膜 108__1、108__3 は、酸化物半導体膜 108__2 よりも伝導帯下端のエネルギー準位が真空準位に近く、代表的には、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位と、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位との差が、0.15 eV 以上、または 0.5 eV 以上、かつ 2 eV 以下、または 1 eV 以下である。すなわち、酸化物半導体膜 108__1、108__3 の電子親和力と、酸化物半導体膜 108__2 の電子親和力との差が、

0.15 eV以上、または0.5 eV以上、かつ2 eV以下、または1 eV以下である。

[0318]

このような構成を有することで、酸化物半導体膜108₂が主な電流経路となる。すなわち、酸化物半導体膜108₂は、チャネル領域としての機能を有し、酸化物半導体膜108₁、108₃は、酸化物絶縁膜としての機能を有する。また、酸化物半導体膜108₁、108₃は、チャネル領域が形成される酸化物半導体膜108₂を構成する金属元素の一種以上から構成される酸化物半導体膜を用いると好ましい。このような構成とすることで、酸化物半導体膜108₁と酸化物半導体膜108₂との界面、または酸化物半導体膜108₂と酸化物半導体膜108₃との界面において、界面散乱が起こりにくい。従って、該界面においてはキャリアの動きが阻害されないため、トランジスタの電界効果移動度が高くなる。

[0319]

また、酸化物半導体膜108₁、108₃は、チャネル領域の一部として機能することを防止するため、導電率が十分に低い材料を用いるものとする。そのため、酸化物半導体膜108₁、108₃を、その物性及び／または機能から、それぞれ酸化物絶縁膜とも呼べる。または、酸化物半導体膜108₁、108₃には、電子親和力（真空準位と伝導帯下端のエネルギー準位との差）が酸化物半導体膜108₂よりも小さく、伝導帯下端のエネルギー準位が酸化物半導体膜108₂の伝導帯下端エネルギー準位と差分（バンドオフセット）を有する材料を用いるものとする。また、ドレイン電圧の大きさに依存したしきい値電圧の差が生じることを抑制するためには、酸化物半導体膜108₁、108₃の伝導帯下端のエネルギー準位が、酸化物半導体膜108₂の伝導帯下端のエネルギー準位よりも真空準位に近い材料を用いると好適である。例えば、酸化物半導体膜108₂の伝導帯下端のエネルギー準位と、酸化物半導体膜108₁、108₃の伝導帯下端のエネルギー準位との差が、0.2 eV以上、好ましくは0.5 eV以上とすることが好ましい。

[0320]

また、酸化物半導体膜108₁、108₃は、膜中にスピネル型の結晶構造が含まれないことが好ましい。酸化物半導体膜108₁、108₃の膜中にスピネル型の結晶構造を含む場合、該スピネル型の結晶構造と他の領域との界面において、導電膜120a、120bの構成元素が酸化物半導体膜108₂へ拡散してしまう場合がある。なお、酸化物半導体膜108₁、108₃が後述するCAAC-OSである場合、導電膜120a、120bの構成元素、例えば、銅元素のブロッキング性が高くなり好ましい。

[0321]

また、本実施の形態においては、酸化物半導体膜108₁、108₃として、金属元素の原子数比をIn:Ga:Zn=1:3:2の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いる構成について例示したが、これに限定されない。例えば、酸化物半導体膜108₁、108₃として、In:Ga:Zn=1:1:1 [原子数比]、In:Ga:Zn=1:1:1.2 [原子数比]、In:Ga:Zn=1:3:4 [原子数比]、In:Ga:Zn=1:3:6 [原子数比]、In:Ga:Zn=1:4:5 [原子数比]、In:Ga:Zn=1:5:6 [原子数比]、またはIn:Ga:Zn=1:10:1 [原子数比]の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いてもよい。あるいは、酸化物半導体膜108₁、108₃として、金属元素の原子数比をGa:Zn=10:1の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いてもよ

い。この場合、酸化物半導体膜 108__2 として金属元素の原子数比を $I n : G a : Z n = 1 : 1 : 1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用い、酸化物半導体膜 108__1、108__3 として金属元素の原子数比を $G a : Z n = 10 : 1$ の金属酸化物ターゲットを用いて形成される酸化物半導体膜を用いると、酸化物半導体膜 108__2 の伝導帯下端のエネルギー準位と、酸化物半導体膜 108__1、108__3 の伝導帯下端のエネルギー準位との差を 0.6 eV 以上とすることができるため好適である。

[0322]

なお、酸化物半導体膜 108__1、108__3 として、 $I n : G a : Z n = 1 : 1 : 1$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $I n : G a : Z n = 1 : \beta 1 (0 < \beta 1 \leq 2) : \beta 2 (0 < \beta 2 \leq 2)$ となる場合がある。また、酸化物半導体膜 108__1、108__3 として、 $I n : G a : Z n = 1 : 3 : 4$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $I n : G a : Z n = 1 : \beta 3 (1 \leq \beta 3 \leq 5) : \beta 4 (2 \leq \beta 4 \leq 6)$ となる場合がある。また、酸化物半導体膜 108__1、108__3 として、 $I n : G a : Z n = 1 : 3 : 6$ [原子数比] の金属酸化物ターゲットを用いる場合、酸化物半導体膜 108__1、108__3 は、 $I n : G a : Z n = 1 : \beta 5 (1 \leq \beta 5 \leq 5) : \beta 6 (4 \leq \beta 6 \leq 8)$ となる場合がある。

[0323]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0324]

(実施の形態 3)

本実施の形態では、本発明の一態様の半導体装置に用いることのできるトランジスタについて、詳細に説明する。

[0325]

なお、本実施の形態では、ボトムゲート型のトランジスタについて、図 28 乃至図 34 を用いて説明する。

[0326]

[3-1. トランジスタの構成例 1]

図 28 (A) は、トランジスタ 300A の上面図であり、図 28 (B) は、図 28 (A) に示す一点鎖線 X1-X2 間における切断面の断面図に相当し、図 28 (C) は、図 28 (A) に示す一点鎖線 Y1-Y2 間における切断面の断面図に相当する。なお、図 28 (A) において、煩雑になることを避けるため、トランジスタ 300A の構成要素の一部（ゲート絶縁膜として機能する絶縁膜等）を省略して図示している。また、一点鎖線 X1-X2 方向をチャネル長方向、一点鎖線 Y1-Y2 方向をチャネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図 28 (A) と同様に、構成要素の一部を省略して図示する場合がある。

[0327]

図 28 に示すトランジスタ 300A は、基板 302 上の導電膜 304 と、基板 302 及び導電膜 304 上の絶縁膜 306 と、絶縁膜 306 上の絶縁膜 307 と、絶縁膜 307 上の酸化物半導体膜 308 と、酸化物半導体膜 308 上の導電膜 312a と、酸化物半導体膜 308 上の導電膜 312b と、

を有する。また、トランジスタ 300A 上、より詳しくは、導電膜 312a、312b 及び酸化物半導体膜 308 上には絶縁膜 314、316、及び絶縁膜 318 が設けられる。

[0328]

なお、トランジスタ 300A において、絶縁膜 306、307 は、トランジスタ 300A のゲート絶縁膜としての機能を有し、絶縁膜 314、316、318 は、トランジスタ 300A の保護絶縁膜としての機能を有する。また、トランジスタ 300A において、導電膜 304 は、ゲート電極としての機能を有し、導電膜 312a は、ソース電極としての機能を有し、導電膜 312b は、ドレイン電極としての機能を有する。

[0329]

なお、本明細書等において、絶縁膜 306、307 を第 1 の絶縁膜と、絶縁膜 314、316 を第 2 の絶縁膜と、絶縁膜 318 を第 3 の絶縁膜と、それぞれ呼称する場合がある。

[0330]

図 28 に示すトランジスタ 300A は、チャネルエッチ型のトランジスタ構造である。本発明の一態様の酸化物半導体膜は、チャネルエッチ型のトランジスタに好適に用いることができる。

[0331]

[3-2. トランジスタの構成例 2]

図 29 (A) は、トランジスタ 300B の上面図であり、図 29 (B) は、図 29 (A) に示す一点鎖線 X1-X2 間における切断面の断面図に相当し、図 29 (C) は、図 29 (A) に示す一点鎖線 Y1-Y2 間における切断面の断面図に相当する。

[0332]

図 29 に示すトランジスタ 300B は、基板 302 上の導電膜 304 と、基板 302 及び導電膜 304 上の絶縁膜 306 と、絶縁膜 306 上の絶縁膜 307 と、絶縁膜 307 上の酸化物半導体膜 308 と、酸化物半導体膜 308 上の絶縁膜 314 と、絶縁膜 314 上の絶縁膜 316 と、絶縁膜 314 及び絶縁膜 316 に設けられる開口部 341a を介して酸化物半導体膜 308 に電氣的に接続される導電膜 312a と、絶縁膜 314 及び絶縁膜 316 に設けられる開口部 341b を介して酸化物半導体膜 308 に電氣的に接続される導電膜 312b とを有する。また、トランジスタ 300B 上、より詳しくは、導電膜 312a、312b、及び絶縁膜 316 上には絶縁膜 318 が設けられる。

[0333]

なお、トランジスタ 300B において、絶縁膜 306、307 は、トランジスタ 300B のゲート絶縁膜としての機能を有し、絶縁膜 314、316 は、酸化物半導体膜 308 の保護絶縁膜としての機能を有し、絶縁膜 318 は、トランジスタ 300B の保護絶縁膜としての機能を有する。また、トランジスタ 300B において、導電膜 304 は、ゲート電極としての機能を有し、導電膜 312a は、ソース電極としての機能を有し、導電膜 312b は、ドレイン電極としての機能を有する。

[0334]

図 28 に示すトランジスタ 300A においては、チャネルエッチ型の構造であったのに対し、図 29 (A) (B) (C) に示すトランジスタ 300B は、チャネル保護型の構造である。本発明の一態様の酸化物半導体膜は、チャネル保護型のトランジスタにも好適に用いることができる。

[0335]

[3-3. トランジスタの構成例 3]

図30(A)は、トランジスタ300Cの上面図であり、図30(B)は、図30(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図30(C)は、図30(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

[0336]

図30に示すトランジスタ300Cは、図29(A)(B)(C)に示すトランジスタ300Bと絶縁膜314、316の形状が相違する。具体的には、トランジスタ300Cの絶縁膜314、316は、酸化物半導体膜308のチャネル領域上に島状に設けられる。その他の構成は、トランジスタ300Bと同様である。

[0337]

[3-4. トランジスタの構成例4]

図31(A)は、トランジスタ300Dの上面図であり、図31(B)は、図31(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図31(C)は、図31(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

[0338]

図31に示すトランジスタ300Dは、基板302上の導電膜304と、基板302及び導電膜304上の絶縁膜306と、絶縁膜306上の絶縁膜307と、絶縁膜307上の酸化物半導体膜308と、酸化物半導体膜308上の導電膜312aと、酸化物半導体膜308上の導電膜312bと、酸化物半導体膜308、及び導電膜312a、312b上の絶縁膜314と、絶縁膜314上の絶縁膜316と、絶縁膜316上の絶縁膜318と、絶縁膜318上の導電膜320a、320bと、を有する。

[0339]

なお、トランジスタ300Dにおいて、絶縁膜306、307は、トランジスタ300Dの第1のゲート絶縁膜としての機能を有し、絶縁膜314、316、318は、トランジスタ300Dの第2のゲート絶縁膜としての機能を有する。また、トランジスタ300Dにおいて、導電膜304は、第1のゲート電極としての機能を有し、導電膜320aは、第2のゲート電極としての機能を有し、導電膜320bは、表示装置に用いる画素電極としての機能を有する。また、導電膜312aは、ソース電極としての機能を有し、導電膜312bは、ドレイン電極としての機能を有する。

[0340]

また、図31(C)に示すように導電膜320aは、絶縁膜306、307、314、316、318に設けられる開口部342b、342cにおいて、導電膜304に接続される。よって、導電膜320aと導電膜304とは、同じ電位が与えられる。

[0341]

なお、トランジスタ300Dにおいては、開口部342b、342cを設け、導電膜320aと導電膜304を接続する構成について例示したが、これに限定されない。例えば、開口部342bまたは開口部342cのいずれか一方の開口部のみを形成し、導電膜320aと導電膜304を接続する構成、または開口部342b及び開口部342cを設けずに、導電膜320aと導電膜304を接続しない構成としてもよい。なお、導電膜320aと導電膜304とを接続しない構成の場合、導電膜320aと導電膜304には、それぞれ異なる電位を与えることができる。

[0342]

また、導電膜 320b は、絶縁膜 314、316、318 に設けられる開口部 342a を介して、導電膜 312b と接続される。

[0343]

なお、トランジスタ 300D は、先に説明の S-channel 構造を有する。

[0344]

[3-5. トランジスタの構成例 5]

また、図 28 (A) (B) (C) に示すトランジスタ 300A が有する酸化物半導体膜 308 を複数の積層構造としてもよい。その場合の一例を図 32 (A) (B) 及び図 33 (A) (B) に示す。

[0345]

図 32 (A) (B) は、トランジスタ 300E の断面図であり、図 33 (A) (B) は、トランジスタ 300F の断面図である。なお、トランジスタ 300E、300F の上面図としては、図 28 (A) に示すトランジスタ 300A と同様である。

[0346]

図 32 (A) (B) に示すトランジスタ 300E が有する酸化物半導体膜 308 は、酸化物半導体膜 308_1 と、酸化物半導体膜 308_2 と、酸化物半導体膜 308_3 と、を有する。また、図 33 (A) (B) に示すトランジスタ 300F が有する酸化物半導体膜 308 は、酸化物半導体膜 308_2 と、酸化物半導体膜 308_3 と、を有する。

[0347]

なお、導電膜 304、絶縁膜 306、絶縁膜 307、酸化物半導体膜 308、酸化物半導体膜 308_1、酸化物半導体膜 308_2、酸化物半導体膜 308_3、導電膜 312a、312b、絶縁膜 314、絶縁膜 316、絶縁膜 318、及び導電膜 320a、320b としては、それぞれ先に記載の導電膜 106、絶縁膜 116、絶縁膜 114、酸化物半導体膜 108、酸化物半導体膜 108_1、酸化物半導体膜 108_2、酸化物半導体膜 108_3、導電膜 120a、120b、絶縁膜 104、絶縁膜 118、絶縁膜 116、及び導電膜 112 と同様な材料を用いることができる。

[0348]

[3-6. トランジスタの構成例 6]

図 34 (A) は、トランジスタ 300G の上面図であり、図 34 (B) は、図 34 (A) に示す一点鎖線 X1-X2 間における切断面の断面図に相当し、図 34 (C) は、図 34 (A) に示す一点鎖線 Y1-Y2 間における切断面の断面図に相当する。

[0349]

図 34 に示すトランジスタ 300G は、基板 302 上の導電膜 304 と、基板 302 及び導電膜 304 上の絶縁膜 306 と、絶縁膜 306 上の絶縁膜 307 と、絶縁膜 307 上の酸化物半導体膜 308 と、酸化物半導体膜 308 上の導電膜 312a と、酸化物半導体膜 308 上の導電膜 312b と、酸化物半導体膜 308、導電膜 312a、及び導電膜 312b 上の絶縁膜 314 と、絶縁膜 314 上の絶縁膜 316 と、絶縁膜 316 上の導電膜 320a と、絶縁膜 316 上の導電膜 320b と、を有する。

[0350]

また、絶縁膜 306 及び絶縁膜 307 は、開口部 351 を有し、絶縁膜 306 及び絶縁膜 307 上には、開口部 351 を介して導電膜 304 と電氣的に接続される導電膜 312c が形成される。また、

絶縁膜 314 及び絶縁膜 316 は、導電膜 312b に達する開口部 352a と、導電膜 312c に達する開口部 352b とを有する。

[0351]

また、酸化物半導体膜 308 は、導電膜 304 側の酸化物半導体膜 308__2 と、酸化物半導体膜 308__2 上の酸化物半導体膜 308__3 と、を有する。

[0352]

また、トランジスタ 300G の上には、絶縁膜 318 が設けられる。絶縁膜 318 は、絶縁膜 316、導電膜 320a、及び導電膜 320b を覆うように形成される。

[0353]

なお、トランジスタ 300G において、絶縁膜 306、307 は、トランジスタ 300G の第 1 のゲート絶縁膜としての機能を有し、絶縁膜 314、316 は、トランジスタ 300G の第 2 のゲート絶縁膜としての機能を有し、絶縁膜 318 は、トランジスタ 300G の保護絶縁膜としての機能を有する。また、トランジスタ 300G において、導電膜 304 は、第 1 のゲート電極としての機能を有し、導電膜 320a は、第 2 のゲート電極としての機能を有し、導電膜 320b は、表示装置に用いる画素電極としての機能を有する。また、トランジスタ 300G において、導電膜 312a は、ソース電極としての機能を有し、導電膜 312b は、ドレイン電極としての機能を有する。また、トランジスタ 300G において、導電膜 312c は接続電極としての機能を有する。

[0354]

なお、トランジスタ 300G は、先に説明の S-channel 構造を有する。

[0355]

また、トランジスタ 300A 乃至トランジスタ 300G の構造を、それぞれ自由に組み合わせて用いてもよい。

[0356]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0357]

(実施の形態 4)

本実施の形態においては、先の実施の形態で例示したトランジスタを有する表示装置の一例について、図 35 乃至図 42 を用いて以下説明を行う。

[0358]

図 35 は、表示装置の一例を示す上面図である。図 35 に示す表示装置 700 は、第 1 の基板 701 上に設けられた画素部 702 と、第 1 の基板 701 に設けられたソースドライバ回路部 704 及びゲートドライバ回路部 706 と、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 を囲むように配置されるシール材 712 と、第 1 の基板 701 に対向するように設けられる第 2 の基板 705 と、を有する。なお、第 1 の基板 701 と第 2 の基板 705 は、シール材 712 によって封止されている。すなわち、画素部 702、ソースドライバ回路部 704、及びゲートドライバ回路部 706 は、第 1 の基板 701 とシール材 712 と第 2 の基板 705 によって封止されている。なお、図 35 には図示しないが、第 1 の基板 701 と第 2 の基板 705 の間には表示素子が設けられる。

[0359]

また、表示装置700は、第1の基板701上のシール材712によって囲まれている領域とは異なる領域に、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びゲートドライバ回路部706と、それぞれ電氣的に接続されるFPC端子部708 (FPC: Flexible printed circuit) が設けられる。また、FPC端子部708には、FPC716が接続され、FPC716によって画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706に各種信号等が供給される。また、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708には、信号線710が各々接続されている。FPC716により供給される各種信号等は、信号線710を介して、画素部702、ソースドライバ回路部704、ゲートドライバ回路部706、及びFPC端子部708に与えられる。

[0360]

また、表示装置700にゲートドライバ回路部706を複数設けてもよい。また、表示装置700としては、ソースドライバ回路部704、及びゲートドライバ回路部706を画素部702と同じ第1の基板701に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部706のみを第1の基板701に形成しても良い、またはソースドライバ回路部704のみを第1の基板701に形成しても良い。この場合、ソースドライバ回路またはゲートドライバ回路等が形成された基板（例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板）を、第1の基板701に形成する構成としても良い。なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG (Chip On Glass) 方法、ワイヤボンディング方法などを用いることができる。

[0361]

また、表示装置700が有する画素部702、ソースドライバ回路部704及びゲートドライバ回路部706は、複数のトランジスタを有している。

[0362]

また、表示装置700は、様々な素子を有することが出来る。該素子の一例としては、例えば、エレクトロルミネッセンス (EL) 素子 (有機物及び無機物を含むEL素子、有機EL素子、無機EL素子、LEDなど)、発光トランジスタ素子 (電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク素子、電気泳動素子、エレクトロウェットティング素子、プラズマディスプレイパネル (PDP)、MEMS (マイクロ・エレクトロ・メカニカル・システム) ディスプレイ (例えば、グレーティングライトバルブ (GLV)、デジタルマイクロミラーデバイス (DMD)、デジタル・マイクロ・シャッター (DMS) 素子、インターフェロメトリック・モジュレーション (IMOD) 素子など)、圧電セラミックディスプレイなどが挙げられる。

[0363]

また、EL素子を用いた表示装置の一例としては、ELディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、フィールドエミッションディスプレイ (FED) 又はSED方式平面型ディスプレイ (SED: Surface-conduction Electron-emitter Display) などがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ (透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ) などがある。電子インク素子又は電気泳動素子を用いた表示

装置の一例としては、電子ペーパーなどがある。なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

[0364]

なお、表示装置700における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、Rの画素とGの画素とBの画素とW（白）の画素の四画素から構成されてもよい。または、ペンタイル配列のように、RGBのうちの2色分で一つの色要素を構成し、色要素によって、異なる2色を選択して構成してもよい。またはRGBに、イエロー、シアン、マゼンタ等を一色以上追加してもよい。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

[0365]

また、バックライト（有機EL素子、無機EL素子、LED、蛍光灯など）に白色発光（W）を用いて表示装置をフルカラー表示させるために、着色層（カラーフィルタともいう。）を用いてもよい。着色層は、例えば、レッド（R）、グリーン（G）、ブルー（B）、イエロー（Y）などを適宜組み合わせる用いることができる。着色層を用いることで、着色層を用いない場合と比べて色の再現性を高くすることができる。このとき、着色層を有する領域と、着色層を有さない領域と、を配置することによって、着色層を有さない領域における白色光を直接表示に利用しても構わない。一部に着色層を有さない領域を配置することで、明るい表示の際に、着色層による輝度の低下を少なくでき、消費電力を2割から3割程度低減できる場合がある。ただし、有機EL素子や無機EL素子などの自発光素子を用いてフルカラー表示する場合、R、G、B、Y、Wを、それぞれの発光色を有する素子から発光させても構わない。自発光素子を用いることで、着色層を用いた場合よりも、さらに消費電力を低減できる場合がある。

[0366]

また、カラー化方式としては、上述の白色発光からの発光の一部をカラーフィルタを通すことで赤色、緑色、青色に変換する方式（カラーフィルタ方式）の他、赤色、緑色、青色の発光をそれぞれ用いる方式（3色方式）、または青色発光からの発光の一部を赤色や緑色に変換する方式（色変換方式、量子ドット方式）を適用してもよい。

[0367]

本実施の形態においては、表示素子として液晶素子及びEL素子を用いる構成について、図36乃至図38を用いて説明する。なお、図36及び図37は、図35に示す一点鎖線Q-Rにおける断面図であり、表示素子として液晶素子を用いた構成である。また、図38は、図35に示す一点鎖線Q-Rにおける断面図であり、表示素子としてEL素子を用いた構成である。

[0368]

まず、図36乃至図38に示す共通部分について最初に説明し、次に異なる部分について以下説明する。

[0369]

[4-1. 表示装置の共通部分に関する説明]

図36乃至図38に示す表示装置700は、引き回し配線部711と、画素部702と、ソースドライバ回路部704と、FPC端子部708と、を有する。また、引き回し配線部711は、信号線710を有する。また、画素部702は、トランジスタ750及び容量素子790を有する。また、ソースドライバ回路部704は、トランジスタ752を有する。

[0370]

トランジスタ750及びトランジスタ752は、先に示すトランジスタ100Bと同様の構成である。なお、トランジスタ750及びトランジスタ752の構成については、先の実施の形態に示す、その他のトランジスタを用いてもよい。

[0371]

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

[0372]

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを液晶表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、別途駆動回路として、シリコンウェハ等により形成された半導体装置を用いる必要がないため、半導体装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

[0373]

容量素子790は、トランジスタ750が有する第1のゲート電極と機能する導電膜と同一の導電膜を加工する工程を経て形成される下部電極と、トランジスタ750が有するソース電極及びドレイン電極として機能する導電膜と同一の導電膜を加工する工程を経て形成される上部電極と、を有する。また、下部電極と上部電極との間には、トランジスタ750が有する第1のゲート絶縁膜として機能する絶縁膜と同一の絶縁膜を形成する工程を経て形成される絶縁膜と、トランジスタ750の保護絶縁膜として機能する絶縁膜と同一の絶縁膜を形成する工程を経て形成される絶縁膜とが設けられる。すなわち、容量素子790は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。

[0374]

また、図36乃至図38において、トランジスタ750、トランジスタ752、及び容量素子790上に平坦化絶縁膜770が設けられている。

[0375]

また、図36乃至図38においては、画素部702が有するトランジスタ750と、ソースドライバ回路部704が有するトランジスタ752と、を同じ構造のトランジスタを用いる構成について例示したが、これに限定されない。例えば、画素部702と、ソースドライバ回路部704とは、異なるトランジスタを用いてもよい。具体的には、画素部702にトップゲート型のトランジスタを用い、

ソースドライバ回路部 704 にボトムゲート型のトランジスタを用いる構成、あるいは画素部 702 にボトムゲート型のトランジスタを用い、ソースドライバ回路部 704 にトップゲート型のトランジスタを用いる構成などが挙げられる。なお、上記のソースドライバ回路部 704 を、ゲートドライバ回路部と読み替えてもよい。

[0376]

また、信号線 710 は、トランジスタ 750、752 のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。信号線 710 として、例えば、銅元素を含む材料を用いた場合、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となる。

[0377]

また、FPC 端子部 708 は、接続電極 760、異方性導電膜 780、及び FPC 716 を有する。なお、接続電極 760 は、トランジスタ 750、752 のソース電極及びドレイン電極として機能する導電膜と同じ工程を経て形成される。また、接続電極 760 は、FPC 716 が有する端子と異方性導電膜 780 を介して、電氣的に接続される。

[0378]

また、第 1 の基板 701 及び第 2 の基板 705 としては、例えばガラス基板を用いることができる。また、第 1 の基板 701 及び第 2 の基板 705 として、可撓性を有する基板を用いてもよい。該可撓性を有する基板としては、例えばプラスチック基板等が挙げられる。

[0379]

また、第 1 の基板 701 と第 2 の基板 705 の間には、構造体 778 が設けられる。構造体 778 は、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、第 1 の基板 701 と第 2 の基板 705 の間の距離（セルギャップ）を制御するために設けられる。なお、構造体 778 として、球状のスペーサを用いてもよい。

[0380]

また、第 2 の基板 705 側には、ブラックマトリクスとして機能する遮光膜 738 と、カラーフィルタとして機能する着色膜 736 と、遮光膜 738 及び着色膜 736 に接する絶縁膜 734 が設けられる。

[0381]

[4-2. 液晶素子を用いる表示装置の構成例]

図 36 に示す表示装置 700 は、液晶素子 775 を有する。液晶素子 775 は、導電膜 772、導電膜 774、及び液晶層 776 を有する。導電膜 774 は、第 2 の基板 705 側に設けられ、対向電極としての機能を有する。図 36 に示す表示装置 700 は、導電膜 772 と導電膜 774 に印加される電圧によって、液晶層 776 の配向状態が変わることによって光の透過、非透過が制御され画像を表示することができる。

[0382]

また、導電膜 772 は、トランジスタ 750 が有するソース電極及びドレイン電極として機能する導電膜と電氣的に接続される。導電膜 772 は、平坦化絶縁膜 770 上に形成され画素電極、すなわち表示素子の一方の電極として機能する。

[0383]

導電膜 772 としては、可視光において透光性のある導電膜、または可視光において反射性のある

導電膜を用いることができる。可視光において透光性のある導電膜としては、例えば、インジウム（I n）、亜鉛（Z n）、錫（S n）の中から選ばれた一種を含む材料を用いるとよい。可視光において反射性のある導電膜としては、例えば、アルミニウム、または銀を含む材料を用いるとよい。

[0384]

導電膜772に可視光において反射性のある導電膜を用いる場合、表示装置700は、反射型の液晶表示装置となる。また、導電膜772に可視光において透光性のある導電膜を用いる場合、表示装置700は、透過型の液晶表示装置となる。

[0385]

また、導電膜772上の構成を変えることで、液晶素子の駆動方式を変えることができる。この場合の一例を図37に示す。また、図37に示す表示装置700は、液晶素子の駆動方式として横電界方式（例えば、FFSモード）を用いる構成の一例である。図37に示す構成の場合、導電膜772上に絶縁膜773が設けられ、絶縁膜773上に導電膜774が設けられる。この場合、導電膜774は、共通電極（コモン電極ともいう）としての機能を有し、絶縁膜773を介して、導電膜772と導電膜774との間に生じる電界によって、液晶層776の配向状態を制御することができる。

[0386]

また、図36及び図37において図示しないが、導電膜772または導電膜774のいずれか一方または双方に、液晶層776と接する側に、それぞれ配向膜を設ける構成としてもよい。また、図36及び図37において図示しないが、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設けてもよい。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

[0387]

表示素子として液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相を示す。

[0388]

また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性であるため配向処理が不要である。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。また、ブルー相を示す液晶材料は、視野角依存性が小さい。

[0389]

また、表示素子として液晶素子を用いる場合、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、FFS（Fringe Field Switching）モード、ASM（Axially Symmetric aligned Micro-cell）モード、OCB（Optical Compensated Birefrin

gence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。

[0390]

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどを用いることができる。

[0391]

[4-3. 発光素子を用いる表示装置]

図38に示す表示装置700は、発光素子782を有する。発光素子782は、導電膜772、EL層786、及び導電膜788を有する。図38に示す表示装置700は、発光素子782が有するEL層786が発光することによって、画像を表示することができる。なお、EL層786は、有機化合物、または量子ドットなどの無機化合物を有する。

[0392]

有機化合物に用いることのできる材料としては、蛍光性材料または燐光性材料などが挙げられる。また、量子ドットに用いることのできる材料としては、コロイド状量子ドット材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料、などが挙げられる。また、12族と16族、13族と15族、または14族と16族の元素グループを含む材料を用いてもよい。または、カドミウム (Cd)、セレン (Se)、亜鉛 (Zn)、硫黄 (S)、リン (P)、インジウム (In)、テルル (Te)、鉛 (Pb)、ガリウム (Ga)、ヒ素 (As)、アルミニウム (Al)、等の元素を有する量子ドット材料を用いてもよい。

[0393]

また、上述の有機化合物、及び無機化合物としては、例えば、蒸着法 (真空蒸着法を含む)、液滴吐出法 (インクジェット法ともいう)、塗布法、グラビア印刷法等の方法を用いて形成することができる。また、EL層786としては、低分子材料、中分子材料 (オリゴマー、 dendrimer を含む)、または高分子材料を含んでもよい。

[0394]

ここで、液滴吐出法を用いてEL層786を形成する方法について、図39を用いて説明する。図39 (A) 乃至図39 (D) は、EL層786の作製方法を説明する断面図である。

[0395]

まず、平坦化絶縁膜770上に導電膜772が形成され、導電膜772の一部を覆うように絶縁膜730が形成される (図39 (A) 参照)。

[0396]

次に、絶縁膜730の開口である導電膜772の露出部に、液滴吐出装置783より液滴784を吐出し、組成物を含む層785を形成する。液滴784は、溶媒を含む組成物であり、導電膜772上に付着する (図39 (B) 参照)。

[0397]

なお、液滴784を吐出する工程を減圧下で行ってもよい。

[0398]

次に、組成物を含む層785より溶媒を除去し、固化することによってEL層786を形成する(図39(C)参照)。

[0399]

なお、溶媒の除去方法としては、乾燥工程または加熱工程を行えばよい。

[0400]

次に、EL層786上に導電膜788を形成し、発光素子782を形成する(図39(D)参照)。

[0401]

このようにEL層786を液滴吐出法で行うと、選択的に組成物を吐出することができるため、材料のロスを削減することができる。また、形状を加工するためのリソグラフィ工程などにも必要ないために工程も簡略化することができ、低コスト化が達成できる。

[0402]

なお、上記説明した液滴吐出法とは、組成物の吐出口を有するノズル、あるいは1つ又は複数のノズルを有するヘッド等の液滴を吐出する手段を有するものの総称とする。

[0403]

次に、液滴吐出法に用いる液滴吐出装置について、図40を用いて説明する。図40は、液滴吐出装置1400を説明する概念図である。

[0404]

液滴吐出装置1400は、液滴吐出手段1403を有する。また、液滴吐出手段1403は、ヘッド1405と、ヘッド1412とを有する。

[0405]

ヘッド1405、及びヘッド1412は制御手段1407に接続され、それがコンピュータ1410で制御することにより予めプログラミングされたパターンに描画することができる。

[0406]

また、描画するタイミングとしては、例えば、基板1402上に形成されたマーカー1411を基準に行えば良い。あるいは、基板1402の外縁を基準にして基準点を確定させても良い。ここでは、マーカー1411を撮像手段1404で検出し、画像処理手段1409にてデジタル信号に変換したものをコンピュータ1410で認識して制御信号を発生させて制御手段1407に送る。

[0407]

撮像手段1404としては、電荷結合素子(CCD)や相補型金属酸化物半導体(CMOS)を利用したイメージセンサなどを用いることができる。なお、基板1402上に形成されるべきパターンの情報は記憶媒体1408に格納されたものであり、この情報を基にして制御手段1407に制御信号を送り、液滴吐出手段1403の個々のヘッド1405、ヘッド1412を個別に制御することができる。吐出する材料は、材料供給源1413、材料供給源1414より配管を通してヘッド1405、ヘッド1412にそれぞれ供給される。

[0408]

ヘッド1405の内部は、点線1406が示すように液状の材料を充填する空間と、吐出口であるノズルを有する構造となっている。図示しないが、ヘッド1412もヘッド1405と同様な内部構造を有する。ヘッド1405とヘッド1412のノズルを異なるサイズで設けると、異なる材料を異

なる幅で同時に描画することができる。一つのヘッドで、複数種の発光材料などをそれぞれ吐出し、描画することができ、広領域に描画する場合は、スループットを向上させるため複数のノズルより同材料を同時に吐出し、描画することができる。大型基板を用いる場合、ヘッド1405、ヘッド1412は基板上を、図40中に示すX、Y、Zの矢印の方向に自在に走査し、描画する領域を自由に設定することができ、同じパターンを一枚の基板に複数描画することができる。

[0409]

また、組成物を吐出する工程は、減圧下で行ってもよい。吐出時に基板を加熱しておいてもよい。組成物を吐出後、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、その目的、温度と時間が異なるものである。乾燥の工程、焼成の工程は、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉などにより行う。なお、この加熱処理を行うタイミング、加熱処理の回数は特に限定されない。乾燥と焼成の工程を良好に行うためには、そのときの温度は、基板の材質及び組成物の性質に依存する。

[0410]

以上のように、液滴吐出装置を用いてEL層786を作製することができる。

[0411]

再び、図38に示す表示装置700の説明に戻る。

[0412]

また、図38に示す表示装置700には、平坦化絶縁膜770及び導電膜772上に絶縁膜730が設けられる。絶縁膜730は、導電膜772の一部を覆う。なお、発光素子782はトップエミッション構造である。したがって、導電膜788は透光性を有し、EL層786が発する光を透過する。なお、本実施の形態においては、トップエミッション構造について、例示するが、これに限定されない。例えば、導電膜772側に光を射出するボトムエミッション構造や、導電膜772及び導電膜788の双方に光を射出するデュアルエミッション構造にも適用することができる。

[0413]

また、発光素子782と重なる位置に、着色膜736が設けられ、絶縁膜730と重なる位置、引き回し配線部711、及びソースドライバ回路部704に遮光膜738が設けられている。また、着色膜736及び遮光膜738は、絶縁膜734で覆われている。また、発光素子782と絶縁膜734の間は封止膜732で充填されている。なお、図38に示す表示装置700においては、着色膜736を設ける構成について例示したが、これに限定されない。例えば、EL層786を塗り分けにより形成する場合においては、着色膜736を設けない構成としてもよい。

[0414]

[4-4. 表示装置に入出力装置を設ける構成例]

また、図37及び図38に示す表示装置700に入出力装置を設けてもよい。当該入出力装置としては、例えば、タッチパネル等が挙げられる。

[0415]

図37に示す表示装置700にタッチパネル791を設ける構成を図41に、図38に示す表示装置700にタッチパネル791を設ける構成を図42に、それぞれ示す。

[0416]

図41は図37に示す表示装置700にタッチパネル791を設ける構成の断面図であり、図42

は図 38 に示す表示装置 700 にタッチパネル 791 を設ける構成の断面図である。

[0417]

まず、図 41 及び図 42 に示すタッチパネル 791 について、以下説明を行う。

[0418]

図 41 及び図 42 に示すタッチパネル 791 は、基板 705 と着色膜 736 との間に設けられる、所謂インセル型のタッチパネルである。タッチパネル 791 は、遮光膜 738、及び着色膜 736 を形成する前に、基板 705 側に形成すればよい。

[0419]

なお、タッチパネル 791 は、遮光膜 738 と、絶縁膜 792 と、電極 793 と、電極 794 と、絶縁膜 795 と、電極 796 と、絶縁膜 797 と、を有する。例えば、指やスタイラスなどの被検知体が近接することで、電極 793 と、電極 794 との相互容量の変化を検知することができる。

[0420]

また、図 41 及び図 42 に示すトランジスタ 750 の上方においては、電極 793 と、電極 794 との交差部を明示している。電極 796 は、絶縁膜 795 に設けられた開口部を介して、電極 794 を挟む 2 つの電極 793 と電氣的に接続されている。なお、図 41 及び図 42 においては、電極 796 が設けられる領域を画素部 702 に設ける構成を例示したが、これに限定されず、例えば、ソースドライバ回路部 704 に形成してもよい。

[0421]

電極 793 及び電極 794 は、遮光膜 738 と重なる領域に設けられる。また、図 41 に示すように、電極 793 は、発光素子 782 と重ならないように設けられると好ましい。また、図 42 に示すように、電極 793 は、液晶素子 775 と重ならないように設けられると好ましい。別言すると、電極 793 は、発光素子 782 及び液晶素子 775 と重なる領域に開口部を有する。すなわち、電極 793 はメッシュ形状を有する。このような構成とすることで、電極 793 は、発光素子 782 が射出する光を遮らない構成とすることができる。または、電極 793 は、液晶素子 775 を透過する光を遮らない構成とすることができる。したがって、タッチパネル 791 を配置することによる輝度の低下が極めて少ないため、視認性が高く、且つ消費電力が低減された表示装置を実現できる。なお、電極 794 も同様の構成とすればよい。

[0422]

また、電極 793 及び電極 794 が発光素子 782 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。または、電極 793 及び電極 794 が液晶素子 775 と重ならないため、電極 793 及び電極 794 には、可視光の透過率が低い金属材料を用いることができる。

[0423]

そのため、可視光の透過率が高い酸化物材料を用いた電極と比較して、電極 793 及び電極 794 の抵抗を低くすることが可能となり、タッチパネルのセンサ感度を向上させることができる。

[0424]

例えば、電極 793、794、796 には、導電性のナノワイヤを用いてもよい。当該ナノワイヤは、直径の平均値が 1 nm 以上 100 nm 以下、好ましくは 5 nm 以上 50 nm 以下、より好ましくは 5 nm 以上 25 nm 以下の大きさとすればよい。また、上記ナノワイヤとしては、Ag ナノワイヤ、

Cuナノワイヤ、またはAlナノワイヤ等の金属ナノワイヤ、あるいは、カーボンナノチューブなどを用いればよい。例えば、電極664、665、667のいずれか一つあるいは全部にAgナノワイヤを用いる場合、可視光における光透過率を89%以上、シート抵抗値を $40\ \Omega/\square$ 以上 $100\ \Omega/\square$ 以下とすることができる。

[0425]

また、図41及び図42においては、インセル型のタッチパネルの構成について例示したが、これに限定されない。例えば、表示装置700上に形成する、所謂オンセル型のタッチパネルや、表示装置700に貼り合わせて用いる、所謂アウトセル型のタッチパネルとしてもよい。

[0426]

このように、本発明の一態様の表示装置は、様々な形態のタッチパネルと組み合わせて用いることができる。

[0427]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0428]

(実施の形態5)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図43を用いて説明を行う。

[0429]

[5. 表示装置の回路構成]

図43(A)に示す表示装置は、表示素子の画素を有する領域(以下、画素部502という)と、画素部502の外側に配置され、画素を駆動するための回路を有する回路部(以下、駆動回路部504という)と、素子の保護機能を有する回路(以下、保護回路506という)と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

[0430]

駆動回路部504の一部、または全部は、画素部502と同一基板上に形成されていることが望ましい。これにより、部品数や端子数を減らすことが出来る。駆動回路部504の一部、または全部が、画素部502と同一基板上に形成されていない場合には、駆動回路部504の一部、または全部は、COGやTAB(Tape Automated Bonding)によって、実装することができる。

[0431]

画素部502は、X行(Xは2以上の自然数)Y列(Yは2以上の自然数)に配置された複数の表示素子を駆動するための回路(以下、画素回路501という)を有し、駆動回路部504は、画素を選択する信号(走査信号)を出力する回路(以下、ゲートドライバ504aという)、画素の表示素子を駆動するための信号(データ信号)を供給するための回路(以下、ソースドライバ504b)などの駆動回路を有する。

[0432]

ゲートドライバ504aは、シフトレジスタ等を有する。ゲートドライバ504aは、端子部507を介して、シフトレジスタを駆動するための信号が入力され、信号を出力する。例えば、ゲートド

ライバ504aは、スタートパルス信号、クロック信号等が入力され、パルス信号を出力する。ゲートドライバ504aは、走査信号が与えられる配線（以下、走査線GL__1乃至GL__Xという）の電位を制御する機能を有する。なお、ゲートドライバ504aを複数設け、複数のゲートドライバ504aにより、走査線GL__1乃至GL__Xを分割して制御してもよい。または、ゲートドライバ504aは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ゲートドライバ504aは、別の信号を供給することも可能である。

[0433]

ソースドライバ504bは、シフトレジスタ等を有する。ソースドライバ504bは、端子部507を介して、シフトレジスタを駆動するための信号の他、データ信号の元となる信号（画像信号）が入力される。ソースドライバ504bは、画像信号を元に画素回路501に書き込むデータ信号を生成する機能を有する。また、ソースドライバ504bは、スタートパルス、クロック信号等が入力されて得られるパルス信号に従って、データ信号の出力を制御する機能を有する。また、ソースドライバ504bは、データ信号が与えられる配線（以下、データ線DL__1乃至DL__Yという）の電位を制御する機能を有する。または、ソースドライバ504bは、初期化信号を供給することができる機能を有する。ただし、これに限定されず、ソースドライバ504bは、別の信号を供給することも可能である。

[0434]

ソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。ソースドライバ504bは、複数のアナログスイッチを順次オン状態にすることにより、画像信号を時分割した信号をデータ信号として出力できる。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

[0435]

複数の画素回路501のそれぞれは、走査信号が与えられる複数の走査線GLの一つを介してパルス信号が入力され、データ信号が与えられる複数のデータ線DLの一つを介してデータ信号が入力される。また、複数の画素回路501のそれぞれは、ゲートドライバ504aによりデータ信号のデータの書き込み及び保持が制御される。例えば、m行n列目の画素回路501は、走査線GL__m（mはX以下の自然数）を介してゲートドライバ504aからパルス信号が入力され、走査線GL__mの電位に応じてデータ線DL__n（nはY以下の自然数）を介してソースドライバ504bからデータ信号が入力される。

[0436]

図43（A）に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GLに接続される。または、保護回路506は、ソースドライバ504bと画素回路501の間の配線であるデータ線DLに接続される。または、保護回路506は、ゲートドライバ504aと端子部507との間の配線に接続することができる。または、保護回路506は、ソースドライバ504bと端子部507との間の配線に接続することができる。なお、端子部507は、外部の回路から表示装置に電源及び制御信号、及び画像信号を入力するための端子が設けられた部分という。

[0437]

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の

配線とを導通状態にする回路である。

[0438]

図43(A)に示すように、画素部502と駆動回路部504にそれぞれ保護回路506を設けることにより、ESD(Electro Static Discharge: 静電気放電)などにより発生する過電流に対する表示装置の耐性を高めることができる。ただし、保護回路506の構成はこれに限定されず、例えば、ゲートドライバ504aに保護回路506を接続した構成、またはソースドライバ504bに保護回路506を接続した構成とすることもできる。あるいは、端子部507に保護回路506を接続した構成とすることもできる。

[0439]

また、図43(A)においては、ゲートドライバ504aとソースドライバ504bによって駆動回路部504を形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ504aのみを形成し、別途用意されたソースドライバ回路が形成された基板(例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板)を実装する構成としても良い。

[0440]

また、図43(A)に示す複数の画素回路501は、例えば、図43(B)に示す構成とすることができる。

[0441]

図43(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。トランジスタ550に先の実施の形態に示すトランジスタを適用することができる。

[0442]

液晶素子570の一对の電極の一方の電位は、画素回路501の仕様に依じて適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一对の電極の一方に共通の電位(コモン電位)を与えてもよい。また、各行の画素回路501の液晶素子570の一对の電極の一方に異なる電位を与えてもよい。

[0443]

例えば、液晶素子570を備える表示装置の駆動方法としては、TNモード、STNモード、VAモード、ASM(Axially Symmetric Aligned Micro-cell)モード、OCB(Optically Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モード、MVAモード、PVA(Patterned Vertical Alignment)モード、IPSモード、FFSモード、又はTBA(Transverse Bend Alignment)モードなどを用いてもよい。また、表示装置の駆動方法としては、上述した駆動方法の他、ECB(Electrically Controlled Birefringence)モード、PDLC(Polymer Dispersed Liquid Crystal)モード、PNLC(Polymer Network Liquid Crystal)モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子及びその駆動方式として様々なものを用いることができる。

[0444]

m行n列目の画素回路501において、トランジスタ550のソース電極またはドレイン電極の一

方は、データ線DL_nに電氣的に接続され、他方は液晶素子570の一对の電極の他方に電氣的に接続される。また、トランジスタ550のゲート電極は、走査線GL_mに電氣的に接続される。トランジスタ550は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

[0445]

容量素子560の一对の電極の一方は、電位が供給される配線（以下、電位供給線VL）に電氣的に接続され、他方は、液晶素子570の一对の電極の他方に電氣的に接続される。なお、電位供給線VLの電位の値は、画素回路501の仕様に依じて適宜設定される。容量素子560は、書き込まれたデータを保持する保持容量としての機能を有する。

[0446]

例えば、図43（B）の画素回路501を有する表示装置では、例えば、図43（A）に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ550をオン状態にしてデータ信号のデータを書き込む。

[0447]

データが書き込まれた画素回路501は、トランジスタ550がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、画像を表示できる。

[0448]

また、図43（A）に示す複数の画素回路501は、例えば、図43（C）に示す構成とすることができる。

[0449]

また、図43（C）に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。トランジスタ552及びトランジスタ554のいずれか一方または双方に先の実施の形態に示すトランジスタを適用することができる。

[0450]

トランジスタ552のソース電極及びドレイン電極の一方は、データ信号が与えられる配線（以下、信号線DL_nという）に電氣的に接続される。さらに、トランジスタ552のゲート電極は、ゲート信号が与えられる配線（以下、走査線GL_mという）に電氣的に接続される。

[0451]

トランジスタ552は、オン状態またはオフ状態になることにより、データ信号のデータの書き込みを制御する機能を有する。

[0452]

容量素子562の一对の電極の一方は、電位が与えられる配線（以下、電位供給線VL_aという）に電氣的に接続され、他方は、トランジスタ552のソース電極及びドレイン電極の他方に電氣的に接続される。

[0453]

容量素子562は、書き込まれたデータを保持する保持容量としての機能を有する。

[0454]

トランジスタ554のソース電極及びドレイン電極の一方は、電位供給線VL_aに電氣的に接続される。さらに、トランジスタ554のゲート電極は、トランジスタ552のソース電極及びドレイ

ン電極の他方に電氣的に接続される。

[0455]

発光素子572のアノード及びカソードの一方は、電位供給線VL__bに電氣的に接続され、他方は、トランジスタ554のソース電極及びドレイン電極の他方に電氣的に接続される。

[0456]

発光素子572としては、例えば有機エレクトロルミネセンス素子（有機EL素子ともいう）などを用いることができる。ただし、発光素子572としては、これに限定されず、無機材料からなる無機EL素子を用いても良い。

[0457]

なお、電位供給線VL__a及び電位供給線VL__bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。

[0458]

図43（C）の画素回路501を有する表示装置では、例えば、図43（A）に示すゲートドライバ504aにより各行の画素回路501を順次選択し、トランジスタ552をオン状態にしてデータ信号のデータを書き込む。

[0459]

データが書き込まれた画素回路501は、トランジスタ552がオフ状態になることで保持状態になる。さらに、書き込まれたデータ信号の電位に応じてトランジスタ554のソース電極とドレイン電極の間に流れる電流量が制御され、発光素子572は、流れる電流量に応じた輝度で発光する。これを行毎に順次行うことにより、画像を表示できる。

[0460]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0461]

（実施の形態6）

本実施の形態では、上述の実施の形態で説明したトランジスタの適用可能な回路構成の一例について、図44乃至図47を用いて説明する。

[0462]

[6. インバータ回路の構成例]

図44（A）には、駆動回路が有するシフトレジスタやバッファ等に適用することができるインバータの回路図を示す。インバータ800は、入力端子INに与える信号の論理を反転した信号を出力端子OUTに出力する。インバータ800は、複数のOSトランジスタを有する。信号S_{BG}は、OSトランジスタの電気特性を切り替えることができる信号である。

[0463]

図44（B）は、インバータ800の一例である。インバータ800は、OSトランジスタ810、およびOSトランジスタ820を有する。インバータ800は、nチャネル型トランジスタのみで作製することができるため、CMOS（Complementary Metal Oxide Semiconductor）でインバータ（CMOSインバータ）を作製する場合と比較して、低コストで作製することが可能である。

[0464]

なお、OSトランジスタを有するインバータ800は、Siトランジスタで構成されるCMOS上に配置することもできる。インバータ800は、CMOSの回路に重ねて配置できるため、インバータ800を追加する分の回路面積の増加を抑えることができる。

[0465]

OSトランジスタ810、820は、フロントゲートとして機能する第1ゲートと、バックゲートとして機能する第2ゲートと、ソースまたはドレインの一方として機能する第1端子と、ソースまたはドレインの他方として機能する第2端子とを有する。

[0466]

OSトランジスタ810の第1ゲートは、第2端子に接続される。OSトランジスタ810の第2ゲートは、信号 S_{BG} を供給する配線に接続される。OSトランジスタ810の第1端子は、電圧 V_{DD} を与える配線に接続される。OSトランジスタ810の第2端子は、出力端子OUTに接続される。

[0467]

OSトランジスタ820の第1ゲートは、入力端子INに接続される。OSトランジスタ820の第2ゲートは、入力端子INに接続される。OSトランジスタ820の第1端子は、出力端子OUTに接続される。OSトランジスタ820の第2端子は、電圧 V_{SS} を与える配線に接続される。

[0468]

図44(C)は、インバータ800の動作を説明するためのタイミングチャートである。図44(C)のタイミングチャートでは、入力端子INの信号波形、出力端子OUTの信号波形、信号 S_{BG} の信号波形、およびOSトランジスタ810のしきい値電圧の変化について示している。

[0469]

信号 S_{BG} をOSトランジスタ810の第2ゲートに与えることで、OSトランジスタ810のしきい値電圧を制御することができる。

[0470]

信号 S_{BG} は、しきい値電圧をマイナスシフトさせるための電圧 V_{BG_A} 、しきい値電圧をプラスシフトさせるための電圧 V_{BG_B} を有する。第2ゲートに電圧 V_{BG_A} を与えることで、OSトランジスタ810はしきい値電圧 V_{TH_A} にマイナスシフトさせることができる。また、第2ゲートに電圧 V_{BG_B} を与えることで、OSトランジスタ810は、しきい値電圧 V_{TH_B} にプラスシフトさせることができる。

[0471]

前述の説明を可視化するために、図45(A)には、トランジスタの電気特性の一つである、 $I_d - V_g$ カーブを示す。

[0472]

上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_A} のように大きくすることで、図45(A)中の破線840で表される曲線にシフトさせることができる。また、上述したOSトランジスタ810の電気特性は、第2ゲートの電圧を電圧 V_{BG_B} のように小さくすることで、図45(A)中の実線841で表される曲線にシフトさせることができる。図45(A)に示すように、OSトランジスタ810は、信号 S_{BG} を電圧 V_{BG_A} あるいは電圧 V_{BG_B} というように

切り替えることで、しきい値電圧をプラスシフトあるいはマイナスシフトさせることができる。

[0473]

しきい値電圧をしきい値電圧 V_{TH_B} にプラスシフトさせることで、OSトランジスタ810は電流が流れにくい状態とすることができる。図45(B)には、この状態を可視化して示す。

[0474]

図45(B)に図示するように、OSトランジスタ810に流れる電流 I_B を極めて小さくすることができる。そのため、入力端子INに与える信号がハイレベルでOSトランジスタ820はオン状態(ON)のとき、出力端子OUTの電圧を急峻に下降させることができる。

[0475]

図45(B)に図示したように、OSトランジスタ810に流れる電流が流れにくい状態とすることができるため、図44(C)に示すタイミングチャートにおける出力端子の信号波形831を急峻に変化させることができる。電圧VDDを与える配線と、電圧VSSを与える配線との間に流れる貫通電流を少なくすることができるため、低消費電力での動作を行うことができる。

[0476]

また、しきい値電圧をしきい値電圧 V_{TH_A} にマイナスシフトさせることで、OSトランジスタ810は電流が流れやすい状態とすることができる。図45(C)には、この状態を可視化して示す。図45(C)に図示するように、このとき流れる電流 I_A を少なくとも電流 I_B よりも大きくすることができる。そのため、入力端子INに与える信号がローレベルでOSトランジスタ820はオフ状態(OFF)のとき、出力端子OUTの電圧を急峻に上昇させることができる。図45(C)に図示したように、OSトランジスタ810に流れる電流が流れやすい状態とすることができるため、図44(C)に示すタイミングチャートにおける出力端子の信号波形832を急峻に変化させることができる。

[0477]

なお、信号 S_{BG} によるOSトランジスタ810のしきい値電圧の制御は、OSトランジスタ820の状態が切り替わる以前、すなわち時刻T1やT2よりも前に行うことが好ましい。例えば、図44(C)に図示するように、入力端子INに与える信号がハイレベルに切り替わる時刻T1よりも前に、しきい値電圧 V_{TH_A} から、しきい値電圧 V_{TH_B} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。また、図44(C)に図示するように、入力端子INに与える信号がローレベルに切り替わる時刻T2よりも前に、しきい値電圧 V_{TH_B} からしきい値電圧 V_{TH_A} にOSトランジスタ810のしきい値電圧を切り替えることが好ましい。

[0478]

なお、図44(C)のタイミングチャートでは、入力端子INに与える信号に応じて信号 S_{BG} を切り替える構成を示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧は、フローティング状態としたOSトランジスタ810の第2ゲートに保持させる構成としてもよい。当該構成を実現可能な回路構成の一例について、図46(A)に示す。

[0479]

図46(A)では、図44(B)で示した回路構成に加えて、OSトランジスタ850を有する。OSトランジスタ850の第1端子は、OSトランジスタ810の第2ゲートに接続される。またOSトランジスタ850の第2端子は、電圧 V_{BG_B} (あるいは電圧 V_{BG_A})を与える配線に接続され

る。OSトランジスタ850の第1ゲートは、信号 S_F を与える配線に接続される。OSトランジスタ850の第2ゲートは、電圧 V_{BG_B} （あるいは電圧 V_{BG_A} ）を与える配線に接続される。

[0480]

図46（A）の動作について、図46（B）のタイミングチャートを用いて説明する。

[0481]

OSトランジスタ810のしきい値電圧を制御するための電圧は、入力端子INに与える信号がハイレベルに切り替わる時刻T3よりも前に、OSトランジスタ810の第2ゲートに与える構成とする。信号 S_F をハイレベルとしてOSトランジスタ850をオン状態とし、ノード N_{BG} にしきい値電圧を制御するための電圧 V_{BG_B} を与える。

[0482]

ノード N_{BG} が電圧 V_{BG_B} となった後は、OSトランジスタ850をオフ状態とする。OSトランジスタ850は、オフ電流が極めて小さいため、オフ状態にし続けることで、一旦ノード N_{BG} に保持させたしきい値電圧 V_{BG_B} を保持することができる。そのため、OSトランジスタ850の第2ゲートに電圧 V_{BG_B} を与える動作の回数が減るため、電圧 V_{BG_B} の書き換えに要する分の消費電力を小さくすることができる。

[0483]

なお、図44（B）及び図46（A）の回路構成では、OSトランジスタ810の第2ゲートに与える電圧を外部からの制御によって与える構成について示したが、別の構成としてもよい。例えば、しきい値電圧を制御するための電圧を、入力端子INに与える信号を基に生成し、OSトランジスタ810の第2ゲートに与える構成としてもよい。当該構成を実現可能な回路構成の一例について、図47（A）に示す。

[0484]

図47（A）では、図44（B）で示した回路構成において、入力端子INとOSトランジスタ810の第2ゲートとの間にCMOSインバータ860を有する。CMOSインバータ860の入力端子は、入力端子INに接続される。CMOSインバータ860の出力端子は、OSトランジスタ810の第2ゲートに接続される。

[0485]

図47（A）の動作について、図47（B）のタイミングチャートを用いて説明する。図47（B）のタイミングチャートでは、入力端子INの信号波形、出力端子OUTの信号波形、CMOSインバータ860の出力波形IN__B、及びOSトランジスタ810のしきい値電圧の変化について示している。

[0486]

入力端子INに与える信号の論理を反転した信号である出力波形IN__Bは、OSトランジスタ810のしきい値電圧を制御する信号とすることができる。したがって、図45（A）乃至図45（C）で説明したように、OSトランジスタ810のしきい値電圧を制御できる。例えば、図47（B）における時刻T4となる時、入力端子INに与える信号がハイレベルでOSトランジスタ820はオン状態となる。このとき、出力波形IN__Bはローレベルとなる。そのため、OSトランジスタ810は電流が流れにくい状態とすることができ、出力端子OUTの電圧の上昇を急峻に下降させることができる。

[0487]

また、図47(B)における時刻T5となる時、入力端子INに与える信号がローレベルでOSトランジスタ820はオフ状態となる。このとき、出力波形IN_Bはハイレベルとなる。そのため、OSトランジスタ810は電流が流れやすい状態とすることができ、出力端子OUTの電圧を急峻に上昇させることができる。

[0488]

以上説明したように本実施の形態の構成では、OSトランジスタを有するインバータにおける、バックゲートの電圧を入力端子INの信号の論理にしたがって切り替える。当該構成とすることで、OSトランジスタのしきい値電圧を制御することができる。入力端子INに与える信号によってOSトランジスタのしきい値電圧を制御することで、出力端子OUTの電圧を急峻に変化させることができる。また、電源電圧を与える配線間の貫通電流を小さくすることができる。そのため、低消費電力化を図ることができる。

[0489]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0490]

(実施の形態7)

本実施の形態では、上述の実施の形態で説明した酸化物半導体を有するトランジスタ(OSトランジスタ)を、複数の回路に用いる半導体装置の一例について、図48乃至図51を用いて説明する。

[0491]

[7. 半導体装置の回路構成例]

図48(A)は、半導体装置900のブロック図である。半導体装置900は、電源回路901、回路902、電圧生成回路903、回路904、電圧生成回路905および回路906を有する。

[0492]

電源回路901は、基準となる電圧 V_{ORG} を生成する回路である。電圧 V_{ORG} は、単一の電圧ではなく、複数の電圧でもよい。電圧 V_{ORG} は、半導体装置900の外部から与えられる電圧 V_0 を基に生成することができる。半導体装置900は、外部から与えられる単一の電源電圧を基に電圧 V_{ORG} を生成できる。そのため半導体装置900は、外部から電源電圧を複数与えることなく動作することができる。

[0493]

回路902、904および906は、異なる電源電圧で動作する回路である。例えば回路902の電源電圧は、電圧 V_{ORG} と電圧 V_{SS} ($V_{ORG} > V_{SS}$) とを基に印加される電圧である。また、例えば回路904の電源電圧は、電圧 V_{POG} と電圧 V_{SS} ($V_{POG} > V_{ORG}$) とを基に印加される電圧である。また、例えば回路906の電源電圧は、電圧 V_{ORG} と電圧 V_{SS} と電圧 V_{NEG} ($V_{ORG} > V_{SS} > V_{NEG}$) とを基に印加される電圧である。なお電圧 V_{SS} は、グラウンド電位(GND)と等電位とすれば、電源回路901で生成する電圧の種類を削減できる。

[0494]

電圧生成回路903は、電圧 V_{POG} を生成する回路である。電圧生成回路903は、電源回路901から与えられる電圧 V_{ORG} を基に電圧 V_{POG} を生成できる。そのため、回路904を有する半導体

装置 900 は、外部から与えられる単一の電源電圧を基に動作することができる。

[0495]

電圧生成回路 905 は、電圧 V_{NEG} を生成する回路である。電圧生成回路 905 は、電源回路 901 から与えられる電圧 V_{ORG} を基に電圧 V_{NEG} を生成できる。そのため、回路 906 を有する半導体装置 900 は、外部から与えられる単一の電源電圧を基に動作することができる。

[0496]

図 48 (B) は電圧 V_{POG} で動作する回路 904 の一例、図 48 (C) は回路 904 を動作させるための信号の波形の一例である。

[0497]

図 48 (B) では、トランジスタ 911 を示している。トランジスタ 911 のゲートに与える信号は、例えば、電圧 V_{POG} と電圧 V_{SS} を基に生成される。当該信号は、トランジスタ 911 を導通状態とする動作時に電圧 V_{POG} 、非導通状態とする動作時に電圧 V_{SS} とする。電圧 V_{POG} は、図 48 (C) に図示するように、電圧 V_{ORG} より大きい。そのため、トランジスタ 911 は、ソース (S) とドレイン (D) との間をより確実に導通状態にできる。その結果、回路 904 は、誤動作が低減された回路とすることができる。

[0498]

図 48 (D) は電圧 V_{NEG} で動作する回路 906 の一例、図 48 (E) は回路 906 を動作させるための信号の波形の一例である。

[0499]

図 48 (D) では、バックゲートを有するトランジスタ 912 を示している。トランジスタ 912 のゲートに与える信号は、例えば、電圧 V_{ORG} と電圧 V_{SS} を基にして生成される。当該信号は、トランジスタ 912 を導通状態とする動作時に電圧 V_{ORG} 、非導通状態とする動作時に電圧 V_{SS} を基に生成される。また、トランジスタ 912 のバックゲートに与える信号は、電圧 V_{NEG} を基に生成される。電圧 V_{NEG} は、図 48 (E) に図示するように、電圧 V_{SS} (GND) より小さい。そのため、トランジスタ 912 の閾値電圧は、プラスシフトするように制御することができる。そのため、トランジスタ 912 をより確実に非導通状態とすることができ、ソース (S) とドレイン (D) との間を流れる電流を小さくできる。その結果、回路 906 は、誤動作が低減され、且つ低消費電力化が図られた回路とすることができる。

[0500]

なお、電圧 V_{NEG} は、トランジスタ 912 のバックゲートに直接与える構成としてもよい。あるいは、電圧 V_{ORG} と電圧 V_{NEG} を基に、トランジスタ 912 のゲートに与える信号を生成し、当該信号をトランジスタ 912 のバックゲートに与える構成としてもよい。

[0501]

また図 49 (A) (B) には、図 48 (D) (E) の変形例を示す。

[0502]

図 49 (A) に示す回路図では、電圧生成回路 905 と、回路 906 と、の間に制御回路 921 によって導通状態が制御できるトランジスタ 922 を示す。トランジスタ 922 は、n チャネル型の MOS トランジスタとする。制御回路 921 が出力する制御信号 S_{BG} は、トランジスタ 922 の導通状態を制御する信号である。また回路 906 が有するトランジスタ 912A、912B は、トランジス

タ 9 2 2 と同じ OS トランジスタである。

[0503]

図 4 9 (B) のタイミングチャートには、制御信号 S_{BG} の電位の変化を示し、トランジスタ 9 1 2 A、9 1 2 B のバックゲートの電位の状態をノード N_{BG} の電位の変化で示す。制御信号 S_{BG} がハイレベルのときにトランジスタ 9 2 2 が導通状態となり、ノード N_{BG} が電圧 V_{NEG} となる。その後、制御信号 S_{BG} がローレベルのときにノード N_{BG} が電氣的にフローティングとなる。トランジスタ 9 2 2 は、OS トランジスタであるため、オフ電流が小さい。そのため、ノード N_{BG} が電氣的にフローティングであっても、一旦与えた電圧 V_{NEG} を保持することができる。

[0504]

また、図 5 0 (A) には、上述した電圧生成回路 9 0 3 に適用可能な回路構成の一例を示す。図 5 0 (A) に示す電圧生成回路 9 0 3 は、ダイオード D 1 乃至 D 5、キャパシタ C 1 乃至 C 5、およびインバータ INV を有する 5 段のチャージポンプである。クロック信号 CLK は、キャパシタ C 1 乃至 C 5 に直接、あるいはインバータ INV を介して与えられる。インバータ INV の電源電圧を、電圧 V_{ORG} と電圧 V_{SS} とを基に印加される電圧とすると、クロック信号 CLK を与えることによって、電圧 V_{ORG} の 5 倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、ダイオード D 1 乃至 D 5 の順方向電圧は 0 V としている。また、チャージポンプの段数を変更することで、所望の電圧 V_{POG} を得ることができる。

[0505]

また、図 5 0 (B) には、上述した電圧生成回路 9 0 5 に適用可能な回路構成の一例を示す。図 5 0 (B) に示す電圧生成回路 9 0 5 は、ダイオード D 1 乃至 D 5、キャパシタ C 1 乃至 C 5、およびインバータ INV を有する 4 段のチャージポンプである。クロック信号 CLK は、キャパシタ C 1 乃至 C 5 に直接、あるいはインバータ INV を介して与えられる。インバータ INV の電源電圧を、電圧 V_{ORG} と電圧 V_{SS} とを基に印加される電圧とすると、クロック信号 CLK を与えることによって、グラウンド、すなわち電圧 V_{SS} から電圧 V_{ORG} の 4 倍の負電圧に降圧された電圧 V_{NEG} を得ることができる。なお、ダイオード D 1 乃至 D 5 の順方向電圧は 0 V としている。また、チャージポンプの段数を変更することで、所望の電圧 V_{NEG} を得ることができる。

[0506]

なお、上述した電圧生成回路 9 0 3 の回路構成は、図 5 0 (A) で示す回路図の構成に限らない。例えば、電圧生成回路 9 0 3 の変形例を図 5 1 (A) 乃至図 5 1 (C) に示す。なお、電圧生成回路 9 0 3 の変形例は、図 5 1 (A) 乃至図 5 1 (C) に示す電圧生成回路 9 0 3 A 乃至 9 0 3 C において、各配線に与える電圧を変更すること、あるいは素子の配置を変更することで実現可能である。

[0507]

図 5 1 (A) に示す電圧生成回路 9 0 3 A は、トランジスタ M 1 乃至 M 1 0、キャパシタ C 1 1 乃至 C 1 4、およびインバータ INV 1 を有する。クロック信号 CLK は、トランジスタ M 1 乃至 M 1 0 のゲートに直接、あるいはインバータ INV 1 を介して与えられる。クロック信号 CLK を与えることによって、電圧 V_{ORG} の 4 倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。なお、段数を変更することで、所望の電圧 V_{POG} を得ることができる。図 5 1 (A) に示す電圧生成回路 9 0 3 A は、トランジスタ M 1 乃至 M 1 0 を OS トランジスタとすることでオフ電流を小さくでき、キャパシタ C 1 1 乃至 C 1 4 に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧

V_{POG} への昇圧を図ることができる。

[0508]

また、図51(B)に示す電圧生成回路903Bは、トランジスタM11乃至M14、キャパシタC15、C16、およびインバータINV2を有する。クロック信号CLKは、トランジスタM11乃至M14のゲートに直接、あるいはインバータINV2を介して与えられる。クロック信号CLKを与えることによって、電圧 V_{ORG} の2倍の正電圧に昇圧された電圧 V_{POG} を得ることができる。図51(B)に示す電圧生成回路903Bは、トランジスタM11乃至M14をOSトランジスタとすることでオフ電流を小さくでき、キャパシタC15、C16に保持した電荷の漏れを抑制できる。そのため、効率的に電圧 V_{ORG} から電圧 V_{POG} への昇圧を図ることができる。

[0509]

また、図51(C)に示す電圧生成回路903Cは、インダクタInd1、トランジスタM15、ダイオードD6、およびキャパシタC17を有する。トランジスタM15は、制御信号ENによって、導通状態が制御される。制御信号ENによって、電圧 V_{ORG} が昇圧された電圧 V_{POG} を得ることができる。図51(C)に示す電圧生成回路903Cは、インダクタInd1を用いて電圧の昇圧を行うため、変換効率の高い電圧の昇圧を行うことができる。

[0510]

以上説明したように本実施の形態の構成では、半導体装置が有する回路に必要な電圧を内部で生成することができる。そのため半導体装置は、外部から与える電源電圧の数を削減できる。

[0511]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0512]

(実施の形態8)

本実施の形態では、本発明の一態様の半導体装置を有する表示モジュール及び電子機器について、図52乃至図55を用いて説明を行う。

[0513]

[8-1. 表示モジュール]

図52に示す表示モジュール7000は、上部カバー7001と下部カバー7002との間に、FPC7003に接続されたタッチパネル7004、FPC7005に接続された表示パネル7006、バックライト7007、フレーム7009、プリント基板7010、バッテリー7011を有する。

[0514]

本発明の一態様の半導体装置は、例えば、表示パネル7006に用いることができる。

[0515]

上部カバー7001及び下部カバー7002は、タッチパネル7004及び表示パネル7006のサイズに合わせて、形状や寸法を適宜変更することができる。

[0516]

タッチパネル7004は、抵抗膜方式または静電容量方式のタッチパネルを表示パネル7006に重畳して用いることができる。また、表示パネル7006の対向基板（封止基板）に、タッチパネル機能を持たせるようにすることも可能である。また、表示パネル7006の各画素内に光センサを設

け、光学式のタッチパネルとすることも可能である。

[0517]

バックライト7007は、光源7008を有する。なお、図52において、バックライト7007上に光源7008を配置する構成について例示したが、これに限定さない。例えば、バックライト7007の端部に光源7008を配置し、さらに光拡散板を用いる構成としてもよい。なお、有機EL素子等の自発光型の発光素子を用いる場合、または反射型パネル等の場合においては、バックライト7007を設けない構成としてもよい。

[0518]

フレーム7009は、表示パネル7006の保護機能の他、プリント基板7010の動作により発生する電磁波を遮断するための電磁シールドとしての機能を有する。またフレーム7009は、放熱板としての機能を有していてもよい。

[0519]

プリント基板7010は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路を有する。電源回路に電力を供給する電源としては、外部の商用電源であっても良いし、別途設けたバッテリー7011による電源であってもよい。バッテリー7011は、商用電源を用いる場合には、省略可能である。

[0520]

また、表示モジュール7000は、偏光板、位相差板、プリズムシートなどの部材を追加して設けてもよい。

[0521]

[8-2. 電子機器1]

次に、図53(A)乃至図53(E)に電子機器の一例を示す。

[0522]

図53(A)は、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

[0523]

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。

[0524]

ここではカメラ8000として、レンズ8006を筐体8001から取り外して交換することが可能な構成としたが、レンズ8006と筐体が一体となってもよい。

[0525]

カメラ8000は、シャッターボタン8004を押すことにより、撮像することができる。また、表示部8002はタッチパネルとしての機能を有し、表示部8002をタッチすることにより撮像することも可能である。

[0526]

カメラ8000の筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続することができる。

[0527]

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

[0528]

筐体8101は、カメラ8000のマウントと係合するマウントを有しており、ファインダー8100をカメラ8000に取り付けることができる。また当該マウントには電極を有し、当該電極を介してカメラ8000から受信した映像等を表示部8102に表示させることができる。

[0529]

ボタン8103は、電源ボタンとしての機能を有する。ボタン8103により、表示部8102の表示のオン・オフを切り替えることができる。

[0530]

カメラ8000の表示部8002、及びファインダー8100の表示部8102に、本発明の一態様の表示装置を適用することができる。

[0531]

なお、図53(A)では、カメラ8000とファインダー8100とを別の電子機器とし、これらを脱着可能な構成としたが、カメラ8000の筐体8001に、表示装置を備えるファインダーが内蔵されていてもよい。

[0532]

図53(B)は、ヘッドマウントディスプレイ8200の外観を示す図である。

[0533]

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

[0534]

ケーブル8205は、バッテリー8206から本体8203に電力を供給する。本体8203は無線受信機等を備え、受信した画像データ等の映像情報を表示部8204に表示させることができる。また、本体8203に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視点の座標を算出することにより、使用者の視点を入力手段として用いることができる。

[0535]

また、装着部8201には、使用者に触れる位置に複数の電極が設けられていてもよい。本体8203は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視点を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部8201には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部8204に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部8204に表示する映像をその動きに合わせて変化させてもよい。

[0536]

表示部8204に、本発明の一態様の表示装置を適用することができる。

[0537]

図53(C)(D)(E)は、ヘッドマウントディスプレイ8300の外観を示す図である。ヘッドマウントディスプレイ8300は、筐体8301と、表示部8302と、バンド状の固定具8304と、一対のレンズ8305と、を有する。

[0538]

使用者は、レンズ8305を通して、表示部8302の表示を視認することができる。なお、表示部8302を湾曲して配置させると好適である。表示部8302を湾曲して配置することで、使用者が高い臨場感を感じることができる。なお、本実施の形態においては、表示部8302を1つ設ける構成について例示したが、これに限定されず、例えば、表示部8302を2つ設ける構成としてもよい。この場合、使用者の片方の目に1つの表示部が配置されるような構成とすると、視差を用いた3次元表示等を行うことも可能となる。

[0539]

なお、表示部8302に、本発明の一態様の表示装置を適用することができる。本発明の一態様の半導体装置を有する表示装置は、極めて精細度が高いため、図53(E)のようにレンズ8305を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

[0540]

[8-3. 電子機器2]

次に、図53(A)乃至図53(E)に示す電子機器と、異なる電子機器の一例を図54(A)乃至図54(G)に示す。

[0541]

図54(A)乃至図54(G)に示す電子機器は、筐体9000、表示部9001、スピーカ9003、操作キー9005(電源スイッチ、又は操作スイッチを含む)、接続端子9006、センサ9007(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に於いて又は赤外線測定する機能を含むもの)、マイクロフォン9008、等を有する。

[0542]

図54(A)乃至図54(G)に示す電子機器は、様々な機能を有する。例えば、様々な情報(静止画、動画、テキスト画像など)を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア(プログラム)によって処理を制御する機能、無線通信機能、無線通信機能を用いて様々なコンピュータネットワークに接続する機能、無線通信機能を用いて様々なデータの送信または受信を行う機能、記録媒体に記録されているプログラムまたはデータを読み出して表示部に表示する機能、等を有することができる。なお、図54(A)乃至図54(G)に示す電子機器が有することのできる機能はこれらに限定されず、様々な機能を有することができる。また、図54(A)乃至図54(G)には図示していないが、電子機器には、複数の表示部を有する構成としてもよい。また、該電子機器にカメラ等を設け、静止画を撮影する機能、動画を撮影する機能、撮影した画像を記録媒体(外部またはカメラに内蔵)に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

[0543]

図54(A)乃至図54(G)に示す電子機器の詳細について、以下説明を行う。

[0544]

図54(A)は、テレビジョン装置9100を示す斜視図である。テレビジョン装置9100は、表示部9001を大画面、例えば、50インチ以上、または100インチ以上の表示部9001を組

み込むことが可能である。

[0545]

図54(B)は、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えば電話機、手帳又は情報閲覧装置等から選ばれた一つ又は複数の機能を有する。具体的には、スマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端子9006、センサ9007等を設けてもよい。また、携帯情報端末9101は、文字や画像情報をその複数の面に表示することができる。例えば、3つの操作ボタン9050（操作アイコンまたは単にアイコンともいう）を表示部9001の一の面に表示することができる。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することができる。なお、情報9051の一例としては、電子メールやSNS（ソーシャル・ネットワーキング・サービス）や電話などの着信を知らせる表示、電子メールやSNSなどの題名、電子メールやSNSなどの送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報9051が表示されている位置に、情報9051の代わりに、操作ボタン9050などを表示してもよい。

[0546]

図54(C)は、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば、携帯情報端末9102の使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、その表示（ここでは情報9053）を確認することができる。具体的には、着信した電話の発信者の電話番号又は氏名等を、携帯情報端末9102の上方から観察できる位置に表示する。使用者は、携帯情報端末9102をポケットから取り出すことなく、表示を確認し、電話を受けるか否かを判断できる。

[0547]

図54(D)は、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、移動電話、電子メール、文章閲覧及び作成、音楽再生、インターネット通信、コンピュータゲームなどの種々のアプリケーションを実行することができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、通信規格された近距離無線通信を実行することが可能である。例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006を有し、他の情報端末とコネクタを介して直接データのやりとりを行うことができる。また接続端子9006を介して充電を行うこともできる。なお、充電動作は接続端子9006を介さずに無線給電により行ってもよい。

[0548]

図54(E)(F)(G)は、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図54(E)が携帯情報端末9201を展開した状態の斜視図であり、図54(F)が携帯情報端末9201を展開した状態または折り畳んだ状態の一方から他方に変化する途中の状態の斜視図であり、図54(G)が携帯情報端末9201を折り畳んだ状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では、継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。ヒンジ9055を介して2つの筐体9000間を屈曲させる

ことにより、携帯情報端末 9 2 0 1 を展開した状態から折りたたんだ状態に可逆的に変形させることができる。例えば、携帯情報端末 9 2 0 1 は、曲率半径 1 mm 以上 1 5 0 mm 以下で曲げることができる。

[0 5 4 9]

次に、図 5 3 (A) 乃至図 5 3 (E) に示す電子機器、及び図 5 4 (A) 乃至図 5 4 (G) に示す電子機器と異なる電子機器の一例を図 5 5 (A) (B) に示す。図 5 5 (A) (B) は、複数の表示パネルを有する表示装置の斜視図である。なお、図 5 5 (A) は、複数の表示パネルが巻き取られた形態の斜視図であり、図 5 5 (B) は、複数の表示パネルが展開された状態の斜視図である。

[0 5 5 0]

図 5 5 (A) (B) に示す表示装置 9 5 0 0 は、複数の表示パネル 9 5 0 1 と、軸部 9 5 1 1 と、軸受部 9 5 1 2 と、を有する。また、複数の表示パネル 9 5 0 1 は、表示領域 9 5 0 2 と、透光性を有する領域 9 5 0 3 と、を有する。

[0 5 5 1]

また、複数の表示パネル 9 5 0 1 は、可撓性を有する。また、隣接する 2 つの表示パネル 9 5 0 1 は、それらの一部が互いに重なるように設けられる。例えば、隣接する 2 つの表示パネル 9 5 0 1 の透光性を有する領域 9 5 0 3 を重ね合わせることができる。複数の表示パネル 9 5 0 1 を用いることで、大画面の表示装置とすることができる。また、使用状況に応じて、表示パネル 9 5 0 1 を巻き取ることが可能であるため、汎用性に優れた表示装置とすることができる。

[0 5 5 2]

また、図 5 5 (A) (B) においては、表示領域 9 5 0 2 が隣接する表示パネル 9 5 0 1 で離間する状態を図示しているが、これに限定されず、例えば、隣接する表示パネル 9 5 0 1 の表示領域 9 5 0 2 を隙間なく重ねあわせることで、連続した表示領域 9 5 0 2 としてもよい。

[0 5 5 3]

本実施の形態において述べた電子機器は、何らかの情報を表示するための表示部を有することを特徴とする。ただし、本発明の一態様の半導体装置は、表示部を有さない電子機器にも適用することができる。

[0 5 5 4]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[符号の説明]

[0 5 5 5]

1 0 0 トランジスタ
1 0 0 A トランジスタ
1 0 0 B トランジスタ
1 0 0 C トランジスタ
1 0 0 D トランジスタ
1 0 0 E トランジスタ
1 0 0 F トランジスタ
1 0 0 G トランジスタ

1 0 0 H トランジスタ
1 0 0 J トランジスタ
1 0 0 K トランジスタ
1 0 2 基板
1 0 4 絶縁膜
1 0 6 導電膜
1 0 8 酸化物半導体膜
1 0 8 __ 1 酸化物半導体膜
1 0 8 __ 2 酸化物半導体膜
1 0 8 __ 3 酸化物半導体膜
1 0 8 d ドレイン領域
1 0 8 f 領域
1 0 8 i チャネル領域
1 0 8 s ソース領域
1 1 0 絶縁膜
1 1 2 導電膜
1 1 2 __ 1 導電膜
1 1 2 __ 2 導電膜
1 1 4 絶縁膜
1 1 6 絶縁膜
1 1 8 絶縁膜
1 2 0 a 導電膜
1 2 0 b 導電膜
1 2 2 絶縁膜
1 4 1 a 開口部
1 4 1 b 開口部
1 4 3 開口部
3 0 0 A トランジスタ
3 0 0 B トランジスタ
3 0 0 C トランジスタ
3 0 0 D トランジスタ
3 0 0 E トランジスタ
3 0 0 F トランジスタ
3 0 0 G トランジスタ
3 0 2 基板
3 0 4 導電膜
3 0 6 絶縁膜
3 0 7 絶縁膜
3 0 8 酸化物半導体膜

3 0 8 __ 1	酸化物半導体膜
3 0 8 __ 2	酸化物半導体膜
3 0 8 __ 3	酸化物半導体膜
3 1 2 a	導電膜
3 1 2 b	導電膜
3 1 2 c	導電膜
3 1 4	絶縁膜
3 1 6	絶縁膜
3 1 8	絶縁膜
3 2 0 a	導電膜
3 2 0 b	導電膜
3 4 1 a	開口部
3 4 1 b	開口部
3 4 2 a	開口部
3 4 2 b	開口部
3 4 2 c	開口部
3 5 1	開口部
3 5 2 a	開口部
3 5 2 b	開口部
5 0 1	画素回路
5 0 2	画素部
5 0 4	駆動回路部
5 0 4 a	ゲートドライバ
5 0 4 b	ソースドライバ
5 0 6	保護回路
5 0 7	端子部
5 5 0	トランジスタ
5 5 2	トランジスタ
5 5 4	トランジスタ
5 6 0	容量素子
5 6 2	容量素子
5 7 0	液晶素子
5 7 2	発光素子
6 6 4	電極
6 6 5	電極
6 6 7	電極
7 0 0	表示装置
7 0 1	基板
7 0 2	画素部

7 0 4	ソースドライバ回路部
7 0 5	基板
7 0 6	ゲートドライバ回路部
7 0 8	F P C 端子部
7 1 0	信号線
7 1 1	配線部
7 1 2	シール材
7 1 6	F P C
7 3 0	絶縁膜
7 3 2	封止膜
7 3 4	絶縁膜
7 3 6	着色膜
7 3 8	遮光膜
7 5 0	トランジスタ
7 5 2	トランジスタ
7 6 0	接続電極
7 7 0	平坦化絶縁膜
7 7 2	導電膜
7 7 3	絶縁膜
7 7 4	導電膜
7 7 5	液晶素子
7 7 6	液晶層
7 7 8	構造体
7 8 0	異方性導電膜
7 8 2	発光素子
7 8 3	液滴吐出装置
7 8 4	液滴
7 8 5	層
7 8 6	E L 層
7 8 8	導電膜
7 9 0	容量素子
7 9 1	タッチパネル
7 9 2	絶縁膜
7 9 3	電極
7 9 4	電極
7 9 5	絶縁膜
7 9 6	電極
7 9 7	絶縁膜
8 0 0	インバータ

8 1 0 ＯＳトランジスタ
8 2 0 ＯＳトランジスタ
8 3 1 信号波形
8 3 2 信号波形
8 4 0 破線
8 4 1 実線
8 5 0 ＯＳトランジスタ
8 6 0 ＣＭＯＳインバータ
9 0 0 半導体装置
9 0 1 電源回路
9 0 2 回路
9 0 3 電圧生成回路
9 0 3 A 電圧生成回路
9 0 3 B 電圧生成回路
9 0 3 C 電圧生成回路
9 0 4 回路
9 0 5 電圧生成回路
9 0 6 回路
9 1 1 トランジスタ
9 1 2 トランジスタ
9 1 2 A トランジスタ
9 1 2 B トランジスタ
9 2 1 制御回路
9 2 2 トランジスタ
1 4 0 0 液滴吐出装置
1 4 0 2 基板
1 4 0 3 液滴吐出手段
1 4 0 4 撮像手段
1 4 0 5 ヘッド
1 4 0 6 点線
1 4 0 7 制御手段
1 4 0 8 記憶媒体
1 4 0 9 画像処理手段
1 4 1 0 コンピュータ
1 4 1 1 マーカー
1 4 1 2 ヘッド
1 4 1 3 材料供給源
1 4 1 4 材料供給源
7 0 0 0 表示モジュール

7 0 0 1	上部カバー
7 0 0 2	下部カバー
7 0 0 3	F P C
7 0 0 4	タッチパネル
7 0 0 5	F P C
7 0 0 6	表示パネル
7 0 0 7	バックライト
7 0 0 8	光源
7 0 0 9	フレーム
7 0 1 0	プリント基板
7 0 1 1	バッテリー
8 0 0 0	カメラ
8 0 0 1	筐体
8 0 0 2	表示部
8 0 0 3	操作ボタン
8 0 0 4	シャッターボタン
8 0 0 6	レンズ
8 1 0 0	ファインダー
8 1 0 1	筐体
8 1 0 2	表示部
8 1 0 3	ボタン
8 2 0 0	ヘッドマウントディスプレイ
8 2 0 1	装着部
8 2 0 2	レンズ
8 2 0 3	本体
8 2 0 4	表示部
8 2 0 5	ケーブル
8 2 0 6	バッテリー
8 3 0 0	ヘッドマウントディスプレイ
8 3 0 1	筐体
8 3 0 2	表示部
8 3 0 4	固定具
8 3 0 5	レンズ
9 0 0 0	筐体
9 0 0 1	表示部
9 0 0 3	スピーカ
9 0 0 5	操作キー
9 0 0 6	接続端子
9 0 0 7	センサ

9 0 0 8	マイクロフォン
9 0 5 0	操作ボタン
9 0 5 1	情報
9 0 5 2	情報
9 0 5 3	情報
9 0 5 4	情報
9 0 5 5	ヒンジ
9 1 0 0	テレビジョン装置
9 1 0 1	携帯情報端末
9 1 0 2	携帯情報端末
9 2 0 0	携帯情報端末
9 2 0 1	携帯情報端末
9 5 0 0	表示装置
9 5 0 1	表示パネル
9 5 0 2	表示領域
9 5 0 3	領域
9 5 1 1	軸部
9 5 1 2	軸受部

請求の範囲

[請求項1]

インジウム、M (Mは、Al、Ga、Y、またはSn)、及び亜鉛を含む金属酸化物膜であって、膜面に垂直な方向におけるX線回折において、結晶構造に起因した回折強度のピークが観測される領域を有し、

10 nm以上50 nm以下の厚さに薄片化し、プローブ径を50 nm以上とした、断面に垂直な方向における電子線回折において、リング状の回折パターンと、前記リング状の回折パターンと重なる位置に2つの第1のスポットと、を有する第1の電子線回折パターンが観測され、且つプローブ径を0.3 nm以上5 nm以下とした電子線回折において、前記第1のスポットと、円周方向に分布する複数の第2のスポットと、を有する第2の電子線回折パターンが観測される領域を有する、

金属酸化物膜。

[請求項2]

請求項1において、

2つの前記第1のスポットは、中心に対して対称に観測され、

前記第1のスポットの最も輝度の高い点と、中心とを通る第1の直線と、膜面の法線方向との間の角度が0度以上10度以下である領域を有する、

金属酸化物膜。

[請求項3]

請求項2において、

前記第1の電子線回折パターンにおいて、前記第1の直線と直交する第2の直線と前記リング状の回折パターンとの交点における、前記リング状の回折パターンの輝度が、前記第1のスポットの輝度よりも小さい領域を有する、

金属酸化物膜。

[請求項4]

請求項3において、

前記第1のスポットの輝度は、前記第2の直線と前記リング状の回折パターンとの交点における前記リング状の回折パターンの輝度に対して、1倍よりも大きく、10倍以下である領域を有する、

金属酸化物膜。

[請求項5]

請求項1乃至請求項4のいずれか一において、

断面の透過電子顕微鏡像において、c軸の方向と膜面の方向との間の角度が10度以下である結晶部が存在する部分を除いた部分の面積の割合が、25%以上100未満である領域を有する、

金属酸化物膜。

[請求項6]

請求項1乃至請求項4のいずれか一において、

断面のTEM像に対して高速フーリエ変換した第1の像に対して、周期性を示す範囲を残すマスク処理を施した後に逆フーリエ変換した第2の像において、元の像から残存した像を差し引いた面積の割合が、25%以上100未満である領域を有する、

金属酸化物膜。

[請求項 7]

請求項 1 乃至請求項 4 のいずれか一において、
前記第 1 のスポットは、円周方向に広がった形状を有し、
前記第 1 のスポットの円周方向の 2 つの端部のそれぞれと、電子線回折パターンを中心とを通る 2 つの直線の角度が、45 度以内である、
金属酸化物膜。

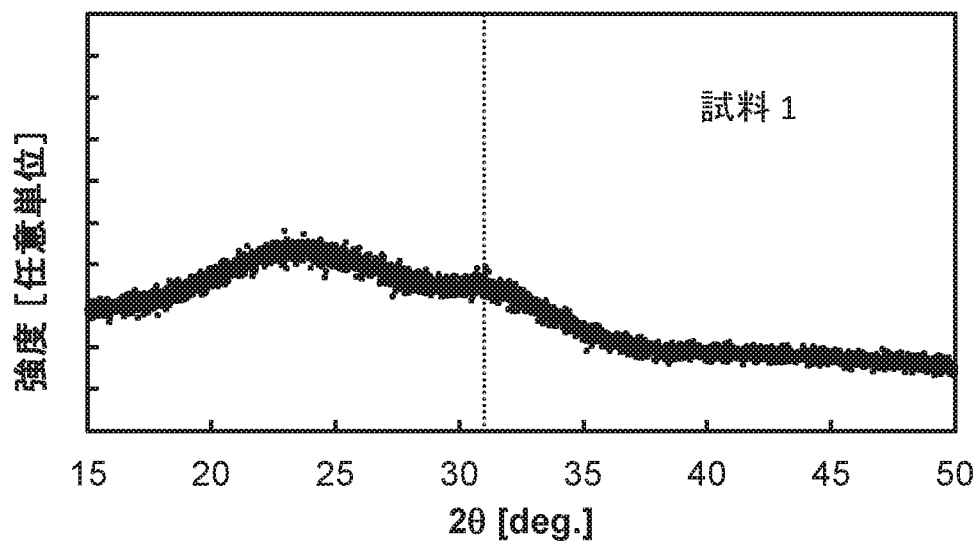
[請求項 8]

半導体層と、ゲート絶縁層と、ゲートと、を有する半導体装置であって、
前記半導体層は、請求項 1 乃至請求項 4 のうちいずれか一に記載の金属酸化物膜を含む、
半導体装置。

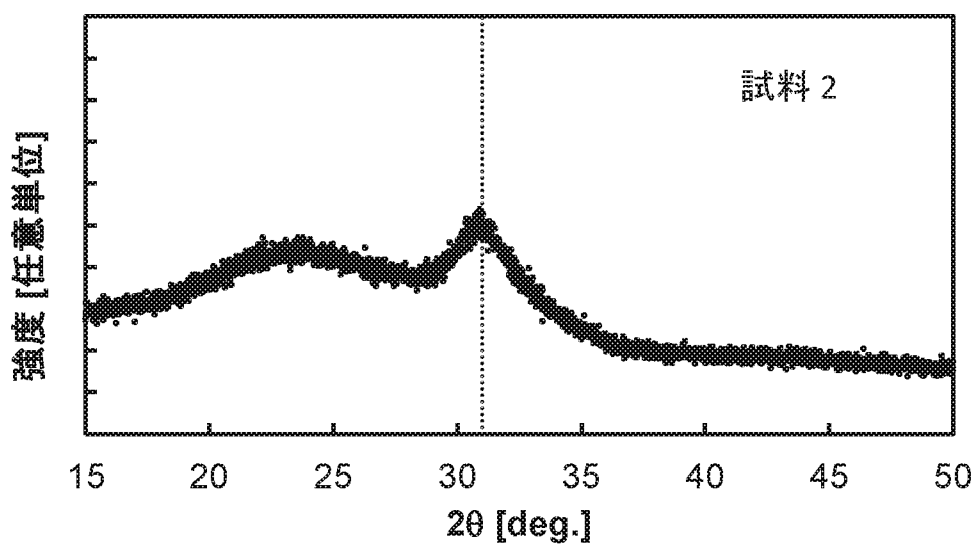
1/55

[図01]

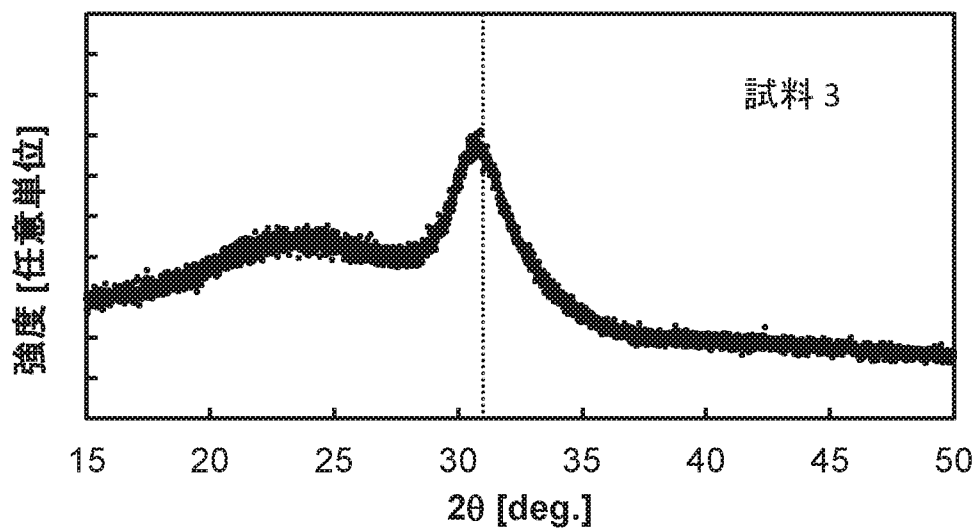
(A)



(B)



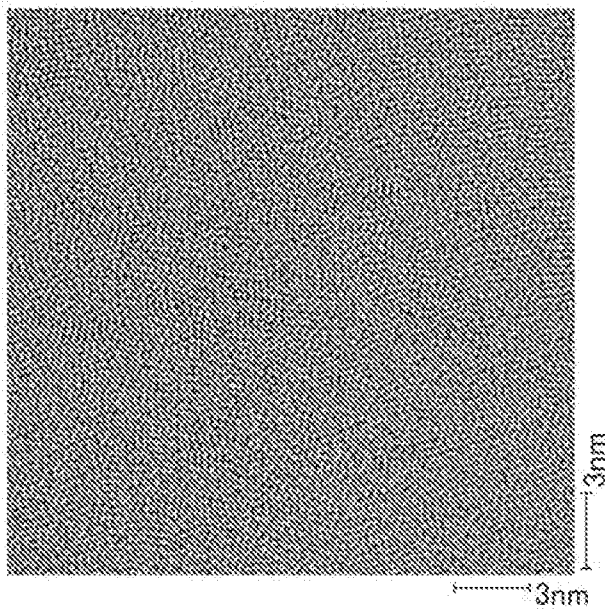
(C)



[図02]

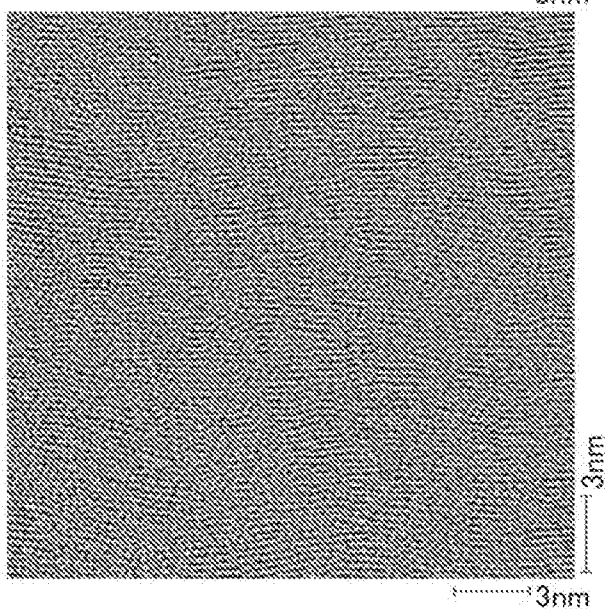
2/55

(A)



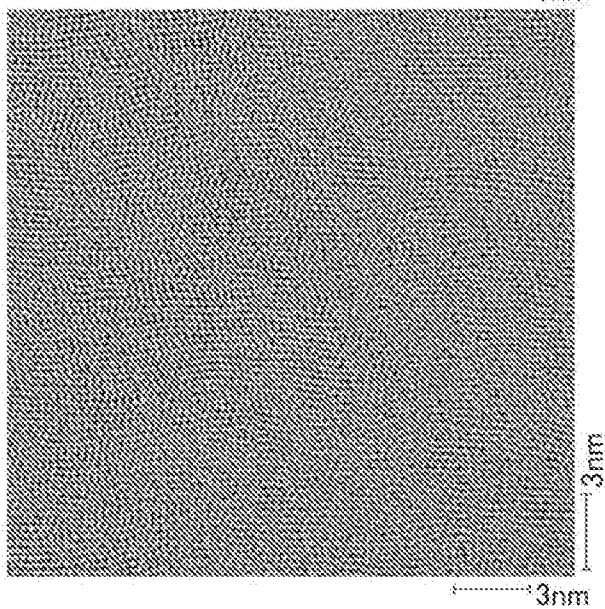
試料 1

(B)



試料 2

(C)

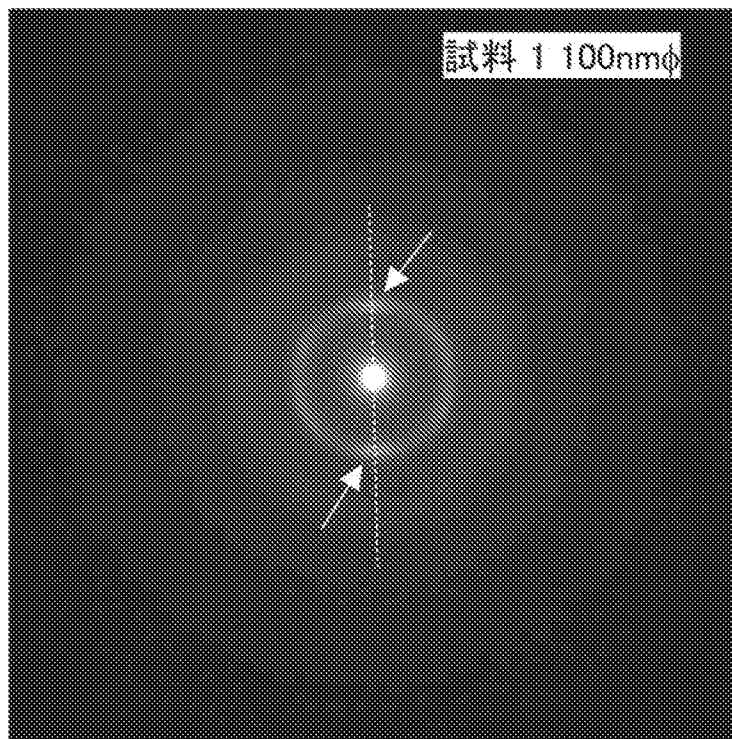


試料 3

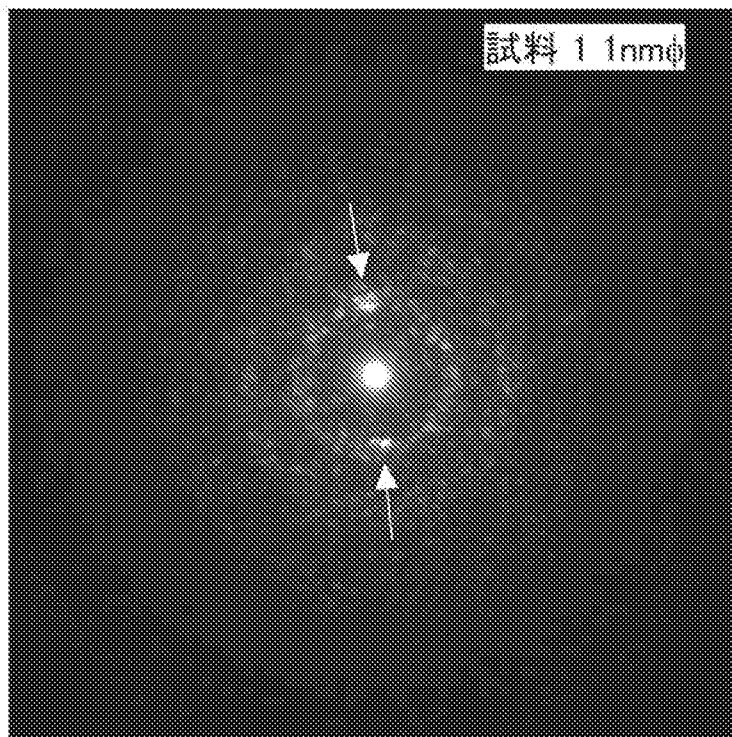
[図03]

3/55

(A)



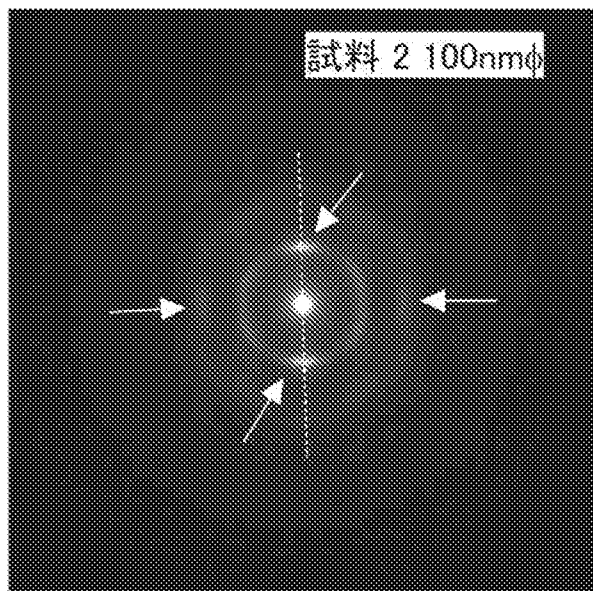
(B)



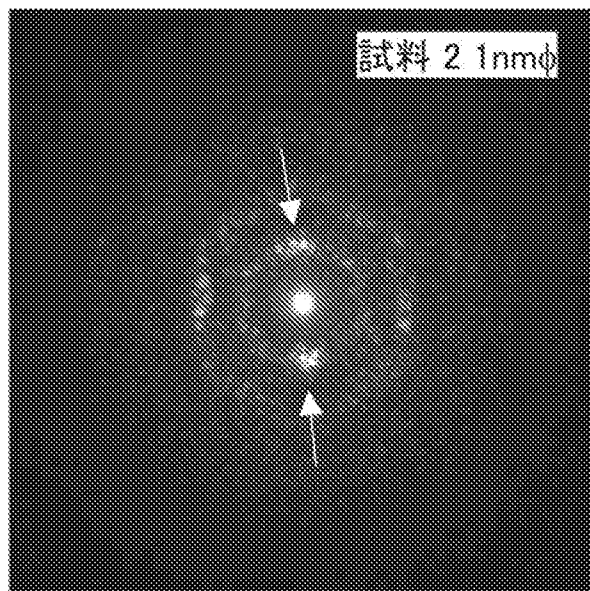
[図04]

4/55

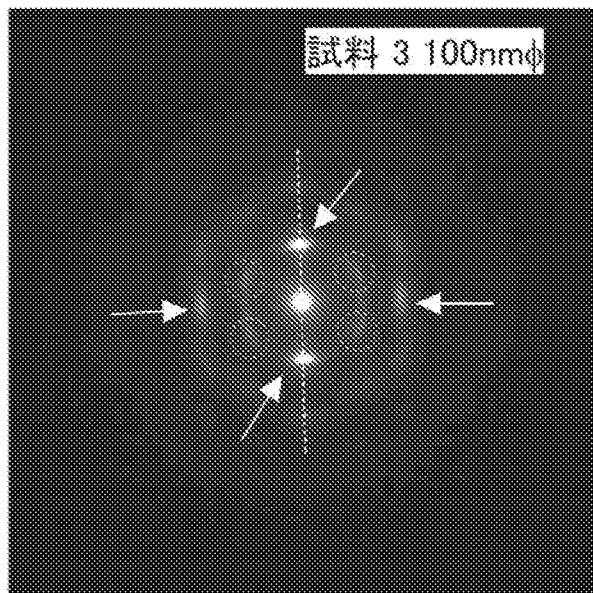
(A)



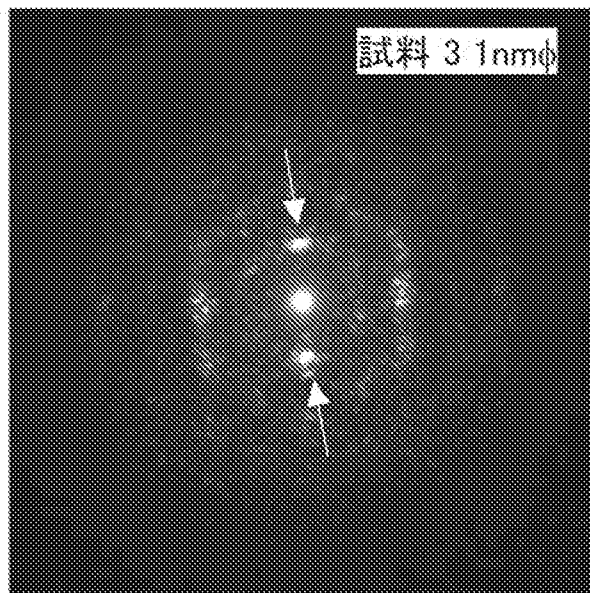
(B)



(C)

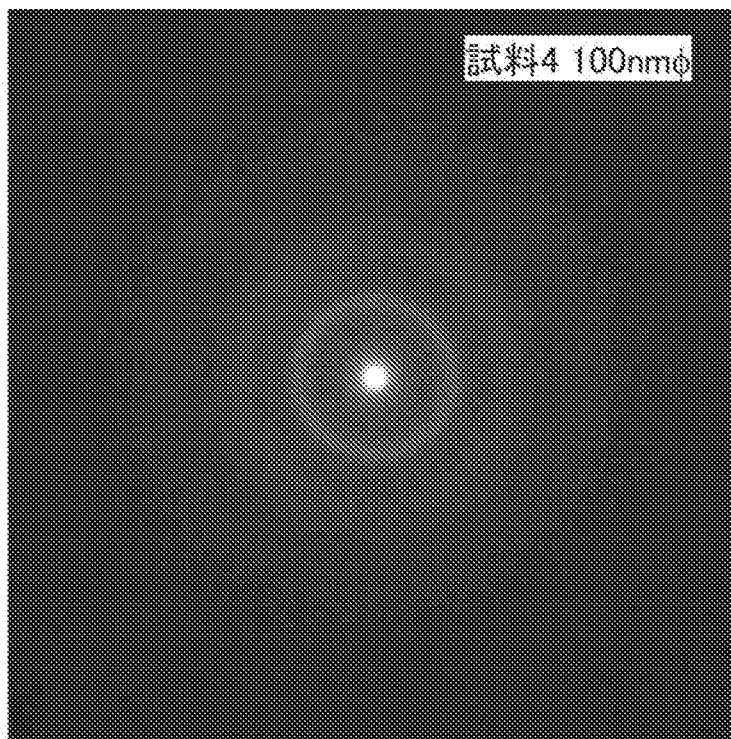


(D)



5/55

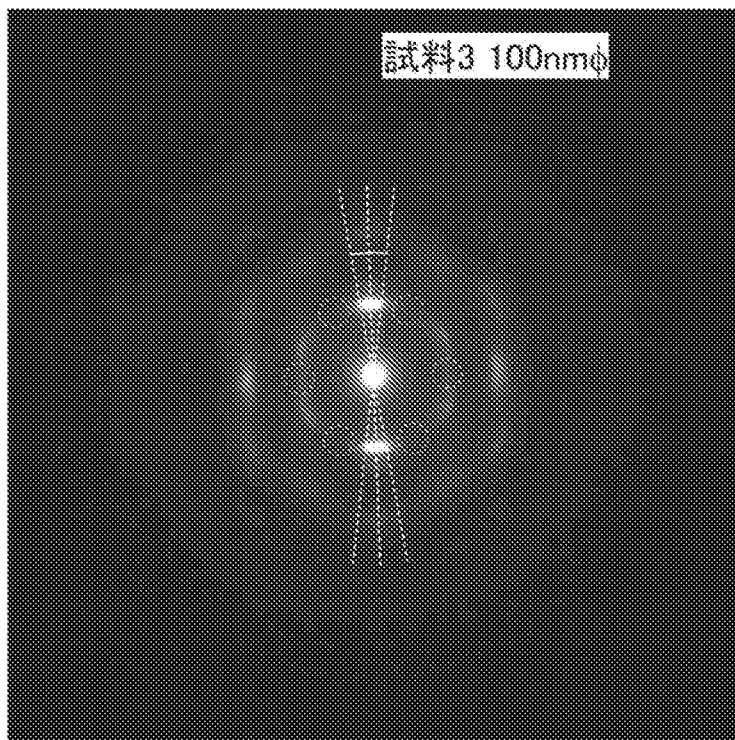
[図05]



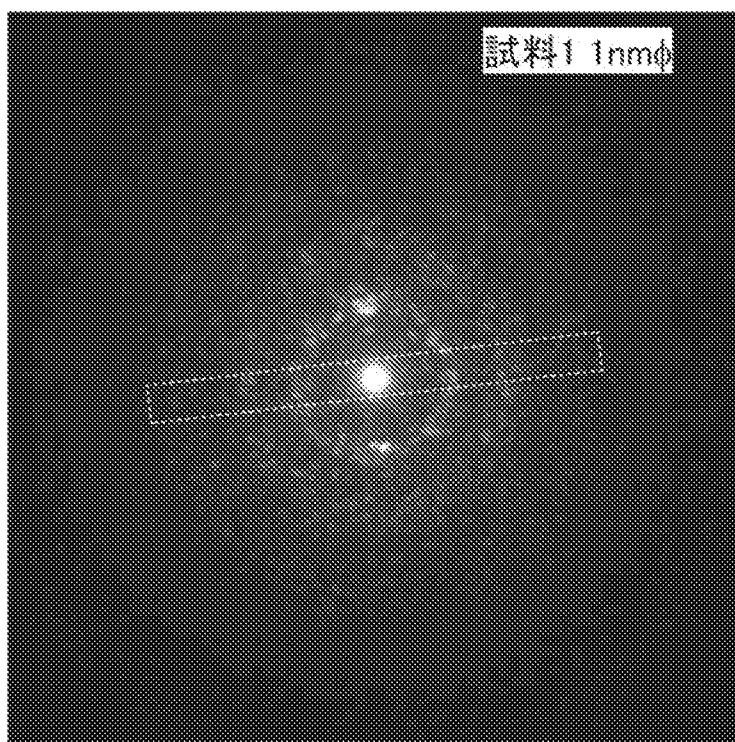
[図06]

6/55

(A)



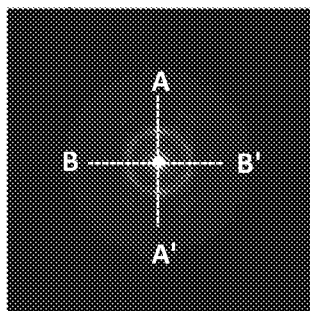
(B)



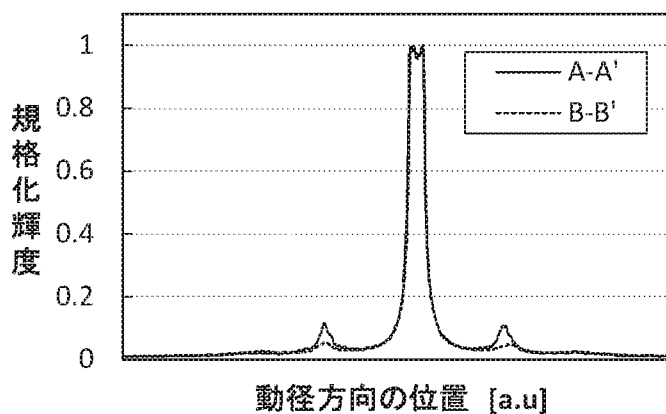
[図07]

7/55

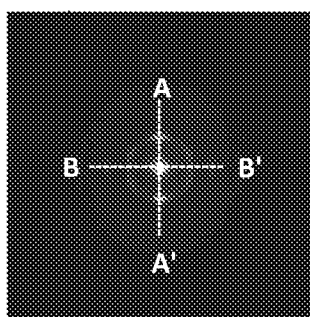
(A1) 試料1



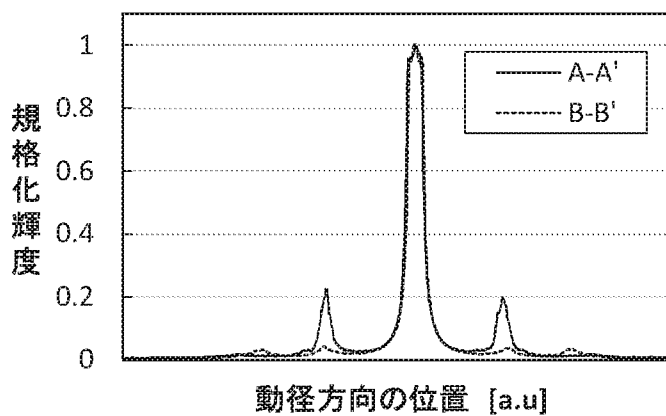
(A2)



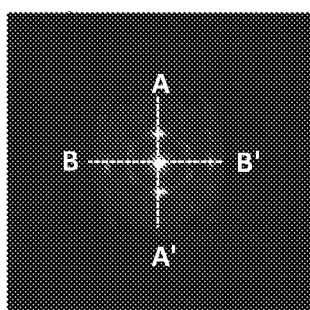
(B1) 試料2



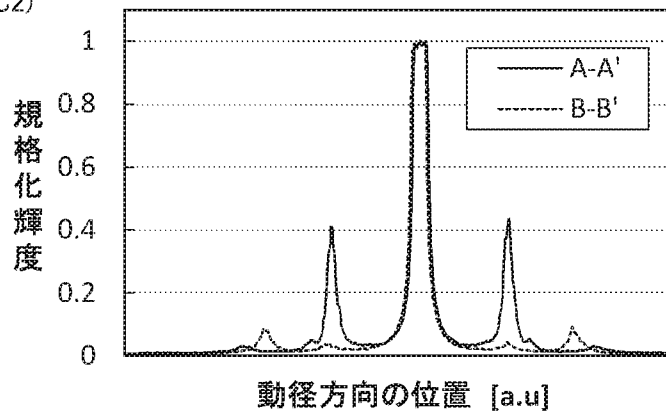
(B1)



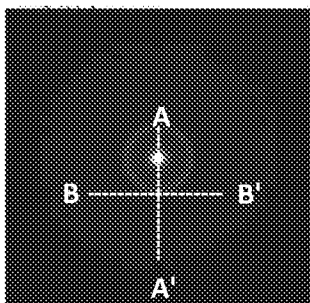
(C1) 試料3



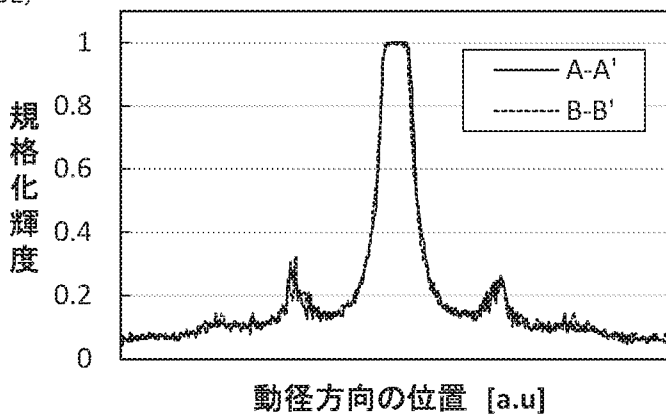
(C2)



(D1) 試料4

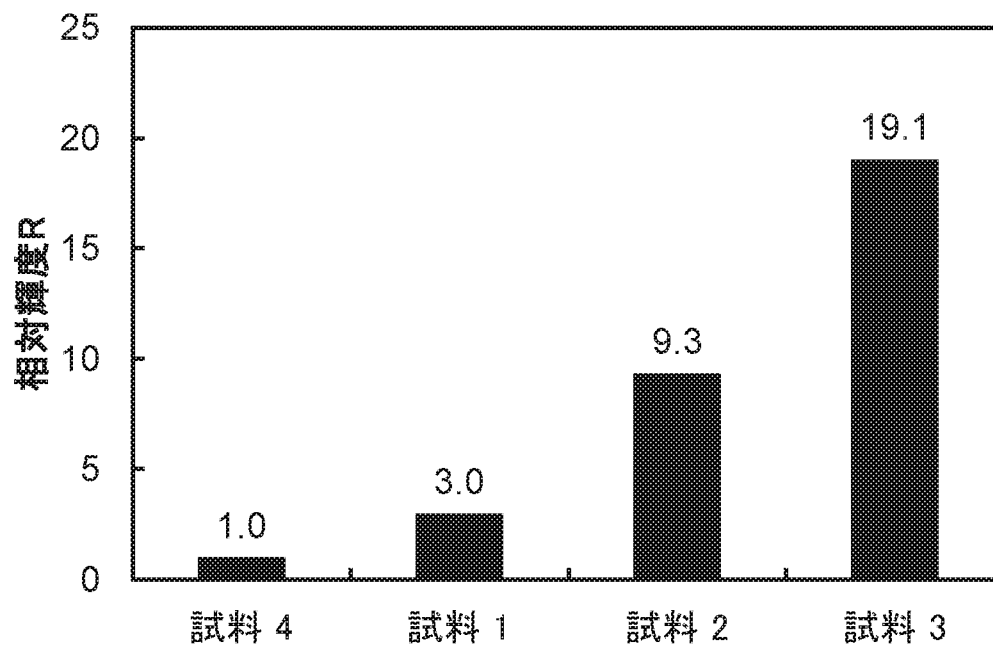


(D2)



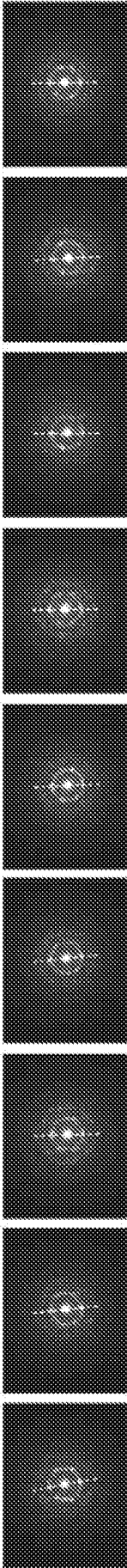
8/55

[図08]

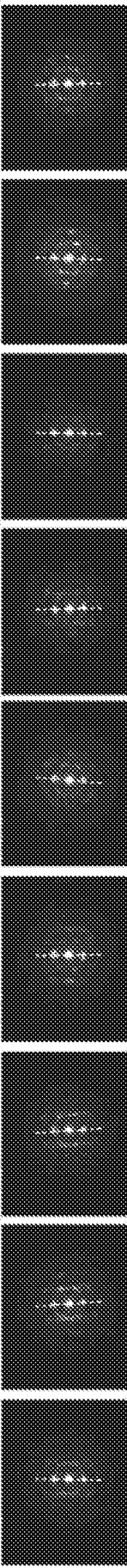


[図09]

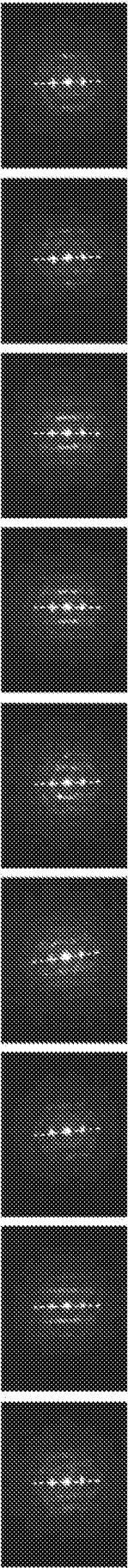
(A) 試料1 1nmφ



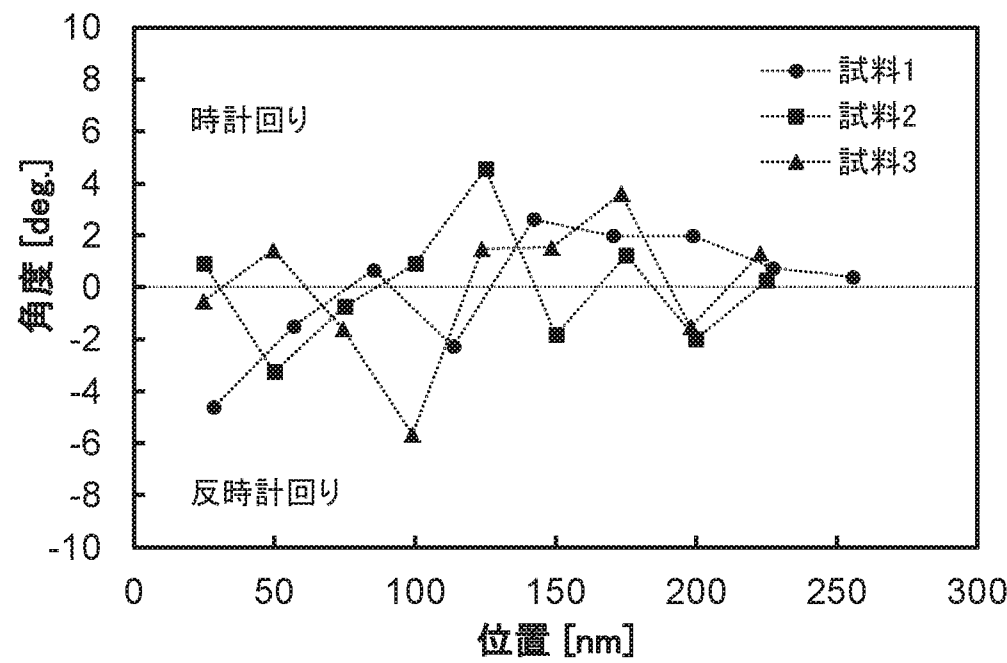
(B) 試料2 1nmφ



(C) 試料3 1nmφ



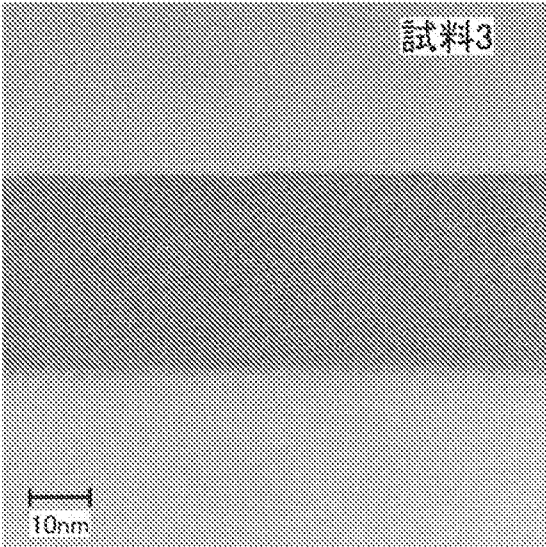
[図10]



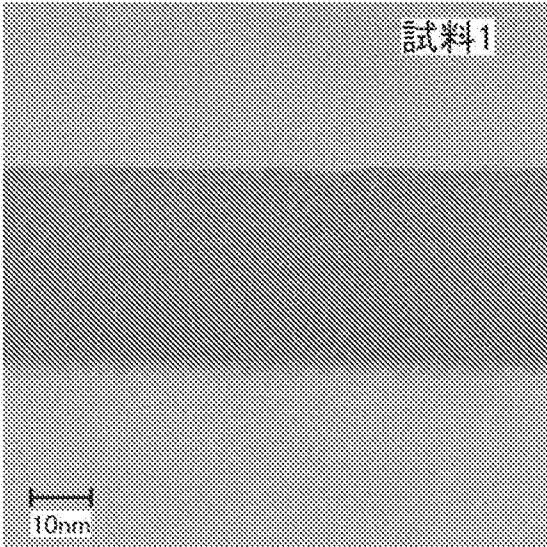
[図 11]

11/55

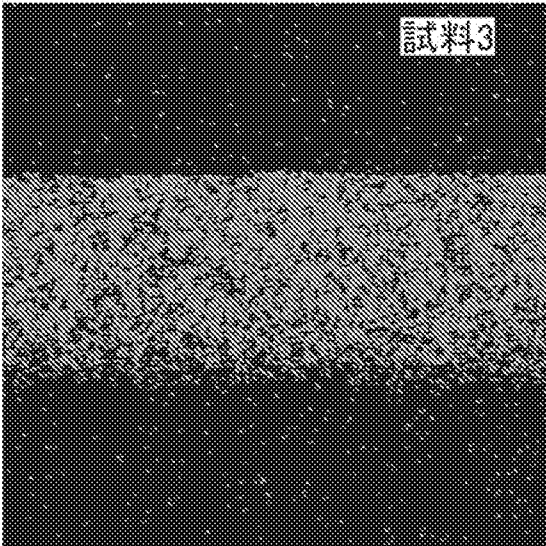
(A)



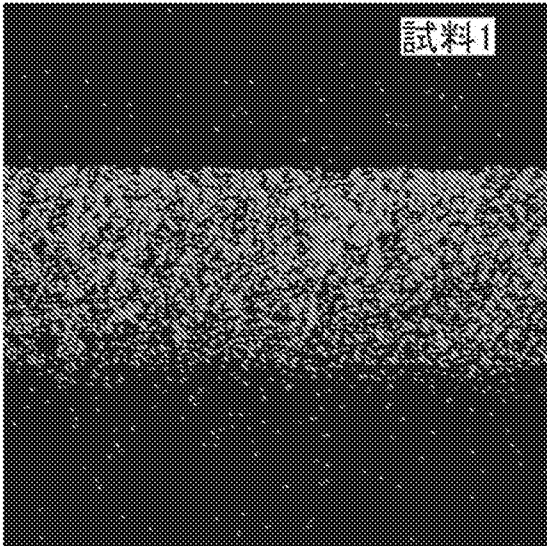
(B)



(C)

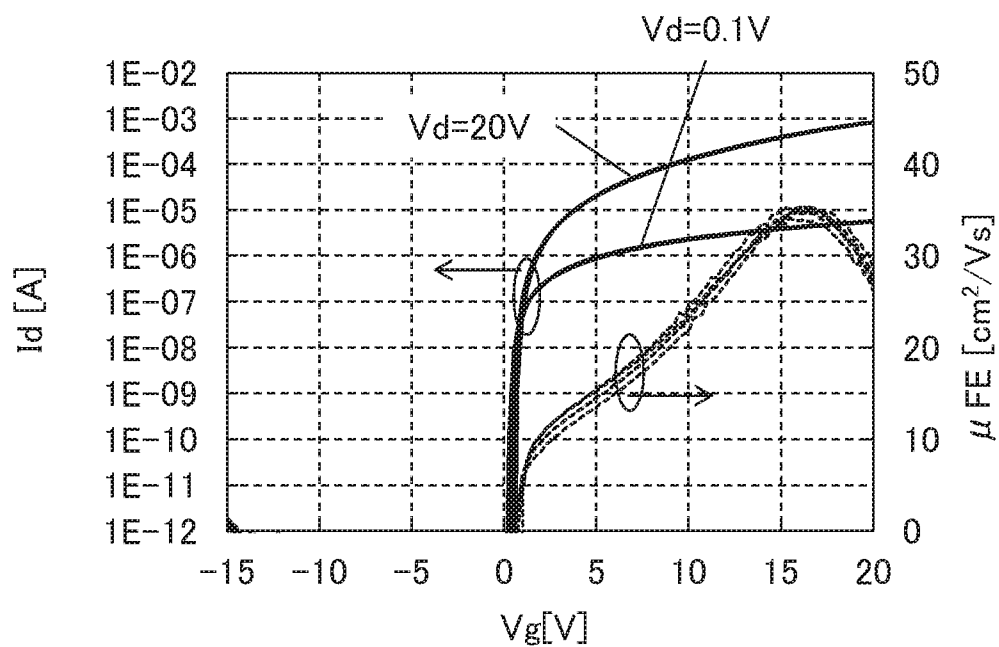
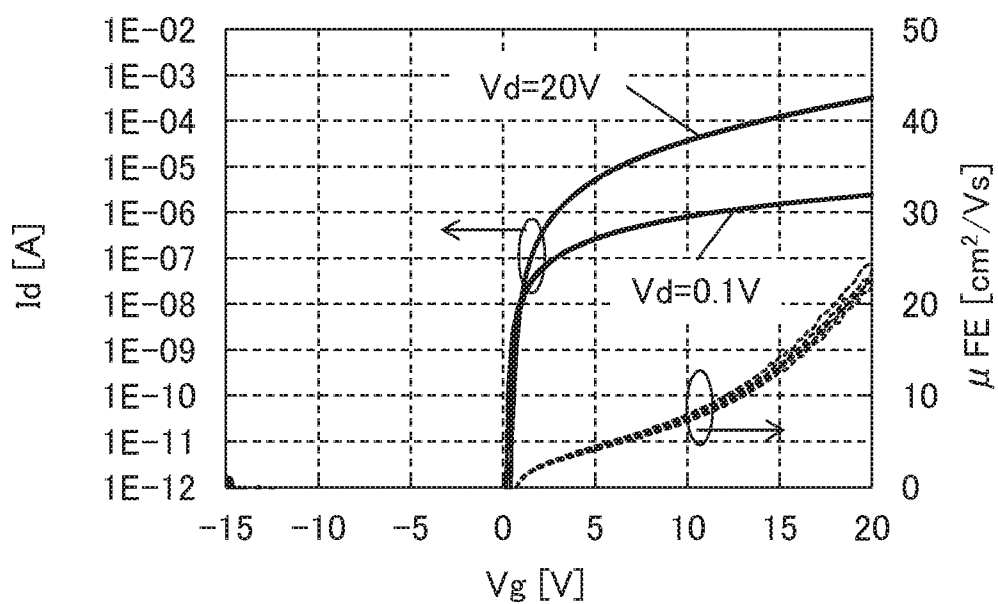


(D)

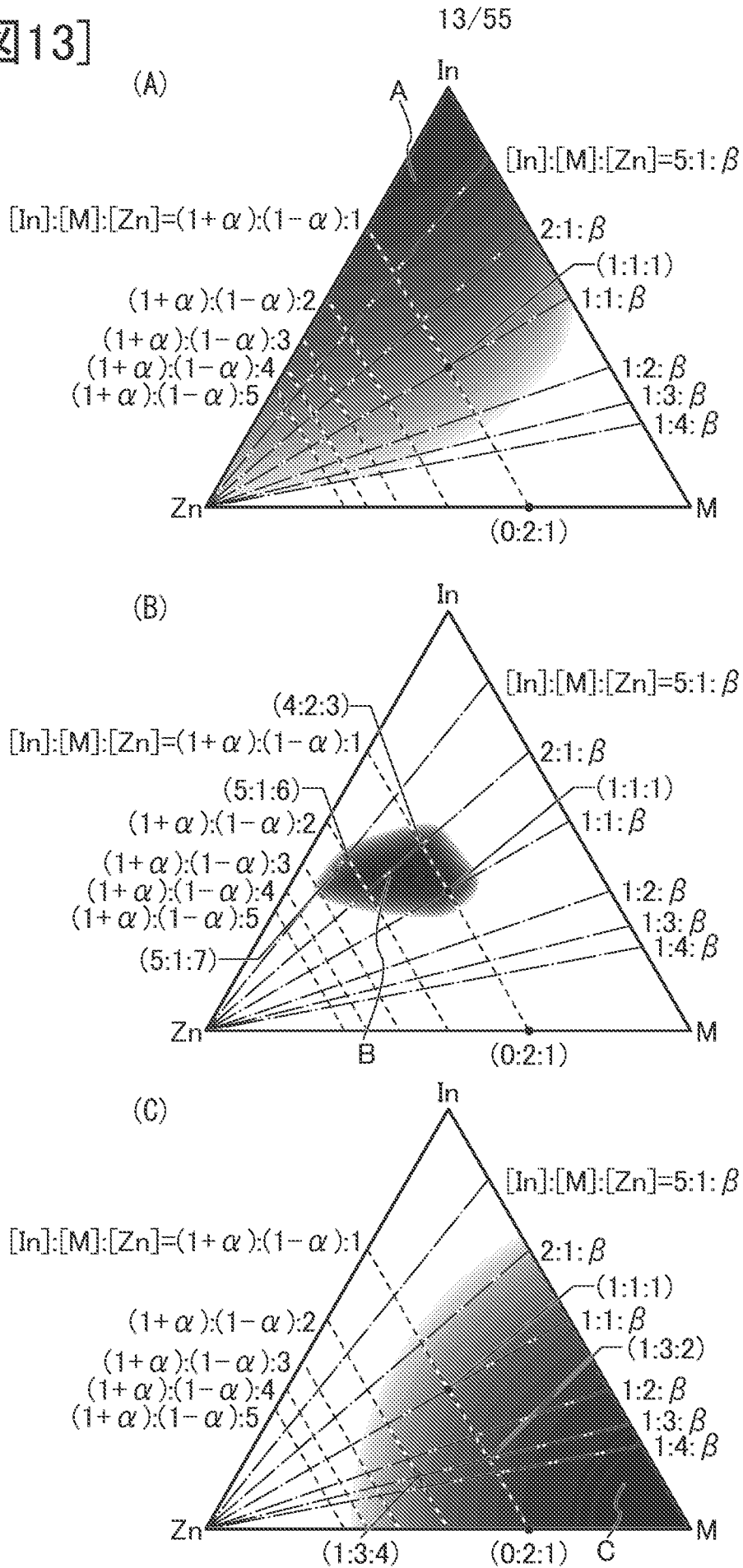


12/55

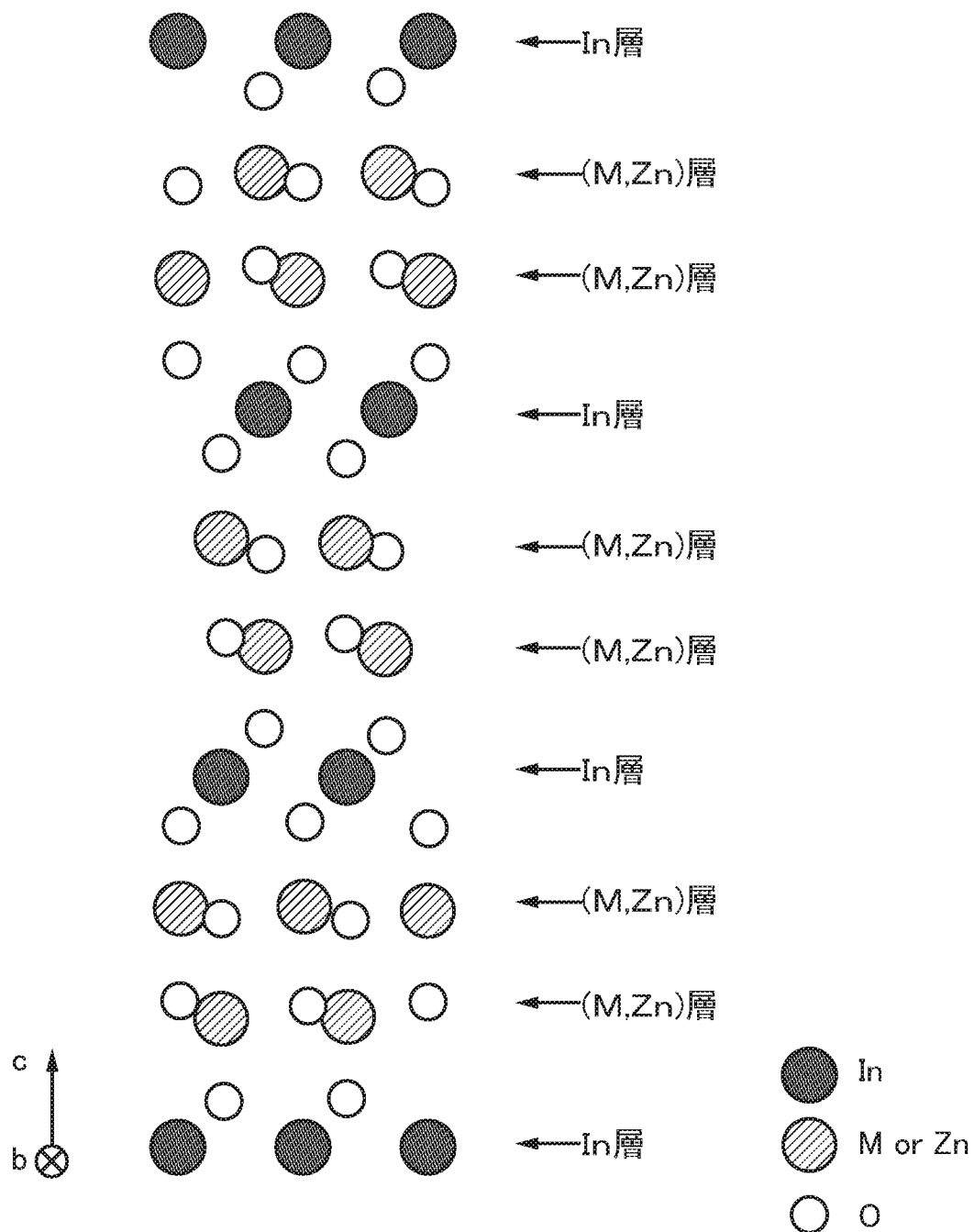
[図12]

(A) 試料 A1: $L/W=6/50\ \mu\text{m}$ (B) 試料 A2: $L/W=6/50\ \mu\text{m}$ 

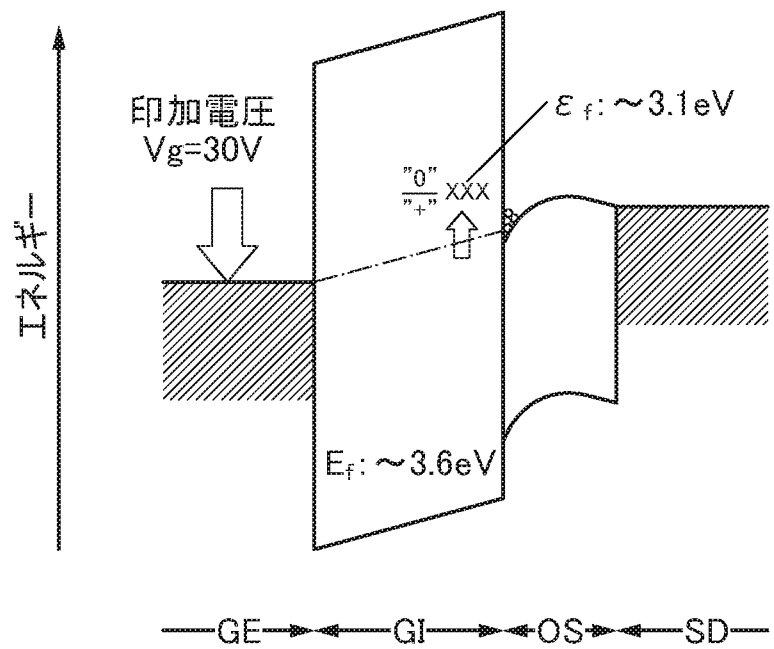
[図13]



[図14]

InMZnO₄の結晶構造

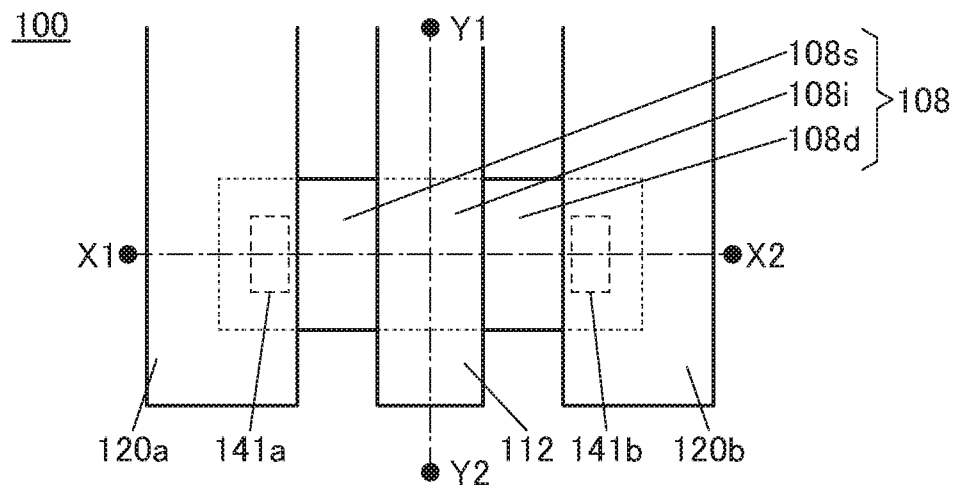
[図15]



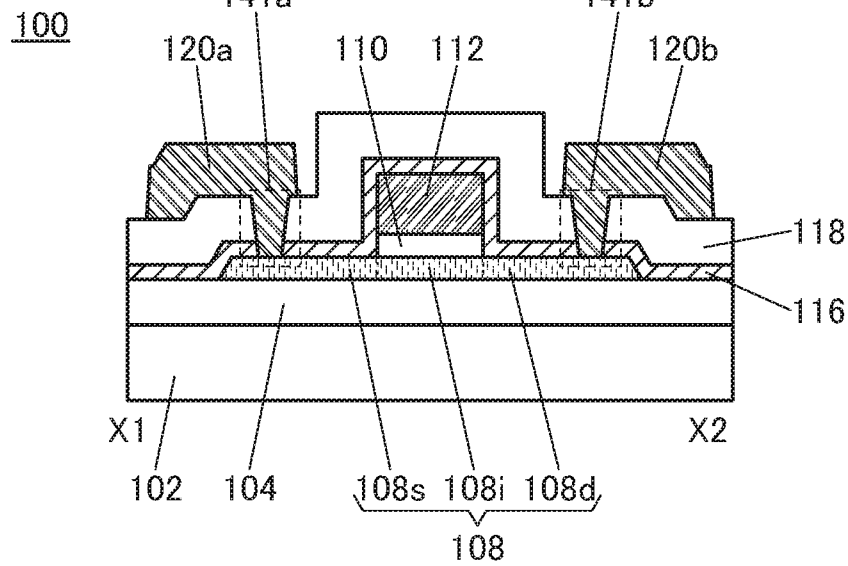
16/55

[図16]

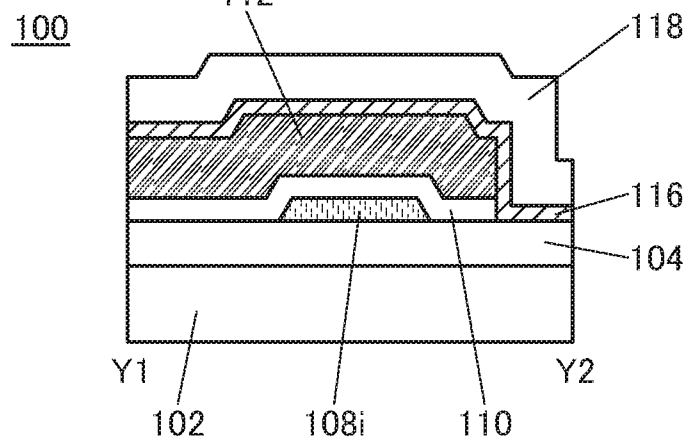
(A)



(B)

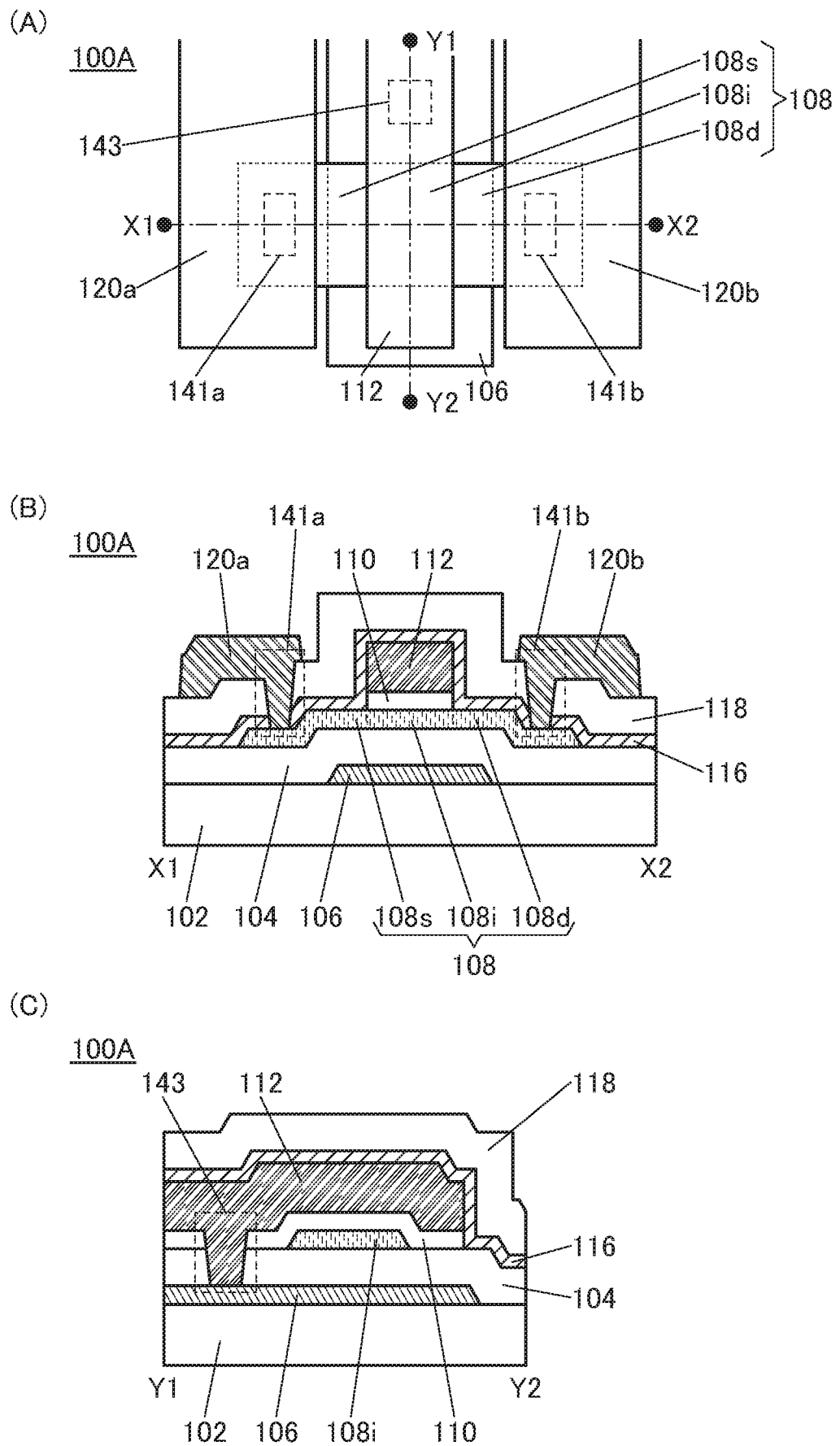


(C)



17/55

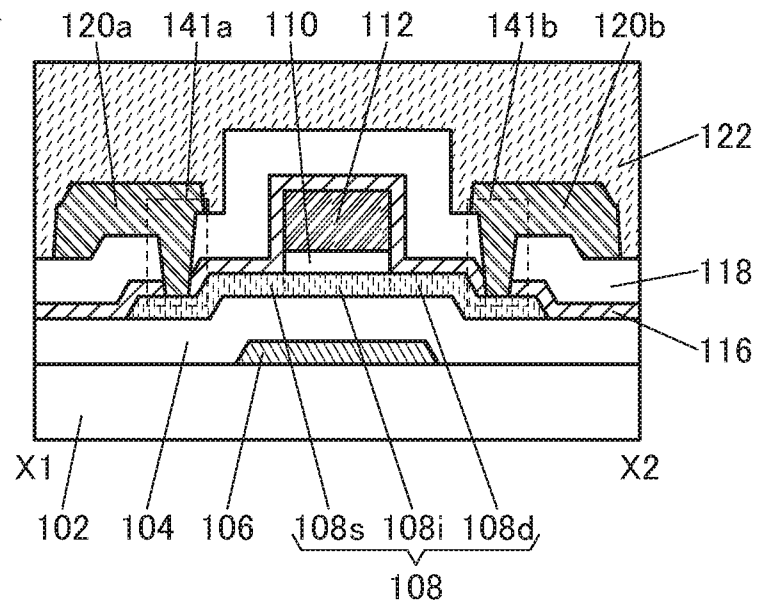
[図17]



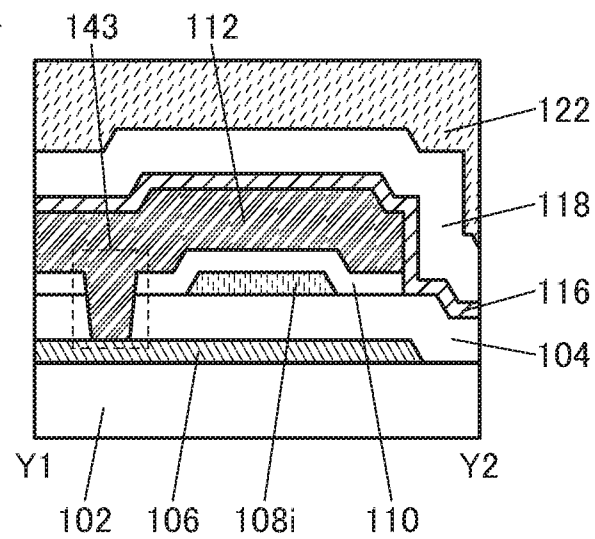
18/55

[図18]

(A)

100B

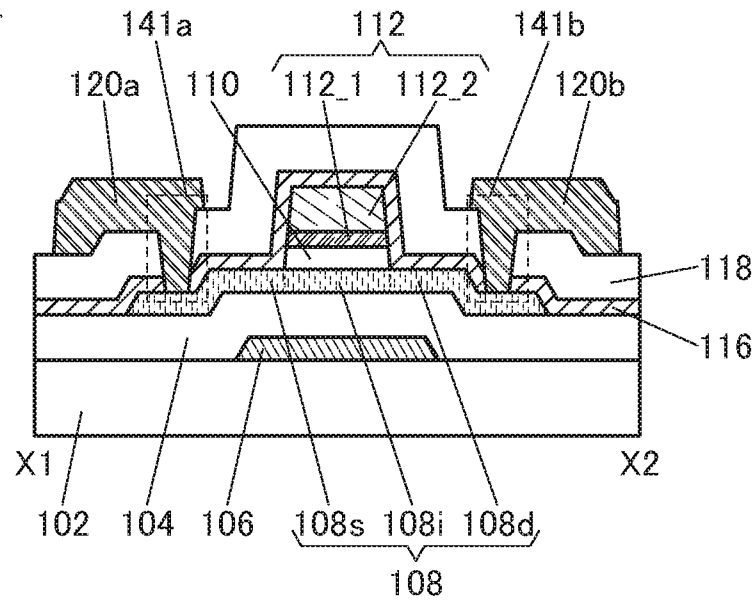
(B)

100B

[図19]

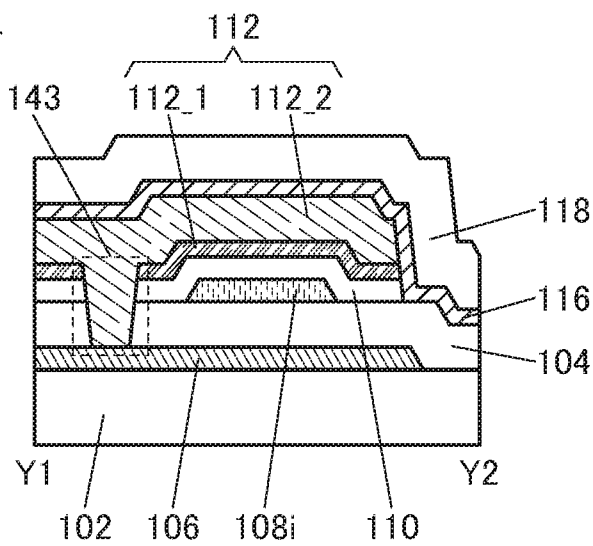
(A)

100C



(B)

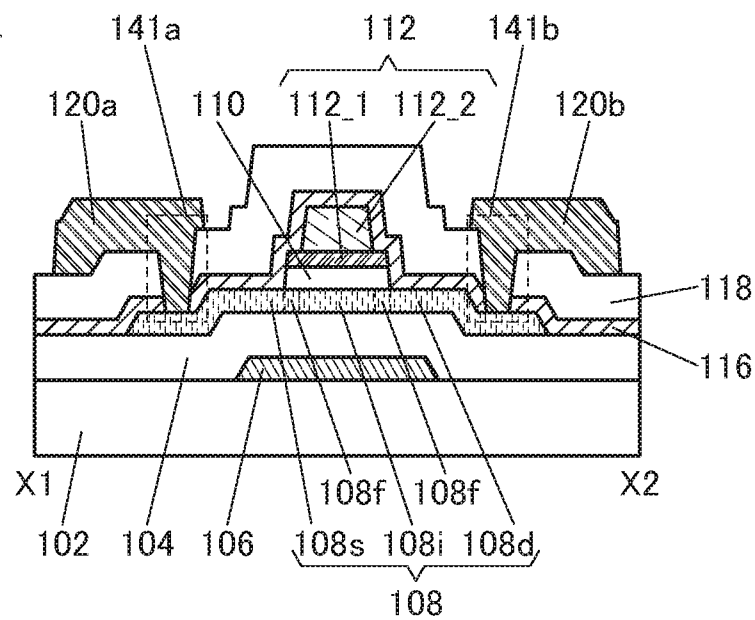
100C



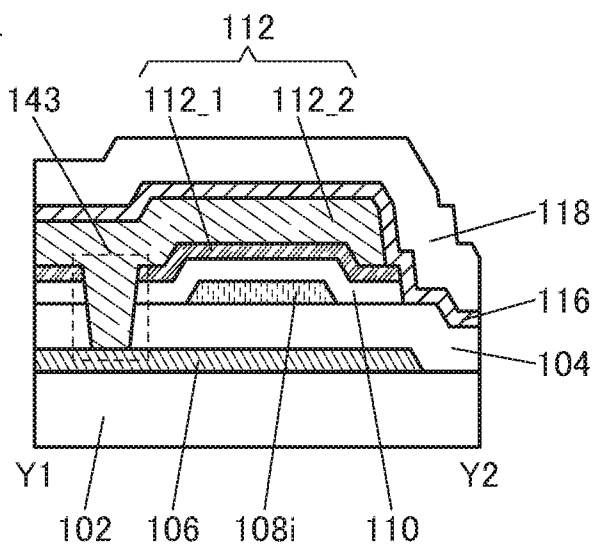
20/55

[図20]

(A)

100D

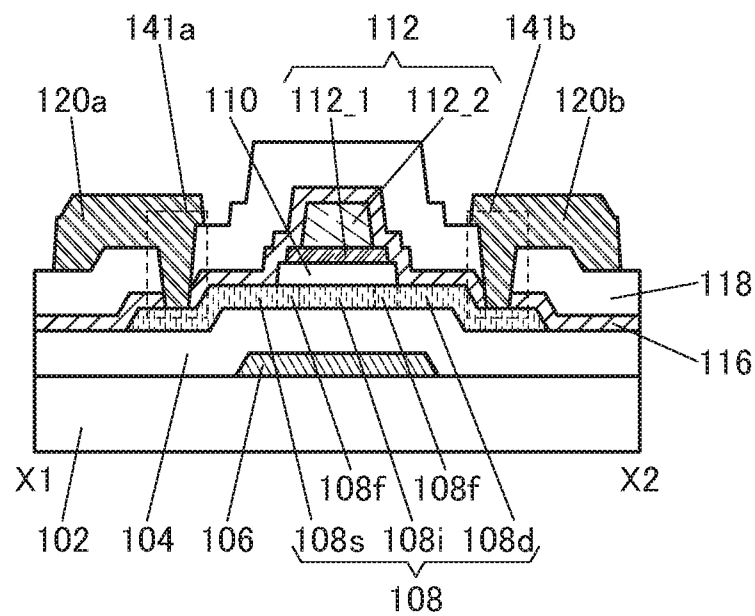
(B)

100D

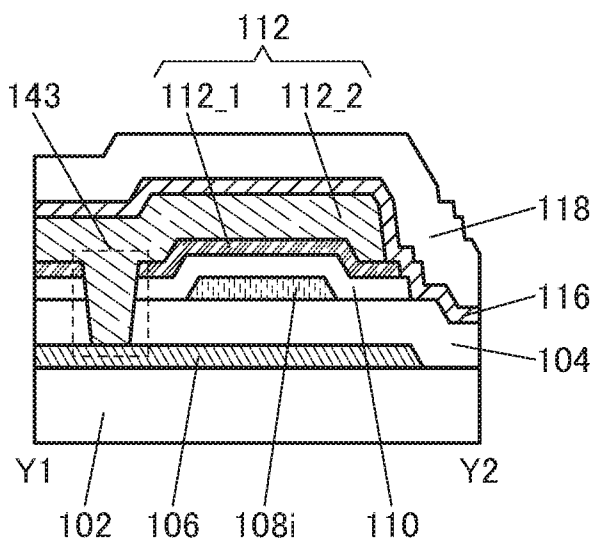
21/55

[図21]

(A)

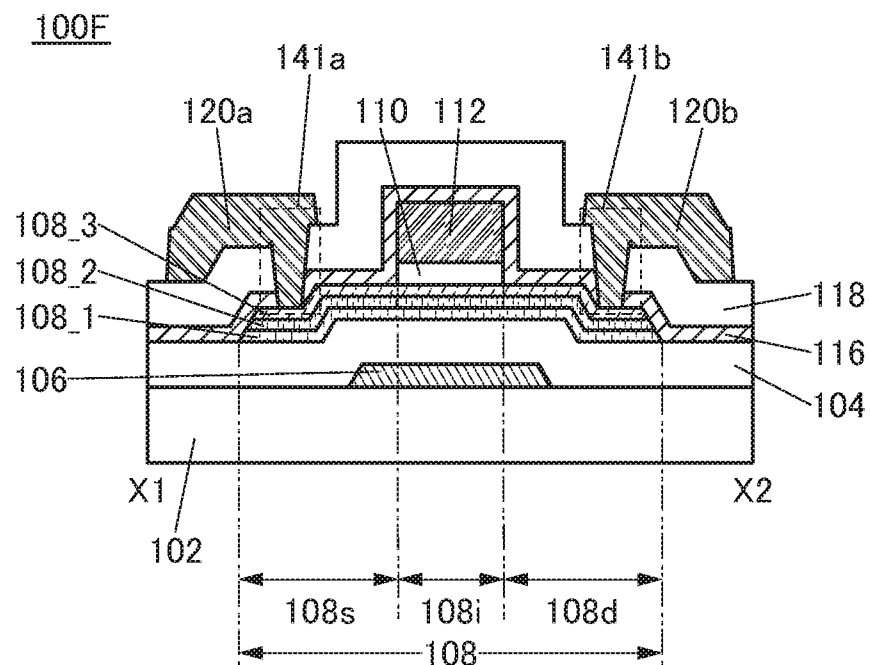
100E

(B)

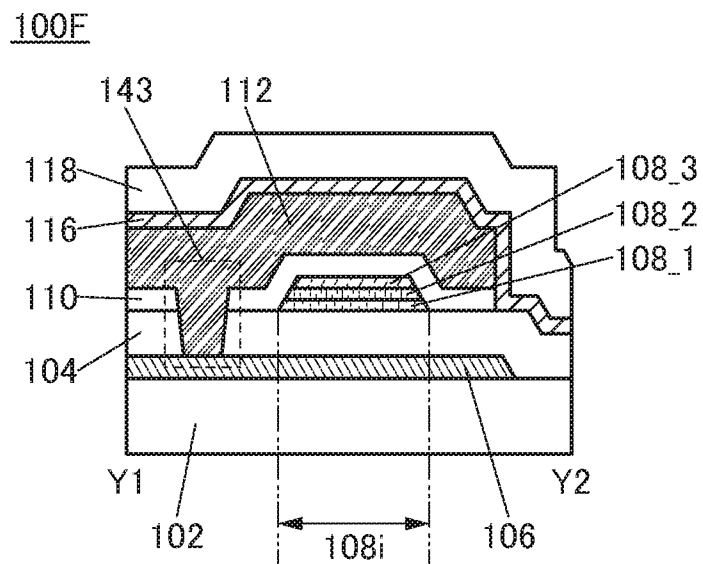
100E

[図22]

(A)

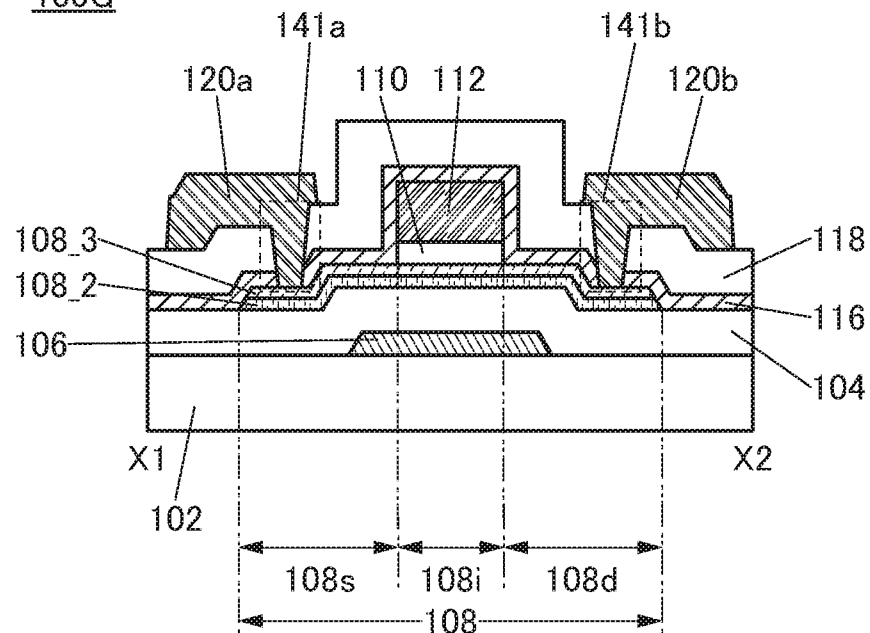


(B)

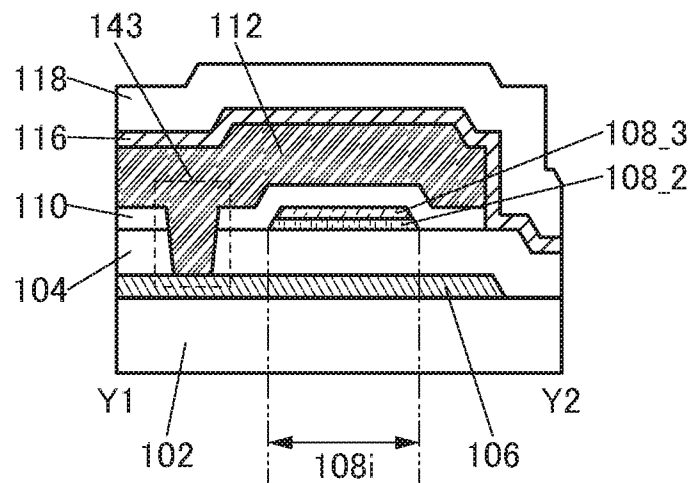


[図23]

(A)

100G

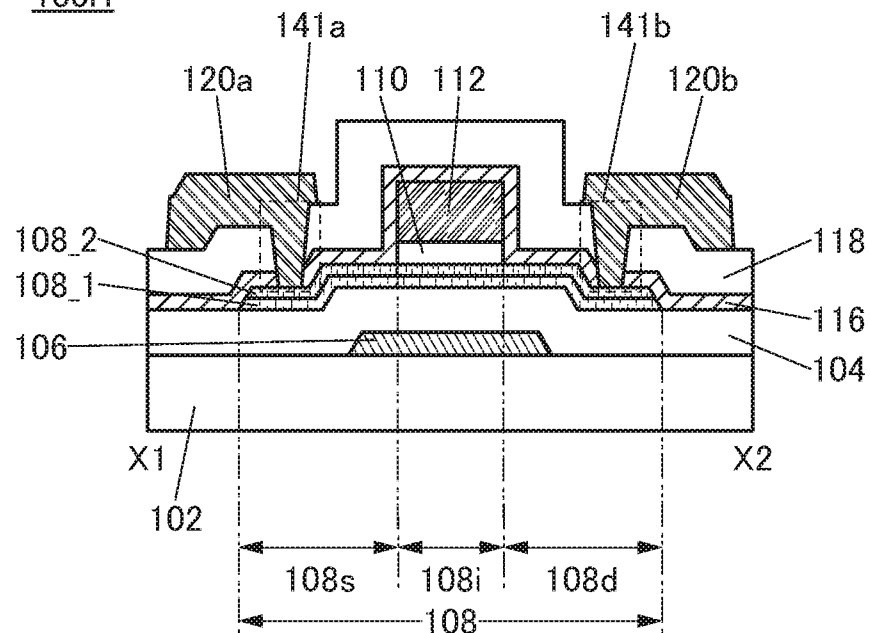
(B)

100G

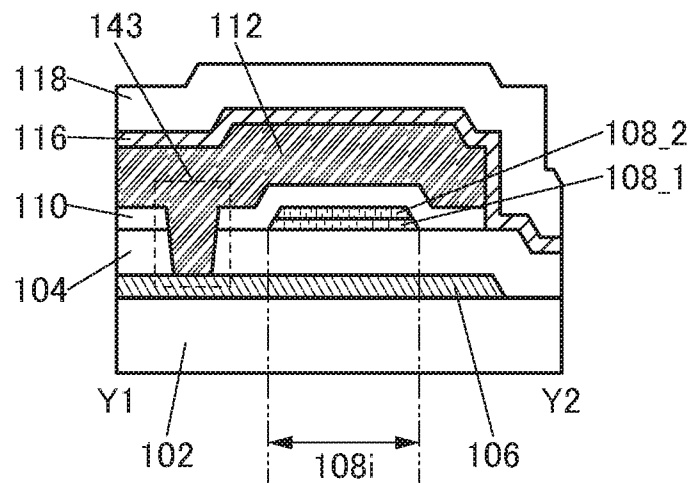
24/55

[図24]

(A)

100H

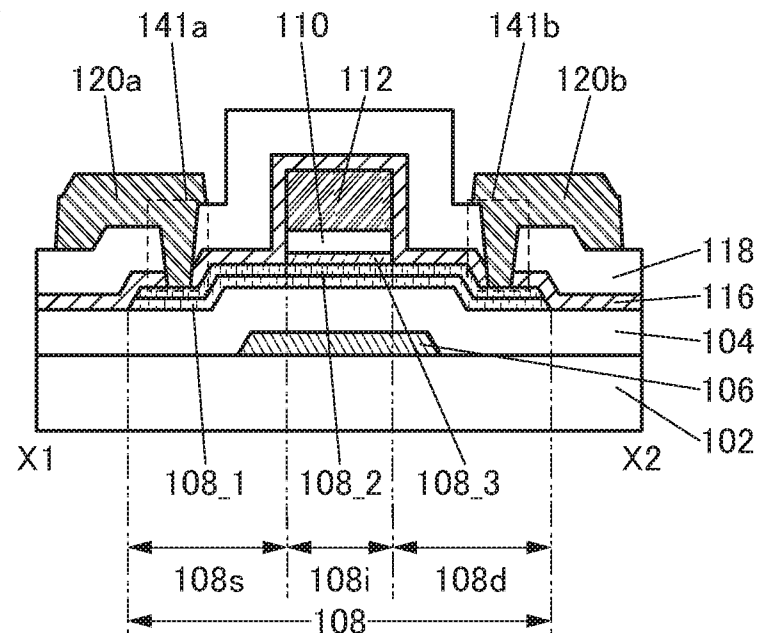
(B)

100H

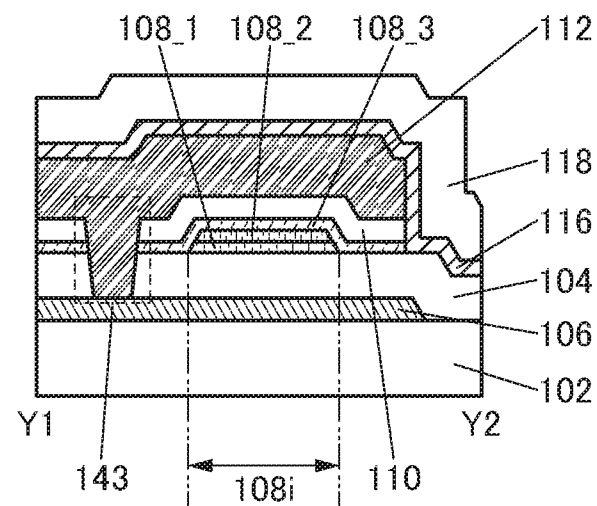
25/55

[図25]

(A)

100J

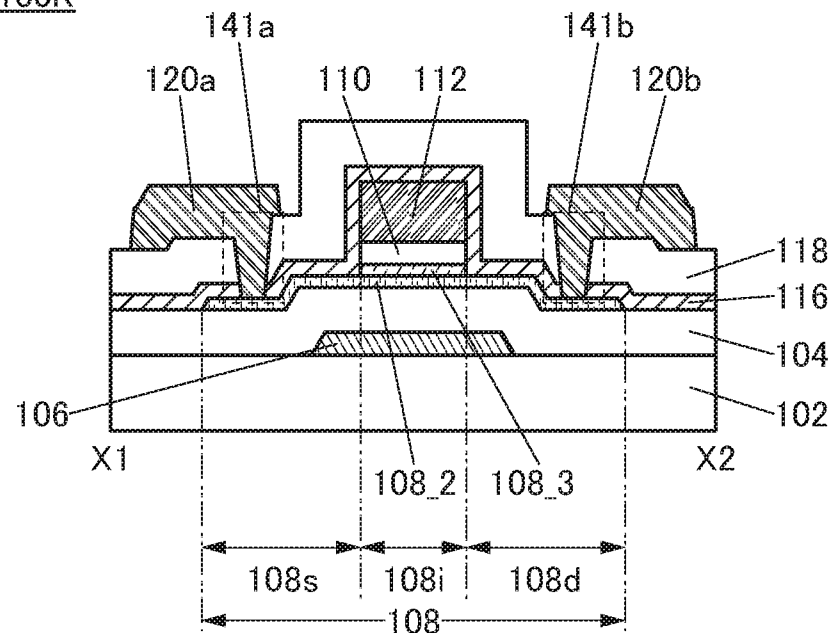
(B)

100J

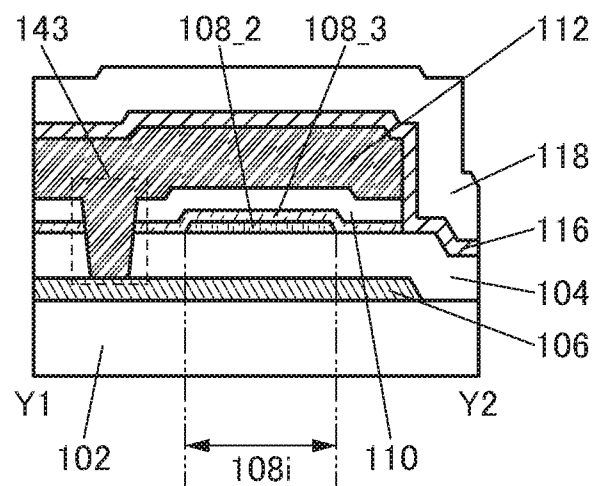
26/55

[図26]

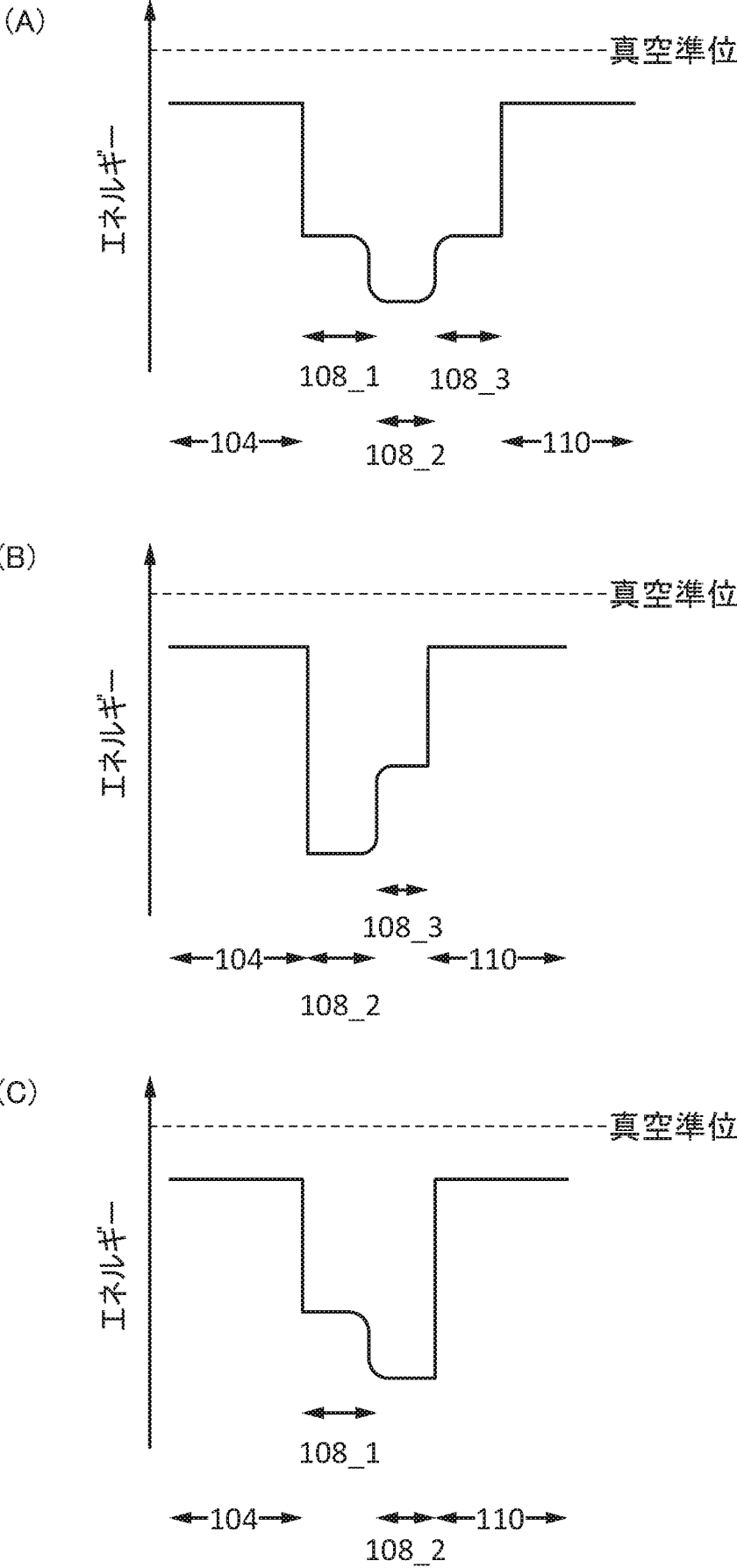
(A)

100K

(B)

100K

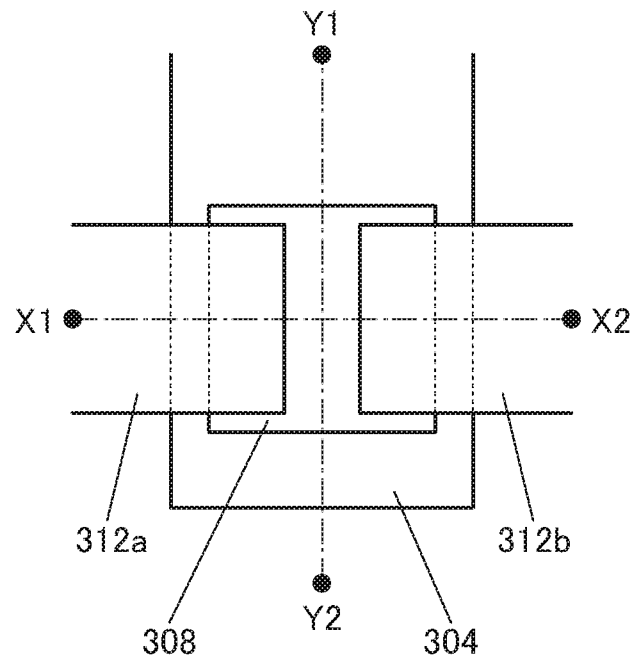
[図27]



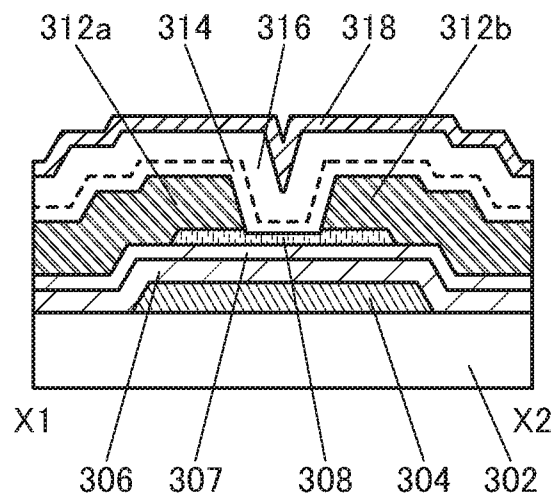
[図28]

28/55

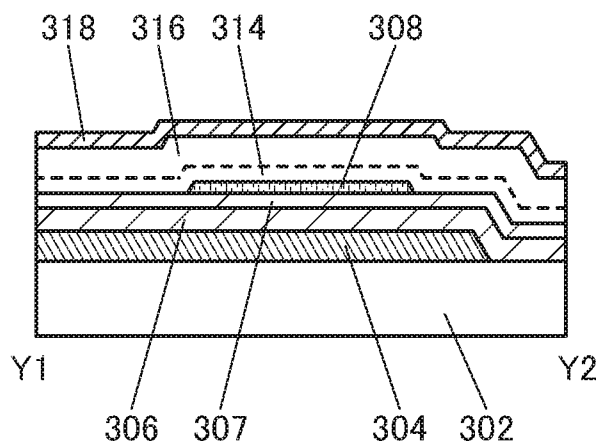
(A) 300A



(B) 300A



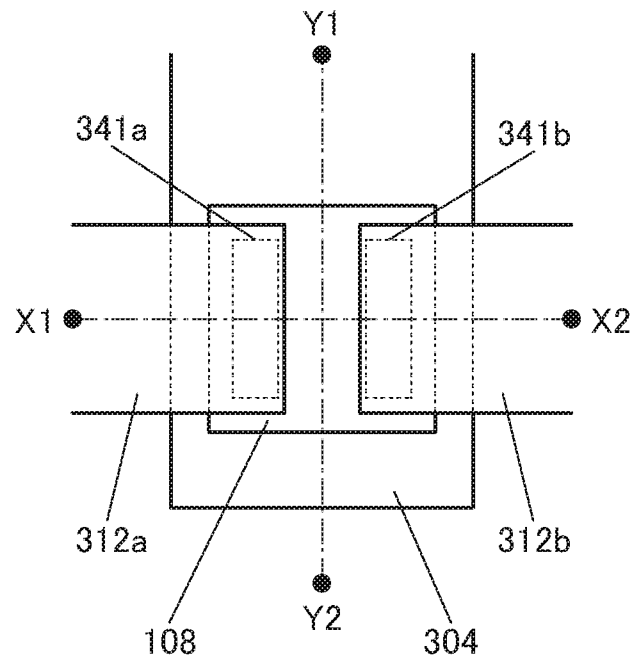
(C) 300A



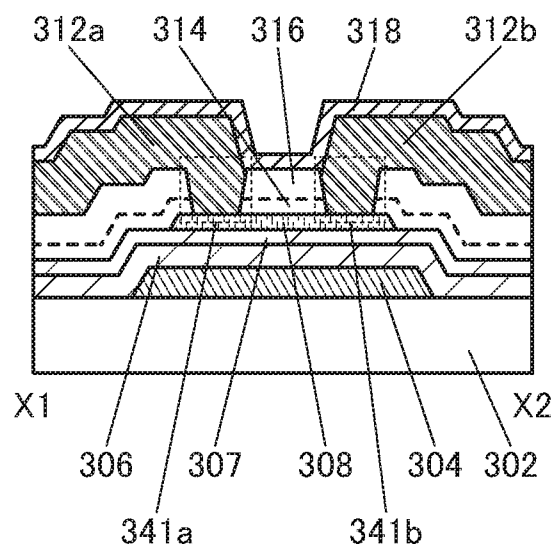
[図29]

29/55

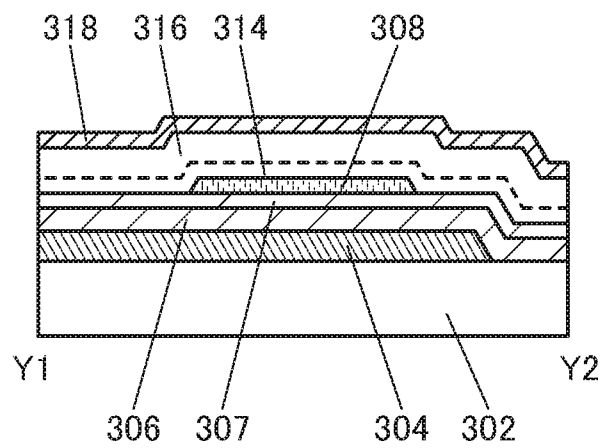
(A) 300B



(B) 300B

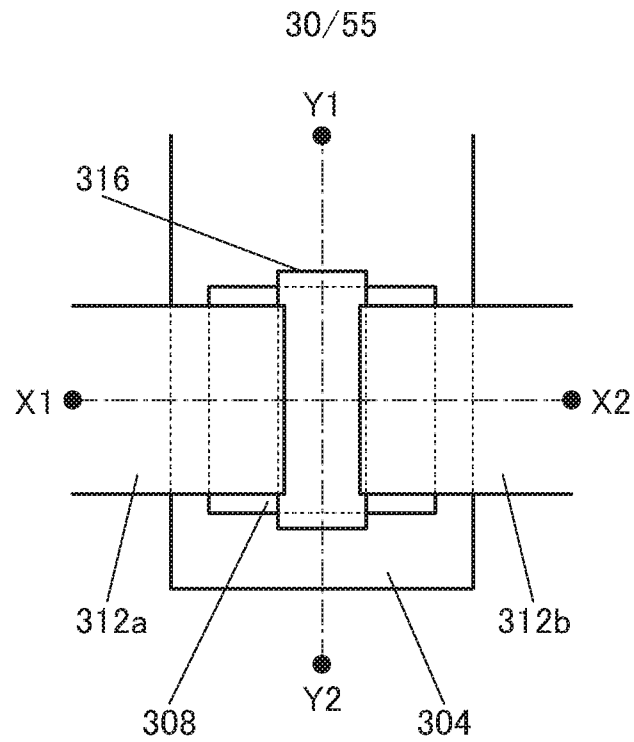


(C) 300B

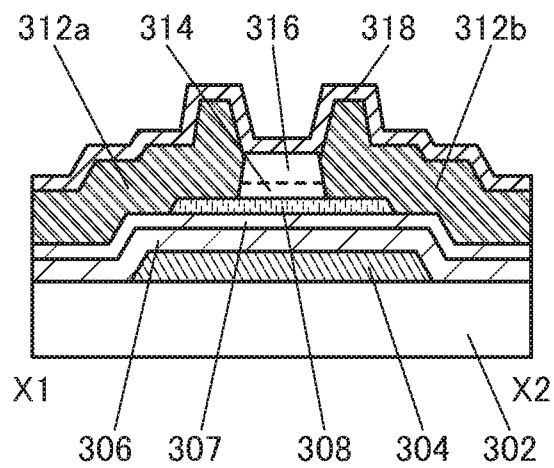


[図30]

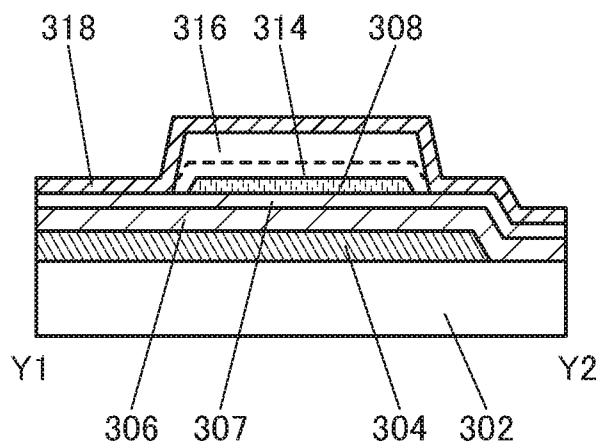
(A) 300C



(B) 300C

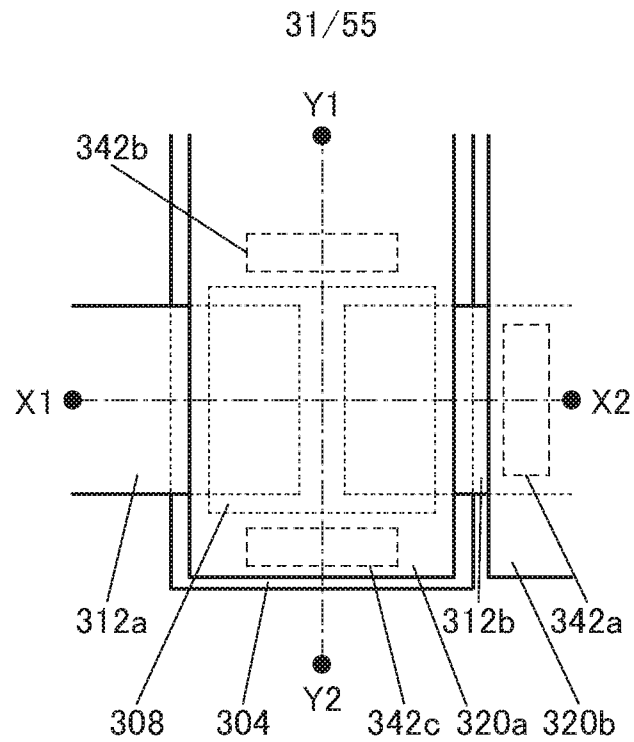


(C) 300C

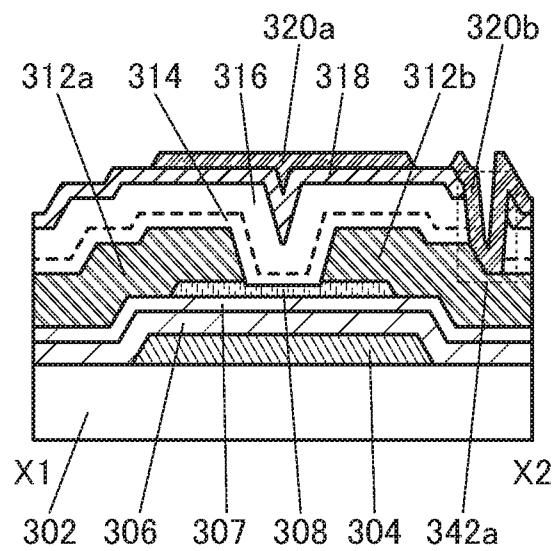


[図31]

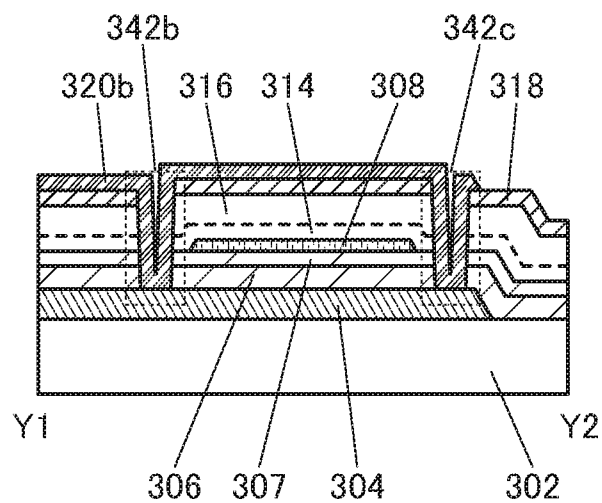
(A) 300D



(B) 300D



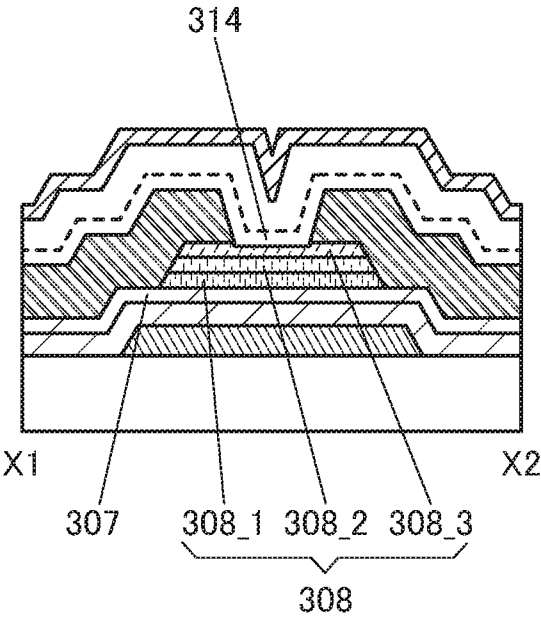
(C) 300D



[図32]

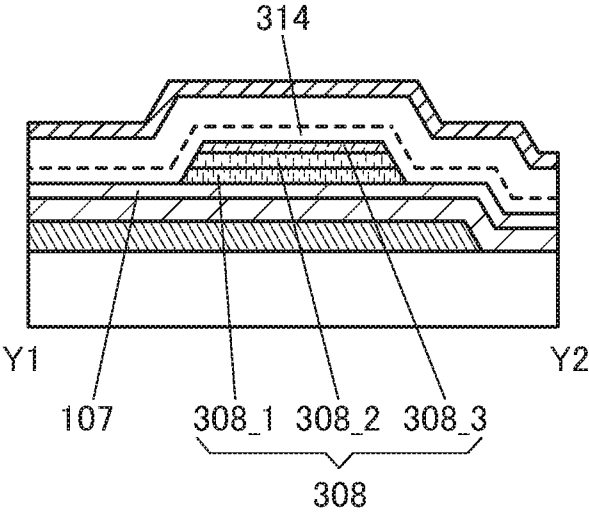
(A)

300E



(B)

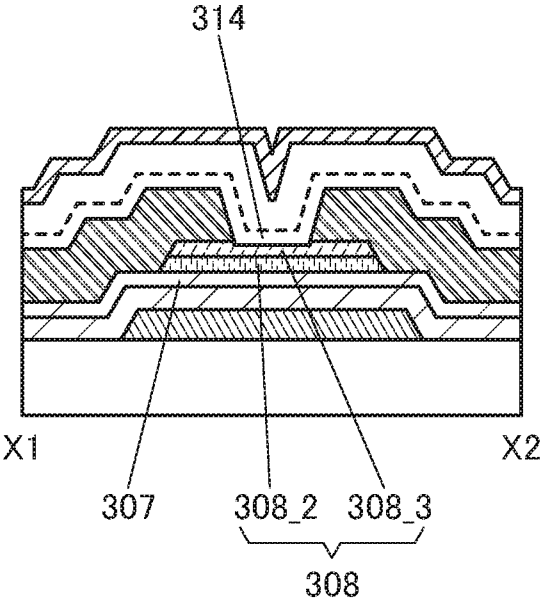
300E



[図33]

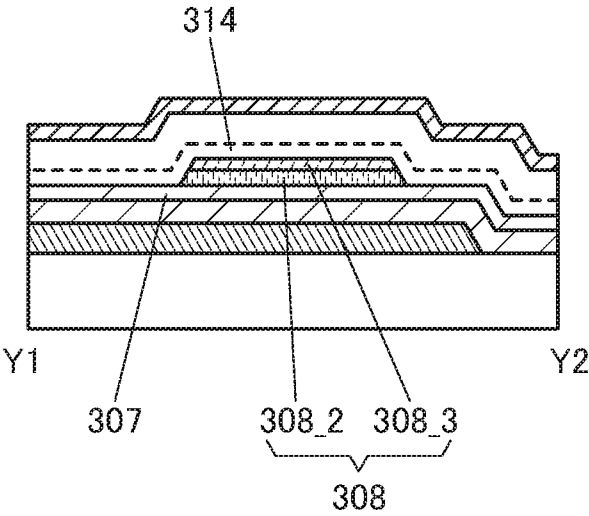
(A)

300F



(B)

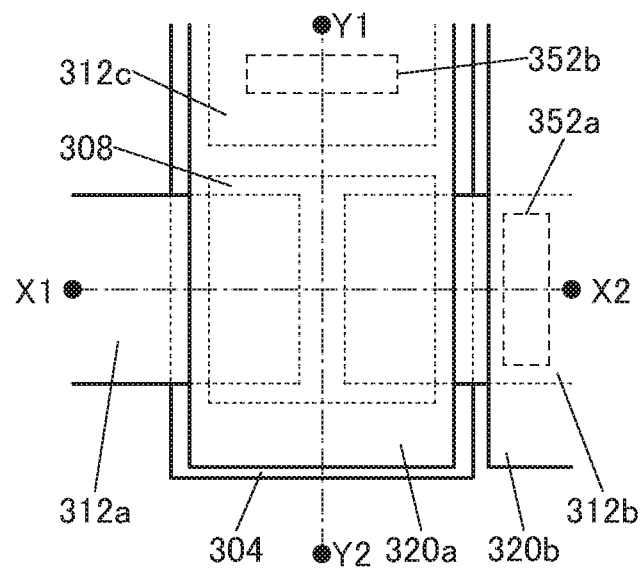
300F



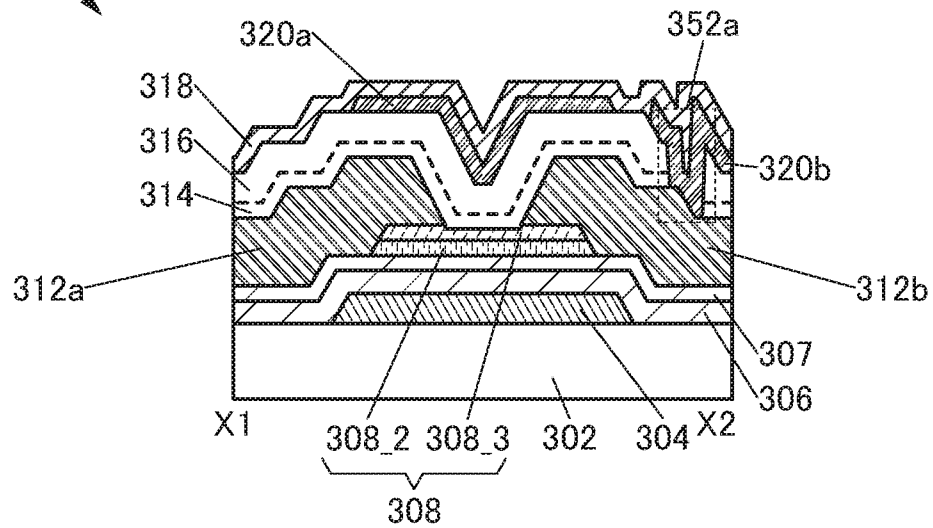
[図34]

34/55

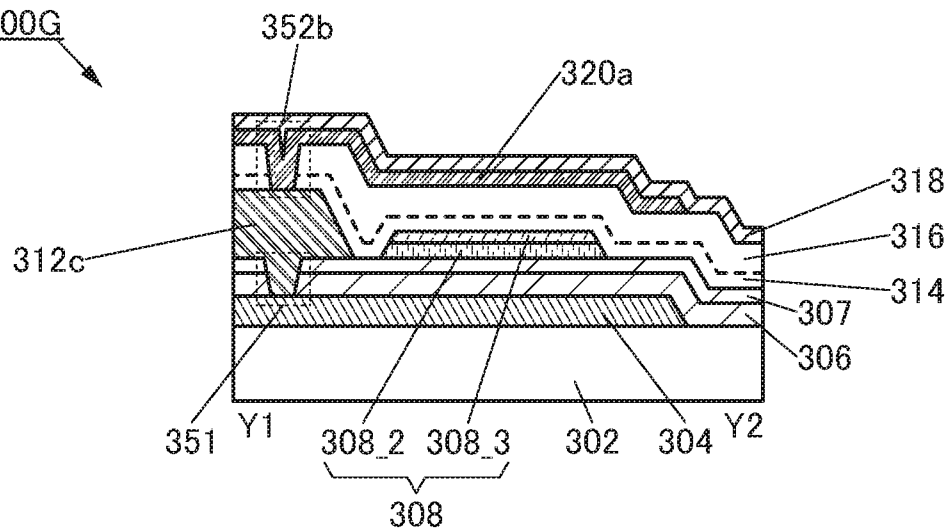
(A) 300G



(B) 300G



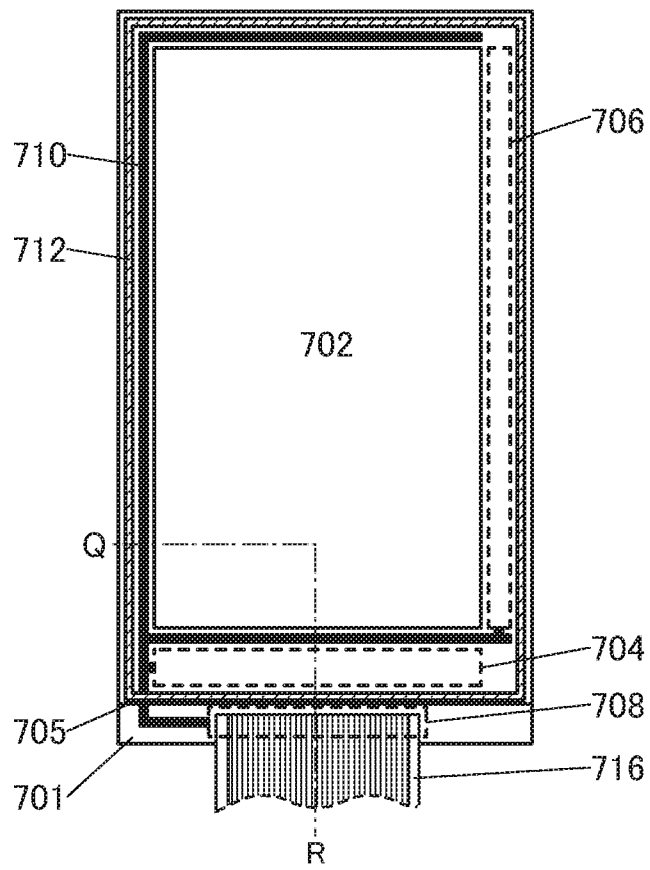
(C) 300G



35/55

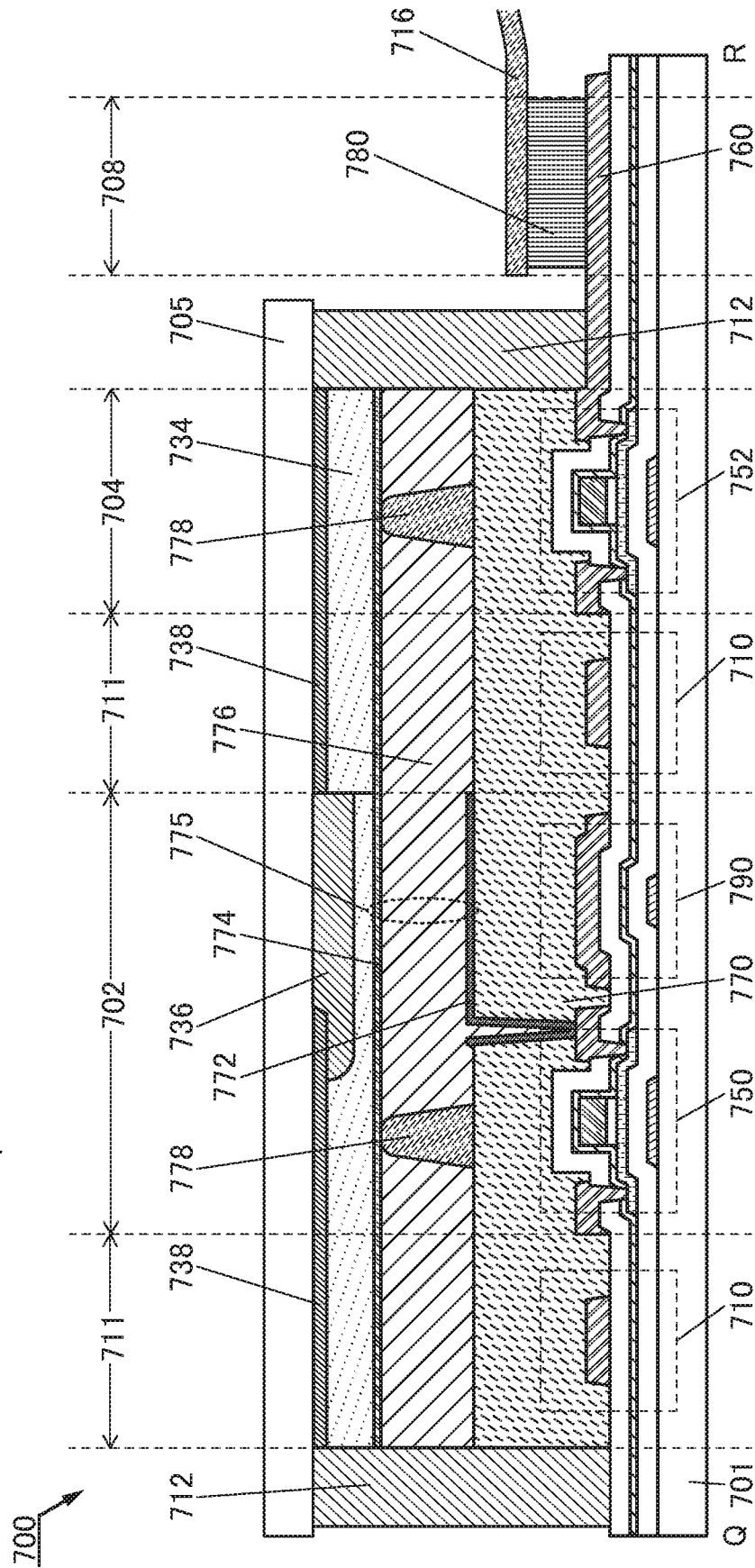
[図35]

700



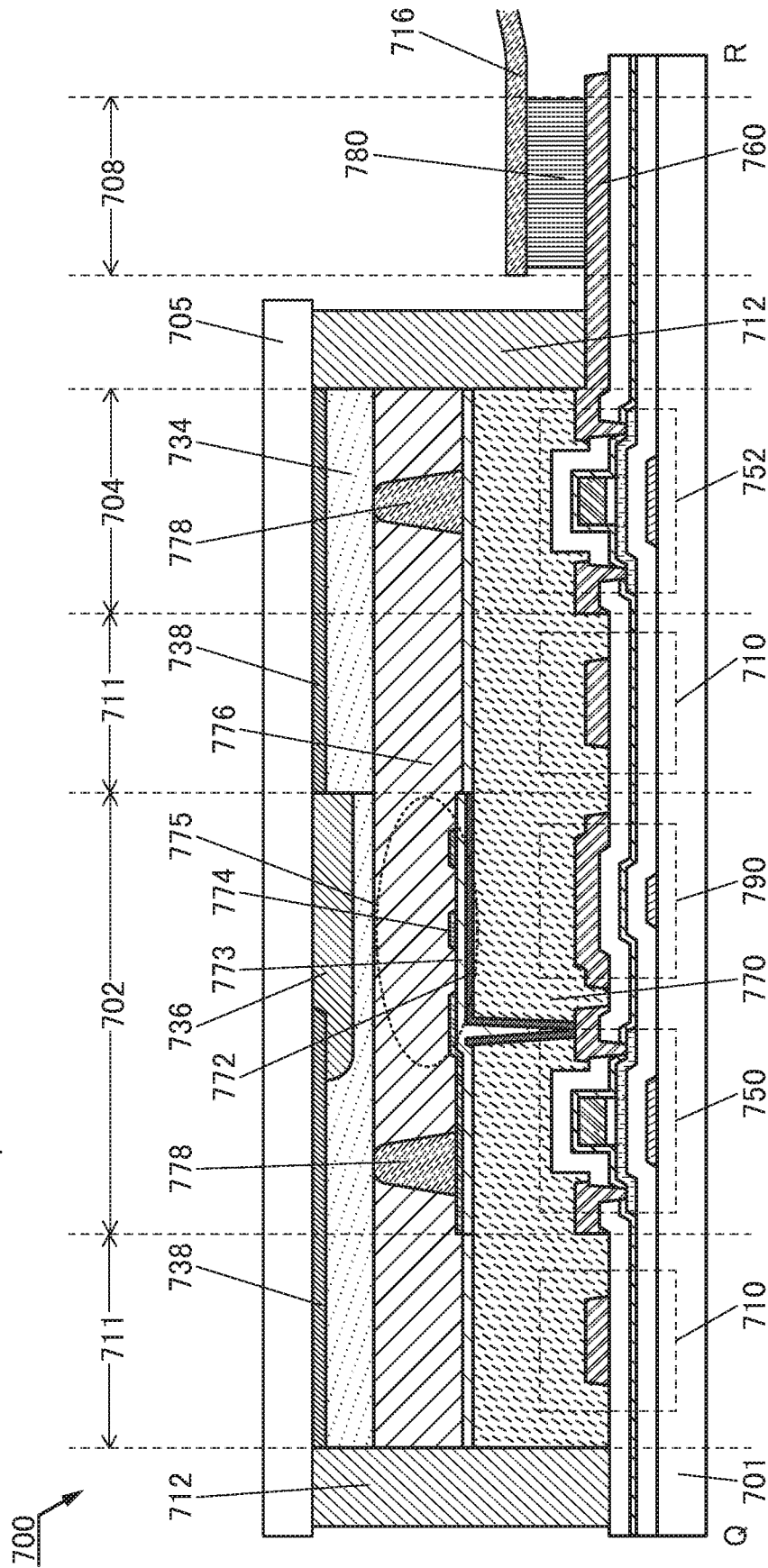
36/55

[図36]



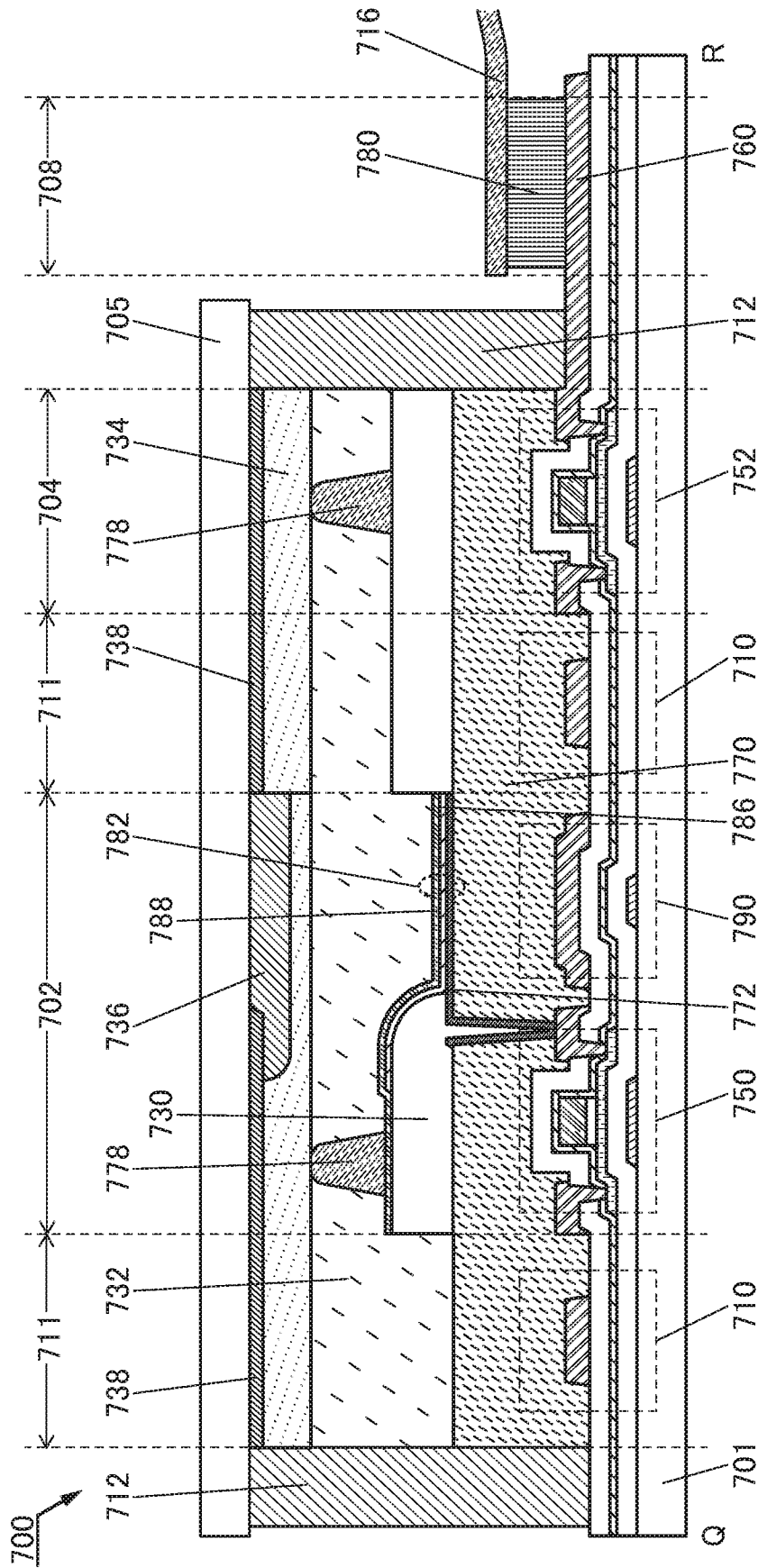
37/55

[図37]



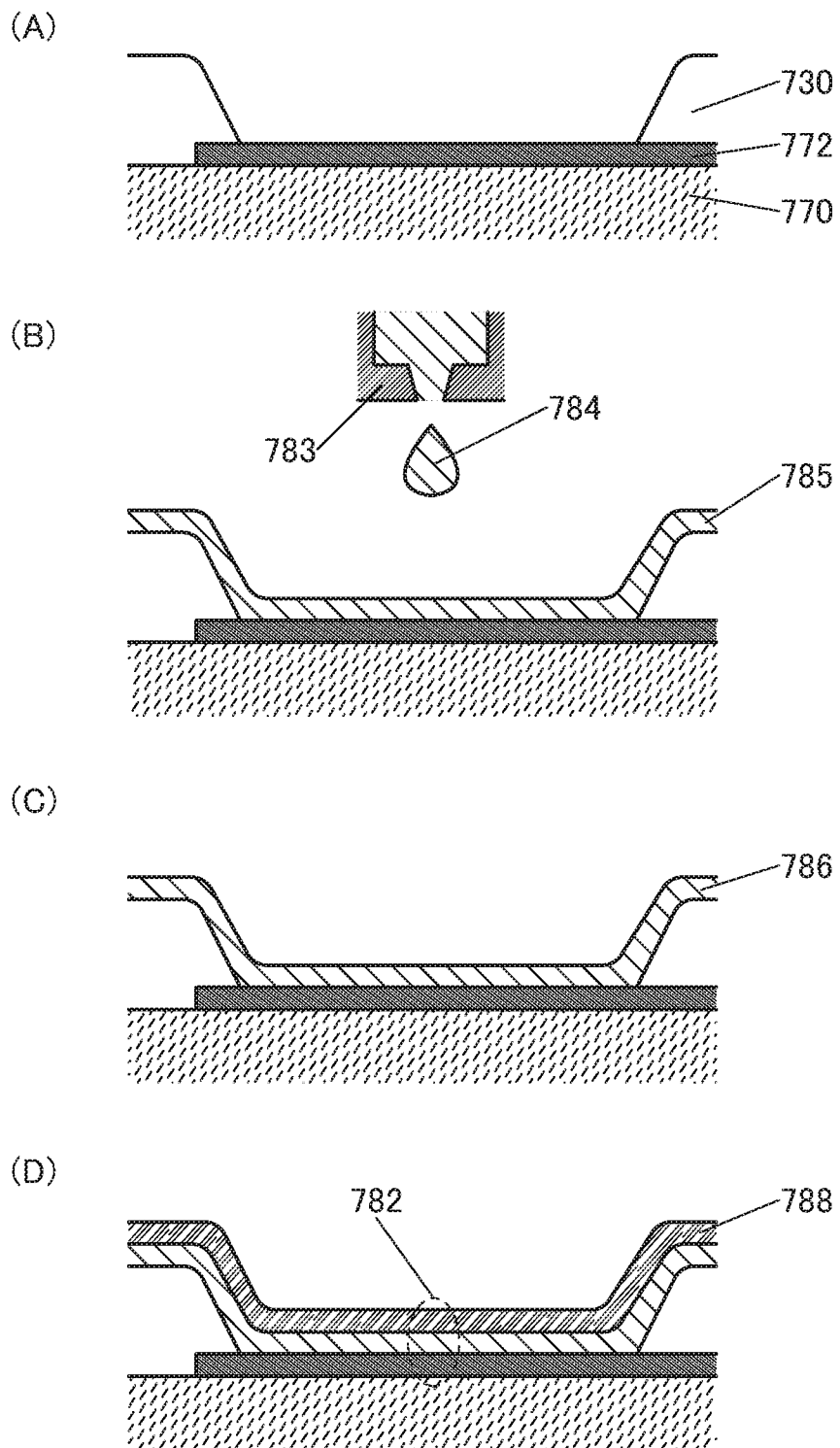
38/55

[図38]



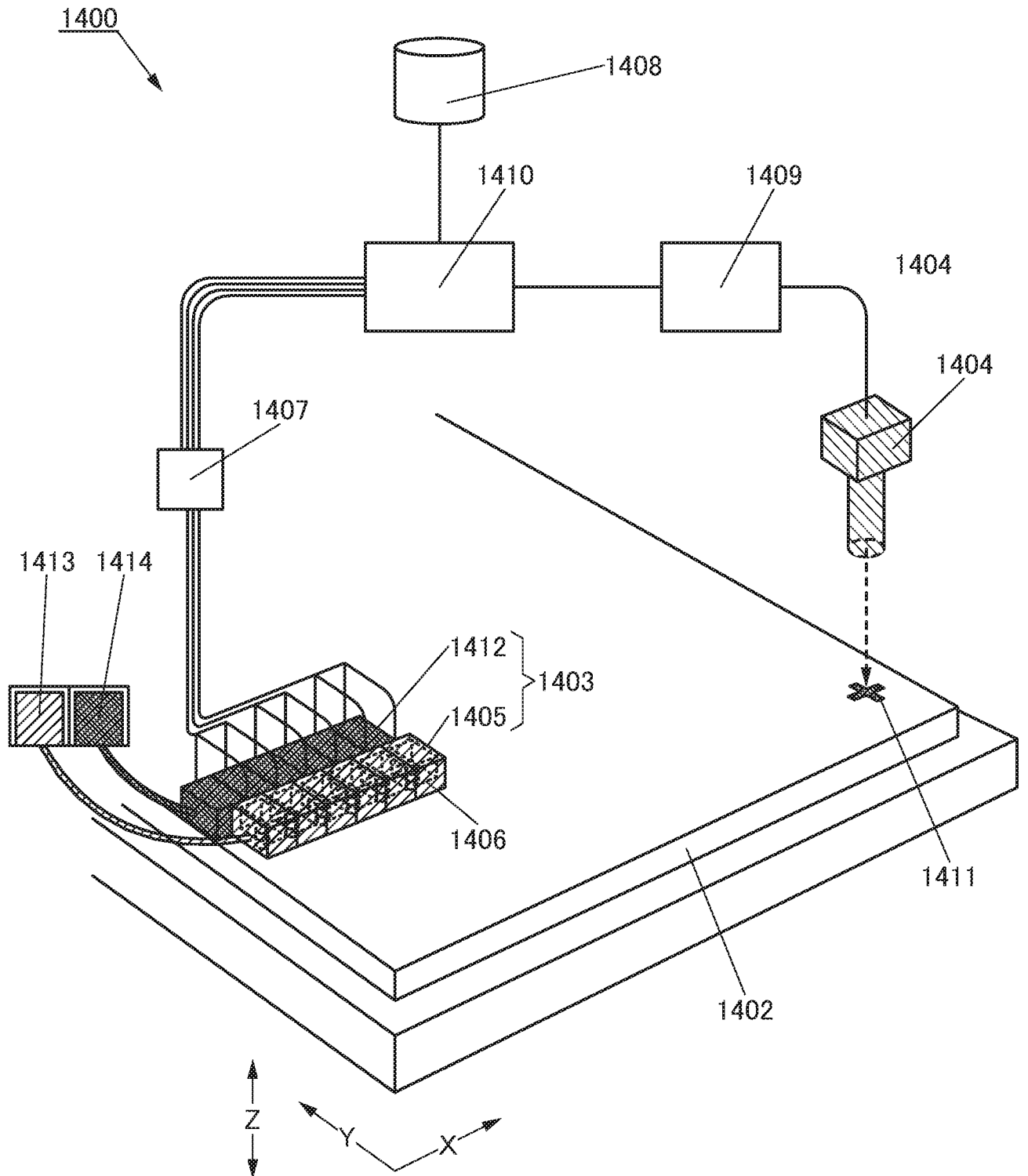
39/55

[図39]

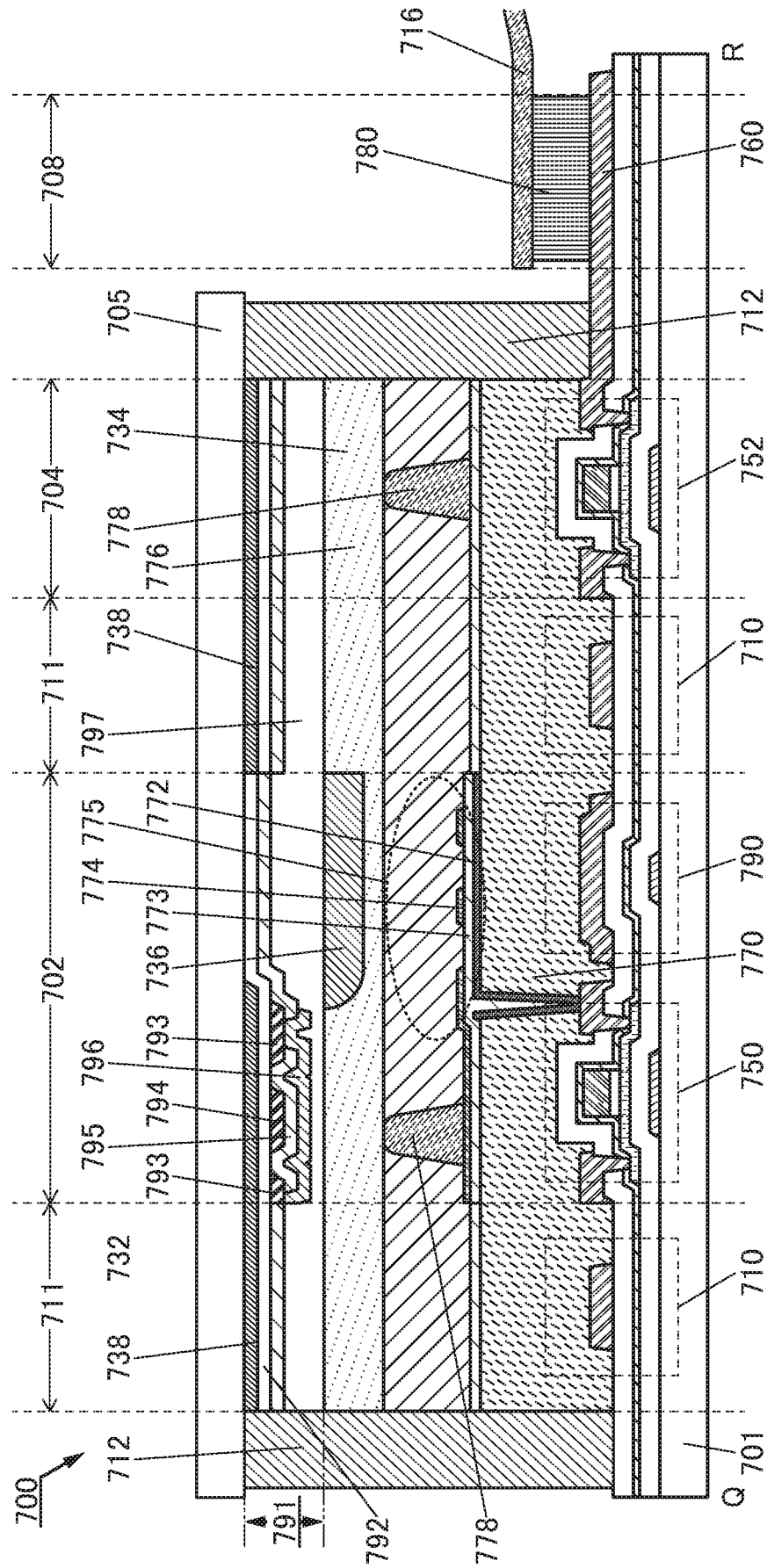


[図40]

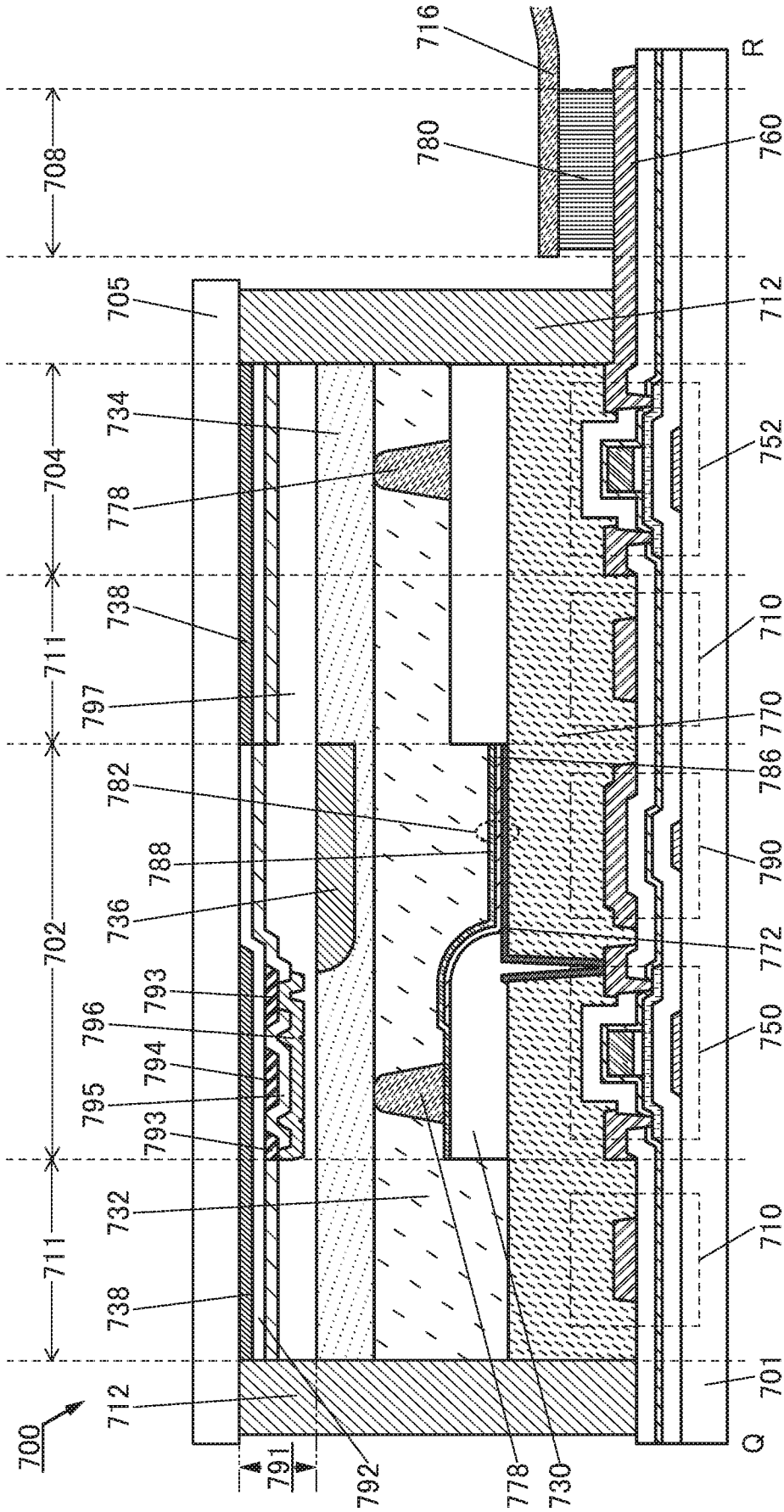
40/55



[圖 41]

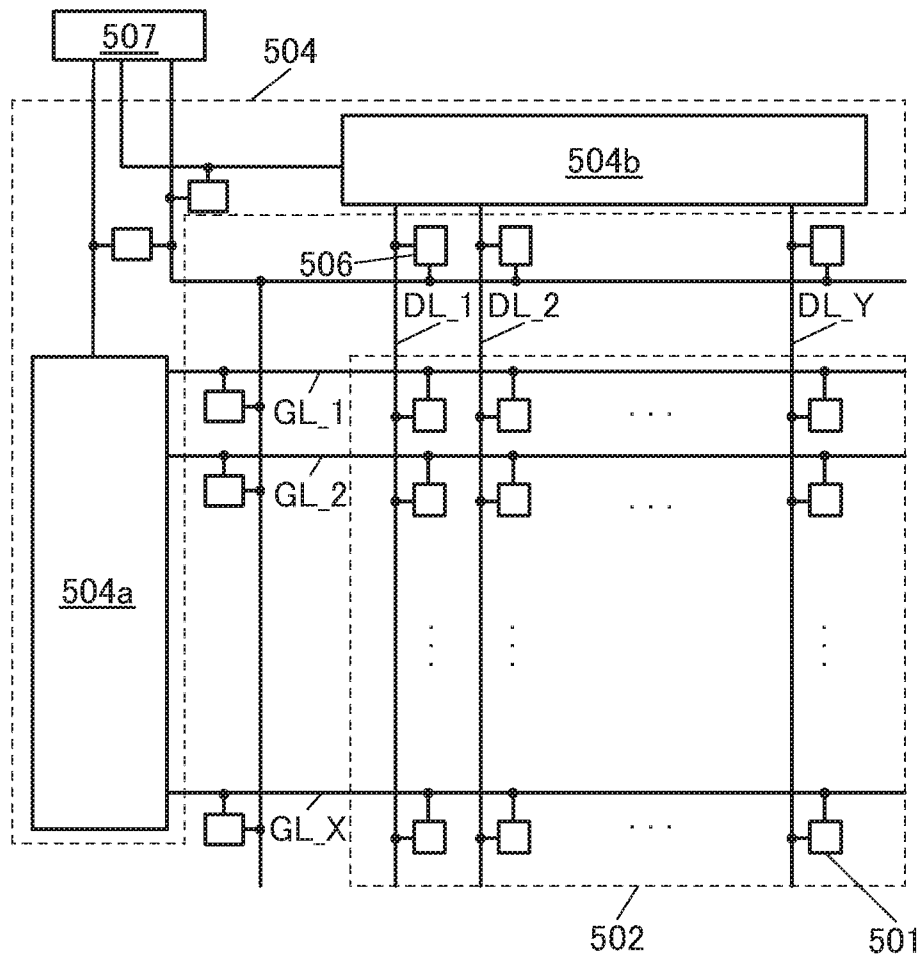


[圖42]

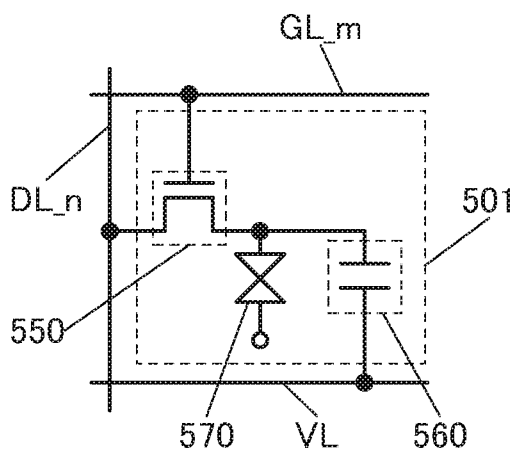


[図43]

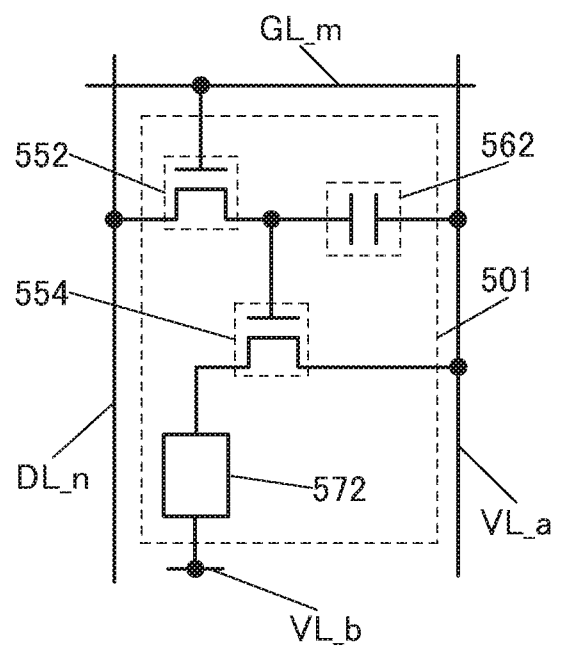
(A)



(B)



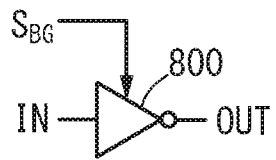
(C)



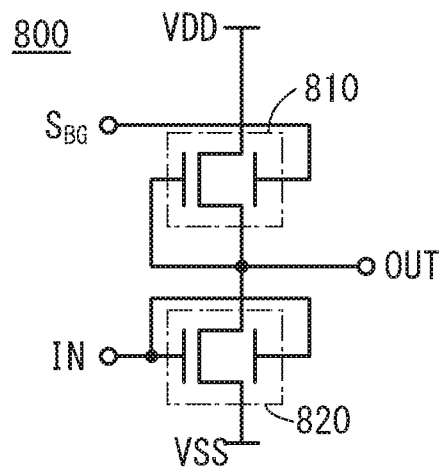
[図44]

44/55

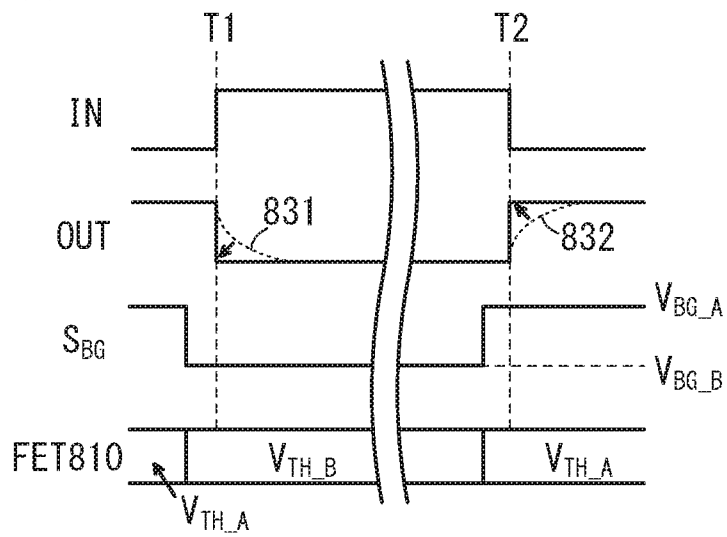
(A)



(B)



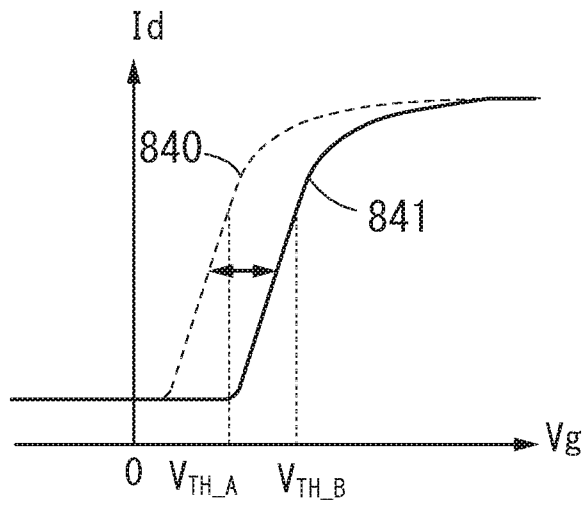
(C)



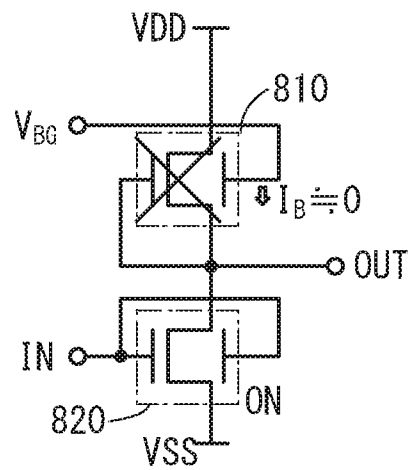
[図45]

45/55

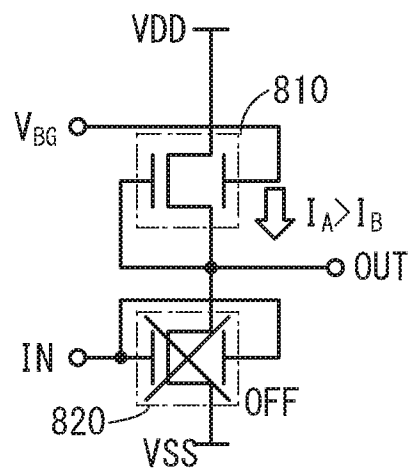
(A)



(B) V_{BG_B}



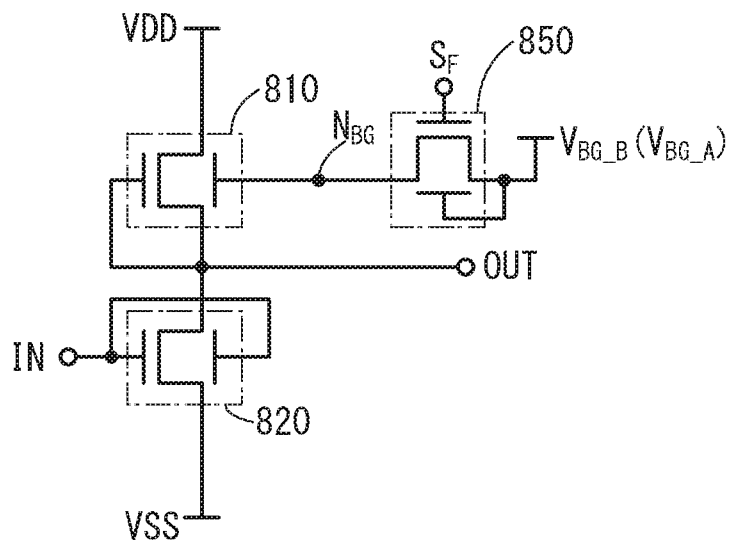
(C) V_{BG_A}



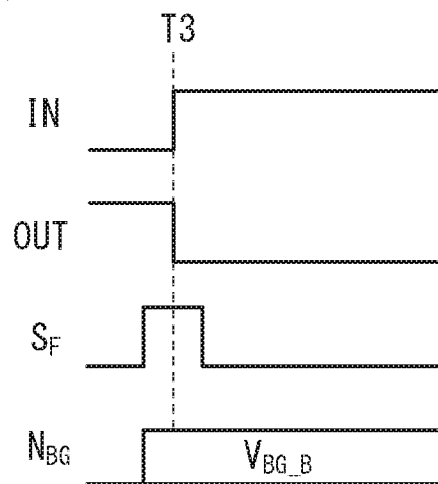
[図46]

46/55

(A)



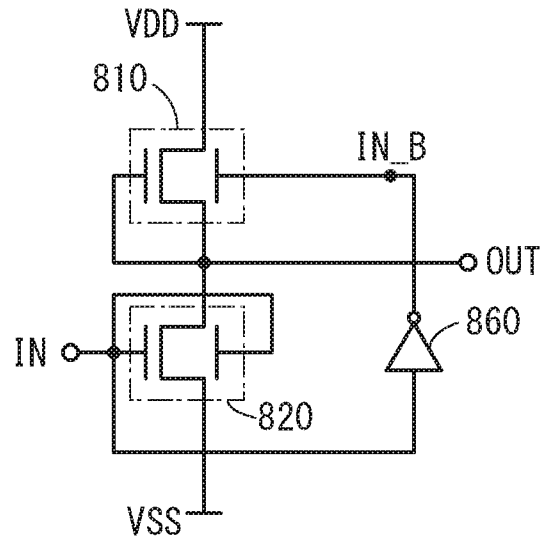
(B)



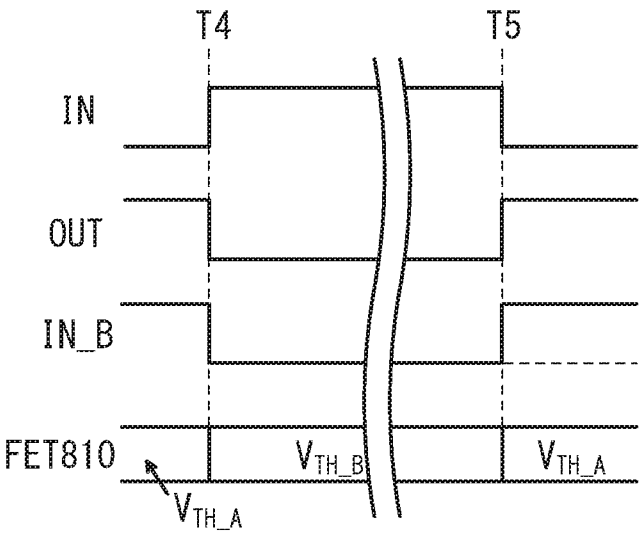
[図47]

47/55

(A)



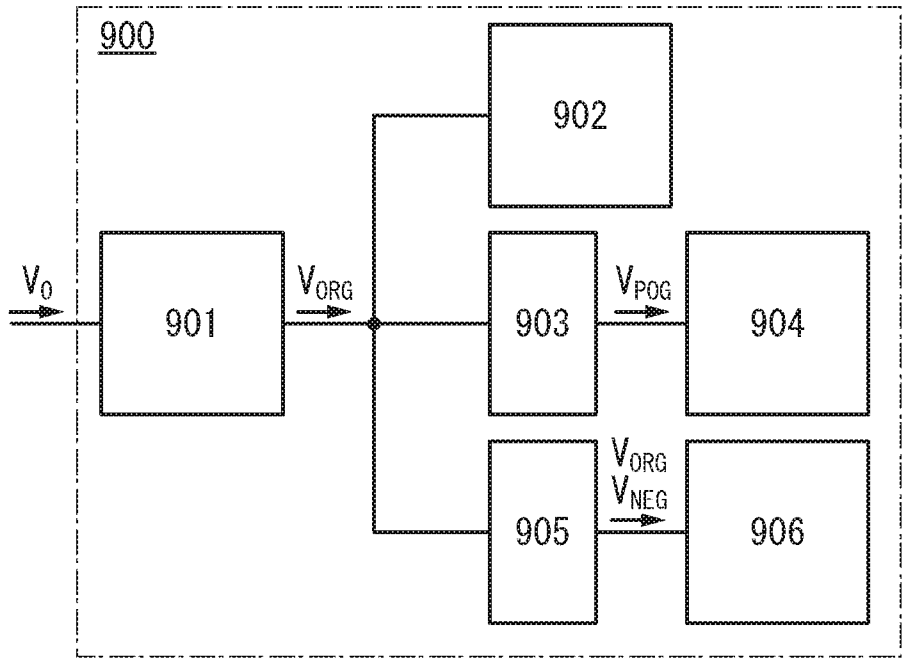
(B)



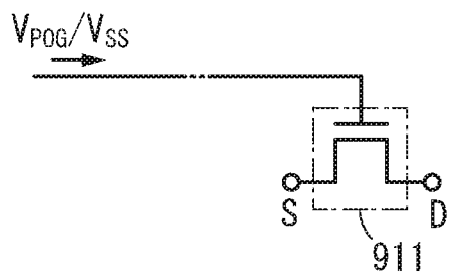
[図48]

48/55

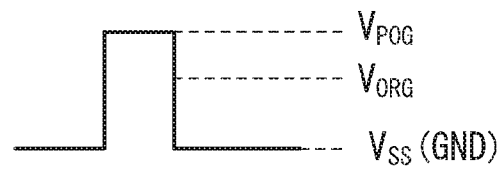
(A)



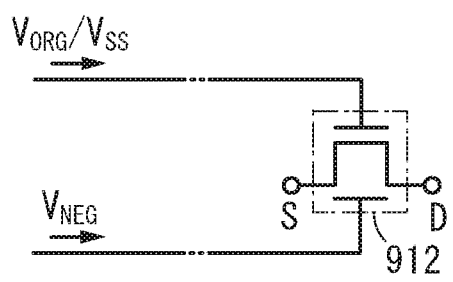
(B)



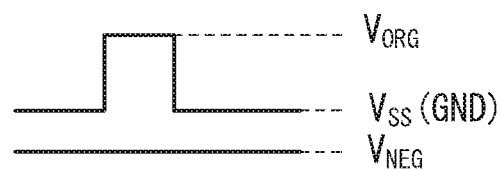
(C)



(D)



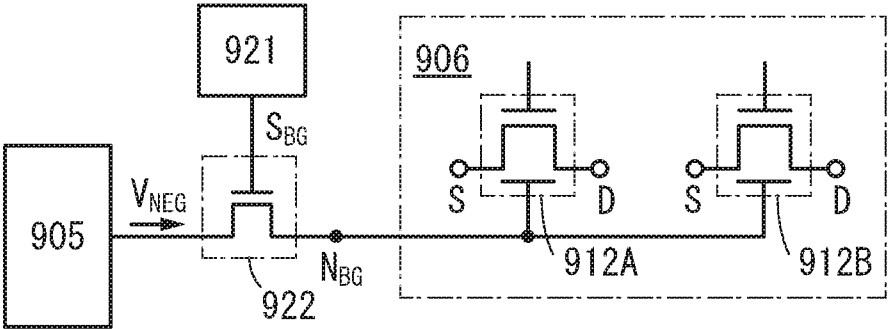
(E)



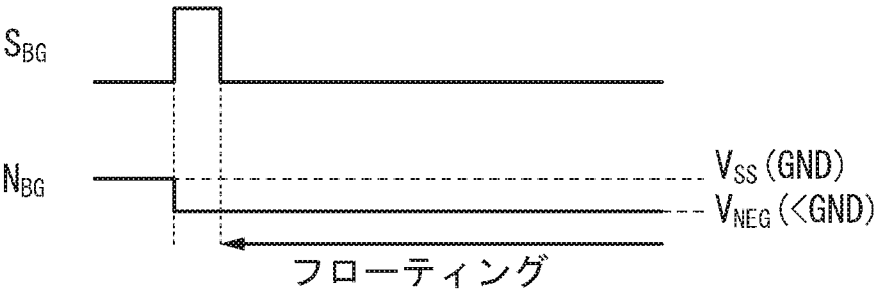
[図49]

49/55

(A)



(B)

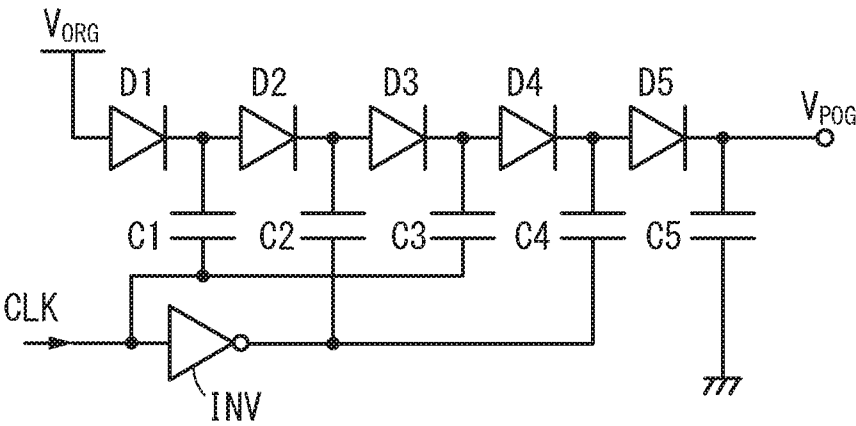


[図50]

50/55

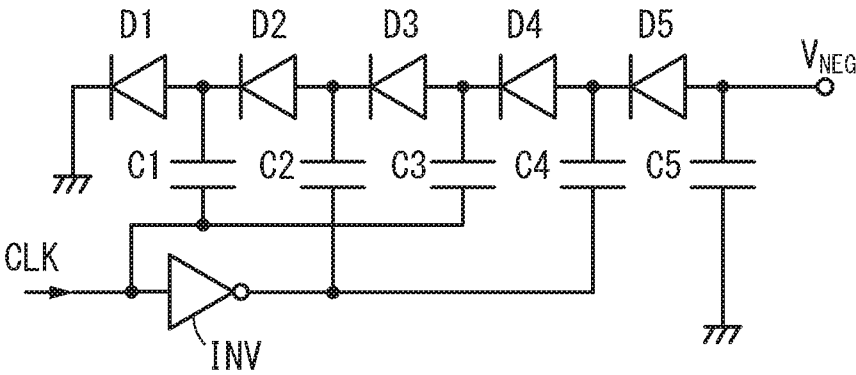
(A)

903



(B)

905

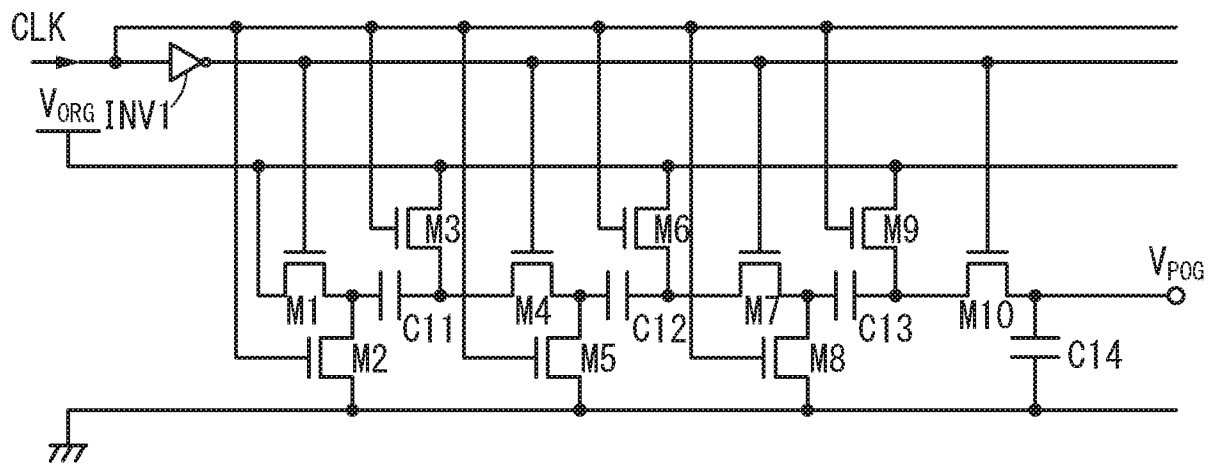


51/55

[図51]

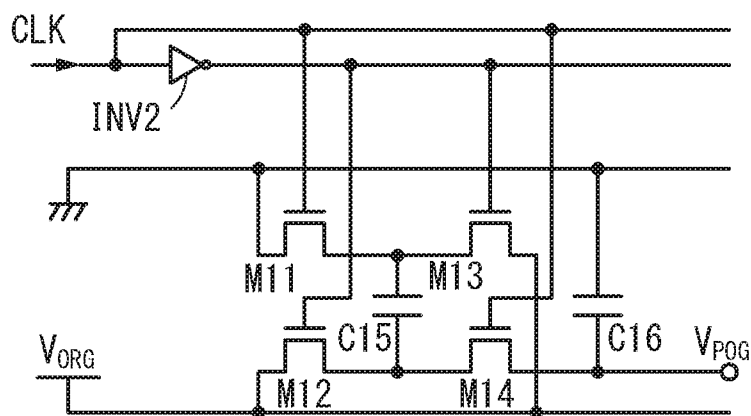
(A)

903A



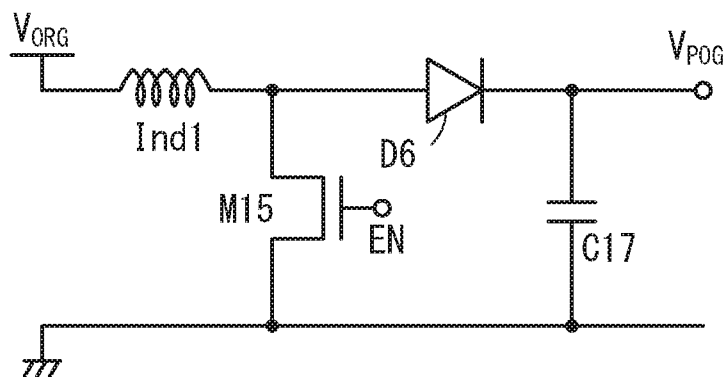
(B)

903B



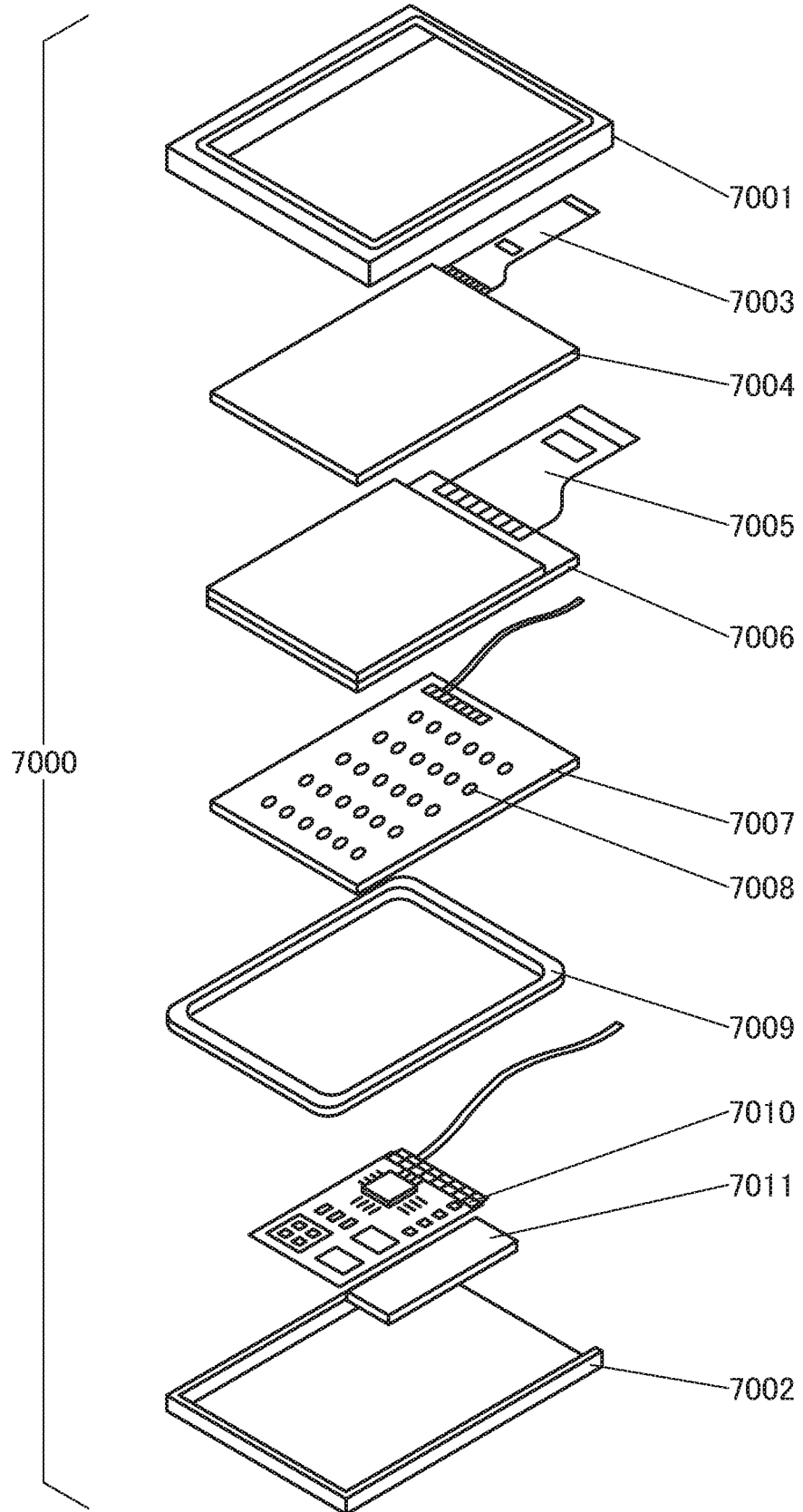
(C)

903C



52/55

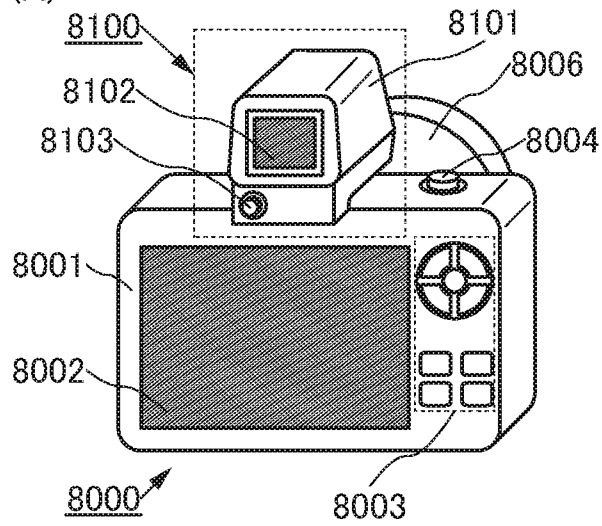
[図52]



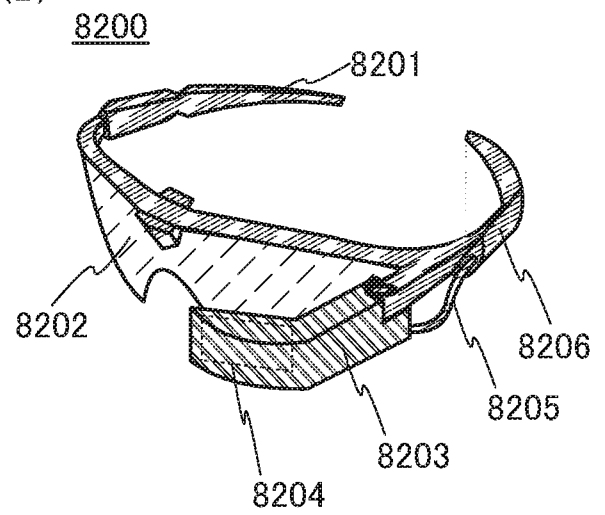
[図53]

53/55

(A)

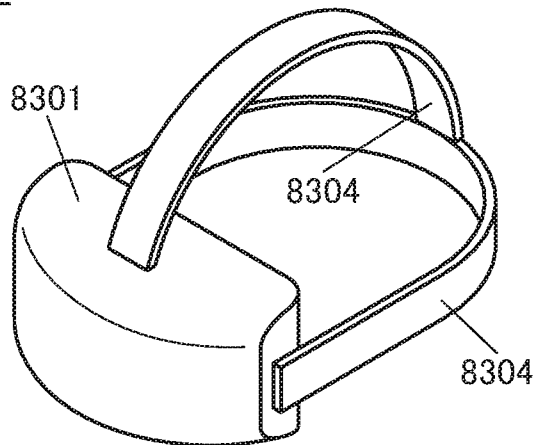


(B)



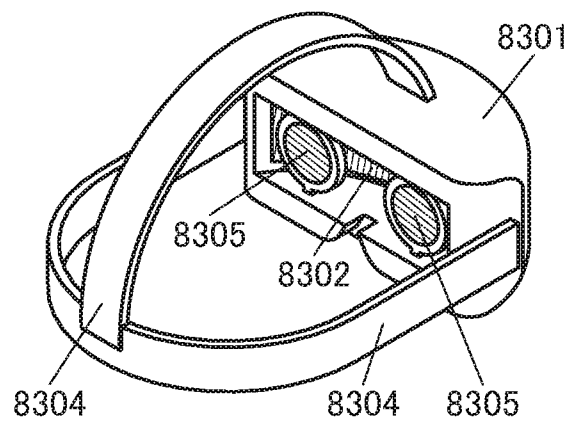
(C)

8300



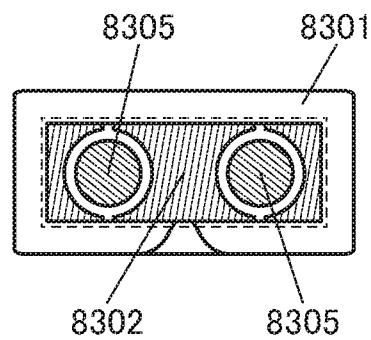
(D)

8300



(E)

8300

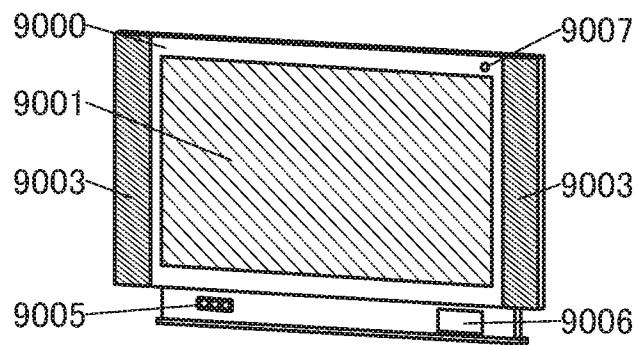


[図54]

54/55

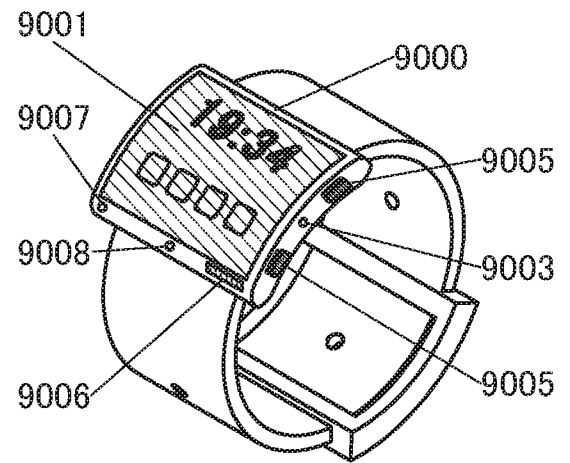
(A)

9100



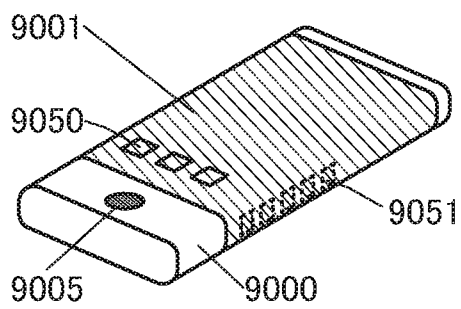
(D)

9200



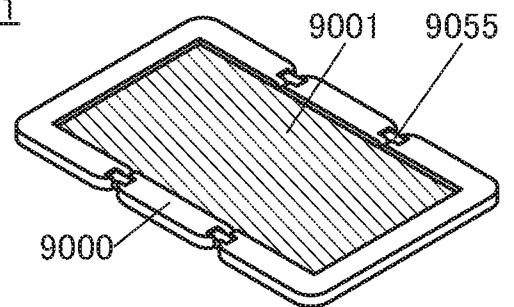
(B)

9101



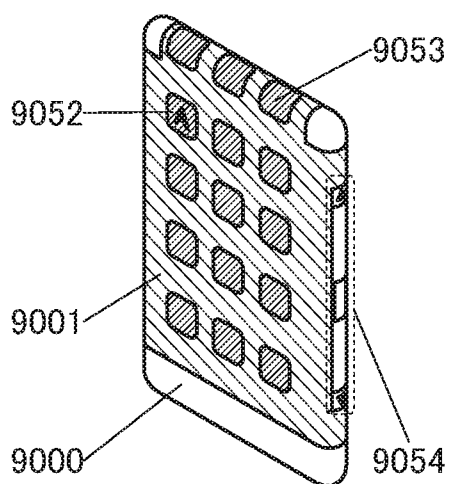
(E)

9201



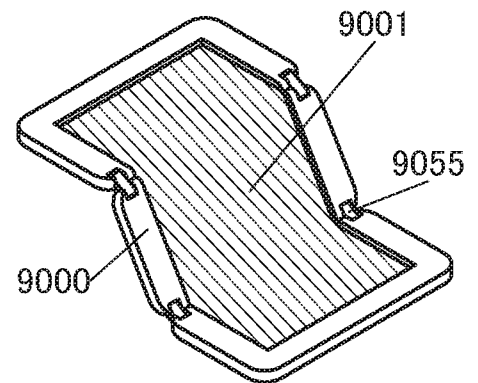
(C)

9102



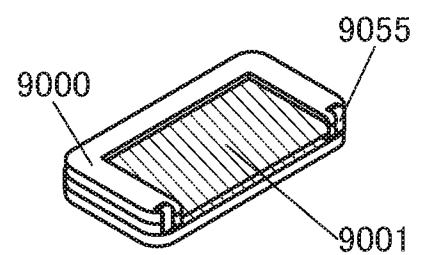
(F)

9201



(G)

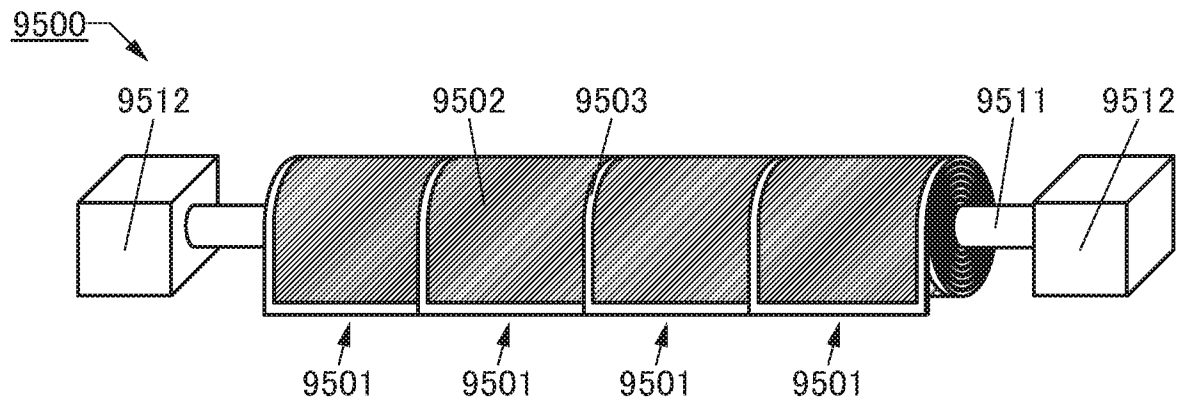
9201



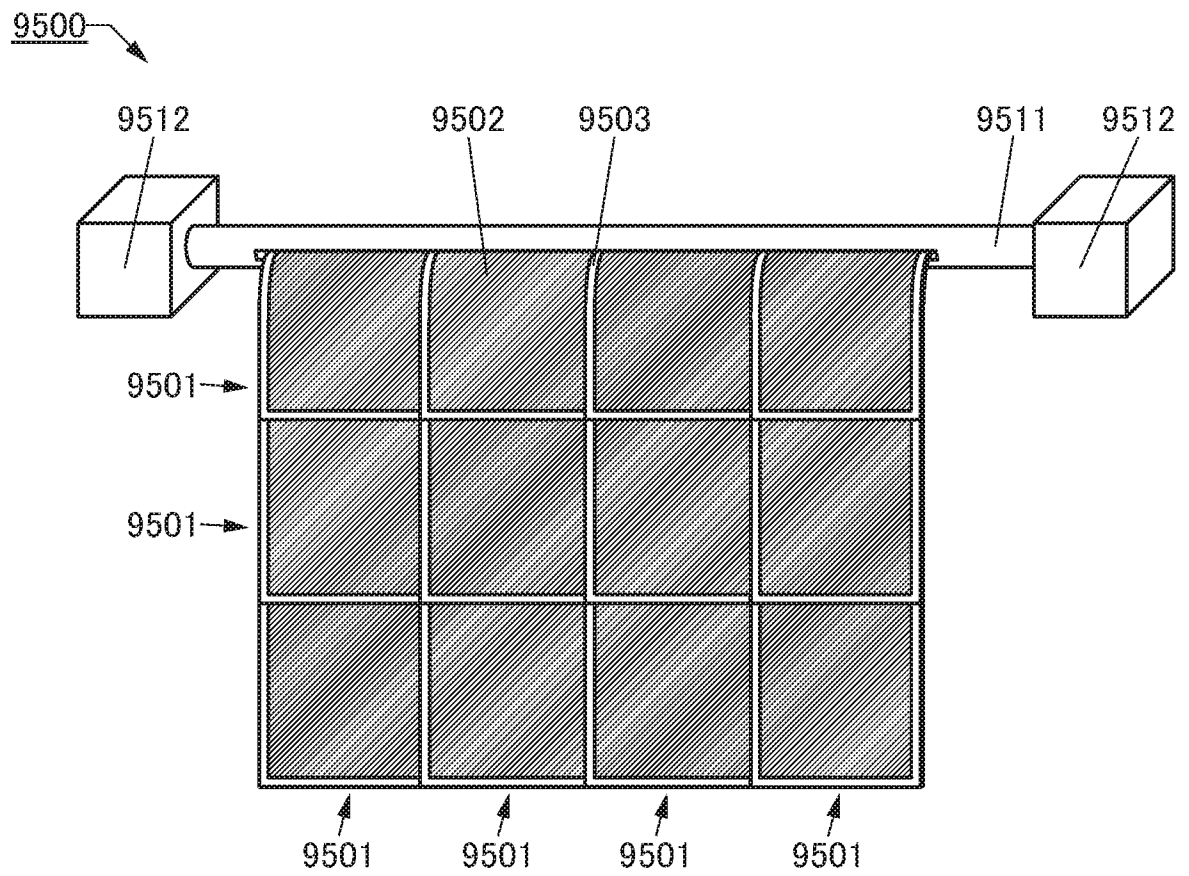
55/55

[図55]

(A)



(B)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/057594

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/363(2006.01)i, H01L21/203(2006.01)i, H01L21/336(2006.01)i,
H01L21/66(2006.01)i, H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/363, H01L21/203, H01L21/336, H01L21/66, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2015-128163 A (Semiconductor Energy Laboratory Co., Ltd.), 09 July 2015 (09.07.2015), paragraphs [0176], [0178], [0287], [0288]; fig. 10(A), 23, 24 & JP 2014-199416 A & US 2014/0183523 A1 paragraphs [0217], [0219], [0329], [0330]; fig. 10(A), 23, 24 & US 2016/0049518 A1 & DE 102013226794 A & CN 103915447 A & KR 10-2014-0086911 A & TW 201430961 A	1-4, 7, 8 5, 6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 February 2017 (07.02.17)

Date of mailing of the international search report
14 February 2017 (14.02.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2016/057594

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2015-109427 A (Semiconductor Energy Laboratory Co., Ltd.), 11 June 2015 (11.06.2015), paragraphs [0070], [0073] to [0078]; fig. 12(B), (C), 13 to 15 & US 2015/0107988 A1 paragraphs [0117] to [0122]; fig. 12(B), (C), 13 to 15 & WO 2015/059842 A1 & TW 201516167 A	1-8
A	JP 2014-143404 A (Semiconductor Energy Laboratory Co., Ltd.), 07 August 2014 (07.08.2014), paragraphs [0443], [0444]; fig. 65, 66 & US 2014/0175436 A1 paragraphs [0543], [0544]; fig. 65, 66 & CN 103904065 A & KR 10-2014-0082934 A	1-8
A	JP 2015-46594 A (Semiconductor Energy Laboratory Co., Ltd.), 12 March 2015 (12.03.2015), paragraphs [0405] to [0407]; fig. 30, 31 & US 2015/0034947 A1 paragraphs [0438], [0439]; fig. 30, 31 & KR 10-2015-0016144 A & TW 201515107 A	1-8
A	US 2015/0310906 A1 (Semiconductor Energy Laboratory Co., Ltd.), 29 October 2015 (29.10.2015), paragraph [0230]; fig. 12A & JP 2016-146227 A & US 2016/0218061 A1 & KR 10-2015-0123713 A & TW 201545316 A	1-8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L21/363(2006.01)i, H01L21/203(2006.01)i, H01L21/336(2006.01)i, H01L21/66(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L21/363, H01L21/203, H01L21/336, H01L21/66, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2015-128163 A（株式会社半導体エネルギー研究所）2015.07.09, 段落[0176]、[0178]、[0287]、[0288]、図10(A)、23、24 & JP 2014-199416 A & US 2014/0183523 A1, 段落[0217]、[0219]、[0329]、[0330]、図10(A)、23、24 & US 2016/0049518 A1 & DE 102013226794 A & CN 103915447 A & KR 10-2014-0086911 A & TW 201430961 A	1-4, 7, 8 5, 6

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

07.02.2017

国際調査報告の発送日

14.02.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

正山 旭

50

8395

電話番号 03-3581-1101 内線 3559

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2015-109427 A (株式会社半導体エネルギー研究所) 2015. 06. 11, 段落 [0070]、[0073] ~ [0078]、図 12 (B)、(C)、13 ~ 15 & US 2015/0107988 A1, 段落[0117]-[0122]、図 12(B), (C), 13-15 & WO 2015/059842 A1 & TW 201516167 A	1-8
A	JP 2014-143404 A (株式会社半導体エネルギー研究所) 2014. 08. 07, 段落 [0443]、[0444]、図 65、66 & US 2014/0175436 A1, 段落[0543]、[0544]、図 65、66 & CN 103904065 A & KR 10-2014-0082934 A	1-8
A	JP 2015-46594 A (株式会社半導体エネルギー研究所) 2015. 03. 12, 段落 [0405] ~ [0407]、図 30、31 & US 2015/0034947 A1, 段落[0438]、[0439]、図 30、31 & KR 10-2015-0016144 A & TW 201515107 A	1-8
A	US 2015/0310906 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2015. 10. 29, 段落[0230]、図 12 A & JP 2016-146227 A & US 2016/0218061 A1 & KR 10-2015-0123713 A & TW 201545316 A	1-8