

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-199436

(P2012-199436A)

(43) 公開日 平成24年10月18日(2012.10.18)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/50 (2006.01)	HO 1 L 23/50	U 4M109
HO 1 L 23/29 (2006.01)	HO 1 L 23/30	R 5F067
HO 1 L 23/31 (2006.01)		

審査請求 未請求 請求項の数 20 O L (全 13 頁)

(21) 出願番号 特願2011-63315 (P2011-63315)
 (22) 出願日 平成23年3月22日 (2011. 3. 22)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 三宅 英太郎
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 Fターム(参考) 4M109 AA01 BA01 CA21 DB03
 5F067 AA03 AB02 BD05 BE02 BE08
 CA03

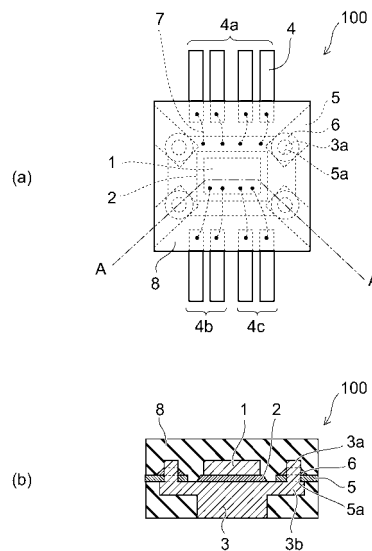
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】 (修正有)

【課題】 製造コストが低く放熱性が高い半導体装置を提供する。

【解決手段】 半導体装置100は、複数の電極を有する半導体素子1と、前記半導体素子が第1の半田2を介して搭載され、前記半導体素子を囲む外周部に位置合わせピン3aを有する導電性のベッド3と、前記ベッドから外側に向かって延伸し、前記半導体素子の前記複数の電極と電気的に接続された複数のリード4と、位置合わせ孔5aを先端に有し、前記リードと同じ導電性材料からなり、前記位置合わせ孔に前記位置合わせピンが挿入されて前記ベッドの前記外周部に係合された吊りピン5と、前記半導体素子、前記ベッド、前記リードの一端、及び前記吊りピンを内包し、その外部に前記リードの他端が突出して延伸するモールド樹脂8と、を備える。前記吊りピンは、第2の半田6により前記ベッドの前記外周部に固定されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の電極を有する半導体素子と、

前記半導体素子が第 1 の半田を介して搭載され、前記半導体素子を囲む外周部に位置合わせピンを有する導電性のベッドと、

前記ベッドから外側に向かって延伸し、前記半導体素子の前記複数の電極と電氣的に接続された複数のリードと、

位置合わせ孔を先端に有し、前記リードと同じ導電性材料からなり、前記位置合わせ孔に前記位置合わせピンが挿入されて前記ベッドの前記外周部に係合された吊りピンと、

前記半導体素子、前記ベッド、前記リードの一端、及び前記吊りピンを内包し、その外部に前記リードの他端が突出して延伸するモールド樹脂と、

を備え、

前記吊りピンは、第 2 の半田により前記ベッドの前記外周部に固定されていることを特徴とする半導体装置。

【請求項 2】

前記吊りピンの厚さと前記リードの厚さとは、同じであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記ベッドは、前記リードより厚いことを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記ベッドの前記位置合わせピンを有する前記外周部は、前記ベッドの前記半導体素子を搭載する部分より薄いことを特徴とする請求項 1 ~ 3 のいずれか 1 つに記載の半導体装置。

【請求項 5】

前記ベッドは、前記半導体素子が搭載された第 1 の主面と、前記第 1 の主面と反対側に前記外周部より突出した第 2 の主面と、を有することを特徴とする請求項 1 ~ 4 のいずれか 1 つに記載の半導体装置。

【請求項 6】

前記第 1 の主面側に前記位置合わせピンが突出していることを特徴とする請求項 5 記載の半導体装置。

【請求項 7】

前記吊りピンの前記位置合わせ孔が形成された部分は、前記ベッドの外周部の前記位置合わせピンと前記第 2 の半田により固定されていることを特徴とする請求項 6 記載の半導体装置。

【請求項 8】

前記第 2 の主面側に前記位置合わせピンが突出していることを特徴とする請求項 5 記載の半導体装置。

【請求項 9】

前記吊りピンの前記位置合わせ孔が形成された部分は、前記ベッドの外周部の側壁と前記第 2 の半田により固定されていることを特徴とする請求項 8 記載の半導体装置。

【請求項 10】

前記ベッドの第 2 の主面は、モールド樹脂から露出していることを特徴とする請求項 5 ~ 9 のいずれか 1 つに記載の半導体装置。

【請求項 11】

前記半導体素子は、電極、配線層、及び半導体チップが表面に形成された配線基板を含むことを特徴とする請求項 1 ~ 10 のいずれか 1 つに記載の半導体装置。

【請求項 12】

環状のフレームから内側に向かって延伸するリード及び吊りピンを有するリードフレームの前記吊りピンの先端に設けられた位置合わせ孔に、導電性のベッドの外周部に設けら

10

20

30

40

50

れた位置合わせピンを挿入することにより、前記リードフレームの前記吊りピンを前記ベッドの前記外周部に係合する工程と、

前記ベッドの中央部に第1の半田ペーストを塗布する工程と、

前記吊りピンの前記先端と前記ベッドの前記外周部とを接続するように第2の半田ペーストを前記吊りピンの前記先端に塗布する工程と、

前記第1の半田ペーストを介して前記ベッドの上に複数の電極を有する半導体素子を搭載する工程と、

前記第1の半田ペーストと前記第2の半田ペーストとを同時にリフローすることにより、前記ベッドへ前記半導体素子を半田付けにより固定すると同時に、前記ベッドの前記外周部へ前記吊りピンの前記先端を半田付けにより固定する工程と、

前記リードを前記半導体素子の複数の電極に電氣的に接続させる工程と、

モールド樹脂により、前記半導体素子、前記ベッド、前記吊りピンの一部、及び前記リードの一端を覆う工程と、

前記リードフレームの環状のフレームから、前記リード及び前記吊りピンを切断し、前記リードを前記モールドの外部に延伸するように残す工程と、

を備えたことを特徴とする半導体装置の製造方法。

【請求項13】

前記吊りピンの厚さと前記リードの厚さと、は同じであり、

前記ベッドは、前記リードより厚いことを特徴とする請求項12記載の半導体装置の製造方法。

【請求項14】

前記ベッドの前記位置合わせピンを有する前記外周部は、前記ベッドの前記半導体素子を搭載する部分より薄いことを特徴とする請求項12又は13に記載の半導体装置の製造方法。

【請求項15】

前記ベッドは、前記半導体素子が搭載された第1の主面と、前記第1の主面とは反対側に前記外周部より突出した第2の主面と、を有することを特徴とする請求項12～14のいずれか1つに記載の半導体装置の製造方法。

【請求項16】

前記第1の主面側に前記位置合わせピンが突出しており、前記リードフレームの前記吊りピンを前記ベッドの前記外周部に係合する工程において、前記第1の主面側から前記吊りピンの前記位置合わせ孔に前記ベッドの前記位置合わせピンを挿入させることを特徴とする請求項15記載の半導体装置の製造方法。

【請求項17】

前記第2の半田ペーストを塗布する工程において、前記ベッドの前記外周部の前記位置合わせピンと前記吊りピンの前記位置合わせ孔の部分とを接合するように、前記第2の半田ペーストが塗布されることを特徴とする請求項16記載の半導体装置の製造方法。

【請求項18】

前記第2の主面側に前記位置合わせピンが突出しており、前記リードフレームの前記吊りピンを前記ベッドの前記外周部に係合する工程において、前記第2の主面側から前記吊りピンの前記位置合わせ孔に前記ベッドの前記位置合わせピンを挿入させることを特徴とする請求項15記載の半導体装置の製造方法。

【請求項19】

前記第2の半田ペーストを塗布する工程において、前記ベッドの前記外周部の側壁と前記吊りピンの前記位置合わせ孔の部分とを接合するように、前記第2の半田ペーストが塗布されることを特徴とする請求項18記載の半導体装置の製造方法。

【請求項20】

前記半導体素子は、電極、配線層、及び半導体チップが表面に形成された配線基板を含むことを特徴とする請求項12～19のいずれか1つに記載の半導体装置の製造方法。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

本発明の実施形態は、半導体素子が搭載されたベッドと半導体素子の電極を外部に引き出すリードとを備え、樹脂でパッケージされた半導体装置及びその製造方法に関する。

【背景技術】

【0002】

半導体素子を搭載したベッドと、半導体素子の各電極を外部の回路端子に引き出すためのリードとを、モールド樹脂内に封止した半導体装置として、例えば、SOP (Small Outline Package) や QFP (Quad Flat Package) 等がある。これらの半導体装置には、放熱性の向上が求められる。放熱性をよくするために、ベッドの半導体素子を搭載した表面とは反対側の表面をモールド樹脂から露出させることが行われる。過渡的な熱伝導を高めて放熱性をさらに向上させるために、ベッドを厚くすることが望ましい。しかしながら、半導体装置の組み立て工程において、ベッドとリードは、通常これらがフレームから延伸して一体化されたリードフレームを用いて供給される。半導体装置の組み立て完成前に、吊りピンによりフレームに連結されたベッドと、直接フレームに連結されたリードとが、金型を用いてリードフレームから切断される。このときに、リードフレーム及びベッドがあまり厚すぎると、金型の寿命を短くするために、製造工程のコストの増加を招く。そこで、吊りピン及びリードを薄く形成したリードフレームと、リードフレームより厚いベッドを別々に用意し、吊りピンの先端とベッドの外周部をかしめ止めすることで、ベッドとリードが一体化したものが用いられている。しかしながら、このベッドとリードのかしめ止めの加工費も、半導体装置の製造コストに大きく影響している。さらなる加工費の低減が望まれる。

10

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開昭57-155755号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

製造コストが低く放熱性が高い半導体装置を提供する。

30

【課題を解決するための手段】

【0005】

実施形態の半導体装置は、複数の電極を有する半導体素子と、前記半導体素子が第1の半田を介して搭載され、前記半導体素子を囲む外周部に位置合わせピンを有する導電性のベッドと、前記ベッドから外側に向かって延伸し、前記半導体素子の前記複数の電極と電気的に接続された複数のリードと、位置合わせ孔を先端に有し、前記リードと同じ導電性材料からなり、前記位置合わせ孔に前記位置合わせピンが挿入されて前記ベッドの前記外周部に係合された吊りピンと、前記半導体素子、前記ベッド、前記リードの一端、及び前記吊りピンを内包し、その外部に前記リードの他端が突出して延伸するモールド樹脂と、を備える。前記吊りピンは、第2の半田により前記ベッドの前記外周部に固定されている。

40

【図面の簡単な説明】

【0006】

【図1】第1の実施形態に係る半導体装置の、(a)平面図、(b)(a)のA-A線における断面図。

【図2】第1の実施形態に係る半導体装置の製造工程の一部の、(a)平面図、(b)(a)のA-A線における断面図。

【図3】第1の実施形態に係る半導体装置の製造工程の一部の、(a)平面図、(b)(a)のA-A線における断面図。

【図4】第1の実施形態に係る半導体装置の製造工程の一部の、(a)平面図、(b)(

50

a) の A - A 線における断面図。

【図 5】第 1 の実施形態に係る半導体装置の製造工程の一部の、(a) 平面図、(b) (a) の A - A 線における断面図。

【図 6】第 2 の実施形態に係る半導体装置の、(a) 平面図、(b) (a) の A - A 線における断面図。

【図 7】第 2 の実施形態に係る半導体装置の製造工程の一部の、(a) 平面図、(b) (a) の A - A 線における断面図。

【図 8】第 2 の実施形態に係る半導体装置の製造工程の一部の、(a) 平面図、(b) (a) の A - A 線における断面図。

【図 9】第 2 の実施形態に係る半導体装置の製造工程の一部の、(a) 平面図、(b) (a) の A - A 線における断面図。

10

【図 10】第 2 の実施形態に係る半導体装置の製造工程の一部の、(a) 平面図、(b) (a) の A - A 線における断面図。

【発明を実施するための形態】

【0007】

以下、本発明の実施の形態について図を参照しながら説明する。実施の形態中の説明で使用する図は、説明を容易にするための模式的なものであり、図中の各要素の形状、寸法、大小関係などは、実際の実施においては必ずしも図に示されたとおりとは限らず、本発明の効果が得られる範囲内で適宜変更可能である。実施例では、モールド樹脂でパッケージされた半導体装置の一例として、M O S F E T (Metal Oxide Semiconductor Field Effect Transistor) や I G B T (Insulated Gate Bipolar Transistor) などの電力用半導体素子のチップを半導体素子として備えた S O P 8 について説明するが、Q F P 等の他の樹脂パッケージの半導体装置にも適用可能である。また、半導体素子は、実施例では、M O S F E T や I G B T などの半導体チップを例として説明するが、半導体チップに限らず、これらの半導体チップ、コンデンサ、抵抗などの素子と、配線パターン、及び電極パッドなどが表面に形成された配線基板、又はマルチチップモジュールを、半導体素子として用いることも勿論可能である。また、半導体チップは、M O S F E T や I G B T 等の個別半導体に限らず、発熱が問題となる半導体素子であれば、I C (Integrated Circuit) チップなどでも本発明の適用が可能である。

20

【0008】

30

(第 1 の実施の形態)

第 1 の実施の形態について、図 1 を用いて説明する。図 1 は、第 1 の実施形態に係る半導体装置の、(a) 平面図、及び (b) (a) の A - A 線における断面図である。なお、図 1 (a) のモールド樹脂 8 内の平面図は、透視図として描かれている。

【0009】

図 1 に示したように、本実施形態に係る半導体装置 100 は、半導体素子 1、ベッド 3、複数のリード 4、吊りピン 5、及びモールド樹脂 8 を備える。半導体素子 1 は、一例として、M O S F E T や I G B T 等の電力用半導体素子のチップであり、図示しない複数の電極、例えば、ソース電極、ドレイン電極、及びゲート電極を有する。一例として、ソース電極とゲート電極は、半導体素子 1 の表面に形成され、ドレイン電極は、半導体素子 1 の裏面に形成される (図示せず)。半導体素子 1 は、その裏面が半田 2 (第 1 の半田) を介して導電性材料からなるベッド 3 の表面 (第 1 の主面) に電氣的に接続される。すなわち、半導体素子 1 は、その裏面がベッド 3 の表面に半田付けされることで、ドレイン電極が、ベッド 3 に電氣的に接続される。ベッド 3 の材料として、例えば、銅やアルミニウムを用いることができる。

40

【0010】

ベッド 3 は、その外周部 3 b に表面側 (第 1 の主面側) に突出した位置合わせピン 3 a を有する。本実施形態の場合は、ベッド 3 は、矩形の形状を有し、その四隅に位置合わせピン 3 a を有する。ベッド 3 は、外周部より半導体素子 1 が搭載された部分の方が厚く形成される。このため、ベッド 3 は、表面とは反対側に、外周部より突出した裏面 (第 2 の

50

主面)を有する。以後、ベッド3の厚みは、特に断りがない限り、半導体素子1が搭載されたベッドの部分の厚さを指すこととする。すなわち、ベッド3の厚みは、ベッド3の表面(第1の主面)と裏面(第2の主面)との間隔を示す。

【0011】

複数のリード4は、ベッドから外側に向かって延伸する。本実施形態の場合は、SOP8を例にあげるため、4本のリードがベッドの一边から外側に向かって延伸し、これらとは反対側のベッドの他辺から外側に向かって別の4本のリードが延伸する。上記一边から外側に延伸する4本のリード4aは、例えば、ボンディングワイヤ7を介してベッド3に電氣的に接続されて、半導体素子1の裏面に形成された図示しないドレイン電極に第1の半田2を介して電氣的に接続される。又は、上記一边から外側に延伸する4本のリード4aは、ベッド3と一体形成されており、ベッド3の外周部3bの上記一边から外側に向かって突出して形成されていてもよい(図示せず)。また、上記他辺から外側に延伸する4本のリードのうち、2本のリード4bは、ボンディングワイヤ7により半導体素子1の表面に形成された図示しないソース電極に電氣的に接続され、別の2本のリード4cは、ボンディングワイヤ7により半導体素子1の表面に形成された図示しないゲート電極と電氣的に接続される。なお、各リードと、ソース電極、ドレイン電極及びゲート電極とのそれぞれの電氣的接続は、ボンディングワイヤを一例に示したが、ボンディングワイヤに替えて、アルミニウム又は銅などで構成されるストラップと称する帯状又は短冊状の導電体を用いて行うことも可能である。

10

【0012】

吊りピン5は、その先端に位置合わせ孔5aを有し、複数のリードと同じ導電性材料からなる。導電性材料として、アルミニウムや銅などを用いることができる。吊りピン5は、上記ベッド3の外周部3bに形成された位置合わせピン3aが位置合わせ孔5aに挿入されることによって、ベッド3の外周部に係合される。吊りピン5は、その先端に形成された位置合わせ孔5aの形成された部分とベッド3の外周部3bに形成された位置合わせピン3aとを半田6(第2の半田)で接合することで、ベッド3の外周部3bに固定される。吊りピン5は、複数のリード4と同じリードフレームから供給され、両者は同じ材料から構成され、同じ厚さで形成される。ベッド3の厚さは、これらリード4と吊りピン5よりも厚く形成される。ベッド3の材料として、リード4及び吊りピン5同様に、アルミニウム又は銅などを用いることができる。後述の製造方法で説明するとおり、リード4及び吊りピン5は、金型による切断を容易にするために薄く形成することが望ましく、ベッド3は、半導体素子1の放熱性を高めるために厚く形成することが望ましい。

20

30

【0013】

モールド樹脂8は、半導体素子1、ベッド3、リード4及び吊りピン5をその内部に内包するように形成される。半導体素子1は、モールド樹脂8内に完全に埋め込まれる。ベッド3の、半導体素子が搭載された表面(第1の主面)、位置合わせピン3a、及び外周部3bは、モールド樹脂により覆われ、外周部3bから突出した第2の主面だけが、モールド樹脂に覆われずに外部に露出する。吊りピン5は、モールド樹脂8内に埋め込まれ、吊りピン5のモールド樹脂8から露出した部分は、切り落とされる。

【0014】

以上説明したように構成される本実施形態に係る半導体装置100は、以下の特徴を有する。吊りピン5は、上記ベッド3の外周部3bに形成された位置合わせピン3aが位置合わせ孔5aに挿入されることによって、ベッド3の外周部に係合される。吊りピン5は、その先端に形成された位置合わせ孔5aの形成された部分とベッド3の外周部3bに形成された位置合わせピン3aとを半田6(第2の半田)で接合することで、ベッド3の外周部3bに固定される。吊りピン5とベッド3が上記構成を有することにより、後述の製造方法で説明するとおり、本実施形態に係る半導体装置100は、製造コストの増加を抑えながら、リード4及び吊りピン5より厚いベッド3を備えることができる。この結果、動作中に半導体素子1から発生した熱は、半導体素子1の裏面からベッド3へ伝導し、モールド樹脂8から露出したベッド3の裏面より、半導体装置100の外部に効率よく放熱

40

50

される。ベッド3が厚いほど、過渡的な熱抵抗が低いので、半導体装置100の放熱をさらに向上させることができる。

【0015】

次に、半導体装置100の製造方法について、図2から図5を用いて説明する。図2から図5は、それぞれ、第1の実施形態に係る半導体装置100の製造工程の一部の、(a)平面図、及び(b)(a)のA-A線における断面図である。本実施形態に係る半導体装置100は、以下のように製造される。

【0016】

まず、図2に示すように、環状(例えば四角形)のフレーム9a内に、複数(本実施形態では一例として8本)のリード4及び複数(本実施形態では一例として4本)の吊りピン5を素子単位に備えたリードフレーム9が用意される。リードフレーム9は、その素子単位を複数有する。8本のリード4のうち4本が、フレーム9aの一辺からフレームの内側に向かって延伸し、残りの4本が上記一辺と対向するフレーム9aの他辺からフレームの内側に向かって延伸する。フレーム9aの一辺から延伸するリード4と、フレーム9aの対向する他辺から延伸するリードとの間には、後述のベッド3が配置されるための空間が設けられる。さらに、吊りピン5が、フレーム9aからベッド3が配置される予定の空間に向かって延伸して形成される。本実施形態では、リード4が延伸するフレーム9aの一辺と直交する別の辺の両端部から2本の吊りピンが延伸し、この別の辺と対向する別の他の辺の両端から2本の吊りピンが延伸する。なお、上記吊りピン5とリード4との配置関係は一例であり、吊りピン5がフレーム9aから延伸してベッド3を支持できる構造であれば、上記構造に限定されることはない。位置合わせ孔5aが、吊りピン5のフレーム9aとは反対側の先端部に設けられる。リードフレーム9は、アルミニウム又は銅により構成され、リード4、吊りピン5、及びフレーム9aは、一様に薄く形成される。

【0017】

ベッド3が用意される。前述のとおり、ベッド3は、矩形の形状を有し、その外周部3bの四隅に、半導体素子1が搭載される第1の主面側に突出した位置合わせピン3aを有する。ベッド3は、外周部3bより半導体素子1が搭載される部分の方が厚く形成され、半導体素子1が搭載される第1の主面とは反対側に、外周部3bより突出した第2の主面を有する。

【0018】

上記ベッド3の外周部3bに形成された4本の位置合わせピン3aが、それぞれ、対応する吊りピン5の位置合わせ孔5aに第1の主面側から挿入されることで、リードフレーム9の吊りピン5がベッド3の外周部3bに係合される。この係合により、フレーム9aの一辺から延伸するリード4と、この一辺に対向するフレーム9aの他辺から延伸するリードとの間に、ベッド3が配置されるように、リードフレーム9がベッド3の外周部3bの第1の主面側に仮固定される。このままでは、後述のモールド樹脂でパッケージする工程で、リードフレーム9とベッド3の位置ずれが発生するために、後述するように半田6でリードフレーム9とベッド3が固定される。

【0019】

次に、図3に示したように、第1の半田ペースト2aが、ベッド3の第1の主面の半導体素子1が搭載される予定の部分に塗布される。次に、第2の半田ペースト6aが、吊りピン5の先端部の位置合わせ孔5aが形成された部分に塗布されて、ベッド3の位置合わせピン3aと吊りピン5の位置合わせ孔5aが形成された部分とに密着する。

【0020】

次に、図4に示したように、半導体素子1が第1の半田ペースト2aを介して、ベッド3の第1の主面に搭載される。第1の半田ペースト2aが、半導体素子1の裏面に形成された図示しないドレイン電極とベッド3の第1の主面とに密着する。この後、リフロー工程により、第1の半田ペースト2a及び第2の半田ペースト6aが同時に熔融して固化することで、半導体素子1がベッド3の第1の主面に第1の半田2により接合されると同時に、吊りピン5の位置合わせ孔5aが形成された部分とベッド3の外周部3bの位置合

10

20

30

40

50

セピン 3 a とが、第 2 の半田 6 により接合される。すなわち、半導体素子 1 がベッド 3 の第 1 の主面に半田付けにより接合されると同時に、リードフレーム 9 とベッド 3 が半田付けにより一体化される。

【 0 0 2 1 】

次に、半導体素子 1 の複数の電極が、リード 4 のそれぞれと電氣的に接続される。本実施形態の半導体装置 1 0 0 では、フレーム 9 a の上辺から延伸するリード 4 a のそれぞれが、ボンディングワイヤ 7 によりベッド 3 の第 1 の主面に電氣的に接続されることで、半導体素子 1 の図示しないドレイン電極に電氣的に接続される。フレーム 9 a の下辺から延伸するリード 4 b のそれぞれが、ボンディングワイヤ 7 により半導体素子 1 の表面に形成された図示しないソース電極に電氣的に接続される。フレーム 9 a の下辺から同様に延伸するリード 4 c のそれぞれが、ボンディングワイヤ 7 により半導体素子 1 の表面に形成された図示しないゲート電極に電氣的に接続される。なお、電氣的な接続の手段の一例としてボンディングワイヤを例に挙げたが、前述のように、ボンディングワイヤの代わりにアルミニウムや銅などからなる帯状又は短冊状のストラップを用いることもできる。

10

【 0 0 2 2 】

次に、図 5 に示したように、図示しない金型を用いて、モールド樹脂 8 が、半導体素子、ベッド、ボンディングワイヤ、吊りピンの一部、及びリードの一端を覆うように形成される。ここで、半導体素子 1 は、モールド樹脂 8 内に完全に埋め込まれる。ベッド 3 の半導体素子 1 が搭載された表面、位置合わせピン 3 a、及び外周部 3 b は、モールド樹脂に覆われ、外周部 3 b から突出した第 2 の主面だけが、モールド樹脂に覆われずに外部に露出する。

20

【 0 0 2 3 】

次に、図示しない金型を用いて、図 5 中の破線 B の位置で、リード 4 と吊りピン 5 が、リードフレーム 9 のフレーム 9 a から切断される。複数のリード 4 の、半導体素子 1 の各電極とそれぞれ電氣的に接続された部分が、モールド樹脂 8 の内部に埋め込まれ、残りの部分が、モールド樹脂 8 の外部に延伸する。第 2 の半田 6 によりベッド 3 の外周部 3 b と固定されている吊りピン 5 の部分が、モールド樹脂 8 内に埋め込まれ、吊りピン 5 の残りの部分が、モールド樹脂 8 の外部に延伸しないように形成される。

【 0 0 2 4 】

第 1 の実施形態に係る半導体装置 1 の上記製造方法では、リフロー工程で半導体素子 1 がベッド 3 の第 1 の主面に半田付けされると同時に、吊りピン 5 の位置合わせ孔 5 a が形成された部分が、ベッド 3 の外周部 3 b に半田付けされる。これにより、リード 4 と吊りピン 5 を有するリードフレーム 9 と、これらよりも厚いベッド 3 とが、モールド樹脂 8 が形成される前に一体化される。この結果、リード 4 がベッド 3 から位置ずれすることなく、モールド樹脂 8 を形成することができる。このベッド 3 とリードフレーム 9 との一体化は、リフロー工程で半導体素子 1 がベッド 3 の第 1 の主面に半田付けされると同時に行われるので、新たな工程を必要とせず、リードフレーム 9 とベッド 3 に対して特別な加工も必要ない。このため、製造コストの増加が生ずることがない。

30

【 0 0 2 5 】

これに対して、詳細な説明は省略するが、以下の 2 つの比較例が代替え技術として考えられる。比較例 1 は、ベッド 3、リード 4、及び吊りピン 5 が一体化したリードフレームを圧延材で厚く形成する方法である。この場合、リード 4 及び吊りピン 5 が、リードフレーム 9 から金型で切断されるときに、金型の切断時のストロークが長くなることで、寿命が短くなるという不利益が生じる。これを避けるため、リード 4 及び吊りピン 5 がベッド 3 より薄くなるように圧延材でリードフレームを形成すると、圧延材の加工費用が増大してしまう。これらは、製造コストの増大を招く。また、比較例 2 は、リード 4 及び吊りピン 5 が一体に形成されたリードフレームと、これらよりも厚いベッド 3 とを、本実施形態のように別々に用意し、ベッド 3 の外周部に吊りピンの先端をかしめ止めすることで両者を一体化する方法である。これも、本実施形態と比較すると、かしめ止めの加工費が発生することで、製造コストの増大をもたらす。

40

50

【0026】

これら比較例と比べて、本実施例に係る半導体装置及びその製造方法は、特別な製造工程の追加及び特別な加工費の発生を生ずることなく、リード4よりも厚いベッド3を用いて半導体装置を製造することができるので、製造費用の増大を抑えながら半導体装置の放熱性を向上することができる。

【0027】

(第2の実施の形態)

次に第2の実施形態に係る半導体装置200を、図6を用いて説明する。図6は、第2の実施形態に係る半導体装置の、(a)平面図、及び(b)(a)のA-A線における断面図である。なお、図6(a)のモールド樹脂8内の平面図は、透視図として描かれている。なお、第1の実施の形態で説明した構成と同じ構成の部分には同じ参照番号または記号を用いその説明は省略する。第1の実施形態との相異点について主に説明する。

10

【0028】

図6に示したように、本実施形態に係る半導体装置200は、ベッド3の外周部3bに形成される位置合わせピン3aが、半導体素子1が搭載される第1の主面と反対側の第2の主面側に突出して形成される点で、第1の実施形態に係る半導体装置100と相異なる。この点を除いては、半導体装置200は、第1の実施形態に係る半導体装置100と同じ構造である。

【0029】

すなわち、ベッド3は、その外周部3bに第1の主面とは反対側の第2の主面側に突出した位置合わせピン3aを有する。第1の実施形態同様に、ベッド3は、矩形の形状を有し、その四隅に位置合わせピン3aを有する。ベッド3は、外周部3bより半導体素子1が搭載される部分の方が厚く形成される。このため、ベッド3は、表面とは反対側に、外周部より突出した第2の主面を有する。

20

【0030】

吊りピン5は、その先端部に位置合わせ孔5aを有し、複数のリード4と同じ導電性材料からなる。吊りピン5は、上記ベッド3の外周部3bに形成された位置合わせピン3aが位置合わせ孔5aに挿入されることによって、ベッド3の外周部に係合される。吊りピン5は、その先端に形成された位置合わせ孔5aの形成された部分とベッド3の外周部3bの四隅の1つの側壁とを半田6(第2の半田)で接合することで、ベッド3の外周部3bに固定される。

30

【0031】

本実施形態に係る半導体装置200においても、実施形態1に係る半導体装置100と同様に、吊りピン5は、上記ベッド3の外周部3bに形成された位置合わせピン3aが位置合わせ孔5aに挿入されることによって、ベッド3の外周部に係合される。吊りピン5は、その先端部に形成された位置合わせ孔5aの形成された部分とベッド3の外周部3bの四隅の1つの側壁とを半田6(第2の半田)で接合することで、ベッド3の外周部3bに固定される。本実施形態に係る半導体装置200も、第1の実施形態に係る半導体装置100と同様に、製造コストの増加を抑えながら、リード4及び吊りピン5より厚いベッド3を備えることができる。この結果、動作中に半導体素子1から発生した熱は、半導体素子1の裏面からベッド3へ伝導し、モールド樹脂8から露出したベッド3の裏面より、半導体装置100の外部に効率よく放熱される。

40

【0032】

次に、本実施形態に係る半導体装置200の製造方法について、図7から図10を用いて説明する。特に断りがない事項に関しては、第1の実施形態に係る半導体装置100の製造方法と同じものとする。図2から図5は、それぞれ、第1の実施形態に係る半導体装置200の製造工程の一部の、(a)平面図、及び(b)(a)のA-A線における断面図である。本実施形態に係る半導体装置100は、以下のように製造される。

【0033】

まず、図7に示すように、第1の実施形態と同様に、複数のリード4及び吊りピン5を

50

備えたリードフレーム 9 が用意される。ベッド 3 が用意される。ベッド 3 は、矩形の形状を有し、その外周部 3 b の四隅に、半導体素子 1 が搭載される第 1 の主面とは反対側に突出した位置合わせピン 3 a を有する。ベッド 3 は、外周部 3 b より半導体素子 1 が搭載される部分の方が厚く形成され、半導体素子 1 が搭載される第 1 の主面とは反対側に、外周部より突出した第 2 の主面を有する。

【 0 0 3 4 】

上記ベッド 3 の外周部 3 b に形成された 4 本の位置合わせピン 3 a が、それぞれ、対応する吊りピン 5 の位置合わせ孔 5 a に第 2 の主面側から挿入されることで、リードフレーム 9 の吊りピン 5 がベッド 3 の外周部 3 b に係合される。この係合により、フレーム 9 a の一辺から延伸するリード 4 と、この一辺に対向するフレーム 9 a の他辺から延伸するリードとの間に、ベッド 3 が配置されるように、リードフレーム 9 がベッド 3 の外周部 3 b の第 2 の主面側に仮固定される。

10

【 0 0 3 5 】

次に、図 8 に示したように、第 1 の半田ペースト 2 a が、ベッド 3 の第 1 の主面の半導体素子 1 が搭載される予定の部分に塗布される。次に、第 2 の半田ペースト 6 a が、吊りピン 5 の先端部の位置合わせ孔 5 a が形成された部分に塗布されて、ベッド 3 の外周部 3 b の四隅のうちの 1 つの側壁と吊りピン 5 の位置合わせ孔 5 a が形成された部分とに密着する。

【 0 0 3 6 】

次に、図 9 に示したように、半導体素子 1 が第 1 の半田ペースト 2 a を介して、ベッド 3 の第 1 の主面に搭載される。第 1 の半田ペースト 2 a が、半導体素子 1 の裏面に形成された図示しないドレイン電極とベッド 3 の第 1 の主面に密着する。この後、リフロー工程により、第 1 の半田ペースト 2 a 及び第 2 の半田ペースト 6 a が同時に熔融して固化することで、半導体素子 1 がベッド 3 の第 1 の主面に第 1 の半田 2 により接合されると同時に、吊りピン 5 の位置合わせ孔 5 a が形成された部分とベッド 3 の外周部 3 b の四隅の側壁とが第 2 の半田 6 により接合される。すなわち、半導体素子 1 がベッド 3 の第 1 の主面に半田付けにより接合されると同時に、リードフレーム 9 とベッド 3 が半田付けにより一体化される。

20

【 0 0 3 7 】

次に、第 1 の実施形態に係る半導体装置 1 0 0 の製造方法と同様に、半導体素子 1 の複数の電極が、リード 4 のそれぞれと電氣的に接続される。

30

【 0 0 3 8 】

次に、図 1 0 に示したように、第 1 の実施形態に係る半導体装置 1 0 0 の製造方法と同様に、モールド樹脂 8 が形成され、リード 4 と吊りピン 5 が、リードフレーム 9 のフレーム 9 a から切断される。

【 0 0 3 9 】

第 1 の実施形態同様に、第 2 の実施形態に係る半導体装置 2 の上記製造方法では、リフロー工程で半導体素子 1 がベッド 3 の第 1 の主面に半田付けされると同時に、吊りピン 5 の位置合わせ孔 5 a が形成された部分がベッド 3 の外周部 3 b に半田付けされる。これにより、リード 4 と吊りピン 5 を有するリードフレーム 9 と、これらよりも厚いベッド 3 とが、モールド樹脂 8 が形成される前に一体化される。この結果、リード 4 がベッド 3 から位置ずれすることなく、モールド樹脂 8 を形成することができる。このベッド 3 とリードフレーム 9 との一体化は、リフロー工程で半導体素子 1 がベッド 3 の第 1 の主面に半田付けされると同時に行われるので、新たな工程を必要とせず、リードフレーム 9 とベッド 3 に対して特別な加工も必要ない。このため、製造コストの増加が生ずることがない。本実施形態に係る半導体装置 2 0 0 の製造方法においても、製造費用の増大を抑えながら半導体装置の放熱性を向上することができる。

40

【 0 0 4 0 】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その

50

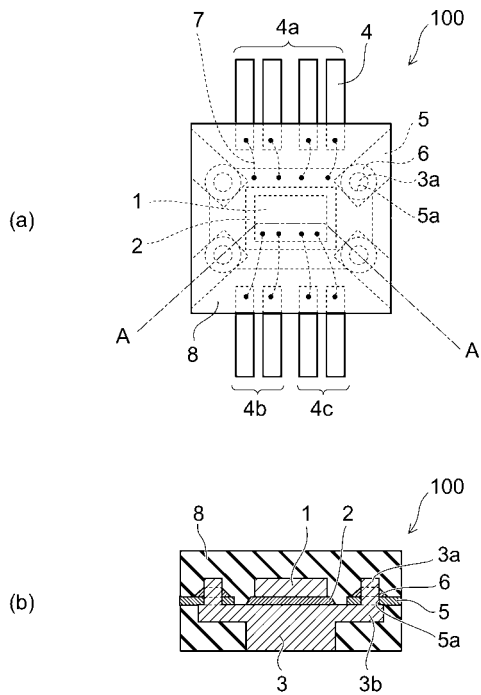
他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

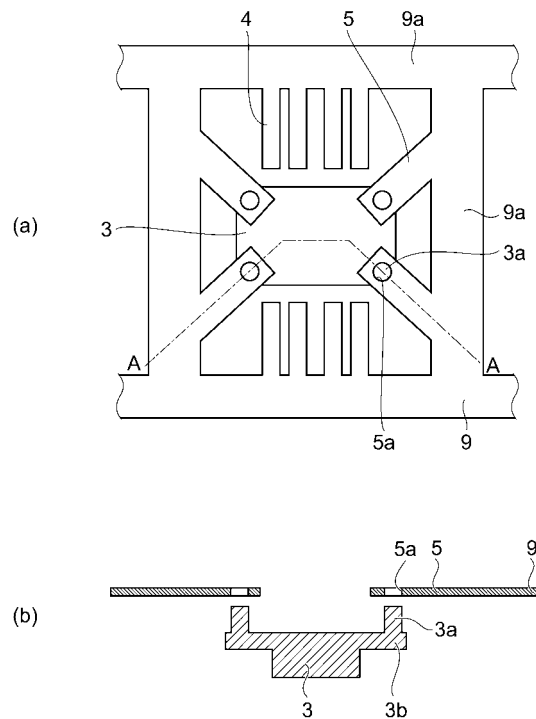
【0041】

- 1 半導体素子
- 2 第1の半田
- 2 a 第1の半田ペースト
- 3 ベッド
- 3 a 位置合わせピン
- 4 リード
- 5 吊りピン
- 5 a 位置合わせ孔
- 6 第2の半田、6 a 第2の半田ペースト
- 7 ボンディングワイヤ
- 8 モールド樹脂
- 9 リードフレーム
- 100、200 半導体装置

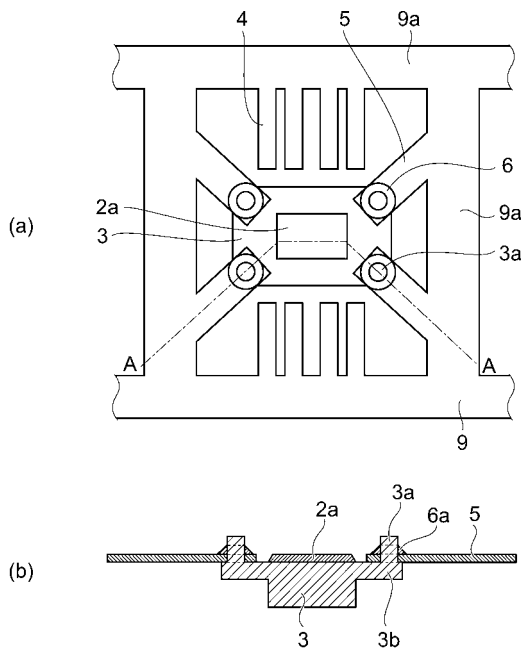
【図1】



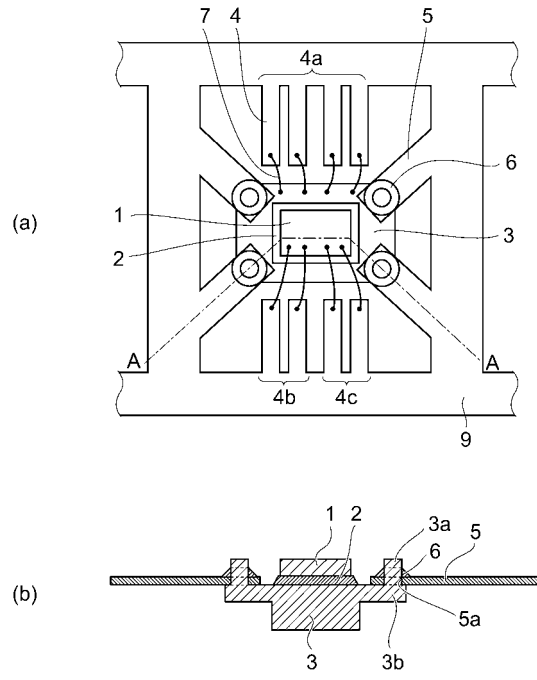
【図2】



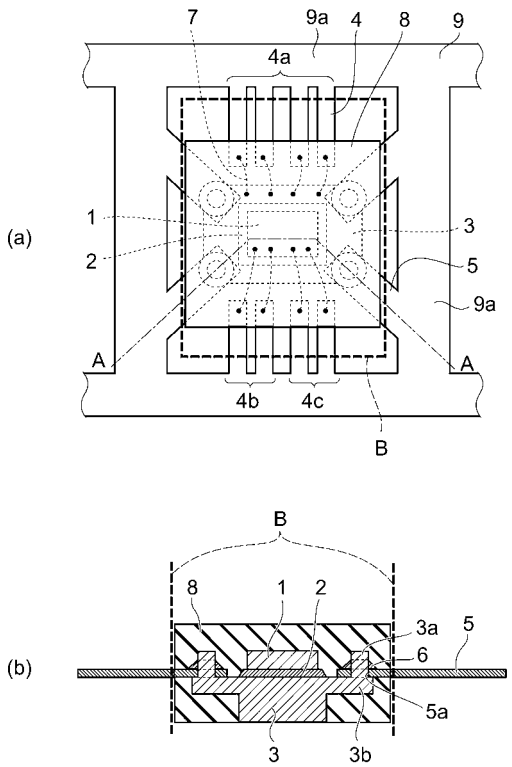
【 図 3 】



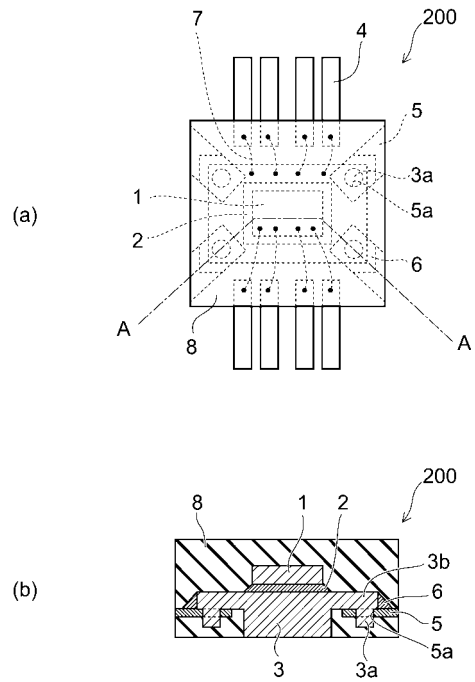
【 図 4 】



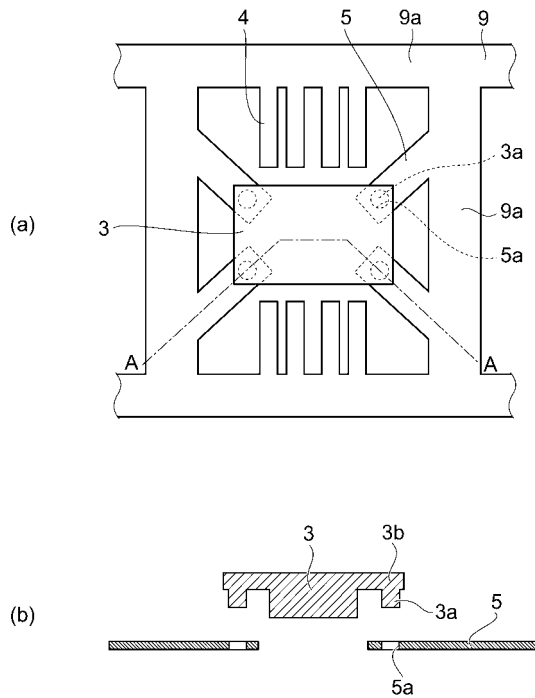
【 図 5 】



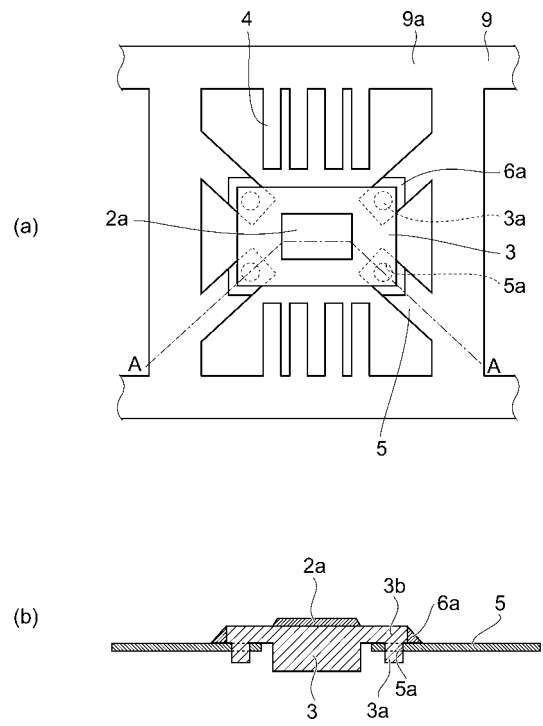
【 図 6 】



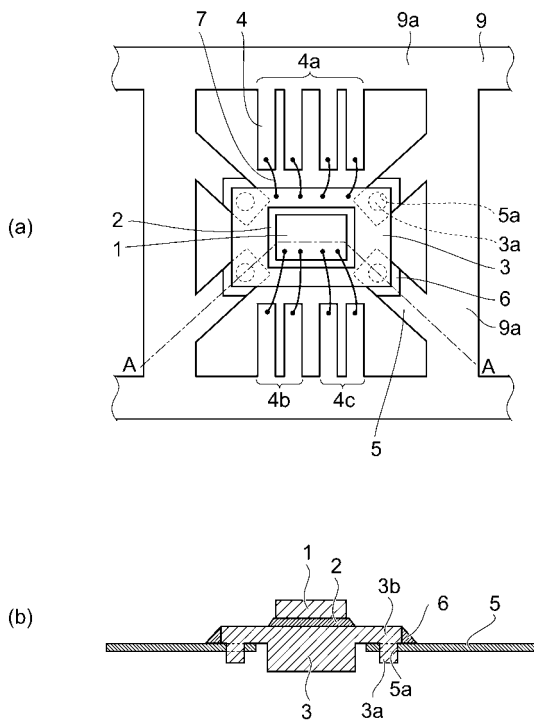
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

