



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0065322
(43) 공개일자 2020년06월09일

(51) 국제특허분류(Int. Cl.)
H03B 19/14 (2006.01)

(52) CPC특허분류
H03B 19/14 (2013.01)

(21) 출원번호 10-2018-0151677

(22) 출원일자 2018년11월30일

심사청구일자 없음

(71) 출원인

서강대학교산학협력단

서울특별시 마포구 백범로 35 (신수동, 서강대학교)

(72) 발명자

정진호

서울특별시 마포구 마포대로 195, 305동 303호 (아현동, 래미안푸르지오)

최지수

경기도 시흥시 연성로29번길 64, 201호 (하중동)

(74) 대리인

특허법인 수

전체 청구항 수 : 총 16 항

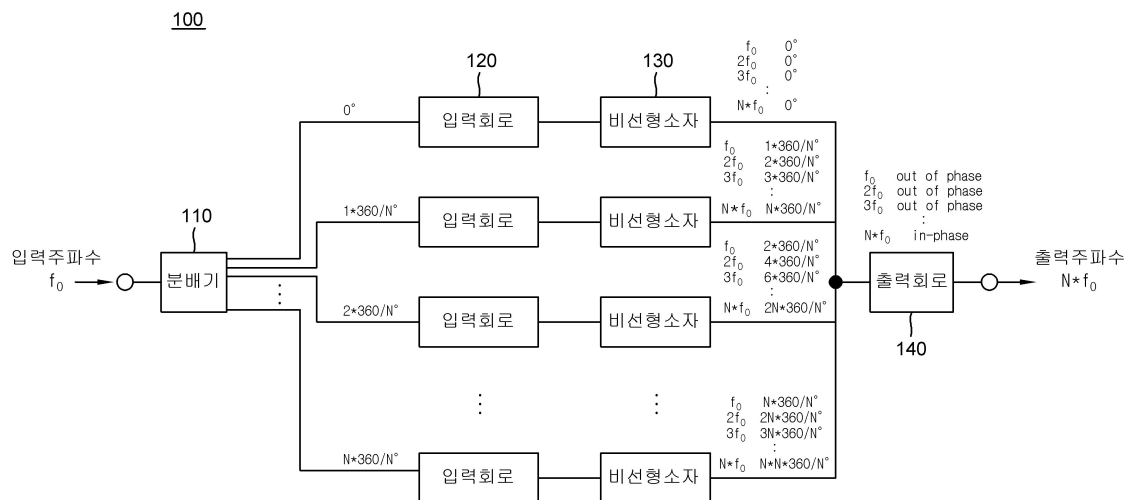
(54) 발명의 명칭 주파수 체배기 및 이를 사용한 방법

(57) 요약

본 발명에 따르면, 주파수 체배를 위한 방법에 있어서, (a) 특정 입력주파수를 가지는 입력 신호가 획득되면, 주파수 체배기가, 분배기로 하여금 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하도록 하는 단계; (b) 상기 주파수 체배기가, 상기 생성된 복수의 위상차 신호 각각을 이에 대

(뒷면에 계속)

대표도



응하는 각각의 입력회로에 통과시킨 후, 상기 각각의 입력회로에 대응되는 각각의 비선형소자로 하여금 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하도록 하는 단계; 및 (c) 상기 주파수 체배기가, 출력회로로 하여금 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성하도록 하는 단계를 포함하는 것을 특징으로 하는 주파수 체배를 위한 방법을 제공한다.

이 발명을 지원한 국가연구개발사업

과제고유번호	2016-0-00185
부처명	과학기술정보통신부
연구관리전문기관	정보통신기술진흥센터
연구사업명	방송통신산업기술개발
연구과제명	전자소자 기반 초광대역 테라헤르츠 연속파 분광영상 시스템 개발
기 여 율	1/1
주관기관	고려대학교산학협력단
연구기간	2017.01.01 ~ 2021.12.31

명세서

청구범위

청구항 1

주파수 체배를 위한 방법에 있어서,

(a) 특정 입력주파수를 가지는 입력 신호가 획득되면, 주파수 체배기가, 분배기로 하여금 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하도록 하는 단계;

(b) 상기 주파수 체배기가, 상기 생성된 복수의 위상차 신호 각각을 이에 대응하는 각각의 입력회로에 통과시킨 후, 상기 각각의 입력회로에 대응되는 각각의 비선형소자로 하여금 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하도록 하는 단계; 및

(c) 상기 주파수 체배기가, 출력회로로 하여금 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성하도록 하는 단계

를 포함하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 2

제1항에 있어서,

상기 (a) 단계에서,

상기 분배기는 상기 특정 신호를 입력받는 하나의 입력단 및 상기 복수개인 N개의 위상차 신호 각각을 출력하는 복수개인 N개의 출력단을 포함하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 3

제2항에 있어서,

상기 복수의 위상차 신호 중 서로 인접하는 위상을 가지는 위상차 신호들은 서로 $360/N^\circ$ 의 위상차이가 있는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 4

제3항에 있어서,

상기 특정 입력주파수를 f_0 라고 할 때,

상기 특정 입력주파수가 정수배로 체배된 상기 특정 출력주파수는 $N*f_0$ 인 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 5

제4항에 있어서,

상기 N이 3이라고 할 때,

상기 분배기는, (i) 하나의 입력포트 및 서로 90° 의 위상차이가 나는 두 개의 신호를 각각 출력하는 두 개의 출력포트를 각각 포함하고 있는 제1 랑게 커플러(Lange coupler) 및 제2 랑게 커플러, (ii) 상기 제1 랑게 커플러의 일부 출력 및 상기 제2 랑게 커플러의 일부 출력 각각을 30° 의 위상만큼 지연시키는 제1 30° 위상지연라인(30° phase delay line) 및 제2 30° 위상지연라인을 포함하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 6

제5항에 있어서,

상기 제1 랑게 커플러의 입력포트는 상기 주파수 체배기의 입력단이고, 상기 제1 랑게 커플러의 두 개의 출력포트 중 제1-1 포트는 0° 에 해당되는 위상차 신호를 출력하고, 제1-2 포트는 상기 제2 랑게 커플러의 입력단과 연결되며, 상기 연결된 상기 제1 랑게 커플러의 상기 제1-2 포트와 상기 제2 랑게 커플러의 입력단 사이에 상기 제1 30° 위상지연라인이 위치하도록 연결되고,

상기 제2 랑게 커플러의 두 개의 출력포트 중 제2-1 포트는 120° 에 해당되는 위상차 신호를 출력하고, 제2-2 포트는 상기 제2 30° 위상지연라인을 거쳐 240° 에 해당되는 위상차 신호를 출력하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 7

제1항에 있어서,

상기 각각의 입력회로는 상기 특정 입력주파수를 기준으로 하여 상기 주파수 체배기의 입력단과의 사이의 임피던스를 매칭하고, 상기 복수의 위상차 신호 각각에 포함되어 있는 직류신호를 차단하며, 역류되는 상기 복수의 고조파 신호를 차단하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 8

제1항에 있어서,

상기 출력회로는 상기 특정 출력주파수를 기준으로 하여 상기 주파수 체배기의 출력단과의 사이의 임피던스를 매칭하는 제2 정합회로를 포함하고, 상기 각각의 비선형출력신호 또는 이들의 합에 포함되어 있는 직류신호를 차단하며, 상기 특정 출력주파수 이외의 주파수를 차단하는 것을 특징으로 하는 주파수 체배를 위한 방법.

청구항 9

주파수 체배를 위한 주파수 체배기에 있어서,

특정 입력주파수를 가지는 입력 신호가 획득되면, 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하는 분배기,

상기 생성된 복수의 위상차 신호 각각이 이에 대응하는 각각의 입력회로에 통과되면, 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하는 각각의 비선형소자 - 상기 각각의 비선형소자는 상기 각각의 입력회로에 대응됨 -, 및

상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성하는 출력회로

를 포함하는 것을 특징으로 하는 주파수 체배기.

청구항 10

제9항에 있어서,

상기 분배기는 상기 입력 신호를 입력받는 하나의 입력단 및 상기 복수개인 N개의 위상차 신호 각각을 출력하는 복수개인 N개의 출력단을 포함하는 것을 특징으로 하는 주파수 체배기.

청구항 11

제10항에 있어서,

상기 복수의 위상차 신호 중 서로 인접하는 위상을 가지는 위상차 신호들은 서로 $360/N^\circ$ 의 위상차이가 있는 것을 특징으로 하는 주파수 체배기.

청구항 12

제11항에 있어서,

상기 특정 입력주파수를 f_0 라고 할 때,

상기 특정 입력주파수가 정수배로 채배된 상기 특정 출력주파수는 $N \cdot f_0$ 인 것을 특징으로 하는 주파수 채배기.

청구항 13

제12항에 있어서,

상기 N 이 3이라고 할 때,

상기 분배기는, (i) 하나의 입력포트 및 서로 90° 의 위상차이가 나는 두 개의 신호를 각각 출력하는 두 개의 출력포트를 각각 포함하고 있는 제1 랑게 커플러(Lange coupler) 및 제2 랑게 커플러, (ii) 상기 제1 랑게 커플러의 일부 출력 및 상기 제2 랑게 커플러의 일부 출력 각각을 30° 의 위상만큼 지연시키는 제1 30° 위상지연라인 및 제2 30° 위상지연라인을 포함하는 것을 특징으로 하는 주파수 채배기.

청구항 14

제13항에 있어서,

상기 제1 랑게 커플러의 입력포트는 상기 주파수 채배기의 입력단이고, 상기 제1 랑게 커플러의 두 개의 출력포트 중 제1-1 포트는 0° 에 해당되는 위상차 신호를 출력하고, 제1-2 포트는 상기 제2 랑게 커플러의 입력단과 연결되되, 상기 연결된 상기 제1 랑게 커플러의 상기 제1-2 포트와 상기 제2 랑게 커플러의 입력단 사이에 상기 제1 30° 위상지연라인이 위치하도록 연결되고,

상기 제2 랑게 커플러의 두 개의 출력포트 중 제2-1 포트는 120° 에 해당되는 위상차 신호를 출력하고, 제2-2 포트는 상기 제2 30° 위상지연라인을 거쳐 240° 에 해당되는 위상차 신호를 출력하는 것을 특징으로 하는 주파수 채배기.

청구항 15

제9항에 있어서,

상기 각각의 입력회로는 상기 특정 입력주파수를 기준으로 하여 상기 주파수 채배기의 입력단과의 사이의 임피던스를 매칭하고, 상기 복수의 위상차 신호 각각에 포함되어 있는 직류신호를 차단하며, 역류되는 상기 복수의 고조파 신호를 차단하는 것을 특징으로 하는 주파수 채배기.

청구항 16

제9항에 있어서,

상기 출력회로는 상기 특정 출력주파수를 기준으로 하여 상기 주파수 채배기의 출력단과의 사이의 임피던스를 매칭하는 제2 정합회로를 포함하고, 상기 각각의 비선형출력신호 또는 이들의 합에 포함되어 있는 직류신호를 차단하며, 상기 특정 출력주파수 이외의 주파수를 차단하는 것을 특징으로 하는 주파수 채배기.

발명의 설명

기술 분야

[0001]

본 발명은 주파수 채배기 및 이를 사용한 방법에 관한 것으로, 보다 상세하게는, (a) 특정 입력주파수를 가지는 입력 신호가 획득되면, 주파수 채배기가, 분배기로 하여금 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하도록 하는 단계; (b) 상기 주파수 채배기가, 상기 생성된 복수의 위상차 신호 각각을 이에 대응하는 각각의 입력회로에 통과시킨 후, 상기 각각의 입력회로에 대응되는 각각의 비선형소자로 하여금 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하도록 하는 단계; 및 (c) 상기 주파수 채배기가, 출력회로로 하여금 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 채배된 특정 출력주파수를 가지는 최종출력신호를 생성하도록 하는 단계를 포함하는 것을 특징으로 하는 주파수 채배를 위한 방법 및 주파수 채배기에 관한 것이다.

배경 기술

[0002]

주파수 채배기(Frequency Multiplier)는 입력신호의 주파수를 정수배로 채배시켜 출력하는 회로로 RF 분야에서

사용되고 있다.

[0003] 주파수 체배기는 높은 주파수에서의 통신시스템을 구현하기 위해 RF 시스템에서 필요한 경우가 많은데, 이는 높은 주파수일수록 주파수를 안정화시키는 구조를 구현하기 어렵기 때문에 낮은 주파수에서 안정화된 주파수원을 만들고, 주파수 체배기를 통해 주파수의 배율을 높임으로써 필요한 주파수원을 확보할 수 있기 때문이다.

[0004] 하지만, 주파수 체배기는 비선형소자의 비선형 특성을 그대로 이용하기 때문에, 비선형소자에서 생성되는 고조파(Harmonic) 중 원하는 성분 이외의 고조파 성분을 효율적으로 억제하지 못하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상술한 문제점을 모두 해결하는 것을 목적으로 한다.

[0006] 또한, 본 발명은 분배기의 출력 개수에 대응되는 고조파 성분이 출력되도록 하는 것을 다른 목적으로 한다.

과제의 해결 수단

[0007] 상기한 바와 같은 본 발명의 목적을 달성하고, 후술하는 본 발명의 특징적인 효과를 실현하기 위한, 본 발명의 특징적인 구성은 하기와 같다.

[0008] 본 발명의 일 태양에 따르면, 주파수 체배를 위한 방법에 있어서, (a) 특정 입력주파수를 가지는 입력 신호가 획득되면, 주파수 체배기가, 분배기로 하여금 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하도록 하는 단계; (b) 상기 주파수 체배기가, 상기 생성된 복수의 위상차 신호 각각을 이에 대응하는 각각의 입력회로에 통과시킨 후, 상기 각각의 입력회로에 대응되는 각각의 비선형소자로 하여금 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하도록 하는 단계; 및 (c) 상기 주파수 체배기가, 출력회로로 하여금 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성하도록 하는 단계를 포함하는 것을 특징으로 하는 주파수 체배를 위한 방법을 제공한다.

[0009] 본 발명의 다른 태양에 따르면, 주파수 체배를 위한 주파수 체배기에 있어서, 특정 입력주파수를 가지는 입력 신호가 획득되면, 상기 특정 입력주파수와 크기는 같되 각각 서로 다른 위상을 가지는 복수의 위상차 신호를 생성하는 분배기, 상기 생성된 복수의 위상차 신호 각각이 이에 대응하는 각각의 입력회로에 통과되면, 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성하는 각각의 비선형소자 - 상기 각각의 비선형소자는 상기 각각의 입력회로에 대응됨 -, 및 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력주파수의 정수배로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성하는 출력회로를 포함하는 것을 특징으로 하는 주파수 체배기를 제공한다.

발명의 효과

[0010] 본 발명에 의하면, 다음과 같은 효과가 있다.

[0011] 본 발명은 원하는 분배기의 출력 개수에 대응되는 고조파 성분이 출력되는 효과가 있다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일 실시예에 따른 주파수 체배기를 개략적으로 나타내는 도면이다.

도 2는 본 발명의 일 실시예에 따라 주파수가 체배되는 개략적인 과정을 나타내는 도면이다.

도 3a는 본 발명의 일 실시예에 따라 주파수 체배기의 원리를 시뮬레이션 하기 위해 주파수 체배기의 일부분만으로 구성된 회로를 개략적으로 나타내는 도면이다.

도 3b, 도 3c, 도 3d 및 도 3e는 도 3a의 회로에서 측정된 결과를 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 N=3인 경우인 주파수 3체배기를 개략적으로 나타내는 도면이다.

도 5a는 본 발명의 일 실시예에 따른 도 4의 분배기를 개략적으로 나타내는 도면이다.

도 5b 및 도 5c는 본 발명의 일 실시예에 따른 도 5a 에서 측정된 결과를 나타내는 도면이다.

도 6a, 도 6b, 도 6c 및 도 6d는 본 발명의 일 실시예에 따른 도 4의 시뮬레이션에서 측정된 결과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 후술하는 본 발명에 대한 상세한 설명은, 본 발명이 실시될 수 있는 특정 실시예를 예시로서 도시하는 첨부 도면을 참조한다. 이들 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 여기에 기재되어 있는 특정 형상, 구조 및 특성은 일 실시예에 관련하여 본 발명의 정신 및 범위를 벗어나지 않으면서 다른 실시예로 구현될 수 있다.
- [0014] 또한, 각각의 개시된 실시예 내의 개별 구성요소의 위치 또는 배치는 본 발명의 정신 및 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 취하려는 것이 아니며, 본 발명의 범위는, 적절하게 설명된다면, 그 청구항들이 주장하는 것과 균등한 모든 범위와 더불어 첨부된 청구항에 의해서만 한정된다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일하거나 유사한 기능을 지칭한다.
- [0015] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 하기 위하여, 본 발명의 바람직한 실시예들에 관하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- [0016] 도 1은 본 발명의 일 실시예에 따른 주파수 체배기(100)를 개략적으로 나타내는 도면이다.
- [0017] 먼저, 도 1에 도시된 바와 같이, 본 발명인 주파수 체배기(100)는 분배기(110), 복수의 입력회로(120), 복수의 비선형소자(130) 및 출력회로(140)를 포함할 수 있다.
- [0018] 주파수 체배기(100)의 분배기(110)는 소정의 주파수를 가지는 신호를 입력 받아, 크기는 같되 서로 다른 위상을 가지는 복수의 신호로 출력하는 부분으로, 하나의 입력단자 및 N개의 출력단자로 구성될 수 있다.
- [0019] 그리고, 주파수 체배기(100)의 각각의 입력회로(120)는 주파수 체배기(100)에 입력된 주파수를 기준으로 주파수 체배기(100)의 입력단자와 사이의 임피던스를 매칭하는 제1 정합회로를 각각 포함하며, 상기 복수의 입력회로(120) 각각은 상기 분배기(110)의 N개의 출력단자와 각각 연결될 수 있고, 디씨블록 커패시터(DC Block Capacitor)를 포함할 수 있다.
- [0020] 또한, 주파수 체배기(100)의 복수의 비선형소자(130)는 상기 복수의 입력회로(120)를 통과한 신호 각각을 입력 받아 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 출력하는 부분으로, 복수의 비선형소자(130) 각각은 상기 복수의 입력회로(120)를 통과한 신호 각각에 대응되도록 상기 복수의 입력회로(120) 각각에 연결될 수 있다. 상기 비선형소자(130)로 트랜지스터(Transistor)가 사용될 수 있으나, 이에 한정되지 않으며 고조파를 발생시키는 모든 소자가 포함될 수 있다.
- [0021] 다음으로, 주파수 체배기(100)의 출력회로(140)는 상기 복수의 비선형출력신호 또는 이들의 합을 입력 받아 주파수 체배기(100)에 입력된 주파수의 정수배(즉, N 배)로 체배된 주파수를 가지는 최종신호를 출력하는 부분으로, 상기 복수의 비선형소자(130)의 출력단과 연결될 수 있으며, 임피던스를 매칭하는 제2 정합회로 및 특정 범위의 주파수를 가지는 신호만 통과시키는 대역통과필터 역할을 수행하는 결합선로(Coupled Line)를 포함할 수 있다.
- [0022] 이와 같이 구성된 본 발명의 일 실시예에 따른 주파수 체배기(100)를 이용하여 체배된 주파수를 획득하는 방법을 도 2를 참조하여 설명하면 다음과 같다.
- [0023] 먼저, 주파수 체배기(100)에 특정 입력주파수를 가지는 입력 신호가 수신되면, 분배기(110)는 상기 입력 신호를 입력 받아 상기 특정 입력주파수와 크기는 같되 서로 다른 위상을 가지는 복수의 위상차 신호를 생성할 수 있다(S210).
- [0024] 이때, 상기 분배기(110)는 상기 입력 신호가 입력되는 하나의 입력단 및 상기 복수의 위상차 신호 각각을 출력하는 복수의 출력단을 포함할 수 있다. 여기서, 상기 복수의 위상차 신호의 개수를 N개라고 하면, 이에 대응하여 상기 복수의 출력단의 개수도 N개일 수 있을 것이다.

- [0025] 또한, 상기 분배기(110)에서 출력되는 상기 복수의 위상차 신호 중 서로 인접하는 위상을 가지는 위상차 신호들은 서로 $360/N^\circ$ 의 위상차이가 있다.
- [0026] 즉, 상기 복수의 위상차 신호 중 하나가 $2*360/N^\circ$ 의 위상을 가지고 있다면, 상기 $2*360/N^\circ$ 의 위상을 가지는 신호와 인접하는 위상을 가지는 위상차 신호들은, $360/N^\circ$ 만큼 차이가 있는 신호인 $1*360/N^\circ$ 의 위상을 가지는 신호 및 $3*360/N^\circ$ 의 위상을 가지는 신호일 것이다.
- [0027] 다음으로, 상기 생성된 복수의 위상차 신호 각각이 상기 복수의 위상차 신호 각각에 대응되는 각각의 입력회로(120)를 통과하면, 상기 각각의 입력회로(120)에 대응되어 연결된 각각의 비선형소자(130)는 상기 통과된 복수의 위상차 신호 각각을 입력 받아 상기 특정 입력주파수 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성할 수 있다(S220).
- [0028] 여기서, 상기 각각의 입력회로(120)에 포함된 제1 정합회로는 상기 특정 입력주파수를 기준으로 하여 상기 주파수 체배기(100)의 입력단과의 사이의 임피던스를 매칭할 수 있다.
- [0029] 그리고, 상기 각각의 입력회로(120)에 포함되어 있는 디씨블록 커패시터(DC Block Capacitor)는 상기 복수의 위상차 신호 각각에 포함되어 있는 직류신호를 차단할 수 있다.
- [0030] 또한, 상기 각각의 입력회로(120)는 상기 복수의 비선형소자(130)를 통하여 역류되는 상기 복수의 고조파 신호를 차단할 수 있다.
- [0031] 또한, 상기 각각의 비선형소자(130)는, 기본파 및 상기 특정입력주파수의 정수배인 복수의 고조파를 생성하며, 기본파 및 상기 복수의 고조파는, 상기 각각의 입력회로(120)를 통과하여 전달된 각각의 위상차 신호가 가지는 위상 및 해당 위상의 배수에 대응되고 상기 주파수 체배기(100)에 입력된 상기 특정 입력주파수 및 이에 대한 배수에 대응될 것이다.
- [0032] 예를 들어, 상기 특정 입력주파수가 f_0 라고 할 때, 위상이 $1*360/N^\circ$ 인 위상차 신호를 입력 받은 비선형소자(130)는, 상기 특정 입력주파수에 대응되고 상기 위상차 신호의 위상에 대응되는 기본파(즉, 주파수가 f_0 이고 위상이 $1*360/N^\circ$ 인 기본파)를 생성하고, 이와 함께 주파수가 $2*f_0$ 이고 위상이 $2*360/N^\circ$ 인 고조파, 주파수가 $3*f_0$ 이고 위상이 $3*360/N^\circ$ 인 고조파, $\dots$, 주파수가 $N*f_0$ 이고 위상이 $N*360/N^\circ$ 인 고조파를 생성할 수 있을 것이다.
- [0033] 다음으로, 상기 복수의 비선형소자(130)의 출력단과 연결되어 있는 출력회로(140)는 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력 주파수의 정수배(즉, N 배)로 체배된 특정 출력주파수를 가지는 최종출력신호를 생성할 수 있다(S230). 즉, 상기 각각의 비선형출력신호들의 위상차 결합에 의해 합성된 비선형 출력신호의 성분 중 상기 특정 입력주파수의 N 배수에 해당하는 성분은 체배되고, 나머지 성분들은 상쇄될 수 있을 것이다.
- [0034] 한편, 상기 출력회로(140)는 상기 각각의 비선형출력신호를 입력 받아 상기 각각의 비선형출력신호를 하나의 비선형출력신호로 합성할 수도 있고 상기 각각의 비선형출력신호가 하나의 비선형출력신호로 합성된 신호를 입력 받을 수도 있다.
- [0035] 그리고, 상기 출력회로(140)에 포함되어 있는 제2 정합회로는 상기 특정 출력주파수를 기준으로 하여 상기 주파수 체배기(100)의 출력단과의 사이의 임피던스를 매칭할 수 있다.
- [0036] 또한, 상기 출력회로(140)에 포함되어 있는 결합선로(Coupled Line)는 상기 각각의 비선형출력신호 또는 이들의 합인 상기 합성된 하나의 비선형출력신호에 포함되어 있는 직류신호를 차단하고, 상기 특정 출력주파수를 가지는 신호만 통과시킬 수 있다.
- [0037] 이와 같이, 상기 출력회로(140)는, 상기 특정 입력주파수를 f_0 라고 할 때, 상기 합성된 비선형출력신호의 성분 중 상기 특정 입력주파수의 N 배수 체배된 특정 출력주파수인 $N*f_0$ 를 가지는 최종출력신호를 생성할 수 있다.
- [0038] 한편, 도 3a는, 본 발명의 일 실시예에 따른 본 발명의 원리를 시뮬레이션 하기 위해 본 발명의 일부분만으로 구성된 회로를 나타내는 도면이다.
- [0039] 상기 회로는 입력주파수인 $f_0=100\text{GHz}$ 이고, 분배기(110)의 출력단 개수가 3인 경우에 대해 시뮬레이션을 하기 위한 회로이다. 또한, 주파수 체배기(100)의 분배기(110)가 입력주파수는 동일하고 위상은 서로 다른 복수의 위

상차 신호를 생성하였다는 조건 하에서 시뮬레이션 한 것이다. 이를 위해, 분배기(100) 대신에, 주파수의 크기는 같고 위상은 서로 다른 신호를 생성하기 위한 세 개의 신호발생기가 입력단에 위치되었다.

[0040] 즉, 세 개의 입력단에서 인가되는 세 개의 신호인 V_{in1} , V_{in2} 및 V_{in3} 의 전력은 0dbm(1mW)으로 동일하며, 상기 $N=3$ 이므로 V_{in1} , V_{in2} 및 V_{in3} 각각의 위상은 $360/N = 360/3 = 120^\circ$ 의 차이가 있는 0° , 120° 및 240° 일 수 있다.

[0041] 도 3b는, 상기 회로의 세 개의 입력단에서 인가되는 세 개의 신호인 V_{in1} , V_{in2} 및 V_{in3} 를 나타내는 도면으로, 상기 V_{in1} , V_{in2} 및 V_{in3} 각각의 주파수는 서로 같고 각각의 위상은 120° 차이가 있는 것을 나타낸다.

[0042] 도 3c는, 상기 V_{in1} , V_{in2} 및 V_{in3} 이 상기 회로에 인가되었을 때, 상기 회로의 출력단에서 출력되는 신호인 V_{out} 을 나타내는 도면으로, 상기 V_{out} 의 주파수는 상기 V_{in1} , V_{in2} 및 V_{in3} 의 주파수가 3배 체배된 $3*f_0$ 인 것으로 나타나는 결과를 획득하였다.

[0043] 도 3d는 상기 회로에 인가되는 상기 V_{in1} , V_{in2} 및 V_{in3} 의 전력(POWER) 및 위상(PHASE)을 나타내는 도면으로, 상기 V_{in1} , V_{in2} 및 V_{in3} 의 전력은 모두 동일하며, 상기 V_{in1} , V_{in2} 및 V_{in3} 의 위상은 f_0 인 100GHz에서는 120° 의 차이가 나고, $2f_0$ 인 200GHz에서는 240° 의 차이가 나며, $3f_0$ 인 300GHz에서는 360° 의 차이가 나는 것을 나타낸다.

[0044] 도 3e는, 상기 회로 출력단에서 출력되는 V_{out} 의 전력을 나타내는 도면으로, 입력주파수인 $f_0=100\text{GHz}$ 가 3배 체배된 $3*f_0=300\text{GHz}$ 의 전력이 가장 크게 나타나며, 나머지 주파수의 전력은 $3*f_0$ 에 비하여 상대적으로 작은 것으로 나타났다. 다만, 본 발명의 일부분만으로 구성된 회로를 시뮬레이션 하였기 때문에 $6*f_0=600\text{GHz}$ 의 전력이 다소 크게 나온 결과를 획득하였으나, 본 발명에서는 출력회로(140)에 포함되어 있는 결합선로(Coupled Line)를 이용하여 상기 $6*f_0$ 를 상당 부분 차단할 수 있을 것이다.

[0045] 한편, 본 발명의 일 실시예에 따라 분배기(110)의 출력단 갯수가 세 개($N=3$)이고 W대역(73-107GHz)의 주파수를 체배하기 위한 주파수 3체배기(400)를 이용하여 체배된 주파수를 획득하기 위한 방법을 도 4를 참조하여 설명하면 다음과 같다.

[0046] 먼저, 주파수 3체배기(400)에 특정 입력주파수인 f_0 를 가지는 입력 신호가 수신되면, 분배기(410)는 상기 입력 신호를 입력 받아 상기 f_0 와 크기는 같되 서로 $360/N^\circ = 360/3^\circ = 120^\circ$ 의 위상차이가 있는 세 개의 위상차 신호인 제1 위상차 신호, 제2 위상차 신호 및 제3 위상차 신호를 생성할 수 있다.

[0047] 여기서, 상기 제1 위상차 신호는 0° 의 위상을 가지고, 상기 제2 위상차 신호는 120° 의 위상을 가지며, 상기 제3 위상차 신호는 240° 의 위상을 가질 수 있을 것이다.

[0048] 그리고, 상기 제1 위상차 신호, 제2 위상차 신호 및 제3 위상차 신호 각각이 상기 제1 위상차 신호, 제2 위상차 신호 및 제3 위상차 신호 각각에 대응되는 각각의 입력회로(420)를 통과하면, 상기 각각의 입력회로(420)에 대응되어 연결된 각각의 비선형소자인 트랜지스터(430)는 상기 통과된 상기 제1 위상차 신호, 제2 위상차 신호 및 제3 위상차 신호 각각을 입력 받을 수 있을 것이다.

[0049] 여기서, 상기 각각의 입력회로(420)를 통과한 상기 제1 위상차 신호, 제2 위상차 신호 및 제3 위상차 신호 각각을 입력 받은 상기 각각의 트랜지스터(430)는 상기 f_0 및 이에 대한 배수에 대응되는 기본파 및 복수의 고조파를 포함하는 각각의 비선형출력신호를 생성할 수 있을 것이다.

[0050] 즉, 상기 제1 위상차 신호에 대응되는 입력회로(420)를 통과한 상기 제1 위상차 신호를 입력 받은 트랜지스터(430)는 주파수가 f_0 이고 위상은 0° 인 기본파, 주파수가 $2*f_0$ 이고 위상은 0° 인 고조파, 주파수가 $3*f_0$ 이고 위상은 0° 인 고조파 등을 포함하는 제1 비선형출력신호를 생성할 수 있을 것이다.

[0051] 또한, 상기 제2 위상차 신호에 대응되는 입력회로(420)를 통과한 상기 제2 위상차 신호를 입력 받은 트랜지스터(430)는 주파수가 f_0 이고 위상은 120° 인 기본파, 주파수가 $2*f_0$ 이고 위상은 240° 인 고조파, 주파수가 $3*f_0$ 이고 위상은 360° 인 고조파 등을 포함하는 제2 비선형출력신호를 생성할 수 있고, 상기 제3 위상차 신호에 대응되는 입력회로(420)를 통과한 상기 제3 위상차 신호를 입력 받은 트랜지스터(430)는 주파수가 f_0 이고 위상은 240° 인 기본파, 주파수가 $2*f_0$ 이고 위상은 480° 인 고조파, 주파수가 $3*f_0$ 이고 위상은 720° 인 고조파 등을 포함하는 제

3 비선형출력신호를 생성할 수 있을 것이다.

- [0052] 다음으로, 상기 복수의 트랜지스터(430) 출력단과 연결되어 있는 출력회로(440)는 상기 각각의 비선형출력신호 또는 이들의 합을 입력 받아 상기 특정 입력 주파수의 정수배(즉 3배)로 체배된 특정 출력주파수를 가지는 최종 출력신호를 생성할 수 있을 것이다.
- [0053] 여기서, 상기 각각의 비선형출력신호들의 위상차 결합에 의해 합성된 비선형출력신호의 성분 중 상기 f_0 의 3배수에 해당하는 $3*f_0$ 는 체배되고, 나머지 f_0 및 $2*f_0$ 등은 상쇄될 수 있을 것이다.
- [0054] 또한, 상기 출력회로(440)는 상기 합성된 비선형출력신호를 이용하여 상기 f_0 가 3배 체배된 $3*f_0$ 를 가지는 최종 출력신호를 생성할 수 있을 것이다.
- [0055] 한편, 상기 주파수 3체배기(400)의 분배기(410)는 두 개의 랑게 커플러(Lange coupler) 및 두 개의 위상지연라인(phase delay line)을 포함하여 구현될 수 있고, 이를 도 5a를 참조하여 설명하면 다음과 같다.
- [0056] 상기 분배기(410)는 하나의 입력포트 및 서로 90° 의 위상차이가 나는 두 개의 신호를 각각 출력하는 두 개의 출력포트를 각각 포함하고 있는 제1 랑게 커플러(510) 및 제2 랑게 커플러(520)를 포함하고, 상기 제1 랑게 커플러(510)의 일부 출력 및 상기 제2 랑게 커플러(520)의 일부 출력 각각을 30° 의 위상만큼 지연시키는 제1 30° 위상지연라인(530) 및 제2 30° 위상지연라인(540)을 포함할 수 있다.
- [0057] 여기서, 상기 제1 랑게 커플러(510)의 입력포트인 포트①은 상기 주파수 3체배기(400)의 입력단이고, 상기 제1 랑게 커플러(510)의 두 개의 출력포트 중 제1-1 포트인 포트②는 상기 분배기(410)의 세 개의 출력단 중 하나이며, 상기 제1 랑게 커플러(510)의 두 개의 출력포트 중 제1-2 포트는 상기 제2 랑게 커플러(520)의 입력단과 연결되되, 상기 연결된 상기 제1 랑게 커플러(510)의 상기 제1-2 포트와 상기 제2 랑게 커플러(520)의 입력단 사이에 상기 제1 30° 위상지연라인(530)이 위치한 상태로 연결될 수 있다.
- [0058] 또한, 상기 제2 랑게 커플러(520)의 두 개의 출력포트 중 제2-1 포트인 포트③은 상기 분배기(410)의 세 개의 출력단 중 다른 하나이고, 제2-2 포트는 상기 분배기(410)의 세 개의 출력단 중 나머지 하나인 포트④와 연결되되, 상기 제2-2 포트와 상기 포트④ 사이에 상기 제2 30° 위상지연라인(540)이 위치한 상태에서 연결될 수 있다.
- [0059] 예를 들어, 상기 제1 랑게 커플러(510)의 입력포트인 포트①이 특정 입력주파수를 입력 받으면, 상기 제1 랑게 커플러(510)의 제1-1 포트인 포트②는 0° 에 해당되는 위상차 신호를 출력하고, 제1-2 포트는 90° 에 해당되는 위상차 신호를 출력할 수 있을 것이다.
- [0060] 그리고, 상기 제1-2 포트에서 출력된 상기 90° 에 해당되는 위상차 신호는 상기 제1 30° 위상지연라인(530)을 거쳐 위상이 120° 로 변경되고, 상기 위상이 120° 로 변경된 신호는 상기 제2 랑게 커플러(520)의 입력단에 입력될 수 있을 것이다.
- [0061] 또한, 상기 위상이 120° 로 변경된 신호를 입력 받은 상기 제2 랑게 커플러(520)의 두 개의 출력포트 중 제2-1 포트인 포트③은 120° 에 해당되는 위상차 신호를 출력하고, 제2-2 포트는 210° 에 해당되는 위상차 신호를 출력할 수 있을 것이다.
- [0062] 그리고, 상기 210° 에 해당되는 위상차 신호는 상기 제2 30° 위상지연라인(540)을 거쳐 240° 에 해당되는 위상차 신호로 변경되고, 상기 위상이 240° 로 변경된 신호는 포트④를 통해 출력될 것이다.
- [0063] 이와 같이 구성된 상기 분배기(410)의 S-파라미터를 나타내는 도면인 도 5b를 참조하여 살펴보면, 포트①에서 입력된 전압과 포트②에서 출력된 전압의 비율을 의미하는 S_{21} , 포트①에서 입력된 전압과 포트③에서 출력된 전압의 비율을 의미하는 S_{31} 및 포트①에서 입력된 전압과 포트④에서 출력된 전압의 비율을 의미하는 S_{41} 을 W대역(73-107GHz)의 주파수에 대해 나타내고 있고, 약91GHz에서 0.9dB 정도의 오버 결합(over-coupling)이 나타난 결과를 획득하였다.
- [0064] 또한, 상기와 같이 구성된 상기 분배기(410)에서, W대역(73-107GHz)의 주파수를 가지는 입력 신호에 대한 출력되는 신호가 가지는 주파수의 위상을 나타내는 도면인 도 5c를 참조하면, 약 89GHz의 주파수를 가지는 신호가 입력되었을 때 포트②, 포트③ 및 포트④ 각각에서 출력하는 신호가 가지는 주파수의 위상차는 120° 인 것으로 나타난 결과를 획득하였다.
- [0065] 한편, 도 6a, 도 6b, 도 6c 및 도 6d는, 도 5a에 나타난 분배기를 포함한 상기 주파수 3체배기(400)의 입력주파

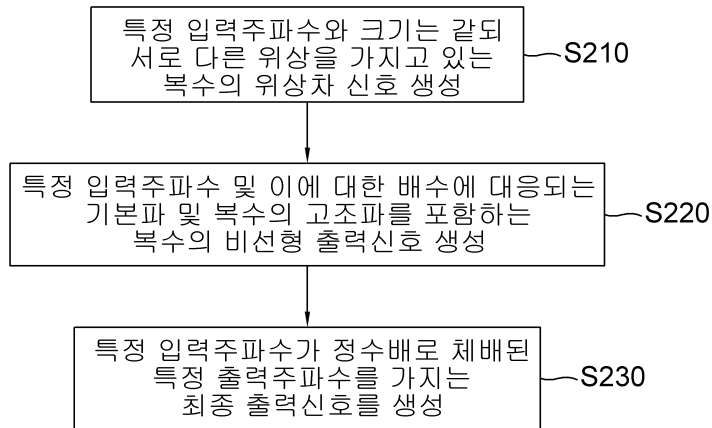
수가 $f_0=90\text{GHz}$ 일 경우에 상기 주파수 3차배기(400)에서 출력된 결과를 나타내는 도면이다.

- [0066] 도 6a는, 입력전력(P_{in}) 크기에 따라 출력전력(P_{out})이 얼마나 나오는지에 대한 도면으로, 입력전력(P_{in})이 7dBm 일 때 3차배 성분인 $3*f_0$ 는 -3.55dBm의 출력전력이 나타나는 결과를 획득하였다.
- [0067] 도 6b는, 입력전력(P_{in}) 크기에 따라 변환이득(conversion gain)이 어느 정도인지를 나타내는 도면으로, 입력전력(P_{in})이 7dBm일 때 변환이득은 -10.55dB이며, 90GHz 입력주파수 기준으로 변환이득이 가장 큰 지점은 입력전력(P_{in})이 3.4dBm일 때이며, 이때의 변환이득은 -9.91dB인 결과를 획득하였다.
- [0068] 여기서, 변환이득(conversion gain)이란 주파수 성분을 인가하여 얻고자 하는 주파수 성분이 얼마나 출력될 수 있는지를 나타내며, {출력전력(P_{out})-입력전력(P_{in})}을 의미한다.
- [0069] 도 6c는, 입력단자와 출력단자에 대한 S-파라미터를 나타낸 도면으로, S11은 73-103GHz 대역에서 -15dB 이하의 값(S11이 작아야 신호가 반사되지 않고 인가된 전력이 회로에 잘 전달됨)을 가지고, S22는 221-320GHz 대역에서 -7dB 이하의 값을 가지는 결과를 획득하였다.
- [0070] 여기서, S11은 입력단자에 신호가 인가될 경우 얼마나 반사되어 나오는지를 나타내고, S22는 출력단자에 신호가 인가될 경우 얼마나 반사되어 나오는지를 나타낸다.
- [0071] 도 6d는, 입력전력(P_{in})=7dBm일 때, 입력주파수(f_0)에 대하여 출력되는 출력전력(P_{out}) 결과를 나타낸 도면으로, 3차배된 출력신호($3f_0$)가 가장 크게 나타나는 지점에서의 출력전력 값은 -3.29dBm 임을 알 수 있다.
- [0072] 그리고, 원하는 3차배된 주파수 성분($3f_0$)을 제외한 나머지 주파수 성분들(f_0 , $2*f_0$, $4*f_0$, $5*f_0$ 등)이 얼마나 잘 억제되었는지를 나타내는 지표인 고조파 억제(Harmonic suppression)는 그래프에서는 $3f_0$ 에 해당하는 전력과 다른 주파수 성분 각각이 해당하는 전력이 y축으로 얼마나 차이가 나는지로 확인할 수 있다. 여기서, 상기 고조파 억제(Harmonic suppression)는 {(원하는 주파수 성분의 전력 크기)-(불필요한 주파수 성분의 전력 크기)}로 정의되며, 전력 크기의 차이가 클 수록 원하는 출력주파수 성분만 깔끔하게 출력됨을 의미한다.
- [0073] 이상 설명된 본 발명에 따른 실시예들은 다양한 컴퓨터 구성요소를 통하여 수행될 수 있는 프로그램 명령어의 형태로 구현되어 컴퓨터 판독 가능한 기록 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능한 기록 매체는 프로그램 명령어, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 컴퓨터 판독 가능한 기록 매체에 기록되는 프로그램 명령어는 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 분야의 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능한 기록 매체의 예에는, 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체, CD-ROM, DVD와 같은 광기록 매체, 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 ROM, RAM, 플래시 메모리 등과 같은 프로그램 명령어를 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령어의 예에는, 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드도 포함된다. 상기 하드웨어 장치는 본 발명에 따른 처리를 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.
- [0074] 이상에서 본 발명이 구체적인 구성요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나, 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명이 상기 실시예들에 한정되는 것은 아니며, 본 발명이 속하는 기술분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형을 꾀할 수 있다.
- [0075] 따라서, 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등하게 또는 등가적으로 변형된 모든 것들은 본 발명의 사상의 범주에 속한다고 할 것이다.

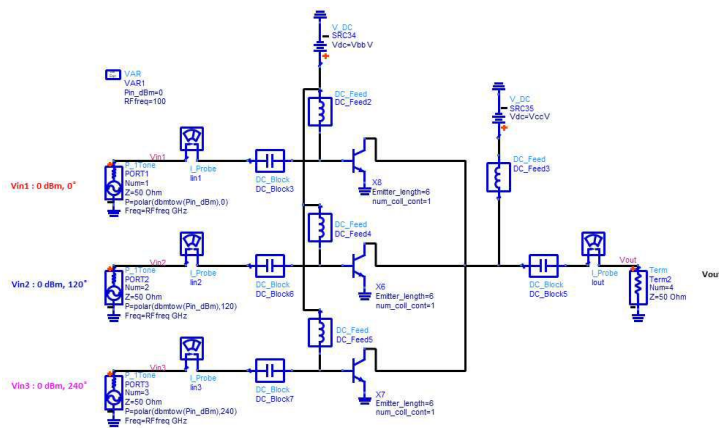
부호의 설명

- [0076] 100: 주파수 체배기
110: 분배기

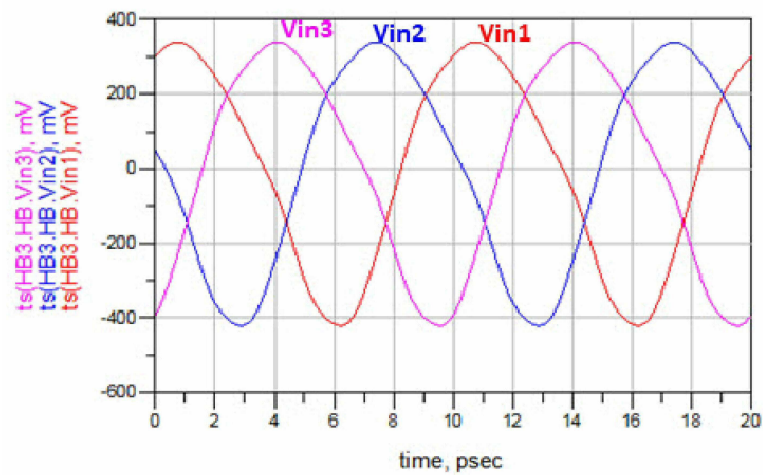
도면2



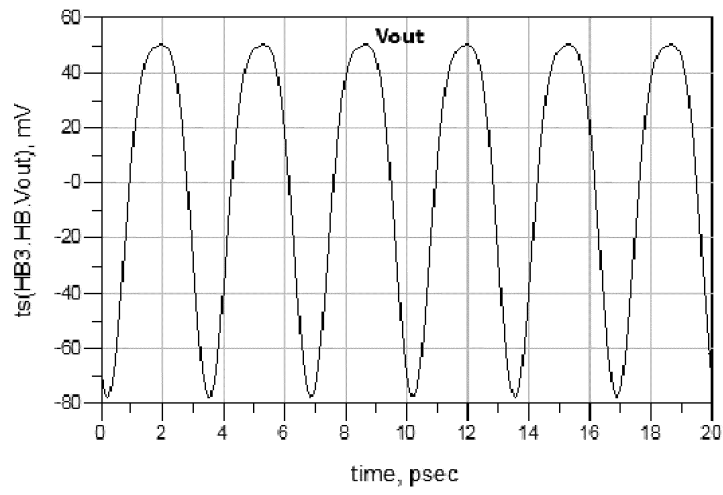
도면3a



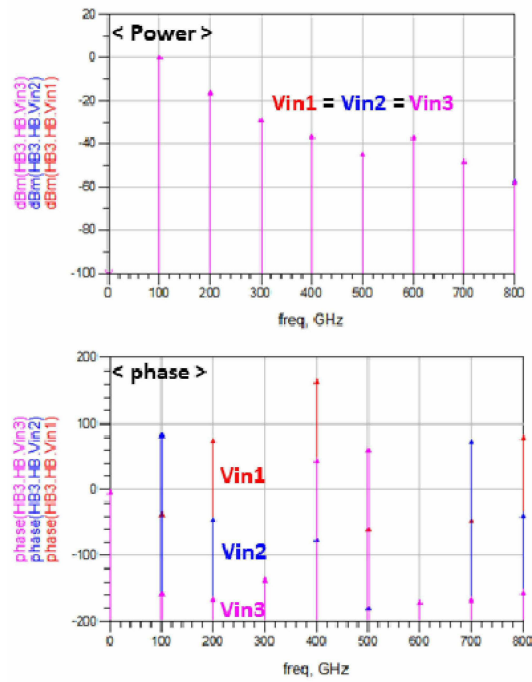
도면3b



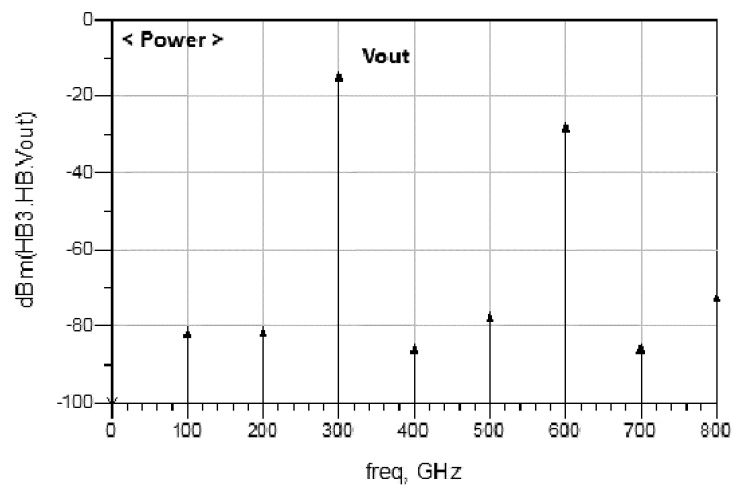
도면3c



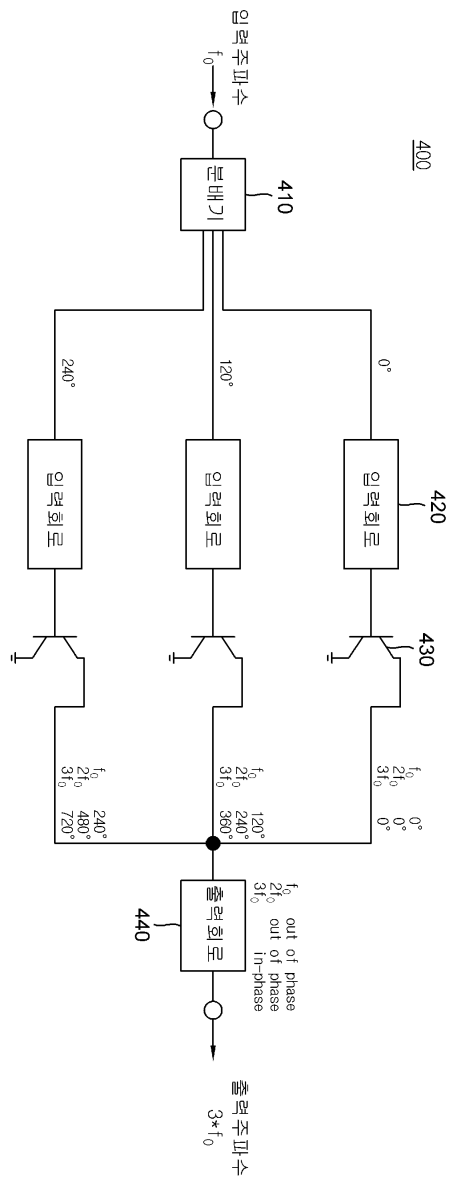
도면3d



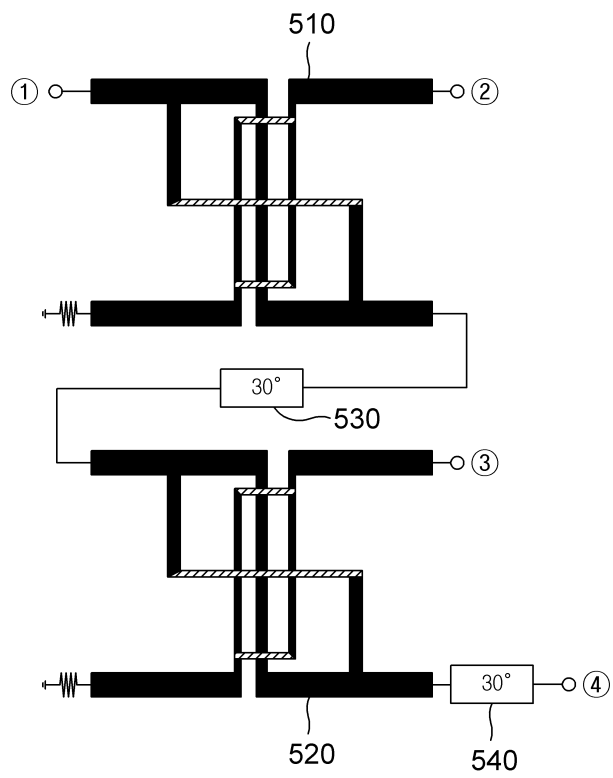
도면3e



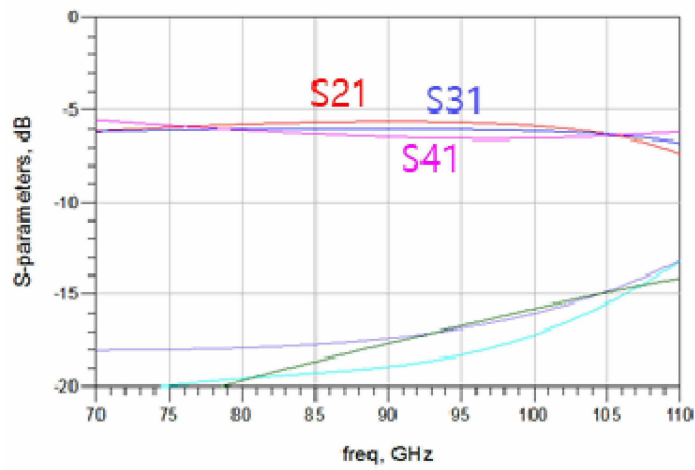
도면4



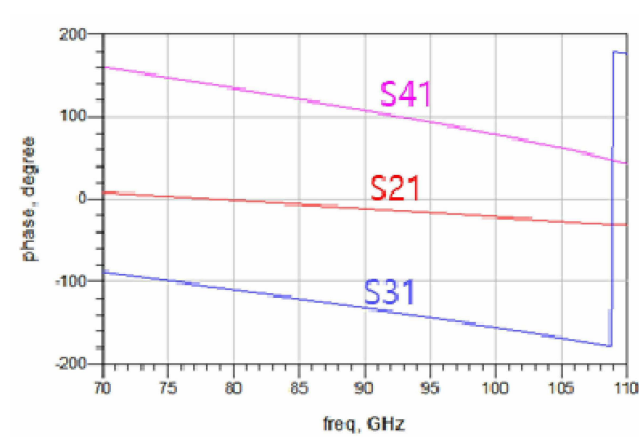
도면5a



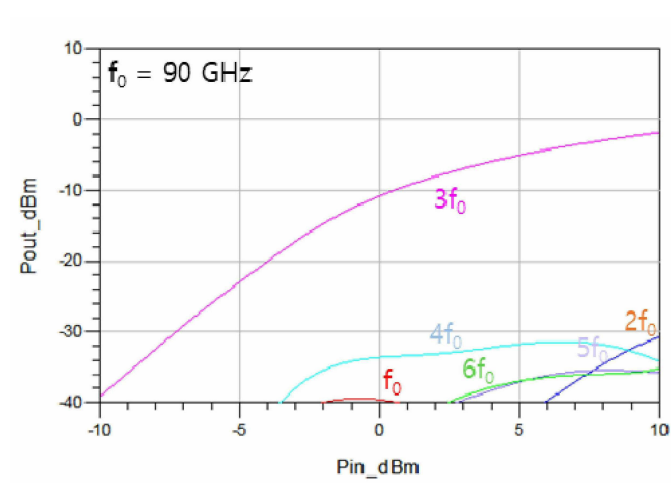
도면5b



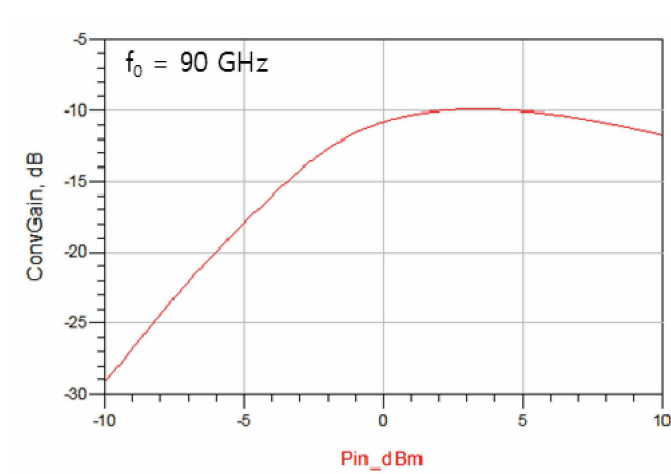
도면5c



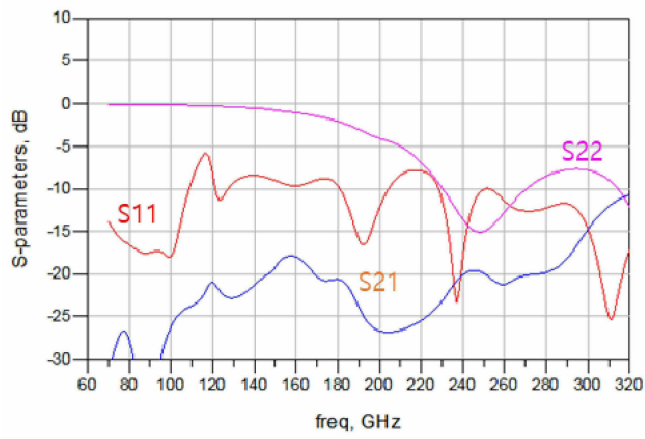
도면6a



도면6b



도면6c



도면6d

