

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5385500号
(P5385500)

(45) 発行日 平成26年1月8日(2014.1.8)

(24) 登録日 平成25年10月11日(2013.10.11)

(51) Int.Cl.

F I

G O 6 F 1/26 (2006.01)

G O 6 F 1/00 3 3 O F

H O 2 M 1/10 (2006.01)

G O 6 F 1/00 3 3 5 C

H O 2 M 1/10

請求項の数 6 (全 12 頁)

(21) 出願番号	特願2006-80795 (P2006-80795)	(73) 特許権者	300057230
(22) 出願日	平成18年3月23日 (2006.3.23)		セミコンダクター・コンポーネンツ・イン
(65) 公開番号	特開2007-257289 (P2007-257289A)		ダストリーズ・リミテッド・ライアビリティ
(43) 公開日	平成19年10月4日 (2007.10.4)		ィ・カンパニー
審査請求日	平成21年2月27日 (2009.2.27)		アメリカ合衆国 アリゾナ州 85008
審判番号	不服2011-26568 (P2011-26568/J1)		フェニックス イースト・マクドウェル
審判請求日	平成23年12月8日 (2011.12.8)		・ロード5005
		(74) 代理人	110000176
			一色国際特許業務法人
		(72) 発明者	清崎 健一
			大阪府守口市京阪本通2丁目5番5号 三
			洋電機株式会社内

最終頁に続く

(54) 【発明の名称】 信号処理装置

(57) 【特許請求の範囲】

【請求項 1】

レギュレート回路が電源電圧のレベルを調整して第1の電源電圧を生成するように、前記レギュレート回路に前記電源電圧を供給する外部電源、又は、前記第1の電源電圧よりもレベルの低い第2の電源電圧を供給する内部電源、のうちいずれかが印加されて動作する信号処理装置において、

前記外部電源から供給される前記電源電圧のレベルを調整して前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧のレベルを監視して、前記外部電源から、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されているか否かを判定し、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されている旨が判定された場合には前記第1の電源電圧が印加され、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されていない旨が判定された場合には前記第2の電源電圧が印加されるように制御する電源電圧監視部、を備え、前記電源電圧監視部は、

前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が印加される端子の電圧レベルを予め定めておいた参照レベルと比較して、Highレベル若しくはLowレベルの二値化信号を出力する二値化処理部と、

前記二値化信号のHighレベル若しくはLowレベルの期間が一定期間継続したときに、前記二値化信号に応じて、前記レギュレート回路によって生成されている前記第1の電源電圧又は前記第2の電源電圧を選択するための選択信号を生成する判定処理部と、を

10

20

備え、

前記外部電源は、データ通信を行うとともに前記第 1 の電源電圧を供給可能なインタフェースより供給され、

前記第 1 の電源電圧を前記レギュレート回路で生成する前の前記電源電圧は、前記外部電源を前記インタフェースに供給するためのケーブルが前記インタフェースに接続された場合、時間が経過するにつれて徐々に上昇し、前記ケーブルが前記インタフェースから取り外された場合、時間が経過するにつれて徐々に減衰し、

前記ケーブルが前記インタフェースに接続される場合、前記第 1 の電源電圧は、前記ケーブルが前記インタフェースに接続された時から、前記端子の電圧レベルが前記参照レベルを上回った後、更に前記一定期間が経過するまでの間に、生成されており、

前記ケーブルが前記インタフェースから取り外される場合、前記第 1 の電源電圧は、前記ケーブルが前記インタフェースから取り外された時から、前記端子の電圧レベルが前記参照レベルを下回った後、更に前記一定期間が経過するまでの間、供給され続けていること、を特徴とする信号処理装置。

【請求項 2】

請求項 1 に記載の信号処理装置において、前記内部電源は、前記第 2 の電源電圧を供給可能な二次電池であること、を特徴とする信号処理装置。

【請求項 3】

請求項 1 に記載の信号処理装置において、当該信号処理装置は、更に、

デジタルデータをデコード処理するデジタル信号処理回路を具備し、当該デジタル信号処理回路は、前記電源電圧監視部が選択制御する前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方に応じて動作すること、を特徴とする信号処理装置。

【請求項 4】

請求項 1 に記載の信号処理装置において、当該信号処理装置は、更に、

前記外部電源及び前記内部電源に接続され、前記電源電圧監視部の判定結果に応じて前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方を出力する電源電圧選択部を具備し、

前記電源電圧選択部が出力する前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方に応じて動作すること、を特徴とする信号処理装置。

【請求項 5】

請求項 3 に記載の信号処理装置において、当該信号処理装置は、更に、

前記外部電源及び前記内部電源に接続され、前記電源電圧監視部の判定結果に応じて前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方を出力する電源電圧選択部を具備し、

前記電源電圧選択部の出力する前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方に応じて動作すること、を特徴とする信号処理装置。

【請求項 6】

請求項 5 に記載の信号処理装置において、当該信号処理装置は、更に、

前記デジタルデータを格納する不揮発性メモリを具備し、

前記デジタル信号処理回路は、前記不揮発性メモリに格納された前記デジタルデータを読み出してデコード処理を行うこと、を特徴とする信号処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号処理装置に関する。

【背景技術】

【0002】

近年のエレクトロニクス技術の伸展に伴って、携帯オーディオ再生機器、携帯電話、携帯型ゲーム、PDA (Personal Digital Assistants) 等といった、持ち運び便利な携帯性を売りとし且つ所望のアプリケーションに係る信号処理を実行する信号処理装置の普及

10

20

30

40

50

がめざましい。かかる信号処理装置は、二次電池（ニッケル水素充電電池、リチウムイオン充電電池等）や一次電池（アルカリ乾電池、マンガン乾電池等）によって構成された内部電源を搭載することで携帯性を実現している（例えば、以下に示す特許文献1を参照）。

【特許文献1】特開2001-184146号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、内部電源の電源電圧のみで所望のアプリケーションを長時間実行すると、当然の結果として内部電源の電力消費は増大する。従って、信号処理装置は、多種多様なアプリケーションを長時間実行させる意味で、さらなる低消費電力化の対策が必須となっており、既存の対策では不十分であった。

【課題を解決するための手段】

【0004】

前述した課題を解決するための主たる本発明は、レギュレート回路が電源電圧のレベルを調整して第1の電源電圧を生成するように、前記レギュレート回路に前記電源電圧を供給する外部電源、又は、前記第1の電源電圧よりもレベルの低い第2の電源電圧を供給する内部電源、のうちいずれかが印加されて動作する信号処理装置において、前記外部電源から供給される前記電源電圧のレベルを調整して前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧のレベルを監視して、前記外部電源から、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されているか否かを判定し、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されている旨が判定された場合には前記第1の電源電圧が印加され、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が供給されていない旨が判定された場合には前記第2の電源電圧が印加されるように制御する電源電圧監視部、を備え、前記電源電圧監視部は、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧が印加される端子の電圧レベルを予め定めておいた参照レベルと比較して、Highレベル若しくはLowレベルの二値化信号を出力する二値化処理部と、前記二値化信号のHighレベル若しくはLowレベルの期間が一定期間継続したときに、前記二値化信号に応じて、前記レギュレート回路によって生成されている前記第1の電源電圧又は前記第2の電源電圧を選択するための選択信号を生成する判定処理部と、を備え、前記外部電源は、データ通信を行うとともに前記第1の電源電圧を供給可能なインタフェースより供給され、前記第1の電源電圧を前記レギュレート回路で生成する前の前記電源電圧は、前記外部電源を前記インタフェースに供給するためのケーブルが前記インタフェースに接続された場合、時間が経過するにつれて徐々に上昇し、前記ケーブルが前記インタフェースから取り外された場合、時間が経過するにつれて徐々に減衰し、前記ケーブルが前記インタフェースに接続される場合、前記第1の電源電圧は、前記ケーブルが前記インタフェースに接続された時から、前記端子の電圧レベルが前記参照レベルを上回った後、更に前記一定期間が経過するまでの間に、生成されており、前記ケーブルが前記インタフェースから取り外される場合、前記第1の電源電圧は、前記ケーブルが前記インタフェースから取り外された時から、前記端子の電圧レベルが前記参照レベルを下回った後、更に前記一定期間が経過するまでの間、供給され続けている。

【発明の効果】

【0005】

本発明によれば、外部電源の供給状態に応じて供給する電源電圧を適切に制御することにより、集積回路における電力消費を低減することができる。

【発明を実施するための最良の形態】

【0006】

< 信号処理装置の外部接続 >

図1は、本発明に係る信号処理装置の外部接続を説明するための図である。以下では、本発明に係る信号処理装置の一例として、USB（Universal Serial Bus）インタフェー

10

20

30

40

50

ス 1 0 1 を備えており、パーソナルコンピュータ 3 0 0 から U S B ケーブル 4 0 0 のデータライン 4 0 1 を介して転送された圧縮オーディオデータのデジタル再生を行う携帯オーディオ再生機器 1 0 0 を採りあげて説明する。なお、本発明に係る信号処理装置は、例えば、携帯電話、携帯型ゲーム、P D A 等であってもよい。

【 0 0 0 7 】

ここで、U S B とは、共通の U S B インタフェースで様々なタイプの信号処理装置を U S B ホスト機器へと接続可能なシリアルインタフェース規格のことである。U S B の現時点での最新バージョンは「U S B 2 . 0」であり、L S (Low Speed)、F S (Full Speed) 及び H S (High Speed) の 3 種類の転送モードを備えており、用途に応じて 3 種類の転送モードが使い分けられる。また、U S B は、ハブを利用することで最大 1 2 7 個の U S B 機器をツリー状に接続可能であり、また、U S B ホスト機器の電源を投入した状態で新たな U S B 機器を接続可能な所謂ホットプラグに対応している。

10

【 0 0 0 8 】

まず、パーソナルコンピュータ 3 0 0 は、U S B コントローラ 3 1 0 並びに 2 ポートの U S B インタフェース 3 2 0 a、3 2 0 b を備えてある場合とする。この場合、パーソナルコンピュータ 3 0 0 における 2 ポートの U S B インタフェース 3 2 0 a、3 2 0 b のうちいずれか一方と、携帯オーディオ再生機器 1 0 0 における U S B インタフェース 1 0 1 との間を、U S B ケーブル 4 0 0 によって接続することで、パーソナルコンピュータ 3 0 0 と携帯オーディオ再生機器 1 0 0 間が U S B 接続される。なお、U S B ケーブル 4 0 0 は、2 本のデータライン 4 0 1 と、電源ライン 4 0 2 と、G N D ライン 4 0 3 とによって構成されており、U S B インタフェース 3 2 0 a、1 0 1 は、それぞれ、一対のデータ端子 D + 及び D - と、電源端子 V B U S と、G N D 端子とが設けられる。

20

【 0 0 0 9 】

パーソナルコンピュータ 3 0 0 は、電源プラグ 3 6 1 を差し込んだ商用電源 7 0 0 から供給される A C 電源電圧を D C 電源電圧へと変換する電源アダプタ 3 6 0 を備えるとともに、全体の制御を司る C P U 3 3 0、様々なプログラムを格納する R O M 等のメモリ 3 4 0、音楽ファイルや動画ファイル等を格納するハードディスク 3 5 0、が相互に通信可能に接続されている。ここで、ハードディスク 3 5 0 に格納される音楽ファイルは、例えば、M P E G - 1 A u d i o L a y e r 3 (M P 3) 形式等の圧縮オーディオデータであり、ハードディスク 3 5 0 に格納される動画ファイルは、例えば、M P E G - 2 形式、M P E G - 4 形式等の圧縮ムービーデータである。

30

【 0 0 1 0 】

ここで、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けての音楽ファイルのデータ転送の概要を説明する。まず、パーソナルコンピュータ 3 0 0 は、メモリ 3 4 0 に格納されたプログラムを起動し、ボーリング要求等によって携帯オーディオ再生機器 1 0 0 を自身に接続された U S B 機器として認識する。そして、パーソナルコンピュータ 3 0 0 は、ハードディスク 3 5 0 から任意の音楽ファイルを読み出し、U S B コントローラ 3 1 0 へとデータ転送する。U S B コントローラ 3 1 0 は、ハードディスク 3 5 0 から読み出された音楽ファイルをパケット形式へと変換して、U S B インタフェース 3 2 0 a 乃至 U S B ケーブル 4 0 0 を介して携帯オーディオ再生機器 1 0 0 へと差動の半二重伝送を行うための U S B 規格に準拠した通信プロトコル処理を行う。この結果、携帯オーディオ再生機器 1 0 0 は、パーソナルコンピュータ 3 0 0 から音楽ファイルを取り込むことができる。

40

【 0 0 1 1 】

一方、携帯オーディオ再生機器 1 0 0 は、パーソナルコンピュータ 3 0 0 から音楽ファイルのデータ転送が完了した場合、一般的には、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 を取り外した上で、当該音楽ファイルの再生処理を実行することになる。

【 0 0 1 2 】

< 信号処理装置が使用可能な外部電源 >

前述した U S B のインタフェース 1 0 1 を備えた携帯オーディオ再生機器 1 0 0 は、パ

50

パーソナルコンピュータ300からUSBケーブル400を介してUSBインタフェース101へと外部電源供給される場合(以下、ケースA)、パーソナルコンピュータ300からUSB補助ケーブル420を介して電源入力端子107へと外部電源供給される場合(以下、ケースB)、若しくは、通常の電源アダプタ600から電源ケーブル610を介して電源入力端子107へと外部電源供給される場合(以下、ケースC)がある。

そこで、以下では、前述したケースA乃至ケースCについてそれぞれ説明する。

【0013】

=== ケースAについて ===

パーソナルコンピュータ300は、USBケーブル400が備える電源ライン402を利用して、携帯オーディオ再生機器100に向けて電源アダプタ360において生成したDC電源電圧(以下、電源電圧VBUSという。)を供給することができる。換言すると、携帯オーディオ再生機器100は、パーソナルコンピュータ300から音楽ファイルの取り込みと併せて電源電圧VBUSの供給を受けることができる。

10

【0014】

従って、携帯オーディオ再生機器100は、内部電源104の電力消費を抑えるべく、パーソナルコンピュータ300から供給された電源電圧VBUSを動作電圧として、パーソナルコンピュータ300との間のUSB規格に準拠した通信プロトコル処理や音楽ファイルの再生処理を行える。

【0015】

=== ケースBについて ===

20

USBインタフェース320bにUSB電源補助ケーブル420の一端を接続するとともに、USB電源補助ケーブル420の他端を電源入力端子107へと接続することで、パーソナルコンピュータ300の電源電圧VBUSのみを携帯オーディオ機器100に供給することができる。この結果、携帯オーディオ再生機器100は、データ通信を行わずに、USBインタフェース320bより電源電圧VBUSが供給される。

【0016】

=== ケースCについて ===

携帯オーディオ再生機器100は、電源プラグ601を商用電源700のコンセントに差し込んだ通常の電源アダプタ600から、電源ケーブル610を介して外部電源供給を受けることもできる。パーソナルコンピュータ300と接続せずに内部電源104を充電する場合が考えられる。

30

【0017】

< 携帯オーディオ再生機器の構成 >

図2は、携帯オーディオ再生機器100の構成を示す図である。同図に示すように、携帯オーディオ再生機器100は、本発明に係る『集積回路』の一実施形態であるASIC(Application Specific Integrated Circuit)200と、その周辺回路によって構成される。なお、本実施形態では、『集積回路』をASIC200によって実現するが、その他にFPGA(Field Programmable Gate Array)やPLD(Programmable Logic Device)で実現してもよい。

40

【0018】

以下では、携帯オーディオ再生機器100の構成の説明に際して、ASIC200の周辺回路の構成と、ASIC200の構成と、に分けてそれぞれ説明する。

【0019】

=== ASIC周辺回路の構成 ===

USBインタフェース101は、電源ライン402を含んだUSBケーブル400を介してパーソナルコンピュータ300と通信可能に接続させるためのインタフェースである。すなわち、USBインタフェース101は、USBケーブル400の構成と対応づけて、一对のデータ端子D+及びD-と、電源端子VBUSと、GND端子とが設けられる。

【0020】

レギュレート回路103は、USBインタフェース101から配線された電源ライン1

50

02の電源電圧VBUSのレベルを、高速性が要求される通信プロトコル処理(HSモードやFSモード等)をASIC200が行う場合に必要な動作電圧(3.3Vや1.5V等)へと調整したレギュレート電源電圧VREG(本発明に係る『第1の電源電圧』)を生成する。

【0021】

なお、USBバスパワーとしてパーソナルコンピュータ300から供給され得る電源電圧は「+4.75V~+5.25V」の範囲と規定されており、本実施形態では、電源電圧VBUSのレベルは「5V」とする。また、レギュレート電源電圧VREGのレベルは「1.5V」とする。

【0022】

内部電源104は、一又は複数の二次電池(ニッケル水素充電電池(公称電圧1.2V)、リチウムイオン充電電池(公称電圧3.6V~3.7V)等)若しくは一又は複数の一次電池(アルカリ乾電池(公称電圧1.5V)、マンガン乾電池(公称電圧1.5V)等)によって構成される電源であり、レギュレート電源電圧VREGのレベルよりも低いレベルの電源電圧VDD(本発明に係る『第2の電源電圧』)を生成する。なお、内部電源104は、二次電池によって構成する場合には、USBインタフェース101に接続したUSB電源、若しくは、電源入力端子107に接続した電源アダプタ600によって充電される。

【0023】

ここで、本実施形態では、内部電源104は、充電が可能であり且つ公称電圧が最も低い二次電池であるニッケル水素充電電池(公称電圧1.2V)によって構成される場合とする。また、電源電圧VDDは、ASIC200の低消費電力化のためにできる限り低いレベルにすることが好ましいが、ASIC200の正常動作が可能な範囲並びにASIC200の半導体プロセスの兼ね合いによって、公称電圧(1.2V)の90%程度の「1.1V」とする。

【0024】

電源電圧選択部105は、後述の電源電圧監視部270からDET端子207を介して供給された選択信号DETに基づいて、パーソナルコンピュータ300から携帯オーディオ再生機器100へ向けて電源電圧VBUSが供給されている旨が判定された場合には、レギュレート電源電圧VREGの方を選択する。また、電源電圧選択部105は、前述した選択信号DETに基づいて、パーソナルコンピュータ300から携帯オーディオ再生機器100へ向けて電源電圧VBUSが供給されていない旨が判定された場合には電源電圧VDDの方を選択する。

【0025】

不揮発性メモリ106は、パーソナルコンピュータ300からUSBケーブル400を介して転送された音楽ファイルを格納する外部メモリである。不揮発性メモリ106は、例えば、フラッシュメモリを採用する。なお、本実施形態以外にも、より大容量のデータを格納する場合には、不揮発性メモリ106の代わりに、小型ハードディスク(不図示)を採用してもよい。

【0026】

==ASICの構成==

まず、ASIC200の端子としては、D+端子201、D-端子202、MI端子203、OUT端子204、VBUS端子206、DET端子207、VDD端子208が設けられる。

【0027】

D+端子201、D-端子202は、USBインタフェース101のデータ端子D+、D-とそれぞれ接続させる入出力端子である。MI端子203は、不揮発性メモリ106と接続させる入出力端子である。OUT端子204は、音楽ファイルの再生結果を出力するための出力端子である。

【0028】

V B U S 端子 2 0 6 は、U S B インタフェース 1 0 1 の電源端子より配線された電源ライン 1 0 2 と接続させる入力端子である。D E T 端子 2 0 7 は、電源電圧監視部 2 7 0 の判定結果である選択信号 D E T を出力する出力端子である。V D D 端子 2 0 8 は、電源電圧選択部 1 0 5 において選択されたレギュレート電源電圧 V R E G 若しくは電源電圧 V D D の一方が印加される入力端子である。

【 0 0 2 9 】

また、A S I C 2 0 0 は、マイクロコンピュータ 2 1 0、U S B コントローラ 2 2 0、メモリインタフェース回路 2 3 0、D S P (Digital Signal Processor) 2 4 0、R A M 2 5 0、D A 変換器 2 6 0 それぞれが内部バス 2 0 9 を介して相互に通信可能に接続されており、更に、電源電圧監視部 2 7 0 を備える。

10

【 0 0 3 0 】

マイクロコンピュータ 2 1 0 は、A S I C 2 0 0 全体の制御を司るプロセッサである。すなわち、マイクロコンピュータ 2 1 0 は、U S B コントローラ 2 2 0 における通信プロトコル処理や、D S P 2 4 0 における音楽ファイルの再生処理等を統括制御する。

【 0 0 3 1 】

U S B コントローラ 2 2 0 は、パーソナルコンピュータ 3 0 0 との間の通信プロトコル処理を行うものであり、U S B インタフェース 1 0 1 から D + 端子 2 0 1 並びに D - 端子 2 0 2 へと差動入力されてきたデータを A S I C 2 0 0 の内部バス 2 0 9 へと中継を行う U S B トランシーバや、パケットをデコードするデコーダ、更にはバッファ用の F I F O 等を備える。例えば、U S B コントローラ 2 2 0 は、マイクロコンピュータ 2 1 0 からの指令によって、パーソナルコンピュータ 3 0 0 からデータ転送された音楽ファイルを内部バス 2 0 9 を介してメモリインタフェース回路 2 3 0 へと転送する。

20

【 0 0 3 2 】

メモリインタフェース回路 2 3 0 は、A S I C 2 0 0 から M I 端子 2 0 3 に接続された不揮発性メモリ 1 0 6 に対するデータの読み出し・書き込みを制御するための回路である。例えば、メモリインタフェース回路 2 3 0 は、U S B コントローラ 2 2 0 から転送された音楽ファイルを不揮発性メモリ 1 0 6 へと書き込む処理を行う。

【 0 0 3 3 】

D S P 2 4 0 は、音楽ファイルの再生に係るデジタル信号処理を行う回路である。例えば、音楽ファイルの再生の際には、マイクロコンピュータ 2 1 0 からの指令によって、不揮発性メモリ 1 0 6 に書き込まれた音楽ファイルがメモリインタフェース回路 2 3 0 によって読み出され、作業用メモリとしての R A M 2 5 0 へと格納される。D S P 2 4 0 は、R A M 2 5 0 へと格納された音楽ファイルを読み出してそのデータ形式に準拠したデコード処理（例えば、M P 3 デコード等）を行う。そして、デコード処理されたデジタル信号が、D A 変換器 2 6 0 によってアナログ信号へと変換された後に O U T 端子 2 0 4 を介して外部へと出力される。

30

【 0 0 3 4 】

電源電圧監視部 2 7 0 は、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続された場合にパーソナルコンピュータ 3 0 0 から電源ライン 4 0 2 を介して供給され得る電源電圧 V B U S のレベルを監視することで、パーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されているか否かを判定する。

40

【 0 0 3 5 】

詳述すると、電源ライン 4 0 2 と U S B インタフェース 1 0 1 を介して電氣的に接続された電源ライン 1 0 2 上にプルダウン抵抗 R d を予め設けておく。その上で、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続されてパーソナルコンピュータ 3 0 0 から電源電圧 V B U S の供給を受けている場合には V B U S 端子 2 0 6 に印加される電圧レベルは「5 V」となる。一方、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 が取り外された場合にはパーソナルコンピュータ 3 0 0 から電源電圧 V B U S の供給を受けないので、V B U S 端子 2 0 6 に印加される電圧レベルはプルダウン抵抗 R d によって「0 V」となる。

50

【 0 0 3 6 】

そこで、電源電圧監視部 2 7 0 は、二値化処理部 2 7 1 並びに判定処理部 2 7 2 を具備しており、二値化処理部 2 7 1 は、V B U S 端子に印加される電圧レベルを予め定めておいた参照レベル V t h (例えば、2 . 5 V) と比較することで、H i g h レベル若しくは L o w レベルを出力する。

【 0 0 3 7 】

判定処理部 2 7 2 は、二値化処理部 2 7 1 より出力された H i g h レベル又は L o w レベルの期間を計測することで、H i g h レベルが一定期間 T h 継続した場合にはパーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されている旨を判定し、L o w レベルが一定期間 T h 継続した場合にはパーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されていない旨を判定する。このように、二値化処理部 2 7 1 より出力される H i g h レベル又は L o w レベルが一定期間 T h 継続するまでは判定を下さないことで、例えば、スパイク状の電源ノイズの影響を受けて、誤った判定結果が引き起こされることを防止できる。

【 0 0 3 8 】

なお、判定処理部 2 7 2 における判定結果は、電源電圧選択部 1 0 5 がレギュレート電源電圧 V R E G 又は電源電圧 V D D を選択するための選択信号 D E T として用いられる。ここで、電源電圧選択部 1 0 5 は、A S I C 2 0 0 の周辺回路であるため、選択信号 D E T は、D E T 端子 2 0 7 を介して電源電圧選択部 1 0 5 へと出力される。

【 0 0 3 9 】

すなわち、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けて電源電圧 V B U S が供給された場合、内部電源 1 0 4 の電力を消費しないように、電源電圧 V D D よりも高いレベルのレギュレート電源電圧 V R E G の方が選択される。この結果、携帯オーディオ再生機器 1 0 0 は、内部電源 1 0 4 の電力消費を気にすることなく、レギュレート電源電圧 V R E G を動作電圧として使用することが可能となり、内部電源 1 0 4 の電力消費を抑えつつ、レギュレート電源電圧 V R E G を動作電圧として音楽ファイルの再生処理を実行できる。

【 0 0 4 0 】

一方、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続されておらず、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けて電源電圧 V B U S が供給されていない場合、レギュレート電源電圧 V R E G よりもレベルが低く且つ A S I C 2 0 0 を動作させるため最低限必要なレベルの電源電圧 V D D が選択されることになるので、A S I C 2 0 0 の消費電力を抑えることが可能となる。また、A S I C 2 0 0 の消費電力を抑えられた結果として、音楽ファイルの再生時間を長くすることができる。

【 0 0 4 1 】

< A S I C の動作 >

== U S B ケーブルを取り外した場合の動作 ==

図 3 を用いて、音楽ファイルのデータ転送が完了したこと等に伴って、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続された状況から、U S B ケーブル 4 0 0 が取り外された状況へと切り替わった場合における A S I C 2 0 0 の動作について説明する。なお、図 3 (a) は、V B U S 端子 2 0 6 に印加される電圧レベルの波形を示し、図 3 (b) は、電源電圧監視部 2 7 0 より出力される選択信号 D E T の波形を示し、図 3 (c) は、V D D 端子 2 0 8 へと印加される電源電圧の波形を示した図である。

【 0 0 4 2 】

まず、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続されて、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けて音楽ファイルのデータ転送並びに電源電圧 V B U S (「5 V」) が供給されている場合(ケース A)とする。

【 0 0 4 3 】

従って、V B U S 端子 2 0 6 に印加される電圧レベルは「5 V」であり(図 3 (a) 参照)、電源電圧監視部 2 7 0 においてパーソナルコンピュータ 3 0 0 から電源電圧 V B U

10

20

30

40

50

Sが供給されている旨(D E TがL o wレベル)が判定される(図3(b)参照)。この結果、電源電圧選択部105ではL o wレベルの選択信号D E Tに基づいてレギュレート電源電圧V R E Gが選択される(図3(c)参照)。

【0044】

時刻T1では、U S Bインタフェース101からU S Bケーブル400が取り外される。この場合、時刻T1から時刻T4に向けて、V B U S端子206へと印加される電圧レベルは、電源ライン102に接続されたプルダウン抵抗R dに基づいて「0 V」へと徐々に減衰していく(図3(a)参照)。

【0045】

つぎに、時刻T2では、二値化処理部271の出力は、V B U S端子206へと印加された電圧レベルが参照レベルV t hを下回る(図3(a)参照)。しかし、スパイク状の電源ノイズによる誤判定を防ぐために、判定処理部272より出力される選択信号D E Tは、L o wレベルのままである(図3(b)参照)。

10

【0046】

つぎに、時刻T2から一定期間T t h経過した時刻T3では、二値化処理部271の出力はL o wレベルを継続しているので、判定処理部272は、電源ノイズに起因したレベル変化とは見なさず、選択信号D E TをL o wレベルからH i g hレベルへと切り替える。この結果、電源電圧選択部105ではH i g hレベルの選択信号D E Tに基づいて電源電圧V D Dが選択される(図3(c)参照)。また、時刻T3以後の時刻T4以降では、A S I C 200は、電源電圧V D Dを動作電圧として、音楽ファイルの再生処理等を実行することになる。

20

【0047】

=== U S Bケーブルを接続した場合の動作 ===

図4を用いて、音楽ファイルのデータ転送を行うべく、U S Bインタフェース101からU S Bケーブル400が取り外された状況から、U S Bインタフェース101にU S Bケーブル400を接続した状況へと切り替えた場合におけるA S I C 200の動作について説明する。なお、図4(a)乃至(c)は、図3(a)乃至(c)それぞれと同様の波形を示した図である。

【0048】

まず、U S Bインタフェース101からU S Bケーブル400が取り外されており、携帯オーディオ再生機器100は、パーソナルコンピュータ300から電源電圧V B U Sの供給を受けていない場合とする。

30

【0049】

従って、V B U S端子206に印加される電圧レベルは「0 V」であり(図4(a)参照)、電源電圧監視部270においてパーソナルコンピュータ300から電源電圧V B U Sが供給されていない旨(D E TがH i g hレベル)が判定される(図4(b)参照)。この結果、電源電圧選択部105ではH i g hレベルの選択信号D E Tに基づいて電源電圧V D Dの方が選択される(図4(c)参照)。

【0050】

時刻T1では、U S Bインタフェース101にU S Bケーブル400を接続した場合とする。この場合、時刻T1から時刻T4に向けて、V B U S端子206へと印加される電圧レベルは、「0 V」から「5 V」へと徐々に上昇していく(図4(a)参照)。

40

【0051】

つぎに、時刻T2では、二値化処理部271の出力は、V B U S端子206へと印加された電圧レベルが参照レベルV t hを上回る(図4(a)参照)。しかし、スパイク状の電源ノイズによる誤判定を防ぐために、判定処理部272から出力される選択信号D E Tは、H i g hレベルのままである(図4(b)参照)。

【0052】

つぎに、時刻T2から一定期間T t h経過した時刻T3では、二値化処理部271の出力はH i g hレベルを継続しているので、判定処理部272は、電源ノイズに起因したレ

50

ベル変化とは見なさず、まず、選択信号DETをHighレベルからLowレベルへと切り替える（図4（b）参照）。なお、時刻T1から時刻T3までの期間中では、レギュレート回路103によってレギュレート電源電圧VREGが生成されている。この結果、電源電圧選択部105ではLowレベルの選択信号DETに基づいてレギュレート電源電圧VREGが選択される（図4（c）参照）。この結果、時刻T3以後の時刻T4以降において、ASIC200は、レギュレート電源電圧VREGを動作電圧として、通信プロトコル処理を実行することになる。

【0053】

以上、本発明の実施形態について説明したが、前述した実施形態は、本発明の理解を容易にするためのものであり、本発明を限定して解釈するためのものではない。本発明は、その趣旨を逸脱することなく、変更／改良され得るとともに、その等価物も含まれる。

10

【図面の簡単な説明】

【0054】

【図1】本発明に係る信号処理装置の外部接続関係を説明するための図である。

【図2】本発明に係る信号処理装置の構成を示す図である。

【図3】本発明に係る集積回路の動作を説明するための主要信号の波形図である。

【図4】本発明に係る集積回路の動作を説明するための主要信号の波形図である。

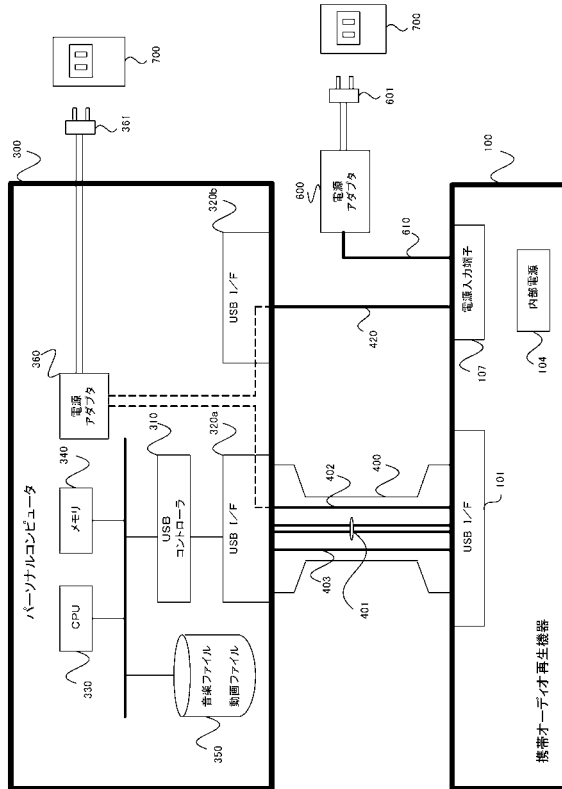
【符号の説明】

【0055】

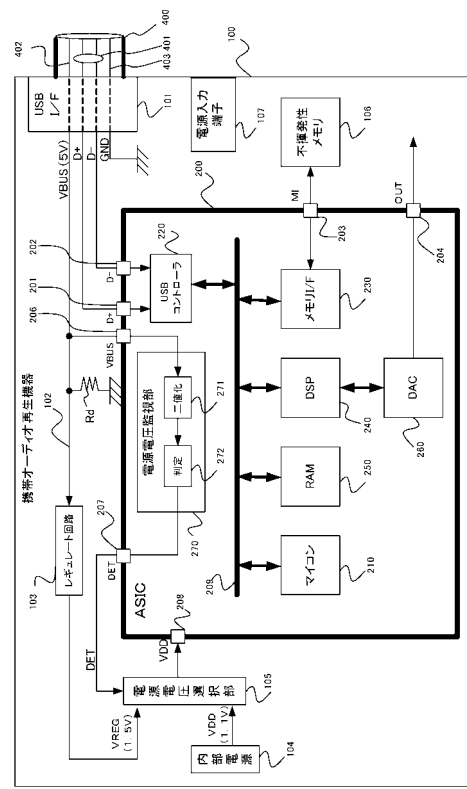
1 0 0	携帯オーディオ再生機器			20
1 0 1、3 2 0 a、3 2 0 b	U S B インタフェース			
1 0 2、4 0 2	電源ライン	1 0 3	レギュレート回路	
1 0 4	内部電源	1 0 5	電源電圧選択部	
1 0 6	不揮発性メモリ	1 0 7	電源入力端子	
2 0 0	A S I C	2 0 1	D + 端子	
2 0 2	D - 端子	2 0 3	M I 端子	
2 0 4	O U T 端子	2 0 6	V B U S 端子	
2 0 7	D E T 端子	2 0 8	V D D 端子	
2 1 0	マイクロコンピュータ	2 2 0、3 1 0	U S B コントローラ	
2 3 0	メモリインタフェース回路	2 4 0	D S P	30
2 5 0	R A M	2 6 0	D A 変換器	
2 7 0	電源電圧監視部	2 7 1	二値化処理部	
2 7 2	判定処理部	3 0 0	パーソナルコンピュータ	
3 3 0	C P U	3 4 0	メモリ	
3 5 0	ハードディスク	3 6 0、6 0 0	電源アダプタ	
3 6 1、6 0 1	電源プラグ	4 0 0	U S B ケーブル	
4 0 1	データライン	4 0 3	G N D ライン	
4 2 0	U S B 電源補助ケーブル	6 1 0	電源ケーブル	
7 0 0	商用電源			

30

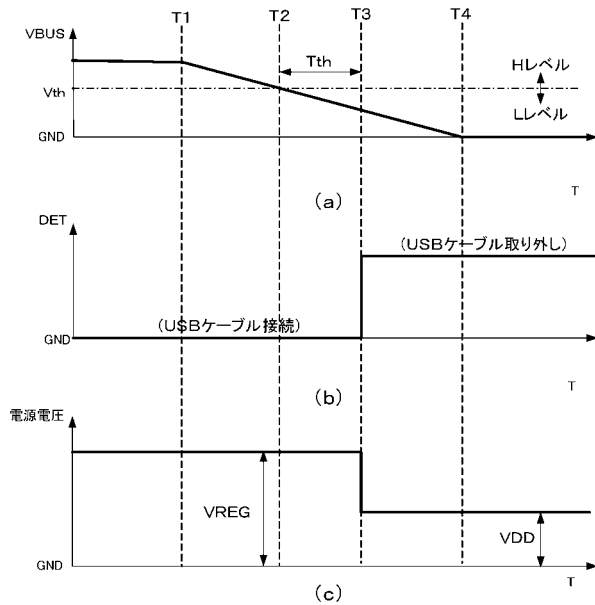
【図 1】



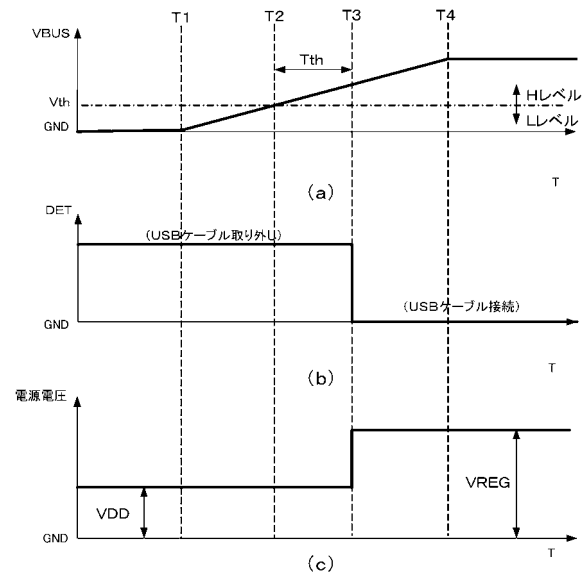
【図 2】



【図 3】



【図 4】



フロントページの続き

合議体

審判長 野村 亨

審判官 菅澤 洋二

審判官 長屋 陽二郎

- (56)参考文献 特開2001-339850(JP,A)
特開2004-234596(JP,A)
特開2003-216281(JP,A)
特開2002-354707(JP,A)
特開2001-184147(JP,A)
特開平5-153733(JP,A)
特開2004-70767(JP,A)
特許第3351557(JP,B2)
特開平11-202982(JP,A)
特開2005-50194(JP,A)
実公昭50-25947(JP,Y1)
特許第3077499(JP,B2)

- (58)調査した分野(Int.Cl., DB名)

G06F1/00

H02M1/10