

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2007年1月25日 (25.01.2007)

PCT

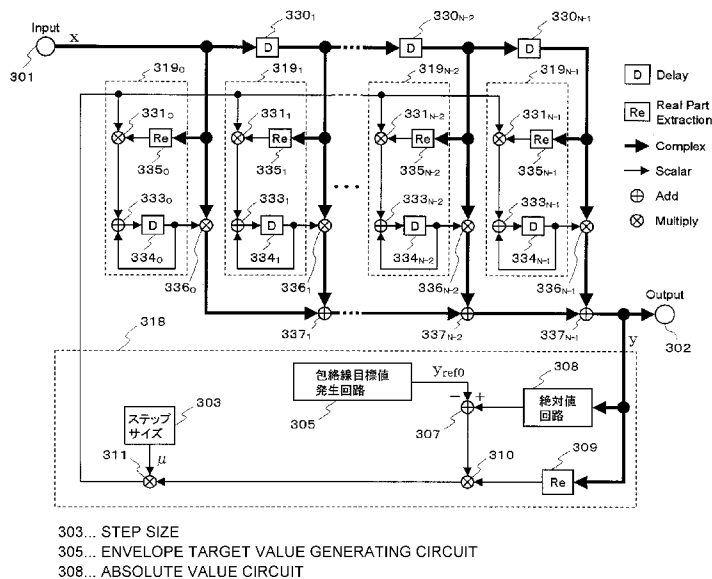
(10) 国際公開番号
WO 2007/010678 A1

- (51) 国際特許分類: *H03H 21/00* (2006.01) *H04B 7/005* (2006.01)
H04B 3/06 (2006.01) (HOSHUYAMA, Osamu) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2006/311058
- (22) 国際出願日: 2006年6月2日 (02.06.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2005-206719 2005年7月15日 (15.07.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 宝珠山 治
- (74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒1070052 東京都港区赤坂1丁目9番20号 第16興和ビル8階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: ADAPTIVE DIGITAL FILTER, FM RECEIVER, SIGNAL PROCESSING METHOD, AND PROGRAM

(54) 発明の名称: 適応デジタルフィルタ、FM受信機、信号処理方法、およびプログラム



(57) Abstract: An input terminal (301) receives a complex signal having, in its real and imaginary parts, one and the other of two signals, respectively, which are generated from a single real signal and which are deviated in phase from each other by 90 degrees. A filter part uses a convolutional calculation of this received signal and the filter factor of the real signal to generate and output an output signal of complex signal to an output terminal (302). A factor control part, which comprises a common part (318) and separate parts (319₀-319_{N-1}), updates the filter factor such that the value of the envelope of the output signal gets close to that of a target signal.

(57) 要約: 入力端子(301)には、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号が入力される。フィルタ部は、この入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力端子(302)に出力する。共通部(318)と個別部(319₀~319_{N-1})から構成される係数制御部は、出力信号の包絡線の値が目標信号に

[続葉有]



WO 2007/010678 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

適応デジタルフィルタ、FM受信機、信号処理方法、およびプログラム
技術分野

- [0001] 本発明は、適応デジタルフィルタに関し、特に、FM (Frequency Modulation) 受信機のマルチパス等化器などに好適に用いられる適応デジタルフィルタに関する。
- 背景技術
- [0002] FMラジオ放送やテレビ放送に広く用いられているFM変調波は、正弦波のキャリア信号を楽音信号により位相変調した信号であり、雑音耐性が高く、15kHzという広帯域な楽音信号を低い歪率で伝送することができる。
- [0003] しかし、電波が直接到達する経路以外にビルなどで反射し遅延して到達する経路があるマルチパス伝搬路では、直接波とともに受信される強い反射波の影響により復調に必要な位相情報が乱され、復調信号に歪が生じる。マルチパス伝搬路のために生じたこの歪をマルチパス歪と呼ぶ。また、マルチパス伝搬路の特性を補償することによりマルチパス歪を低減する等化器は、マルチパス等化器あるいはマルチパス歪キャンセラと呼ばれる。
- [0004] マルチパス等化器は、マルチパス伝搬路の逆特性を持つフィルタ、すなわち逆フィルタに受信信号を通すことで、受信信号におけるマルチパスの影響を補償する。マルチパス伝搬路の特性は環境によって変化するため、逆フィルタの特性もその時々状態に応じて最適化する必要がある。このため、逆フィルタとしては、一般に適応デジタルフィルタが使用される。
- [0005] 適応デジタルフィルタとは、フィルタ係数を環境の変化に応じて自動的に更新する機能を持つフィルタである。フィルタ係数を各時点毎に計算するアルゴリズムは適応アルゴリズム (adaptive algorithm) と呼ばれ、代表的なものにLMS (Least Mean Square) アルゴリズムがある。LMSアルゴリズムは、広い意味で、2乗平均誤差を最急降下法に基づいて最小にする方式であり、安定性があり、演算量が少ないという利点がある。
- [0006] また、複素LMSアルゴリズムという適応アルゴリズムも知られている。複素LMSアル

ゴリズムは、入力信号、出力信号、目標信号、およびフィルタ係数がそれぞれ複素量である場合に、LMSアルゴリズムを拡張したものであり、例えば、入力が狭帯域高周波信号であるときに、その同相成分と直角成分を分離して適応する場合に用いられる。

[0007] 他方、適応デジタルフィルタを用いて実現される従来の等化器は、その適応のために参照信号(トレーニング信号)を必要とし、通信の中断や冗長な参照信号による通信効率の低下を招いていた。

[0008] これに対して、近年開発されたブラインド等化器と呼ばれる等化器は、適応化のための参照信号を必要とせず受信信号のみから信号の復元等化を行う。このようなブラインド等化に適するアルゴリズムをブラインドアルゴリズムと呼び、その代表的なものとして、CMA(Constant Modulus Algorithm:コンスタントモジュラスアルゴリズム)がある。

[0009] CMAは、非特許文献1に示されるように、フィルタ出力の包絡線、高次統計量など、出力信号に関する統計量を指標として、この指標が目標値に近づくようにフィルタ係数を更新するアルゴリズム一般を指す。FM変調のように変調波の振幅が一定である定振幅変調波を用いる場合には、非特許文献2に示されるように、指標として、フィルタ出力の包絡線、すなわち振幅を使用し、フィルタを通した後の信号の包絡線の値と目標値との誤差が最小となるようにフィルタ係数を更新する。これにより、包絡線の歪の補正に伴い、位相の歪も補正され、マルチパス伝搬路の反射波による影響が除去される。

[0010] ここで、CMAは適応アルゴリズムとは別の概念である。CMAにおいてフィルタ係数を各時点で計算するための適応アルゴリズムとしては、前述したLMSアルゴリズムなどの適応アルゴリズムが使用される。

[0011] 上述のようにフィルタの出力信号の包絡線の値を一定に制御するためには、包絡線の値を瞬時に抽出する必要がある。その代表的な手法に複素信号化処理がある。複素信号化処理では、或る実信号 f_1 に対して位相が90度($\pi/2$)遅れた実信号 f_2 をヒルベルト変換器などによって生成し、 f_1 を実部に、 f_2 を虚部にもった複素信号(一般に解析信号と呼ばれる)を生成する。こうすると、この実信号の包絡線の値は、複

素信号の実部と虚部の2乗和を計算することによって瞬時に求めることができる。ただし、フィルタの出力信号に対して複素信号化処理を施すと、係数更新ループ中に複素信号化処理による遅延が入ってループの不安定要因になる。そのため、入力信号に対して複素信号化処理を施す。この場合、入力信号が複素信号となるので、適応アルゴリズムとして複素LMSアルゴリズムなど複素量が扱えるアルゴリズムを使用する。この方法を第1の従来技術と呼ぶ。

[0012] 第1の従来技術を用いた適応デジタルフィルタの構成を図1に示す。

[0013] 図1を参照すると、入力信号 $X(k)$ は図示しないヒルベルト変換器により複素信号となっている。この複素信号を入力として複素フィルタ係数 $W(k)$ を畳み込み、複素信号の出力信号 $y(k)$ を得る。複素フィルタ係数 $W(k)$ は、出力信号 $y(k)$ の包絡線の値が予め規定した目標値に近づくように、複素信号を扱えるように拡張した適応アルゴリズムにより更新される。この適応デジタルフィルタのアルゴリズムは以下のように表現される。

$$[0014] \quad W(k+1) = W(k) - \mu (|y(k)|^p - y_{ref0}) q y(k) X^H(k) \quad \dots(1)$$

$$y(k) = W^T(k) X(k) \quad \dots(2)$$

$$W(k) = [w_0(k), w_1(k), \dots, w_{N-1}(k)]^T \quad \dots(3)$$

$$X(k) = [x(k), x(k-1), \dots, x(k-N+1)]^T \quad \dots(4)$$

ここで、 $W(k)$ はフィルタ係数ベクトル、 $X(k)$ は複素信号ベクトル、 k はサンプルインデックス、 N はフィルタのタップ数、 $y(k)$ は出力信号、 y_{ref0} は包絡線目標値、 μ はフィルタ係数の更新量を決定するパラメータである。また、 H は複素共役転置、 T は転置をそれぞれ表す。 p, q は、包絡線目標値に対する誤差の評価関数を定める定数であり、例えば $p=1, q=1$ とされる。

[0015] 第1の従来技術では、複素信号化処理を適用することにより位相が90度($\pi/2$)ずれた2つの信号を生成した。しかし、特許文献1および非特許文献3に見られるように、入力信号を標本化する際に搬送周波数の(4/奇数)倍の周波数で標本化すれば、隣り合った標本点の位相が90度ずれるようになる。こうすれば、実数を扱う適応アルゴリズムをそのまま使用することができ、出力信号の包絡線の値を求める際には隣り合った標本点の2乗和を計算すれば良くなる。この方法を第2の従来技術と呼ぶ

。

[0016] 第2の従来技術を用いた適応デジタルフィルタの構成を図2に示す。

[0017] 図2を参照すると、入力信号 $X_r(k)$ は実信号であり、この実信号を入力として実信号のフィルタ係数 $W_r(k)$ を畳み込み、実信号の出力信号 $y_r(k)$ を得る。フィルタ係数 $W_r(k)$ は、出力信号 $y_r(k)$ の包絡線が予め規定した目標値に近づくように、実係数を扱う適応アルゴリズムにより更新される。この適応デジタルフィルタのアルゴリズムは以下のように表現される。

$$[0018] \quad W_r(k+1) = W_r(k) - \mu (\text{Env}[y_r(k)] - y_{\text{ref}}) y_r(k) X_r(k) \quad \dots(5)$$

$$y_r(k) = W_r^T(k) X_r(k) \quad \dots(6)$$

$$\text{Env}[y_r(k)] = (y_r^2(k-1) + y_r^2(k))^{1/2} \quad \dots(7)$$

$$W_r(k) = \text{Re}[W(k)] \quad \dots(8)$$

$$X_r(k) = \text{Re}[X(k)] \quad \dots(9)$$

ここで、 $W_r(k)$ は実係数ベクトル、 $X_r(k)$ は実信号ベクトル、 $\text{Env}[\]$ は包絡線の近似値を得る操作、 $\text{Re}[\]$ は複素数の実部を取り出す操作、 $y_r(k)$ は実数出力信号をそれぞれ表す。

[0019] ところで、図1に示した適応デジタルフィルタでは、入力信号 $X(k)$ 、フィルタ係数 $W(k)$ 、出力信号 $y(k)$ など、ほとんど全ての信号処理が複素数で行われる。複素数の乗算1回は、実数の乗算4回と加算2回に相当する。FM受信機用のマルチパス等化器では、多くのタップを有するフィルタの畳み込み演算および係数更新演算を、短いサンプリング周期毎に実行しなければならないため、演算量が膨大になるという課題がある。

[0020] 他方、図2に示した適応デジタルフィルタでは、サンプリング周波数が中間周波信号の中心周波数からみて正確に(4/奇数)倍であれば、包絡線の計算精度も高く、図1の適応デジタルフィルタと同等の性能が得られ、しかも演算量が約25%に削減できる。しかしながら、サンプリング周波数の制限が厳しく、任意のサンプリング周波数で設計できないという課題がある。もし、サンプリング周波数が中間周波信号の中心周波数の(4/奇数)倍からずれると、包絡線の計算精度が低下するため、マルチパス等化能力が劣化する。

特許文献1:特開2005-64618号公報

非特許文献1:C.Richard Johson, Jr., P.Schniter, T.J.Endres, J.D.Behm,D.R.Brown, Raul A.Casas, "Blind Equalization Using the Constant Modulus Criterion: A Review," Proceedings of IEEE, Vol.86, No.10, Oct.1998.

非特許文献2:J.R.Treichler, and B.G.Agee, "A New Approach to Multipath Correction of constant Modulus Signals" IEEE Transactions on Acoustics, Speech, and Signal Processing, Vol.31, No.2, pp.459-472, Apr.1983.

非特許文献3:伊丹 誠, 羽鳥 光俊, 塚本 憲男, "FMマルチパスひずみキャンセラの試作," 1986年テレビジョン学会全国大会 355ページから356ページ

発明の開示

- [0021] 本発明は、このような事情に鑑みて提案されたものであり、その目的は、サンプリング周波数に対する制限がなく、かつ演算量を削減することのできる適応デジタルフィルタを提供することにある。
- [0022] 本発明の第1の適応デジタルフィルタは、複素信号を入力信号とし、該入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力するフィルタ部と、前記出力信号から導出した指標値と目標信号との誤差に基づいて前記フィルタ係数を制御する係数制御部とを備えることを特徴とするものである。
- [0023] 本発明の第2の適応デジタルフィルタは、第1の適応デジタルフィルタにおいて、前記フィルタ部は、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号を前記入力信号とすることを特徴とするものである。
- [0024] 本発明の第3の適応デジタルフィルタは、第1の適応デジタルフィルタにおいて、前記係数制御部は、前記出力信号の包絡線の値を前記指標値とすることを特徴とするものである。
- [0025] 本発明の第4の適応デジタルフィルタは、第1の適応デジタルフィルタにおいて、前記係数制御部は、前記指標値と前記目標信号との誤差に応じた実信号を生成して出力する共通部と、前記フィルタ部における前記畳み込み演算用の各乗算器毎に

設けられ、対応する乗算器に入力される複素信号を実数化した信号と前記共通部から入力される前記実信号と現在の実フィルタ係数とに基づいて次サンプリング周期で使用する実フィルタ係数を算出する複数の個別部とを含むことを特徴とするものである。

[0026] 本発明のFM受信機は、第1の適応デジタルフィルタと、中間周波数に変換されデジタル化されたFM変調信号をヒルベルト変換して生成した複素信号を前記適応デジタルフィルタに入力するヒルベルト変換器とを備えたことを特徴とするものである。

[0027] 本発明の第1の信号処理方法は、(a)複素信号を入力信号とし、該入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力するステップと、(b)前記出力信号から導出した指標値と目標信号との誤差に基づいて前記フィルタ係数を制御するステップとを含むことを特徴とするものである。

[0028] 本発明の第2の信号処理方法は、第1の信号処理方法において、前記ステップ(a)では、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号を前記入力信号とすることを特徴とするものである。

[0029] 本発明の第3の信号処理方法は、第1の信号処理方法において、前記ステップ(b)では、前記出力信号の包絡線の値を前記指標値とすることを特徴とするものである。

[0030] 本発明の第4の信号処理方法は、第1の信号処理方法において、前記ステップ(b)は、前記指標値と前記目標信号との誤差に応じた実信号を生成する共通処理と、前記ステップ(a)における前記畳み込み演算用の各乗算器毎に行われ、対応する乗算器に入力される複素信号を実数化した信号と前記共通処理で生成した前記実信号と現在の実フィルタ係数とに基づいて次サンプリング周期で使用する実フィルタ係数を算出する複数の個別処理とを含むことを特徴とするものである。

[0031] 本発明にあつては、フィルタ係数は実信号であるが、入力信号が互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号である。そのため、入力信号とフィルタ係数との畳み込み演算によって生成される出力信号も互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号になる。そのため、第1の従来技術と同様に出力信号の包絡線の値を瞬時かつ正確に求めるこ

とができ、かつ第2の従来技術のようなサンプリング周波数の制約はない。また、フィルタ係数を実数にしたことにより、演算量の大幅な削減が可能となる。さらに、入力信号である複素信号の実部と虚部は、互いに位相が90度ずれているだけで、もともとは同じ1つの実信号から生成されたものであり、複素信号化している理由は出力信号の包絡線の値などの指標値を瞬時に計算できるようにするために他ならない。このため、適応デジタルフィルタとしてのフィルタ性能は、入力信号の実部および虚部を扱う第1の従来技術ならびに入力信号の実部(あるいは虚部)のみ扱う第2の従来技術に比べて劣化することはない。

図面の簡単な説明

- [0032] [図1]第1の従来技術に係る適応デジタルフィルタの構成を示すブロック図である。
[図2]第2の従来技術に係る適応デジタルフィルタの構成を示すブロック図である。
[図3]本発明の実施形態に係る適応デジタルフィルタの構成を示すブロック図である。
[図4]本発明の実施形態に係る適応デジタルフィルタの動作を説明するフローチャートである。
[図5]本発明の実施形態に係るFM受信機の構成を示すブロック図である。
[図6]本発明の実施形態に係る適応デジタルフィルタの変形例の構成を示すブロック図である。
[図7]本発明の実施形態に係る適応デジタルフィルタの変形例の構成を示すブロック図である。
[図8]本発明の実施形態に係る適応デジタルフィルタの変形例の構成を示すブロック図である。

発明を実施するための最良の形態

- [0033] 以下に、本発明の実施形態について図面を参照して説明する。
- [0034] 図3を参照すると、本発明の実施形態に係る適応デジタルフィルタは、入力端子301に加わる複素信号(複素入力信号)と実信号のフィルタ係数(実フィルタ係数)との畳み込み演算によって複素信号の出力信号(複素出力信号)を生成し出力端子302に出力するフィルタ部と、複素出力信号から導出した指標値(本実施形態の場合は

包絡線の値)と目標信号との誤差に基づいてフィルタ係数を制御する係数制御部とを備えている。図中のブロック(後述の共通部318)とN個のブロック(後述の個別部319₀~319_{N-1})の部分が係数制御部を構成し、それ以外の部分がフィルタ部を構成する。ここで、複素入力信号は、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号である。

- [0035] フィルタ部は、タップ数がN、すなわちフィルタ係数がN個のFIR (Finite Impulse Response)型フィルタである。このフィルタ部は、それぞれ1サンプリング周期の遅延を与えるN-1個の遅延器330₁~330_{N-1}からなるタップつき遅延線と、複素入力信号および各遅延器330₁~330_{N-1}の出力信号に対してフィルタ係数を乗ずるためのN個の乗算器336₀~336_{N-1}と、これらN個の乗算器336₀~336_{N-1}の乗算結果を順次加算するN-1個の加算器337₁~337_{N-1}とから構成されている。
- [0036] また、係数制御部は、適応アルゴリズムとしてLMSを使用し、全てのフィルタ係数の制御に共通な共通部318と、個々のフィルタ係数の制御毎の個別部319₀~319_{N-1}とから構成される。
- [0037] 共通部318は、フィルタ部の出力である複素出力信号を入力し、複素出力信号の包絡線の値を実部と虚部の2乗和により計算して出力する絶対値回路308と、包絡線が収束すべき値、すなわち包絡線目標値を発生する包絡線目標値発生回路305と、絶対値回路308で求められた包絡線の値から包絡線目標値を減じた値を出力する減算器307と、複素出力信号を入力しその実部のみを抽出して出力する実部抽出回路309と、減算器307の出力と実部抽出回路309の出力とを乗じた結果を出力する乗算器310と、フィルタ係数の更新量を決定するパラメータであるステップサイズを発生するステップサイズ発生回路303と、乗算器310の出力とステップサイズとを乗じた結果を各個別部319₀~319_{N-1}に出力する乗算器311とから構成されている。
- [0038] ここで、本実施形態の場合、フィルタ係数は複素数でなく実数になっているため、ステップサイズ発生回路303で発生するステップサイズを、複素フィルタ係数を使用する場合のステップサイズの約4倍に設定している。これにより、複素フィルタ係数を使用する場合と収束速度を同等にすることができる。
- [0039] また、各個別部319₀~319_{N-1}は、複素入力信号あるいはタップつき遅延線上の対

応する遅延器330₁～330_{N-1}の出力信号を入力し、その複素信号の実部のみを抽出して出力する実部抽出回路335₀～335_{N-1}と、共通部318から入力した信号と実部抽出回路335₀～335_{N-1}で抽出された実部とを乗じた結果を出力する乗算器331₀～331_{N-1}と、乗算器336₀～336_{N-1}に与えられているフィルタ係数と乗算器331₀～331_{N-1}の出力とを加算して次サンプリング周期で使用するフィルタ係数を出力する加算器333₀～333_{N-1}と、この加算器333₀～333_{N-1}の出力を1サンプリング周期だけ遅延させて乗算器336₀～336_{N-1}に出力する遅延器334₀～334_{N-1}とから構成されている。

[0040] 本実施形態の適応デジタルフィルタのアルゴリズムは以下のように表現される。

$$[0041] \quad W_r(k+1) = W_r(k) - \mu (|y(k)|^p - y_{ref}) q \text{Re}[y(k)] \text{Re}[X(k)] \quad \dots(10)$$

$$y(k) = W_r^T(k) X(k) \quad \dots(11)$$

ここで、 $W_r(k)$ は実係数ベクトル、 $X(k)$ は複素信号ベクトル、 $\text{Re}[\]$ は複素数の実部を取り出す操作、 $y(k)$ は複素出力信号、 k はサンプルインデックス、 y_{ref} は包絡線目標値、 μ はフィルタ係数の更新量を決定するパラメータである。 p, q は、包絡線目標値に対する誤差の評価関数を定める定数であり、例えば、 $p=1, q=1$ とされる。

[0042] 次に、本実施形態の適応デジタルフィルタの動作を説明する。

[0043] 図4は、本実施形態の適応デジタルフィルタの動作を説明するフローチャートである。

[0044] 図4を参照すると、入力端子301からの新たな複素入力信号の入力処理S1、適応等化処理S2、出力端子302への複素出力信号の出力処理S3、およびパラメータ更新処理S4が繰り返される。適応等化処理S2は、前記式(11)に基づく処理であり、パラメータ更新処理S4は前記式(10)に基づく処理である。以下、各々の動作を詳しく説明する。

[0045] まず、適応等化処理S2について説明する。

[0046] 入力端子301に入力された複素入力信号は、乗算器336₀および実部抽出回路335₀に供給されると同時に、1サンプリング周期の遅延を生じる遅延器330₁～330_{N-1}からなるタップつき遅延線に供給される。遅延器330₁～330_{N-1}に供給された複素信号は、1クロック毎に隣接する遅延器に転送され、各遅延器330₁～330_{N-1}の出力信号は、対応する乗算器336₁～336_{N-1}および対応する実部抽出回路335₁～335_{N-1}に供

給される。

[0047] 乗算器336₀では、入力端子301から入力された複素信号に、遅延器334₀から供給された実数フィルタ係数を乗じ、結果を加算器337₁に供給する。乗算器336₁～336_{N-1}では、対応する遅延器330₁～330_{N-1}から供給された複素信号に、対応する遅延器334₁～334_{N-1}から供給された実数フィルタ係数を乗じ、結果を加算器337₁～337_{N-1}に供給する。加算器337₁～337_{N-1}は、乗算器336₀～336_{N-1}から受けた複素信号を全て加算し、結果を出力端子302に供給すると同時に、絶対値回路308および実部抽出回路309に供給する。こうして、複素入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号が生成され、出力される。

[0048] 次に、パラメータ更新処理S4について説明する。

[0049] 絶対値回路308は、複素出力信号を受けて、その絶対値を計算し、結果を包絡線の値として減算器307へと伝達する。包絡線目標値発生器305は、包絡線目標値を発生し、減算器307へと伝達する。減算器307は、包絡線目標値発生器305から受けた包絡線目標値を、絶対値回路308から受けた信号から減算し、結果を乗算器310へと伝達する。実部抽出回路309は、複素出力信号を受けて、その実部のみを抽出し、結果を乗算器310へと伝達する。乗算器310は、減算器307から受けた信号に、実部抽出回路309から受けた信号を乗じて、結果を乗算器311へと伝達する。ステップサイズ発生回路303は、フィルタ部内のフィルタ係数更新の量を決定するパラメータであるステップサイズを発生し、乗算器311へと供給する。乗算器311は、乗算器310から受けた信号に、ステップサイズ発生回路303から供給されたステップサイズを乗じて、結果を各個別部319₀～319_{N-1}へと伝達する。

[0050] 各個別部319₀～319_{N-1}においては、乗算器311から供給された信号は、乗算器331₀～331_{N-1}に伝達される。実部抽出回路335₀～335_{N-1}はそれぞれ、対応する遅延器330₁～330_{N-1}または入力端子301から供給された複素信号の実部を抽出し、対応する乗算器331₀～331_{N-1}へと伝達する。乗算器331₀～331_{N-1}はそれぞれ、対応する実数部抽出回路335₀～335_{N-1}から供給された実数信号と、共通部318から供給された実数信号を乗じて、結果を、対応する加算器333₀～333_{N-1}へと伝達する。加算器333₀～333_{N-1}はそれぞれ、対応する乗算器331₀～331_{N-1}から受けた実数信

号に、対応する遅延器 $334_0 \sim 334_{N-1}$ から供給された実数フィルタ係数を加算し、結果を次サンプルのフィルタ係数として、対応する遅延器 $334_0 \sim 334_{N-1}$ へと伝達する。遅延器 $334_0 \sim 334_{N-1}$ はそれぞれ、対応する加算器 $333_0 \sim 333_{N-1}$ から受けた実数フィルタ係数を1サンプル遅延させて、対応する乗算器 $336_0 \sim 336_{N-1}$ へと供給するとともに、対応する加算器 $333_0 \sim 333_{N-1}$ へと伝達する。

[0051] 次に、本実施形態の効果を説明する。

[0052] 図3から明らかなように、本実施形態の適応デジタルフィルタでは、多くの信号が複素数ではなく、実数になっている。信号が複素数でなく、実数になることにより、図1に示した第1の従来技術と比較して、演算量は大きく削減される。何故なら、第1の従来技術による適応デジタルフィルタでは、すべての信号が複素数であるために、すべての乗算器において、複素数どうしの乗算を行うのに対し、本実施形態では、乗算器 $336_0 \sim 336_{N-1}$ では複素数と実数の乗算になり、乗算器 $331_0 \sim 331_{N-1}$ では実数どうしの乗算になるからである。複素数どうしの乗算は、実数どうしの乗算4回と実数どうしの加算2回に相当するのに対し、複素数と実数の乗算は、実数どうしの乗算2回にしか相当しない。さらに、実数どうしの乗算になった場合には、実数どうしの乗算1回にしか相当しない。

[0053] 従って、第1の従来技術で複素数どうしの乗算が行われていた箇所が、複素数と実数の乗算を行う乗算器 $336_0 \sim 336_{N-1}$ に置き換わったことにより、実数どうしの乗算のN回分相当が削減される。また、第1の従来技術で複素数どうしの乗算が行われていた箇所が、実数どうしの乗算を行う乗算器 $331_0 \sim 331_{N-1}$ に置き換わったことにより、実数どうしの乗算の3N回分相当、および、実数どうしの加算の2N回分相当が削減される。さらに、実部抽出回路 $335_0 \sim 335_{N-1}$ の部分は、第1の従来技術では複素共役器が必要であったため、虚数部の符号を伝達しない分だけ演算量は削減される。

[0054] 以上のことから本実施形態では、第1の従来技術の約40%の演算量まで削減することができる。

[0055] また、本実施形態では、フィルタ部の出力信号は複素数で得られるため、出力信号の包絡線の値、すなわち振幅は、図3の絶対値回路308の出力信号として瞬時かつ正確に得られる。したがって、本実施形態によれば、第2の従来技術におけるような

サンプリング周波数の制約はない。

- [0056] 図5を参照すると、本実施形態に係るFM受信機は、アンテナ101と、無線周波数中間周波数変換器102と、アナログデジタル変換器103と、自動利得制御器104と、ヒルベルト変換器105と、マルチパスキャンセラ106と、復調器107とから構成されている。また、マルチパスキャンセラ106として、第1の実施形態の適応デジタルフィルタが使用されている。
- [0057] アンテナ101で受信されたFM変調波は、無線周波数中間周波数変換器102において、中間周波数帯域の信号に変換され、アナログデジタル変換器103に伝達される。
- [0058] アナログデジタル変換器103は、無線周波数中間周波数変換器102から伝達されたアナログ信号を適切なサンプリング周波数でサンプリングしてデジタル信号へと変換し、自動利得制御器104へと伝達する。
- [0059] 自動利得制御器104は、包絡線の値を指標とするCMAアルゴリズムに悪影響を与えない範囲で出力信号の振幅が一定範囲内に収まるような利得を乗じた結果を、ヒルベルト変換器105へと伝達する。
- [0060] ヒルベルト変換器105は、自動利得制御器104から伝達された信号を解析信号、すなわち互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号へと変換して、マルチパスキャンセラ106へと伝達する。
- [0061] マルチパスキャンセラ106は、ヒルベルト変換器105から伝達された複素入力信号を入力し、図3を参照して説明したような動作によって多重反射の影響を低減した信号に変換して復調器107へと伝達する。なお、図3の適応デジタルフィルタの出力端子302からは複素出力信号が出力されるが、その実部のみを抽出して復調器107に出力するか、あるいはその虚部のみを抽出し符号を反転して復調器107に出力する。
- [0062] 復調器107は、マルチパスキャンセラ106から伝達された信号のFM復調を行い、音声周波数帯域の信号を出力する。
- [0063] 以上、本発明の実施形態について説明したが、本発明は以上の実施形態にのみ限定されず、以下に述べるような各種の付加変更が可能である。

- [0064] 本実施形態では、実部抽出回路335₀ ~ 335_{N-1} および実部抽出回路309を使用した。これらの全部または一部を図6に示されるように虚部抽出反転回路335'₀ ~ 335'_{N-1}、309'で置換しても良い。虚部抽出反転回路とは、入力された複素信号の虚部のみを抽出し、その符号を反転させた値を出力する回路である。本実施形態の適応デジタルフィルタの入力端子301に加わる複素入力信号は、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号としたものである。虚部抽出反転回路を使用しても同様の効果がある。
- [0065] 本実施形態では、フィルタ係数はすべて実数、すなわちスカラー値としたが、演算量の削減効果は低下するものの、一部のフィルタ係数を複素数にすることも可能である。また、実抽出回路309を図7に示されるように乗算器310の出力側に移動したり、図8に示されるように乗算器311の出力側に移動したりして、乗算器310、311で複素数による演算を行うようにしても良い。
- [0066] 本実施形態では、フィルタ部としてFIR型のフィルタを用いたが、IIR型のフィルタを使用することもできる。
- [0067] 本実施形態では、適応アルゴリズムとして、LMSアルゴリズムを用いたが、この他、逐次最小二乗法(Recursive Least Squares Algorithm)、最小二乗法(Least Squares Algorithm)、アフィン射影法(Affine Projection Algorithm)、勾配法(Gradient Algorithm)などの各種の適応アルゴリズムを用いることもできる。これらの適応アルゴリズムによるフィルタ係数更新の際の乗算回数が、LMS型アルゴリズムより多い場合には、フィルタ係数を実数化したことによる演算量削減の効果はさらに大きくなる。
- [0068] 本実施形態では、FM変調を対象としたが、PSK(Phase Shift Keying)など他の定振幅変調にも、本発明の構成が適用できることは明らかである。また、マルチレベルCMAを用いれば、QAM(Quadrature Amplitude Modulation)のような変調方式にも適用可能であることは明らかである。また、非特許文献1で示されているコンスタントモジュラスアルゴリズムのうち、出力信号が複素数であるものなどにも適用できることは明らかである。
- [0069] 本実施形態では、包絡線を指標とするCMAを対象に説明してきたが、非特許文献1に示されるように、出力信号から導出される他の統計量を指標とした場合にも、本発

明が適用できることは明らかである。

[0070] 本発明の適応デジタルフィルタは、その有する機能を個別部品、ASIC (Application Specific Integrated Circuit) やFPGA (Field Programmable Gate Array) などを使用してハードウェア的に実現することは勿論、DPS (Digital Signal Processor) などのコンピュータとプログラムとで実現することができる。プログラムは、コンピュータに読取可能な磁気ディスクや半導体メモリ等の記録媒体に記録されて提供され、コンピュータの立ち上げ時などにコンピュータに読み取られ、そのコンピュータの動作を制御することにより、そのコンピュータを前述した実施形態における適応デジタルフィルタとして機能させる。

産業上の利用可能性

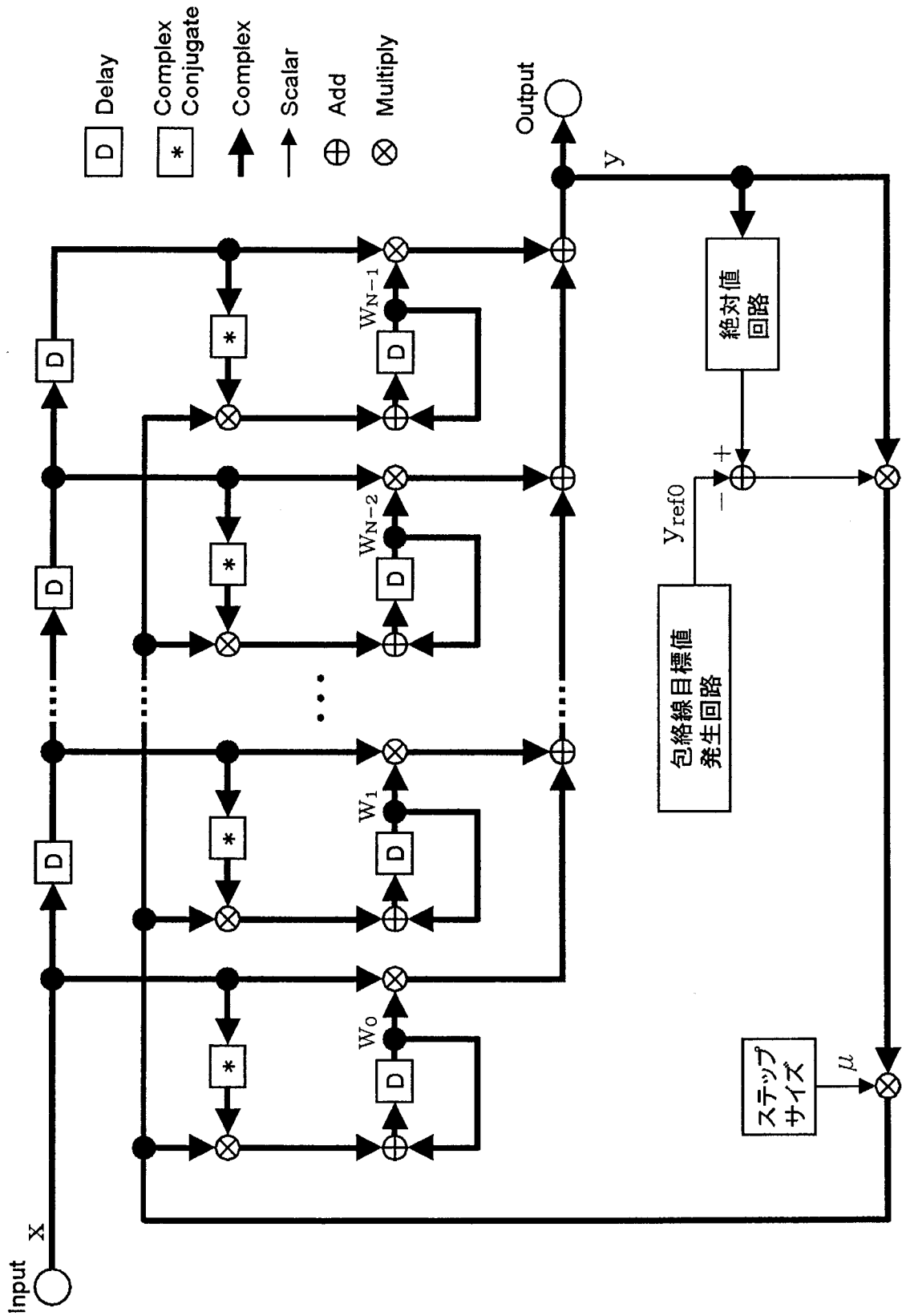
[0071] 以上のように、本発明に係る適応デジタルフィルタは、CMAアルゴリズムを用いた適応デジタルフィルタとして有用であり、特に、FM受信機のマルチパス等化器に用いるのに適している。

請求の範囲

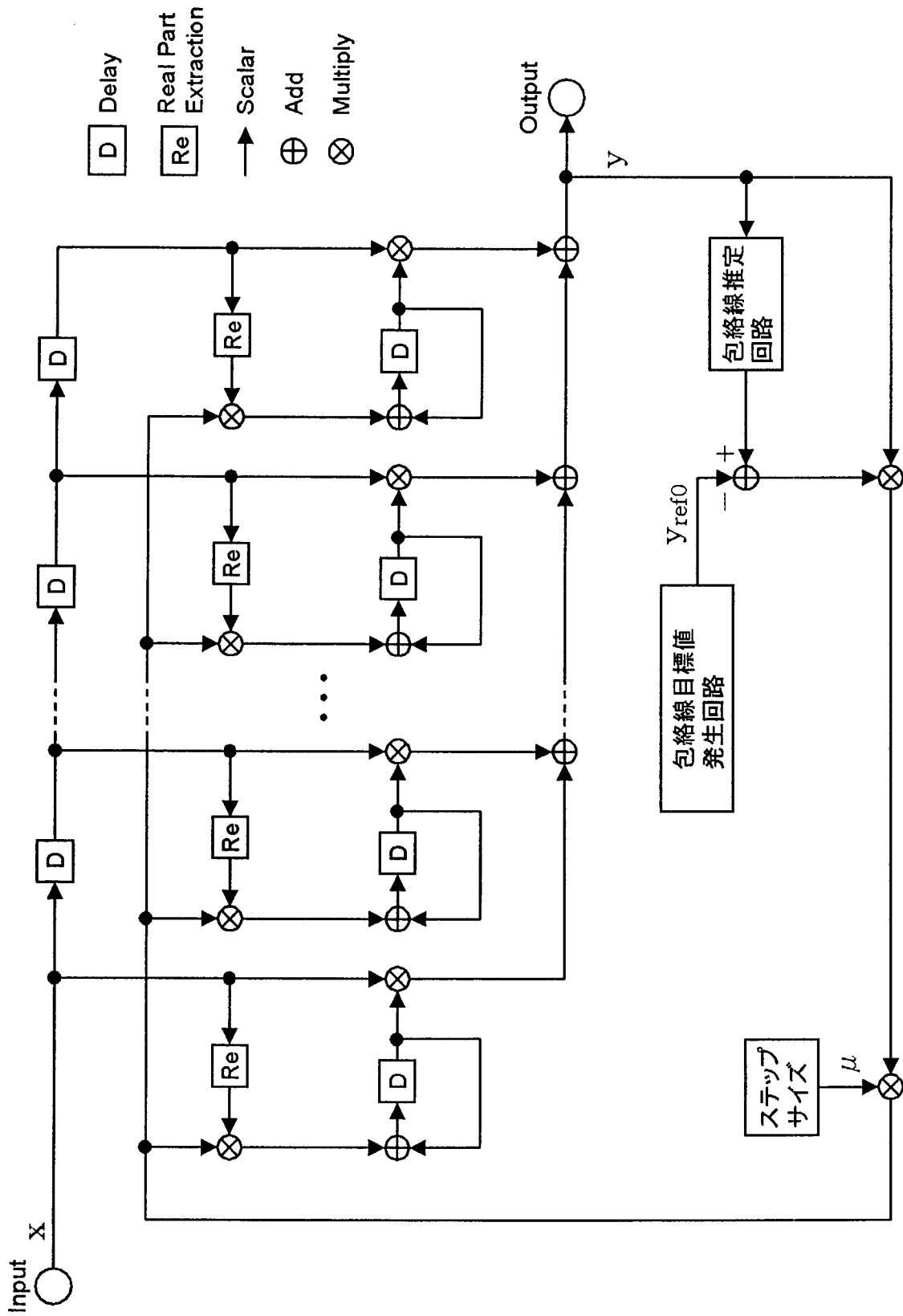
- [1] 複素信号を入力信号とし、該入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力するフィルタ部と、
前記出力信号から導出した指標値と目標信号との誤差に基づいて前記フィルタ係数を制御する係数制御部とを備える適応デジタルフィルタ。
- [2] 前記フィルタ部は、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号を前記入力信号とする、請求項1に記載の適応デジタルフィルタ。
- [3] 前記係数制御部は、前記出力信号の包絡線の値を前記指標値とする、請求項1に記載の適応デジタルフィルタ。
- [4] 前記係数制御部は、
前記指標値と前記目標信号との誤差に応じた実信号を生成して出力する共通部と、
前記フィルタ部における前記畳み込み演算用の各乗算器毎に設けられ、対応する乗算器に入力される複素信号を実数化した信号と前記共通部から入力される前記実信号と現在の実フィルタ係数とに基づいて次サンプリング周期で使用する実フィルタ係数を算出する複数の個別部とを含む、請求項1に記載の適応デジタルフィルタ。
- [5] 請求項1に記載の適応デジタルフィルタと、
中間周波数に変換されデジタル化されたFM変調信号をヒルベルト変換して生成した複素信号を前記適応デジタルフィルタに入力するヒルベルト変換器とを備えるFM受信機。
- [6] (a) 複素信号を入力信号とし、該入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力するステップと、
(b) 前記出力信号から導出した指標値と目標信号との誤差に基づいて前記フィルタ係数を制御するステップとを含む信号処理方法。
- [7] 前記ステップ(a)では、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号を前記入力信号とする、請求項6に記載の信号処理方法。

- [8] 前記ステップ(b)では、前記出力信号の包絡線の値を前記指標値とする、請求項6に記載の信号処理方法。
- [9] 前記ステップ(b)は、
前記指標値と前記目標信号との誤差に応じた実信号を生成する共通処理と、
前記ステップ(a)における前記畳み込み演算用の各乗算器毎に行われ、対応する乗算器に入力される複素信号を実数化した信号と前記共通処理で生成した前記実信号と現在の実フィルタ係数とに基づいて次サンプリング周期で使用する実フィルタ係数を算出する複数の個別処理とを含む、請求項6に記載の信号処理方法。
- [10] コンピュータを、
複素信号を入力信号とし、該入力信号と実信号のフィルタ係数との畳み込み演算によって複素信号の出力信号を生成して出力するフィルタ部と、
前記出力信号から導出した指標値と目標信号との誤差に基づいて前記フィルタ係数を制御する係数制御部と、として機能させるためのプログラム。
- [11] 前記フィルタ部は、1つの実信号から生成した互いに位相が90度ずれた2つの信号の一方を実部に他方を虚部に持つ複素信号を前記入力信号とする、請求項10に記載のプログラム。
- [12] 前記係数制御部は、前記出力信号の包絡線の値を前記指標値とする、請求項10に記載のプログラム。
- [13] 前記係数制御部は、
前記指標値と前記目標信号との誤差に応じた実信号を生成して出力する共通部と、
前記フィルタ部における前記畳み込み演算用の各乗算器毎に設けられ、対応する乗算器に入力される複素信号を実数化した信号と前記共通部から入力される前記実信号と現在の実フィルタ係数とに基づいて次サンプリング周期で使用する実フィルタ係数を算出する複数の個別部とを含む、請求項10に記載のプログラム。

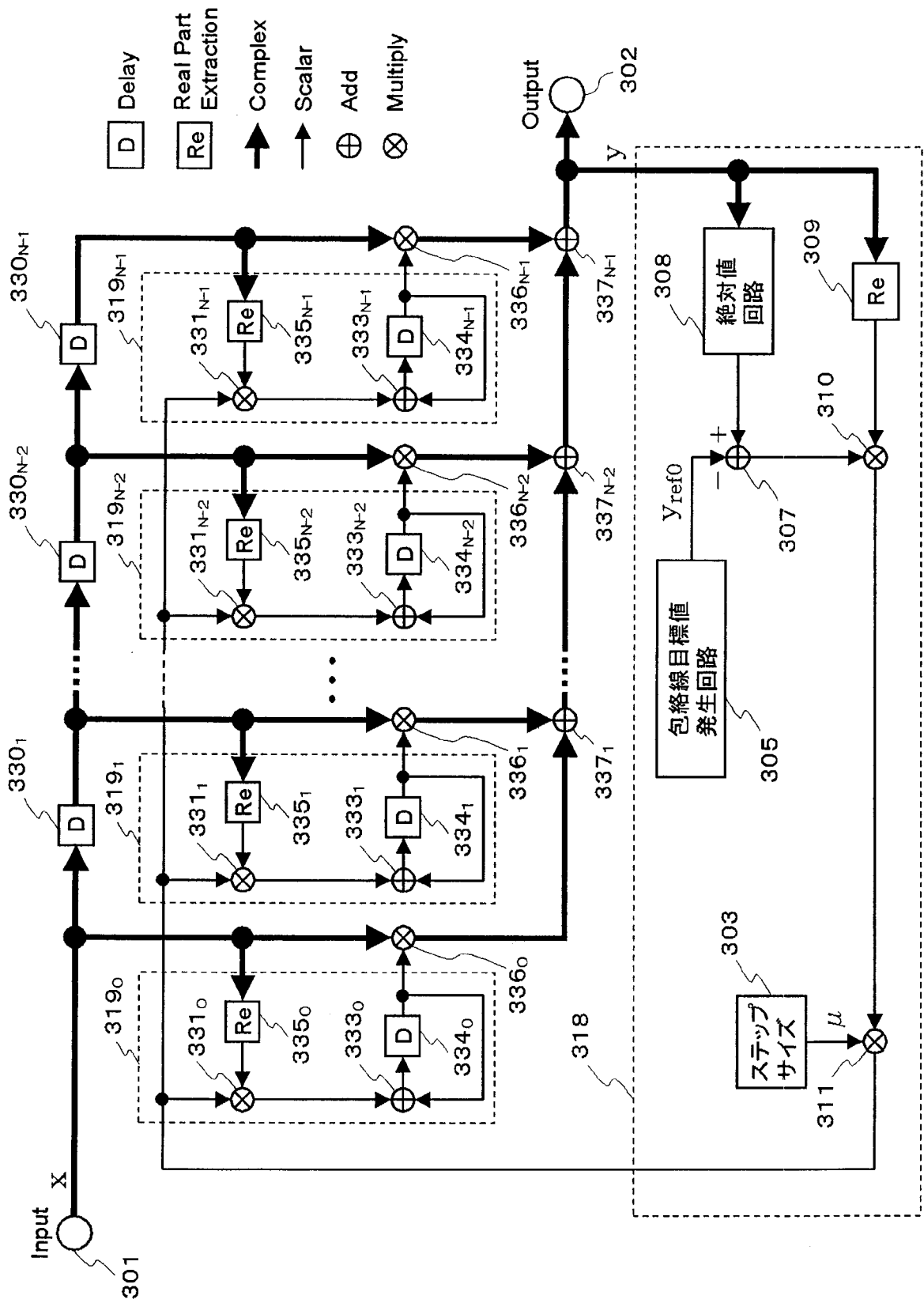
[図1]



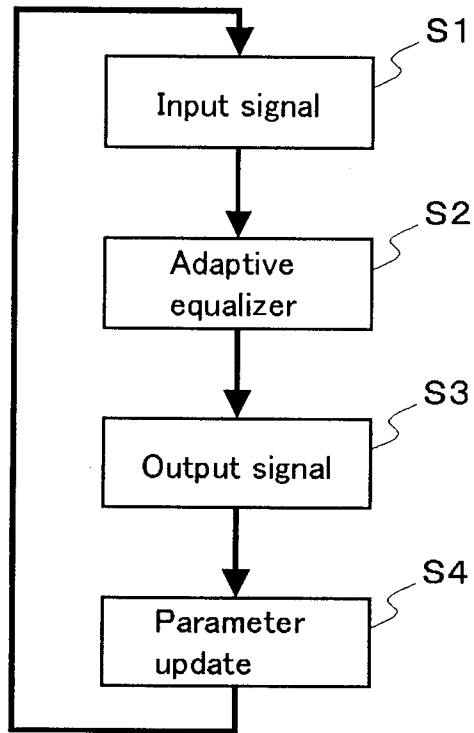
[図2]



[図3]



[図4]



[図5]

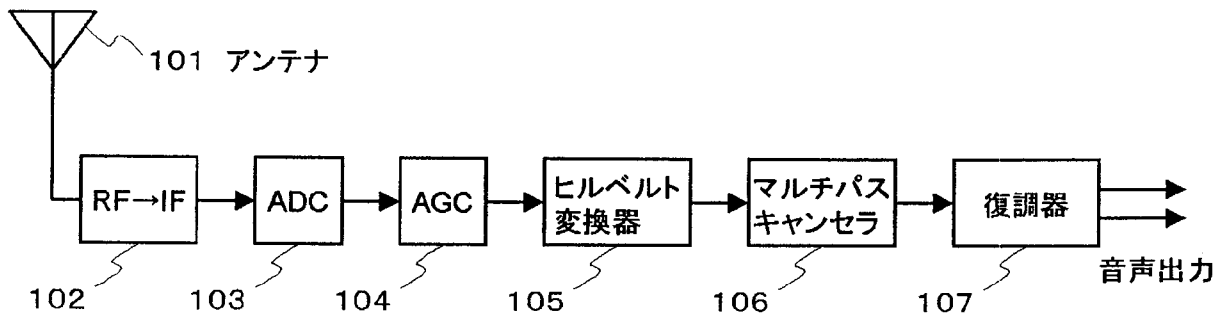
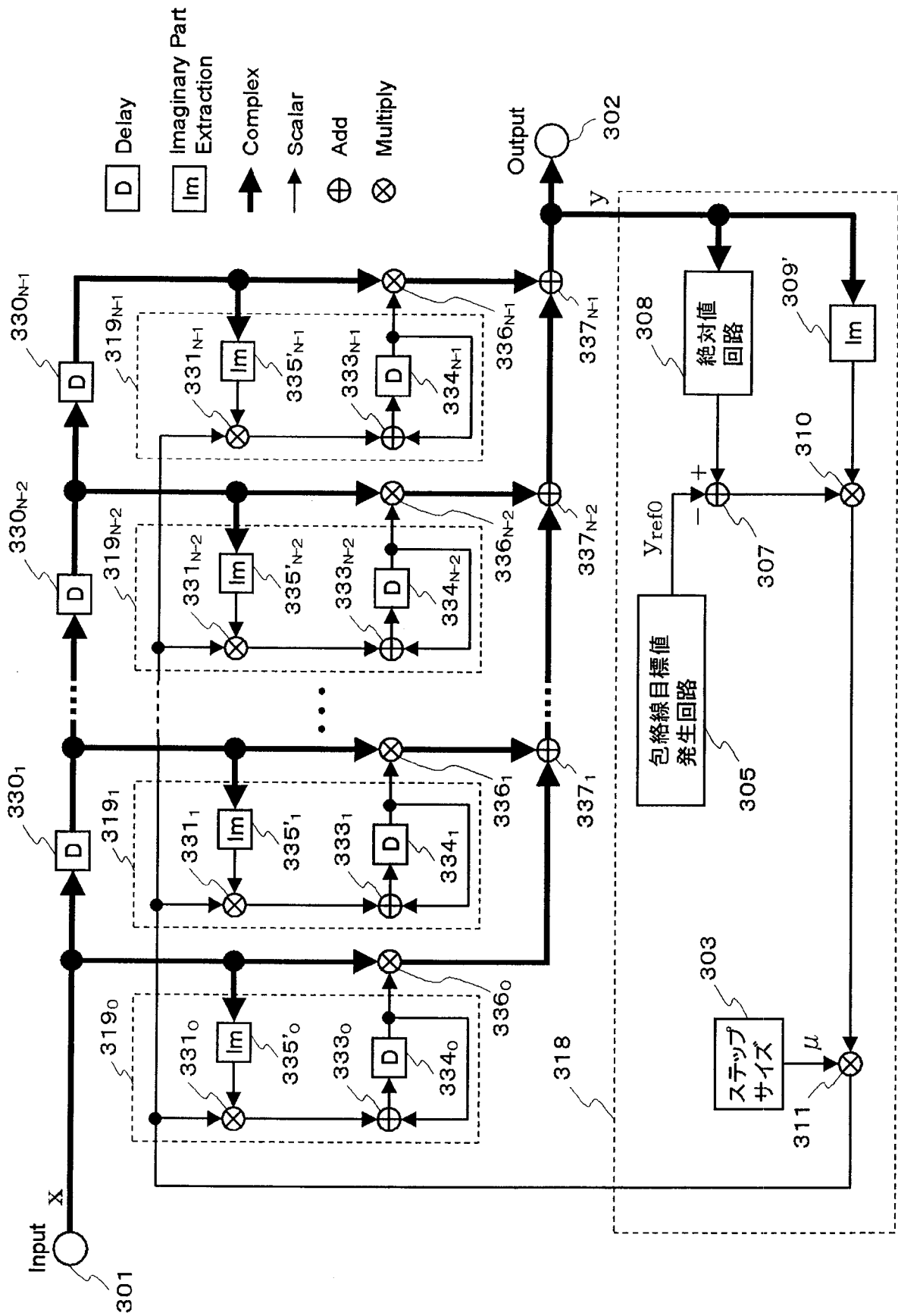
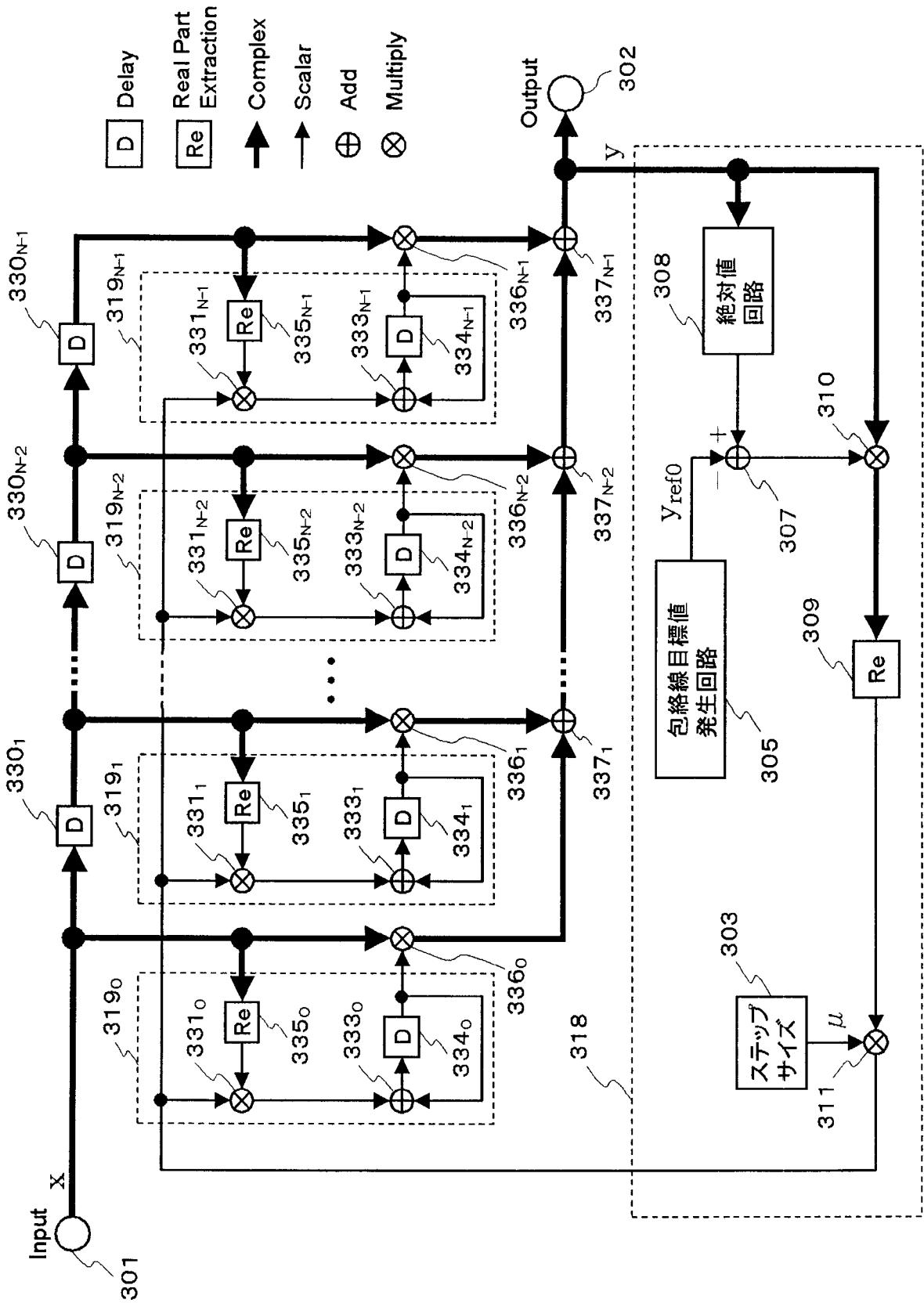


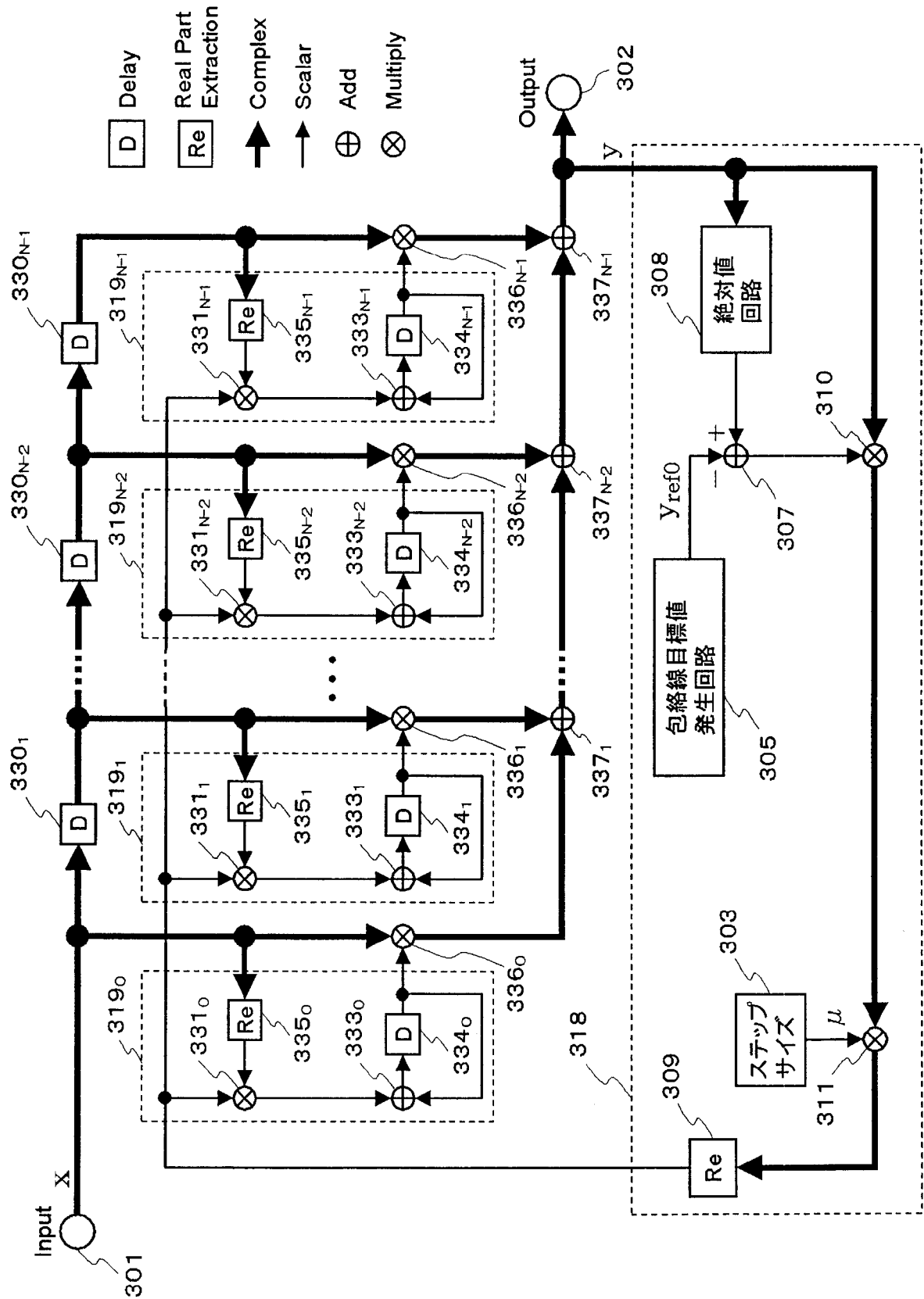
図6



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/311058

A. CLASSIFICATION OF SUBJECT MATTER

H03H21/00(2006.01) i, H04B3/06(2006.01) i, H04B7/005(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H17/00-21/00, H04B3/04-18, H04B7/005

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 09-162783 A (Matsushita Electric Industrial Co., Ltd.), 20 June, 1997 (20.06.97), Full text; all drawings (Family: none)	1-13
A	JP 2002-280941 A (Toshiba Corp.), 27 September, 2002 (27.09.02), Full text; all drawings (Family: none)	1-13

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
29 August, 2006 (29.08.06)

Date of mailing of the international search report
05 September, 2006 (05.09.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H03H21/00(2006.01)i, H04B3/06(2006.01)i, H04B7/005(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H03H17/00-21/00, H04B3/04-18, H04B7/005			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2006年 日本国実用新案登録公報 1996-2006年 日本国登録実用新案公報 1994-2006年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	J P 0 9 - 1 6 2 7 8 3 A (松下電器産業株式会社) 1 9 9 7 . 0 6 . 2 0 , 全文、全図 (ファミリーなし)	1 - 1 3	
A	J P 2 0 0 2 - 2 8 0 9 4 1 A (株式会社東芝) 2 0 0 2 . 0 9 . 2 7 , 全文、全図 (ファミリーなし)	1 - 1 3	
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 2 9 . 0 8 . 2 0 0 6		国際調査報告の発送日 0 5 . 0 9 . 2 0 0 6	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 白井 孝治	5W 8843
		電話番号 03-3581-1101 内線 3576	