



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년09월03일
(11) 등록번호 10-0856151
(24) 등록일자 2008년08월27일

(51) Int. Cl.

G02F 1/1334 (2006.01) G02F 1/1333 (2006.01)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2006-0108657

(22) 출원일자 2006년11월06일

심사청구일자 2006년11월06일

(65) 공개번호 10-2008-0040828

(43) 공개일자 2008년05월09일

(56) 선행기술조사문헌

KR100211010 B1

KR1020000077285 A

KR1020020096934 A

KR1020050085151 A

전체 청구항 수 : 총 3 항

(73) 특허권자

아이디 리써치 피티와이 리미티드

오스트레일리아 마운틴 헬렌 브이아이씨 3350 엔터프라이스 그로브 아이디 리써치 빌딩 롯트 4

(72) 발명자

엄 데니

오스트레일리아 세인트 발라라트 브이아이씨 3350 로디어 8

김 스테판

오스트레일리아 레이크 가든스 발라라트 브이아이씨 3350 레이크가든스 아베뉴 43

(74) 대리인

박종만

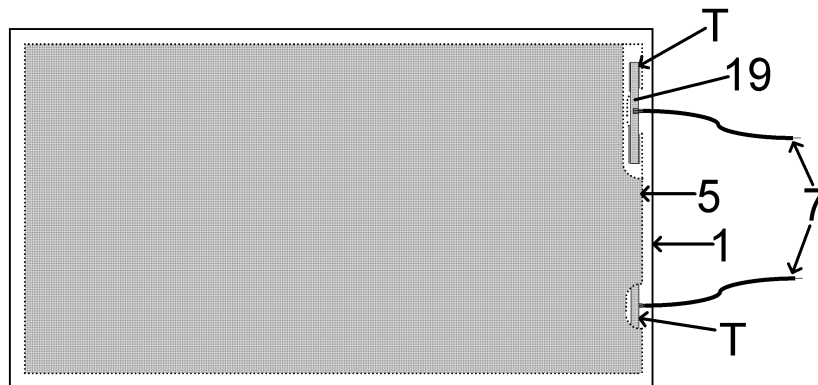
심사관 : 손희수

(54) 고분자 분산형 액정표시장치의 전극 단자부 제조방법

(57) 요약

본 발명은 박막의 플라스틱 필름에 ITO를 코팅하여 도전성 필름을 형성하고, 이렇게 형성된 도전성 필름 2매의 사이에 고분자 분산형 액정을 코팅하고 밀봉하여 PDLC 패널을 구성한다. 이후, 2매의 도전성 필름 중에서 1매와 고분자 분산형 액정의 일부를 함께 할프 커팅하여 제거하고, 나머지 1매의 도전성 필름의 일부를 절취하여 커팅부를 형성하며, 커팅부가 형성된 나머지 1매의 도전성 필름의 ITO 상부에 실버페이스트와 같은 전도성 물질을 코팅하고, 전도성 물질의 상부에 커팅부를 가로지르도록 전도성 동테이프를 부착하여 단자부를 형성하는 것이며, 커팅부의 빈공간을 가로지르는 동테이프의 중간에 외부 전선을 연결함을 특징으로 하는 고분자 분산형 액정표시장치의 전극 단자부 제조방법을 제안한다.

대표도 - 도11



특허청구의 범위

청구항 1

박막의 플라스틱 필름에 ITO를 코팅하여 도전성 필름을 형성하고, 이렇게 형성된 도전성 필름 2매의 사이에 고분자 분산형 액정을 코팅 및 주입하여 PDLC 패널을 구성하는 단계;

2매의 도전성 필름 중에서 1매와 고분자 분산형 액정의 일부를 함께 할프 커팅하여 제거하는 단계;

나머지 1매의 도전성 필름의 일부를 절취하여 커팅부를 형성하는 단계;

커팅부가 형성된 나머지 1매의 도전성 필름의 ITO 상부에 실버페이스트를 코팅하여 전도성 물질층을 형성하는 단계;

전도성 물질층의 상부에 커팅부를 가로지르도록 전도성 동테이프를 부착하여 단자부를 형성하는 단계;

커팅부의 빈공간을 가로지르는 동테이프의 중간에 외부 전선을 연결하는 단계를 포함하여 이루어지는 고분자 분산형 액정표시장치의 전극 단자부 제조방법.

청구항 2

제 1 항에 있어서, 단자부는 PDLC 패널의 한 쪽에 두개를 동시에 구성하거나, 또는 다른 쪽에 각각 구성함을 특징으로 하는 고분자 분산형 액정표시장치의 전극 단자부 제조방법.

청구항 3

제 1 항에 있어서, 외부 전선이 연결된 PDLC 패널의 상부 및 하부에 유리기관을 접합하여 이루어짐을 특징으로 하는 고분자 분산형 액정표시장치의 전극 단자부 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 고분자 분산형 액정표시장치의 전극 단자부 제조방법에 관한 것으로서, 특히 전극이 코팅된 상부 및 하부 도전성 필름의 일부를 절취하여 커팅부를 형성하고, 상기 커팅부를 가로지르도록 전극 단자부를 형성하며, 그 전극 단자부에 외부 전선을 연결함으로써, 고온의 연결 공정에 의한 도전성 필름의 변형 및 단자 불량을 방지하고, 조립 불량을 방지하며, 유리접합 공정시 국부적 압착에 의한 전극의 손상을 방지하고, 아울러 전선의 외부 노출을 방지하여 감전 및 단선의 위험성을 해소할 수 있도록 한 전극 단자부의 제조방법에 관한 것이다.
- <11> 고분자 분산형 액정표시장치는 기존 액정디스플레이의 문제점을 러빙 프리, 편광판 프리, 백라이트 프리, 기판 프리 등의 멀티플 프리 테크놀로지로 해결하기 위한 것으로서, 고분자 물질을 모체로 하여 액정 방울들을 분산 및 조합하여 형성함으로써 외부에서 인가되는 전압에 반응하여 광을 산란 또는 흡수하는 형태로 정보를 표시한다.
- <12> 이러한 고분자 분산형 액정표시장치는 박막의 플라스틱 필름에 ITO 전극을 코팅하여 도전성 필름을 형성하고, 이렇게 형성된 상부 및 하부 도전성 필름의 사이에 고분자 분산형 액정을 코팅 형성하여 이루어지는 고분자 분산형 액정(PDLC : Polymer Dispersed Liquid Crystal) 패널의 형태로 사용될 수 있으며, 또한 2매의 유리기관을 상, 하부에 접합한 구조로서 여러 목적에 다양한 구조로 이용된다.
- <13> 도 1 및 도 2는 고분자 분산형 액정표시장치의 일 예를 보여주고 있다. 도 2에서 고분자 분산형 액정표시장치의 단면은 유리기관(1) 3~20mm, 접합필름(EVA or PVB)(3) 0.2~2mm, PDLC 패널(5) 100~500 μ m의 구조로 이루어지며, 그리고 유리 테두리(도면의 좌측 단부)에서 PDLC 패널(5) 사이의 간격을 약 5~15mm 정도로 형성한다.
- <14> 이와 같이 형성된 고분자 분산형 액정표시장치는 제품의 특성상 구동에 필요한 전기가 필요하며, 이에 전극 단자(Electric Terminal; Electrode)를 구성하여 외부와 연결하여야 한다. 이때 전선의 위치는 제품에 따라 달라

지므로 단자의 위치가 어느 쪽에 위치하여도 무방하다.

- <15> 유리기관(1)이 접합된 이후에는 접합필름(3)에 의해 PDLC 패널(5)의 사방이 완전히 밀봉되므로, 외부로부터 전선을 연결할 수 있는 방법이 없기 때문에, 접합공정 이전에 PDLC 패널(5)에 외부 전선(7)이 연결될 수 있도록 외부로 노출되는 전극 단자부가 필요하게 된다.
- <16> PDLC 패널(5)의 전극 단자 제조방법으로는 다음과 같은 방법이 있다.
- <17> 도 3에 도시한 바와 같이, PDLC 패널(5)은 페트(PET, 폴리에틸렌테레프탈레이트)와 같은 플라스틱 필름(9)에 ITO(11)를 코팅하여 도전성 필름(또는 ITO 페트 필름)(13)을 형성하고, 이렇게 형성된 도전성 필름(13) 2매의 사이에 고분자 분산형 액정(15)을 코팅 및 주입, 조립하여 일체화하며, 이후 원하는 사이즈로 절단하여 이루어진다.
- <18> 이렇게 제조된 PDLC 패널(5)은 구동회로부터 인가되는 전류를 상부 및 하부 ITO(11)에 전달하기 위하여 전극 단자부(T)를 형성하게 되는데, 이는 겹쳐진 2매의 도전성 필름(13) 중에서 1매와 고분자 분산형 액정(15)의 일부를 함께 커팅하여 제거하고(도 3의 상태), 나머지 1매의 도전성 필름(13)의 ITO(11) 상부에 실크 스크린인쇄 기법 등을 이용하여 실버페이스트(17)나 기타 상응하는 전도성 물질로 코팅하고, 그 위에 전도성 동테이프(19) 및 기타 상응하는 물질을 부착하여 단자부(T)를 형성하여 이루어진다.
- <19> PDLC 패널(5)의 전극 단자부(T)는 상부 및 하부 도전성 필름(13)의 ITO(11)에 각각 구성하여야 하므로, 도 4와 같이 한 쪽에 두개의 단자부를 동시에 구성하는 방법, 다른 쪽에 각각 단자를 구성하는 방법 등 상황에 따라 여러가지 방법으로 제조할 수 있다.
- <20> 이렇게 제조된 전극 단자부(T)에 외부로부터 전원을 연결하는 방법으로서, 도5에 도시한 바와 같이, 기존의 동테이프(19a)를 PDLC 패널(5) 보다 길거나 크게 제작하여 외부로 돌출시키는 방법, 동테이프(19)에 초음파법이나 기타 다른 땀질방법(Soldering)으로 동망사(Copper Mesh)(19b)나 이에 상응하는 물질을 부착하는 방법, 또한 동테이프(19)에 FPC(Flexible Printed Circuit)(19c)를 이용하는 방법 등이 있다.
- <21> 이렇게 전극 단자부(T)가 구성된 PDLC 패널(5)은 도 6에 도시한 바와 같이, 2매의 유리기관(1) 사이에 접합되고, 외부 전선(7)에 의해 전원을 연결하여 본래의 고분자 분산형 액정표시장치 제품으로써 기능을 수행한다.

발명이 이루고자 하는 기술적 과제

- <22> 그러나 상술한 종래의 고분자 분산형 액정표시장치에 있어서, 전극 단자부의 구조는 외부 전원 연결을 위한 단자부 및 외부 전선의 노출로 인하여 안전성이 결여되는 문제점이 있다.
- <23> PDLC 패널의 구동전압은 약 10~240V로 일반적인 액정디스플레이의 구동 전압 보다 고전압이다. 이와 같이 고전압의 사용에 따라 절연문제가 중요하게 대두 되는데 종래의 단자부 외부 연결 구조는 동테이프, 동망사 및 FPC가 외부로 노출되어 감전의 위험성이 있고, 이를 방지하기 위해서는 외부 단자부 및 외부 연결 구조에 절연 처리를 해야하는 등 또 다른 작업이 추가되어 작업 효율이 떨어지는 문제점이 있다.
- <24> 또한 종래의 전극 단자부는 기존의 외부 연결선으로 사용되는 동망사나 동테이프, FPC의 경우 내구성이 떨어짐으로 몇 번의 힘이 가해질 경우 단선의 위험성이 있다. 단선된 경우에는 복구가 불가하므로 제품의 수명이 다하게 된다.
- <25> 아울러 종래의 전극 단자부는 외부 연결선으로 사용되는 동망사, 동테이프 및 FPC에 외부의 일반 전선을 연결하기 위해 솔더링(Soldering) 작업이 필요하고, 이 작업 또한 일반 전선끼리의 연결과는 달리 상대적인 어려움이 있다.
- <26> 이와 같은 종래 기술의 문제점을 해소하기 위한 것으로서, 본 발명은 종래에 외부 연결선으로 사용하였던 동망사, 동테이프 및 FPC를 제거하여 감전이나 단선 위험성을 해소하고 작업성을 개선하며, 특히 외부 연결 구조의 노출을 방지하고 도전성 필름에 직접 고온이 가해지는 것을 방지하여 변형 및 연결 불량을 방지하며, 아울러 연결 작업을 간소화하고 작업성을 향상시킬 수 있도록 함에 그 목적을 두고 있다.

발명의 구성 및 작용

- <27> 상기 목적에 따라, 본 발명에서는 박막의 플라스틱 필름에 ITO를 코팅하여 도전성 필름을 형성하고, 이렇게 형성된 도전성 필름 2매의 사이에 고분자 분산형 액정을 코팅 및 주입하여 PDLC 패널을 구성한다. 이후, 2매의 도

전성 필름 중에서 1매와 고분자 분산형 액정의 일부를 함께 할프 커팅하여 제거하고, 나머지 1매의 도전성 필름의 일부를 절취하여 커팅부를 형성하며, 커팅부가 형성된 나머지 1매의 도전성 필름의 ITO 상부에 실버페이스트와 같은 전도성 물질을 코팅하고, 전도성 물질의 상부에 커팅부를 가로지르도록 전도성 동테이프를 부착하여 단자부를 형성하는 것이며, 커팅부의 빈공간을 가로지르는 동테이프의 중간에 외부 전선을 연결하고, 상부 및 하부에 유리기관을 접합함을 특징으로 하는 고분자 분산형 액정표시장치의 전극 단자부 제조방법을 제안한다.

- <28> 전극 단자부는 PDLC 패널의 한 쪽에 두개를 동시에 구성하거나, 또는 다른 쪽에 각각 구성할 수 있다.
- <29> 이하, 첨부 도면에 의거하여 본 발명의 바람직한 실시예를 설명하기로 한다.
- <30> 도 7 내지 도 9는 본 발명의 고분자 분산형 액정표시장치의 전극 단자부 제조방법을 보여주고 있다.
- <31> 도면을 참조하여 본 발명의 전극 단자부 제조방법을 단계별로 설명하면 다음과 같다.
- <32> 먼저 PDLC 패널(5)의 제조방법은 종래와 같다. 즉, 페트(PET, 폴리에틸렌테레프탈레이트)와 같은 박막의 플라스틱 필름에 ITO를 코팅하여 도전성 필름(또는 ITO 페트 필름)(13)을 형성하고, 이렇게 형성된 도전성 필름(13) 2매의 사이에 고분자 분산형 액정(15)을 코팅 및 주입하고 조립하며, 이후 원하는 사이즈로 절단한다.
- <33> 이렇게 제조된 PDLC 패널(5)은 구동을 위하여, 구동회로에서 인가되는 전류 흐름용 전극 단자부(T)를 형성하게 되는바, 특히 본 발명에서는 종래 기술과 달리 외부 연결선의 노출을 방지할 수 있는 구조로 이루어진다.
- <34> 즉, 본 발명에서는 '1단계'로 겹쳐진 2매의 도전성 필름(13) 중에서 1매(상부 기관)와 고분자 분산형 액정(15)의 일부를 함께 할프 커팅(half cutting)하여 제거하고, 특히 '2단계'로서 나머지 1매(하부 기관)의 도전성 필름(13)의 일부를 절취하여 커팅부(21)를 형성한다.
- <35> 커팅부(21)는 상황에 따라 다양한 방법과 모양으로 적용될 수 있다.
- <36> 예를 들어, 도 8a와 같이 커팅부(21)의 끝이 상부 도전성 필름(13)과 일치하도록 형성하거나, 또한 도 8b와 같이 커팅부(21)와 상부 도전성 필름(13)의 사이에 약간의 간격이 유지되도록 형성할 수 있다. 이 경우 상부 및 하부 도전성 필름(13)의 접촉에 의한 불량을 방지하기 위해서는 후자의 방법이 바람직하다.
- <37> '3단계'로서, 커팅부(21)가 형성된 나머지 1매(하부 기관)의 도전성 필름(13)의 ITO 상부에는 실크 스크린인쇄 기법 등을 이용하여 실버페이스트(17)나 기타 상응하는 전도성 물질을 코팅한다.
- <38> '4단계'로서, 실버페이스트(17)의 상부에 전도성 동테이프(19) 및 기타 상응하는 물질을 부착하여 단자부(T)를 형성한다.
- <39> 이때, '3단계'의 실버페이스트(17)는 커팅부(21)를 제외한 나머지 부분에 형성되며, 동테이프(19)는 커팅부(21)의 빈공간을 가로질러 연결되는 형태로 이루어진다.
- <40> PDLC 패널(5)의 전극 단자부(T)는 상부 및 하부 도전성 필름(13)에 각각 구성하여야 하므로, 도 10과 같이 한 쪽에 두개의 단자부(T)를 동시에 구성하는 방법, 다른 쪽에 각각 단자부(T)를 구성하는 방법 등 상황에 따라 여러가지 방법으로 제조할 수 있다.
- <41> 이렇게 제조된 전극 단자부(T)에는 외부로부터 전원을 연결하는 방법으로서, 도9에 도시한 바와 같이, 커팅부(21)의 빈공간 위에 위치하는 동테이프(19)의 중간에 외부 전선(7)을 연결한다. 이때 외부 전선(7)은 통상의 피복전선이며, 상기 전선과 동테이프(19)의 솔더링 부분은 고분자 분산형 액정표시장치의 내측에 위치되어 외부로 노출되지 않게 되는 것이다.
- <42> 이렇게 전극 단자부(T)가 구성된 PDLC 패널(5)은 도 11에 도시한 바와 같이, 상부 및 하부 2매의 유리기관(1) 사이에 접합되고, 한 쪽에 동시에 구성된 두개의 단자부(T)에 외부 전선(7)을 연결하여 전원을 구성함으로써 본래의 고분자 분산형 액정표시장치 제품으로서의 기능을 수행하게 되는 것이다.

발명의 효과

- <43> 이상에서 설명한 실시예를 통하여 알 수 있는 바와 같이, 본 발명의 고분자 분산형 액정표시장치의 전극 단자부 제조방법에 의하면, 고온의 연결 공정에 의한 도전성 필름의 변형 및 단자 불량을 방지하고, 조립 불량을 방지하며, 아울러 전선의 외부 노출을 방지하여 감전 및 단선의 위험성을 해소할 수 있다.
- <44> 즉, 종래에는 외부 노출 연결선에 솔더링시 고온에 의하여 PDLC 패널 및 단자부의 변형 및 불량을 야기할 수 있고, 또한 외부 전선의 두께에 의해 유리기관 접합작업시 단자에 의한 접촉 불량이나 외부의 장력에 의해 변형이

발생되기 쉽다. 그러나 본 발명에 의하면, PDLC 패널이나 단자부에 직접적으로 전달되는 열이 없어 외부 전선과 전극 단자부를 안전하게 연결할 수 있고, 외부 전선과 직접 연결되는 전극 단자부 즉, 동테이프가 고정되어있지 않기 때문에 장력이 작용하지 않아 외부로부터 발생하는 힘을 완충하고, 외부 전선이 컷팅부의 빈공간 위에 위치하기 때문에 두께에 의한 단차 불량 및 접합불량을 방지할 수 있다.

<45> 또한 종래에는 PDLC 패널의 유리기관 접합 후 외부 연결선과 외부 전선을 연결하기 위해 솔더링 및 기타 다른 방법이 요구되어 고도의 숙련 작업이 요구되었으나, 본 발명에 의하면 외부 전선에 동종의 전원선을 연결하면 되므로 작업의 용이성을 달성할 수 있다.

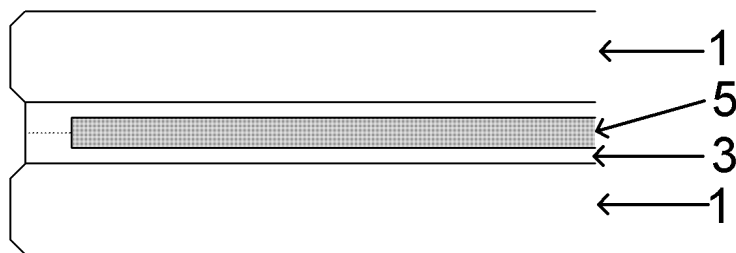
<46> 아울러 종래의 PDLC 패널은 FPC, 동테이프 및 동망사 등의 외부 연결선이 외측으로 직접 노출되어 이를 통한 감전의 위험성이 있으며, 이를 방지하기 위해 별개의 보호수단 등의 절연작업(sealing)이 수반되었으나, 본 발명에 의하면 일반적으로 사용되는 외부 전선(피복전선)이 외부로 노출되므로 자체적으로 절연성이 있으며, 감전 사고를 미연에 방지할 수 있고, 단선 불량을 예방할 수 있으며, 차후 발생하는 작업공정을 단순화할 수 있다.

도면의 간단한 설명

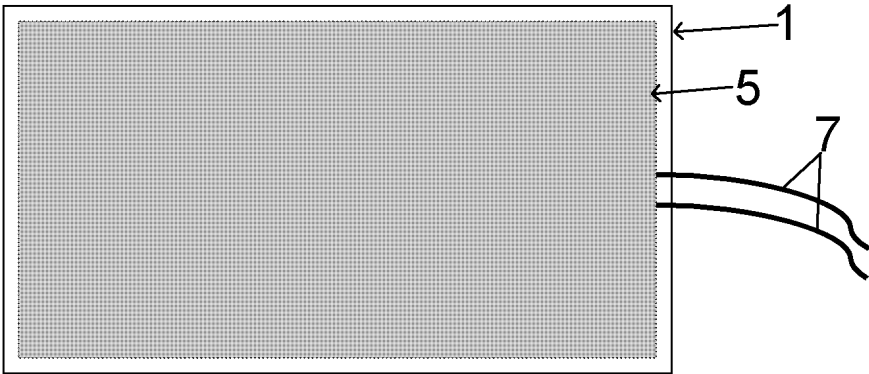
- <1> 도 1은 종래 고분자 분산형 액정표시장치를 도시한 단면도.
- <2> 도 2는 종래 고분자 분산형 액정표시장치를 도시한 평면도.
- <3> 도 3은 종래 고분자 분산형 액정표시장치의 전극 단자부 확대 단면도.
- <4> 도 4는 종래 전극 단자부의 다양한 실시 형태를 도시한 평면도.
- <5> 도 5는 종래 전극 단자부의 외부 연결선의 다양한 실시 형태를 확대 도시한 평면도.
- <6> 도 6은 종래 고분자 분산형 액정표시장치의 완성품을 도시한 평면도.
- <7> 도 7 내지 도 9는 본 발명의 고분자 분산형 액정표시장치의 전극 단자부 제조방법을 설명하는 도면.
- <8> 도 10은 본 발명에 의한 전극 단자부의 다양한 실시 형태를 도시한 평면도.
- <9> 도 11은 본 발명에 의한 고분자 분산형 액정표시장치의 완성품을 도시한 평면도.

도면

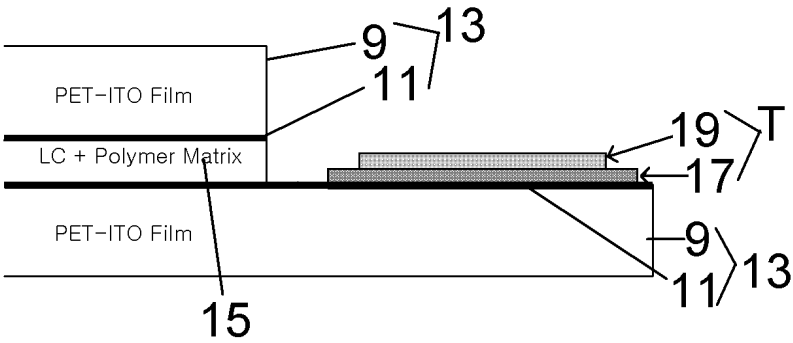
도면1



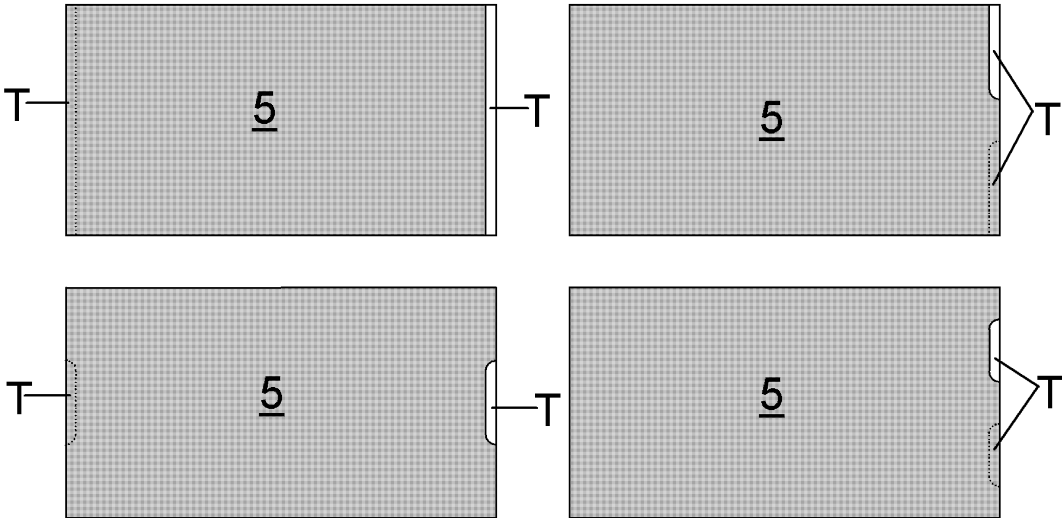
도면2



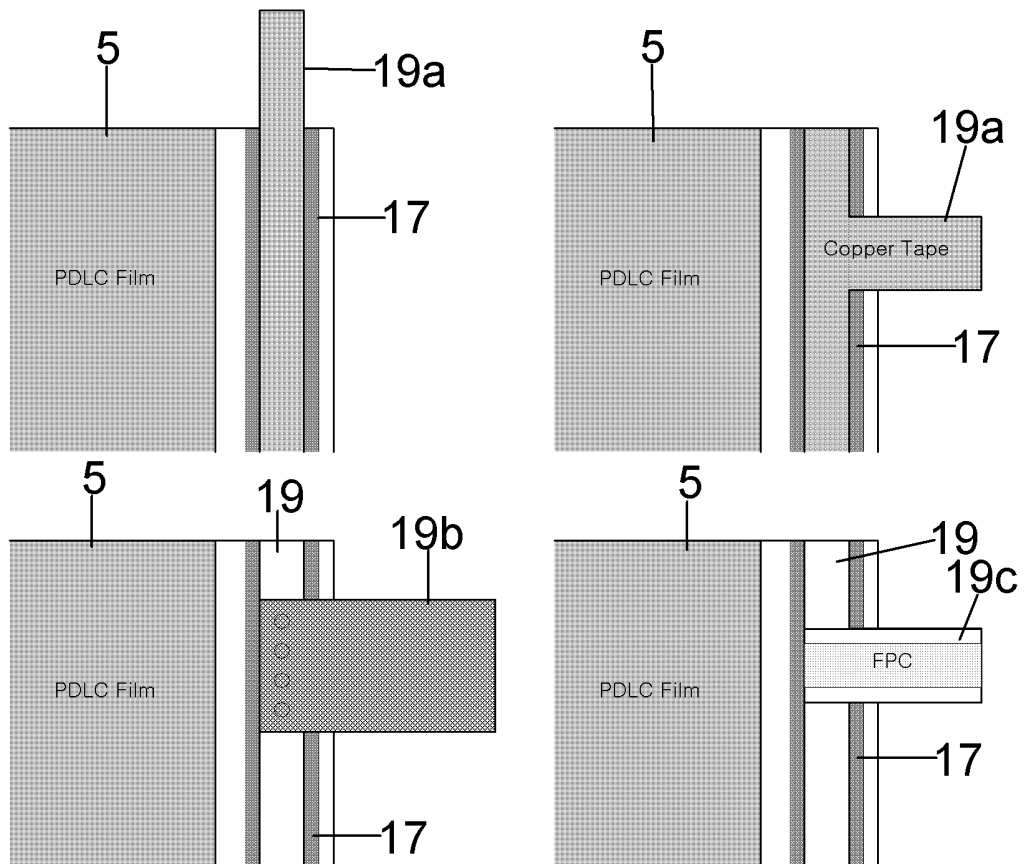
도면3



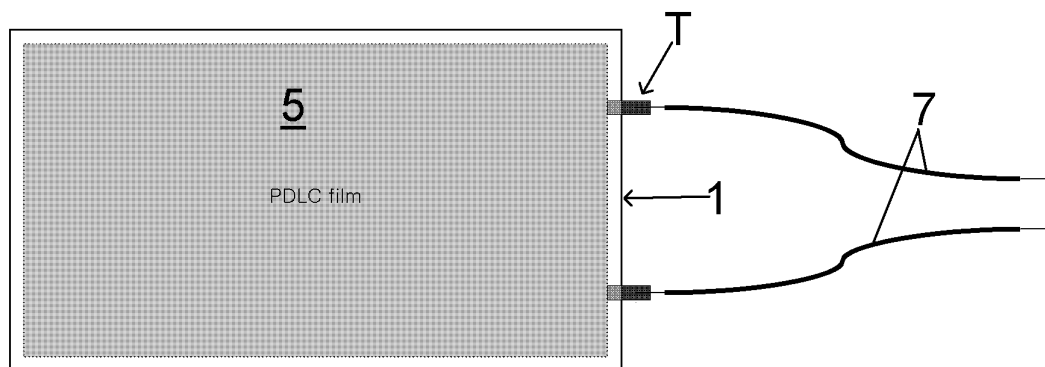
도면4



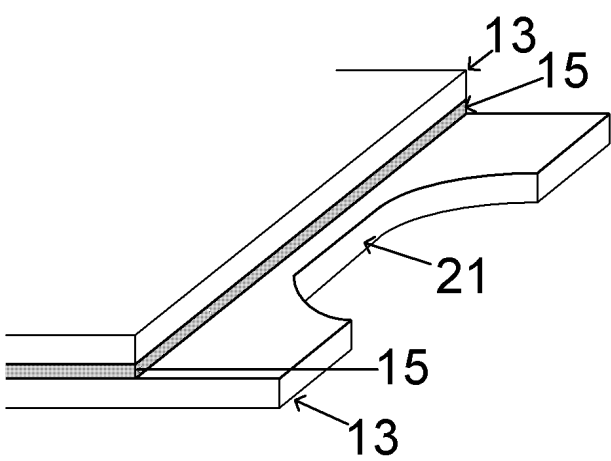
도면5



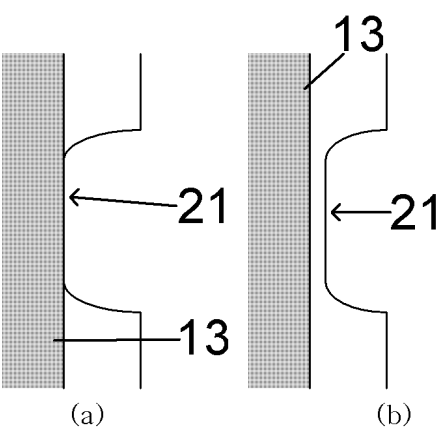
도면6



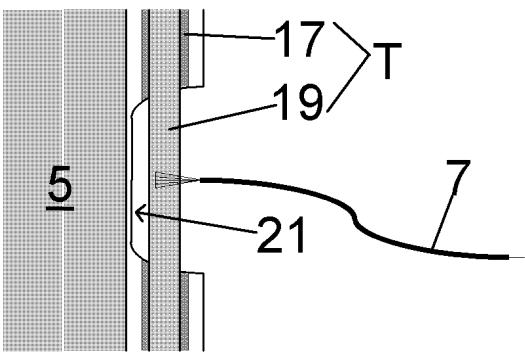
도면7



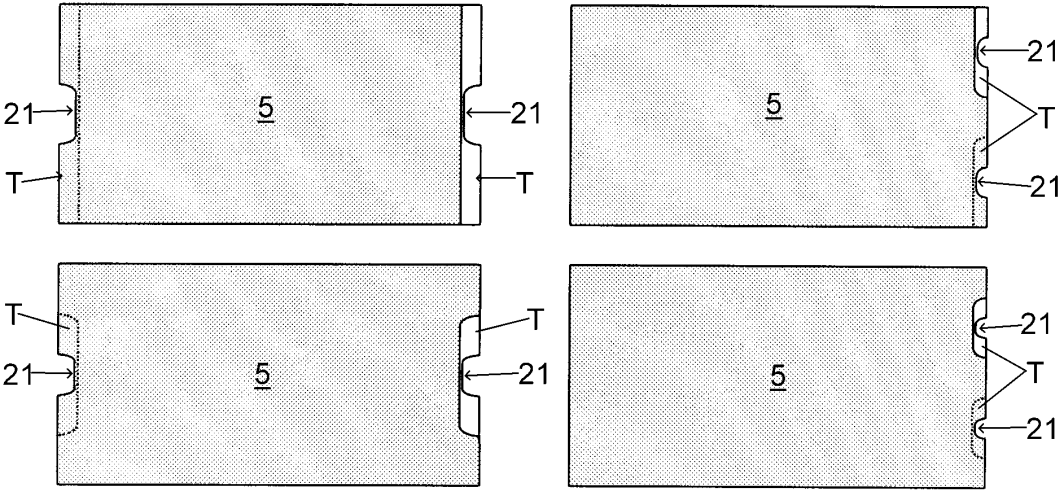
도면8



도면9



도면10



도면11

