



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I423671 B

(45)公告日：中華民國 103 (2014) 年 01 月 11 日

(21)申請案號：099100819

(22)申請日：中華民國 99 (2010) 年 01 月 13 日

(51)Int. Cl. : **H04N5/335 (2011.01)**

(30)優先權：2009/01/28 日本 2009-016266

(71)申請人：新力股份有限公司 (日本) SONY CORPORATION (JP)
日本

(72)發明人：大池祐輔 OIKE, YUSUKE (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200901457A

TW 200901756A

US 4531156

US 2008/0237446A1

審查人員：黎世琦

申請專利範圍項數：6 項 圖式數：18 共 0 頁

(54)名稱

固態影像擷取設備、其驅動方法及電子設備

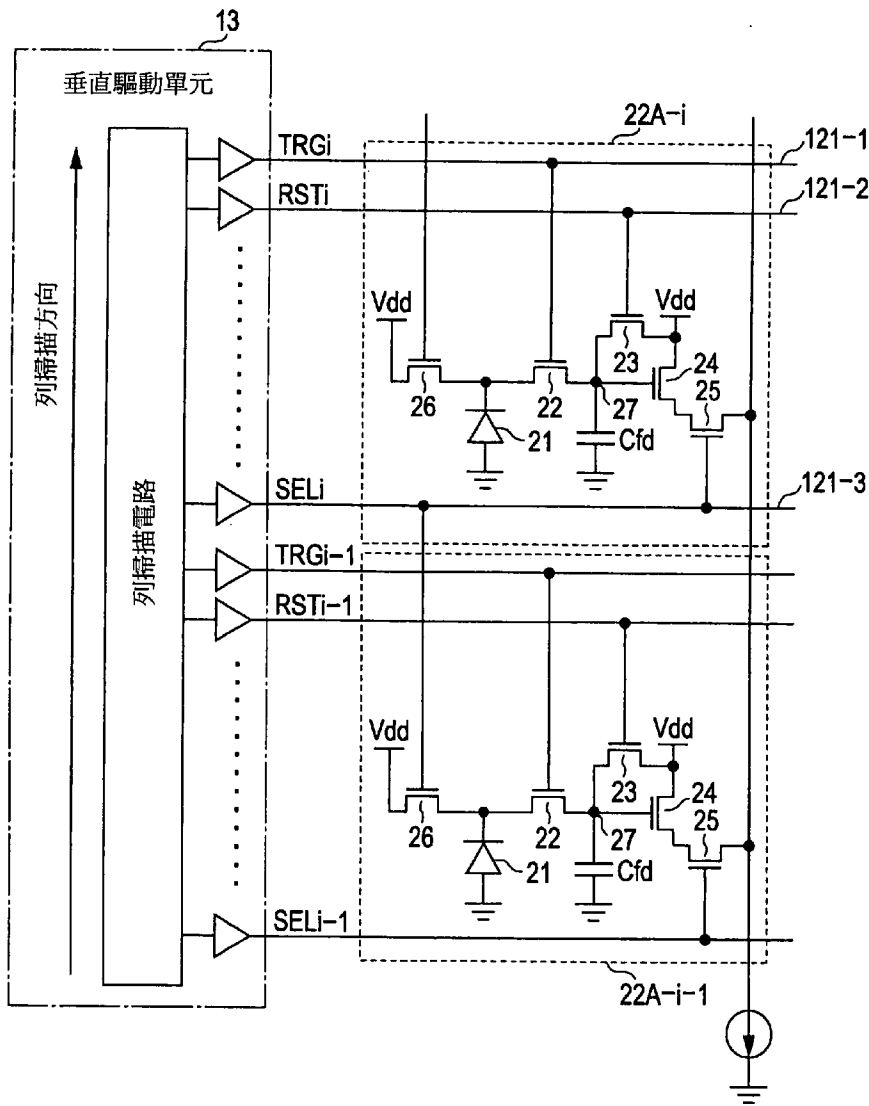
SOLID-STATE IMAGE CAPTURING APPARATUS, DRIVING METHOD THEREOF AND
ELECTRONIC APPARATUS

(57)摘要

固態影像擷取設備包括：一像素陣列單元，其包括二維配置的像素，該等像素每一個都包括一光電轉換單元，一轉移電晶體，其轉移累積在該光電轉換單元中之電荷，和一電荷放電電晶體，其將累積在該光電轉換單元中之該等電荷選擇性放電；以及一驅動單元，其執行用以從該像素陣列單元的每一像素讀出信號之驅動，和藉由使用用於該驅動的一信號來驅動該電荷放電電晶體。

A solid-state image capturing apparatus includes: a pixel array unit including two-dimensionally arranged pixels each including a photoelectric conversion unit, a transfer transistor that transfers charges accumulated in the photoelectric conversion unit, and a charge discharging transistor that selectively discharges the charges accumulated in the photoelectric conversion unit; and a driving unit that performs driving for reading signals from each pixel of the pixel array unit, and drives the charge discharging transistor by using a signal for the driving.

圖 4



- 13 . . . 垂直驅動單元
- 20A-i . . . 單位像素
- 20A-i-1 . . . 單位像素
- 21 . . . 光電二極體
- 22 . . . 轉移電晶體
- 23 . . . 重置電晶體
- 24 . . . 放大電晶體
- 25 . . . 選擇電晶體
- 26 . . . 電荷放電電晶體
- 27 . . . 浮動擴散段
- 121-1 . . . 傳送線
- 121-2 . . . 重置線
- 121-3 . . . 選擇線
- Cfd . . . 浮動電容
- Vdd . . . 供電電壓
- TRGi . . . 傳送脈衝
- TRGi-1 . . . 傳送脈衝
- RSTi . . . 重置脈衝
- RSTi-1 . . . 重置脈衝
- SELi . . . 選擇脈衝
- SELi-1 . . . 選擇脈衝

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

公告本

※申請案號：99100819

※申請日：99年01月13日

※IPC分類：H04N 5/335 (2006.01)

一、發明名稱：(中文／英文)

固態影像擷取設備、其驅動方法及電子設備

Solid-state image capturing apparatus, driving method thereof and electronic apparatus

二、中文發明摘要：

固態影像擷取設備包括：一像素陣列單元，其包括二維配置的像素，該等像素每一個都包括一光電轉換單元，一轉移電晶體，其轉移累積在該光電轉換單元中之電荷，和一電荷放電電晶體，其將累積在該光電轉換單元中之該等電荷選擇性放電；以及一驅動單元，其執行用以從該像素陣列單元的每一像素讀出信號之驅動，和藉由使用用於該驅動的一信號來驅動該電荷放電電晶體。

三、英文發明摘要：

A solid-state image capturing apparatus includes: a pixel array unit including two-dimensionally arranged pixels each including a photoelectric conversion unit, a transfer transistor that transfers charges accumulated in the photoelectric conversion unit, and a charge discharging transistor that selectively discharges the charges accumulated in the photoelectric conversion unit; and a driving unit that performs driving for reading signals from each pixel of the pixel array unit, and drives the charge discharging transistor by using a signal for the driving.

四、指定代表圖：

(一) 本案指定代表圖為：第 4 圖。

(二) 本代表圖之元件符號簡單說明：

13：垂直驅動單元
 20A-i：單位像素
 20A-i-1：單位像素
 21：光電二極體
 22：轉移電晶體
 23：重置電晶體
 24：放大電晶體
 25：選擇電晶體
 26：電荷放電電晶體
 27：浮動擴散段
 121-1：傳送線
 121-2：重置線
 121-3：選擇線
 Cfd：浮動電容
 Vdd：供電電壓
 TRGi：傳送脈衝
 TRGi-1：傳送脈衝
 RSTi：重置脈衝
 RSTi-1：重置脈衝
 SELi：選擇脈衝
 SELi-1：選擇脈衝

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係相關於固態影像擷取設備、其驅動方法及電子設備。尤其是，本發明係相關於具有電子快門功能之諸如 CMOS 影像感測器等固態影像擷取設備，其驅動方法及具有固態影像擷取設備之電子設備。

【先前技術】

諸如 X-Y 位址型固態影像擷取設備等一種固態影像擷取設備之大部分的 CMOS 影像感測器具有電子快門功能，用以電子式執行重置累積在光電轉換器（光接收單元）中的信號電荷以及重置信號電荷的累積之操作。通常，CMOS 影像感測器利用所謂的旋轉快門（亦稱作焦平面快門（focal plane shutter））規劃，以經由相繼掃描來執行有關每一像素列之曝光的開始和結束。

在將旋轉快門規劃用於電子快門的例子中，因為曝光週期末與每一像素列同步，所以若拍攝正在移動的物體或正在開闔的物體，則影像會失真或破壞。就此點而言，實現全局曝光，以執行有關所有像素之同一時序的曝光開始和結束，如此能夠在拍攝正在移動的物體或正在開闔的物體時防止失真。

因此，為了藉由使用 CMOS 感測器來實現全局曝光（global exposure），利用用以保持信號電荷之保持單元（FD 或 CCD）與光電轉換單元分開設置的組態。另外，針

對所有像素，從光電轉換單元轉移信號電荷到保持單元，以同時執行有關所有像素的曝光結束，及實現曝光週期的同步化。

然而，在利用添加信號電荷的保持單元之組態的 CMOS 影像感測器中，在曝光之後的讀出信號電荷（光電電荷）期間，即，在保持單元中連續不斷地保持信號電荷的週期期間，再次發生電荷累積，因為光電轉換單元繼續接收入射光。如此，當入射光強時，光電轉換單元會再次飽和。另外，若從光電轉換單元溢流的信號電荷在保持單元中漏洩，會破壞影像。

因此，在習知技藝中，與轉移光電轉換單元中的信號電荷到 FD（浮動擴散）段之轉移電晶體分開，將光電轉換單元中的信號電荷放電到不同於 FD 段的部分之電荷放電電晶體設置在像素內（例如，參考日本未審查專利申請案公開第 2004-140149 號）。

【發明內容】

然而，若利用重新添加電荷放電電晶體到像素之組態，則因為增加用以驅動電荷放電電晶體的信號互連數目，所以佈局效率降低。另外，因為光電轉換單元的上層之互連層之互連數目隨著信號互連數目而增加，所以若入射到光電轉換單元之光線被上層互連排斥時，入射到光電轉換單元內之光量降低，如此降低靈敏度。

鑑於上述問題，希望設置固態影像擷取設備，其甚至

在利用具有電荷放電電晶體的像素結構時仍能夠防止佈局效率和靈敏度被降低；其驅動方法；及具有此固態影像擷取設備之電子設備。

根據本發明的實施例，設置有固態影像擷取設備，包括像素陣列單元，其包括二維配置的像素，像素每一個都包括光電轉換單元，和電荷放電電晶體，其將累積在光電轉換單元中之電荷選擇性放電，其中使用用以執行從像素陣列單元的每一像素讀出信號之驅動的信號來驅動電荷放電電晶體。

在具有上述組態之固態影像擷取設備中，當執行用於從每一像素讀出信號的驅動時使用驅動信號來驅動電荷放電電晶體意謂用於信號讀出的驅動信號共同被使用當作電荷放電電晶體的驅動信號。如此，即使未設置用以傳送電荷放電電晶體的驅動信號之信號線，仍能夠使用用以傳送用於信號讀出的驅動信號之信號線來驅動電荷放電電晶體。也就是說，在利用包括將累積在光電轉換單元中的電荷選擇性放電之電荷放電電晶體的像素結構時，即使未添加驅動電荷放電電晶體專屬的信號線，仍能夠驅動電荷放電電晶體。

根據本發明，在設置有電荷放電電晶體之像素結構中，甚至在未添加專屬信號線之下仍可驅動電荷放電電晶體，使得不會產生由於添加電荷放電電晶體所伴隨的佈局效率或靈敏度降低。

【實施方式】

下面，將參考附圖詳細說明本發明的較佳實施例（下面稱作實施例）。而且，以下面項目的順序來說明。

1.應用本發明之固態影像擷取設備（CMOS 影像感測器的例子）

1-1.系統組態

1-2.單位像素的電路組態

2.第一實施例（共同使用選擇脈衝 SEL 的例子）

3.第二實施例（共同使用重置脈衝 RST 的第一例子）

4.第三實施例（共同使用重置脈衝 RST 的第二例子）

5.第四實施例（共同使用傳送脈衝 TRG 的例子）

6.第五實施例（共同使用傳送脈衝 TRX 的例子）

7.應用（多個像素的保持結構之例子）

8.修正

9.電子設備（影像擷取設備的例子）

<1.應用本發明之固態影像擷取設備>

[1-1.系統組態]

圖 1 為諸如 X-Y 位址型固態影像擷取設備之應用本發明的一種固態影像擷取設備之 CMOS 影像感測器的組態之概要的系統組態圖。

如圖 1 所示，根據本發明的應用之 CMOS 影像感測器 10 包括形成在半導體基板（晶片）11 上之像素陣列單元 12；及周邊電路部，其整合在與像素陣列單元 12 相同的

晶片 11 上。例如，設置垂直驅動單元 13、行處理單元 14、水平驅動單元 15、輸出電路單元 16、和系統控制單元 17 當作周邊電路。

在像素陣列單元 12 中，單位像素（未圖示，其在下面說明中有時僅被寫作"像素"）被二維配置在矩陣中，其每一個都包括光電轉換單元（光電轉換元件），光電轉換單元光電式轉換入射可見射線和累積對應於其光量之電荷量的信號電荷。稍後將說明單位像素的詳細組態。

另外，在像素陣列單元 12 中，沿著圖 1 之左和右方向（像素配置方向/像素列的水平方向），針對矩陣型像素配置的每一列配置像素驅動線 121，及沿著圖 1 之上和下方向（像素配置方向/像素行的垂直方向），針對其每一行配置垂直信號線 122。在圖 1 中，每一像素驅動線 121 被圖示成一線，但是本發明並不侷限於此。每一像素驅動線 121 的一端連接到對應於垂直驅動單元 13 的每一列之輸出終端。

垂直驅動單元 13 係由包括移位暫存器和位址解碼器的列掃描電路所組配，及代表以列等單位同時驅動像素陣列單元 12 的所有像素之像素驅動單元。雖然未圖示垂直驅動單元 13 的詳細組態，但是通常垂直驅動單元 13 包括兩掃描系統，即，讀出掃描系統和掃查掃描系統。

讀出掃描系統連續選擇性掃描像素陣列單元 12 的單位像素，以讀出來自單位像素的信號。掃查掃描系統執行有關讀出列的掃查掃描，讀出列係按快門速度的時間在讀

出掃描前由讀出掃描系統所掃描。

根據掃查掃描系統的掃查掃描，從讀取列的單位像素之光電轉換單元掃查出（重置）不必要的電荷。然後，藉由以掃查掃描系統掃查（重置）不必要的電荷來執行所謂的電子快門操作。此處，電子快門操作意指掃查光電轉換元件的光電電荷和重新開始曝光（開始信號電荷的累積）之操作。

藉由以讀出掃描系統所執行之讀出操作所讀出的信號對應於在僅在其之前的讀出操作或電子快門操作之後的光入射量。另外，從僅在之前的讀出操作之讀出時序或電子快門操作的掃查時序到此時的讀出操作之讀出時序的週期將是單位像素中之光電電荷的累積時間（曝光時間）。

經由各自垂直信號線 122 將從已由垂直驅動單元 13 所選擇性掃描之像素列的每一單位像素所輸出之信號供應到行處理單元 14。行處理單元 14 執行有關信號的預定信號處理，這些信號係藉由像素陣列單元 12 的每一像素行，經由垂直信號線 122，從選定列的每一單位像素所輸出；並且在信號處理之後暫時保持像素信號。

詳言之，行處理單元 14 接收每一單位像素的信號，及例如執行有關信號的信號處理，諸如以 CDS（相關雙倍取樣）的雜訊去除、信號放大或 AD（類比-數位）等。像素所特有之固定圖案雜訊（如、重置雜訊或放大電晶體的臨界值之變化）係由雜訊去除處理來去除。此處所例示之信號處理僅是例子，並不侷限於此。

水平驅動單元 15 係由包括移位暫存器和位址解碼器的行掃描電路所組配，及連續選擇對應於行處理單元 14 中的像素行之單位電路。根據水平驅動單元 15 的選擇性掃描，以每一單位電路在行處理單元 14 所處理之像素信號被連續輸出到水平匯流排 18，及經由水平匯流排 18 傳送到輸出電路單元 16。

輸出電路單元 16 處理和輸出經由水平匯流排 18 所傳送的信號。當作輸出電路單元 16 中的處理，除了只執行緩衝處理之例子外，可引用在以每一行緩衝或校正變化之前的各種數位信號處理，諸如黑色位準的調整等。

系統控制單元 17 接收從晶片 11 的外面所供應之時脈，指出操作模式等的資料，及輸出諸如 CMOS 影像感測器 10 的內部資訊等資料。另外，系統控制單元 17 包括產生各種時序信號之時序產生器，及依據時序產生器所產生之時序信號來控制周邊電路部的驅動，諸如垂直驅動單元 13、行處理單元 14 和水平驅動單元 15 等。

[1-2.單位像素的電路組態]

接著，將說明單位像素 20 的電路組態之詳細例子。此處，將說明未具有保持電荷之記憶體單元在像素內的像素結構時和具有記憶體單元的像素結構時之兩電路組態當作例子。下面，未具有記憶體單元之像素結構的電路例子將被稱作電路例子 1，而具有記憶體單元之像素結構的電路例子將被稱作電路例子 2。

（未具有記憶體單元在像素內之像素結構的例子）

圖 2 為未具有記憶體單元在像素內之像素結構的電路例子 1 之電路組態的電路圖。除了光電轉換單元之光電二極體 21 之外，根據電路例子 1 之單位像素 20A 例如還包括轉移電晶體 22、重置電晶體 23、放大電晶體 24、選擇電晶體 25 和電荷放電電晶體 26。

光電二極體 21 具有連接到負電源（如，地面）之陽極電極，將所接收到的可見射線光電式轉換成光電電荷（此處是光電子），光電電荷量與其光量成比例，並且累積光電電荷。光電二極體 21 具有透過轉移電晶體 22 電連接到放大電晶體 24 的閘電極之陰極電極。

下文，電連接到放大電晶體 24 的閘電極之節點 27 將被稱作 FD（浮動擴散 / 浮動擴散區）段。也就是說，FD 段 27 是包括對應於轉移電晶體 22 的汲極區之擴散層連接到放大電晶體 24 的閘電極之互連，及包括浮動電容 C_{fd} 。

轉移電晶體 22 連接在光電二極體 21 的陰極電極和 FD 段 27 之間。當傳送脈衝 TRG 供應到其閘電極時打開轉移電晶體 22，使得累積在光電二極體 21 中的光電電荷轉移到 FD 段 27。

重置電晶體 23 包括充作第一主要電極和第二主要電極之 FD 段 27，它們連接到供電電壓 V_{dd} 的電力線。在例子中，第一主要電極是源極電極而第二主要電極是汲極電

極。當重置脈衝 RST 供應到其閘電極時打開重置電晶體 23，使得浮動電容 Cfd 的保持電荷被丟棄到供電電壓 Vdd，如此浮動電容 Cfd 被重置。若浮動電容 Cfd 被重置，則 FD 段 27（即，單位像素 20）被重置。

放大電晶體 24 具有連接到 FD 段 27 的閘電極，和連接到供電電壓 Vdd 的電力線之汲極電極，及輸出具有對應於 FD 段 27 的電位之位準的信號。選擇電晶體 25 例如具有連接到放大電晶體 24 的源極電極之汲極電極，和連接到垂直信號線 122 的源極電極。

當選擇脈衝 SEL 供應到其閘電極時打開選擇電晶體 25，使得單位像素 20 進入選擇狀態，及從放大電晶體 24 所供應之信號被輸出到垂直信號線 122。有關選擇電晶體 25，可利用連接在供電電壓 Vdd 的電力線和放大電晶體 24 的汲極電極之間的電路組態。

電荷放電電晶體 26 連接在光電二極體 21 和電荷放電節點（如、供電電壓 Vdd 的電力線）之間。當電荷放電脈衝 OFG 供應到其閘電極時打開電荷放電電晶體 26，使得光電二極體 21 中的光電電荷選擇性被丟棄到電荷放電節點。

下列目的而設置電荷放電電晶體 26。也就是說，如上述，因為在未執行光電電荷的累積之週期期間打開電荷放電電晶體 26，所以能夠防止過多的光入射到光電二極體 21 內及充滿光電電荷，然後超過飽和電荷量的電荷溢流到 FD 段 27 或其周邊。

在根據具有上述組態之電路例子 1 的單位像素 20A 中，在打開轉移電晶體 22 或電荷放電電晶體 26 之後，累積在光電二極體 21 中的電荷被放電，然後打開轉移電晶體 22 或電荷放電電晶體 26。以此方式，開始光電二極體 21 中的光電電荷之累積。

在曝光結束時，轉移電晶體 22 被打開，使得累積在光電二極體 21 中的光電電荷轉移到 FD 段 27 的浮動電容 Cfd。在轉移光電電荷之前，藉由打開重置電晶體 23 事先重置 FD 段 27。然後，由放大電晶體 24 讀出緊接在重置之後的 FD 段 27 之電壓當作重置位準，及經由選擇電晶體 25 輸出到垂直信號線 122。

在讀出重置位準之後，電荷轉移到 FD 段 27，由放大電晶體 24 讀出那時的 FD 段 27 之電壓當作信號位準，及經由選擇電晶體 25 輸出到垂直信號線 122。放大電晶體 24 所讀出之信號的順序並不侷限於重置位準和信號位準的順序。也就是說，在從光電二極體 21 轉移光電電荷到 FD 段 27 之後，可讀出信號位準。之後，重置 FD 段 27 和可讀出重置位準。

以此方式，經由垂直信號線 122 將從單位像素 20A 連續輸出到垂直信號線 122 之重置位準和信號位準被供應到行處理單元 14（見圖 1），稍後將說明。然後，在行處理單元 14 中，執行 CDS 處理，以獲得重置位準和信號位準之間的差，以獲得去除像素特有的固定圖案雜訊之原始信號（正確信號）。

在根據電路例子 1 之單位像素 20A 中，傳送脈衝 TRG、重置脈衝 RST 和選擇脈衝 SEL 充作驅動信號，此驅動信號用以執行用以從單位像素 20A 讀出信號之驅動。

（具有記憶體單元在像素內之像素結構的例子）

圖 3 為具有記憶體單元在像素內之像素結構的電路例子 2 之電路組態的電路圖。在圖 3 中，相同參考號碼被用於指定與圖 2 所示者相同的元件。

除了光電二極體 21、轉移電晶體 22、重置電晶體 23、放大電晶體 24、選擇電晶體 25 和電荷放電電晶體 26 之外，根據電路例子 2 之單位像素 20B 還包括記憶體單元 28。記憶體單元 28 設置在光電二極體 21 和轉移電晶體 22 之間。

因為光電二極體 21、轉移電晶體 22、重置電晶體 23、放大電晶體 24、選擇電晶體 25 和電荷放電電晶體 26 的連接關係和功能基本上和根據依據電路例子 1 之單位像素 20A 的元件之那些完全相同，所以將省略其詳細說明以避免累贅。記憶體單元 28 包括用以保持光電電荷之電容 C_m ，及具有從光電二極體 21 轉移光電電荷到電容 C_m 來回應傳送脈衝 TRX 之轉移功能。

當作具有記憶體單元 28 的像素結構，例如可利用類似於 CCD（電荷耦合裝置）之嵌入式通道結構。然而，本發明並不侷限於嵌入式通道結構，及除了嵌入式通道結

構之外，也可利用眾所皆知的結構（如，參考日本未審查專利申請案公開第 2006-311515 號或日本未審查專利申請案公開第 2007-503722 號）。

設置記憶體單元 28 在像素內的原始目的在於實現雜訊減少處理，包括像素的重置操作時之 KTC 雜訊（如，參考日本未審查專利申請案公開第 2006-311515 號或日本未審查專利申請案公開第 2007-503722 號）。另外，若利用除了 FD 段 27 外還設置像素內之能夠保持電荷的記憶體單元 28 之像素結構，則能夠獲得防止飽和時光電電荷的溢流之效果。

在根據電路例子 2 的單位像素 20B 中，傳送脈衝 TRG、重置脈衝 RST、選擇脈衝 SEL 和傳送脈衝 TRX 充作驅動信號，用以執行用以從單位像素 20B 讀出信號之驅動。

如上述，在 CMOS 影像感測器 10 中，當利用將電荷放電電晶體 26 設置在單位像素 20（20A 及 20B）之像素結構時，本發明的精髓在於防止佈局效率或靈敏度降低。之後，將說明其詳細實施例。

<2.第一實施例>

[系統組態]

圖 4 為根據本發明的第一實施例之 CMOS 影像感測器的主要元件之組態的電路圖。此處，說明二維配置圖 2 所示之電路例子 1 的單位像素 20A 之 CMOS 影像感測器當

作例子。另外，爲了簡化圖 4，代表性圖示某些像素行的兩單位像素 20A-i 及 20A-i-1，它們彼此垂直毗連。

如圖 4 所示，在單位像素 20A-i 及 20A-i-1 中，當作像素驅動線 121，例如，可設置諸如傳送線 121-1、重置線 121-2 和選擇線 121-3 等三驅動線到每一像素列。按照每一像素列，這些驅動線 121-1、121-2 和 121-3 各自連接到對應於垂直驅動單元 13 的輸出終端。

然後，聚焦在第 i 像素列的同時進行說明。以像素列爲單位，傳送線 121-1 供應第 i 列的傳送脈衝 TRGi 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 TRGi 係從垂直驅動單元 13 所輸出。以像素列爲單位，重置線 121-2 供應第 i 列的重置脈衝 RSTi 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 RSTi 係從垂直驅動單元 13 所輸出。

以像素列爲單位，重置線 121-3 供應第 i 列的選擇脈衝 SELi 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 SELi 係從垂直驅動單元 13 所輸出；並且以像素列爲單位，供應第 i 列的選擇脈衝 SELi 給前一系列（即，第 i-1 列）之電荷放電電晶體 26 的閘電極。也就是說，當作事先執行有關列掃描方向信號讀出之單位像素 20A-i-1 的電荷放電電晶體 26 之電荷放電脈衝 OFGi-1，共同使用之後執行信號讀出的單位像素 20A-1 之選擇電晶體 25 的選擇脈衝 SELi。

[驅動例子]

接著，將使用圖 5 的時序圖來說明根據第一實施例之 CMOS 影像感測器的驅動方法之一例子。

首先，有關所有像素列，在時間 t_{11} 中，傳送脈衝 $TRGi$ 和重置脈衝 $RSTi$ 是在活動狀態（高位準），及累積在光電二極體 21 中的電荷被放電，以開始全局曝光。有關放電累積的電荷之操作，因為如上述雖然打開電荷放電電晶體 26 但未發生問題，所以在全局曝光時，選擇脈衝 SEL 可在活動狀態。

在執行全局曝光的週期期間，光電電荷累積在光電二極體 21 中。然後，在結束全局曝光的時間 t_{12} 中，傳送脈衝 $TRGi$ 是在活動狀態，使得累積在光電二極體 21 中的電荷被轉移到 FD 段 27 的浮動電容 C_{fd} 。在執行全局曝光的週期期間執行上述操作。

按照每一像素列來執行從單位像素 20A 讀出信號。詳言之，在時間 t_{13} 之選擇脈衝 $SELi-1$ 是在活動狀態之第 $i-1$ 列的信號讀出中，首先，FD 段 27 的浮動電容 C_{fd} 所保持之光電電荷被讀出當作信號位準。將讀出信號位準之週期稱作 D 週期。

接著，在時間 t_{14} 中，重置脈衝 $RSTi$ 是在活動狀態中，以重置 FD 段 27 的浮動電容 C_{fd} 。然後，當浮動電容 C_{fd} 被重置時之 FD 段 27 的電壓被讀出當作重置位準。將讀出重置位準之週期稱作 P 週期。

連續地，將說明進入第 i 列的讀出操作之理由。在第 $i-1$ 列的讀出操作和第 i 列的讀出操作之間執行操作，以

防止光電電荷由於光電二極體 21 的飽和導致溢流。詳言之，在 t_{15} 和 t_{16} 之間的週期中，選擇脈衝 SEL_i 是在活動狀態中，及打開電荷放電電晶體 26，使得光電二極體 21 的光電電荷被充電到供電電壓 V_{dd} 。如此，能夠防止光電二極體 21 的飽和。

如上述，在根據第一實施例之 CMOS 影像感測器中，當執行用以從單位像素 20A-i 讀出信號之驅動時，使用選擇脈衝 SEL_i 來驅動電荷放電電晶體 26。另外，因為使用選擇脈衝 SEL_i 當作電荷放電電晶體 26 的電荷放電脈衝 OFG，所以即使未設置電荷放電脈衝 OFG 專屬的信號線，仍可使用用於選擇脈衝 SEL 的選擇線 121-3 當作專屬信號線，使得能夠驅動電荷放電電晶體 26。

也就是說，在具有帶著電荷放電電晶體 26 之結構的 CMOS 影像感測器中，即使未添加驅動電荷放電電晶體 26 專屬的信號線，仍能夠驅動電荷放電電晶體 26。以此方式，利用不需要驅動電荷放電電晶體 26 專屬的信號線之組態，以不產生由於添加電荷放電電晶體 26 所伴隨之佈局效率或靈敏度減少。

另外，根據實施例，當作第 $i-1$ 列的電荷放電電晶體 26 之驅動信號（即，電荷放電脈衝 OFG），使用在第 $i-1$ 列之後執行信號讀出的第 i 列之選擇電晶體 25 的選擇脈衝 SEL_i 。然而，本發明並不侷限於此。即，在假設僅藉由全局曝光操作來分開曝光週期與讀出週期時，甚至使用任意像素列的選擇脈衝 SEL 仍不會發生問題。

在共同使用的選擇脈衝 SEL 中，如同在圖 5 之驅動例子時一般，當作有關列掃描方向（讀出掃描方向）所事先讀出之像素中的電荷放電電晶體 26 之電荷放電脈衝 OFG，使用之後被讀出的像素中之選擇脈衝 SEL 較佳。原因如下。

當作有關列掃描方向所事先讀出之像素中的電荷放電脈衝 OFG，使用之後被讀出的像素中之選擇脈衝 SEL 較佳，以能夠處理一般驅動 CMOS 影像感測器之旋轉快門操作。此處，與全局曝光不同的是，旋轉快門操作對應於在列掃描方向連續放電累積在光電二極體 21 中的電荷之後開始曝光，及連續執行曝光的結束和信號的讀出之驅動方法。

圖 6 圖解旋轉快門操作時的驅動例子。當聚焦在第 $i-1$ 列時，在不同列（第 $n-1$ 列）的讀出週期期間放電累積在光電二極體 21 中的電荷之後開始曝光，然後連續讀出第 $i-1$ 列的讀出週期期間在 P 週期中的重置位準和在 D 週期中的信號。同樣地，關於下一個第 i 列，在不同列（第 n 列）開始曝光。

在此種例子中，當作事先讀出之像素中的電荷放電脈衝 OFG，使用之後被讀出之像素的選擇脈衝 SEL，以能夠將 CMOS 影像感測器驅動成，能夠防止讀出之前的累積電荷由於不同列的選擇脈衝 SEL 而從電荷放電電晶體 26 被丟棄。

如上述，若以一系列（一像素）針對選擇脈衝 SEL 前

進電荷放電脈衝 OFG，則滿足共同保持的電荷放電脈衝 OFG。如此，前進的列之數目是任意的。此外，當在以兩列（兩脈衝）或更多所前進之像素中共同保持電荷放電脈衝 OFG 時，可獲得效率高的讀出順序。

例如，出現在每一像素中堆疊諸如 Bayer 配置等複數種濾色器，及在添加具有相同顏色的像素之操作中，以兩列連續讀出具有相同顏色的像素之例子。即，緊接第 i 列之後讀出第 $i+2$ 列，然後讀出第 $i+1$ 列和第 $i+3$ 列之操作順序是有效的。在此種例子中，使用以兩列前進的像素之選擇脈衝 SEL 當作電荷放電脈衝 OFG 較佳。

圖 7 為電晶體和線路的配置之一例子。在此種例子中，藉由以兩列前進的第 i 列之選擇脈衝 SEL 的選擇線 121-3，驅動第 $i-2$ 列的電荷放電電晶體 26 之閘電極。在圖 7 中，為了簡化圖式，未圖示除了選擇線 121-3 外的像素驅動線 121，即，傳送線 121-1 和重置線 121-2。

另外，根據實施例，單位像素 20 是如圖 2 所示之電路例子 1 的單位像素 20A 之例子被說明當作例子。然而，即使單位像素 20 是如圖 3 所示之電路例子 2 的單位像素 20B（即，具有與 FD 段 27 分開的記憶體單元 28 之單位像素 20B）也不會發生問題。

<3.第二實施例>

圖 8 為根據本發明的第二實施例之 CMOS 影像感測器的主要元件之組態的電路圖。在圖 8 中，相同參考號碼被

用於指定與圖 4 所示者相同的元件。

根據實施例之 CMOS 影像感測器係依據 CMOS 影像感測器，其中圖 2 所示之電路例子 1 的單位像素 20A 被二維配置。另外，為了簡化圖 8，代表性圖示彼此垂直毗連之某一像素行的兩單位像素 20A-i 及 20A-i-1。

如圖 8 所示，在單位像素 20A-i 及 20A-i-1 中，當作像素驅動線 121，例如，按每一像素列來設置諸如傳送線 121-1、重置線 121-2 和選擇線 121-3 等三驅動線。按每一像素列，這些驅動線 121-1、121-2 和 121-3 分別連接到對應於垂直驅動單元 13 的輸出終端。

然後，聚焦在第 i 像素列的同時進行說明。以像素列為單位，傳送線 121-1 供應第 i 列的傳送脈衝 TRGi 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 TRGi 係從垂直驅動單元 13 所輸出。以像素列為單位，選擇線 121-3 供應第 i 列的選擇脈衝 SELi 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 SELi 係從垂直驅動單元 13 所輸出。

同時，以像素列為單位，重置線 121-2 供應第 i 列的重置脈衝 RSTi 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 RSTi 係從垂直驅動單元 13 所輸出；並且以像素列為單位，供應第 i 列的重置脈衝 RSTi 給同一列之電荷放電電晶體 26 的閘電極。

如上述，在根據第二實施例之 CMOS 影像感測器中，當執行從單位像素 20A 讀出信號之驅動時，使用重置脈衝 RST 來驅動電荷放電電晶體 26。另外，因為使用重置

脈衝 RST 當作電荷放電電晶體 26 的電荷放電脈衝 OFG，所以即使未設置電荷放電脈衝 OFG 專屬的信號線，仍可使用用於重置脈衝 RST 的選擇線 121-2 當作專屬信號線，以能夠驅動電荷放電電晶體 26。

也就是說，與第一實施例相同，在具有帶著電荷放電電晶體 26 之結構的 CMOS 影像感測器中，即使未添加驅動電荷放電電晶體 26 專屬的信號線，仍能夠驅動電荷放電電晶體 26。以此方式，利用不需要驅動電荷放電電晶體 26 專屬的信號線之組態，以不產生由於添加電荷放電電晶體 26 所伴隨之佈局效率或靈敏度減少。

此外，在包括圖 2 所示之電路例子 1 的單位像素 20A 之 CMOS 影像感測器中，當共同保持重置脈衝 RST 和電荷放電脈衝 OFG 時，當開始曝光時，電荷放電電晶體 26 只為電荷放電而操作。這是因為，若在浮動電容 Cfd 中保持光電電荷之讀出週期期間，打開電荷放電電晶體 26 以及重置脈衝 RST 是在活動狀態，則重置電晶體 23 亦被打開，如此會遺失浮動電容 Cfd 的累積電荷。

<4.第三實施例>

[系統組態]

圖 9 為根據本發明的第三實施例之 CMOS 影像感測器的主要元件之組態的電路圖。在圖 9 中，相同參考號碼被用於指定與圖 4 所示者相同的元件。

根據實施例之 CMOS 影像感測器係依據圖 3 所示之電

路例子 2 的單位像素之 CMOS 影像感測器，即，二維配置包括保持電荷的記憶體單元 28 在像素內之單位像素 20B。另外，爲了簡化圖 9，代表性圖示彼此垂直毗連之某一像素行的兩單位像素 20B-i 及 20B-i-1。

如圖 9 所示，在單位像素 20B-i 及 20B-i-1 中，當作像素驅動線 121，例如，將諸如傳送線 121-1、重置線 121-2、選擇線 121-3 和傳送線 121-4 等四個驅動線設置給每一像素列。按每一像素列，這些驅動線 121-1、121-2、121-3 和 121-4 分別連接到對應於垂直驅動單元 13 的輸出終端。

然後，聚焦在第 i 像素列的同時進行說明。以像素列爲單位，傳送線 121-1 供應第 i 列的傳送脈衝 $TRGi$ 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 $TRGi$ 係從垂直驅動單元 13 所輸出。以像素列爲單位，選擇線 121-3 供應第 i 列的選擇脈衝 $SELi$ 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 $SELi$ 係從垂直驅動單元 13 所輸出。以像素列爲單位，傳送線 121-4 供應第 i 列的傳送脈衝 $TRXi$ 給記憶體單元 28 的閘電極，第 i 列的傳送脈衝 $TRXi$ 係從垂直驅動單元 13 所輸出。

同時，以像素列爲單位，重置線 121-2 供應第 i 列的重置脈衝 $RSTi$ 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 $RSTi$ 係從垂直驅動單元 13 所輸出；並且以像素列爲單位，供應第 i 列的重置脈衝 $RSTi$ 給前一行（即，第 i-1 行）之電荷放電電晶體 26 的閘電極。也就是說，當作事

先執行有關列掃描方向信號讀出之單位像素 $20B-i-1$ 的電荷放電脈衝 $OFGi-1$ ，共同使用後來執行信號讀出的像素 $20B-i$ 的重置脈衝 $RSTi$ 。

若利用根據電路例子 2 之包括記憶體單元 28 的像素結構，則能夠獲得在飽和時防止電荷溢流之作用。在包括根據電路例子 2 之單位像素 $20B$ 的 CMOS 影像感測器中，如習知技藝所眾所皆知一般，經由全局曝光而累積在光電二極體 21 中的光電電荷同時轉移到有關所有像素的記憶體單元 28，及保持在電容 C_m 中。然後，在讀出時從 FD 段 27 轉移光電電荷到記憶體單元 28。

[驅動例子]

接著將使用圖 10 的時序圖來說明根據第三實施例之 CMOS 影像感測器的驅動方法之一例子。

首先，關於所有像素列，在時間 t_{21} 中，重置脈衝 $RSTi$ 、傳送脈衝 $TRXi$ 和傳送脈衝 $TRXi$ 是在活動狀態，及累積在光電二極體 21 中的電荷被放電，以開始全局曝光。此時，當透過電荷放電電晶體 26 完全放電累積在光電二極體 21 中的電荷時，可省略藉由傳送脈衝 $TRXi$ 到記憶體單元 28 之轉移驅動。

在執行全局曝光的週期期間，光電電荷累積在光電二極體 21 中。然後，在結束全局曝光的時間 t_{22} 中，傳送脈衝 $TRXi$ 是在活動狀態，以將累積在光電二極體 21 中的電荷轉移到記憶體單元 28 和保持在電容 C_m 中。在執

行全局曝光的週期期間執行上述操作。

按每一像素列來執行從單位像素 20B 讀出信號。詳言之，若在時間 t_{23} 中選擇脈衝 SEL_{i-1} 是在活動狀態，則到達第 $i-1$ 列的信號讀出週期。在第 $i-1$ 列的信號讀出週期中，首先，在時間 t_{24} 中重置脈衝 RST_{i-1} 是在活動狀態，以重置 FD 段 27 的浮動電容 C_{fd} 。然後，那時之 FD 段 27 的電壓被讀出當作重置位準（P 週期）。

之後，在時間 t_{25} 中，傳送脈衝 TRG_{i-1} 是在活動狀態，以將光電電荷從記憶體單元 28 的電容 C_m 轉移到 FD 段 27 的浮動電容 C_{fd} 。浮動電容 C_{fd} 所保持的光電電荷被讀出當作信號位準（D 週期）。

連續地，將說明進入第 i 列的讀出操作之理由。在第 $i-1$ 列的讀出操作和第 i 列的讀出操作之間執行操作，以防止光電電荷由於光電二極體 21 的飽和導致溢流。詳言之，在 t_{26} 和 t_{27} 之間的週期中，重置脈衝 RST_i 是在活動狀態中，及以想要的頻率打開電荷放電電晶體 26，使得光電二極體 21 的光電電荷被充電到供電電壓 V_{dd} 的位準。如此，能夠防止光電二極體 21 的飽和。

如上述，類似於第二實施例，根據第三實施例之 CMOS 影像感測器利用不需要驅動電荷放電電晶體 26 專屬的信號線之組態。結果，類似於第一和第二實施例，不產生由於添加電荷放電電晶體 26 所伴隨之佈局效率或靈敏度減少。

圖 11 圖解旋轉快門操作時之驅動例子。在讀出週期

重置 FD 段 27 的浮動電容 Cfd 之前，傳送脈衝 TRXi-1 是在活動狀態，及累積在光電二極體 21 中的電荷被轉移到記憶體單元 28，以結束曝光週期。然後，在重置脈衝 RSTi-1 是在活動狀態和重置 FD 段 27 的浮動電容 Cfd 之後，讀出重置位準（P 週期）。連續地，在傳送脈衝 TRGi-1 是在活動狀態和光電電荷從記憶體單元 28 轉移到 FD 段 27 之後，讀出信號位準（D 週期）。

在信號讀出週期中，在由重置電晶體 23 重置浮動電容 Cfd 之前，累積在光電二極體 21 中的電荷轉移到記憶體單元 28 的電容 Cm。也就是說，在重置脈衝 RST 之前，傳送脈衝 TRX 是在活動狀態。以此方式，累積在光電二極體 21 中的電荷可被排空到記憶體單元 28，以能夠實現防止經由藉由下一重置脈衝 RST 的驅動使累積的電荷從光電二極體 21 遺失之驅動方法。

當利用驅動方法時，可共同保持同一像素的重置脈衝 RST 和電荷放電脈衝 OFG。否則，如實施例所說明一般，有關列掃描方向，當作事先讀出之像素的電荷放電脈衝 OFG 之線路，可共同保持之後被讀出之像素的重置脈衝 RST 之重置線 121-2。

<5.第四實施例>

圖 12 為根據本發明的第四實施例之 CMOS 影像感測器的主要元件之組態的電路圖。在圖 12 中，相同參考號碼被用於指定與圖 8 所示者相同的元件。

類似於第二實施例，根據實施例之 CMOS 影像感測器係依據 CMOS 影像感測器，其中圖 2 所示之電路例子 1 的單位像素 20A 被二維配置。另外，爲了簡化圖 12，代表性圖示彼此垂直毗連之某一像素行的兩單位像素 20A-i 及 20A-i-1。

如圖 12 所示，在單位像素 20A-i 及 20A-i-1 中，當作像素驅動線 121，例如，按每一像素列來設置諸如傳送線 121-1、重置線 121-2 和選擇線 121-3 等三驅動線。按每一像素列，這些驅動線 121-1、121-2 和 121-3 分別連接到對應於垂直驅動單元 13 的輸出終端。

然後，聚焦在第 i 像素列的同時進行說明。以像素列爲單位，傳送線 121-1 供應第 i 列的傳送脈衝 TRGi 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 TRGi 係從垂直驅動單元 13 所輸出；以及供應前一列（即，第 i-1 列）電荷放電電晶體 26 的閘電極。也就是說，當作事先執行有關列掃描方向信號讀出之單位像素 20A-i-1 的電荷放電電晶體 26 之電荷放電脈衝 OFGi-1，共同使用之後執行信號讀出的像素 20A-i 之傳送脈衝 TRGi。

以像素列爲單位，重置線 121-2 供應第 i 列的重置脈衝 RSTi 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 RSTi 係從垂直驅動單元 13 所輸出。以像素列爲單位，選擇線 121-3 供應第 i 列的選擇脈衝 SELi 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 SELi 係從垂直驅動單元 13 所輸出。

如上述，在根據第四實施例之 CMOS 影像感測器中，當執行從單位像素 20A 讀出信號之驅動時，使用傳送脈衝 TRGi 來驅動電荷放電電晶體 26。另外，因為傳送脈衝 TRGi 被使用當作電荷放電脈衝 OFG，所以即使未設置電荷放電脈衝 OFG 專屬的信號線，仍可使用用於傳送脈衝 TRGi 的選擇線 121-1 當作專屬信號線，使得能夠驅動電荷放電電晶體 26。

也就是說，類似於第一至第三實施例，即使未添加驅動電荷放電電晶體 26 專屬之信號線，仍能夠驅動電荷放電電晶體 26。以此方式，利用不需要驅動電荷放電電晶體 26 專屬的信號線之組態，以不產生由於添加電荷放電電晶體 26 所伴隨之佈局效率或靈敏度減少。

尤其是，當作事先執行有關列掃描方向信號讀出之單位像素 20A-i-1 的電荷放電電晶體 26 之電荷放電脈衝 OFGi-1，共同使用之後執行信號讀出的單位像素 20A-i 之傳送脈衝 TRGi，使得能夠獲得下列效果。也就是說，在將累積於光電二極體 21 中的電荷轉移到 FD 段 27 之前，驅動電荷放電電晶體 26，以能夠防止累積在光電二極體 21 中的電荷會遺失之驅動。

<6.第五實施例>

圖 13 為根據本發明的第五實施例之 CMOS 影像感測器的主要元件之組態的電路圖。在圖 13 中，相同參考標號被用於指定與圖 9 所示者相同的元件。

根據實施例之 CMOS 影像感測器係依據圖 3 所示之電路例子 2 的單位像素之 CMOS 影像感測器，即，二維配置包括保持電荷的記憶體 28 在像素內之單位像素 20B。另外，爲了簡化圖 13，代表性圖示彼此垂直毗連之某一像素行的兩單位像素 20B-i 及 20B-i-1。

如圖 13 所示，在單位像素 20B-i 及 20B-i-1 中，當作像素驅動線 121，例如，將諸如傳送線 121-1、重置線 121-2、選擇線 121-3 和傳送線 121-4 等四個驅動線設置給每一像素列。按每一像素列，這些驅動線 121-1、121-2、121-3 和 121-4 分別連接到對應於垂直驅動單元 13 的輸出終端。

然後，聚焦在第 i 像素列的同時進行說明。以像素列爲單位，傳送線 121-1 供應第 i 列的傳送脈衝 TRGi 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 TRGi 係從垂直驅動單元 13 所輸出。以像素列爲單位，重置線 121-2 供應第 i 列的重置脈衝 RSTi 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 RSTi 係從垂直驅動單元 13 所輸出。以像素列爲單位，選擇線 121-3 供應第 i 列的選擇脈衝 SELi 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 SELi 係從垂直驅動單元 13 所輸出。

以像素列爲單位，傳送線 121-4 供應第 i 列的傳送脈衝 TRXi 給記憶體單元 28 的閘電極，第 i 列的傳送脈衝 TRXi 係從垂直驅動單元 13 所輸出；並且以像素列爲單位，供應第 i 列的傳送脈衝 TRXi 給前一列（即，第 i-1 列

) 的電荷放電電晶體 26 之閘電極。也就是說，當作事先執行有關列掃描方向信號讀出之像素 20B-i-1 的電荷放電脈衝 OFGi-1，共同使用之後執行信號讀出的像素 20B-i 之傳送脈衝 TRXi。

如上述，在根據第五實施例之 CMOS 影像感測器中，當執行從單位像素 20B 讀出信號之驅動時，使用傳送脈衝 TRXi 來驅動電荷放電電晶體 26。另外，因為傳送脈衝 TRXi 被使用當作電荷放電脈衝 OFG，所以即使未設置電荷放電脈衝 OFG 專屬的信號線，仍可使用用於傳送脈衝 TRXi 的傳送線 121-4 當作專屬信號線，使得能夠驅動電荷放電電晶體 26。

也就是說，類似於第一至第四實施例，即使未添加驅動電荷放電電晶體 26 專屬之信號線，仍能夠驅動電荷放電電晶體 26。以此方式，利用不需要驅動電荷放電電晶體 26 專屬的信號線之組態，以不產生由於添加電荷放電電晶體 26 所伴隨之佈局效率或靈敏度減少。

另外，當作事先執行有關列掃描方向信號讀出之單位像素 20B-i-1 的電荷放電電晶體 26 之電荷放電脈衝 OFGi-1，共同使用之後執行信號讀出的單位像素 20B-i 之傳送脈衝 TRXi，使得能夠獲得完全同於第四實施例所獲得之效果的效果。也就是說，在將累積於光電二極體 21 中的電荷轉移到 FD 段 27 之前，驅動電荷放電電晶體 26，以能夠防止累積在光電二極體 21 中的電荷會遺失之驅動。

在第四和第五實施例中，在 FD 段 27 的浮動電容 Cfd

或記憶體單元 28 的電容 C_m 保持電荷之狀態中，當需要析取累積在光電二極體 21 中的電荷時，CMOS 影像感測器被設計如下。也就是說，如圖 14 所示，需要將 CMOS 影像感測器設計成，電荷放電電晶體 26 的電位障壁低於轉移電晶體 22 的電位障壁。

當如上述設計元件的電位時，因為未同時轉移電荷到所有像素，所以執行旋轉快門操作，在其中沿著列掃描方向相繼結束曝光週期。然而，因為並不侷限於典型旋轉快門操作中的信號讀出，所以能夠獲得具有高同步和低失真的高品質影像。在列掃描方向執行電荷轉移，使得電荷能夠轉移到 FD 段 27 的浮動電容 C_{fd} ，卻如圖 15 所示不必放電累積在光電二極體 21 中的電荷。

另外，當保留電荷存在於 FD 段 27 的浮動電容 C_{fd} 時，若藉由傳送脈衝 TRG 同時執行有關所有像素驅動，則如圖 16A 所示，因為從具有低電位障壁之電荷放電電晶體 26 側放電過量電荷，所以過量電荷未添加到保留電荷，及如圖 16B 所示一般完成過量電荷的放電。

<7.應用>

在上述實施例中，已說明二維配置單位像素 20 之 CMOS 影像感測器當作例子。然而，本發明並不侷限於此。詳言之，就如圖 3 所示之電路例子 2 而言，即，包括記憶體單元 28 在像素內的單位像素 20B，可將本發明應用到具有保持結構乘上複數像素之 CMOS 影像感測器，其中

在複數個像素之間共同保持原本設置給每一像素之元件的一部分。

[兩水平像素來保持之像素結構]

圖 17 為當應用本發明到像素結構時之主要元件的組態之電路圖，在此像素結構中在水平方向（橫向方向）彼此毗連的兩像素之間共同保持元件的一部分。在圖 17 中，相同參考號碼被用於指定與圖 9 所示者相同的元件。

如圖 17 所示，在根據應用的像素保持結構中，在水平方向彼此毗連的兩像素之間共同保持重置電晶體 23、放大電晶體 24、選擇電晶體 25 和 FD 段 27。有關由兩水平像素來保持之像素結構，根據應用，當執行從單位像素 20B 讀出信號之驅動時的選擇脈衝 SEL_i 被使用當作電荷放電脈衝 OFG。

詳言之，參考圖 17，當作像素驅動線 121，例如設置諸如傳送線 121-1、重置線 121-2、選擇線 121-3 和傳送線 121-4 等四個驅動線。然後，聚焦在第 i 像素列的同時進行說明。以像素列為單位，傳送線 121-1 供應第 i 列的傳送脈衝 $TRGi$ 給轉移電晶體 22 的閘電極，第 i 列的傳送脈衝 $TRGi$ 係從垂直驅動單元 13 所輸出。以像素列為單位，重置線 121-2 供應第 i 列的重置脈衝 RST_i 給重置電晶體 23 的閘電極，第 i 列的重置脈衝 RST_i 係從垂直驅動單元 13 所輸出。

以像素列為單位，選擇線 121-3 供應第 i 列的選擇脈

衝 SEL_i 給選擇電晶體 25 的閘電極，第 i 列的選擇脈衝 SEL_i 係從垂直驅動單元 13 所輸出；並且以像素列為單位，供應第 i 列的選擇脈衝 SEL_i 給前一列（即，第 $i-1$ 列）的電荷放電電晶體 26 之閘電極。以此方式，當作事先執行有關列掃描方向信號讀出之單位像素 20B- $i-1$ 的電荷放電脈衝 OFG_{i-1} ，共同使用之後執行信號讀出的單位像素 20B- i 之選擇電晶體 25 的選擇脈衝 SEL_i 。

如上述，本發明亦可應用到由兩水平像素來保持之像素結構。此處，使用選擇脈衝 SEL_i 當作電荷放電脈衝 OFG ，但是本發明並不侷限於此。也就是說，與第三實施例類似，可使用重置脈衝 RST 當作電荷放電脈衝 OFG ；與第四實施例類似，可使用傳送脈衝 TRG 當作電荷放電脈衝 OFG ；或與第五實施例類似，可使用傳送脈衝 TRX 當作電荷放電脈衝 OFG 。

在應用本發明之像素保持結構中，共同保持的元件並不侷限於位在 FD 段 27 之後的所有元件。另外，像素保持結構並不侷限於由配置在水平方向的像素來保持。也就是說，像素保持結構可包括在垂直方向（縱向方向）彼此毗連的兩像素之間共同保持元件的保持結構，在水平和垂直方向彼此毗連的四像素之間共同保持元件的保持結構等。簡言之，若可實現根據前面實施例之驅動方法，則可利用各種組態。

<8.修正>

根據前面實施例，已說明具有除了電荷放電電晶體 26 外還包括四個電晶體之像素組態的單位像素 20 (20A 及 20B) 之實例當作例子。然而，單位像素 20 並不侷限於包括四個電晶體之像素組態。詳言之，與使用選擇脈衝 SEL 當作電荷放電脈衝 OFG 之實施例不同，能夠利用包括除了選擇電晶體 25 以外的三個電晶體之像素組態，及取而代之的是，放大電晶體 24 具有選擇電晶體 25 的像素選擇功能。

另外，根據上面實施例，本發明應用到包括二維配置的單位像素之 CMOS 影像感測器，以偵測對應於可見射線量的信號電荷當作物理量。然而，本發明的應用並不侷限於 CMOS 影像感測器。也就是說，可將本發明應用到具有電子快門功能之 X-Y 位址型固態影像擷取設備整體。

另外，本發明的應用並不侷限於藉由偵測入射可見射線量之分佈來擷取影像的固態影像擷取設備。也就是說，本發明可應用到擷取入射紅外線或 X 射線的量，或晶粒的入射量等之分佈當作影像的固態影像擷取設備。此外，廣義而言，可利用藉由偵測諸如壓力或靜電電容等其他物理量的分佈來擷取影像之物理量分佈偵測設備（例如，指印偵測感測器等）當作固態影像擷取設備。

而且，固態影像擷取設備可以具有影像擷取功能之一晶片或一模組的形式來備製，其係藉由封裝影像擷取單元、信號處理單元和光學系統所形成。

<9. 電子設備>

本發明的應用並不侷限於固態影像擷取設備。也就是說，可將本發明應用到在影像擷取單元（光電轉換單元）中使用固態影像擷取設備之電子設備，諸如影像擷取設備（如，數位靜態相機、視頻相機等）、具有影像擷取功能之可攜式終端（如，可攜式電話等）、或在影像讀出單元中使用固態影像擷取設備之拷貝機等。另外，可利用安裝在電子設備上之模組型（即，相機模組）當作影像擷取設備。

[影像擷取設備]

圖 18 為根據本發明之電子設備的一例子之影像擷取設備的組態例子之方塊圖。如圖 18 所示，根據本發明的影像擷取設備 100 包括透鏡群 101 等之光學系統、影像擷取元件 102、充作相機信號處理單元之 DSP（數位信號處理）電路 103、圖框記憶體 104、顯示裝置 105、記錄裝置 106、作業系統 107、供電系統 108 等。DSP 電路 103、圖框記憶體 104、顯示裝置 105、記錄裝置 106、作業系統 107 和供電系統 108 經由匯流排線 109 彼此連接。

透鏡群 101 擷取來自物體的入射光（影像光），及讓影像能夠形成在影像擷取元件 102 的影像擷取表面上。影像擷取元件 102 將入射光量轉換成以像素為單位的電信號，入射光係藉由透鏡群 101 形成在影像擷取表面上當作影像；並且輸出像素信號。當作影像擷取元件 102，使用根

據第一至第五實施例或應用的 CMOS 影像感測器。

顯示裝置 105 包括諸如液晶顯示裝置或有機 EL（電致發光）顯示裝置等面板型顯示裝置，及顯示由影像擷取元件 102 所擷取的動態影像或靜態影像。記錄裝置 106 將已由影像擷取元件 102 擷取之動態影像或靜態影像記錄在諸如視頻帶或 DVD（數位多用途碟）等記錄媒體上。

作業系統 107 在使用者的操作下發出有關影像擷取設備的各種功能之操作指令。供電系統 108 供給各種電力給 DSP 電路 103、圖框記憶體 104、顯示裝置 105、記錄裝置 106 和作業系統 107 當作操作電力。

將影像擷取設備 100 應用到視頻相機或數位靜態相機，及另外應用到諸如可攜式電話等行動設備所使用之相機模組。在影像擷取設備 100 中，可使用根據第一至第五實施例或應用之 CMOS 影像感測器當作影像擷取元件 102。

本申請案包含有關日本專利局於 2009 年 1 月 28 日所發表的日本優先權專利申請案 JP 2009-016266 所揭示之標的，藉以併入其全文做為參考。

精於本技藝之人士應明白，只要在附錄於後的申請專利範圍或其同等物之範疇內，可依設計要求或其他因素出現各種修正、組合、子組合和變更。

【圖式簡單說明】

圖 1 為應用本發明之 CMOS 影像感測器的組態概要之系統組態圖；

圖 2 為未具有記憶體單元在像素內之像素結構的電路例子 1 之電路組態的電路圖；

圖 3 為具有記憶體單元在像素內之像素結構的電路例子 2 之電路組態的電路圖；

圖 4 為根據本發明的第一實施例之 CMOS 影像感測器的主要元件之組態的電路圖；

圖 5 為根據第一實施例之 CMOS 影像感測器的驅動方法之一例子的時序圖；

圖 6 為根據第一實施例來執行旋轉快門操作時之驅動例子的時序圖；

圖 7 為電晶體和線路的配置之一例子的像素佈局圖；

圖 8 為根據本發明的第二實施例之 CMOS 影像感測器的主要元件之組態的電路圖；

圖 9 為根據本發明的第三實施例之 CMOS 影像感測器的主要元件之組態的電路圖；

圖 10 為根據第三實施例之 CMOS 影像感測器的驅動方法之一例子的時序圖；

圖 11 為根據第三實施例來執行旋轉快門操作時之驅動例子的時序圖；

圖 12 為根據本發明的第四實施例之 CMOS 影像感測器的主要元件之組態的電路圖；

圖 13 為根據本發明的第五實施例之 CMOS 影像感測器的主要元件之組態的電路圖；

圖 14 為當在電容 C_{fd} 和電容 C_m 中保持光電電荷的

狀態中需要析取累積在光電二極體中的電荷時之設計例子的電位圖；

圖 15 為在未放電累積於光電二極體中的電荷之下將電荷轉移到電容 C_{fd} 的例子之電位圖；

圖 16A 及 16B 為在未添加過量電荷到電容 C_{fd} 所保持的保留電荷之下完成電荷放電的狀態圖；

圖 17 為當應用本發明到利用兩水平像素來保持的像素結構時之主要元件的組態之電路圖；及

圖 18 為根據本發明的電子設備之一例子的影像擷取設備之組態例子的方塊圖。

【主要元件符號說明】

10：互補金氧半導體影像感測器

11：半導體基板（晶片）

12：像素陣列單元

13：垂直驅動單元

14：行處理單元

15：水平驅動單元

16：輸出電路單元

17：系統控制單元

18：水平匯流排

20：單位像素

20A：單位像素

20A-i：單位像素

20A-i-1：單位像素

20B：單位像素

20B-i：單位像素

20B-i-1：單位像素

21：光電二極體

22：轉移電晶體

23：重置電晶體

24：放大電晶體

25：選擇電晶體

26：電荷放電電晶體

27：浮動擴散段

28：記憶體單元

100：影像擷取設備

101：透鏡群

102：影像擷取元件

103：數位信號處理電路

104：圖框記憶體

105：顯示裝置

106：記錄裝置

107：作業系統

108：供電系統

109：匯流排線

121：像素驅動線

121-1：傳送線

121-2：重置線

121-3：選擇線

121-4：傳送線

122：垂直信號線

Cfd：浮動電容

Cm：電容

Vdd：供電電壓

OFG：電荷放電脈衝

TRG：傳送脈衝

TRGi：傳送脈衝

TRGi-1：傳送脈衝

RST：重置脈衝

RSTi：重置脈衝

RSTi-1：重置脈衝

SEL：選擇脈衝

SELi：選擇脈衝

SELi-1：選擇脈衝

TRX：傳送脈衝

空白頁

七、申請專利範圍：

1. 一種固態影像擷取設備，包含：

一像素陣列單元，其包括二維配置的像素，該等像素每一個都包括一光電轉換單元，一轉移電晶體，其轉移累積在該光電轉換單元中之電荷，和一電荷放電電晶體，其將累積在該光電轉換單元中之該等電荷選擇性放電；及

一驅動單元，其執行用以從該像素陣列單元的每一像素讀出信號之驅動，和藉由使用用於該驅動該讀取的一信號來驅動該電荷放電電晶體，

其中，

該像素包括一重置電晶體，用以重置該像素，且該驅動單元藉由使用用以驅動該重置電晶體的一信號來驅動該電荷放電電晶體。

2. 根據申請專利範圍第 1 項之固態影像擷取設備，其中該像素包括：

一浮動電容，其保持藉由該轉移電晶體從該光電轉換單元所轉移之該等電荷；及

一記憶體單元，其保持該等累積電荷，與該浮動電容分開，

其中該重置電晶體藉由重置該浮動電容來重置該像素。

3. 根據申請專利範圍第 2 項之固態影像擷取設備，其中在從該像素讀出信號之一週期中，在藉由該重置電晶體重置該浮動電容之前，該驅動單元將累積在該光電轉換單

元中之該等電荷轉移到該記憶體單元。

4.根據申請專利範圍第 1 項之固態影像擷取設備，其中該驅動單元具有：一像素之該電荷放電電晶體的一驅動信號，該像素在一列掃描方向事先執行信號讀出；以及一像素之該重置電晶體的一驅動信號，該像素之後執行信號讀出。

5.一種固態影像擷取設備之驅動方法，該固態影像擷取設備被設置有一像素陣列單元，其包括二維配置的像素，該等像素每一個都包括一光電轉換單元，和一電荷放電電晶體，其將累積在該光電轉換單元中之電荷選擇性放電，該驅動方法包含以下步驟：藉由使用一信號來驅動該電荷放電電晶體，該信號係用於從該像素陣列單元的每一像素讀出信號之驅動，該電荷放電電晶體藉由被使用來驅動用以重置該像素的一重置電晶體的一信號而被驅動。

6.一種電子設備，包含一固態影像擷取設備，

其中該固態影像擷取設備包括：

一像素陣列單元，其包括二維配置的像素，該等像素每一個都包括一光電轉換單元，一轉移電晶體，其轉移累積在該光電轉換單元中之電荷，和一電荷放電電晶體，其將累積在該光電轉換單元中之該等電荷選擇性放電；及

一驅動單元，其執行用以從該像素陣列單元的每一像素讀出信號之驅動，和藉由使用用於該驅動該讀取的一信號來驅動該等電荷放電電晶體，

其中，

該像素包括一重置電晶體，用以重置該像素，且該驅動單元藉由使用用以驅動該重置電晶體的一信號來驅動該電荷放電電晶體。

10

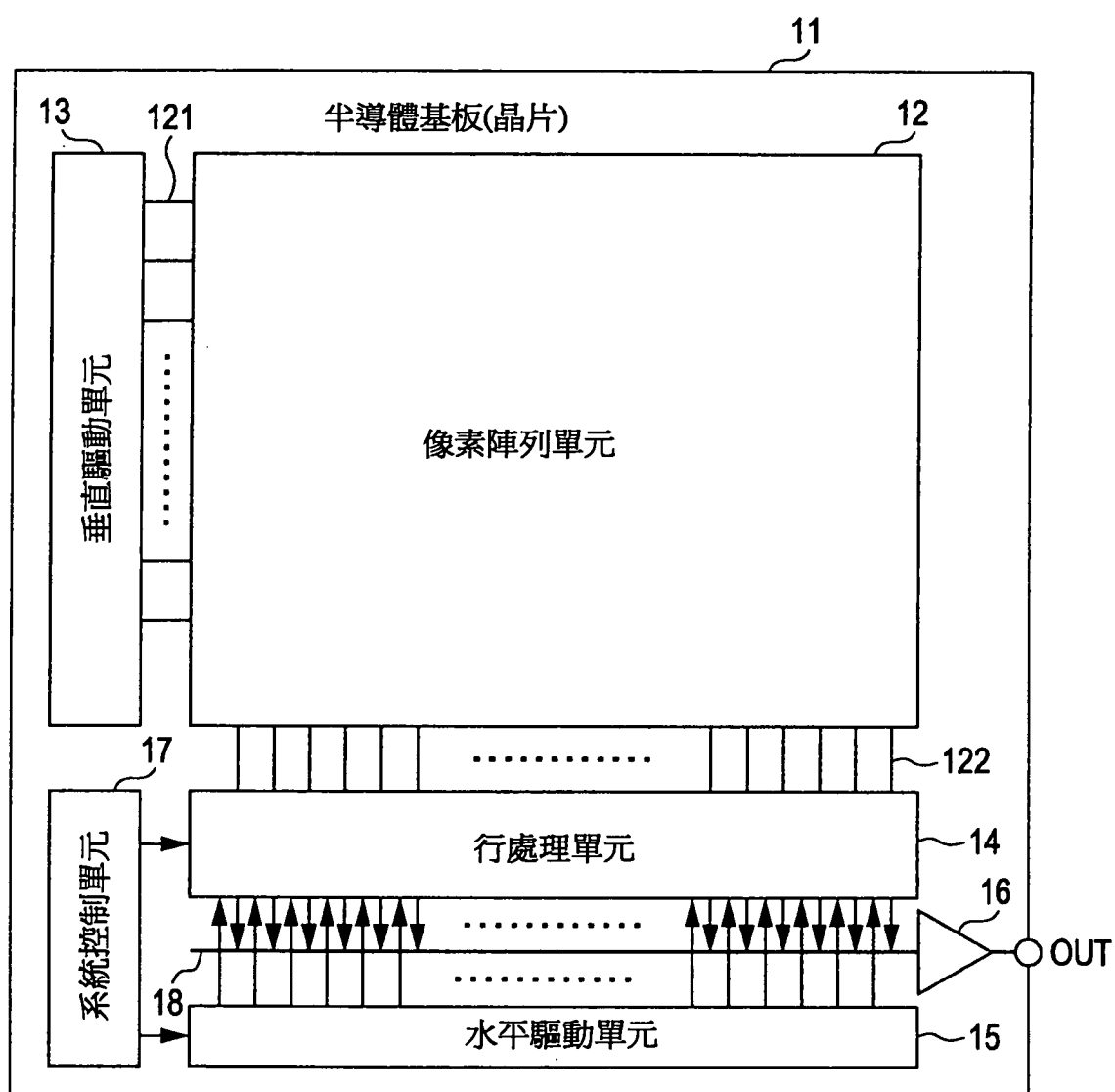


圖2

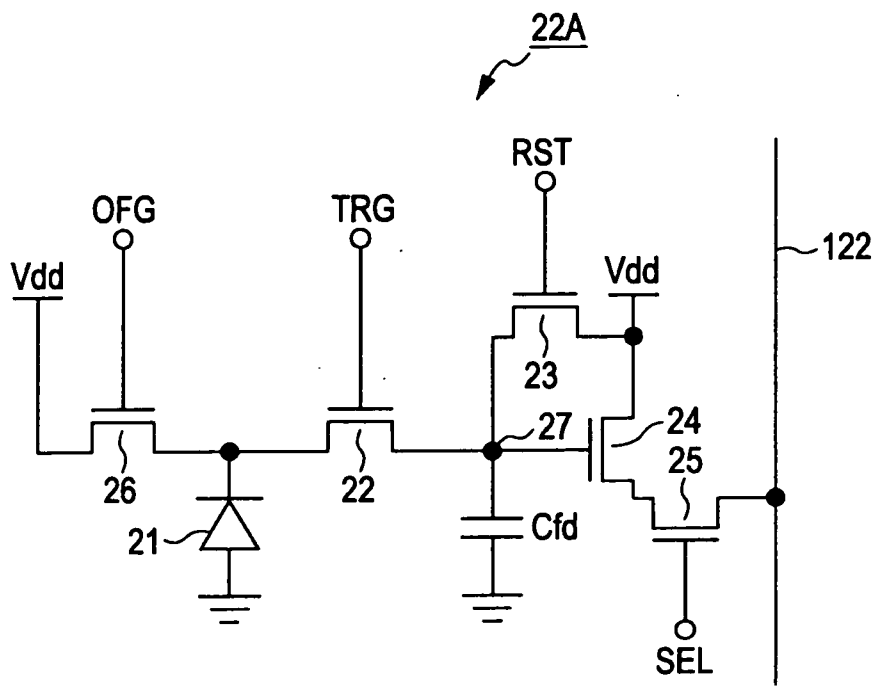


圖3

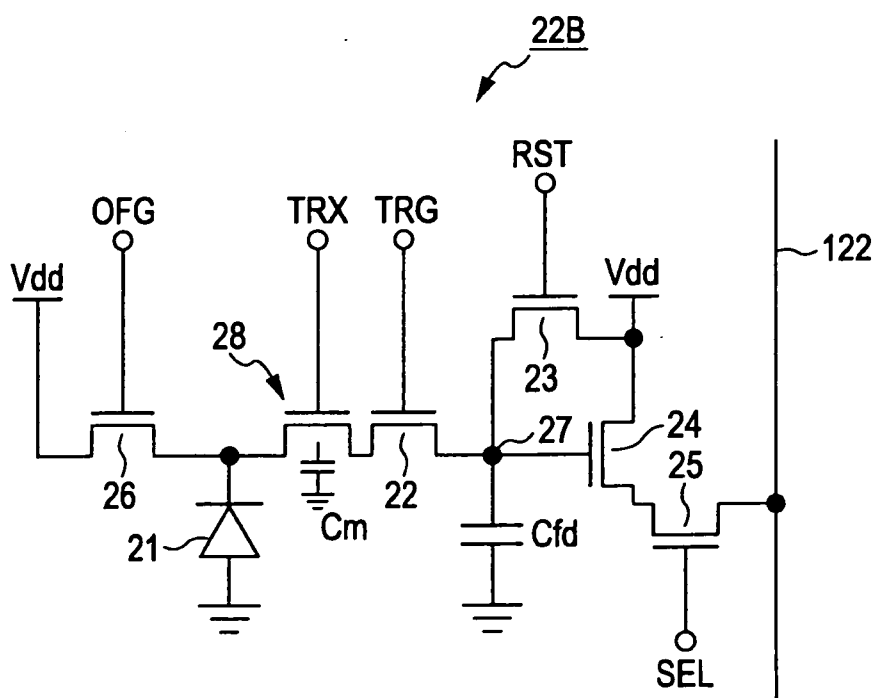


圖 4

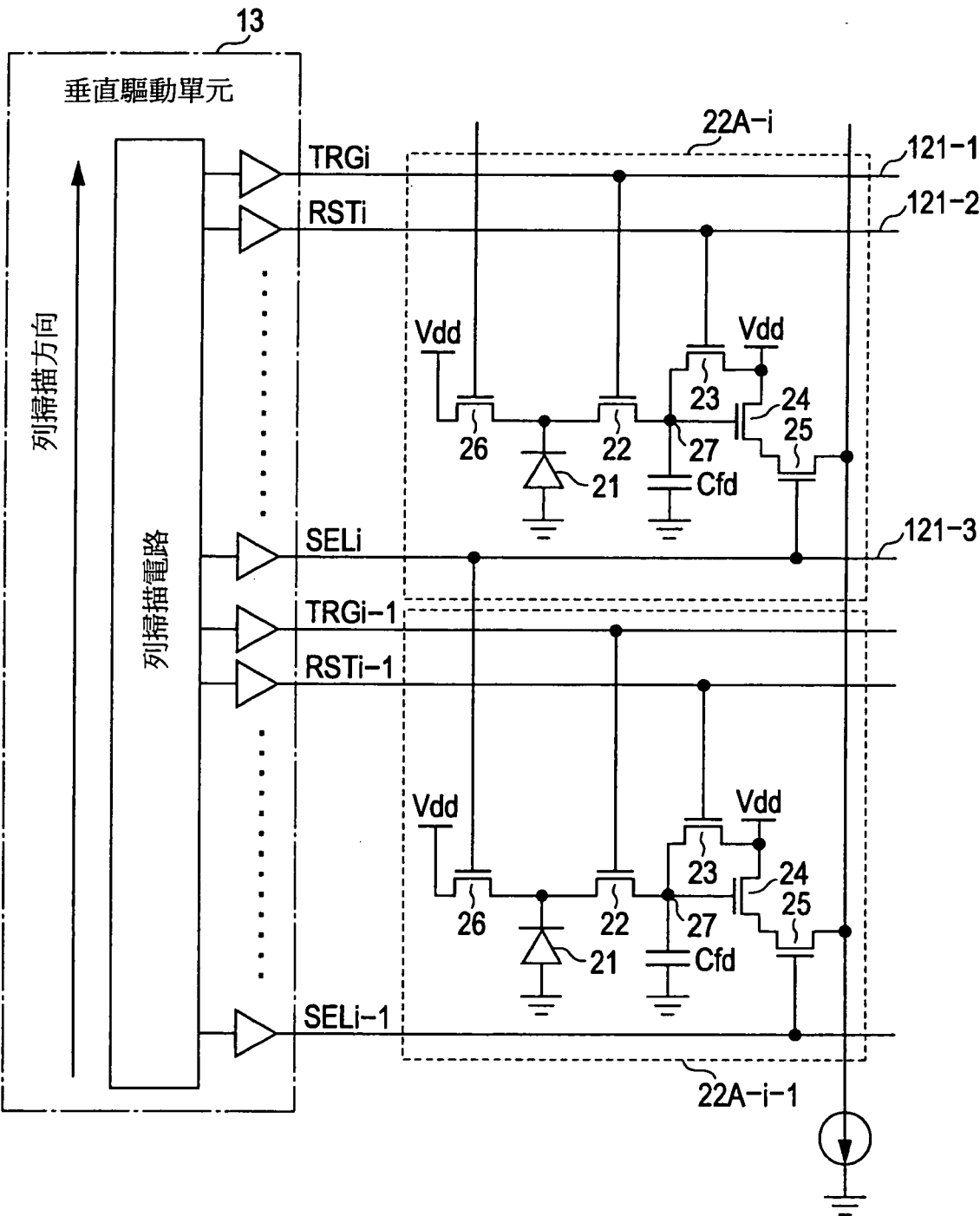


圖5

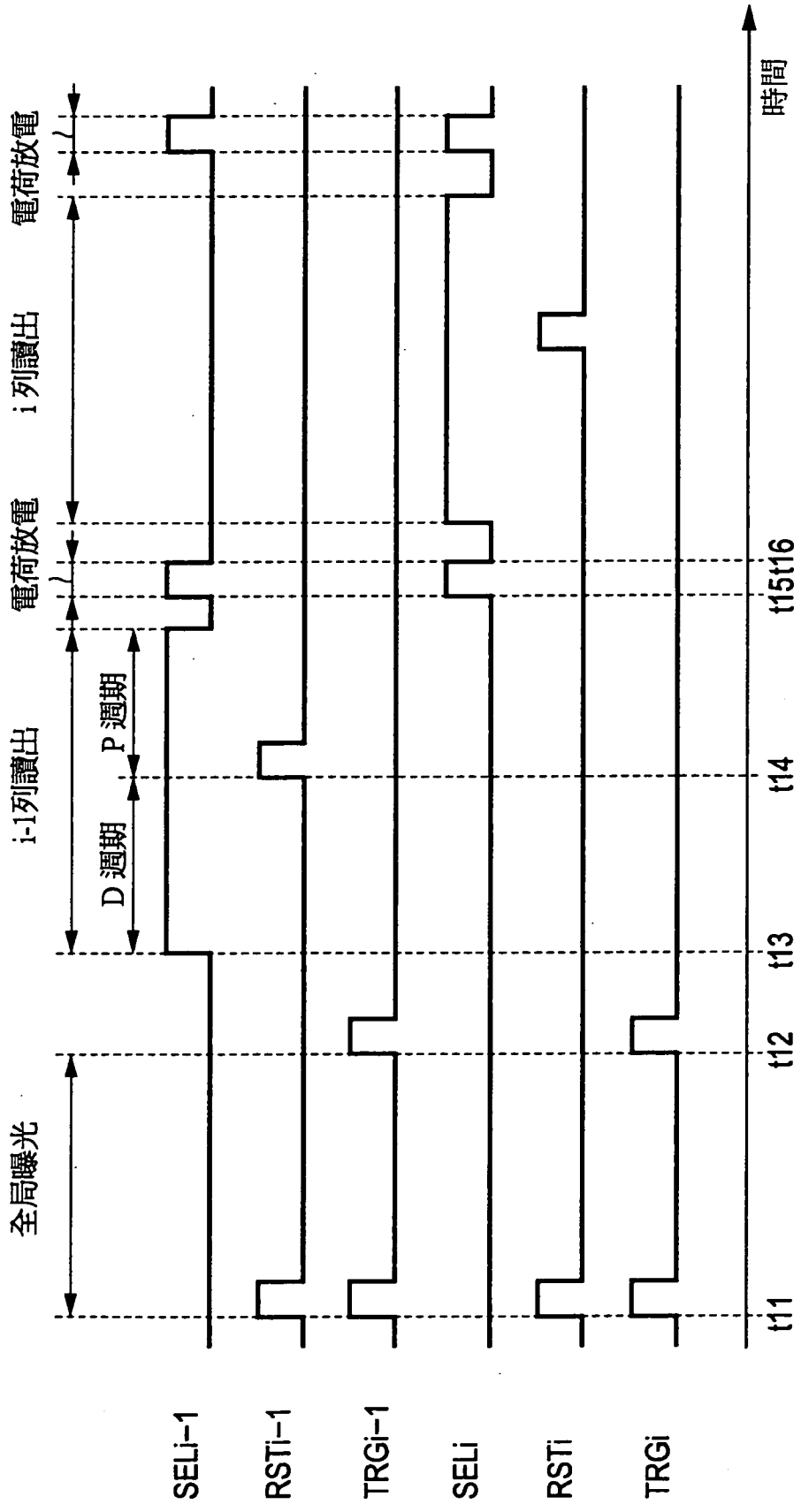


圖6

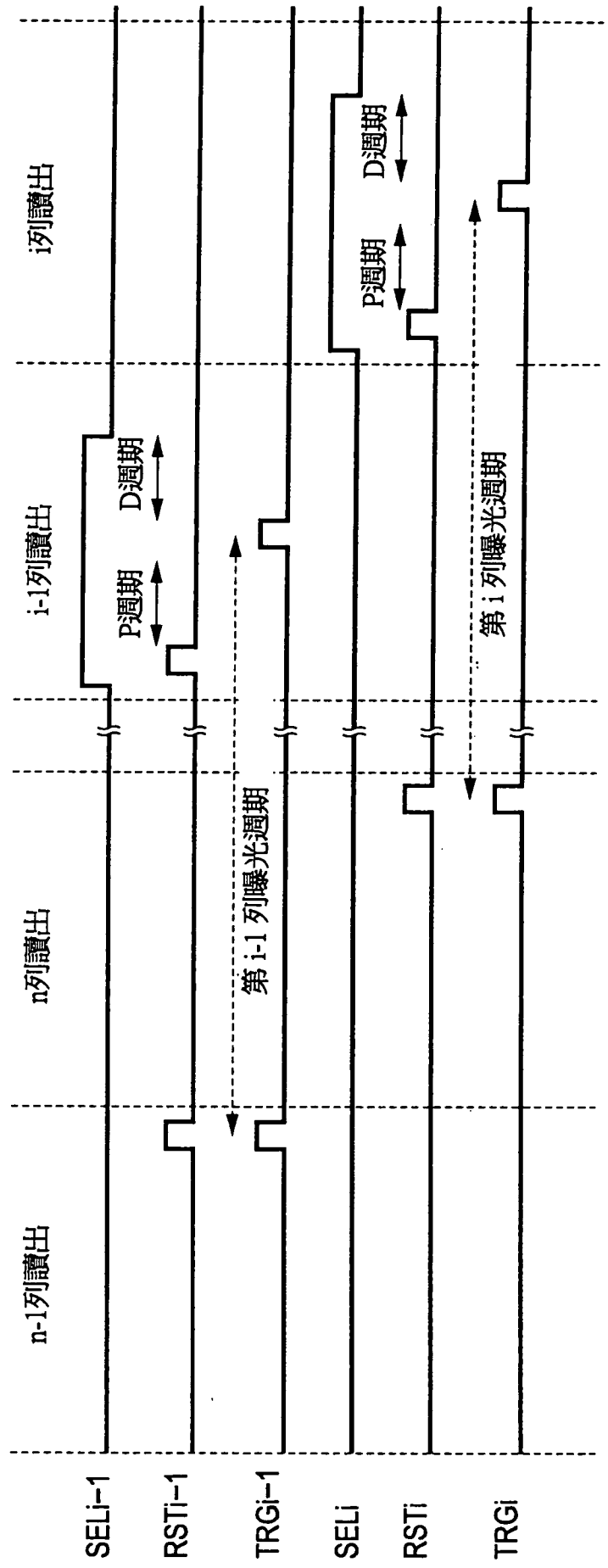


圖 7

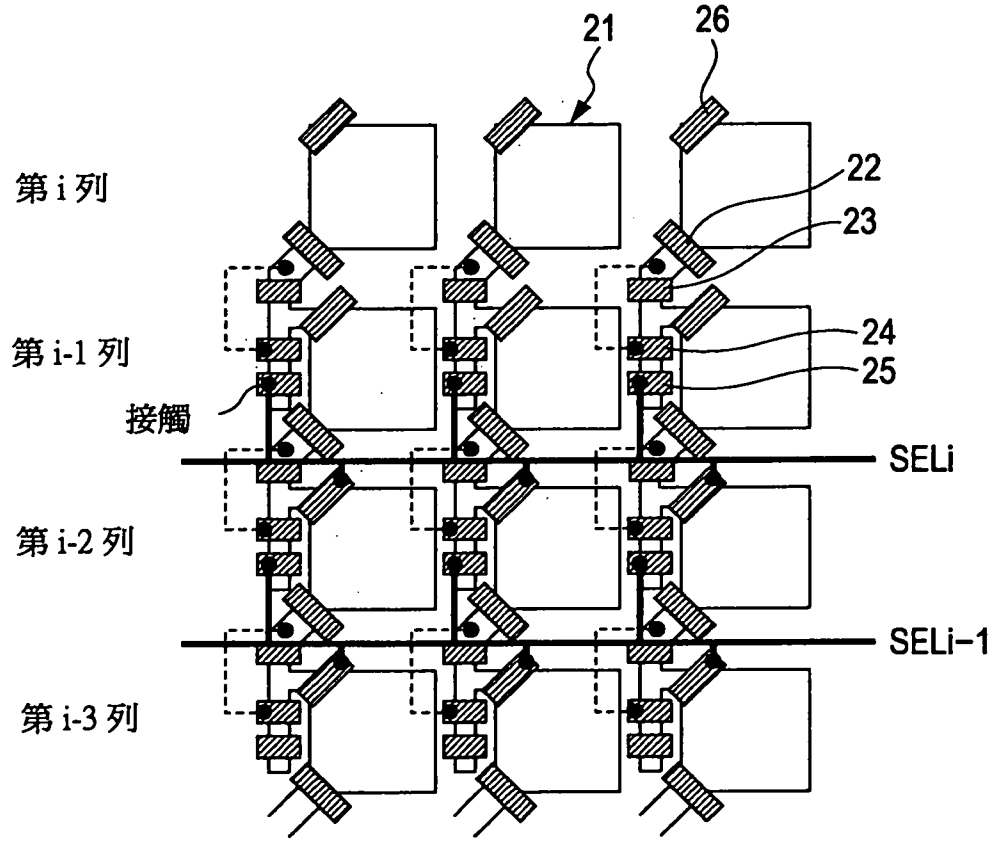


圖 8

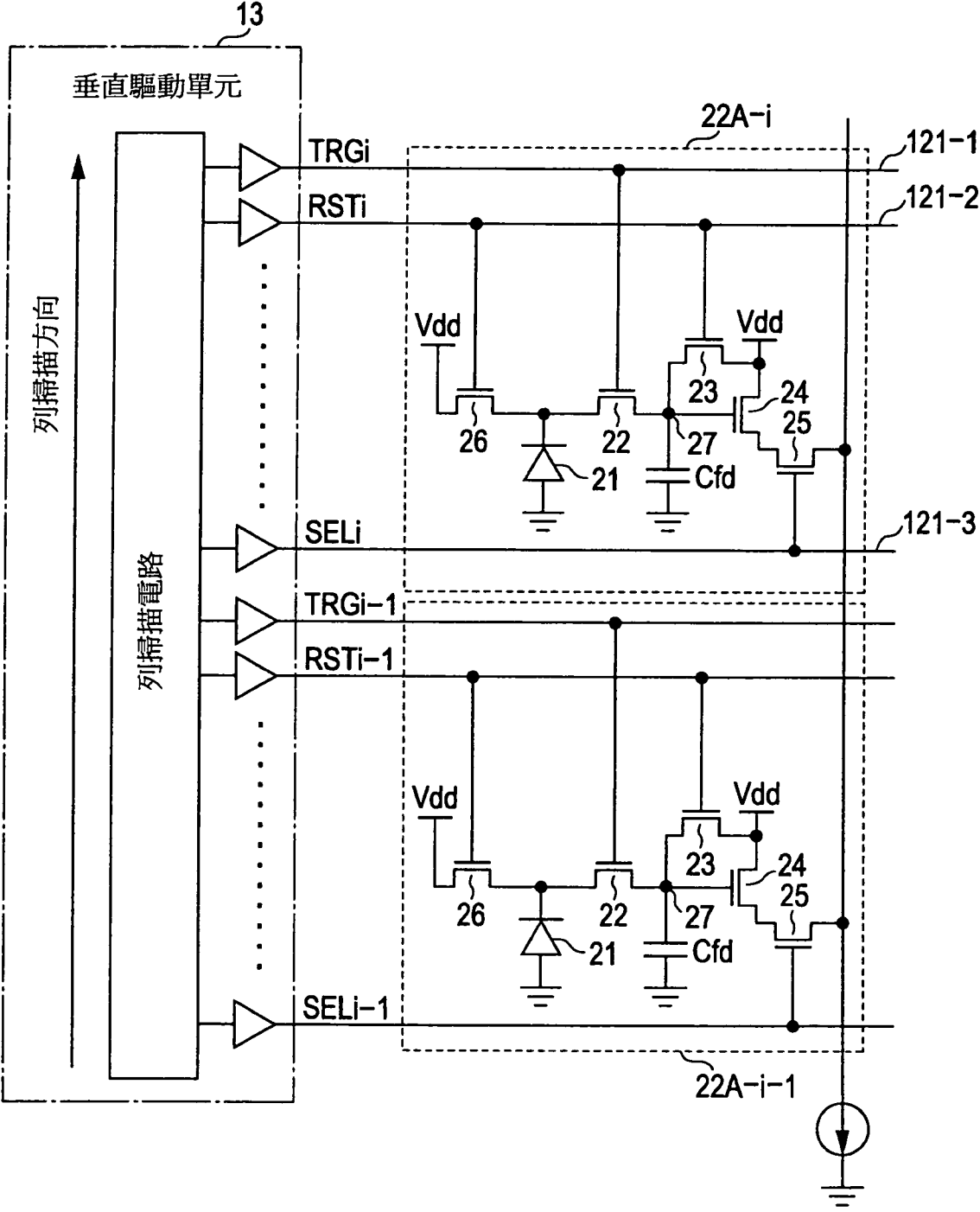


圖 9

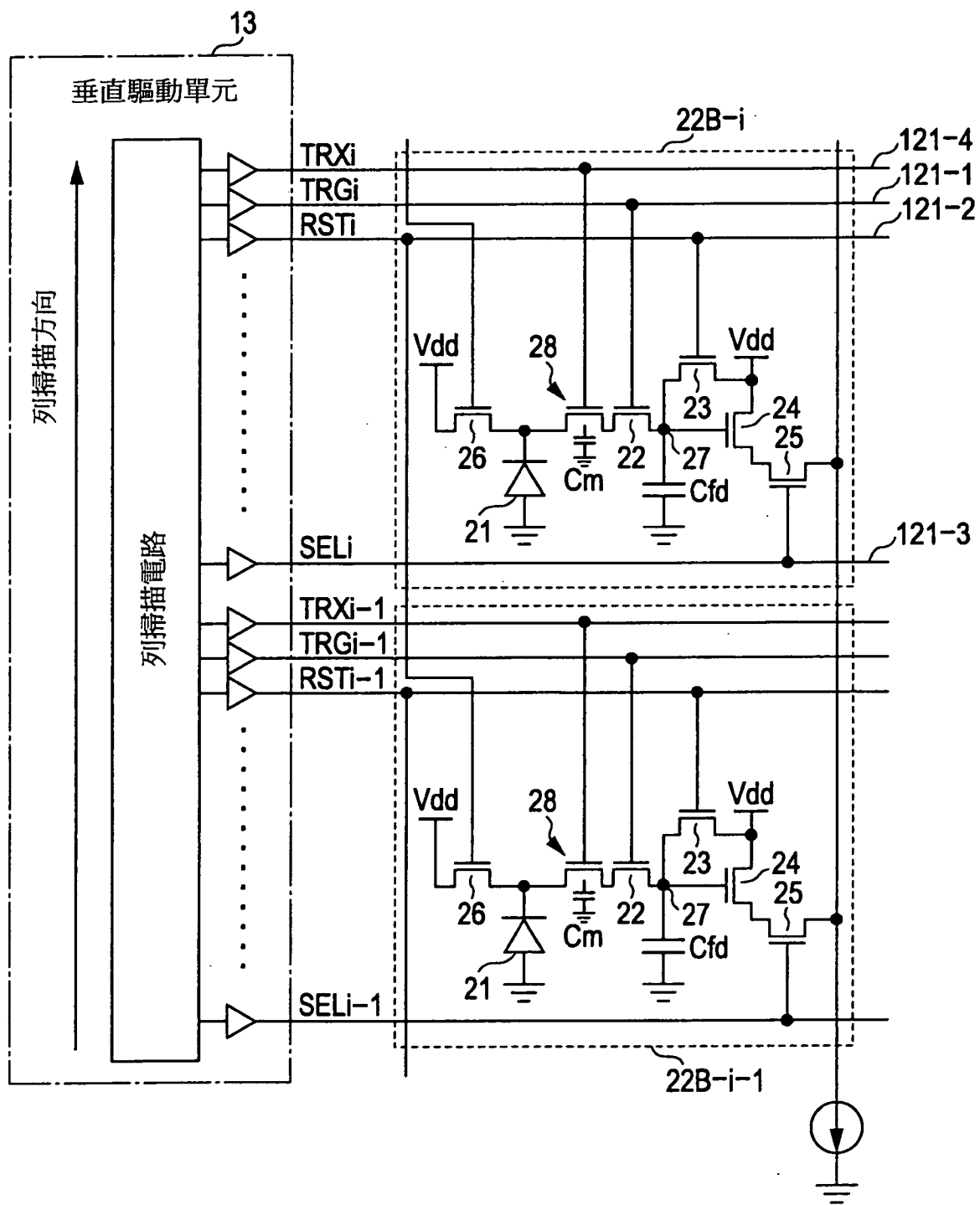


圖10

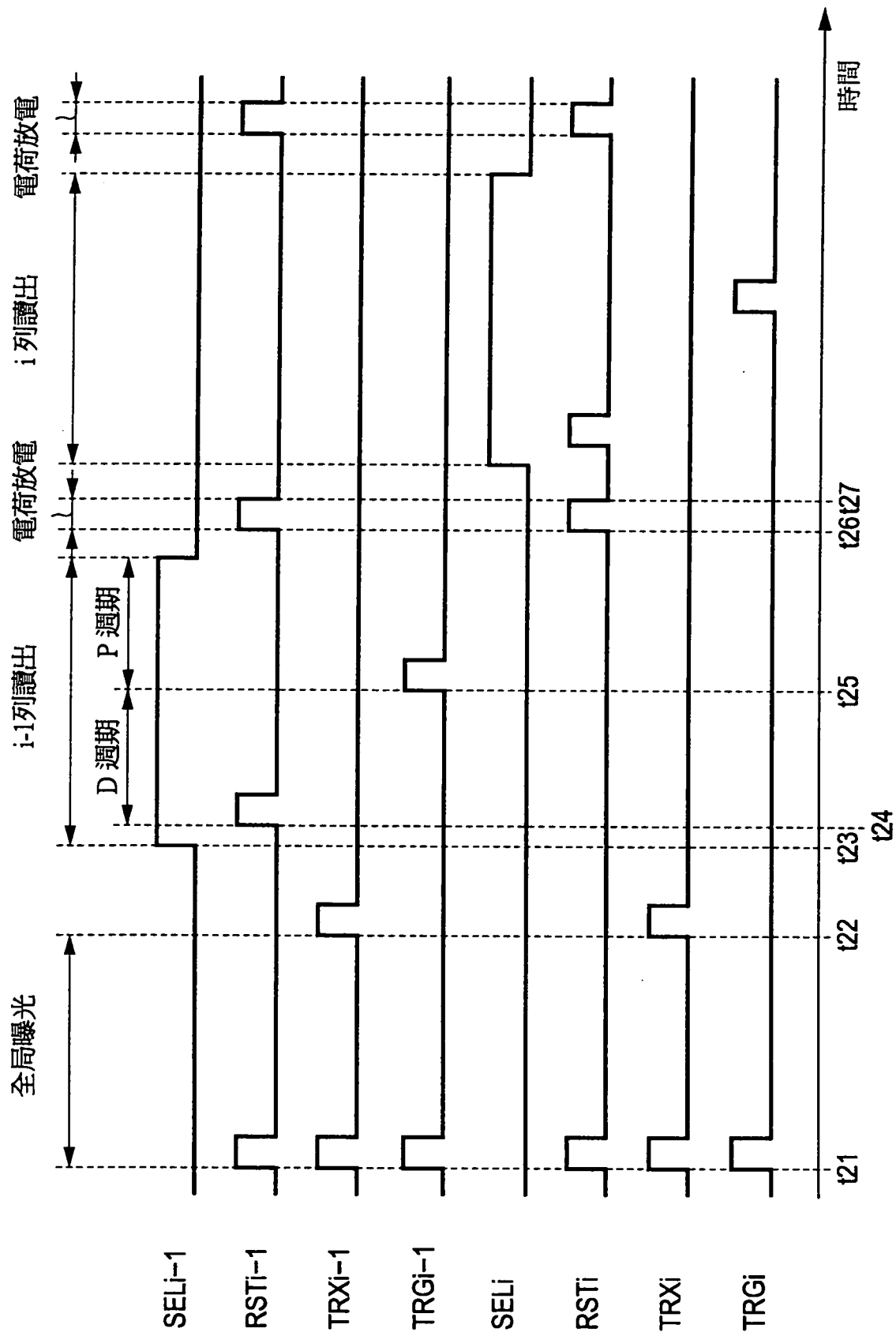


圖11

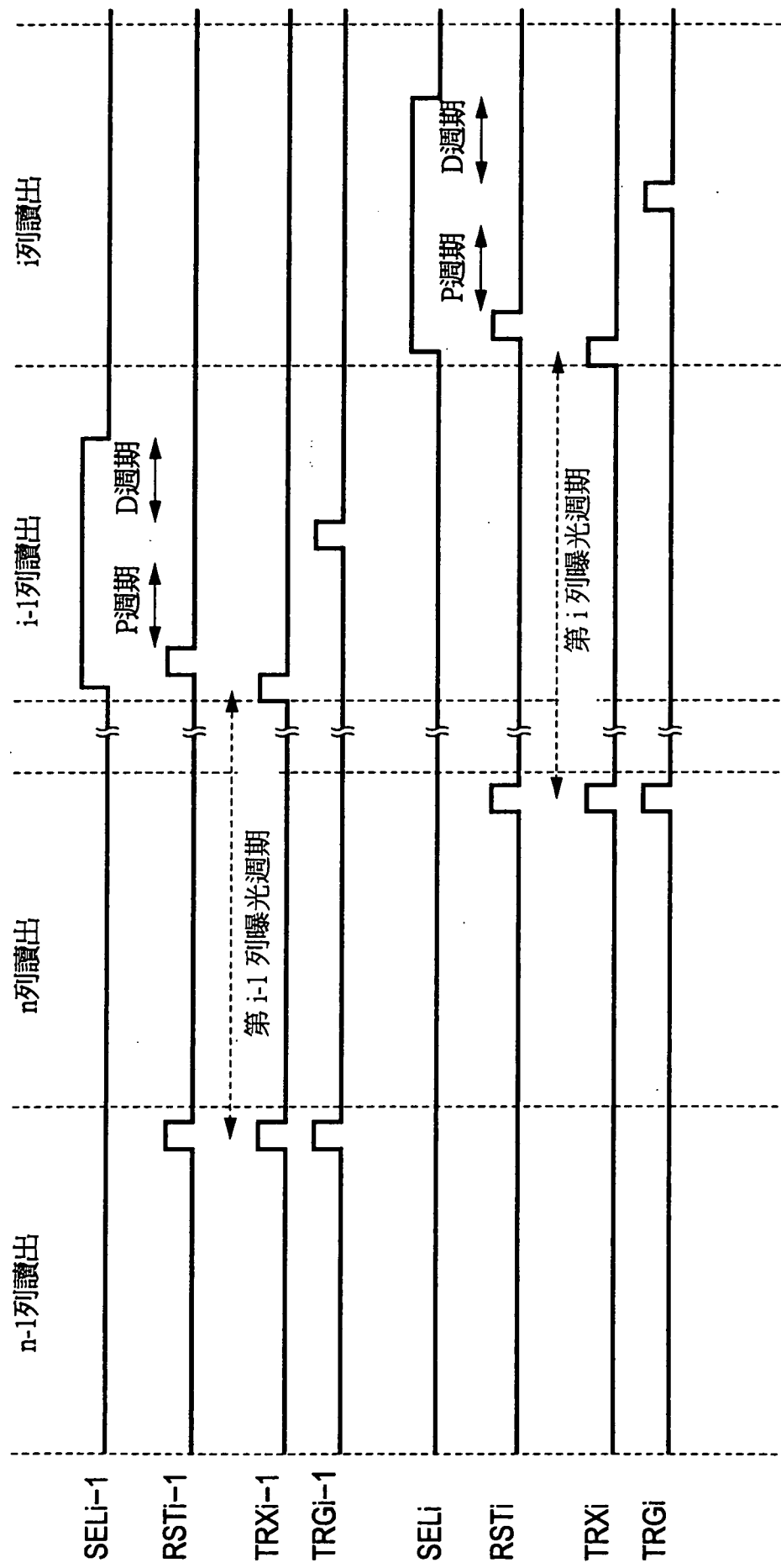
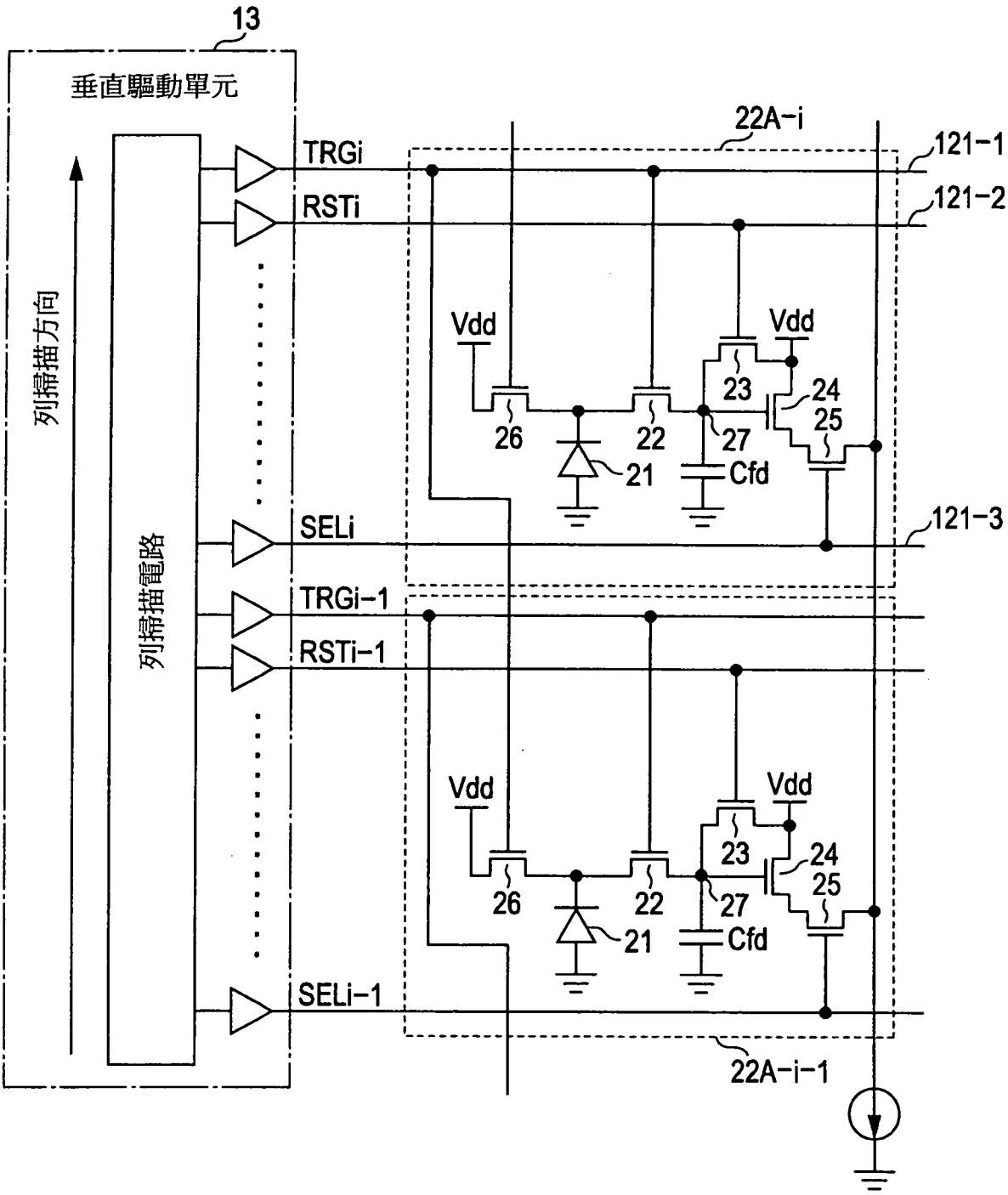


圖12



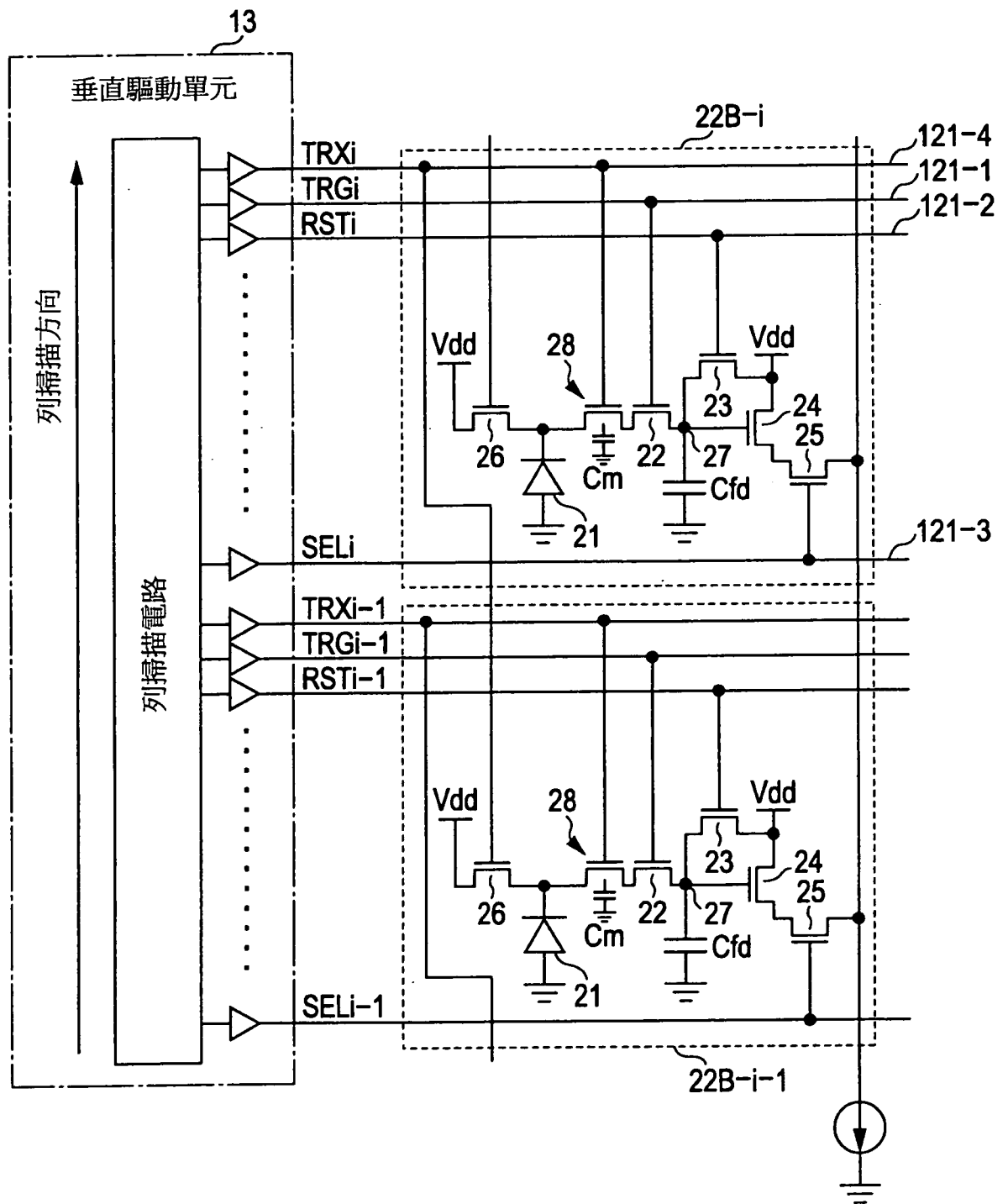


圖 14

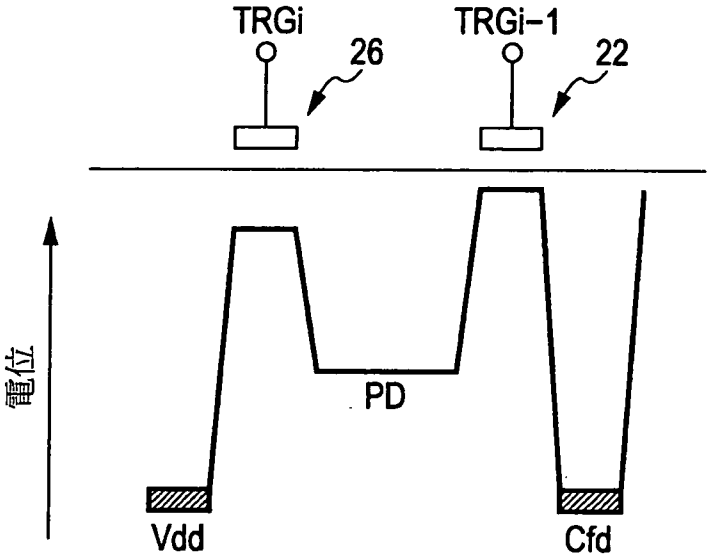


圖 15

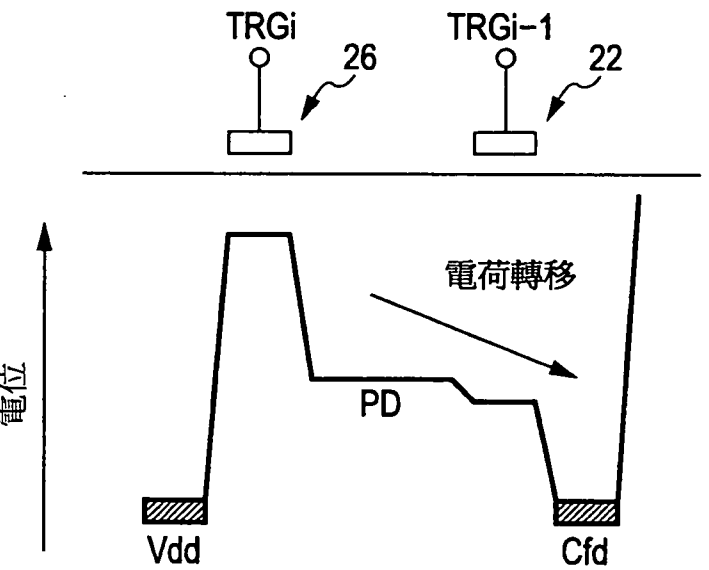


圖16A

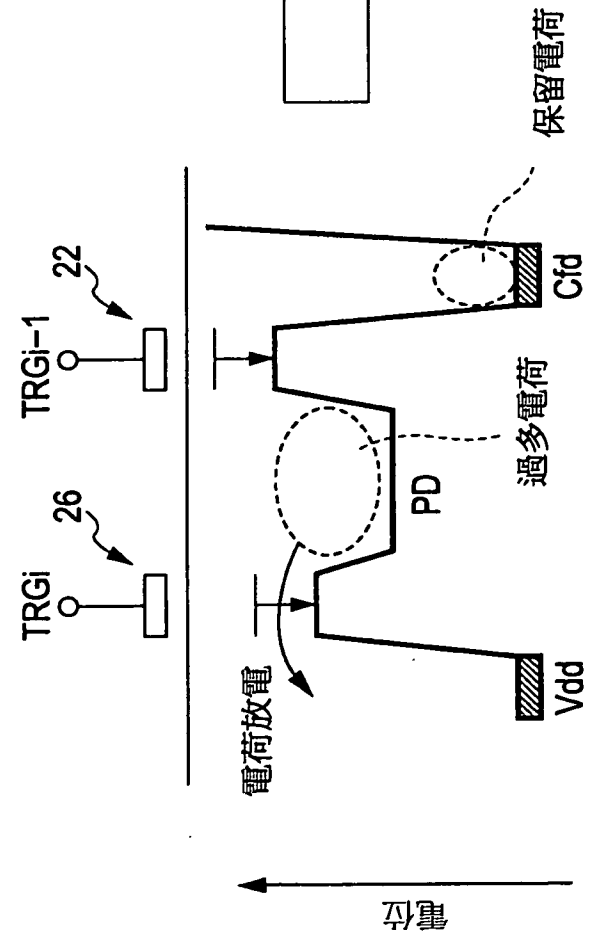


圖16B

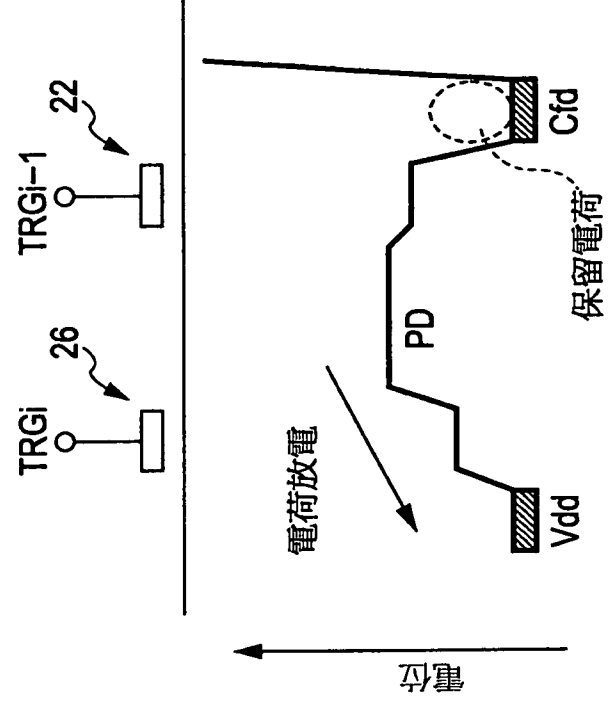


圖 17

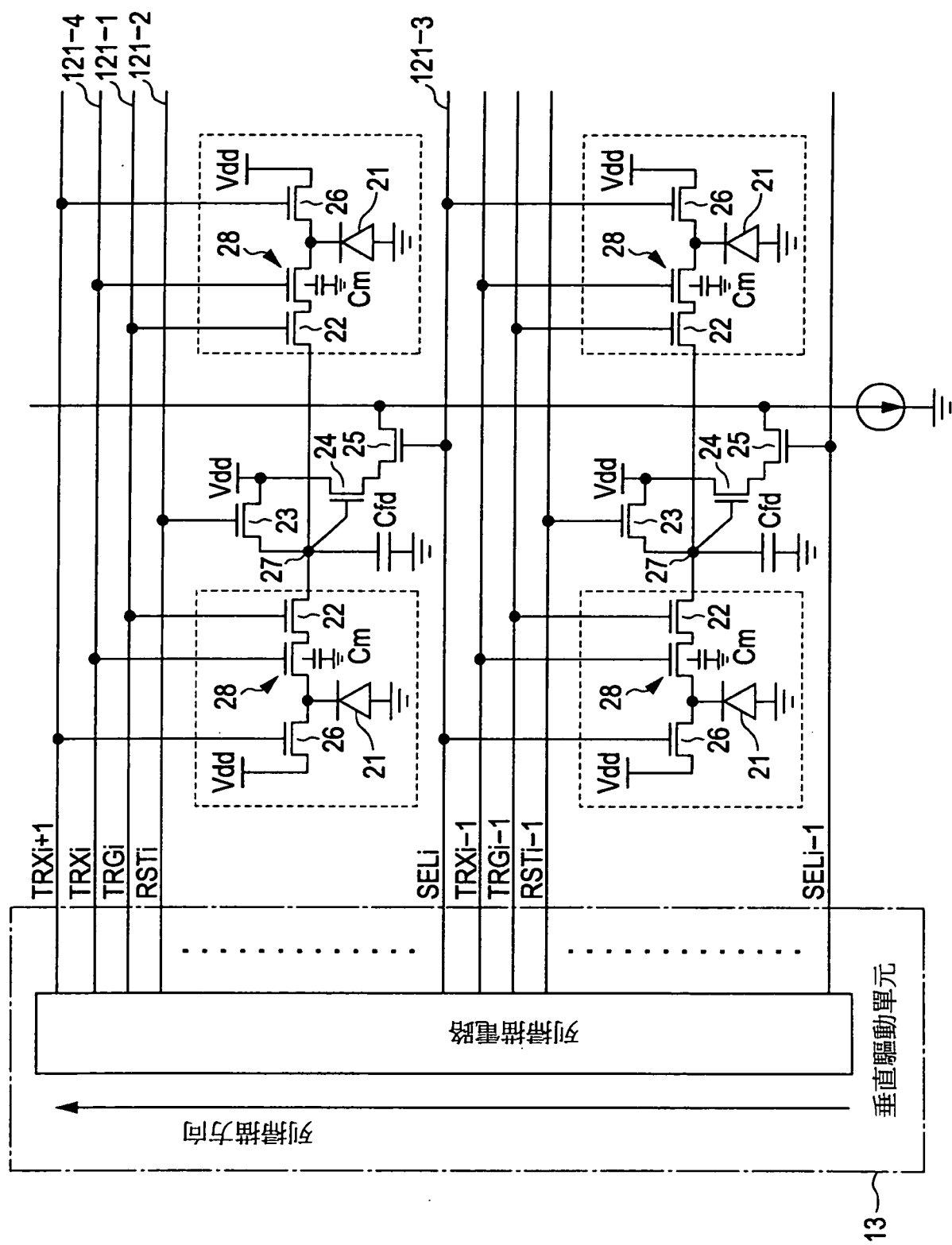


圖18

100

