



(12) 发明专利

(10) 授权公告号 CN 101339727 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 200810128304. 0

审查员 刘慧敏

(22) 申请日 2008. 07. 04

(30) 优先权数据

2007-178109 2007. 07. 06 JP

(73) 专利权人 瑞萨电子株式会社

地址 日本神奈川

(72) 发明人 田边正广

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 陆锦华 黄启行

(51) Int. Cl.

G09G 3/20 (2006. 01)

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1707595 A, 2005. 12. 14, 全文.

US 5912713 A, 1999. 06. 15, 全文.

JP 2005043914 A, 2005. 02. 17, 全文.

US 6897842 B2, 2005. 05. 24, 全文.

CN 1909053 A, 2007. 02. 07, 全文.

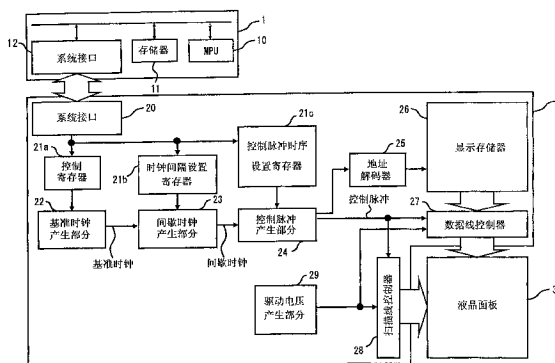
权利要求书 1 页 说明书 7 页 附图 8 页

(54) 发明名称

显示控制器及其控制方法

(57) 摘要

根据本发明的一个实施例的显示控制器包括:控制脉冲产生部,向驱动显示面板的数据线控制器和扫描线控制器输出控制脉冲;间歇时钟产生部,产生与基准时钟同步的、基于时序设定值来设定时钟间隔的间歇时钟,其中,时序设定值设定在预定期间内控制脉冲发生变化的时序。



1. 一种显示控制器,包括:

控制脉冲产生部,其向驱动显示面板的数据线控制器和扫描线控制器输出控制脉冲;

间歇时钟产生部,其产生与基准时钟同步的、基于时序设定值来设定时钟间隔的间歇时钟,其中,所述时序设定值是对应于在预定期间内所述控制脉冲发生变化的时序的值。

2. 根据权利要求1所述的显示控制器,还包括第一设定寄存器和第二设定寄存器,其中,所述第一设定寄存器存储所述时序设定值,所述第二设定寄存器存储所述控制脉冲发生变化的时序与在预定期间内输入的所述间歇时钟的时钟数之间的关系。

3. 根据权利要求1所述的显示控制器,其中,所述时序设定值是定义在预定期间内输入的所述基准时钟的时钟数与在所述预定期间内所述控制脉冲发生变化的时序之间的关系。

4. 根据权利要求1所述的显示控制器,其中,所述基准时钟具有所述间歇时钟的频

率的两倍的频率。

5. 根据权利要求2所述的显示控制器,其中,存储在所述第一和第二设定寄存器中的值基于从外部输入的数据而改变。

6. 根据权利要求1所述的显示控制器,其中,所述控制脉冲包括多个控制信号,所述多个控制信号中的每个基于所述间歇时钟来改变信号电平。

7. 根据权利要求1所述的显示控制器,还包括:

基准时钟产生部,划分从外部输入或内部产生的源时钟的频率,以产生所述基准时钟;以及

控制寄存器,存储所述基准时钟产生部的分频比。

8. 根据权利要求1所述的显示控制器,其中,所述数据线控制器驱动所述显示面板中按列布置的像素,所述扫描线控制器驱动所述显示面板中按行布置的像素。

9. 一种控制显示控制器的方法,所述显示控制器通过利用控制脉冲来控制驱动显示面板的数据线控制器和扫描线控制器,所述方法包括:

产生与基准时钟同步并包括基于时序设定值的间隔的间歇时钟,其中,所述时序设定值对应于所述控制脉冲发生变化的时序的值;

基于所述间歇时钟来产生所述控制脉冲。

显示控制器及其控制方法

技术领域

[0001] 本发明涉及一种显示控制器及其控制方法。更具体来讲,本发明涉及一种利用基于显示装置的控制时序的间歇时钟来控制显示装置的显示控制器及其控制方法。

背景技术

[0002] 迄今为止,通常将显示面板(液晶面板)比如 TFT(薄膜晶体管)用作显示装置。由于液晶面板薄且轻,因此通常也被用在移动装置中。在安装在移动装置上的液晶面板中,为了降低功耗,像素数根据使用状态来改变。在日本未审定专利申请公开 No. 2005-43914 中公开了控制液晶面板上可显示的像素数的显示控制器的一个示例。

[0003] 图 5 示出了在日本未审定专利申请公开 No. 2005-43914 中公开的现有的显示控制器 102 的框图。显示控制器 102 将数据发送到 CPU(中央处理单元)101,从 CPU 101 接收数据,并基于此数据来控制液晶面板 103。在液晶面板 103 中,像素被布置成矩阵。显示控制器 102 通过数据线控制器 127 将灰度信号输出到按列布置的像素。扫描线控制器 128 选择按行布置的像素。显示控制器 102 选择液晶面板 103 的像素行,并供给用于每个所选择的像素行的灰度信号。因此,对液晶面板 103 中的每个像素行描画图像,并且当完成所有行的图像描画时,在液晶面板 103 的整个显示屏上显示出图像。现在,执行一个像素行的描画的期间被称作“一个扫描期间”,执行整个画面(display)的描画的周期的倒数被称作“一个帧频”。

[0004] 显示控制器 102 改变基准时钟产生部 123 和时序产生部 124 的设定,以能够改变一个扫描期间的长度和一个帧频。基准时钟产生部 123 产生基准时钟,其中,基准时钟是通过划分从外部输入或内部产生的源时钟(original clock)的频率来产生的。基于存储在控制寄存器 122 中的值来设定基准时钟产生部 123 的分频比,且可以通过改变该分频比来改变基准时钟的频率。此外,时序产生部 124 从控制寄存器 122 接收一个扫描期间内的基准时钟数和驱动像素行的数目,并基于接收到的数据来产生与一个扫描期间同步的控制脉冲、帧脉冲(垂直同步信号)Vsync 和行脉冲(水平同步信号)Hsync。数据线控制器 127 和扫描线控制器 128 基于这些脉冲信号来操作。控制脉冲包括:栅极 EN 信号,指定像素的可控期间;预充电信号,指定数据线的预充电期间;RED_SW 信号,指定红色灰度的像素的可控期间;GREEN_SW 信号,指定绿色灰度的像素的可控期间;BLUE_SW 信号,指定蓝色灰度的像素的可控期间。

[0005] 图 6 示出了用于描述显示控制器 102 的操作中的问题的时序图,并将参照图 6 来描述显示控制器 102 的操作。图 6 中所示的时序图表示一个帧周期中的最初的一个扫描期间。如图 6 所示,显示控制器 102 在一个扫描期间内向数据线输出预充电信号、红色灰度信号(RED 输出)、绿色灰度信号(GREEN 输出)和蓝色灰度信号(BLUE 输出)。当预充电信号、RED_SW 信号、GREEN_SW 信号和 BLUE_SW 信号处于高电平时,这些输出被供给到每个像素。预充电输出、RED 输出、GREEN 输出和 BLUE 输出的每个电压电平稳定在预充电信号、RED_SW 信号、GREEN_SW 信号和 BLUE_SW 信号的下降点。

[0006] 图 7 示出了图 6 所示的增加像素行的数目而不改变一个帧频时的时序图。在这种情况下,一个扫描期间的长度减小。据此,时序产生部 124 产生改变脉冲信号发生变化的时序与基准时钟的时序之间的关系的关系的脉冲信号。该脉冲信号的高电平期间比图 6 所示的示例的高电平期间短。然而,由于每个脉冲信号的高电平期间变短,因此在预充电输出、RED 输出、GREEN 输出和 BLUE 输出的每个电压电平稳定之前,预充电信号、RED_SW 信号、GREEN_SW 信号和 BLUE_SW 信号开始下降。因此,灰度信号不能被正确地供给到每个像素。

[0007] 在这样的情况下,显示控制器 102 增大基准时钟的频率,并提高了时序产生部 124 产生的脉冲信号的控制时序的分辨率。图 8 示出了这种情况下的时序图。如图 8 所示,通过增大基准时钟的频率来提高脉冲信号的控制时序的分辨率。因此,在预充电输出、RED 输出、GREEN 输出和 BLUE 输出的每个电压电平变得稳定之后,预充电信号、RED_SW 信号、GREEN_SW 信号和 BLUE_SW 信号开始下降。

[0008] 根据以上的描述,显示控制器 102 根据一个帧周期内控制的像素行的数目来改变基准时钟的频率或基准时钟与脉冲信号发生变化的时序之间的关系。因此,显示控制器 102 能够根据液晶面板 103 的显示状态来产生最佳控制脉冲。

[0009] 然而,近年来,用于移动装置的液晶面板的像素数正在增加,以显示高清晰图像。因此,已经使一个扫描期间的长度变得较短。当通过现有的显示控制器 102 来控制这样的液晶面板时,需要增大基准时钟的频率。换言之,在现有的显示控制器 102 中,随着将被控制的液晶面板变得更精细,基准时钟的频率增大,由此增大了时序产生部 124 的功耗。

发明内容

[0010] 根据本发明的一个方面的显示控制器包括:控制脉冲产生部,向驱动显示面板的数据线控制器和扫描线控制器输出控制脉冲;以及间歇时钟产生部,产生与基准时钟同步的、基于时序设定值来设定时钟间隔的间歇时钟,其中,时序设定值设定在预定期间内控制脉冲发生变化的时序。

[0011] 根据本发明的显示控制器,基于时钟间隔基于时序设定值而设定的间歇时钟来产生控制脉冲,其中,时序设定值设定控制脉冲发生变化的时序。因此,产生控制脉冲的控制脉冲产生部的操作频率对应于间歇时钟的频率,其中,间歇时钟具有低于基准时钟的频率。由于控制脉冲能够以低操作频率产生,因此与现有的显示控制器相比,根据本发明的显示控制器可以降低功耗。此外,即使当增加将要显示的像素行时,通过基于间歇时钟的频率来操作控制脉冲产生部,也可以抑制根据操作频率的增加而增加的功耗。

[0012] 根据本发明另一方面的控制显示控制器的方法包括:通过利用控制脉冲来控制驱动显示面板的数据线控制器和扫描线控制器;产生与基准时钟同步的、包括基于时序设定值的间隔的间歇时钟,并基于该间歇时钟来产生控制脉冲,其中,时序设定值设定控制脉冲发生变化的时序。

[0013] 根据本发明的控制显示控制器的方法,可以基于频率低于基准时钟的频率的间歇时钟来产生控制脉冲。因此,与现有的显示控制器相比,根据本发明的显示控制器可以产生具有降低的功耗的控制脉冲。此外,即使当增加将要显示的像素行时,通过基于间歇时钟来产生控制脉冲,也可以抑制根据操作频率的增加而增加的功耗。

[0014] 根据本发明的显示控制器及其控制方法,可以产生以降低的功耗来控制数据线控

制器和扫描线控制器的控制脉冲。

附图说明

[0015] 从下面结合附图的对特定优选实施例的描述中,本发明的以上和其它目的、优点以及特征将更清楚,其中:

[0016] 图 1 是根据第一实施例的显示控制器的框图;

[0017] 图 2 是根据第一实施例的间歇时钟产生部的电路图;

[0018] 图 3 是根据第一实施例的间歇时钟产生部的操作的时序图;

[0019] 图 4 是根据第一实施例的显示控制器的操作的时序图;

[0020] 图 5 是现有的显示控制器的框图;

[0021] 图 6 是用于描述现有的显示控制器操作中的问题的时序图;

[0022] 图 7 是用于描述现有的显示控制器操作中的问题的时序图;

[0023] 图 8 是用于描述现有的显示控制器操作中的问题的时序图。

具体实施方式

[0024] 在此,现在将参照示例性的实施例来描述本发明。本领域的技术人员应该认识到:利用本发明的教导可以实现许多可选的实施例,且本发明不限于为了说明目的而示出的实施例。

[0025] 第一实施例

[0026] 将参照附图来详细描述本发明的实施例。图 1 示出了根据第一实施例的显示系统。显示系统包括 CPU(中央处理单元)1、显示控制器 2 和显示面板(液晶面板)3。例如,CPU 1 处理将被显示在液晶面板 3 上的图像,并产生图像数据。显示控制器 2 是根据本发明的显示控制器,根据从 CPU 发送的图像数据来控制液晶面板 3。液晶面板 3 包括例如 TFT(薄膜晶体管)等,并包括布置成格子状的像素。

[0027] 一个像素包括例如显示红色的红色像素、显示绿色的绿色像素和显示蓝色的蓝色像素。通过根据由图像数据设定的灰度来使红色像素、绿色像素和蓝色像素中的每个发光,液晶面板 3 显示一个像素。在该像素中,对于每行只有一条扫描线被连接,从而控制每行的导通状态。此外,对于每列只有一条数据线被连接,从而根据图像数据对每列供给灰度信号。在下面的描述中,执行一个像素行的描画的预定期间被称作“一个扫描期间”,执行整个画面(display)的描画的周期的倒数被称作“一个帧频”。

[0028] 现在,将详细描述显示控制器 2。显示控制器 2 包括系统接口 20、控制寄存器 21a、第一设定寄存器(例如时钟间隔设定寄存器)21b、第二设定寄存器(例如控制脉冲时序设定寄存器)21c、基准时钟产生部 22、间歇时钟产生部 23、控制脉冲产生部 24、地址解码器 25、显示存储器 26、数据线控制器 27、扫描线控制器 28 和驱动电压产生部 29。

[0029] 系统接口 20 连接到 CPU 1 上安装的系统接口 12,并在 CPU 1 和显示控制器 2 之间发送和接收数据。控制寄存器 21a 存储基准时钟产生部 22 中的时钟的分频比。时钟间隔设定寄存器 21b 存储时序设定值和在一个扫描期间内输入到间歇时钟产生部 23 的基准时钟数(一个扫描期间的时钟数),其中,时序设定值用于设定由间歇时钟产生部 23 所产生的间歇时钟的时钟间隔。控制脉冲时序设定寄存器 21c 存储由控制脉冲产生部 24 所产生的

控制脉冲发生变化的时序与输入到控制脉冲产生部 24 的间歇时钟之间的关系。

[0030] 基准时钟产生部 22 由从外部输入或基准时钟产生部内部产生的源时钟来产生用于显示控制器 2 中的基准时钟。例如,基准时钟是通过划分源时钟的频率而得到的时钟。分频比存储在控制寄存器 21a 中。间歇时钟产生部 23 产生间歇时钟,其中,间歇时钟与基准时钟同步并包括根据存储在时钟间隔设定寄存器 21b 中的时序设定值来设定的时钟间隔。随后将详细描述间歇时钟产生部 23。

[0031] 控制脉冲产生部 24 基于间歇时钟来产生控制脉冲。控制脉冲被供给到数据线控制器 27 和扫描线控制器 28。数据线控制器 27 和扫描线控制器 28 以基于控制脉冲的时序来控制液晶面板 3。随后将详细描述控制脉冲。

[0032] 控制脉冲产生部 24 产生显示存储器的写入地址和读出地址,并向地址解码器 25 输出这些地址。地址解码器 25 将写入地址解码,并在显示存储器 26 中指定从外部输入的显示数据所存储的地址。地址解码器 25 将读出地址解码,并在显示存储器 26 内存储的显示数据中指定输出到数据线控制器 27 的显示数据。显示存储器 26 是存储显示在液晶面板 3 上的显示数据的存储器。

[0033] 数据线控制器 27 基于从显示存储器输入的显示数据,来输出驱动液晶面板 3 的数据线的灰度信号(例如,灰度电压)。产生例如红色、绿色和蓝色的颜色单元中的每个的灰度电压,且所述灰度电压在驱动液晶面板 3 的一个像素行的预定期间(下文中,这个时间被称作“一个扫描时间”)内根据颜色单元被施加到每个像素。将灰度信号供给到每个像素的时序由控制脉冲来确定。注意的是,数据线控制器 27 基于驱动电压产生部 29 产生的电压来操作。

[0034] 扫描线控制器 28 以基于控制脉冲的时序来控制液晶面板的像素行。此时,扫描线控制器 28 控制例如像素的开关的导通状态。注意的是,扫描线控制器 28 基于驱动电压产生部 29 产生的电压来操作。随后将详细描述数据线控制器 27 和扫描线控制器 28 与控制脉冲之间的关系。

[0035] 驱动电压产生部 29 将例如从外部输入的电源电压升压,并产生用于数据线控制器 27 和扫描线控制器 28 的充足的电压,以驱动液晶面板 3。驱动电压产生部 29 例如是可以产生多个电压的升压电路,比如电荷泵电路。

[0036] 现在,将详细描述间歇时钟产生部 23。图 2 示出了间歇时钟产生部 23 的电路图。如图 2 所示,间歇时钟产生部 23 包括计数器电路 40、比较器 A1 ~ An、OR 电路 41 和间歇时钟产生电路 42。注意的是,例如,将一个扫描期间内的时钟数和时序设定值 TS1 ~ TSn 输入到间歇时钟产生部 23 来作为时序设定值。

[0037] 计数器电路 40 对基准时钟的时钟数进行计数,并输出计数值。当基准时钟的计数值达到一个扫描期间内的时钟数时,计数器电路 40 将计数值复位。时序设定值 TS1 ~ TSn 中的每个被分别输入到比较器 A1 ~ An 中的每个。比较器 A1 ~ An 将从计数器电路 40 输出的计数值与时序设定值进行比较,当计数值和时序设定值彼此相等时输出“1”。这里,比较器 An 和时序设定值 TSn 中的 n 对应于例如一个扫描期间内控制脉冲的信号电平发生变化的次数。时序设定值 TS1 ~ TSn 是对应于控制脉冲发生变化的时序的值。例如,当在一个扫描期间内输入的基准时钟的时钟数为 m 时,设定在所述 m 个基准时钟中的第几个时钟处输出间歇时钟。

[0038] OR 电路 41 输出比较器 A1 ~ An 的输出的 OR。该输出被作为 ALL 信号发送到间歇时钟产生电路 42。间歇时钟产生电路 42 根据基准时钟的上升来保持 ALL 信号的信号电平，以输出作为间歇时钟的该信号。注意的是，间歇时钟产生电路 42 由 D 触发器形成。

[0039] 现在，将描述间歇时钟产生电路 42 的操作。图 3 示出了间歇时钟产生电路 42 的操作的时序图。图 3 的时序图示出了在一个扫描期间内的间歇时钟产生部 23 的操作。在该示例中，在一个扫描期间内输入 72 个基准时钟，时序设定值 TS1 为 1，时序设定值 TS2 为 5，时序设定值 TS_{n-1} 为 67，且时序设定值 TS_n 为 69。在此省略输入了时序设定值 TS3 ~ TS_{n-2} 的比较器 A3 ~ An-2 的输出。

[0040] 当一个扫描期间内的第一基准时钟在时序 T10 输入时，计数器电路 40 输出计数值“1”。当输出计数值“1”时，时序设定值 TS1 为 1 的比较器 A1 的输出为具有一些延迟的高电平。根据比较器 A1 的输出变化，OR 电路 41 的输出也为高电平。OR 电路 41 的输出以在时序 T11 输入的第二基准时钟被供给到间歇时钟产生电路 42。因此，间歇时钟为高电平。

[0041] 当在时序 T11 输入第二基准时钟时，计数器电路 40 的输出为“2”。因此，比较器 A1 ~ An-1 的所有输出为低电平。因此，OR 电路 41 的输出为低电平，且当输入第三基准时钟时，间歇时钟为低电平。

[0042] 如上所述，间歇时钟产生部 23 对一个扫描期间内输入的基准时钟数进行计数，并基于基准时钟使在计数值和时序设定值彼此相等时产生的 ALL 信号保持高电平。换言之，间歇时钟产生部 23 产生与基准时钟同步的、其中时钟高电平输出时序（或时钟间隔）基于时序设定值而设定的间歇时钟。时序设定值用于设定间歇时钟的时钟间隔。通过改变时序设定值，可以改变产生的时钟数和由间歇时钟产生部 23 所输出的间歇时钟的时钟高电平输出时序。

[0043] 现在，将描述基于间歇时钟产生电路 42 所产生的间歇时钟的控制脉冲产生部 24、数据线控制器 27 和扫描线控制器 28 的操作。图 4 示出了控制脉冲产生部 24、数据线控制器 27 和扫描线控制器 28 的操作的时序图。如图 4 所示，控制脉冲产生部 24 对一个扫描期间内的间歇时钟的时钟数进行计数，并根据计数值来使控制脉冲上升和下降。在本实施例中，控制脉冲产生部 24 包括作为控制脉冲的垂直同步信号 Vsync、水平同步信号 Hsync、门 EN 信号、预充电控制信号、RED_SW 控制信号、GREEN_SW 控制信号和 BLUE_SW 控制信号。数据线控制器 27 执行数据线输出，其中，数据线输出是供给到像素的灰度信号。

[0044] 垂直同步信号 Vsync 是指定扫描液晶面板 3 的像素行中的第一像素行的信号。当垂直同步信号 Vsync 为高电平时，扫描线控制器选择第一像素行。水平同步信号 Hsync 改变扫描线控制器 28 所选择的像素行。当水平同步信号 Hsync 为高电平时，扫描线控制器 28 选择下一个像素行。当垂直同步信号 Vsync 和水平同步信号 Hsync 都输入时，扫描线控制器 28 选择第一像素行。

[0045] 栅极 EN 信号是指定可以控制像素的开关的导通状态的期间的信号。当栅极 EN 信号是高电平时，数据线控制器 27 和扫描线控制器 28 可以控制像素。预充电控制信号指定与像素连接的数据线的电势被复位到预充电电压的期间。当预充电控制信号为高电平时，数据线控制器 27 向数据线输出预充电电压。扫描线控制器 28 将数据线和供给来自数据线控制器的预充电电压的线之间的开关设定为导通状态，从而预充电电压被传输到数据线。

[0046] RED_SW 控制信号指定红色灰度信号（RED 输出）被供给到红色像素的期间。当

RED_SW 控制信号为高电平时,数据线控制器 27 向数据线输出红色灰度信号。扫描线控制器 28 将红色像素和数据线之间的开关设定为导通状态。GREEN_SW 控制信号指定绿色灰度信号 (GREEN 输出) 被供给到绿色像素的期间。当 GREEN_SW 控制信号为高电平时,数据线控制器 27 向数据线输出绿色灰度信号。扫描线控制器 28 将绿色像素和数据线之间的开关设定为导通状态。BLUE_SW 控制信号指定蓝色灰度信号 (BLUE 输出) 被供给到蓝色像素的期间。当 BLUE_SW 控制信号为高电平时,数据线控制器 27 向数据线输出蓝色灰度信号。扫描线控制器 28 将蓝色像素和数据线之间的开关设定为导通状态。

[0047] 如图 4 所示,基于间歇时钟的计数值来改变控制脉冲。控制脉冲时序设定寄存器存储关于哪个信号将要通过哪个间歇时钟改变的时序信息。控制脉冲产生部 24 根据该时序信息来控制每个控制脉冲。

[0048] 在图 4 所示的示例中,当间歇时钟的计数值为 2 时,垂直同步信号 Vsync 上升;当间歇时钟的计数值为 5 时,垂直同步信号 Vsync 下降。当间歇时钟的计数值为 3 时,水平同步信号 Hsync 上升;当间歇时钟的计数值为 4 时,水平同步信号 Hsync 下降。当间歇时钟的计数值为 6 时,栅极 EN 信号上升;当间歇时钟的计数值为 15 时,栅极 EN 信号下降。当间歇时钟的计数值为 7 时,预充电控制信号上升;当间歇时钟的计数值为 8 时,预充电控制信号下降。当间歇时钟的计数值为 9 时,RED_SW 控制信号上升;当间歇时钟的计数值为 10 时,RED_SW 控制信号下降。当间歇时钟的计数值为 11 时,GREEN_SW 控制信号上升;当间歇时钟的计数值为 12 时,GREEN_SW 控制信号下降。当间歇时钟的计数值为 13 时,BLUE_SW 控制信号上升;当间歇时钟的计数值为 14 时,BLUE_SW 控制信号下降。

[0049] 总之,存储在时钟间隔设定寄存器 21b 中的时序设定值对应于在一个扫描期间内控制脉冲被改变的时序。此外,可以通过改变时序设定值来适当地设定控制脉冲发生变化的时序。

[0050] 通过以上的描述,在根据第一实施例的显示控制器 2 中,间歇时钟产生部 23 产生时钟比基准时钟少的间歇时钟。然后,控制脉冲产生部 24 基于间歇时钟来产生控制脉冲。因此,在第一实施例的控制脉冲产生部 24 中,由于基于低频的间歇时钟来产生控制脉冲,所以与现有的时序产生部 124 相比,可进一步降低功耗。通常,通过形成电路的元件的数目、时钟的幅值和时钟的频率的乘积来计算功耗。例如,如果本实施例的控制脉冲产生部 24 和现有的时序产生部 124 具有基本相同的元件数目且利用幅值相同的时钟信号,则输入到本实施例的控制脉冲产生部 24 的间歇时钟的频率为基准时钟的频率的 $15/72$ (在一个扫描期间内输出的间歇时钟的时钟数 / 在一个扫描期间内输入的基准时钟的时钟数)。因此,与现有的时序产生部 124 相比,本实施例的控制脉冲产生部 24 的功耗降低了 $5/24$ 。

[0051] 此外,如果显示的像素行增加 1.5 倍且基准时钟的频率加倍,则在现有的时序产生部 124 中的功耗只是加倍。另一方面,根据本实施例的控制脉冲产生部 24,在一个扫描期间内输入的间歇时钟没有发生改变,仅一个帧周期内的一个扫描期间的数目增加。因此,对应于像素行的增加量,仅功耗增加。总之,在这种情况下,在本实施例中,控制脉冲产生部 24 的功耗是像素行没有增加的情况下的 1.5 倍。

[0052] 由于根据本实施例的间歇时钟产生部 23 基于基准时钟操作,因此功耗根据基准时钟的频率的增加而增加。然而,基于基准时钟来操作的电路只有计数器电路 40 和间歇时钟产生电路 42,这意味着电路的尺寸非常小。因此,即使当基准时钟的频率增加时,间歇时

钟产生部 23 的功耗的增加量也能非常小。

[0053] 由此,根据本实施例的显示控制器 2,不仅控制脉冲产生部 24 消耗的功率由于使用了间歇时钟而变小,而且根据所显示的像素行而增大的功耗也能够得以降低。

[0054] 另一方面,设定间歇脉冲的时序的时序设定值和设定控制脉冲的时序的设定值可以由外部装置来改变。总之,根据液晶面板 3 的显示状态的设定值可以通过外部装置来适当地改变。因此,通过根据液晶面板 3 的显示状态来设定最佳时钟状态,可以适当地降低功耗。

[0055] 虽然在以上的描述中没有描述,但是输入到间歇时钟产生部 23 的时序设定值优选不相对于连续的基准时钟的计数值来设定。当时序设定值相对于连续的基准时钟的计数值来设定时,在间歇时钟之间没有低电平期间。如果发生这种情况,由于控制脉冲产生部 24 不能产生所需的时序,因此显示数据不能得以适当地显示。为了避免这样的问题,使一个扫描期间内输入的基准时钟的时钟数为时序设定值的数量的两倍以上,且时序设定值不相对于连续的基准时钟的计数值来设定。这可以通过软件比如固件来执行,或者例如当 CPU 等产生的时序设定值出现这样的情形时可以执行错误处理。通过将时序设定值只存储在时钟间隔设定寄存器 21b 中的偶数寄存器中,也可以防止时序设定值相对于连续的基准时钟的计数值来设定。

[0056] 明显的是,本发明不限于以上的实施例,而是在不脱离本发明的范围和精神的情况下可以被更改和变化。例如,控制脉冲产生部产生的控制信号不限于以上实施例的信号,而是可以根据系统或液晶面板来改变。

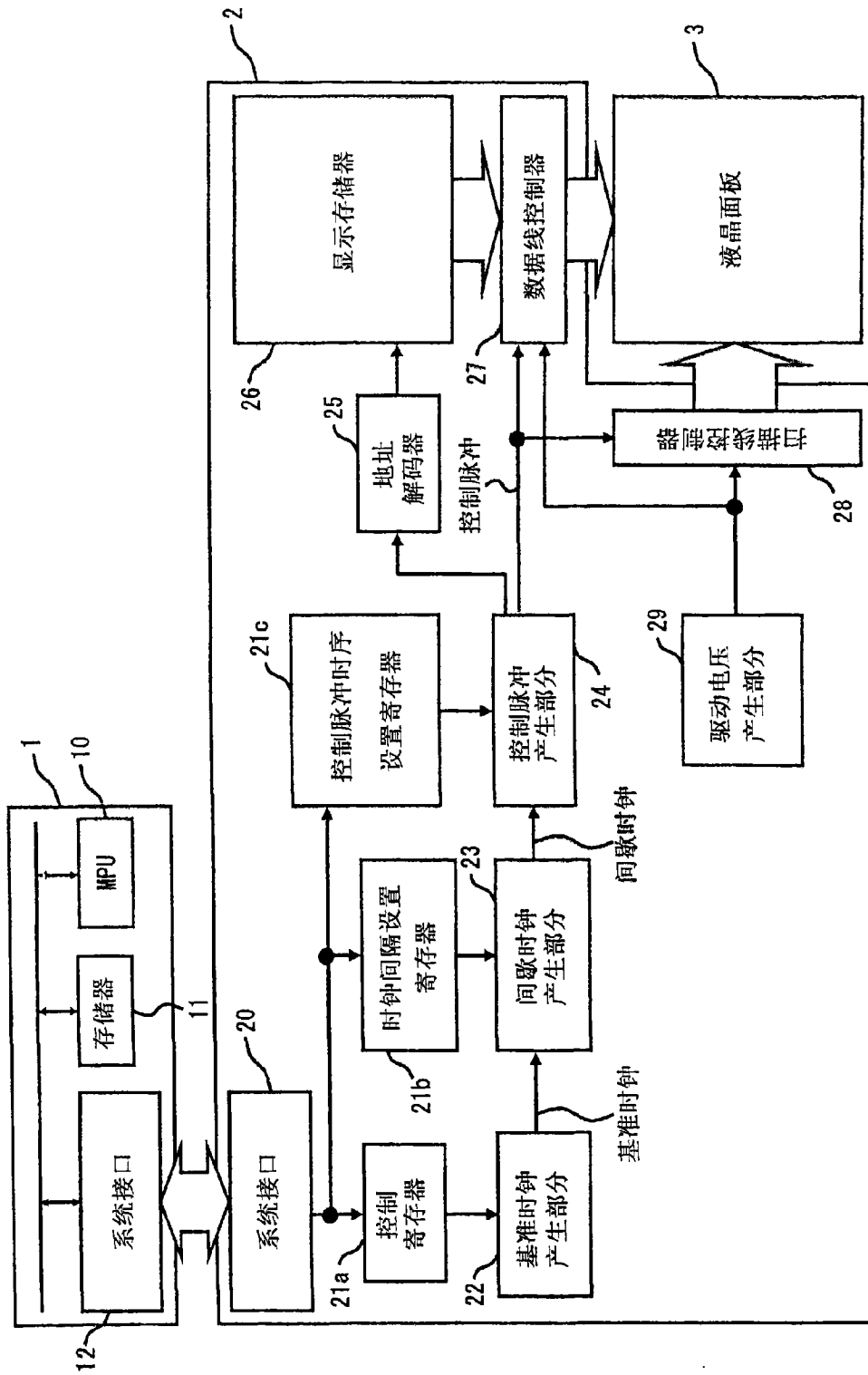


图1

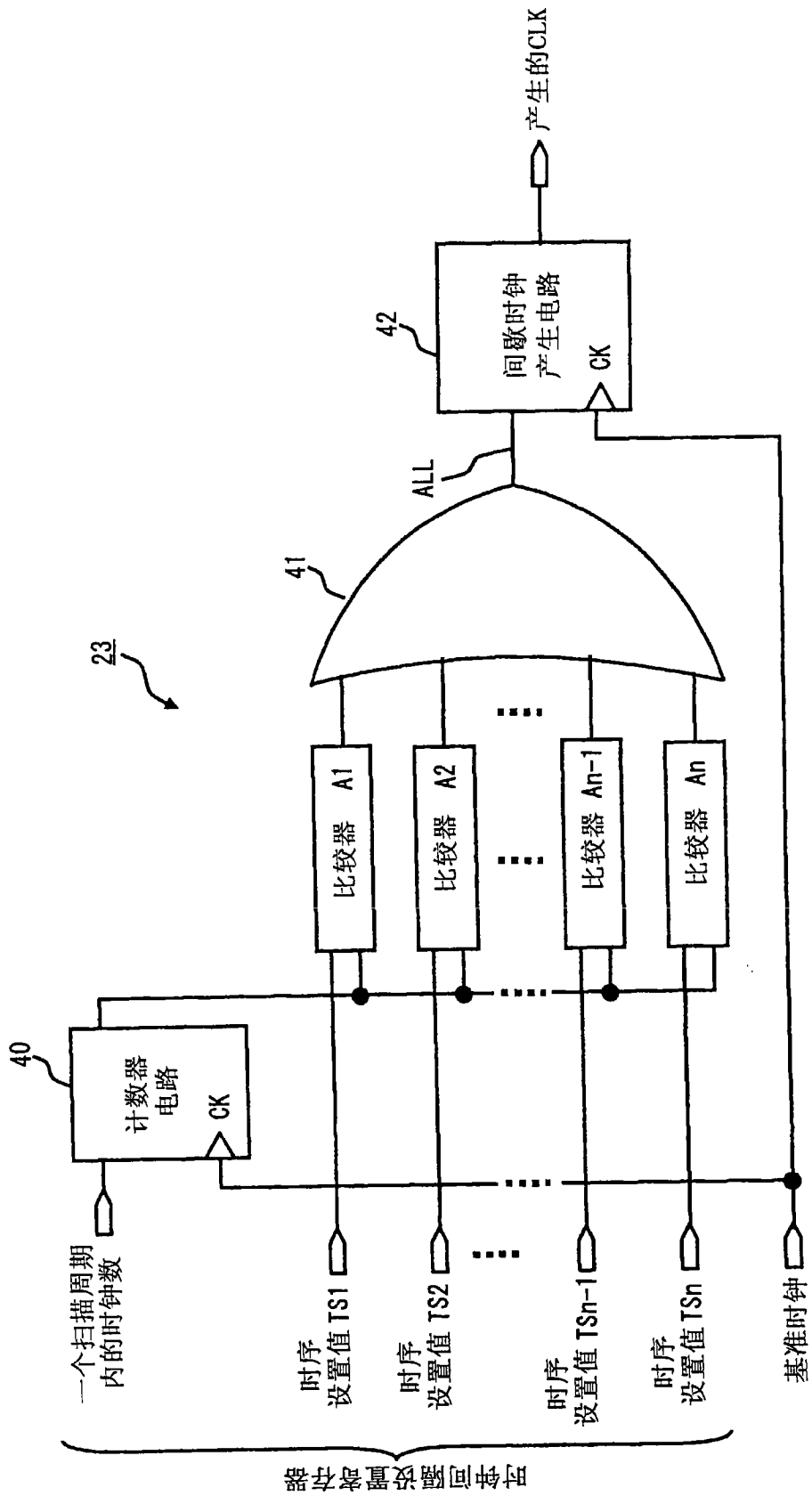


图2

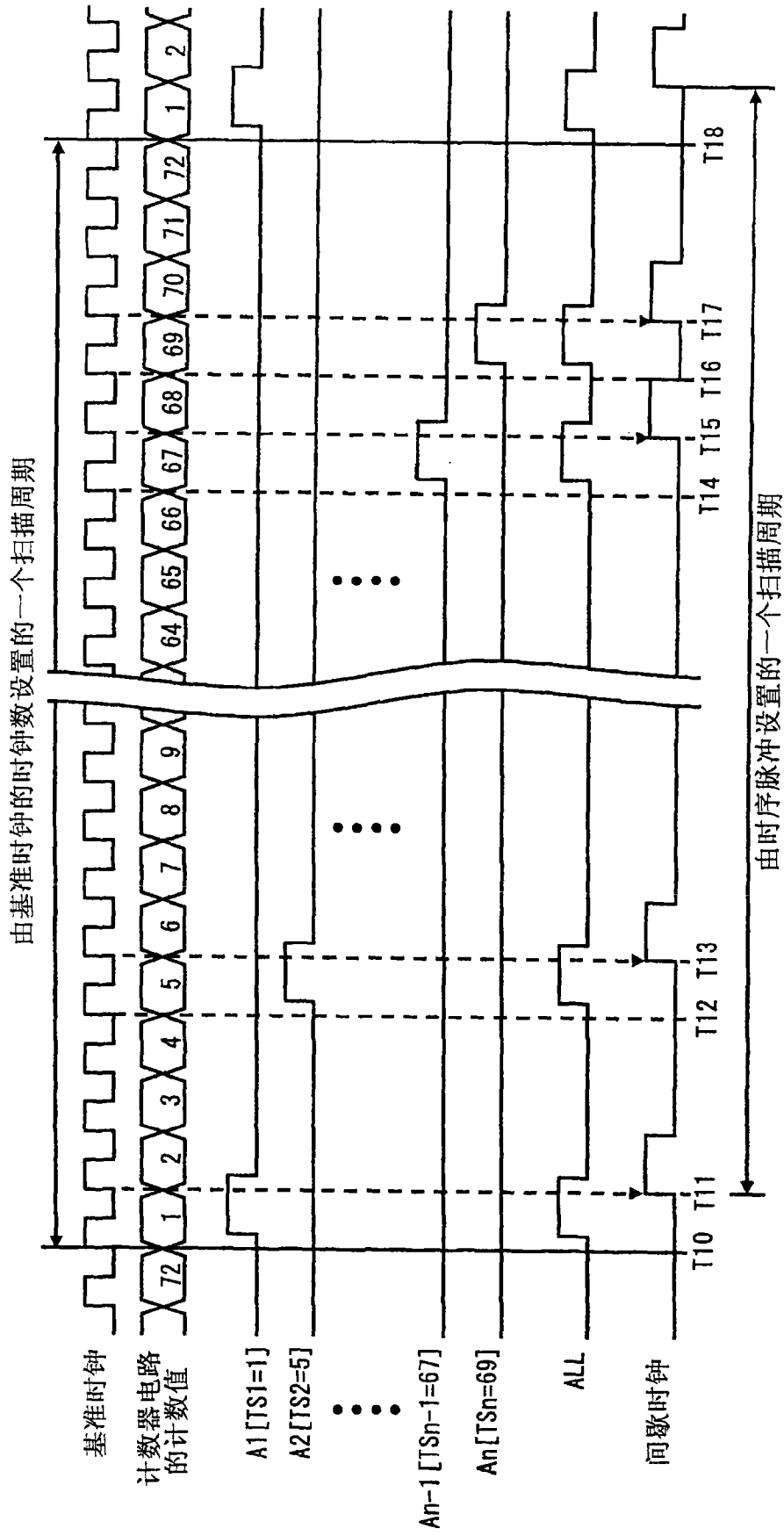


图3

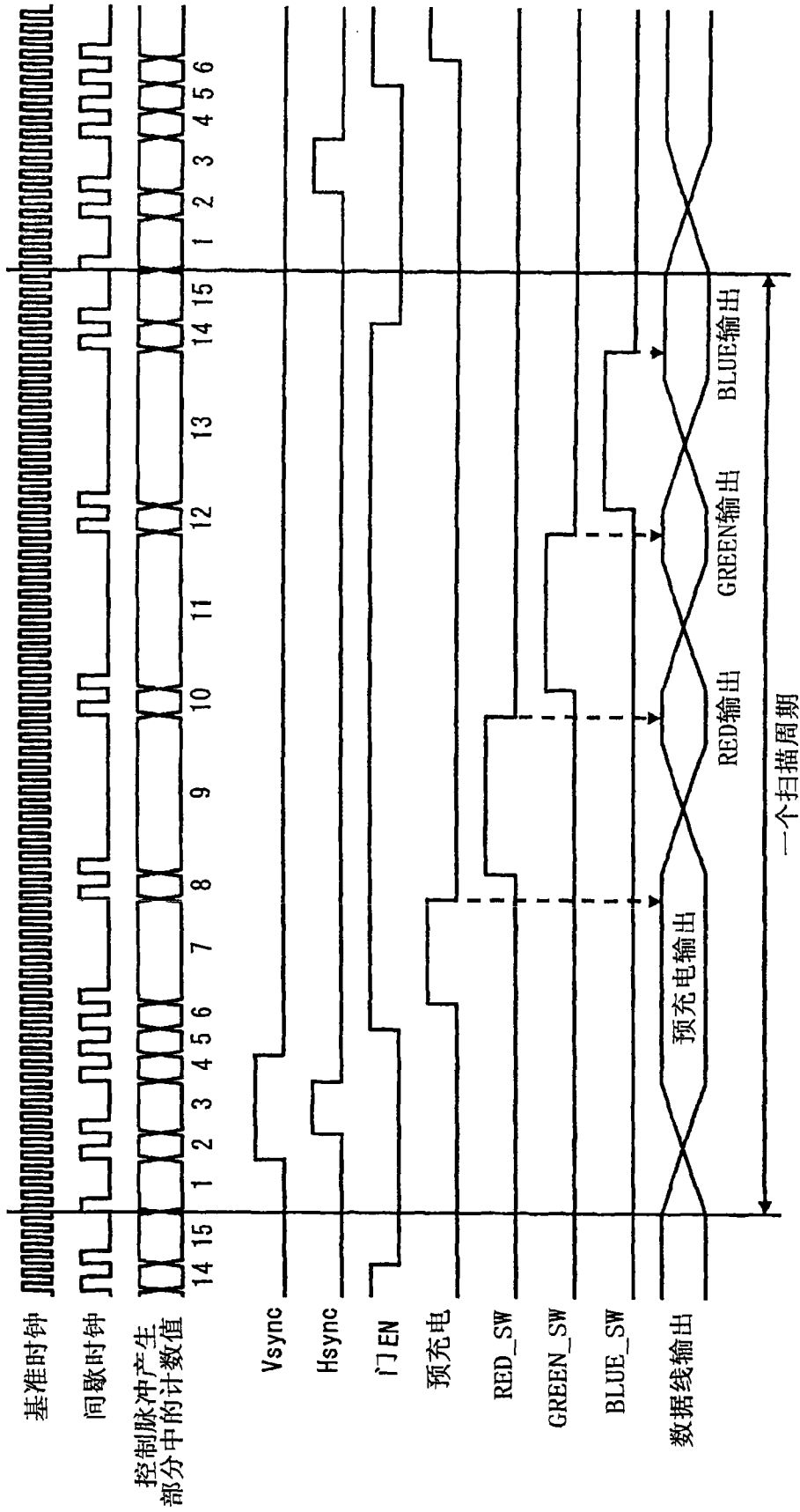
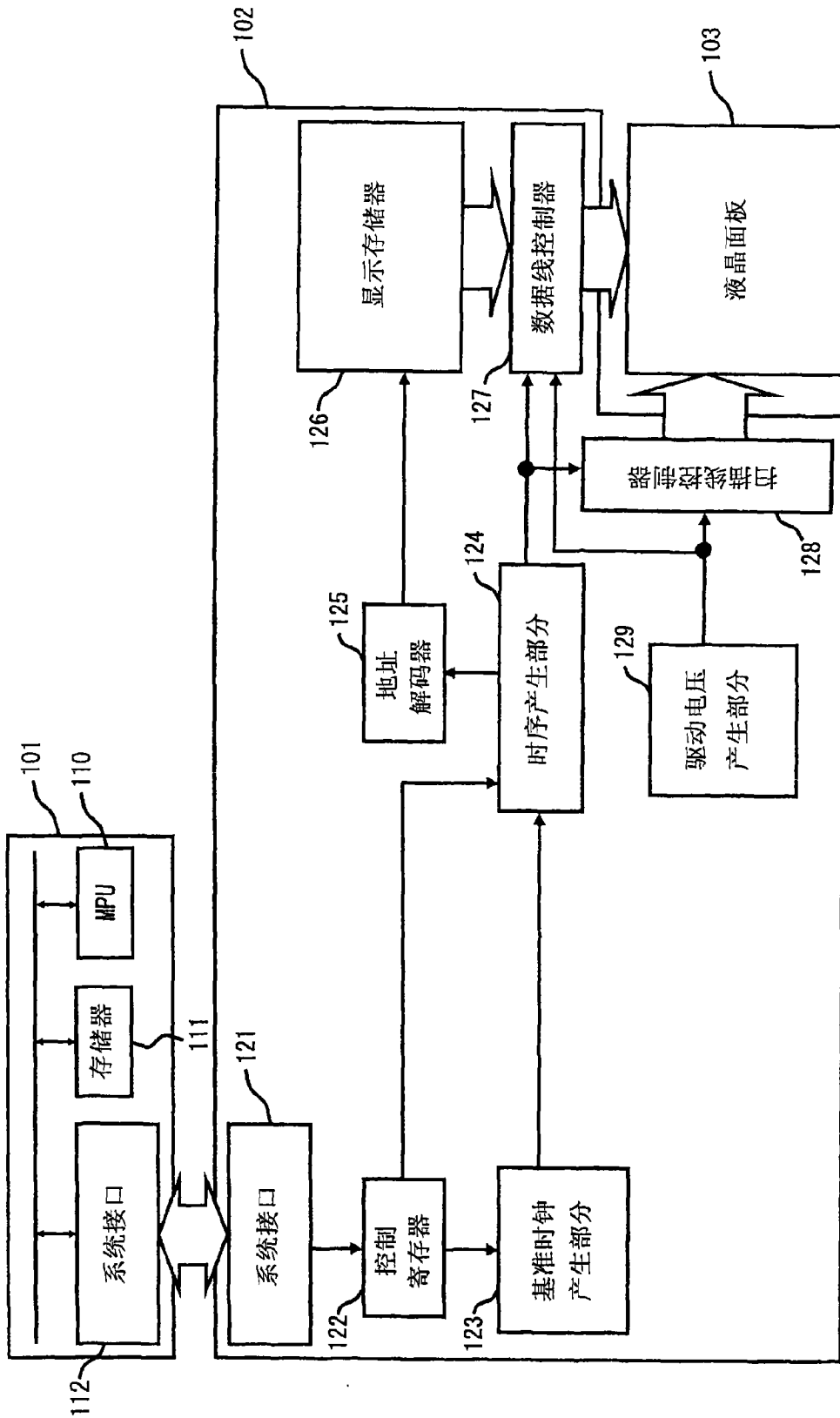


图4



现有技术

图5

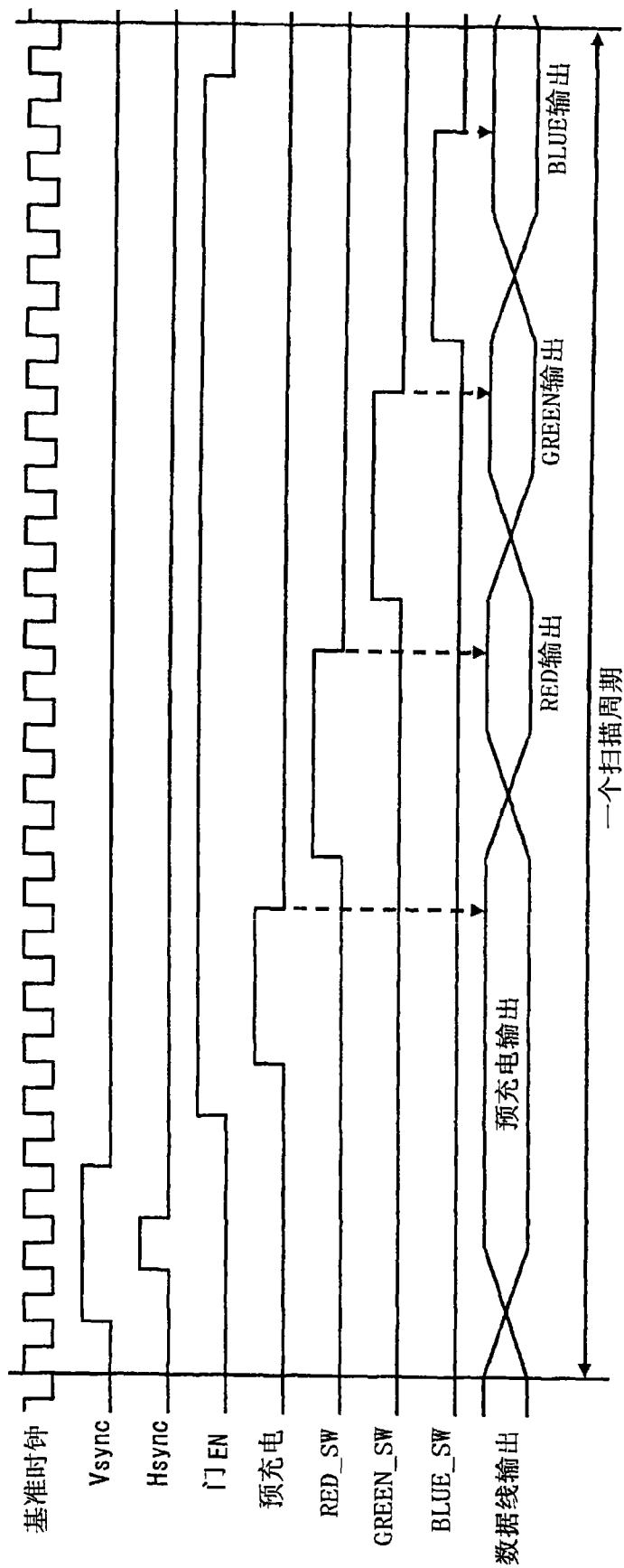


图6

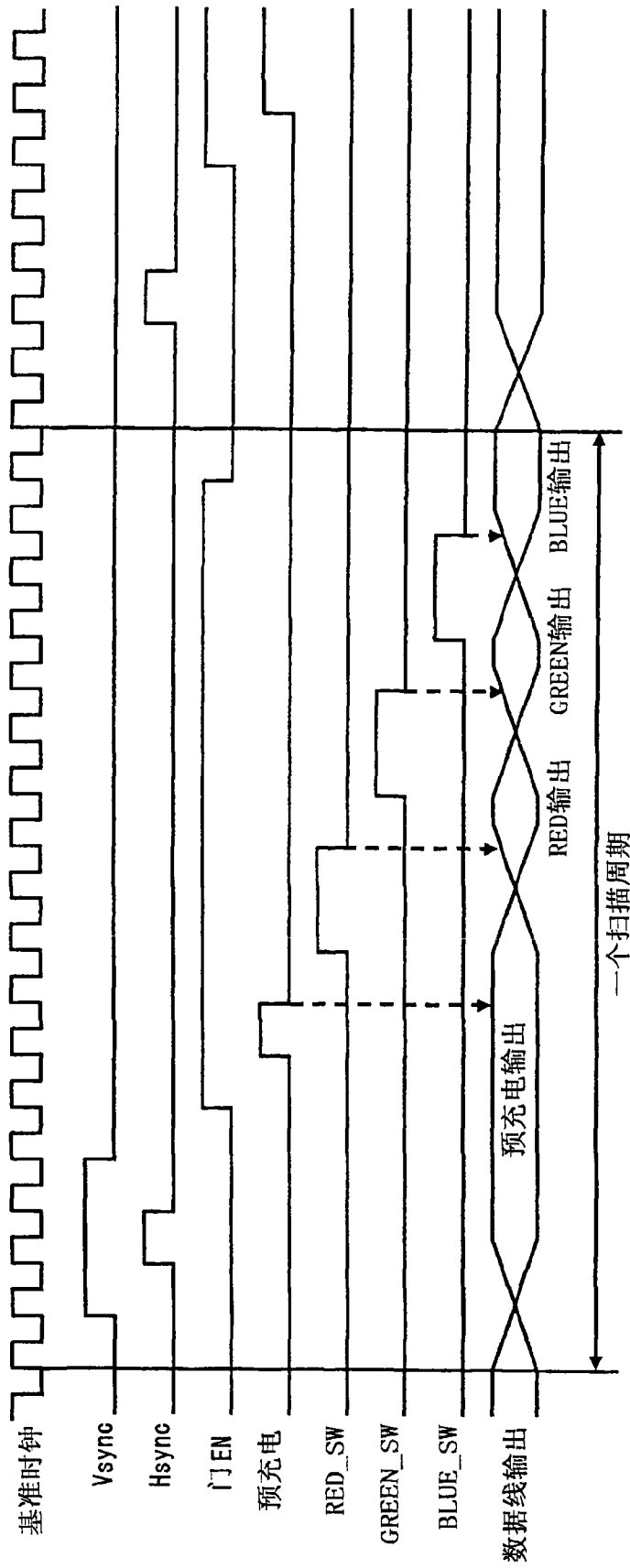


图7

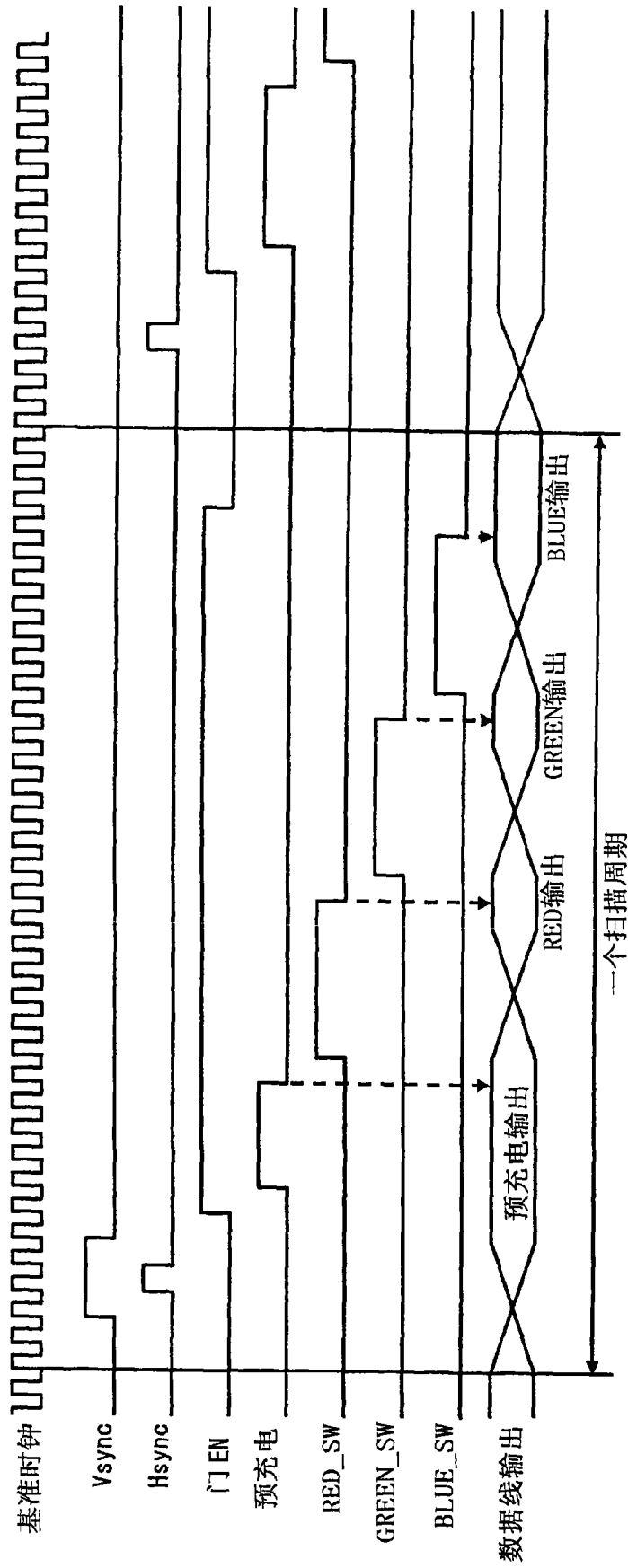


图8