

1. 一种用于近场通信NFC卡收发器(150;450)中的卡时钟恢复系统(480;500),其特征在于,所述NFC卡收发器(150;450)能耦合到NFC读取器(110;410),其中所述卡时钟恢复系统(480;500)具有:

锁相环(505),所述锁相环(505)具有:

相位/频率检测器PFD(510),所述PFD(510)被配置成在所述NFC收发器(150;450)的接收模式期间接收在匹配网络(475)的RX端口(476)处提供的参考信号(512)或在所述NFC收发器(150;450)的发送模式期间接收在所述匹配网络(475)的所述RX端口(476)处提供的参考信号,经由环路反馈线(536)接收环路反馈信号(538)并提供表示所述参考信号(512)与所述环路反馈信号(538)之间的相位差的相位误差信号(518);

环路滤波器(520),所述环路滤波器(520)被配置成接收来源于所述相位误差信号(518)的已校正相位误差信号(756)并提供经过滤波的已校正相位误差信号(526);以及

可控振荡器CO(530),所述CO(530)被配置成接收所述经过滤波的已校正相位误差信号(526)并提供受控频率输出信号(534),所述受控频率输出信号(534)作为卡时钟生成控制信号(539)被提供到NFC卡收发器(150;450)的卡时钟生成单元(485),并作为所述环路反馈信号(538)经由所述环路反馈线(536)被提供到所述PFD(510);

其中所述卡时钟恢复系统(480;500)另外具有:

相位偏移校正单元(700),所述相位偏移校正单元(700)被配置成接收由所述PFD(510)提供的所述相位误差信号(518)并将所述已校正相位误差信号(756)提供到所述环路滤波器(520)。

2. 根据权利要求1所述的卡时钟恢复系统(480;500),其特征在于,所述相位偏移校正单元(700)具有:

相位误差采样单元(720),所述相位误差采样单元(720)被配置成接收所述相位误差信号(518;722),在一个或多个第一离散时间点(655)和一个或多个第二离散时间点(665)对一个或多个相位误差信号(722)采样,并提供在所述一个或多个第一离散时间点(655)和所述一个或多个第二离散时间点(665)采样的一个或多个已采样相位误差信号(724);

相位偏移计算单元(730),所述相位偏移计算单元(730)被配置成接收在所述一个或多个第一离散时间点(655)和所述一个或多个第二离散时间点(665)采样的所述一个或多个已采样相位误差信号(724),计算对应于在第二离散时间点(665)采样的至少一个已采样相位误差信号与在第一离散时间点(655)采样的至少一个已采样相位误差信号之间的差的相位偏移信号(744),并提供所述相位偏移信号(744);以及

相位减法器单元(740),所述相位减法器单元(740)被配置成接收由所述PFD(510)提供的所述相位误差信号(518;722),接收由所述相位偏移计算单元(730)提供的所述相位偏移信号(734),从所述相位偏移信号(734)减去所述相位误差信号(722),从而生成所述已校正相位误差信号(746),并将所述已校正相位误差信号(746)提供到所述环路滤波器(520)。

3. 根据权利要求2所述的卡时钟恢复系统(480;500),其特征在于,所述相位偏移计算单元(730)被配置成

(i) 存储在多个第一离散时间点(655)采样的多个第一相位误差信号,计算在多个第一离散时间点(655)采样的这些存储的第一相位误差信号中的第一平均值 $\Phi_{0,avg}$,并存储所述第一平均值 $\Phi_{0,avg}$;

(ii) 存储在多个第二离散时间点 (665) 采样的多个第二相位误差信号, 计算在多个第二离散时间点 (665) 采样的这些存储的第二相位误差信号中的第二平均值 $\Phi_{1, \text{avg}}$, 并存储所述第二平均值 $\Phi_{1, \text{avg}}$; 以及

(iii) 计算所述第二平均值 $\Phi_{1, \text{avg}}$ 与所述第一平均值 $\Phi_{0, \text{avg}}$ 之间的差 $\Delta \Phi$, 并将此差 $\Delta \Phi$ 作为所述相位偏移信号 (744) 提供到所述相位减法器单元 (740)。

4. 根据权利要求3所述的卡时钟恢复系统 (480; 500), 其特征在于, 所述相位偏移计算单元 (730) 另外具有:

相位偏移有限状态机 (710), 所述相位偏移有限状态机 (710) 被配置成输出

(I) 第一状态控制信号 (711), 所述第一状态控制信号 (711) 将由所述相位误差采样单元 (720) 接收, 用于控制 (a) 所述一个或多个第一离散时间点 (655) 的定时和 (b) 所述一个或多个第二离散时间点 (665) 的所述定时;

(II) 第二状态控制信号 (712), 所述第二状态控制信号 (712) 将由所述相位偏移计算单元 (730) 接收, 用于 (c) 控制在所述一个或多个第一离散时间点 (655) 采样的一个或多个第一相位误差信号的所述存储的所述定时, 以及这些存储的第一相位误差信号中的所述第一平均值 $\Phi_{0, \text{avg}}$ 的所述计算, 用于 (d) 控制在所述一个或多个第二离散时间点 (665) 采样的一个或多个第二相位误差信号的所述存储的所述定时, 以及这些存储的第二相位误差信号中的所述第二平均值 $\Phi_{1, \text{avg}}$ 的所述计算, 并且用于 (e) 控制所述第二平均值 $\Phi_{1, \text{avg}}$ 与所述第一平均值 $\Phi_{0, \text{avg}}$ 之间的所述差 $\Delta \Phi$ 的所述计算的所述定时; 以及

(III) 第三状态控制信号 (713), 所述第三状态控制信号 (713) 将由所述环路滤波器 (520) 接收, 用于控制受控振荡器 (530) 的控制输入 (532), 使得当第三状态控制信号 (713) 被设置为真时, 所述受控振荡器 (530) 的所述控制输入 (532) 被冻结。

5. 根据权利要求4所述的卡时钟恢复系统 (480; 500), 其特征在于, 所述相位偏移有限状态机 (710) 具有:

(i) 第一控制信号输入 (715), 所述第一控制信号输入 (715) 被配置成接收控制卡发送器驱动器 (465) 的激活的第一控制信号 (910);

(ii) 第二控制信号输入 (716), 所述第二控制信号输入 (716) 被配置成接收第二控制信号 (920), 所述第二控制信号 (920) 控制所述卡发送器驱动器 (465) 的调制的激活时间段 (617) 以生成表示将由卡发送器 (460、465) 发送的编码符号 (615) 的调制输出电压信号; 以及

(iii) 第三控制信号输入 (717), 所述第三控制信号输入 (717) 被配置成接收第三控制信号 (940), 所述第三控制信号 (940) 控制在所述一个或多个第一离散时间点 (655) 采样的所述一个或多个第一相位误差信号的所述采样的所述定时, 以及这些存储的第一相位误差信号的所述第一平均值 $\Phi_{0, \text{avg}}$ 的所述计算, 以及在所述一个或多个第二离散时间点 (665) 采样的所述一个或多个第二相位误差信号的所述采样的所述定时, 以及这些存储的第二相位误差信号的所述第二平均值 $\Phi_{1, \text{avg}}$ 的所述计算;

其中所述相位偏移有限状态机 (710) 具有:

(iv) 第四控制信号 (980), 所述第四控制信号 (980) 对应于所述第三状态控制信号 (713) 并且将由所述环路滤波器 (520) 接收, 用于控制所述CO (530) 的所述控制输入 (532), 其中当所述第四控制信号 (980) 被设置为真时, 所述控制输入 (532) 被冻结。

6. 根据权利要求2至5中任一项所述的卡时钟恢复系统(480;500),其特征在于,

所述一个或多个第一离散时间点(655)处于所述NFC收发器(150;450)在接收模式下工作时,或处于所述卡收发器(150;450)在所述卡收发器的发送模式期间从NFC读取器(110;410)接收连续波CW发射(330)时,所述NFC收发器(150;450)耦合到所述NFC读取器(110;410);并且

所述一个或多个第二离散时间点(665)处于所述NFC收发器(150;450)在发送模式下工作并且相应符号发送时间段(617)快结束时。

7. 根据权利要求2至6中任一项所述的卡时钟恢复系统(480;500),其特征在于,具有以下特征中的至少一个特征:

(1) 所述可控振荡器(530)是数控振荡器DCO或压控振荡器VCO中的一个;

(2) 所述锁相环(505)另外具有设置在所述环路反馈线(536)中的反馈分频器(540),其中所述反馈分频器(540)被配置成划分所述环路反馈信号(538)的频率;

(3) 所述环路滤波器(520)被配置成随时间积分并以比例因子放大,或随时间积分,或以比例因子放大接收到的已校正相位信号(756),从而生成提供的经过滤波的已校正相位误差信号(526)。

8. 一种用于与NFC读取器(110;410)通信的NFC收发器(250、450),其特征在于,所述NFC收发器(150;450)具有卡天线(180;490)、卡匹配网络(170;475)、卡接收器(470)、卡发送控制器(460)、卡发送驱动器(465)、根据权利要求1至7中任一项所述的卡时钟恢复系统(480;500),以及卡时钟生成单元(485);

其中所述卡匹配网络(170;475)耦合到所述卡天线(180;490),被配置成在所述匹配网络的接收器RX端口(476)处输出RX输入信号(472),在所述匹配网络的发送TX端口(477)处接收TX输出信号(467),所述RX输入信号(472)是在所述NFC收发器(150;450)的接收模式期间,在所述NFC收发器(150;450)从NFC读取器(110;410)接收连续波CW发射(320、330、340)时生成的,所述TX输出信号(467)是在所述NFC收发器的发送模式期间生成的;

其中所述卡接收器(470)被配置成接收在所述卡匹配网络(475)的所述RX端口(476)处提供的所述RX输入(472),并从所述卡时钟生成单元(485)接收接收器时钟信号(486);

其中所述卡发送控制器(460)被配置成输出卡发送控制信号(462);

其中所述卡发送驱动器(465)被配置成接收所述卡发送控制信号(462),接收发送时钟信号(487),并将所述TX输出信号(467)提供到所述卡匹配网络(475)的所述TX端口(477);

其中所述卡时钟恢复系统(480;500)被配置成在所述NFC收发器(450)的接收模式期间接收在所述RX端口(476)处提供的所述RX输入信号(472),或在所述NFC收发器(450)的发送模式期间接收所述RX输入信号(472),并将卡时钟生成控制信号(482)提供到所述卡时钟生成单元(485);并且

其中所述卡时钟生成单元(485)被配置成从所述卡时钟恢复系统(480;500)接收所述卡时钟生成控制信号(482),将所述接收器时钟信号(486)提供到所述卡接收器(470),并将所述发送时钟信号(487)提供到所述卡发送驱动器(465);

其中所述NFC收发器(150;450)是无时钟收发器(250)或不具有参考时钟单元(190)或振荡晶体(190)的NFC收发器(150;450)中的一个。

9. 一种用于校正卡时钟生成控制信号(482;539)的信号相位的方法(1000),所述卡时

钟生成控制信号(482;539)作为NFC收发器(150;450)的卡时钟恢复系统(480;500)的输出而生成并被配置成供所述NFC收发器(150;450)的卡时钟生成单元(485)接收,其中所述卡时钟恢复系统(480;500)具有相位/频率检测器PFD(510)、环路滤波器(520)、可控振荡器CO(530)和相位偏移校正单元(700),其特征在于,所述方法(1000)具有:

在所述PFD(510)的参考输入处接收(1010)参考输入信号(512);

在所述PFD(510)的反馈输入处接收(1020)环路反馈信号(514);

在所述PFD(510)的输出处生成(1030)表示所述参考输入信号(512)与所述环路反馈信号(514)之间的相位差的相位误差信号(518、722);

由所述相位偏移校正单元(700)生成(1040)相位偏移信号(744)并从所述相位偏移信号(744)减去所述相位误差信号(518、722),从而提供已校正相位误差信号(756);

由所述环路滤波器(520)接收所述已校正相位误差信号(756),在所述环路滤波器(520)中对所述已校正相位误差信号(756)进行滤波(1060),从而提供经过滤波的已校正相位误差信号(526);

由所述CO(530)接收(1070)所述经过滤波的已校正相位误差信号(526),利用所述经过滤波的已校正相位误差信号(526)对所述CO(530)下命令,从而由所述CO(530)提供受控频率输出信号(534);

将所述受控频率输出信号(534)作为所述环路反馈信号(514、538)提供(1080)到所述PFD(510);以及

将所述受控频率输出信号(534)作为信号相位已校正卡时钟生成控制信号(482;539)提供(1090)到所述NFC收发器(150;450)的所述卡时钟生成单元(485)。

10.一种存储计算机程序产品的机器可读非暂时性存储媒体或一种计算机程序产品,其特征在于,所述计算机程序产品包括指令,所述指令当在处理器、微处理器或计算机的数据处理系统上执行时,控制或执行根据权利要求9所述的方法。

用于NFC收发器的低相位误差时钟恢复的系统和方法

技术领域

[0001] 本公开涉及一种用于近场通信 (NFC) 卡收发器中的卡时钟恢复系统;一种用于与 NFC 读取器装置通信并具有这种卡时钟恢复系统的 NFC 卡收发器;一种例如在这种卡时钟恢复系统中校正卡时钟生成控制信号的信号相位的方法;以及一种对应的计算机程序产品和一种非暂时性存储媒体。

背景技术

[0002] 近场通信 (NFC) 应用的广泛部署要求高度集成、经济高效的制造和操作技术,包括例如用于提供时钟信号的有效技术。在这方面,需要高度集成、经济高效的新时钟恢复技术,并且尤其在减少相位误差方面提高此类系统的性能。这可允许部署 NFC 卡或卡模拟应用,而无需在所述应用中使用任何时钟或振荡晶体。

[0003] 在 NFC 应用中,使用有源负载调制 (ALM) 发送器一直是一种趋势,并将继续发展,所述 ALM 发送器允许将 NFC 通信距离增加约一个数量级和/或允许用小得多的天线进行工作。这种具有小天线的 ALM 系统要求将卡模拟发送器相位精确锁定到读取器的相位,其中最大相位误差通常为 $\pm 10^\circ$ 。如果未实现此相位精度,则卡模拟 ALM 发送器无法与许多全球范围的传统读取器互操作,这些读取器利用单路径 (非 IQ) 接收器进行工作。

[0004] 下一代 NFC 应用寻求无时钟卡模拟 ALM 收发器,即在没有任何参考时钟的情况下,也就是在没有任何晶体和/或平台上没有任何外部参考时钟的情况下,能够达到此相位精度的收发器。第一个目标是为物联网 (IOT) 市场和/或可穿戴市场构建成本极低的应用。第二个目标是能够在所谓的“手机关机”应用模式下执行卡模拟:当电池几乎完全耗尽时,关闭所有系统时钟以尽可能地维持电池电量。

[0005] 因此,需要省去时钟和晶体的提供和使用,即提供无时钟系统。对于 NFC 卡收发器,这可能需要从由读取器提供的频率参考生成时钟。这可通过例如利用锁相环 (PLL) 对磁场中的跃迁进行相位和频率对齐来实现。这种过程被称为时钟恢复。

[0006] 然后,鉴于在 NFC 卡收发器中,接收器 RX 和发送器 TX 共享相同的天线,无时钟卡模拟 ALM 收发器要解决的关键技术挑战之一是,卡收发器不仅在接收操作模式期间,而且在发送操作模式期间,应能够保持所述卡收发器与读取器场信号相位锁定,也就是说,卡发送器破坏卡时钟恢复系统打算锁定的读取器相位信息。

发明内容

[0007] 本公开的一般目标是使 NFC 卡时钟恢复系统不仅在接收操作模式期间,而且甚至在卡发送操作模式期间,能够精确地锁定读取器信号相位。

[0008] 此目标由具有根据独立权利要求所述的特征的主题解决。具体地说,这些目标由以下各项解决:根据所附独立权利要求 1 所述的用于 NFC 卡收发器中的卡时钟恢复系统;根据所附独立权利要求 8 所述的 NFC 卡收发器;根据所附独立权利要求 10 所述的校正由 NFC 卡时钟恢复系统输出的卡时钟生成控制信号的信号相位的方法;以及根据所附独立权

利要求16所述的对应的计算机程序产品和非暂时性存储媒体。

[0009] 根据本公开的第一方面,提供一种用于近场通信(NFC)卡收发器中的卡时钟恢复系统,其中NFC卡收发器可耦合到NFC读取器,并且其中卡时钟恢复系统具有:锁相环,所述锁相环具有:(1)相位/频率检测器(PFD),所述PFD被配置成在NFC收发器的接收模式期间接收在匹配网络的RX端口处提供的参考信号或在NFC收发器的发送模式期间接收在匹配网络的RX端口处提供的参考信号,经由环路反馈线接收环路反馈信号并提供表示参考信号与环路反馈信号之间的相位差的相位误差信号;(2)环路滤波器,所述环路滤波器被配置成接收来源于相位误差信号的已校正相位误差信号并提供经过滤波的已校正相位误差信号;以及(3)可控振荡器CO,所述CO被配置成接收经过滤波的已校正相位误差信号(例如,作为命令控制输入信号)并提供受控频率输出信号,所述受控频率输出信号作为卡时钟生成控制信号被提供到NFC卡收发器的卡时钟生成单元,并作为环路反馈信号经由环路反馈线被提供到PFD。卡时钟恢复系统另外具有(4)相位偏移校正单元,所述相位偏移校正单元被配置成接收由PFD提供的相位误差信号并将已校正相位误差信号提供到环路滤波器。

[0010] 在卡时钟恢复系统的实施例子中,相位偏移校正单元具有:(a)相位误差采样单元,所述相位误差采样单元被配置成接收相位误差信号,在一个或多个第一离散时间点和一个或多个第二离散时间点对一个或多个相位误差信号采样,并提供在一个或多个第一离散时间点和一个或多个第二离散时间点采样的一个或多个已采样相位误差信号;(b)相位偏移计算单元,所述相位偏移计算单元被配置成接收在一个或多个第一离散时间点和一个或多个第二离散时间点采样的一个或多个已采样相位误差信号,计算对应于在第二离散时间点采样的至少一个已采样相位误差信号与在第一离散时间点采样的至少一个已采样相位误差信号之间的差的相位偏移信号,并提供所述相位偏移信号;以及(c)相位减法器单元,所述相位减法器单元被配置成接收由PFD提供的相位误差信号,接收由相位偏移计算单元提供的相位偏移信号,从相位偏移信号减去相位误差信号,从而生成已校正相位误差信号,并将已校正相位误差信号提供到例如环路滤波器。

[0011] 在卡时钟恢复系统的实施例子中,相位偏移计算单元被配置成:(i)存储在多个第一离散时间点采样的多个第一相位误差信号,计算在多个第一离散时间点采样的这些存储的第一相位误差信号中的第一平均值,并存储所述第一平均值;(ii)存储在多个第二离散时间点采样的多个第二相位误差信号,计算在多个第二离散时间点采样的这些存储的第二相位误差信号中的第二平均值,并存储所述第二平均值;以及(iii)计算第二平均值与第一平均值之间的差,并将此差作为相位偏移信号提供到例如相位减法器单元。

[0012] 在卡时钟恢复系统的实施例子中,相位偏移计算单元另外具有(d)相位偏移有限状态机,所述相位偏移有限状态机被配置成输出:(I)第一状态控制信号,所述第一状态控制信号将由相位误差采样单元接收,用于控制(a)一个或多个第一离散时间点的定时和(b)一个或多个第二离散时间点的定时;(II)第二状态控制信号,所述第二状态控制信号将由相位偏移计算单元接收,用于(c)控制在一个或多个第一离散时间点采样的一个或多个第一相位误差信号的存储的定时,以及例如这些存储的第一相位误差信号中的第一平均值的计算,用于(d)控制在一个或多个第二离散时间点采样的一个或多个第二相位误差信号的存储的定时,以及例如这些存储的第二相位误差信号中的第二平均值的计算,并且用于(e)控制第二平均值与第一平均值之间的差的计算的定时;以及(III)第三状态控制信号,

所述第三状态控制信号将由环路滤波器接收,用于控制受控振荡器的控制输入,使得当第三状态控制信号被设置为真时,受控振荡器的控制输入被冻结。

[0013] 在卡时钟恢复系统的实施例例子中,相位偏移有限状态机具有:(i) 第一控制信号输入,所述第一控制信号输入被配置成接收控制卡发送器驱动器的激活的第一控制信号;(ii) 第二控制信号输入,所述第二控制信号输入被配置成接收第二控制信号,所述第二控制信号控制卡发送器驱动器的调制的激活时间段以生成表示将由卡发送器发送的编码符号的调制输出电压信号;以及(iii) 第三控制信号输入,所述第三控制信号输入被配置成接收第三控制信号,所述第三控制信号控制在一个或多个第一离散时间点采样的一个或多个第一相位误差信号的采样的定时,以及例如这些存储的第一相位误差信号的第一平均值的计算,以及在一个或多个第二离散时间点采样的一个或多个第二相位误差信号的采样的定时,以及例如这些存储的第二相位误差信号的第二平均值的计算。

[0014] 在卡时钟恢复系统的实施例例子中,所述系统另外具有(iv) 第四控制信号,所述第四控制信号对应于第三状态控制信号并且将由环路滤波器接收,用于控制受控振荡器的控制输入,其中当第四控制信号被设置为真时,受控振荡器的控制输入被冻结。

[0015] 在卡时钟恢复系统的实施例例子中,一个或多个第一离散时间点处于卡收发器在接收模式下工作时,或处于卡收发器在卡收发器的发送模式期间从NFC读取器接收连续波CW发射时,NFC收发器耦合到NFC读取器;并且一个或多个第二离散时间点处于卡收发器在发送模式下工作并且相应符号发送时间段快结束时。

[0016] 在卡时钟恢复系统的实施例例子中,所述系统具有以下特征中的至少一个特征:

[0017] (1) 可控振荡器是数控振荡器DCO或压控振荡器VCO中的一个;

[0018] (2) 锁相环另外具有设置在环路反馈线中的反馈分频器,其中反馈分频器被配置成划分环路反馈信号的频率;

[0019] (3) 环路滤波器被配置成随时间积分和/或以比例因子放大接收到的已校正相位误差信号,从而生成提供的经过滤波的已校正相位误差信号。

[0020] 根据本公开的第二方面,提供一种用于与NFC读取器通信的NFC卡收发器,其中NFC收发器具有卡天线、卡匹配网络、卡接收器、卡发送控制器、卡发送驱动器、根据本公开的第一方面的卡时钟恢复系统,以及卡时钟生成单元。卡匹配网络耦合到卡天线,被配置成在匹配网络的接收器RX端口处输出RX输入信号,在匹配网络的发送TX端口处接收TX输出信号,所述RX输入信号是在NFC收发器的接收模式期间,例如在NFC收发器从NFC读取器接收连续波CW发射时生成的,所述TX输出信号是在NFC收发器的发送模式期间生成的。卡接收器被配置成接收在匹配网络的RX端口处提供的RX输入,并从卡时钟生成单元接收接收器时钟信号。卡发送控制器被配置成输出卡发送控制信号。卡发送驱动器被配置成接收卡发送控制信号,接收发送时钟信号,并将TX输出信号提供到卡匹配网络的TX端口。卡时钟恢复系统被配置成在NFC收发器的接收模式期间接收在RX端口处提供的RX输入信号,或在NFC收发器的发送模式期间接收RX输入信号,并将卡时钟生成控制信号提供到卡时钟生成单元。卡时钟生成单元被配置成从卡时钟恢复系统接收卡时钟生成控制信号,将接收器时钟信号提供到卡接收器,并将发送时钟信号提供到卡发送驱动器。

[0021] 在NFC卡收发器的实施例例子中,NFC收发器是无时钟收发器或不具有参考时钟单元或振荡晶体的NFC收发器中的一个。

[0022] 根据本公开的第三方面,提供一种用于校正卡时钟生成控制信号的信号相位的方法,所述卡时钟生成控制信号作为NFC收发器的卡时钟恢复系统的输出而生成并被配置成供NFC收发器的卡时钟生成单元接收。在本文中,卡时钟恢复系统具有相位/频率检测器PFD、环路滤波器、可控振荡器CO和相位偏移校正单元。所述方法具有:(i)在PFD的参考输入处接收参考输入信号;;(ii)在PFD的反馈输入处接收环路反馈信号;(iii)在PFD的输出处生成表示参考信号与环路反馈信号之间的相位差的相位误差信号;(iv)由相位偏移校正单元生成相位偏移信号并从相位偏移信号减去相位误差信号,从而提供已校正相位误差信号;(v)由环路滤波器接收已校正相位误差信号,在环路滤波器中对已校正相位误差信号进行滤波以便提供经过滤波的已校正相位误差信号;(vi)由可控振荡器接收经过滤波的已校正相位误差信号,利用所述经过滤波的已校正相位误差信号对可控振荡器下命令以便由受控振荡器提供受控频率输出信号;(vii)将受控频率输出信号作为环路反馈信号提供到PFD;以及(viii)将受控频率输出信号作为信号相位已校正卡时钟生成控制信号提供到NFC收发器的卡时钟生成单元。

[0023] 在所述方法的实施例例子中,NFC收发器的相位偏移校正单元另外具有相位误差采样单元、相位偏移计算单元和相位减法器单元。在本文中,生成相位偏移信号另外包括:由相位误差采样单元在一个或多个第一离散时间点和一个或多个第二离散时间点对相位误差信号采样;由相位偏移计算单元计算作为在第二离散时间点采样的相位误差信号与在第一离散时间点采样的相位误差信号之间的差而获得的相位偏移信号;以及由相位减法器单元从相位偏移信号减去相位误差信号,从而将已校正相位误差信号提供到环路滤波器。

[0024] 在所述方法的实施例例子中,所述方法在相位偏移计算单元中另外具有:(i)存储在多个第一离散时间点采样的多个第一相位误差信号,计算在多个第一离散时间点采样的这些存储的第一相位误差信号中的第一平均值,并存储所述第一平均值;(ii)存储在多个第二离散时间点采样的多个第二相位误差信号,计算在多个第二离散时间点采样的这些存储的第二相位误差信号中的第二平均值,并存储所述第二平均值;以及(iii)计算第二平均值与第一平均值之间的差,并将此差作为相位偏移信号提供到相位减法器单元。

[0025] 在所述方法的实施例例子中,相位偏移校正单元另外具有相位偏移有限状态机。在本文中,所述方法另外具有:(I)由相位偏移有限状态机将第一状态控制信号提供到相位误差采样单元,以用于控制(a)一个或多个第一离散时间点的定时和(b)一个或多个第二离散时间点的定时;(II)由相位偏移有限状态机将第二状态控制信号提供到相位偏移计算单元以用于(c)控制在一个或多个第一离散时间点采样的第一相位误差信号的存储的定时,以及例如这些存储的第一相位误差信号中的第一平均值的计算,用于(d)控制在一个或多个第二离散时间点采样的一个或多个第二相位误差信号的存储的定时,以及例如这些存储的第二相位误差信号中的第二平均值的计算,并且用于(e)控制第二相位误差信号与第一相位误差信号之间的差或例如第二平均值与第一平均值之间的差的计算的定时;以及(III)由相位偏移有限状态机提供将由环路滤波器接收的第三状态控制信号,以用于控制受控振荡器的控制输入,使得当第三状态控制信号被设置为真时,受控振荡器的控制输入被冻结。

[0026] 在所述方法的实施例例子中,所述方法在相位偏移有限状态机中另外具有:(i)例如在有限状态机的第一控制信号输入处接收第一控制信号,所述第一控制信号控制卡发送

器驱动器的激活；(ii)例如在有限状态机的第二控制信号输入处接收第二控制信号，所述第二控制信号控制卡发送器驱动器的调制的激活时间段以生成表示将由卡发送器发送的编码符号的调制输出电压信号；以及(iii)例如在有限状态机的第三控制信号输入处接收第三控制信号，所述第三控制信号控制在一个或多个第一离散时间点采样的一个或多个第一相位误差信号的采样的定时，以及例如这些存储的第一相位误差信号的第一平均值的计算，以及在一个或多个第二离散时间点采样的一个或多个第二相位误差信号的采样的定时，以及例如这些存储的第二相位误差信号的第二平均值的计算。

[0027] 在所述方法的实施例例子中，所述方法另外具有由第四控制信号控制C0的控制输入，所述第四控制信号对应于第三状态控制信号并且将由环路滤波器接收，其中当第四控制信号被设置为真时，控制输入被冻结。

[0028] 在所述方法的实施例例子中，一个或多个第一离散时间点处于卡收发器在接收模式下工作时，或处于卡收发器在卡收发器的发送模式期间从NFC读取器接收连续波CW发射时，NFC收发器耦合到NFC读取器；并且一个或多个第二离散时间点处于卡收发器在发送模式下工作并且相应符号发送时间段快结束时。

[0029] 根据本公开的第四方面，提供一种存储计算机程序产品的机器可读非暂时性存储媒体或一种包括指令的计算机程序产品，所述指令当在例如处理器、微处理器或计算机的数据处理系统上执行时，控制或执行根据本公开的第三方面的方法。

附图说明

[0030] 在下文中，参考附图详细地描述本公开的示例性实施例例子，在附图中：

[0031] 图1示出了具有NFC读取器和NFC卡收发器的常规NFC通信系统的示意性框图，所述NFC卡收发器具有参考时钟和/或振荡晶体。

[0032] 图2示出了具有常规NFC读取器和无时钟NFC卡收发器的NFC通信系统的示意性框图。

[0033] 图3示出了根据ISO14443的涉及作为近耦合装置(PCD)的NFC读取器和作为近电感耦合卡(PICC)的NFC收发器的通信例子。

[0034] 图4示出了根据本公开的示例性实施例的具有NFC读取器和具备卡时钟恢复系统的无时钟NFC卡收发器的NFC通信系统的示意性框图。

[0035] 图5示出了根据本公开的示例性实施例的形成新颖卡时钟恢复系统的基础的卡时钟恢复系统的示意性框图。

[0036] 图6示出了常规卡时钟恢复方法的示意性计时图，其中时钟恢复原理的相位误差由于匹配网络记忆效应而增加，因此引起时钟恢复发散。

[0037] 图7示出了根据本公开的具有能够消除匹配网络记忆效应的相位偏移校正单元的卡时钟恢复系统的示意性框图。

[0038] 图8示出了根据本公开的卡时钟恢复方法的示意性计时图，其中消除了匹配网络记忆效应，其中补偿了时钟恢复原理的相位误差。

[0039] 图9示出了在根据本公开的卡时钟恢复系统中使用的控制信号的示意性计时图，其中消除了匹配网络记忆效应。

[0040] 图10示出了根据本公开的校正卡时钟生成控制信号的信号相位的方法的流程图，

其中消除了匹配网络记忆效应。

[0041] 出于简洁性原因,将关于特定附图描述的特征在同样或类似地在另一附图中呈现时可不再进行描述。

具体实施方式

[0042] 在参考附图(即,图7到10)描述本公开的示例性实施例例子之前,仍应解释本发明人所提出的本公开的一些背景和特定方面。

[0043] 在NFC应用中,有源负载调制(ALM)发送器一直是一种趋势,并将继续发展。这些ALM发送器允许将NFC通信距离增加一个数量级和/或允许用小得多的天线进行工作。另一方面,这种使用要求将卡或卡模拟发送器相位精确锁定到读取器相位,其中最大相位误差为 $\pm 10^\circ$ 。如果未实现此精度,则卡模拟ALM发送器无法与许多全球范围的传统读取器互操作,这些读取器利用单信号路径和非IQ信号处理进行工作。

[0044] 图1示出了具有NFC读取器110和NFC卡收发器150的常规NFC通信系统100的示意性框图,所述NFC卡收发器150具有参考时钟190和/或振荡晶体。更具体地说,常规设计中的NFC读取器110具有发出和接收请求和数据的读取器系统120、将表示由读取器系统120使用的请求和数据的信号转换成可发送到读取器天线140或从读取器天线140接收的射频(RF)信号的读取器匹配网络130。常规设计中的NFC卡收发器150具有能够在接收(RX)模式和发送(TX)模式下工作以接收和发送数据的卡收发器160、将表示由卡收发器160使用的数据的信号转换成可发送到卡天线180或从卡天线180接收的RF信号的卡匹配网络170。当卡天线180与读取器天线140足够接近时,即在所谓的耦合距离内时,读取器天线140的磁场与卡天线180的磁场之间发生磁耦合(在图1中由耦合系数 k 表示),这允许卡天线180感测和接收来自读取器天线140的RF信号并将RF信号发送到读取器天线140,并且允许读取器天线140感测和接收来自卡天线180的RF信号并将RF信号发送到卡天线180。卡收发器160中的数字电路在常规上由参考时钟190和/或振荡晶体190所提供的时钟信号同步,并且可另外具有卡时钟恢复系统,用于从经由卡天线180和通过卡匹配网络170接收的周期性信号恢复时钟信号。

[0045] NFC应用的广泛部署要求高度集成、经济高效的新时钟恢复技术。本公开描述了一种系统和一种方法,所述系统和方法允许改进时钟恢复系统的性能,因为所述系统和方法减少相位误差,而在应用中不需要任何时钟或晶体。

[0046] 图2示出了具有常规NFC读取器110(如图1所示)和无时钟NFC卡收发器250的NFC通信系统200的示意性框图。图2的无时钟NFC卡收发器250具有与图1的常规NFC卡收发器150中类似的卡天线180和卡匹配网络170,而图2的卡收发器260与图1的卡收发器160的不同之处在于,卡收发器260不具有任何时钟或晶体,即无时钟,并且依赖于无时钟卡收发器260中提供并能够锁定于经由卡天线180和卡匹配网络170在卡收发器260中接收到的时钟信号的时钟恢复技术。

[0047] 下一代NFC应用寻求ALM无时钟收发器,如图2的卡收发器260,其能够在没有任何参考时钟的情况下,即在平台上既没有晶体也没有参考时钟的情况下实现所需的相位精度。这种设计允许(i)为物联网(IOT)市场和/或可穿戴市场构建成本极低的应用,和/或(ii)能够在所谓的“手机关机”操作模式下执行卡模拟,即当电池几乎完全耗尽时,关闭所

有系统时钟以维持电池电量。

[0048] 当NFC卡或卡模拟收发器160、260的卡天线180与NFC读取器110的天线140在耦合距离内并因此在卡天线180与读取器天线140之间建立耦合(在图2中由耦合系数k表示)时,可以在NFC读取器110与NFC卡收发器150之间建立双向通信。这种双向通信根据例如ISO14443的建立标准进行。

[0049] 图3示出了根据ISO14443的涉及作为近耦合装置(PCD)的NFC读取器110和作为近电感耦合卡(PICC)的NFC收发器160、260的通信例子。在图3中,典型事务的通信已经开始,因为NFC读取器110呈现发送(TX)状态并发送未调制的周期性信号以通过读取器天线140产生未调制的周期性磁场,即连续波(CW)发送320,而卡收发器160、260处于待机状态360。NFC读取器110继续并以PCD到PICC帧325的格式发送去往NFC卡收发器160、260的数据帧,这会使得NFC卡收发器160、260向NFC读取器110应答。因此,NFC读取器110停止发送PCD到PICC帧325并开始等待NFC收发器160、260应答。

[0050] NFC收发器160、260通过开始以PICC到PCD帧365的格式发送去往NFC读取器110的数据帧来应答,而NFC读取器110处于连续波(CW)发送330的状态。应注意,在NFC卡收发器160、260开始发送PICC到PCD帧365之前,以及NFC卡收发器160、260停止发送PICC到PCD帧365之前,NFC读取器110处于CW发送330的状态。

[0051] 然后,NFC收发器160、260返回到待机状态370,并且NFC读取器110停止其CW发送330并恢复发送PCD到PICC帧335,而NFC收发器160、260监听并保持处于其待机状态370。

[0052] 帧(PCD到PICC或PICC到PCD)可以长达20ms,并且完整事务可以持续几秒。PICC到PCD帧365的持续时间迫使无时钟NFC卡收发器250在此PICC到PCD帧365期间执行时钟恢复,以便确保与NFC读取器110的精确相位同步。

[0053] 鉴于在NFC收发器250中,接收和发送操作模式共享相同的卡天线180,无时钟卡或卡模拟ALM收发器260(如图2所示)要解决的关键技术挑战之一是,收发器必须能够在整个卡发送PICC到PCD 365期间保持所述收发器与读取器场相位锁定。也就是说,卡发送器在卡天线180和卡匹配网络170中破坏卡时钟恢复打算锁定的读取器相位信息(来自读取器CW发送330)。

[0054] 卡模式发送器的初始相位经过复杂的优化过程以便确保全球范围的互操作性,并因此不能假定所述初始相位等于读取器相位(或与读取器相位成 180°)。例如,EP 2 988 427 A1公开了一种用于在NFC标签装置的前端电路中进行相位校准的方法。

[0055] 本公开提供了一种用于NFC卡收发器260(参见图2)、450(参见图4)中的卡时钟恢复系统的解决方案,尤其是用于卡模拟ALM收发器的解决方案,用于精确锁定NFC读取器110、410的信号330(参见图3)的相位,即使在卡发送操作模式期间也是如此。

[0056] 根据本公开的新颖时钟恢复系统和方法嵌入如图7所示的卡时钟恢复系统480(参见图4)和500(参见图5)中。如图7所示的新颖卡时钟恢复系统480、500嵌入锁相环(PLL)505中,例如嵌入图5所示的PLL 505中,所述PLL 505锁定NFC读取器410的相位和频率。新颖卡时钟恢复系统480、500的操作的上下文在图4中示出。

[0057] 图4示出了根据本公开的示例性实施例的具有NFC读取器410和具备卡时钟恢复系统480的无时钟NFC卡收发器450的NFC通信系统400的示意性框图。

[0058] 在图4所示的NFC通信系统400的操作中,NFC读取器410是主设备,并因此通过读取

器匹配网络435和读取器天线440提供13,56MHz磁场(如图3和6所示的CW信号330)。经由磁耦合k(参见图4),此信号经由卡天线490和卡匹配网络475(参见图4中的RX信号476)进入NFC收发器450,并作为RX输入信号472到达卡接收器(RX)470以及卡时钟恢复系统480的输入。

[0059] 卡时钟恢复系统480锁定到传入场(CW信号330)的频率和相位,从而限定卡收发器450的参考时钟,并向卡时钟生成单元485提供相应的卡时钟生成控制信号482。卡时钟生成单元485又向卡RX 470提供适当的接收器时钟信号486,并向卡发送(TX)驱动器465提供适当的卡发送时钟信号487。

[0060] 作为例子,对于使用脉冲宽度调制(PWM)D类发送器(TX)的NFC收发器450IC,卡时钟恢复系统480可提供多个高频参考时钟信号,即650MHz下的8个相位。TX时钟生成(作为卡时钟生成单元485的一部分)包括相应的分频器和数字逻辑,以从高频时钟构建PWM信号。RX时钟生成(作为卡时钟生成单元485的另一部分)可包括从7,8GHz到13,56MHz到几百MHz的分频器。

[0061] 参考图5,简单来说,卡时钟恢复系统480、500基于锁相环(PLL)505,并且具有:相位/频率检测器(PFD)510、环路滤波器520、可控振荡器530和包括任选的反馈分频器540的反馈线536。

[0062] 图5示出了根据本公开的示例性实施例的形成新颖卡时钟恢复系统(如图7所示)的基础的卡时钟恢复系统500的示意性框图。

[0063] 在操作中,PLL 505通过NFC收发器450的接收操作模式期间不时地感测RX输入信号472而将PLL 505的内部可控振荡器530的相位锁定到NFC读取器410的CW场信号330。用于感测RX输入信号472的时间点由在本文中被称为TrackField的控制信号在RX模式期间在第一离散时间点650(参见图6)被设置为1(TrackField=1)时限定。用于感测TX输出的时间点由控制信号TrackField=1在第二离散时间点660限定,所述第二离散时间点660在发送(TX)突发615之间(同样参见图6)。在这些时刻(即,在RX模式期间的第一时间点650、在TX模式期间的第二时间点660),PFD 510将内部振荡器520的任选地由反馈分频器540划分的相位(反馈信号538)与读取器场的相位(CW信号330(参考信号512))进行比较,并生成指示环路反馈信号538与参考信号512之间的相位差(也称为相位误差)的输出信号518。相位误差信号518在环路滤波器520中积分,所述环路滤波器520输出命令(或控制)内部振荡器530的经过滤波的相位误差信号526。可控振荡器530可以体现为数控振荡器(DCO)或压控振荡器(VCO)。如此工作的PLL 505的电路表示如图5所示,而与信号和控制信号相关联的计时图如图6所示。

[0064] 图6示出了常规卡时钟恢复方法的示意性计时图,其中时钟恢复原理的相位误差(635处的 $\Delta\Phi$)由于匹配网络记忆效应而从一个TX突发向下一TX突发增加(635处的 $\Delta\Phi$ 、635'处的 $2*\Delta\Phi\dots\dots$),因此引起时钟恢复发散。

[0065] 在这种形式中,如上文所述和图6所示,卡时钟恢复系统500在读取器未调制(CW)场发射330期间理想地锁定到读取器相位,但无法在卡发送器460、465进行发送时保持此精确相位。这是由于在卡发送期间,NFC收发器450自身的发送器460、465对卡天线490的相位造成破坏,并且由于卡天线的品质因数($Q\approx 8-12$)相对较高。在TX突发结束之后,在TX发送突发615期间卡天线490处的电压和相位需要时间来收敛回对应于读取器未调制(CW)场发

射330的电压和相位。此时间可能不足,使得卡天线490处的相位误差的余数 $\Delta\Phi$ (参见图6中的635)在第一TX突发之后继续存在,并且无法在TX突发之后完全收敛回。然后,在第二TX突发之后,卡天线490处的相位误差的余数 $2*\Delta\Phi$ (参见图6中的635')继续存在,并以此类推。在本专利申请中,此效应被称为卡匹配网络475的匹配网络记忆效应。

[0066] 此匹配网络记忆效应阻止时钟恢复对读取器相位(Φ_{Reader})进行精确采样。实际上,时钟恢复在时间点660对读取器相位(Φ_{Reader})和卡发送器相位(Φ_{CardTX})的混合进行采样,这使得总相位等于 $\Phi_{\text{Reader}} + \Delta\Phi$ (参见图6)。此效应甚至可能引起PLL 505的解锁(或发散)(可能引起错误相位、错误卡时钟恢复频率,参见图6在时间点660期间),这可能产生非功能性系统。

[0067] 当NFC通信系统400的工作灵敏度接近卡收发器450将其最大功率发送给读取器410时的灵敏度时,匹配网络记忆效应变得更糟,并且在卡天线490处感知的读取器信号是最弱的。然后,卡天线490处的感知相位受到卡450自身的发送器460、465的污染最严重。

[0068] 本公开的教导旨在校正和/或补偿卡发送操作期间的匹配网络记忆效应的卡发送器相位,从而使得即使在卡收发器的发送相位期间也能够保持小的相位误差,并且在匹配网络记忆效应方面改进卡时钟恢复系统的性能。

[0069] 根据教导,简单来说,参考图7、8和9,并且如下文将另外更详细地解释,卡时钟恢复系统500包括锁相环(PLL) 505,并且另外包括在PLL 505中耦合在PFD 510与环路滤波器520之间的相位偏移校正单元700,所述PLL 505具有相位/频率检测器(PFD) 510、环路滤波器520、可控振荡器530(例如,DCO或VCO)和任选的反馈分频器540。

[0070] 仍然简单来说,在操作中:

[0071] (1) 在读取器CW发送330期间,使用PLL 505的卡时钟恢复系统精确锁定到到达PFD 510的输入512的读取器信号的相位。监测并在求平均值后存储PLL PFD 510的输出。在读取器CW发送330结束时,存储的相位为 $\Phi_{0, \text{avg}}$ 。

[0072] (2) 当卡发送器460、465在符号发送快结束时开始发送(例如卡TX输出驱动器电压610中的符号617(参见图6)、467(参见图4))时,评估PLL PFD 510输出($\Phi_{1, \text{avg}}$)。

[0073] (3) 从此时刻开始,从PFD 510的输出516处的信号518减去恒定相位偏移($\Phi_{\text{off}} = \Phi_{1, \text{avg}} - \Phi_{0, \text{avg}}$): $\Phi_{\text{pfd_corr}}(nT) = \Phi_{\text{pfd}}(nT) - \Phi_{\text{off}}$

[0074] 现在,更详细地说,参考图7,为了补偿匹配网络记忆效应,如图5所示的卡时钟恢复系统500具备相位偏移校正单元700,如图7所示。相位偏移校正单元700包括相位偏移有限状态机710、相位误差采样单元720、相位偏移计算单元730和相位减法器单元740。

[0075] 相位偏移校正单元700如下工作:

[0076] • 在读取器410的未调制(CW)场发射330期间,相位误差采样单元720对PFD 510的输出信号518采样。相位偏移计算单元对PFD输出的几个样本求平均值,并存储所述平均值(作为例子, $\Phi_{0, \text{avg}}$, $\Phi_{0, \text{avg}} = 0$)。

[0077] • 在PLL 505的跟踪(由TrackField=1控制)期间的第一卡发送突发之后,相位误差采样单元720再次对PFD 510的输出信号518采样。作为一个选项,这分别在N个第一突发结束时重复N次。相位偏移计算单元730对PFD输出的这N个样本求平均值,并存储所述平均值(作为例子, $\Phi_{1, \text{avg}}$, $\Phi_{1, \text{avg}} = \Delta\Phi$)。

[0078] • 相位偏移计算单元730计算 $\Phi_{\text{off}} = \Phi_{1, \text{avg}} - \Phi_{0, \text{avg}}$ (在此例子中, $\Phi_{\text{off}} = \Delta$

Φ)。

[0079] • 相位减法器单元740从PFD 510的输出518减去 Φ_{off} ,从而获得已校正相位误差,并且从现在起将所得已校正相位误差提供到环路滤波器520。以此方式,匹配网络475中的记忆效应引起的相位误差从PLL控制环路中消除,从而产生精确且稳定的时钟恢复相位,即使在发送突发期间也是如此,如图8中所描绘。PLL 505继续将其振荡器530的相位调节到读取器相位,而不受匹配网络475的影响。这产生稳定且精确的卡TX相位。

[0080] 现在参考图4和7到10,将使用所附权利要求书和“发明内容”章节的语言描述根据本公开的第一、第二和第三方面的示例性实施例例子。

[0081] 图4示出了根据本公开的示例性实施例的具有NFC读取器410和具备卡时钟恢复系统480、500的无时钟NFC收发器450的NFC通信系统400的示意性框图。

[0082] 图4示出了实施本公开的教示的系统上下文。本公开的教示在卡时钟恢复系统480(如图4所示)或500(如图7所示)中实施,所述卡时钟恢复系统480或500用于NFC通信系统200、400的无时钟NFC收发器250、450。

[0083] NFC收发器450(还可参见图2中的250)可以是无时钟收发器(参见图2中的250)。可替换的是或另外,NFC收发器450可以是不具有参考时钟单元190或振荡晶体190(参见图1)的NFC收发器250、450。

[0084] NFC收发器150、450旨在用于与NFC读取器110、410通信。如图4所示,NFC收发器450具有根据本公开的实施例例子的卡天线490、卡匹配网络475、卡接收器470、卡发送控制器460、卡发送驱动器465、卡时钟恢复系统480(还参见图7中的500)和卡时钟生成单元485。

[0085] 卡匹配网络475耦合到卡天线490,并且被配置成输出对应于在NFC收发器450的接收模式期间,例如在NFC收发器450从NFC读取器410接收连续波CW发射320、330、340作为接收器输入RX信号472时生成的匹配网络输出的RX输出476。卡匹配网络475另外被配置成接收发送驱动器输出TX信号467,并且提供在NFC收发器的发送模式期间生成的匹配网络输出信号477。

[0086] 卡接收器470被配置成接收由卡匹配网络475提供的RX输出476,并且从卡时钟生成单元485接收接收器时钟信号486。卡发送控制器460被配置成输出卡发送控制信号462。卡发送驱动器465被配置成接收卡发送控制信号462,接收发送时钟信号487,并将TX驱动器输出信号467提供到卡匹配网络475。

[0087] 卡时钟恢复系统480(参见图7中的500)被配置成在NFC收发器450的接收模式期间接收RX信号472,或者在NFC收发器450的发送模式期间接收匹配网络输出信号477,并将卡时钟生成控制信号482提供到卡时钟生成单元485。卡时钟生成单元485被配置成从卡时钟恢复系统480(参见图7中的500)接收卡时钟生成控制信号482,将接收器时钟信号486提供到卡接收器470,并将发送时钟信号487提供到卡发送驱动器465。

[0088] 图7示出了根据本公开的具有能够消除匹配网络记忆效应的相位偏移校正单元700的卡时钟恢复系统480、500的示意性框图。

[0089] 卡时钟恢复系统500(还参见图4中的480)预期用于NFC收发器450(还参见图2中的250)。NFC收发器450可耦合到NFC读取器410(还参见图1中的110),从而形成NFC通信系统400。如图7所示,卡时钟恢复系统500具有锁相环(505)并且此外具有根据本公开的实施例例子的相位偏移校正单元700,所述锁相环(505)具有:相位/频率检测器(PFD)510、环路

滤波器520、可控振荡器(CO) 530。

[0090] 相位/频率检测器(PFD) 510被配置成在NFC收发器450的接收模式期间接收在匹配网络475的RX端口476处提供的参考信号512,或在NFC收发器450的发送模式期间接收在匹配网络475的RX端口476处提供的参考信号。PDF 510另外被配置成经由环路反馈线536接收环路反馈信号538,并在所述PDF 510的相位误差输出516处提供相位误差信号518。后者(相位误差信号518)表示参考信号512与环路反馈信号538之间的相位差。

[0091] 环路滤波器520被配置成接收来源于相位误差信号518的已校正相位误差信号722,并提供经过滤波的相位误差信号526。环路滤波器520被配置成随时间对接收到的已校正相位误差信号722进行积分,从而生成提供的经过滤波的已校正相位误差信号526。

[0092] 可控振荡器(CO) 530被配置成接收经过滤波的已校正相位误差信号526作为命令控制输入信号,并提供受控频率输出信号534。后者,即受控频率输出信号534,作为卡时钟生成控制信号539被提供到NFC卡收发器450的卡时钟生成单元485,并且作为环路反馈信号538经由环路反馈线536被提供到PFD 510作为其反馈输入。可控振荡器530可实施为数控振荡器(DCO)或压控振荡器(VCO)。

[0093] 锁相环505可另外具有设置在环路反馈线536中的反馈分频器540。反馈分频器540可被配置成划分环路反馈信号538的频率。

[0094] 根据本公开的实施例例子,卡时钟恢复系统500另外具有相位偏移校正单元700。相位偏移校正单元700被配置成接收由PFD 510提供的相位误差信号518,并将已校正相位误差信号756提供到环路滤波器520。相位偏移校正单元700至少具有:相位误差采样单元720、相位偏移计算单元730和相位减法器单元740。

[0095] 相位误差采样单元720被配置成接收相位误差信号518、722,在一个或多个第一离散时间点655和一个或多个第二离散时间点665对一个或多个相位误差信号722采样,并提供在一个或多个第一离散时间点655和一个或多个第二离散时间点665采样的一个或多个已采样相位误差信号724。

[0096] 相位偏移计算单元730被配置成接收在一个或多个第一离散时间点655和一个或多个第二离散时间点665采样的一个或多个已采样相位误差信号724,计算对应于在第二离散时间点665采样的至少一个已采样相位误差信号与在第一离散时间点655采样的至少一个已采样相位误差信号之间的差的相位偏移信号734,并提供相位偏移信号734。

[0097] 一个或多个第一离散时间点655(在图6中的信号迹线630和图8中的信号迹线830中指示)处于NFC卡收发器450在接收模式下工作时,或处于卡收发器450在卡收发器的发送模式期间从NFC读取器110;410接收连续波CW发射330时,NFC收发器450耦合到所述NFC读取器110;410。一个或多个第二离散时间点660(同样在图6中的信号迹线630和图8中的信号迹线830中指示)处于NFC卡收发器450在发送模式下工作并且相应符号发送时间段617快结束时。

[0098] 相位减法器单元740被配置成接收由PFD 510提供的相位误差信号518、722,接收由相位偏移计算单元730提供的相位偏移信号734,从相位偏移信号734减去相位误差信号722,从而生成已校正相位误差信号746,并提供已校正相位误差信号746,即提供到环路滤波器520。

[0099] 在实施例例子中,相位偏移计算单元730可被配置成(i)存储在多个第一离散时间

点650采样的多个第一相位误差信号,计算在多个第一离散时间点655采样的这些存储的第一相位误差信号中的第一平均值($\Phi_{0,avg}$),并存储第一平均值($\Phi_{0,avg}$)。相位偏移计算单元730可另外被配置成(ii)存储在多个第二离散时间点665采样的多个第二相位误差信号,计算在多个第二离散时间点采样的这些存储的第二相位误差信号中的第二平均值 $\Phi_{1,avg}$,并存储第二平均值 $\Phi_{1,avg}$ 。此外,相位偏移计算单元730可另外被配置成(iii)计算第二平均值 $\Phi_{1,avg}$ 与第一平均值 $\Phi_{0,avg}$ 之间的差,例如 $\Delta\Phi$,并提供此差($\Delta\Phi = \Phi_{1,avg} - \Phi_{0,avg}$)作为相位偏移信号734,即提供到相位减法器单元740。

[0100] 如图7所示,相位偏移计算单元730另外具有被配置成输出第一状态控制信号711、第二状态控制信号712和第三状态控制信号713的相位偏移有限状态机710。第一状态控制信号711将由相位误差采样单元720接收,用于控制(a)一个或多个第一离散时间点655的定时和(b)一个或多个第二离散时间点665的定时。第二状态控制信号712将由相位偏移计算单元730接收,用于(c)控制在一个或多个第一离散时间点655采样的一个或多个第一相位误差信号的存储的定时,以及例如这些存储的第一相位误差信号中的第一平均值 $\Phi_{0,avg}$ 的计算,用于(d)控制在一个或多个第二离散时间点665采样的一个或多个第二相位误差信号的存储的定时,以及例如这些存储的第二相位误差信号中的第二平均值 $\Phi_{1,avg}$ 的计算,并且用于(e)控制第二平均值 $\Phi_{1,avg}$ 与第一平均值 $\Phi_{0,avg}$ 之间的差 $\Delta\Phi$ 的计算的定时。

[0101] 如图7另外所示,相位偏移有限状态机710具有:第一控制信号输入715、第二控制信号输入716和第三控制信号输入717。

[0102] 第一控制信号输入715(还参见控制信号910,在图9中被称为Tx_active)被配置成接收控制卡发送器驱动器465的激活的第一控制信号910。第二控制信号输入716(还参见控制信号920,在图9中被称为Tx_env)被配置成接收第二控制信号920,所述第二控制信号920控制卡发送器驱动器465的调制的激活时间段617以生成表示将由卡发送器460、465发送的编码符号615的调制输出电压信号。

[0103] 第三控制信号输入717(还参见控制信号940,被称为TrackField)被配置成接收第三控制信号940,所述第三控制信号940控制在一个或多个第一离散时间点655采样的一个或多个第一相位误差信号的采样的定时,以及例如这些存储的第一相位误差信号的第一平均值 $\Phi_{0,avg}$ 的计算,以及在一个或多个第二离散时间点665采样的一个或多个第二相位误差信号的采样的定时,以及例如这些存储的第二相位误差信号的第二平均值 $\Phi_{1,avg}$ 的计算。

[0104] 第三状态控制信号713(还参见图9中的控制信号980,被称为Freeze_Osc)被输入到环路滤波器520,并且所述第三状态控制信号713引起控制,使得当第三状态控制信号713(即,控制信号980)被设置为(或从“假”转变为)“真”时,C0 530的控制输入532被冻结。稍后,当已经确定并应用相位校正时,即,当已经从输出自PFD 510的相位误差信号518减去相位偏移 Φ_{off} 时,锁相环505可再次跟踪参考信号472、512,并且对应地,C0 530的控制输入532可取消冻结。然后,这由第三状态控制信号713Freeze_Osc从“真”转变回“假”反映,参考图9。当第三状态控制信号713Freeze_Osc已经设置回“假”时,环路滤波器520返回以接收已校正相位误差信号756,提供经过滤波的已校正相位误差信号526,从而命令C0 530提供由锁相环505调节的受控频率输出信号534。

[0105] 回想一下,一个或多个第一离散时间点655(参见图6和8中的信号迹线630和830)

处于NFC收发器450在接收模式下工作时,或处于卡收发器450在卡收发器的发送模式期间从NFC读取器110;410接收连续波CW发射330时,NFC收发器450耦合到所述NFC读取器110;410。一个或多个第二离散时间点665(同样参考图6和8中的信号迹线630和830)处于NFC收发器450在发送模式下工作并且相应符号发送时间段617快结束时。

[0106] 图8示出了根据本公开的卡时钟恢复方法1000的示意性计时图,其中消除了匹配网络记忆效应,其中补偿了时钟恢复原理的相位误差(参见635处的 $\Delta\Phi$)。

[0107] 图8的计时图与图6的计时图的不同之处在于信号迹线830不同于信号迹线630。在图6中的信号迹线630中,如上所述并且由于匹配网络记忆效应,与信号615的发送相关的发送突发时间段617结束时的相位误差从一个时间段617向下一个时间段617增加;在图6中,参考第一符号突发时间段617结束时的相位误差 $\Delta\Phi$,参考第二符号突发时间段617结束时的相位误差 $2*\Delta\Phi$,并在迹线630中依此类推。在图8中的信号迹线830中,如上所述并且由于相位偏移校正单元700对匹配网络记忆效应的补偿,与信号615的发送相关的发送突发时间段617结束时的相位误差未从一个时间段617向下一个时间段617增加,而是在 $\Delta\Phi$ 处保持较小;在图8中,参考迹线830中的相位误差 $\Delta\Phi$ 。

[0108] 图9示出了在根据本公开的卡时钟恢复系统500(参见图7)中使用的控制信号(参见图7中的715、716、717、图9中的910、920、930、940、980)的示意性计时图,其中消除了匹配网络记忆效应。

[0109] 迹线910是第一控制信号715的迹线,所述第一控制信号715在本文中被称为“Tx_active”并且被输入到如图7所示的相位偏移有限状态机710。在PICC到PCD帧的整个发送时段期间设置此第一控制信号“Tx_active”,参见图6和8中表示卡发送(TX)状态的迹线350中的元件符号365。设置“Tx_active”(例如,设置为“高”),而不管载波信号是被发送(如第二控制信号716已设置在迹线920中(“Tx_env”)所指示)或还是未被发送(“Tx_env”未设置在迹线920中)。

[0110] 迹线920是第二控制信号716的迹线,所述第二控制信号716在本文中被称为“Tx_env”并且被输入到如图7所示的相位偏移有限状态机710。此第二控制信号“Tx_env”表示调制信号,并且在发送载波信号时被设置(如第二控制信号716(“Tx_env”)设置在迹线920中所指示)。

[0111] 迹线940是第三控制信号717的迹线,所述第三控制信号717在本文中被称为“TrackField”并且被输入到如图7所示的相位偏移有限状态机710。此第三控制信号“TrackField”触发在PFD 510的输出处提供的相位误差输出信号518的采样(或获取)。控制信号“TrackField”在以下时间触发相位误差输出信号518的采样:在第一时间点650内(参见图6和8,迹线640“时钟恢复相位采样”) (或参见图9中迹线940和650中的950处),即在NFC收发器450的接收操作期间,以及在第二时间点660内(参见图6和8,迹线640) (或参见图9中迹线940和660中的960处),即在NFC收发器450的发送操作期间,在发送突发快结束时,当发送对被监测的外场(读取器场)的影响最小时,或者换句话说,当由发送引起的发送突发中的振荡阻尼达到最大值时。图6和8中的第二时间点660(或图9中的时间点960)在载波信号生成(以用于发送图6和8中的符号615)之后并在下一发送突发(或载波发送)开始之前设置得足够长。相位误差输出信号518在第二时间点660、960内的采样的触发是通过 Φ_1 相位的采样和求平均值来实施的。

[0112] 迹线950是控制PFD输出518的采样和在第一时间点650、950期间,即在NFC卡收发器的接收操作期间求平均值,从而得到在多个第一离散时间点650、950处采样的第一相位误差信号中的第一平均值($\Phi 0_{avg}$)的迹线。

[0113] 迹线960是控制PFD输出518的采样和在第二时间点660、960期间,即在NFC卡收发器的发送操作期间在TX发送突发结束时求平均值,从而得到在多个第二离散时间点660、960处采样的第二相位误差信号中的第二平均值($\Phi 1_{avg}$)的迹线。

[0114] 迹线970是当如在相位减法器单元740中执行的那样从输出自PFD510的相位误差信号518减去相位偏移 Φ_{off} 时控制相位校正的迹线。应用相位校正的事件,即从输出自PFD 510的相位误差信号518减去相位偏移 Φ_{off} 会触发第三状态控制信号713(也被称为Freeze_Osc)从“真”到“假”的转变,如下所述。

[0115] 迹线980是使用由相位偏移有限状态机710输出的第三状态控制信号713(还被称为Freeze_Osc)来控制可控振荡器530的控制输入532的迹线。还参考图7,此第四控制信号980(即,第三状态控制信号713,Freeze_Osc)对CO 530的控制输入532的控制使得当控制信号980(即,第三状态控制信号713,Freeze_Osc)被设置(或从“假”转变为“真”)时,CO 530的控制输入532被冻结。然后,当已经应用相位校正时,即当已经从输出自PFD 510的相位误差信号518减去相位偏移 Φ_{off} 时,锁相环505可以再次跟踪参考信号472、512,并且对应地,CO 530的控制输入532可取消冻结,这通过使第三状态控制信号713Freeze_Osc转变为“假”来设置。另外参考图7,当第三状态控制信号713Freeze_Osc已被设置回“假”时,环路滤波器520返回以接收已校正相位误差信号756,提供经过滤波的已校正相位误差信号526,从而命令CO 530提供由锁相环505调节的受控频率输出信号534。

[0116] 图10示出了根据本公开的校正卡时钟生成控制信号539的信号相位的方法1000的流程图,其中消除了匹配网络记忆效应。

[0117] 方法1000旨在针对匹配网络记忆效应的影响校正卡时钟生成控制信号482、539的信号相位。卡时钟生成控制信号482、539生成为NFC收发器450的卡时钟恢复系统480、500的输出,并且被配置成用于由NFC收发器450的卡时钟生成单元485接收。如图7所示,卡时钟恢复系统500具有相位/频率检测器(PFD)510、环路滤波器520、受控振荡器(CO)530和相位偏移校正单元700,所述相位偏移校正单元700具有相位偏移有限状态机710、相位误差采样单元720、相位偏移计算单元730和相位减法器单元740。

[0118] 参考图10,方法1000开始于在PFD 510的参考输入处接收参考输入信号512的步骤1010。所述方法进行到在PFD 510的反馈输入处接收环路反馈信号514的步骤1020。所述方法另外进行到在PFD 510的输出处生成表示参考输入信号512与环路反馈信号514之间的相位差的相位误差信号518、722的步骤1030。步骤1010、1020和1030在第一时间点650期间(即,当NFC收发器在接收模式下工作时)和第二时间点660期间(即,当NFC收发器在发送模式下工作时)执行。

[0119] 同样在方法1000的描述中,回想一下,一个或多个第一离散时间点650、950(在图6中的信号迹线630、图8中的信号迹线830和图9中的信号迹线940、950中指示)处于NFC卡收发器450在接收模式下工作和从NFC读取器110;410接收连续波CW发射330时,NFC收发器450耦合到所述NFC读取器110;410。一个或多个第二离散时间点660(同样在图6中的信号迹线630、图8中的信号迹线830和图9中的信号迹线940、950中指示)处于NFC卡收发器450在发送

模式下工作并且相应符号发送时间段617快结束时。

[0120] 然后,所述方法进行到由相位偏移校正单元700生成相位偏移信号714并从相位偏移信号714减去相位误差信号518、722从而提供已校正相位信号746的步骤1040。步骤1040包括下文描述的步骤1041到1045并通过这些步骤详述。

[0121] 步骤1040包括由相位误差采样单元720在一个或多个第一离散时间点650对相位误差信号518、722采样的步骤1041。步骤1040另外包括以下步骤1042:存储在多个第一离散时间点650采样的多个第一相位误差信号,计算在多个第一离散时间点650采样的这些存储的第一相位误差信号中的第一平均值($\Phi 0_{avg}$),并存储第一平均值($\Phi 0_{avg}$)。所述方法进行到步骤1043,所述步骤1043也包括在步骤1040中,涉及由相位误差采样单元720在一个或多个第二离散时间点660对相位误差信号518、722采样。步骤1040另外包括以下步骤1044:存储在多个第二离散时间点660采样的多个第二相位误差信号,计算在多个第二离散时间点660采样的这些存储的第二相位误差信号中的第二平均值($\Phi 1_{avg}$),并存储第二平均值($\Phi 1_{avg}$)。所述方法进行到由相位偏移计算单元730计算作为在第二离散时间点660采样的相位误差信号与在第一离散时间点650采样的相位误差信号之间的差而获得的相位偏移信号714的步骤1045。步骤1045还可包括计算第二平均值($\Phi 1_{avg}$)与第一平均值($\Phi 0_{avg}$)之间的差($\Delta \Phi$),并将此差作为相位偏移信号($\Delta \Phi_{off}$)提供到相位减法器单元740。

[0122] 方法1000另外进行到由相位减法器单元740从相位误差信号518、722减去相位偏移信号714从而将已校正相位误差信号756提供环路滤波器520的步骤1050。这之后是由环路滤波器520接收已校正相位误差信号756的步骤(未示出)和在环路滤波器520中对已校正相位误差信号756进行滤波从而提供经过滤波的已校正相位误差信号526的步骤1060。

[0123] 方法1000然后另外进行到以下步骤1070:由可控振荡器530接收经过滤波的已校正相位误差信号526,利用所述经过滤波的已校正相位误差信号526对可控振荡器530下命令从而由受控振荡器530提供受控频率输出信号534。这之后是将受控频率输出信号534作为环路反馈信号514、538提供到PFD 510(反馈信号514)的步骤1080,以及将受控频率输出信号534作为信号相位已校正卡时钟生成控制信号482、539提供到NFC收发器450的卡时钟生成单元485的步骤1090。

[0124] 虽然图10未示出以下内容,但方法1000另外包括在相位偏移有限状态机710中执行的步骤,如下所示。

[0125] 方法1000可包括由相位偏移有限状态机710将第一状态控制信号711提供到相位误差采样单元920以用于控制(a)一个或多个第一离散时间点655的定时和(b)一个或多个第二离散时间点665的定时的步骤。另外,所述方法可包括以下步骤:由相位偏移有限状态机710将第二状态控制信号712提供到相位偏移计算单元730以用于(c)控制在一个或多个第一离散时间点655采样的第一相位误差信号的存储的定时,以及例如这些存储的第一相位误差信号中的第一平均值($\Phi 0_{avg}$)的计算,用于(d)控制在一个或多个第二离散时间点665采样的一个或多个第二相位误差信号的存储的定时,以及例如这些存储的第二相位误差信号中的第二平均值($\Phi 1_{avg}$)的计算,并且用于(e)控制第二相位误差信号与第一相位误差信号之间的差或例如第二平均值($\Phi 1_{avg}$)与第一平均值($\Phi 0_{avg}$)之间的差($\Delta \Phi$)的计算的定时。

[0126] 方法1000可另外包括在相位偏移有限状态机710中进行以下步骤:在有限状态机

710的第一控制信号输入715处,即在由所有发送的PICC到PCD帧(参见图8中的卡Tx状态350中的365)的NFC卡收发器450发送期间接收第一控制信号910(在其它地方被称为Tx_active),所述第一控制信号910控制卡发送器驱动器785的激活。另外,方法1000可包括在相位偏移有限状态机710中进行以下操作的步骤:在有限状态机710的第二控制信号输入716处接收第二控制信号920(在其它地方被称为Tx_env),所述第二控制信号920控制卡发送器驱动器465的调制的激活时间段617以生成表示将由卡发送器460、465发送的编码符号615的调制输出电压信号。又另外,方法1000可包括在相位偏移有限状态机710中进行以下步骤:在有限状态机710的第三控制信号输入717处接收第三控制信号940(在其它地方被称为TrackField),所述第三控制信号940控制在一个或多个第一离散时间点655采样的一个或多个第一相位误差信号的采样的定时,以及这些存储的第一相位误差信号的第一平均值($\Phi 0,_{avg}$)的计算,以及在一个或多个第二离散时间点665采样的一个或多个第二相位误差信号的采样的定时,以及这些存储的第二相位误差信号的第二平均值($\Phi 1,_{avg}$)的计算。又另外,方法1000可包括在相位偏移有限状态机710中进行以下步骤:输出控制信号980(在其它地方被称为Freeze_Osc)作为有限状态机710的第三状态控制信号713,所述第三状态控制信号713将由环路滤波器520接收,用于控制可控振荡器530的控制输入532,使得当第三状态控制信号713被设置为真时,控制输入532被冻结。

[0127] 在本说明书中,已经依据选定的细节集合而呈现示例实施例。然而,本领域的普通技术人员将理解,可以实践包括这些细节的不同选定集合的许多其它示例实施例。希望所附权利要求书涵盖所有可能的示例实施例。

[0128] 作为补充,应注意“具有”或“包括”不排除其它元件或步骤,且“一”或“一个”不排除多个。另外,应注意,已在上文参考上述实施例例子中的一个实施例例子所描述的特征或步骤还可与上文已描述的其它实施例例子的其它特征或步骤结合使用。权利要求书中的元件符号不应被理解为限制。

[0129] 元件符号列表

[0130]	100	NFC通信系统
[0131]	110	NFC读取器
[0132]	120	读取器系统
[0133]	130	读取器匹配网络
[0134]	140	读取器天线
[0135]	150	NFC收发器
[0136]	160	卡收发器系统
[0137]	170	卡匹配网络
[0138]	180	卡天线
[0139]	190	参考时钟和/或晶体
[0140]	250	无时钟NFC收发器装置
[0141]	260	无时钟卡收发器系统
[0142]	300	NFC事务例子
[0143]	310	读取器TX状态
[0144]	320	发送未调制场(或CW场)

[0145]	325	PCD到PICC通信
[0146]	330	发送未调制场(或CW场)
[0147]	335	PCD到PICC通信
[0148]	340	发送未调制场(或CW场)
[0149]	350	卡TX状态
[0150]	360	待机状态
[0151]	365	PICC到PCD通信
[0152]	370	待机状态
[0153]	400	NFC通信系统
[0154]	410	NFC读取器
[0155]	420	读取器TX
[0156]	430	读取器RX
[0157]	435	读取器匹配网络
[0158]	440	读取器天线
[0159]	450	NFC收发器
[0160]	460	卡TX控制
[0161]	462	卡发送控制信号
[0162]	465	卡TX驱动器
[0163]	467	TX输出
[0164]	470	卡接收器RX
[0165]	472	RX输入信号
[0166]	475	读取器匹配网络
[0167]	476	RX端口
[0168]	477	TX端口
[0169]	478	天线端口
[0170]	480	卡时钟恢复系统
[0171]	482	卡时钟生成控制信号
[0172]	485	卡时钟生成单元
[0173]	486	接收器时钟信号
[0174]	487	发送时钟信号
[0175]	490	读取器天线
[0176]	500	卡时钟恢复系统
[0177]	505	锁相环
[0178]	510	相位/频率检测器
[0179]	512	参考输入信号
[0180]	514	环路反馈输入信号
[0181]	516	相位误差输出
[0182]	518	相位误差信号
[0183]	520	环路滤波器

[0184]	522	滤波器相位输入
[0185]	526	经过滤波的已校正相位误差信号
[0186]	530	受控振荡器
[0187]	532	控制输入
[0188]	534	受控频率输出信号
[0189]	536	环路反馈线
[0190]	538	环路反馈信号
[0191]	539	卡时钟生成控制信号
[0192]	540	反馈分频器
[0193]	600	卡时钟恢复原理计时图
[0194]	610	卡TX输出电压
[0195]	615	编码符号
[0196]	617	激活时间段
[0197]	620	卡天线电压
[0198]	630	卡天线处的相位误差
[0199]	635,635'	相位误差
[0200]	640	时钟恢复相位采样
[0201]	650	第一离散时间点
[0202]	660	第二离散时间点
[0203]	700	相位偏移校正单元
[0204]	710	相位偏移有限状态机
[0205]	711	第一状态控制信号
[0206]	712	第二状态控制信号
[0207]	713	第三状态控制信号 (Freeze_Osc)
[0208]	715	第一控制信号 (TX_active)
[0209]	716	第二控制信号 (TX_env)
[0210]	717	第三控制信号 (TrackField)
[0211]	720	相位误差采样单元
[0212]	721	相位误差输入
[0213]	722	相位误差信号
[0214]	723	已采样相位误差输出
[0215]	724	已采样相位误差信号
[0216]	730	相位偏移计算单元
[0217]	732	已采样相位误差信号
[0218]	740	相位减法器单元
[0219]	741	第一相位输入
[0220]	742	相位误差信号
[0221]	743	第二相位输入
[0222]	744	相位偏移信号

[0223]	755	已校正相位输出
[0224]	756	已校正相位误差信号
[0225]	830	卡天线处的已校正相位误差
[0226]	835	已校正相位误差
[0227]	900	控制信号计时图
[0228]	905	读取器场信号 (的迹线)
[0229]	910	第一控制信号 (TX_active) (的迹线)
[0230]	920	第二控制信号 (TX_env) (的迹线)
[0231]	930	第四控制信号 (Tx输出电压) (的迹线)
[0232]	940	第三控制信号 (TrackField) (的迹线)
[0233]	950	控制第一时间点期间的采样和求平均值
[0234]	955	第一时间点
[0235]	960	控制第二时间点期间的采样和求平均值
[0236]	965	第二时间点
[0237]	970	控制相位校正
[0238]	980	第四控制信号 (Freeze_Osc) (的迹线)。

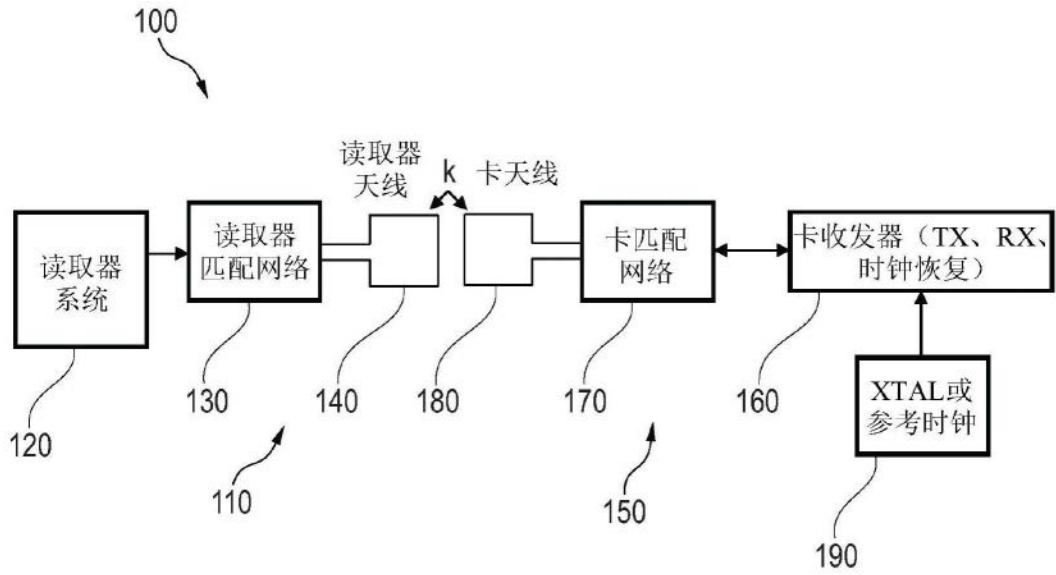


图1

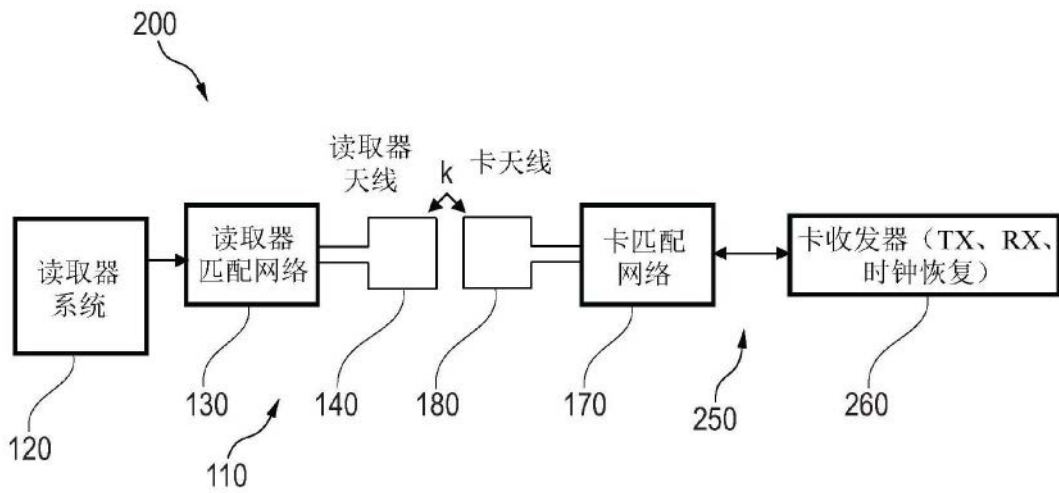


图2

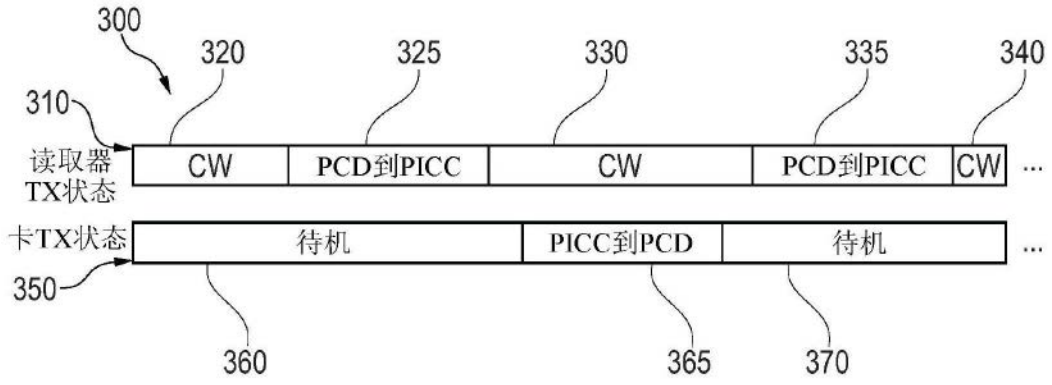


图3

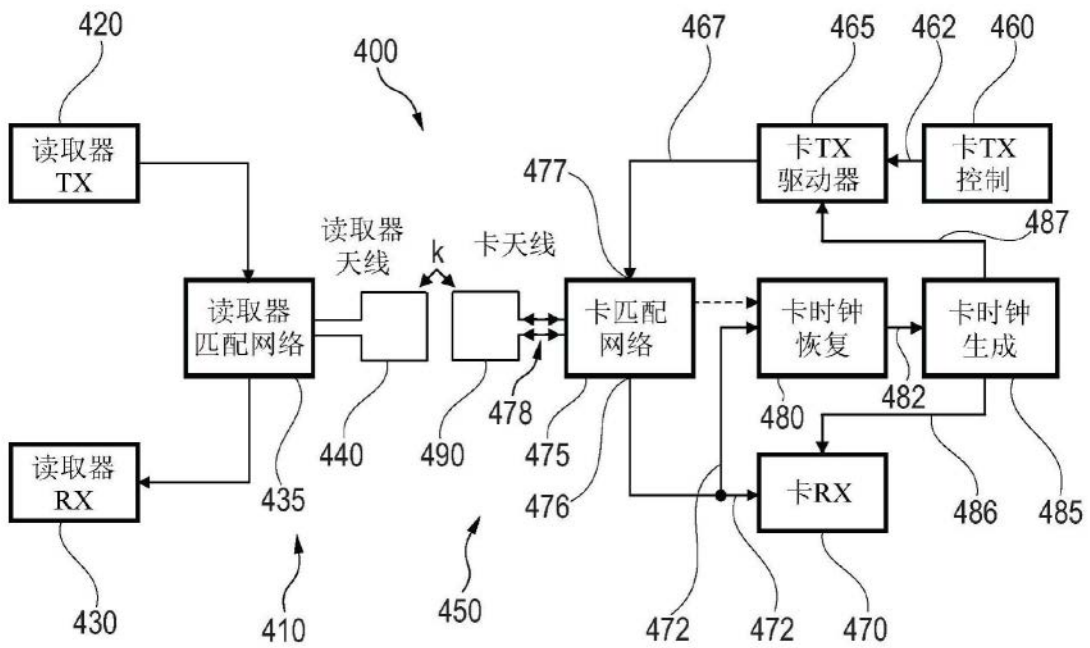


图4

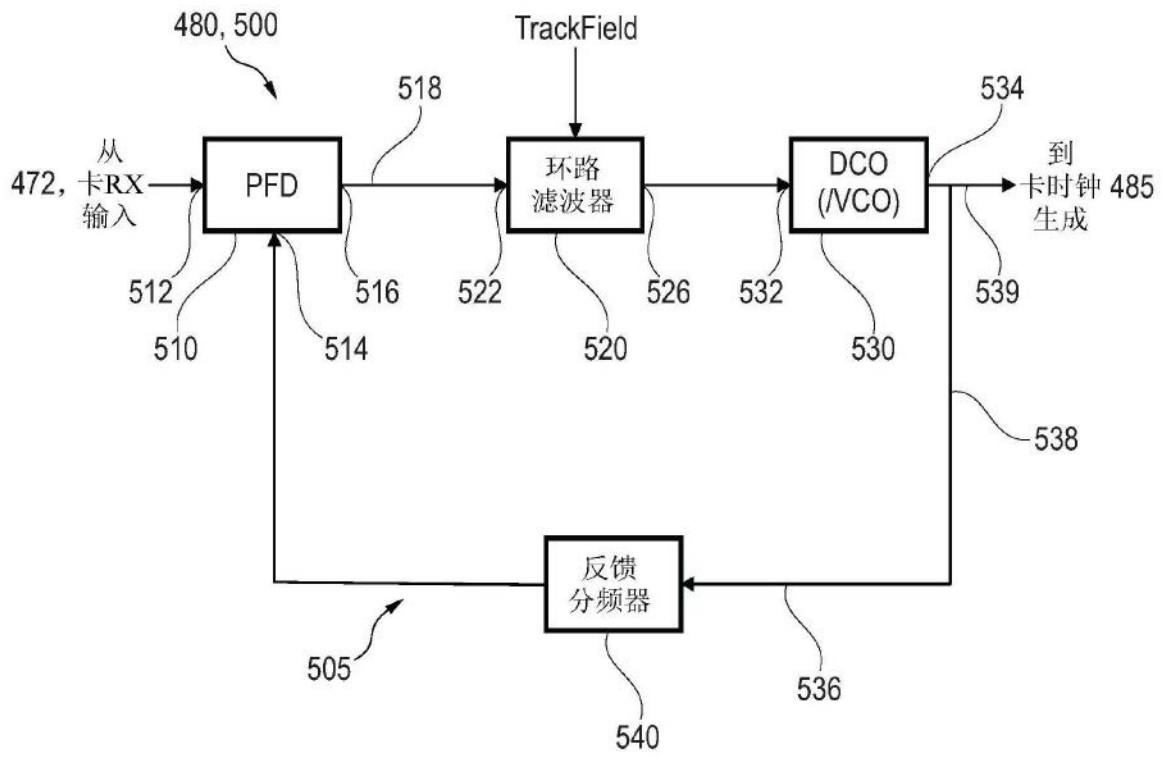


图5

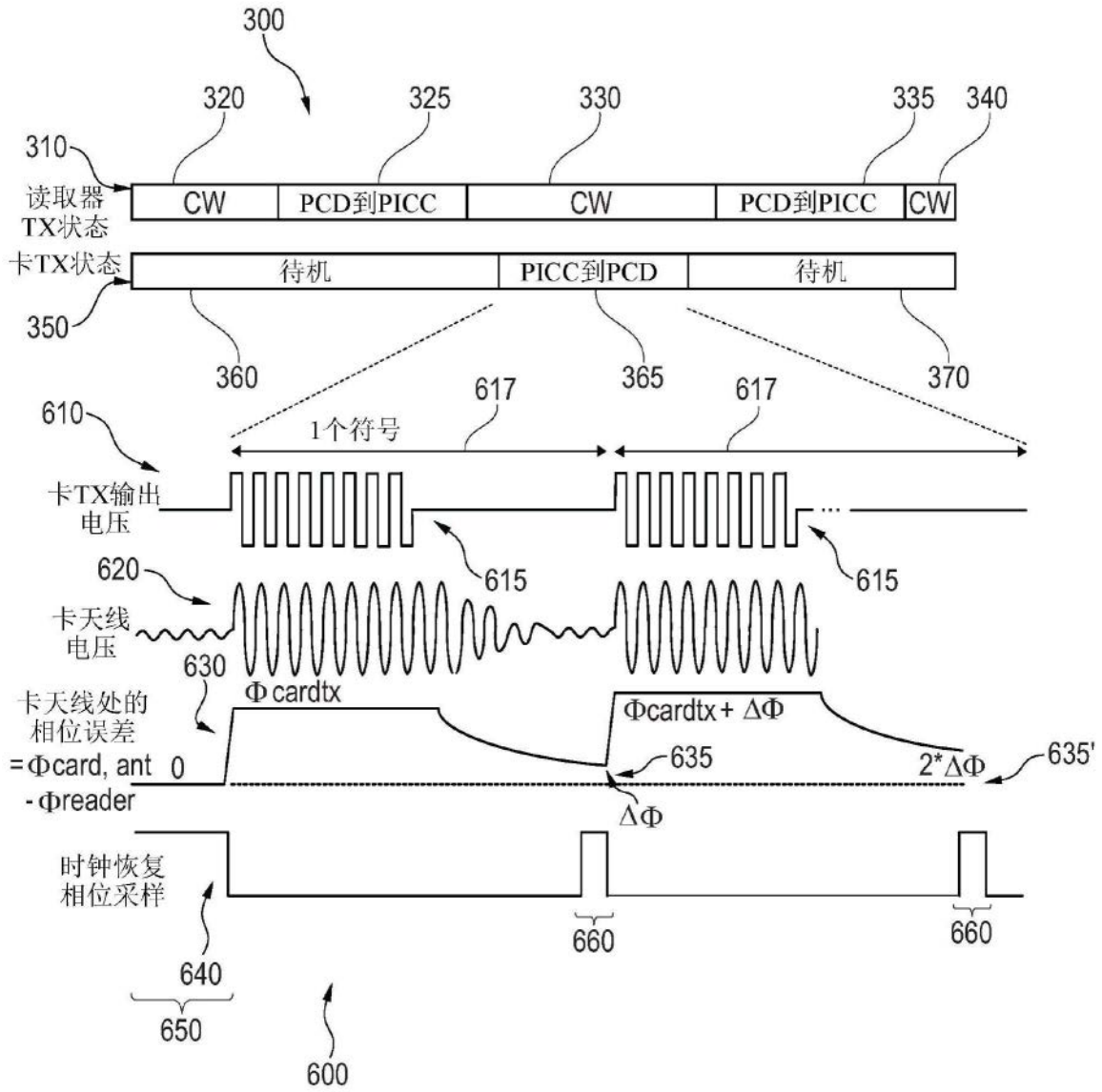


图6

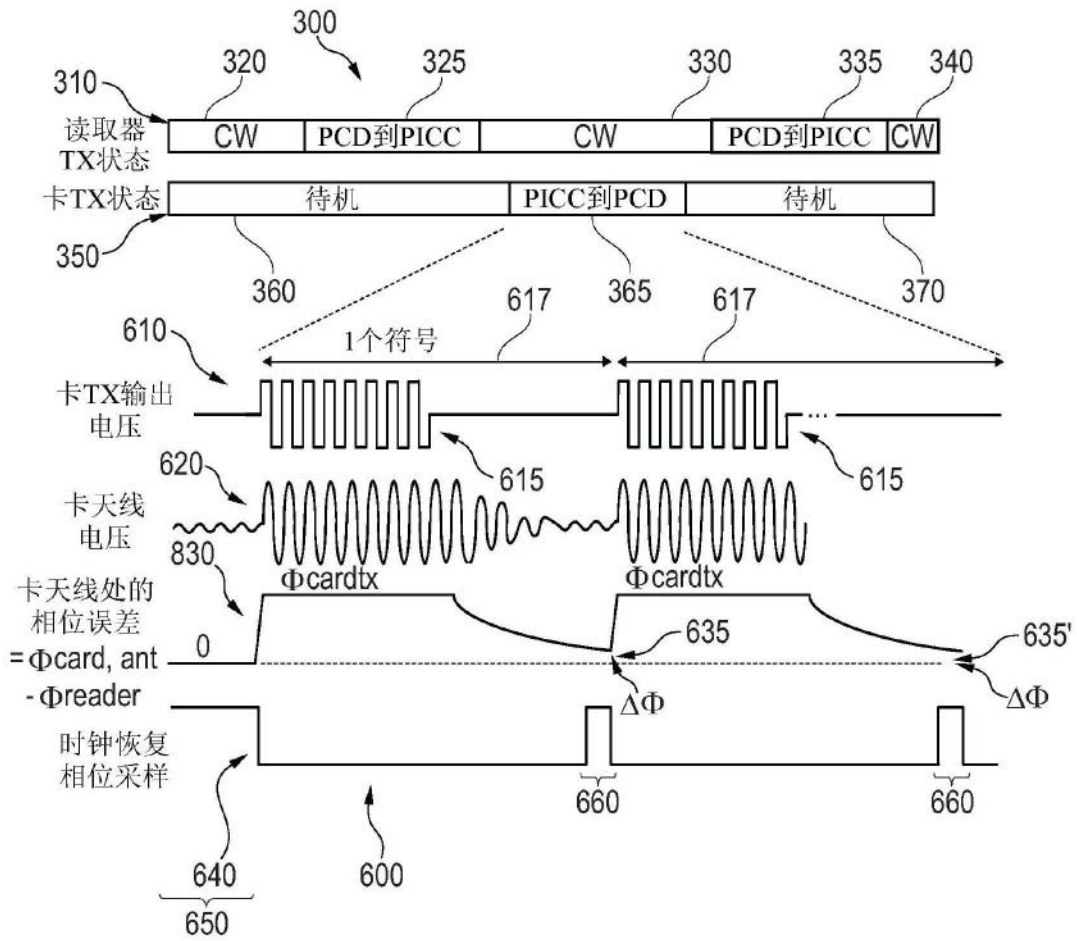


图8

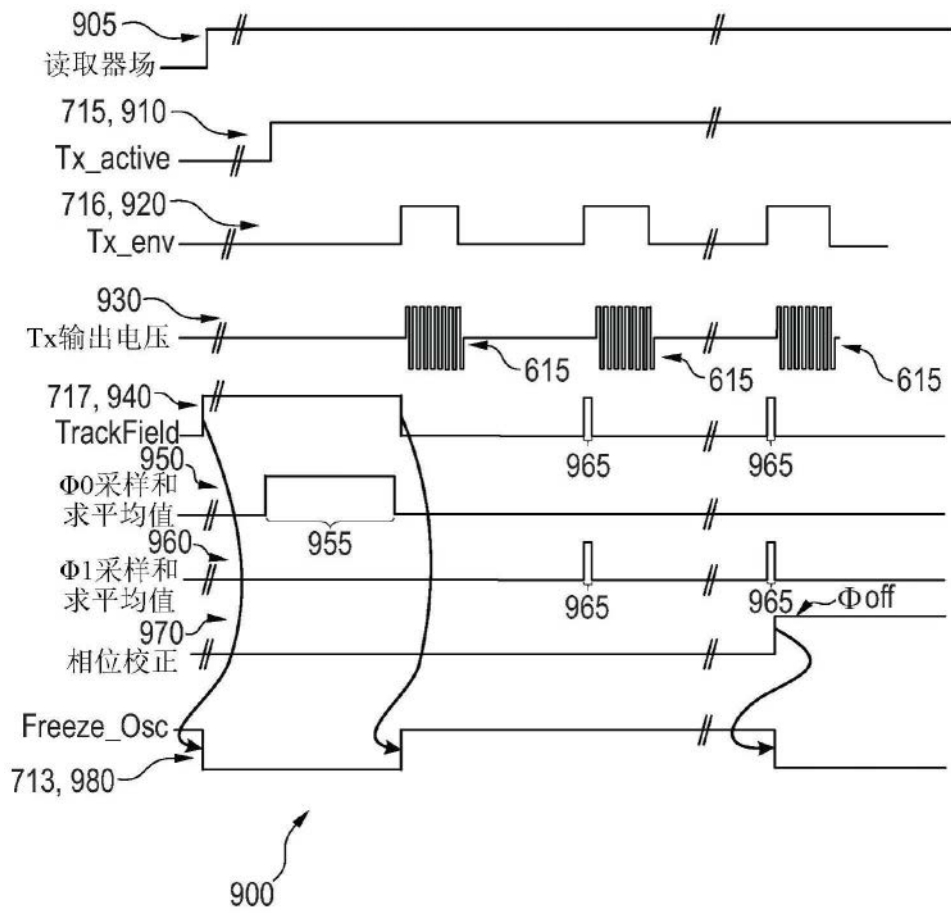


图9

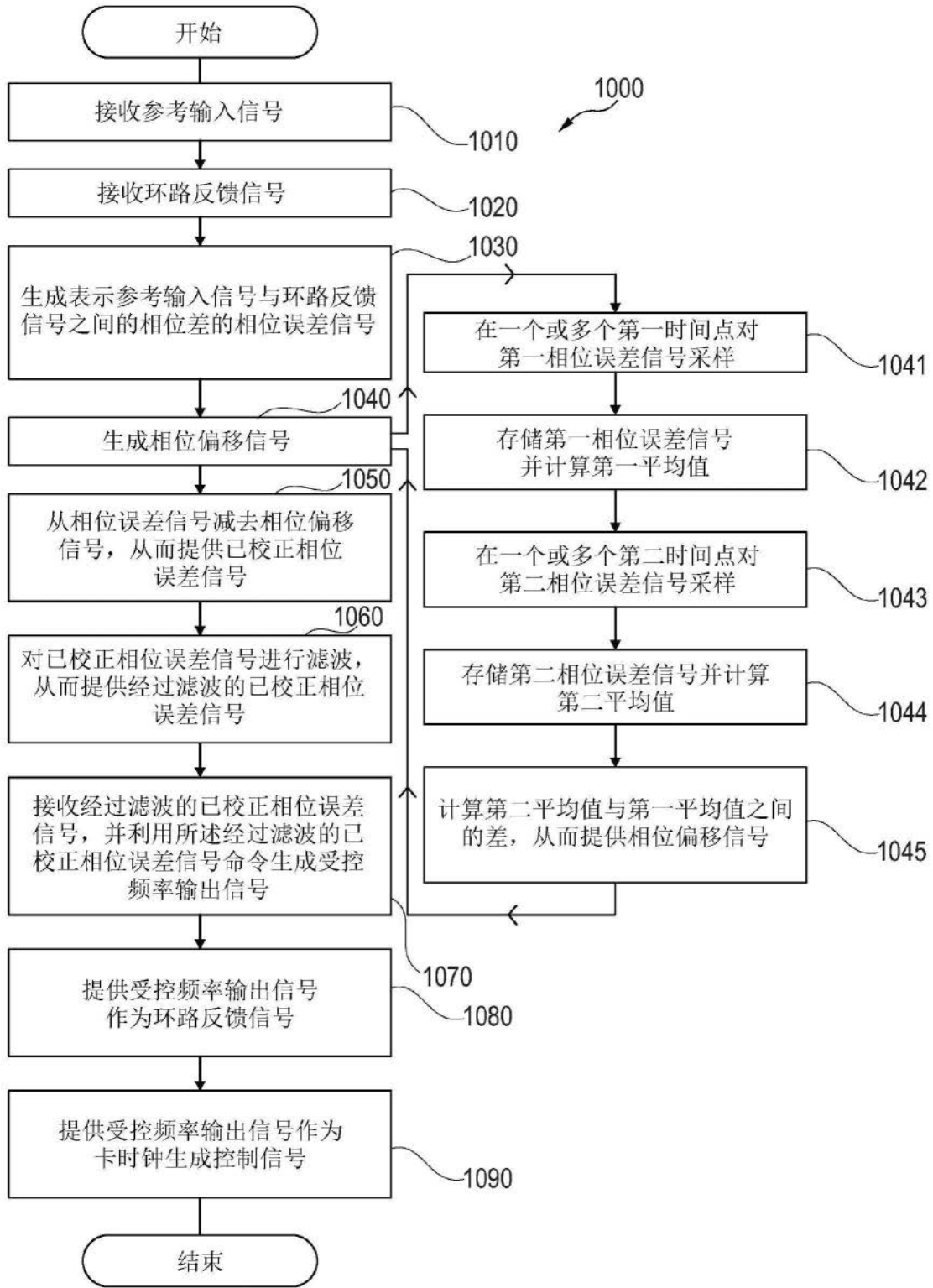


图10