

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年8月11日(11.08.2022)



(10) 国際公開番号

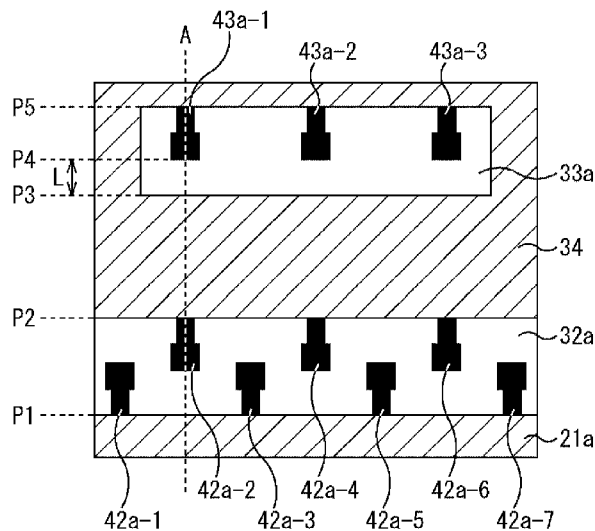
WO 2022/168514 A1

- (51) 国際特許分類:
H01L 23/02 (2006.01) H01L 27/146 (2006.01)
H01L 23/12 (2006.01) H04N 5/369 (2011.01)
H01L 21/60 (2006.01)
- (21) 国際出願番号: PCT/JP2022/000076
- (22) 国際出願日: 2022年1月5日(05.01.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2021-017083 2021年2月5日(05.02.2021) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014
- 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).
- (72) 発明者: 浜口 慎吾 (HAMAGUCHI Shingo); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 安藤 豪(ANDOU Takeshi); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP).
- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: SEMICONDUCTOR DEVICE AND IMAGING DEVICE

(54) 発明の名称: 半導体装置、撮像装置

FIG. 3



(57) Abstract: The present invention pertains to a semiconductor device and an imaging device that make it possible to realize a configuration that does not hinder miniaturization even when a plurality of terminals that include terminals having a potential difference are arranged. The present invention is provided with a chip, a wiring substrate, and a wire connecting the chip and the wiring substrate, a first opening and a second opening to which the wire is connected being formed on at least one side of the wiring substrate that is a surface on which an insulating film is formed. A first terminal

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

formed in the first opening and a second terminal formed in the second opening are set apart by a prescribed distance in the openings. The present invention can be applied, for example, to an imaging device in which a wiring substrate and a chip are connected by a bonding wire.

(57) 要約: 本技術は、電位差のある端子を含む端子を複数配置しても、小型化を妨げない構成とすることができるようになる半導体装置、撮像装置に関する。チップと、配線基板と、チップと配線基板を接続するワイヤとを備え、配線基板の絶縁膜が形成されている面であり、配線基板の少なくとも一辺に、ワイヤが接続される第1の開口部と第2の開口部が形成されている。第1の開口部に形成されている第1の端子と、第2の開口部に形成されている第2の端子は、開口部において所定の距離だけ離れた位置に配置されている。本技術は、配線基板とチップをボンディングワイヤで接続する、例えば撮像装置に適用できる。

明 細 書

発明の名称：半導体装置、撮像装置

技術分野

[0001] 本技術は、半導体装置、撮像装置に関し、例えば、チップと配線基板とを含む半導体装置を小型化するのに用いて好適な半導体装置、撮像装置に関する。

背景技術

[0002] 所定のチップを含む半導体装置を小型化することが望まれている。例えば特許文献1には、電極パッドを千鳥状に配列することで半導体装置を小型化することが提案されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平5-308137号公報

発明の概要

発明が解決しようとする課題

[0004] 半導体装置に対して、電位差がある端子を配置し、かつ多くの端子を配置できるようにすることが望まれている。端子数が多くなっても小型化できるようにすることも望まれている。

[0005] 本技術は、このような状況に鑑みてなされたものであり、電位差のある端子を含む多くの端子を配置でき、小型化することができるようにするものである。

課題を解決するための手段

[0006] 本技術の一側面の半導体装置は、チップと、配線基板と、前記チップと前記配線基板を接続するワイヤとを備え、前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される第1の開口部と第2の開口部が形成されている半導体装置である。

[0007] 本技術の一側面の撮像装置は、イメージセンサのチップと、配線基板と、

前記チップと前記配線基板を接続するワイヤとを備え、前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される開口部が少なくとも2箇所形成されている撮像装置である。

[0008] 本技術の一側面の半導体装置においては、チップと、配線基板と、前記チップと前記配線基板を接続するワイヤとが備えられ、前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される第1の開口部と第2の開口部が形成されている。

[0009] 本技術の一側面の撮像装置においては、イメージセンサのチップと、配線基板と、前記チップと前記配線基板を接続するワイヤとが備えられ、前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される開口部が少なくとも2箇所形成されている。

図面の簡単な説明

[0010] [図1]本技術を適用した半導体装置の一実施の形態の構成を示す図である。

[図2]半導体装置の構成例を示す図である。

[図3]開口部に関する第1の実施の形態について説明するための図である。

[図4]開口部に関する第2の実施の形態について説明するための図である。

[図5]開口部に関する第3の実施の形態について説明するための図である。

[図6]開口部に関する第4の実施の形態について説明するための図である。

[図7]開口部に関する第5の実施の形態について説明するための図である。

[図8]開口部に関する第6の実施の形態について説明するための図である。

[図9]半導体パッケージの構成例を示す図である。

[図10]半導体パッケージの他の構成例を示す図である。

[図11]車両制御システムの概略的な構成の一例を示すブロック図である。

[図12]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0011] 以下に、本技術を実施するための形態（以下、実施の形態という）について説明する。

[0012] <半導体基板の構成例>

図 1、図 2 は、本技術を適用した半導体装置の一実施の形態の構成例を示す図である。図 1 は、半導体装置 1 1 を上側からみたときの図であり、図 2 は、半導体装置 1 1 を斜め上側から見たときの図である。

[0013] 半導体装置 1 1 は、配線基板 2 1 とチップ 2 2 から構成される。半導体装置 1 1 を構成する配線基板 2 1 上には、チップ 2 2 が配置されている。

[0014] 配線基板 2 1 とチップ 2 2 には、複数の配線が接続されている。ここでは配線をボンディングワイヤであるとして説明を続ける。チップ 2 2 は、複数のボンディングワイヤ 3 1 により配線基板 2 1 と電氣的に接続されている。ボンディングワイヤ 3 1 には、チップ 2 2 で処理された信号等を、配線基板 2 1 に設けられた後段の制御部などに出力するためボンディングワイヤや、電源電圧を供給するボンディングワイヤや、接地されているボンディングワイヤなどが含まれる。

[0015] ボンディングワイヤ 3 1 は、チップ 2 2 の 4 辺に設けられている。配線基板 2 1 の表面には、絶縁膜として機能するソルダーレジスト膜 3 4 が形成されている。そのソルダーレジスト膜 3 4 の一部に設けられている開口部 3 2 - 1 乃至 3 2 - 4、開口部 3 3 に、ボンディングワイヤ 3 1 が接続されている。

[0016] 図 1 を参照するに、開口部 3 2 - 1 は、チップ 2 2 の図中右辺側に形成され、開口部 3 2 - 2 は、チップ 2 2 の図中下辺側に形成され、開口部 3 2 - 3 は、チップ 2 2 の図中左辺側に形成され、開口部 3 2 - 4 は、チップ 2 2 の図中上辺側に形成されている。チップ 2 2 の図中右側には、開口部 3 2 - 1 と並ぶように開口部 3 3 も形成されている。

[0017] 以下の説明において、開口部 3 2 - 1 乃至 3 2 - 4 を、個々に区別する必要が無い場合、単に、開口部 3 2 と記述する。他の部分も同様に記載する。

[0018] チップ 2 2 の右辺側には、開口部 3 2 と開口部 3 3 が形成され、それぞれの開口部に、ボンディングワイヤ 3 1 が接続されている。例えば、開口部 3 2 に接続されるボンディングワイヤ 3 1 は、低電位の端子とし、開口部 3 3 に接続されるボンディングワイヤ 3 1 は、高電位の端子とするといったよう

に、電位によりボンディングワイヤ 31 の接続先を割り振ることができる構造とすることができる。

[0019] ここで、低電位の端子、高電位の端子といった記載を行うが、低電位の端子に対して、高電位差の端子という言う意味であり、相対的な電位であるとする。例えば、一方を低電位としたとき、その低電位に対して高電位であれば、高電位と記載し、一方の電位を高電位としたとき、その高電位に対して低電位であれば、低電位と記載する。

[0020] 図 1、図 2 では、開口部 33 は、チップ 22 の右辺側にのみ形成されている例を示したが他の辺にも形成される構成とすることもできる。すなわち、開口部 33 は、右辺側、下辺側、左辺側、上辺側の少なくとも 1 辺側に形成され、2 辺、3 辺、4 辺にそれぞれ形成されている構成としても良い。

[0021] <開口部の第 1 の実施の形態>

以下に、開口部 32 と開口部 33 の構成について説明を加える。図 3 は、第 1 の実施の形態における開口部 32 a、開口部 33 a の構成例を示す図である。図 3 以降の説明においては、配線基板 21 a の開口部 32 a と開口部 33 a が配置されている領域を拡大した図を示し、説明を行う。

[0022] 開口部 32 a は、配線基板 21 a 上に塗布されているソルダーレジスト膜 34 の位置 P1 から位置 P2 まで開口された状態で設けられている。開口部 32 a は、ソルダーレジスト膜 34 が形成されていない領域である。開口部 33 a は、位置 P3 から位置 P5 まで開口された状態で設けられている。位置 P1 乃至 P5 は、配線基板 21 a の中心に近い側から順に位置 P1、位置 P2、位置 P3、位置 P4、位置 P5 の順であるとする。

[0023] 開口部 32 a には、端子 42 a-1 乃至 42 a-7 が配置されている。端子 42 a-1 乃至 42 a-7 のそれぞれは、四角形状の部分に引き出し線が形成されている形状とされている。開口部 32 a に配置されている端子 42 a-1 乃至 42 a-7 は、引き出し線の位置（引き出し線の方角）が互い違いになるように配置されている。

[0024] 端子 42 a-1 は、引き出し線が、位置 P1 側にあり、端子 42 a-1 の

隣にある端子4 2 a - 2は、引き出し線が、位置P 2側にある。端子4 2 a - 2の隣にある端子4 2 a - 3は、引き出し線が、位置P 1側にある。このように、端子4 2 aの引き出し線が、隣り合う端子同士で、互いに異なる方向に向くように端子4 2 aは配置されている。

[0025] 開口部3 3 aには、端子4 3 a - 1乃至4 3 a - 3が配置されている。端子4 3 a - 1乃至4 3 a - 3も、引き出し線を備える形状とされている。端子4 3 aの引き出し線は、位置P 5側に設けられている。

[0026] 開口部3 2 aに配置されている端子4 2 aには、低電位に設定されているボンディングワイヤ3 1が接続され、開口部3 3 aに配置されている端子4 3 aには、高電位に設定されているボンディングワイヤ3 1が接続されるように構成することができる。

[0027] 仮に、低電位のボンディングワイヤ3 1が接続される端子と、高電位のボンディングワイヤ3 1が接続される端子が、近い位置に配置されている場合、互いに悪影響を及ぼす可能性がある。よって、通常、低電位の端子と高電位の端子（低電位の端子とそれに対して高電位差の端子）は、所定の距離だけ離して配置され、影響が及ばないように構成される。しかしながら、電位差がある端子同士を所定の距離だけ離して配置する必要がある、すなわち、端子間の距離を長く取る必要があるため、配線基板2 1 aやチップ2 2のサイズが大きくなり、半導体装置1 1を小型化することが難しくなる可能性があった。

[0028] 端子数が多くなり、さらに端子間の距離を長く取る構成とすると、サイズがより大きくなってしまう可能性が高くなる。サイズが大きくならないようにすると、必要とされる端子を配置仕切れない可能性がある。

[0029] 図3に示した配線基板2 1 aのように、開口部3 2 aと開口部3 3 aを設け、低電位の端子とそれに対して高電位差の端子を分けることで、電位差による影響を及ぼさない端子間の距離を確保することができる。よって、配線基板2 1 aやチップ2 2を小型化することができ、半導体装置1 1を小型化することができる。端子数が多くなっても、電位差による影響を受けない端

子の配置を実現した状態で、小型化することができる。

[0030] 図3に示した構成は、イオンマイグレーションによるリスクを下げることのできる構成となっている。イオンマイグレーションとは、例えば、水分(湿度)が多い環境下に配線基板が設置されている状態において、電圧を印加すると、配線パターンの陽極の金属がイオン化して対向する陰極に移動し、再び陰極で金属として生成される現象である。陰極で生成された金属が成長すると、絶縁不良となり、配線パターン間が短絡してしまう可能性があるため、イオンマイグレーションが起きないように構成されているのが好ましい。

[0031] 開口部32aと開口部33aにそれぞれ配置される端子42aと端子43aとの間には、電位差があるため、上記した陽極と陰極に相当する端子となり、イオンマイグレーションが発生する可能性がある。

[0032] 図3に示した配線基板21aにおいては、開口部33aの位置P3から端子43aの先端の位置P4まで距離Lだけあるように構成されている。この距離Lだけ開口部を設けることで、イオンマイグレーションの発生を抑制することができる。

[0033] 図3に示した直線A上には、端子42a-2と端子43a-1が配置されている。端子42a-2の引き出し線の先端は、位置P2に位置する。位置P2から位置P3まではソルダーレジスト膜34が形成されている。位置P3から、端子43a-1の先端の位置P4までの距離は距離Lである。このような関係は、ソルダーレジスト膜34が形成されている位置P2から位置P3を除外して考えた場合、換言すれば、開口部の領域だけで考えた場合、端子42a-2と端子43a-1は、距離Lだけ離れた位置にあるといえる。

[0034] 換言すれば、端子42a-2と端子43a-1は、直線距離でダイレクトにソルダーレジスト膜34を介した配置とせずに、途中にソルダーレジスト膜34の開口部、この場合、開口部33aの位置P3から位置P4までの開口部を設ける構成とされている。

[0035] このように端子42aと端子43aとの間に、距離Lとなるソルダーレジ

スト膜34の開口部を設けることでイオンマイグレーションの発生を防ぐことができる。

[0036] 本出願人は、この距離 L を、以下の条件式(1)を満たす距離とすることで、イオンマイグレーションの発生を抑制することができることを確認している。

$$\text{距離 } L \geq \text{係数 } a \times \text{電位差 } V^{(1/2)} \quad \cdots (1)$$

[0037] 式(1)において、距離 L の単位は[μm]であり、電位差 V の単位は[V]である。電位差 V は、上記した例では、端子42a-2にかかる電位と端子43a-1にかかる電位との差となる。係数 a は一例として15乃至20の値とすることができる。距離 L は、式(1)に示したように、係数 a に、電位差 V を $(1/2)$ 乗した値を乗算した値よりも大きい値であれば良い。

[0038] 第1の実施の形態における配線基板21aによれば、低電位の端子とそれに対して高電位差の端子間で、影響を及ぼすようなことを防ぎ、イオンマイグレーションの発生を抑制することができる。また、配線基板21aやチップ22を小型化することもでき、それらを含む半導体装置11を小型化することもできる。

[0039] <開口部の第2の実施の形態>

図4は、開口部32、開口部33の第2の実施の形態における構成例を示す図である。

[0040] 開口部32bと開口部32bに形成されている端子42b-1乃至42b-7は、図3に示した第1の実施の形態における開口部32aと開口部32aに形成されている端子42a-1乃至42a-7と同じ構成とされている。すなわち、開口部32bには、引き出し線が互い違いになるように、端子42b-1乃至42b-7が配置されている。

[0041] 図4に示した開口部32bは、開口部32b-1、開口部32b-2、開口部32b-3から構成され、それぞれの開口部32bには、端子43b-1、端子43b-2、端子43b-3が配置されている。図4に示した構成

例では、１つの端子４３ｂに対して１つの開口部３２ｂが形成されている。

[0042] 図４に示した構成においても、例えば、端子４２ｂ－２と端子４３ｂ－１は、距離しだけ離れた位置に配置されている。すなわち、直線距離でダイレクトにソルダーレジスト膜３４を介した配置とせずに、途中でソルダーレジスト膜３４の開口部、この場合、開口部３３ｂの位置Ｐ３から位置Ｐ４までの開口部を設ける構成とされている。

[0043] 端子４２ｂ－４と端子４３ｂ－２、端子４２ｂ－６と端子４３ｂ－３もそれぞれ距離しだけ離れた位置に配置されている。開口部３２ｂに配置されている端子４２ｂと開口部３３ｂに配置されている端子４３ｂのうち、直線距離で近い端子同士は、直線距離でダイレクトにソルダーレジスト膜３４を介した配置とせずに、途中でソルダーレジスト膜３４の開口部が設けられた構成とされている。

[0044] 第２の実施の形態における配線基板２１ｂにおいても、低電位の端子とそれに対して高電位差の端子との間で、影響を及ぼすようなことを防ぎ、イオンマイグレーションの発生を抑制することができる。また、配線基板２１ｂやチップ２２を小型化することもでき、それらを含む半導体装置１１を小型化することもできる。

[0045] <開口部の第３の実施の形態>

図５は、開口部３２、開口部３３の第３の実施の形態における構成例を示す図である。

[0046] 開口部３２ｃと、開口部３２ｃに形成されている端子４２ｃ－１乃至４２ｃ－７は、引き出し線が同一方向に配置されている点が、第１の実施の形態における端子４２ａや第２の実施の形態における端子４２ｂと異なる。第３の実施の形態における端子４２ｃは、位置Ｐ１１から位置Ｐ１２まで開口されている開口部３２ｃにおいて、開口部３３ｃが形成されている側の位置Ｐ１２に、引き出し線が配置されている。

[0047] このように、開口部３２ｃに配置される複数の端子４２ｃの引き出し線の配置方向は、同一方向であっても良い。

- [0048] 図5に示した配線基板21cには、開口部32cが1つ形成され、1つの端子43cが配置されている例を示した。端子43cは、高電位に設定されるボンディングワイヤ31の数だけ設けられていれば良い。図5に示したように、仮に高電位に設定されるボンディングワイヤ31が1つである場合、1つの端子43cが形成され、開口部33cが形成されている構成とすることもできる。
- [0049] 図5に示した第3の実施の形態と図3に示した第1の実施の形態を組み合わせ、図3に示したように開口部32cを大きく形成し、複数の端子43cが配置されているように構成することもできる。図5に示した第3の実施の形態と図4に示した第2の実施の形態を組み合わせ、図4に示したように複数の開口部32cと、その開口部32c内に1つの端子43cが配置されているようにしても良い。
- [0050] 以下の説明においても、1つの開口部33内に1つの端子43が形成されている場合を示して説明を行うが、第1の実施の形態や第2の実施の形態と組み合わせた構成とすることができる。
- [0051] 図5に示した構成においても、端子42c-2と端子43cは、距離Lだけ離れた位置に配置されている。距離Lは、開口部33cの位置P13から位置P14までの距離である。
- [0052] 図5に示した構成においても、直線距離でダイレクトにソルダーレジスト膜34を介した配置とせずに、途中にソルダーレジスト膜34の開口部、この場合、開口部33cの位置P13から位置P14までの開口部が設けられた構成とされている。
- [0053] 第3の実施の形態における配線基板21cにおいても、低電位の端子とそれに対して高電位差の端子との間で、影響を及ぼすようなことを防ぎ、イオンマイグレーションの発生を抑制することができる。また、配線基板21cやチップ22を小型化することもでき、それらを含む半導体装置11を小型化することもできる。
- [0054] <開口部の第4の実施の形態>

図6は、開口部32、開口部33の第4の実施の形態における構成例を示す図である。

[0055] 開口部32dと、開口部32dに形成されている端子42d-1乃至42d-7は、引き出し線が同一方向に配置されている点は、第3の実施の形態における端子42cと同様であるが、その向きが異なる。

[0056] 第4の実施の形態における端子42dは、位置P21から位置P23まで開口されている開口部32dにおいて、開口部33dが形成されている側とは逆側の位置P21に、引き出し線が配置されている。

[0057] このように、開口部32dに配置される複数の端子42dの引き出し線の配置方向は、同一方向であっても良い。

[0058] 図6に示した配線基板21dには、開口部32dが1つ形成され、1つの端子43dが配置されている例を示している。

[0059] 図6に示した構成においても、端子42d-2と端子43dは、距離Lだけ離れた位置に配置されている。図6に示した直線A上には、端子42d-2と端子43dが配置されている。

[0060] 端子42d-2の引き出し線の先端は、位置P21に位置し、引き出し線と反対側の先端は、位置P22に位置する。端子43d-1の先端の位置P22から、位置P23までの距離が、距離Lとされている。位置P22から位置P23まではソルダーレジスト膜34が形成されている。

[0061] 一方で、開口部33dは、位置P24から位置P25まで開口され、その開口されている領域に端子43dが配置されている。端子43dの先端は、位置P24に位置し、端子43dの引き出し線の先端は位置P25に位置している。図6に示した例では、開口部33dの幅と端子43dの長さが一致する大きさで開口部33dと端子43dがそれぞれ形成されている。

[0062] 図6に示した例では、開口部32d側に、距離Lが設けられてる。ソルダーレジスト膜34が形成されている位置P23から位置P24を除外して考えた場合、換言すれば開口部32dと開口部33dの領域のみで考えた場合、端子42d-2と端子43dは、距離Lだけ離れた位置にある。

[0063] 換言すれば、端子4 2 d - 2と端子4 3 dは、直線距離でダイレクトにソルダーレジスト膜3 4を介した配置とせずに、途中でソルダーレジスト膜3 4の開口部、この場合、開口部3 2 dの位置P 2 2から位置P 2 3までの開口部が設けられた構成とされている。

[0064] 第4の実施の形態における配線基板2 1 dにおいても、低電位の端子とそれに対して高電位差の端子との間で、影響を及ぼすようなことを防ぎ、イオンマイグレーションの発生を抑制することができる。また、配線基板2 1 dやチップ2 2を小型化することもでき、それらを含む半導体装置1 1を小型化することもできる。

[0065] <開口部の第5の実施の形態>

図7は、開口部3 2、開口部3 3の第5の実施の形態における構成例を示す図である。

[0066] 開口部3 2 eと、開口部3 2 eに形成されている端子4 2 e - 1乃至4 2 e - 7は、引き出し線が互い違いになるように配置されている。

[0067] 図7に示した構成においても、例えば、端子4 2 e - 2と端子4 3 eは、距離Lだけ離れた位置に配置されている。図7に示した直線A上には、端子4 2 e - 2と端子4 3 eが配置されている。端子4 2 e - 2の引き出し線の先端は、位置P 3 1に位置し、引き出し線と反対側の先端は、位置P 3 2に位置する。端子4 2 e - 2の先端の位置P 3 2から位置P 3 3までの距離は距離L 1とされている。位置P 3 3から位置P 3 4まではソルダーレジスト膜3 4が形成されている。

[0068] 一方で、開口部3 3 eは、位置P 3 4から位置P 3 6まで開口されている。端子4 3 eの先端は、位置P 3 5に位置し、端子4 3 eの引き出し線の先端は位置P 3 6に位置している。端子4 3 eの先端の位置P 3 5から位置P 3 4までの距離は距離L 2とされている。

[0069] 図7に示した例では、開口部3 2 e側に、距離L 1が設けられ、開口部3 3 e側に、距離L 2が設けられている。上述した実施の形態における距離Lに該当する距離Lは、距離L 1と距離L 2を加算した距離となる。すなわち

、距離 $L = \text{距離}L_1 + \text{距離}L_2$ である。

[0070] 図7に示した例でも、距離 L が設けられてる。ソルダーレジスト膜34が形成されている位置P33から位置P34を除外して考えた場合、換言すれば、開口部32eと開口部33eの領域だけで考えた場合、端子42e-2と端子43dは、距離 L だけ離れた位置に配置されている。

[0071] 換言すれば、端子42e-2と端子43eは、直線距離でダイレクトにソルダーレジスト膜34を介した配置とせずに、途中にソルダーレジスト膜34の開口部、この場合、開口部32eの位置P32から位置P33までの開口部と、開口部33eの位置P34から位置P35までの開口部を加算した開口部が設けられている構成とされている。

[0072] 第5の実施の形態における配線基板21eにおいても、低電位の端子とそれに対して高電位差の端子との間で、影響を及ぼすようなことを防ぎ、イオンマイグレーションの発生を抑制することができる。また、配線基板21eやチップ22を小型化することもでき、それらを含む半導体装置11を小型化することもできる。

[0073] <開口部の第6の実施の形態>

図8は、開口部32、開口部33の第6の実施の形態における構成例を示す図である。

[0074] 第1乃至第5の実施の形態における端子42や端子43は、引き出し線が形成されている端子を例に挙げて説明したが、引き出し線が形成されていない端子を、本実施の形態に適用することもできる。図8に示した例では、端子43fは引き出し線を有しない端子とされている。

[0075] 端子43fは、開口部33fの中央部分に四角形状で形成されている。端子43fは、ソルダーレジスト膜34と接する部分がなく、端子43fの周りは全てソルダーレジスト膜34が開口されている領域とされている。このような端子43fは、第1乃至第5の実施の形態における端子43に対して適用することができる。

[0076] 図8に示した例では、開口部32fに配置されている端子42f-1乃至

4 2 f - 7 は、引き出し線が形成されている端子を例に挙げて図示しているが、端子 4 2 f - 1 乃至 4 2 f - 7 も、端子 4 3 f と同様の構成としても良い。また第 1 乃至第 5 の実施の形態における端子 4 2 に対して、端子 4 3 f と同じく引き出し線がない形状を適用することもできる。

[0077] <撮像素子の構成>

第 1 乃至第 8 の実施の形態における配線基板 2 1 のいずれかを有する半導体装置 1 1 は、撮像素子に適用できる。

[0078] 図 1 を再度参照する。半導体装置 1 1 は、配線基板 2 1、チップ 2 2 から構成される。半導体装置 1 1 を構成する配線基板 2 1 上には、チップ 2 2 が配置されている。このチップ 2 2 を、イメージセンサ（以下、イメージセンサ 2 2 と記述する）とすることで、半導体装置 1 1 を撮像素子として用いることができる。

[0079] イメージセンサ 2 2 は、CMOS（Complementary Metal Oxide Semiconductor）イメージセンサや CCD（Charge Coupled Device）イメージセンサとすることができる。イメージセンサ 2 2 を備える半導体装置 1 1 を半導体パッケージ（PKG）として構成することもできる。図 9 は、中空構造の半導体パッケージ 1 0 1 の構成例を示す断面図である。

[0080] 配線基板 2 1 上に配置されたイメージセンサ 2 2 は、スペーサ 1 1 1 に内包される位置にある。配線基板 2 1 とイメージセンサ 2 2 を含む半導体装置 1 1 は、第 1 乃至第 8 の実施の形態のいずれかの実施の形態が適用された半導体装置 1 1 である。

[0081] スペーサ 1 1 1 は、配線基板 2 1 上に配置されている。スペーサ 1 1 1 上には、接着剤 1 1 2 を介してカバーガラス 1 1 3 が固定されている。イメージセンサ 2 2 は、配線基板 2 1、スペーサ 1 1 1、およびカバーガラス 1 1 3 で囲まれた空間に配置されている。

[0082] 配線基板 2 1 の下部にハンダボール 1 1 4 が形成されている。このハンダボール 1 1 4 は、ボンディングワイヤ 3 1 を介して、イメージセンサ 2 2 と接続されている。ハンダボール 1 1 4 は、図示していない基板などと接続さ

れるときに用いられる。

[0083] このように本技術は、撮像装置に適用でき、撮像装置を半導体パッケージとして構成したような場合にも適用できる。半導体パッケージには、有機基板が用いられることがあるが、有機基板はイオンマイグレーションが発生する可能性があり、何らかの対策がされていないとイオンマイグレーションが発生し、動作不良が発生する可能性がある。

[0084] しかしながら、上記したように、本実施の形態によれば、イオンマイグレーションの発生を抑制できる構造のため、有機基板を用いた場合であっても、イオンマイグレーションの発生を抑制できる。

[0085] 図9では、中空構造を有する半導体パッケージに対して本技術を適用した場合を示したが、樹脂封止された半導体パッケージに対して本技術を適用することもできる。図10は、樹脂封止された半導体パッケージに本技術を適用した場合の構成例を示す図である。

[0086] 図10に示した半導体パッケージ131は、配線基板21上に配置されたイメージセンサ22の周囲に、樹脂121が充填された構成とされている点だが、図9に示した半導体パッケージ101と異なり、他の点は同様に構成されている。

[0087] 樹脂封止された半導体パッケージ131においても本技術を適用することで、イオンマイグレーションの発生を抑制した撮像装置を実現することができる。

[0088] 本技術によれば、高い電位差を有するチップを搭載した有機基板を用いた半導体パッケージにおいても、所定の品質を満たすことができる。例えば、車載に搭載される半導体パッケージは、高い電位差の端子が配置され、端子数も多くなる傾向にあり、また使用される環境も高温、高湿になる可能性がある。本技術を適用した半導体装置11を含む半導体パッケージによれば、そのような車載搭載される半導体パッケージに求められる品質を満たすことができる。

[0089] 本技術によれば、半導体装置11のサイズを小型化することができる。半

導体装置 11 を含む半導体パッケージのサイズも小型化することができる。

[0090] <移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0091] 図 11 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0092] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 11 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（Interface）12053 が図示されている。

[0093] 駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0094] ボディ系制御ユニット 12020 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この

場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0095] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0096] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0097] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0098] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩

和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むA D A S (Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0099] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0100] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12030に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0101] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図11の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0102] 図12は、撮像部12031の設置位置の例を示す図である。

[0103] 図12では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0104] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上

部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0105] なお、図 12 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112、12113 は、それぞれサイドミラーに設けられた撮像部 12102、12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0106] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0107] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的変化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操

作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0108] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0109] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0110] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0111] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0112] なお、本技術は以下のような構成も取ることができる。

(1)

チップと、

配線基板と、

前記チップと前記配線基板を接続するワイヤと

を備え、

前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される第1の開口部と第2の開口部が形成されている

半導体装置。

(2)

前記第1の開口部に形成されている第1の端子と、前記第2の開口部に形成されている第2の端子は、開口部において所定の距離だけ離れた位置に配置されている

前記(1)に記載の半導体装置。

(3)

前記第1の端子と前記第2の端子が配置されている直線上において、前記第1の端子と前記第2の端子の間の距離は、前記第1の端子と前記第2の端子との間にある前記絶縁膜の距離を除いて、前記所定の距離だけ離れている

前記(2)に記載の半導体装置。

(4)

前記第1の端子には、低電位に設定されている前記ワイヤが接続され、前記第2の端子には、前記低電位に対して高電位に設定されている前記ワイヤが接続されている

前記(2)または(3)に記載の半導体装置。

(5)

前記所定の距離は、前記低電位と前記高電位の電位差を用いて次式により表される

$$\text{距離} = \text{係数} \times \text{電位差}^{\frac{1}{2}}$$

前記（４）に記載の半導体装置。

（６）

前記係数は、１５乃至２０である

前記（５）に記載の半導体装置。

（７）

前記所定の距離は、前記第２の開口部内に設けられている

前記（２）乃至（６）のいずれかに記載の半導体装置。

（８）

前記所定の距離は、前記第１の開口部内に設けられている

前記（２）乃至（６）のいずれかに記載の半導体装置。

（９）

前記所定の距離は、前記第１の開口部に設けられている第１の距離と、前記第２の開口部内に設けられている第２の距離を加算した距離である

前記（２）乃至（６）のいずれかに記載の半導体装置。

（１０）

前記第１の端子は、引き出し線を有し、前記引き出し線の向きが互い違いになるように前記第１の開口部内に配置されている

前記（２）乃至（９）のいずれかに記載の半導体装置。

（１１）

前記第１の端子は、引き出し線を有し、前記引き出し線の向きが前記第２の開口部が位置する方向になるように前記第１の開口部内に配置されている

前記（２）乃至（９）のいずれかに記載の半導体装置。

（１２）

前記第１の端子は、引き出し線を有し、前記引き出し線の向きが前記第２の開口部がある方向と逆側になるように前記第１の開口部内に配置されてい

る

前記（２）乃至（９）のいずれかに記載の半導体装置。

（１３）

前記第２の端子は、前記第２の開口部内に１つ形成されている

前記（２）乃至（１２）のいずれかに記載の半導体装置。

（１４）

前記第２の端子は、前記第２の開口部内に複数形成されている

前記（２）乃至（１２）のいずれかに記載の半導体装置。

（１５）

前記チップは、イメージセンサである

前記（１）乃至（１４）のいずれかに記載の半導体装置。

（１６）

イメージセンサのチップと、

配線基板と、

前記チップと前記配線基板を接続するワイヤと

を備え、

前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される開口部が少なくとも２箇所形成されている

撮像装置。

（１７）

中空構造の半導体パッケージである

前記（１６）に記載の撮像装置。

（１８）

前記チップが樹脂封止されている半導体パッケージである

前記（１６）に記載の撮像装置。

符号の説明

[0113] １１ 半導体装置, ２１ 配線基板, ２２ チップ, ３１ ボンデ

ィングワイヤ, 32 開口部, 33 開口部, 34 ソルダーレジスト膜, 42 端子, 43 端子, 101 半導体パッケージ, 111 スペーサ, 112 接着剤, 113 カバーガラス, 114 ハンダボール, 131 半導体パッケージ

請求の範囲

- [請求項1] チップと、
配線基板と、
前記チップと前記配線基板を接続するワイヤと
を備え、
前記配線基板の絶縁膜が形成されている面であり、前記配線基板の
少なくとも一辺に、前記ワイヤが接続される第1の開口部と第2の開
口部が形成されている
半導体装置。
- [請求項2] 前記第1の開口部に形成されている第1の端子と、前記第2の開口
部に形成されている第2の端子は、開口部において所定の距離だけ離
れた位置に配置されている
請求項1に記載の半導体装置。
- [請求項3] 前記第1の端子と前記第2の端子が配置されている直線上において
、前記第1の端子と前記第2の端子の間の距離は、前記第1の端子と
前記第2の端子との間にある前記絶縁膜の距離を除いて、前記所定の
距離だけ離れている
請求項2に記載の半導体装置。
- [請求項4] 前記第1の端子には、低電位に設定されている前記ワイヤが接続さ
れ、前記第2の端子には、前記低電位に対して高電位に設定されてい
る前記ワイヤが接続されている
請求項2に記載の半導体装置。
- [請求項5] 前記所定の距離は、前記低電位と前記高電位の電位差を用いて次式
により表される
$$\text{距離} = \text{係数} \times \text{電位差}^{\frac{1}{2}}$$

請求項4に記載の半導体装置。
- [請求項6] 前記係数は、1.5乃至2.0である
請求項5に記載の半導体装置。

- [請求項7] 前記所定の距離は、前記第2の開口部内に設けられている請求項2に記載の半導体装置。
- [請求項8] 前記所定の距離は、前記第1の開口部内に設けられている請求項2に記載の半導体装置。
- [請求項9] 前記所定の距離は、前記第1の開口部に設けられている第1の距離と、前記第2の開口部内に設けられている第2の距離を加算した距離である
請求項2に記載の半導体装置。
- [請求項10] 前記第1の端子は、引き出し線を有し、前記引き出し線の向きが互い違いになるように前記第1の開口部内に配置されている
請求項2に記載の半導体装置。
- [請求項11] 前記第1の端子は、引き出し線を有し、前記引き出し線の向きが前記第2の開口部が位置する方向になるように前記第1の開口部内に配置されている
請求項2に記載の半導体装置。
- [請求項12] 前記第1の端子は、引き出し線を有し、前記引き出し線の向きが前記第2の開口部がある方向と逆側になるように前記第1の開口部内に配置されている
請求項2に記載の半導体装置。
- [請求項13] 前記第2の端子は、前記第2の開口部内に1つ形成されている
請求項2に記載の半導体装置。
- [請求項14] 前記第2の端子は、前記第2の開口部内に複数形成されている
請求項2に記載の半導体装置。
- [請求項15] 前記チップは、イメージセンサである
請求項1に記載の半導体装置。
- [請求項16] イメージセンサのチップと、
配線基板と、
前記チップと前記配線基板を接続するワイヤと

を備え、

前記配線基板の絶縁膜が形成されている面であり、前記配線基板の少なくとも一辺に、前記ワイヤが接続される開口部が少なくとも2箇所形成されている

撮像装置。

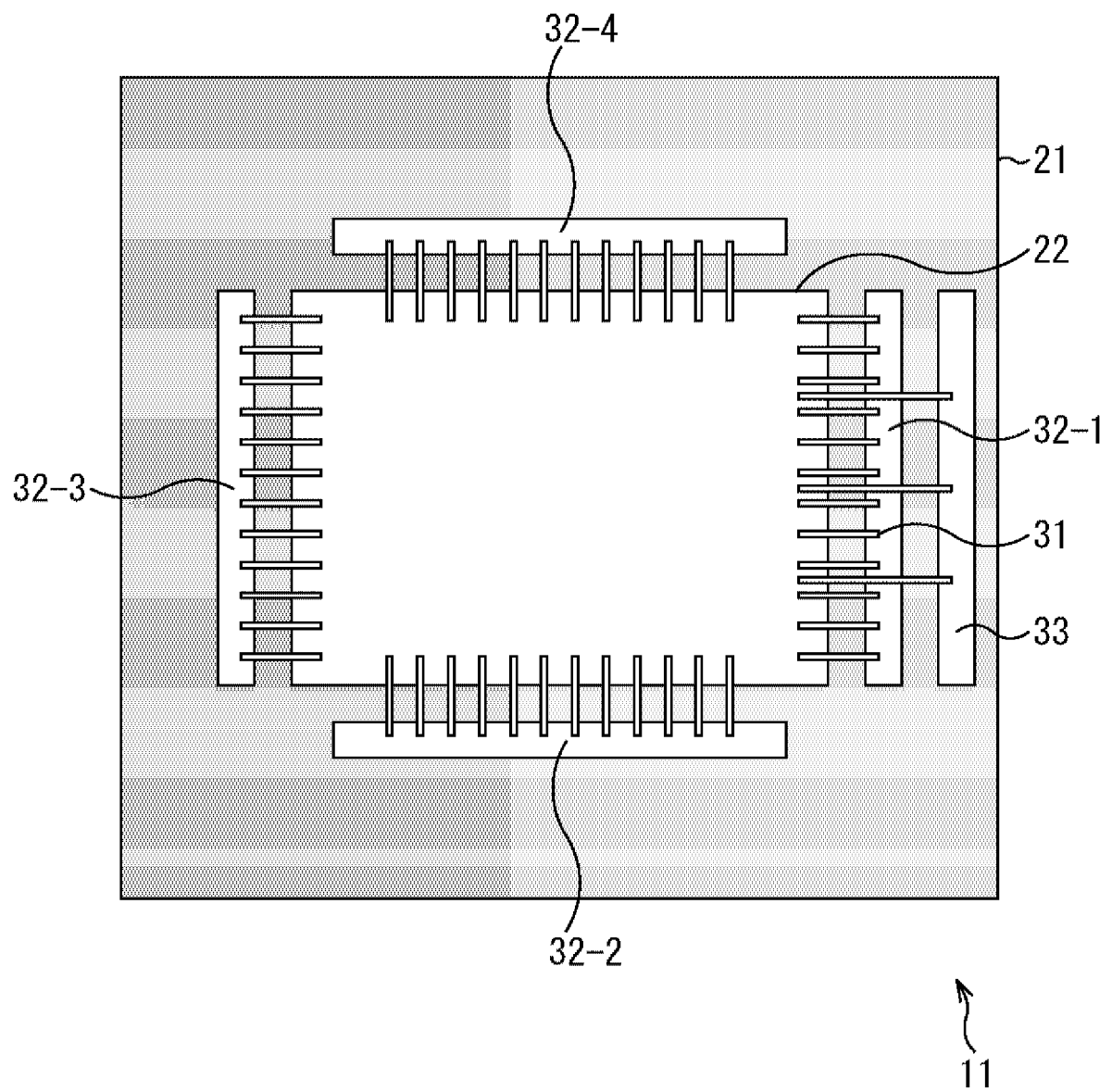
[請求項17] 中空構造の半導体パッケージである

請求項16に記載の撮像装置。

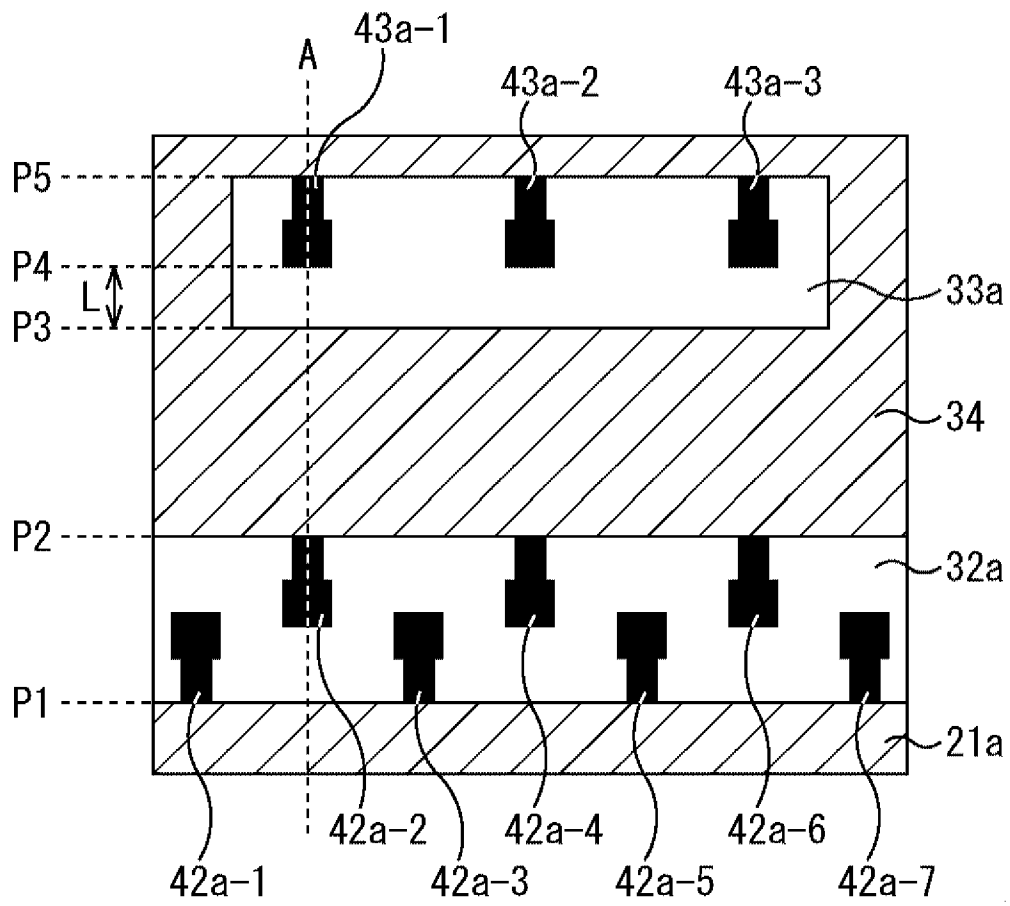
[請求項18] 前記チップが樹脂封止されている半導体パッケージである

請求項16に記載の撮像装置。

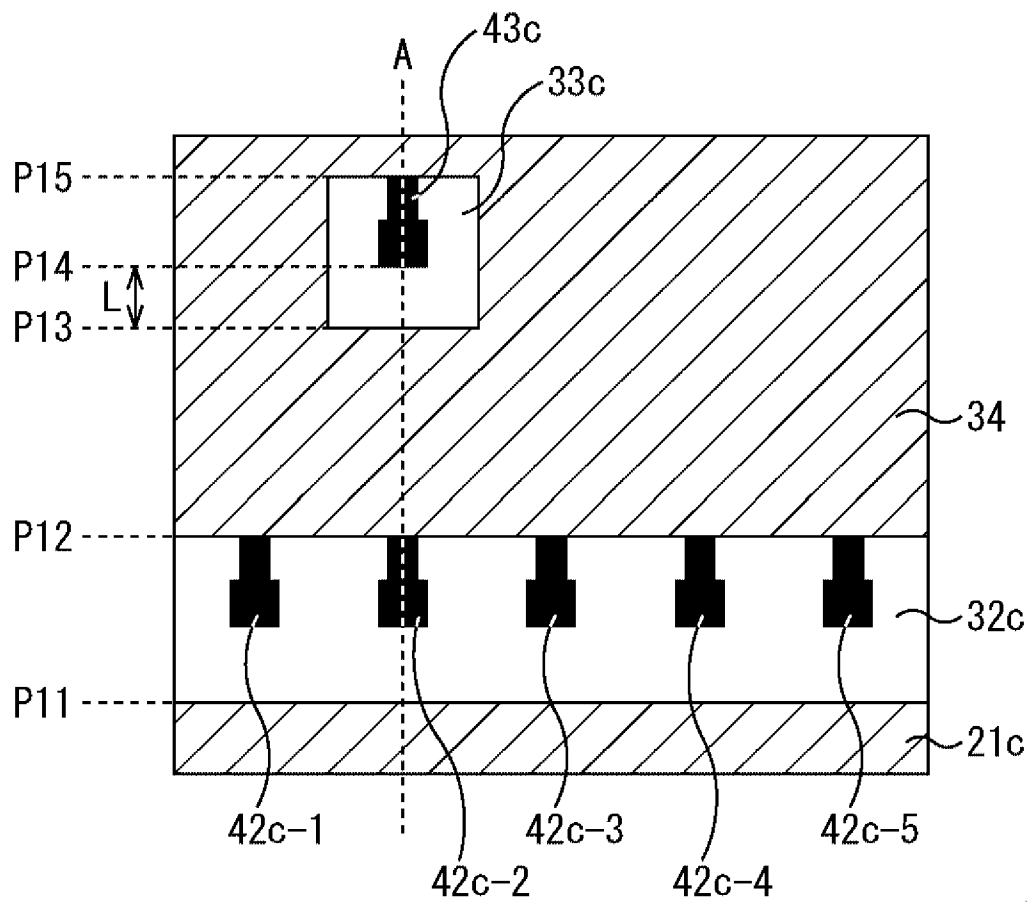
[図1]
FIG. 1



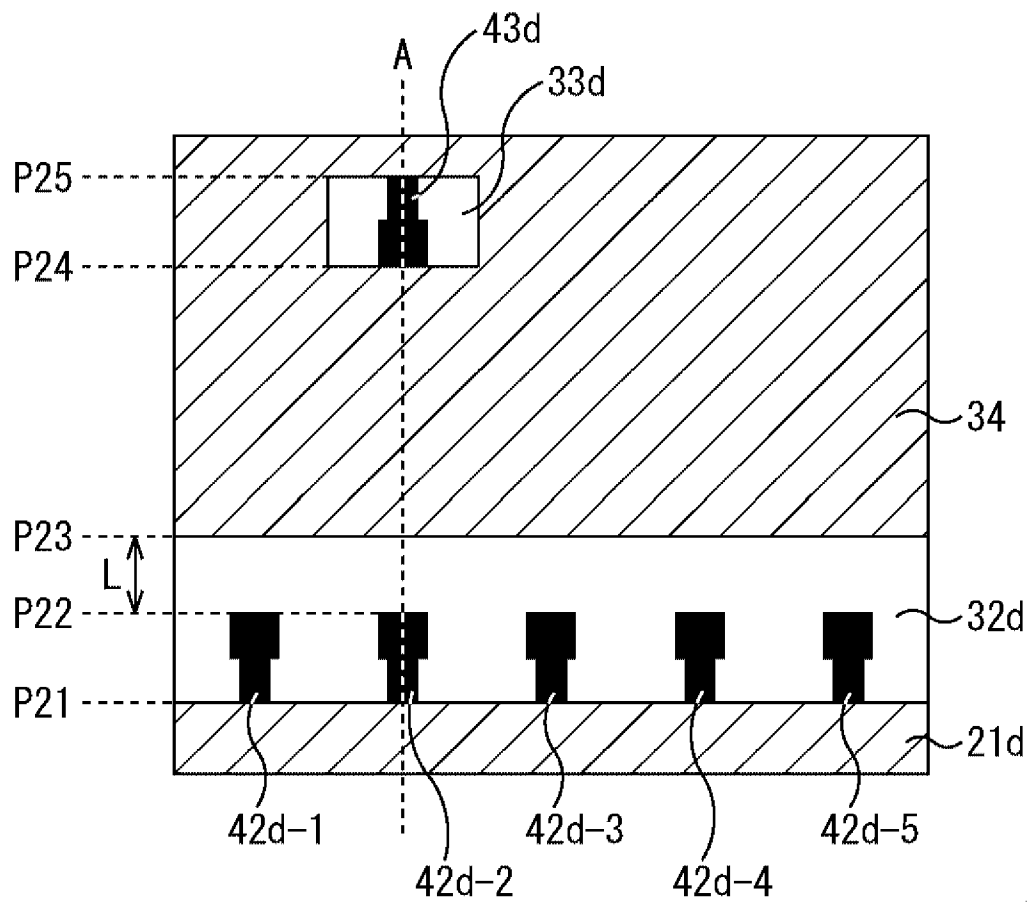
[図3]
FIG. 3



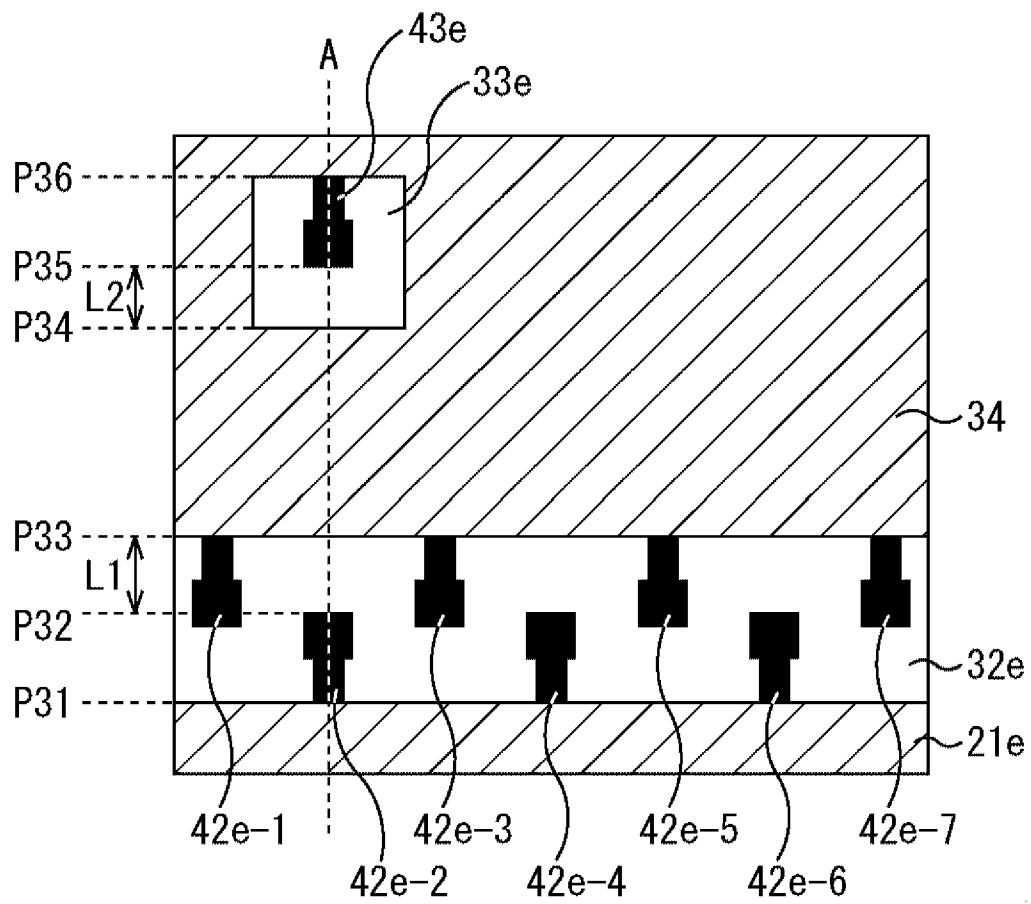
[図5]
FIG. 5



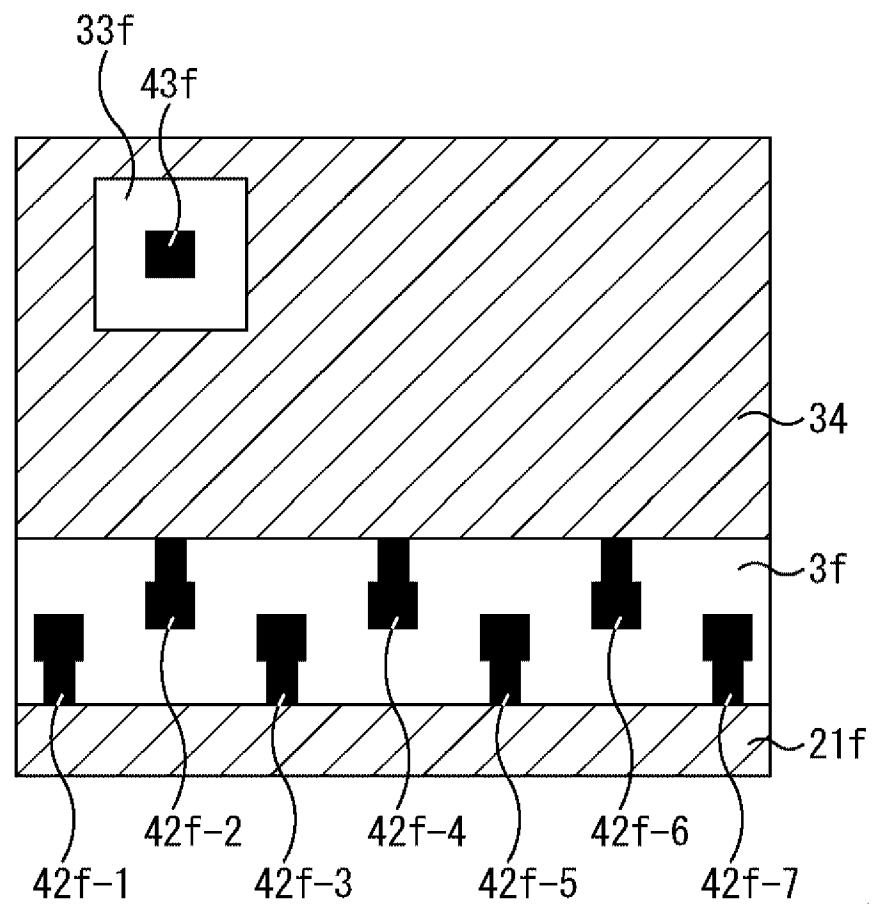
[図6]
FIG. 6



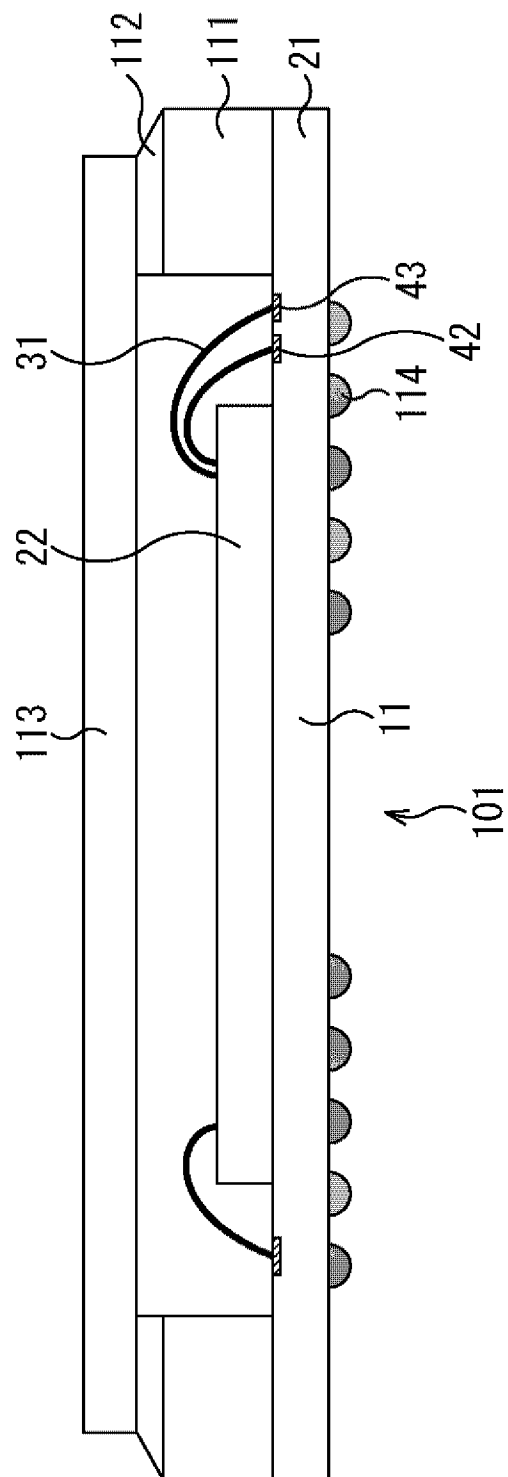
[図7]
FIG. 7



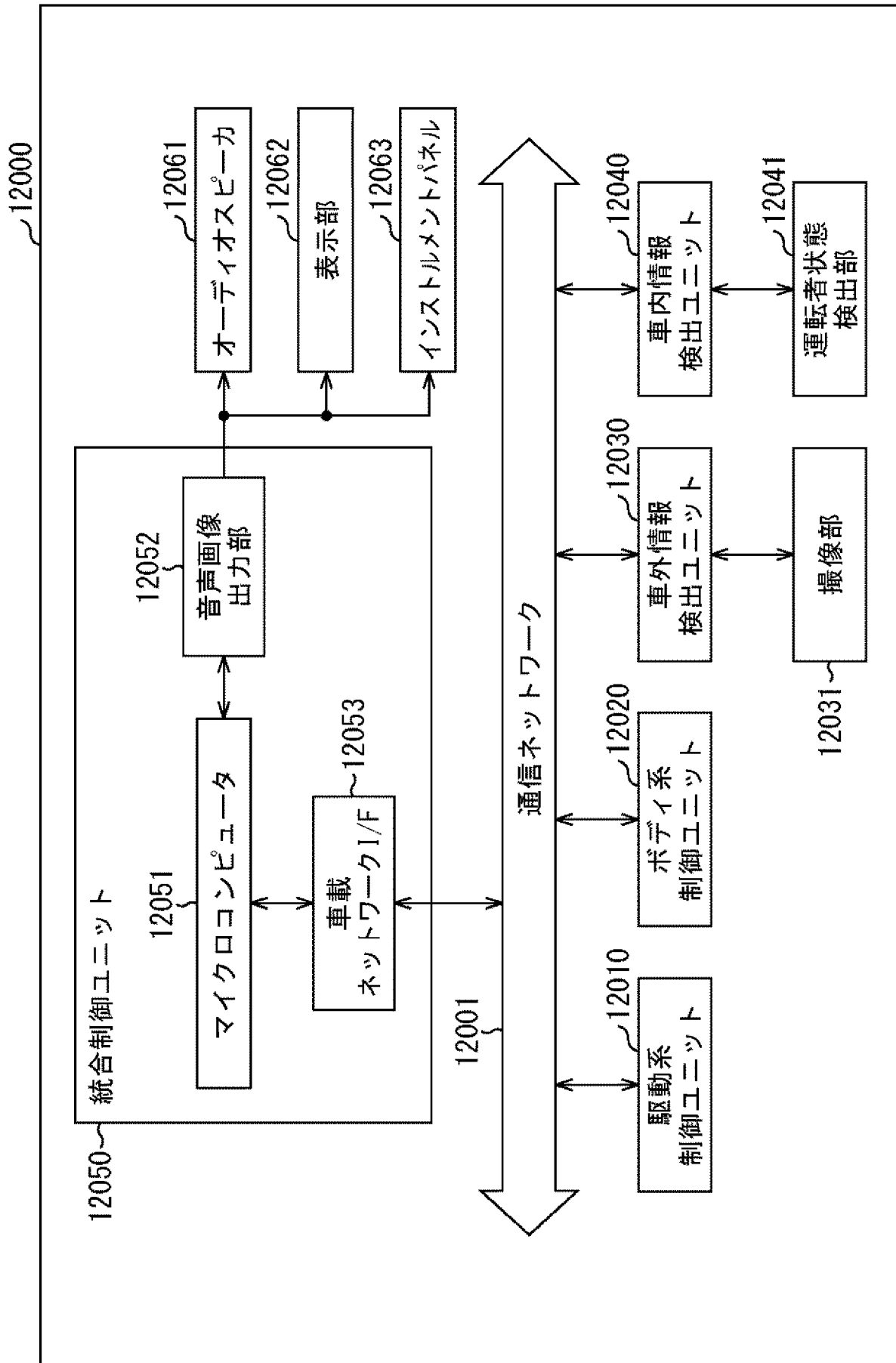
[図8]
FIG. 8



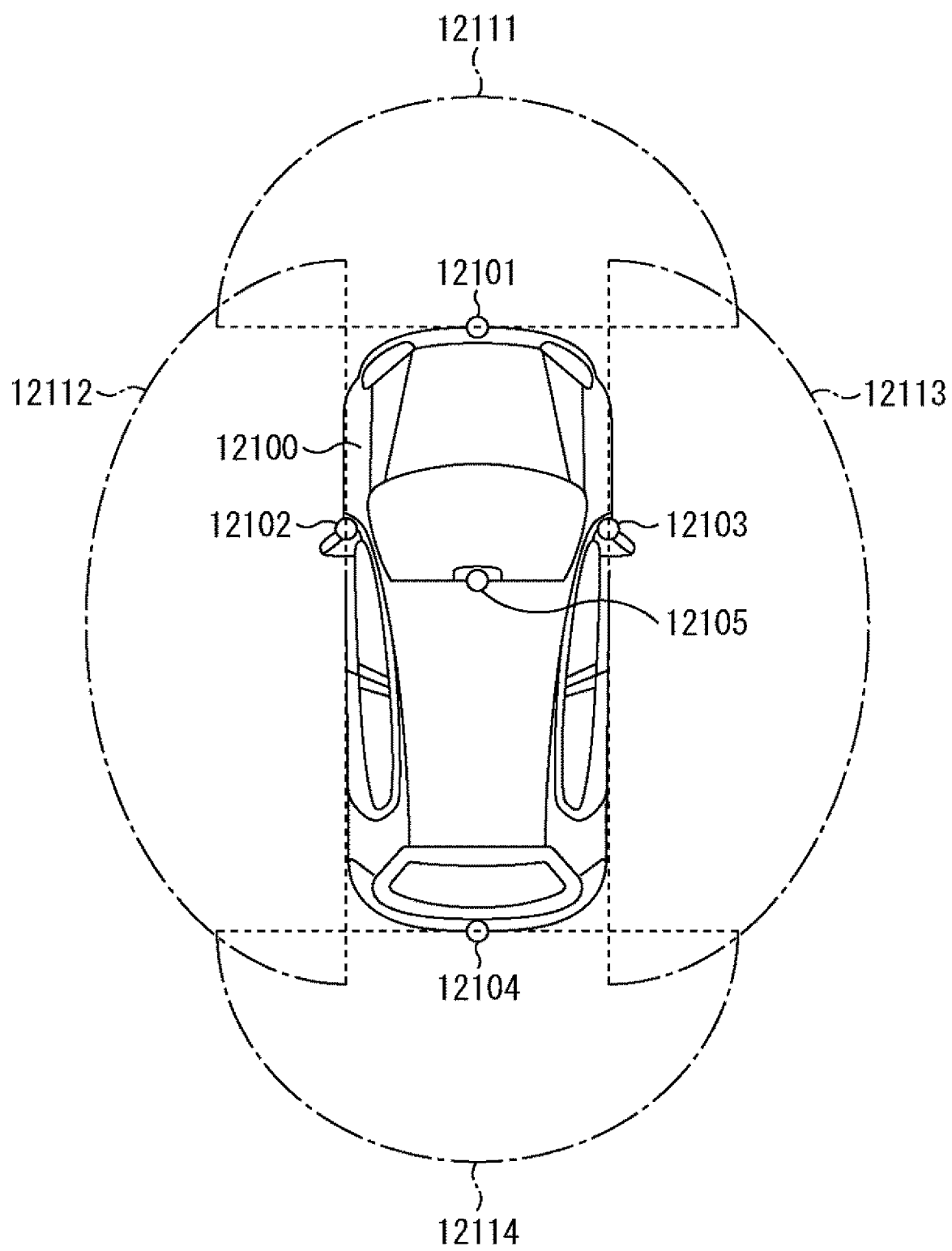
[図9]
FIG. 9



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/000076

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/02(2006.01)i; **H01L 23/12**(2006.01)i; **H01L 21/60**(2006.01)i; **H01L 27/146**(2006.01)i; **H04N 5/369**(2011.01)i
 FI: H01L23/12 W; H01L21/60 301N; H01L23/02 F; H01L27/146 D; H04N5/369

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/02; H01L23/12; H01L21/60; H01L27/146; H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 3-220755 A (OLYMPUS OPTICAL CO., LTD.) 27 September 1991 (1991-09-27) page 3, upper right column, line 7 to lower left column, line 8, fig. 3	1, 15-18
Y	page 3, upper right column, line 7 to lower left column, line 8, fig. 3	2-14
Y	JP 2010-027856 A (PANASONIC CORP.) 04 February 2010 (2010-02-04) paragraphs [0024]-[0033], fig. 1-3	2-14
Y	JP 2015-023159 A (RENESAS ELECTRONICS CORP.) 02 February 2015 (2015-02-02) paragraphs [0028]-[0040], [0055], fig. 5-6, 10	2-14
Y	JP 2007-501537 A (FREESCALE SEMICONDUCTOR INC.) 25 January 2007 (2007-01-25) paragraphs [0017], [0025]-[0031], fig. 1, 3	4-6
Y	JP 2011-155184 A (RENESAS ELECTRONICS CORP.) 11 August 2011 (2011-08-11) paragraphs [0010]-[0017], fig. 2-3	4-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 March 2022

Date of mailing of the international search report

05 April 2022

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/000076

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	3-220755	A	27 September 1991	(Family: none)	
JP	2010-027856	A	04 February 2010	(Family: none)	
JP	2015-023159	A	02 February 2015	US 2015/0021749 A1 paragraphs [0042]-[0054], [0069], fig. 5-6, 10	
				CN 104299947 A	
				HK 1202184 A	
JP	2007-501537	A	25 January 2007	US 6812580 B1 column 5, lines 35-59, column 7, line 59 to column 10, line 13, fig. 1, 3	
				CN 1802742 A	
				TW 200514223 A	
				KR 10-2006-0020662 A	
JP	2011-155184	A	11 August 2011	US 2011/0180940 A1 paragraphs [0011]-[0018], fig. 2-3	
				CN 102169855 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/02(2006.01)i; H01L 23/12(2006.01)i; H01L 21/60(2006.01)i; H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L23/12 W; H01L21/60 301N; H01L23/02 F; H01L27/146 D; H04N5/369		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/02; H01L23/12; H01L21/60; H01L27/146; H04N5/369 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 3-220755 A（オリンパス光学工業株式会社）27.09.1991（1991-09-27） 第3頁右上欄第7行-左下欄第8行, 第3図	1, 15-18
Y	第3頁右上欄第7行-左下欄第8行, 第3図	2-14
Y	JP 2010-027856 A（パナソニック株式会社）04.02.2010（2010-02-04） [0024]-[0033], 図1-3	2-14
Y	JP 2015-023159 A（ルネサスエレクトロニクス株式会社）02.02.2015（2015-02-02） [0028]-[0040], [0055], 図5-6, 10	2-14
Y	JP 2007-501537 A（フリースケール セミコンダクター インコーポレイテッド） 25.01.2007（2007-01-25） [0017], [0025]-[0031], 図1, 3	4-6
Y	JP 2011-155184 A（ルネサスエレクトロニクス株式会社）11.08.2011（2011-08-11） [0010]-[0017], 図2-3	4-6
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 24.03.2022		国際調査報告の発送日 05.04.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 多賀 和宏 5F 4451 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/000076

引用文献			公表日	パテントファミリー文献	公表日
JP	3-220755	A	27.09.1991	(ファミリーなし)	
JP	2010-027856	A	04.02.2010	(ファミリーなし)	
JP	2015-023159	A	02.02.2015	US 2015/0021749 A1 [0042]-[0054], [0069], 図5-6, 10	
				CN 104299947 A	
				HK 1202184 A	
JP	2007-501537	A	25.01.2007	US 6812580 B1 第5欄第35行-第59行, 第7欄 第59行-第10欄第13行, 図1, 3	
				CN 1802742 A	
				TW 200514223 A	
				KR 10-2006-0020662 A	
JP	2011-155184	A	11.08.2011	US 2011/0180940 A1 [0011]-[0018], 図2-3	
				CN 102169855 A	