



(12) 发明专利

(10) 授权公告号 CN 102157662 B

(45) 授权公告日 2016. 08. 03

(21) 申请号 201010192817. 5

US 2009/0325334 A1, 2009. 12. 31,

(22) 申请日 2010. 05. 27

CN 101194373 A, 2008. 06. 04,

(30) 优先权数据

审查员 陈冬冰

12/704, 974 2010. 02. 12 US

(73) 专利权人 晶元光电股份有限公司

地址 中国台湾新竹科学园区力行五路 5 号

(72) 发明人 黄信杰

(74) 专利代理机构 北京德恒律师事务所 11306

代理人 陆鑫 高雪琴

(51) Int. Cl.

H01L 33/48(2010. 01)

H01L 33/64(2010. 01)

(56) 对比文件

US 20020117681 A1, 2002. 08. 29,

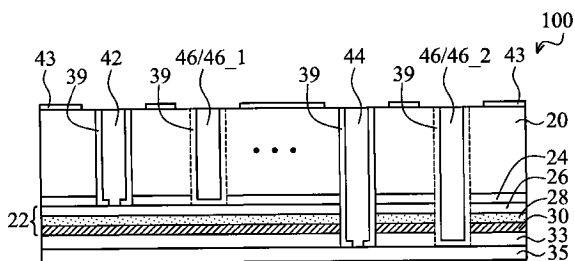
权利要求书2页 说明书6页 附图7页

(54) 发明名称

装置及其形成方法

(57) 摘要

本发明涉及装置及其形成方法。本发明是利用多重基板穿孔插销以电性连接形成于基板上的发光装置。一第一基板穿孔插销自基板的一后侧至一前侧而延伸穿透基板,且包括电性连接于发光装置的一第一覆盖层的一第一基板穿孔插销导体。一第二基板穿孔插销自基板的一后侧至第一覆盖层或一透明导电层而延伸穿透基板与发光装置的一有源层。第二基板穿孔插销包括电性隔离于一第二基板穿孔插销导体与第一覆盖层及有源层的一隔离层。可形成假基板穿孔插销,以选择性地传导来自于发光装置的热通过一封装基板。本发明可轻易地使用覆晶接合而完成封装。再者,上述工艺步骤仅两道掩模的少量光罩的使用,因此其制造成本为低。



1. 一种集成电路装置,包括:

一基板,包括一前表面与一后表面;

一发光装置,位于该基板的前表面上,其中该发光装置包括:

一第一覆盖层;

一有源层,位于该第一覆盖层上;以及

一第二覆盖层,位于该有源层上;

一第一基板穿孔插销,自该基板的该后表面延伸至该基板的该前表面,该第一基板穿孔插销包括了一第一基板穿孔插销导体;

一第二基板穿孔插销,自该基板的该后表面延伸至该第二覆盖层,该第二基板穿孔插销包括了一第二基板穿孔插销导体与一隔离层,而该隔离层电性隔离了于该第二基板穿孔插销内的第二基板穿孔插销导体与该基板、该第一覆盖层与该有源层;

多个假基板穿孔插销,位于该基板内,包括一第一假基板穿孔插销自该基板的该后表面延伸至该基板的该前表面,并相邻于该第一基板穿孔插销,以及一第二假基板穿孔插销自该基板的该后表面延伸至该第二覆盖层,并相邻于该第二基板穿孔插销;

至少两个焊锡凸块设置于该基板的后表面,该两个焊锡凸块分别直接连接该第一基板穿孔插销及该第二基板穿孔插销,以施加电压于该发光装置;

至少两个假焊锡凸块设置于该基板的后表面,该多个焊锡凸块分别直接连接该第一假基板穿孔插销及该第二假基板穿孔插销,且该些假焊锡凸块并无电流流通;以及

反射物,其中,该反射物由金属材料形成,该反射物内形成有开口以提供该第一基板穿孔插销、该第二基板穿孔插销、该些假基板穿孔插销、该些焊锡凸块与该些假焊锡凸块的空间,且该反射物不接触该第一基板穿孔插销、该第二基板穿孔插销、该些假基板穿孔插销、该些焊锡凸块与该些假焊锡凸块。

2. 如权利要求1所述的集成电路装置,其中该第二基板穿孔插销至少部分穿透该第二覆盖层,而位于该第一基板穿孔插销内的该第一基板穿孔插销导体电性接触了第一覆盖层但未电性耦接于该有源层;且其中该些假基板穿孔插销围绕设置于该第一基板穿孔插销的四周以及该第二基板穿孔插销的四周,该第一基板穿孔插销与该第二基板穿孔插销分别穿设于该基板的两侧,该些假基板穿孔插销分散穿设于该基板。

3. 一种集成电路装置,包括:

一基板,包括一第一侧与相对于该第一侧的一第二侧;

一发光装置,位于该基板的第二侧上,其中该发光装置包括:

经第一导电特性的一第一杂质所掺杂的一第一III-V族化合物层,位于该基板上;

一有源层,位于该第一III-V族化合物层上;以及

经第二导电特性的一第二杂质所掺杂的一第二III-V族化合物层,位于该有源层上;

一第一基板穿孔插销,自该基板的该第一侧延伸至该第一III-V族化合物层,该第一基板穿孔插销包括一第一基板穿孔插销导体;

一第二基板穿孔插销,自该基板的该第一侧延伸至该第二III-V族化合物层,该第二基板穿孔插销包括一第二基板穿孔插销导体与环绕该第二基板穿孔插销导体的一隔离层,其中该第一基板穿孔插销与第二基板穿孔插销用于接受开启该发光装置以发出光线的电压;

多个假基板穿孔插销,位于该基板内,包括一第一假基板穿孔插销自该基板的该第一

侧延伸至该第一III-V族化合物层,并相邻于该第一基板穿孔插销,以及一第二假基板穿孔插销自该基板的该第一侧延伸至该第二III-V族化合物层,并相邻于该第二基板穿孔插销;

至少两个焊锡凸块设置于该基板的后表面,该两个焊锡凸块分别直接连接该第一基板穿孔插销及该第二基板穿孔插销,以施加电压于该发光装置;

至少两个假焊锡凸块设置于该基板的后表面,该多个焊锡凸块分别直接连接该第一假基板穿孔插销及该第二假基板穿孔插,且该些假焊锡凸块并无电流流通;以及

反射物,其中,该反射物由金属材料形成,该反射物内形成有开口以提供该第一基板穿孔插销、该第二基板穿孔插销、该些假基板穿孔插销、该些焊锡凸块与该些假焊锡凸块的空间,且该反射物不接触该第一基板穿孔插销、该第二基板穿孔插销、该些假基板穿孔插销、该些焊锡凸块与该些假焊锡凸块。

4.如权利要求3所述的集成电路装置,还包括一封装基板,该封装基板透过该些焊锡凸块与该些假焊锡凸块与该发光装置连结,该封装基板内设有导电路径与导热路径,且该导电路径与该些焊锡凸块直接连接,该导热路径与该些假焊锡凸块直接连接。

5.如权利要求3所述的集成电路装置,其中该第一基板穿孔插销还包括分隔该第一基板穿孔插销与该基板的一隔离层;且其中该些假基板穿孔插销围绕设置于该第一基板穿孔插销的四周以及该第二基板穿孔插销的四周,该第一基板穿孔插销与该第二基板穿孔插销分别穿设于该基板的两侧,该些假基板穿孔插销分散穿设于该基板。

装置及其形成方法

技术领域

[0001] 本发明涉及集成电路,且特别涉及包括具有基板穿孔插销连接情形(through-substrate via connections)的发光装置(light-emitting device,LED)的一种集成电路。

背景技术

[0002] 近年来,如发光二极管(light-emitting diode)、激光二极管(laser diodes)与紫外光检测器(UV photo-detector)的光学装置的使用已为频繁。如氮化镓(GaN)、GaAsP、GaPN、AlInGaAs、GaAsPN、AlGaAs及其合金等III族或V族的化合物材料已证实为适用于上述光学装置的使用。III族或V族的化合物材料的较大能隙(bandgap)与高电子饱和速率亦使得其成为高温与高速的电源电子装置应用中的极佳选择。

[0003] 由于于一般成长温度下的氮的高平衡压力,因此并不容易得到GaN材质的块状结晶物。如此,GaN膜层与各别的发光二极管通常形成于符合GaN特性的其他基板上。蓝宝石(sapphire,Al₂O₃)为常用的基板材料。然而,经观察,蓝宝石具有低的热传导率(thermal conductivity)。如此,由发光二极管所产生的热能无法有效地通过蓝宝石基板而逸散。

发明内容

[0004] 有鉴于此,本发明提供了一种装置及其制造方法,以解决上述实施例。

[0005] 依据一实施例,本发明利用多重基板穿孔插销以电性连接形成于基板上的发光二极管。一第一基板穿孔插销自基板的一后侧至一前侧而延伸穿透基板,且包括电性连结于发光二极管的一第一覆盖层的一第一基板穿孔插销导体。一第二基板穿孔插销自基板的一后侧至第一覆盖层或一透明导电层而延伸穿透基板与发光二极管的一有源层。第二基板穿孔插销包括电性隔离于一第二基板穿孔插销导体与第一覆盖层及有源层的一隔离层。此外,可形成假基板穿孔插销,以选择性地传导来自于发光二极管的热通过一封装基板。假基板穿孔插销可与第一基板穿孔插销或第二基板穿孔插销同时形成。可更形成一欧姆接触层以较均匀地分布用于开启发光二极管的一电流。于欧姆接触层上可更形成透明导电层。于基板上可形成有一反射物,反射物内形成有开口以提供第一基板穿孔插销、第二基板穿孔插销与假基板穿孔插销的空间。

[0006] 依据一实施例,本发明提供了一种装置,包括:

[0007] 一发光二极管,位于该基板上,其中该发光二极管包括一第一覆盖层、位于该第一覆盖层上的一有源层以及位于该有源层上的一第二覆盖层;一第一基板穿孔插销,自该基板的该后表面延伸至该基板的该前表面,该第一基板穿孔插销包括了一第一基板穿孔插销导体;以及一第二基板穿孔插销,自该基板的该后表面延伸至该第二覆盖层,该第二基板穿孔插销包括了一第二基板穿孔插销导体与一隔离层,而该隔离层电性隔离了于该第二基板穿孔插销内的第二基板穿孔插销导体与该基板、该第一覆盖层与该有源层。

[0008] 依据另一实施例,本发明提供了一种装置,包括:

[0009] 一基板,包括一第一侧与相对于该第一侧的一第二侧;一发光二极管,位于该基板上,其中该发光二极管包括位于该基板上的经第一导电特性的一第一杂质所掺杂的一第一III-V族化合物层、位于该第一III-V族化合物层上的一有源层以及位于该有源层上的经第二导电特性的一第二杂质所掺杂的一第二III-V族化合物层;一第一基板穿孔插销,自该基板的该第一侧延伸至该第一III-V族化合物层,该第一基板穿孔插销包括一第一基板穿孔插销导体;以及一第二基板穿孔插销,自该基板的该第一侧延伸至该第二III-V族化合物层,该第二基板穿孔插销包括一第二基板穿孔插销导体与环绕该第二基板穿孔插销导体的一隔离层,其中该第一基板穿孔插销与第二基板穿孔插销用于接受开启该发光二极管以发出光线的电压。

[0010] 依据又一实施例,本发明提供了一种装置,包括:

[0011] 一基板;一发光二极管装置,位于该基板上;一第一基板穿孔插销与一第二基板穿孔插销,贯穿该基板并延伸与停止于一有源层的相对侧,其中该第一基板穿孔插销与该第二基板穿孔插销用于传输一电压至该发光二极管;一第一假基板穿孔插销,贯穿该基板;以及一封装基板,结合于该基板上,其中该封装基板包括一第三基板穿孔插销与一第四基板穿孔插销,分别电性耦接于该第一基板穿孔插销与该第二基板穿孔插销,以及一假接垫,电性耦接于该第一假基板穿孔插销。

[0012] 依据另一实施例,本发明提供了一种装置的制造方法,包括:

[0013] 提供一基板;形成一发光二极管,包括形成一第一覆盖层于该基板上、形成一有源层于该第一覆盖层上以及形成一第二覆盖层于该有源层上;形成一第一开口,延伸至该第一覆盖层;形成一第二开口,至少延伸至该第二覆盖层;于该第一开口与第二开口内填入一周围隔离层;移除该第一开口内的该周围隔离层的一底部;移除该第二开口内的该周围隔离层的一底部;以及于该第一与第二开口内填入导电材料,以分别形成一第一基板穿孔插销与一第二基板穿孔插销。

[0014] 本发明可轻易地使用覆晶接合而完成封装。再者,上述工艺步骤仅两道掩模的少量光罩的使用,因此其制造成本为低。此外,亦可增加热基板穿孔插销的数量以改善发光装置芯片的热逸散能力。

[0015] 为让本发明的上述目的、特征及优点能更明显易懂,下文特举一较佳实施例,并配合所附的图式,作详细说明如下。

附图说明

[0016] 图1-图8为一系列示意图,分别显示了依据本发明不同实施例的一发光装置于制作中不同阶段的剖面情形与底视情形;

[0017] 图9-图11为一系列示意图,分别显示了依据本发明不同实施例的一发光装置于制作中不同阶段的剖面情形。

[0018] 并且,上述附图中的附图标记说明如下:

[0019] 20~基板;

[0020] 20a~基板的前表面;

[0021] 20b~基板的后表面;

[0022] 22~发光装置;

- [0023] 24~缓冲层;
- [0024] 26~覆盖层;
- [0025] 28~多重量子井/有源层;
- [0026] 30~覆盖层;
- [0027] 33~欧姆接触层;
- [0028] 34、38~基板穿孔插销开口;
- [0029] 35~透明导电层;
- [0030] 36、37、37'~阻剂;
- [0031] 39~隔离层;
- [0032] 40~掩模层;
- [0033] 41~金属材料;
- [0034] 42、44~基板穿孔插销;
- [0035] 43~反射物;
- [0036] 46、46_1、/46_2~假基板穿孔插销/热基板穿孔插销;
- [0037] 50~封装基板;
- [0038] 52~焊锡凸块;
- [0039] 52'~假焊锡凸块;
- [0040] 54'~假基板穿孔插销;
- [0041] 55~假焊锡凸块;
- [0042] 56~焊锡凸块;
- [0043] 100~晶片;
- [0044] W1~第一开口的水平尺寸;
- [0045] W2~第二开口的水平尺寸;
- [0046] I~电流。

具体实施方式

[0047] 本发明提供了包括一发光装置(light-emitting device, LED)的一种装置及其制造方法。并图示了于依据本发明的一实施例中的发光装置制作时的中间阶段。并讨论了上述实施例的变化情形。于不同的图式及实施例中,相同的标号代表了相同的元件。

[0048] 请参照图1,首先形成一晶片100,其包括形成于基板20上的发光装置22。于一实施例中,基板20由蓝宝石(sapphire, Al_2O_3)所形成。于其他实施例中,基板20包括由包括III族与V族元素的化合物半导体材料或即为公知III-V族化合物半导体材料所形成的数个膜层。于又一实施例中,基板20可为一硅基板、一碳化硅(silicon carbide)基板、具有一碳化硅层位于其上的一硅基板、一硅锗基板或由其他适用的半导体材料所形成的一基板。于以下描述中,基板20向上的一侧定义为前侧(front side),其具有称为前表面的一表面20a,而位于后侧的表面20b则称为一后表面。

[0049] 接着形成缓冲层24于基板20之上,而缓冲层可接触基板20。缓冲层24亦可称为一成核层(nucleation layer),其可于较上方膜层26的为低的一温度下外延成长形成。于一实施例中,缓冲层24包括相同于其上方膜层26的III-V化合物半导体材料。接着形成一覆盖

层(cladding layer)26于缓冲层24上,其可包括如GaN、GaAsN、GaPN、AlInGaAs、GaAsPN或AlGaAs、或上述材料的组合。覆盖层26掺杂有具有如n型的第一导电性的杂质。接着形成多重量子井(multiple quantum wells, MQWs)28,或称有源层,于覆盖层26上。多重量子井28可通过如InGaN的材料所形成并可发出光线。接着更形成覆盖层(cladding layer)30于有源层28上,其具有相反于上述第一导电性的一第二导电性。于一实施例中,覆盖层30为掺杂有p型掺质的GaN层。依据其他实施例,可选择性地形成一欧姆接触(ohmic contact)层33于覆盖层30上,并接着选择性形成导电的透明导电层35,透明导电层35可以是氧化铟锡(indium tin oxide, ITO)层。欧姆接触层33及/或透明导电层35可形成于较大的发光装置芯片上,但于较小发光装置芯片中则略可或不可省略之。欧姆接触层33可由GaAs或如Ni/Au, Ti/Al, Pt/Au, Ni/Pt/Au或相似物的其他适当材料所形成。再者,欧姆接触层33可为一复合膜层,其可包括位于一铂层上的一钛层,而铂层位于一金层上。或者,仅欧姆接触层33与透明导电层35其中之一位于覆盖层30上。上述膜层26、28与30的形成采用已知技术,故在此不再重复描述其制作。于一实施例中,上述膜层26、28与30的形成方法包括外延成长。于下文中,上述膜层26、28与30通称为发光装置22。

[0050] 可以理解的是,发光装置22具有许多设计情形,而图1仅显示了于多种变化情形内的一种示范形态。举例来说,上述膜层26、28与30内的材料可分别不同于前述实施例内所述材料,并可为三元的(ternary)III-V族化合物材料。此外,于覆盖层30掺杂有n型掺质时,覆盖层26可为p型掺质掺杂。

[0051] 请参照图2A,自基板20的底部形成基板穿孔插销(through-substrate via, TSV)开口34。于一实施例中,形成阻剂36以覆盖基板20并露出基板20的一部。接着蚀刻基板20的露出部,例如是采用干蚀刻。接着移除阻剂36。于其他实施例中,采用激光钻孔以形成基板穿孔插销开口34。基板穿孔插销开口34可停止于膜层26处。于其他实施例中,基板穿孔插销开口34的形成可于抵达覆盖层26时停止。或者,基板穿孔插销开口34的形成可于露出缓冲层24,其中于基板穿孔插销开口34内的虚线则表示了可另一底部情形。接着移除阻剂36。

[0052] 图3则显示了基板穿孔插销开口38的形成。相似于基板穿孔插销开口34的形成方式,可采用阻剂37作为掩模并通过蚀刻以形成基板穿孔插销开口38,或使用激光钻孔方式形成之。基板穿孔插销开口38贯穿了覆盖层26与有源层28,使得p-GaN材质的覆盖层30可至少部分露出,或部分或完全地经过蚀刻/钻孔。当使用欧姆接触层33及/或透明导电层35时,基板穿孔插销开口38可接触(或贯穿)欧姆接触层33或铟锡氧化物35。接着移除阻剂37。

[0053] 于其他实施例中,为了替代使用上述两掩模步骤的基板穿孔插销开口34与38的形成方法,可采用一单一掩模步骤并通过蚀刻方式同时形成基板穿孔插销开口34与38。如图2B所示,于上述实施例中,可形成一掩模(如阻剂37')并图案化之,于基板穿孔插销开口34与38的形成处的阻剂层37'内形成开口。然而,用于形成基板穿孔插销开口34的第一开口的水平尺寸W1可不同于用于形成基板穿孔插销开口38的第二开口的水平尺寸W2。基于图案的负载效应(loading effects),所形成的基板穿孔插销开口34与38可如前所述般具有不同的深度。

[0054] 请参照图4,基板穿孔插销开口34与38的侧壁与底部上形成隔离层39,其可为一顺应(conformal)膜层。于一实施例中,隔离层39由氮化硅所形成,虽然其亦可由如氧化硅、氮氧化硅及/或相似物等其他已知介电材料所形成。接着,如图5所示,形成如阻剂层的一掩模

层40以覆盖隔离层39。接着图案化的掩模层40以露出位于基板穿孔插销开口34与38的底部上的部分隔离层39,而位于基板穿孔插销开口34与38内的隔离层39的侧壁部则为掩模层40所保护。接着蚀刻(可采用湿蚀刻)经露出的隔离层39的底部以露出下方膜层26、28与30。于其他实施例中,可使用如采用氩等离子体(未显示)的一干蚀刻以移除隔离层39的底部,其中于干蚀刻中并不需要光罩的使用。

[0055] 请参照图6与图7A,移除掩模层40,并接着于基板穿孔插销开口34与38内填入一金属材料(metallic materials)41,例如铜、铝、钨及上述材料的组合。接着施行如化学机械研磨(CMP)的平坦化程序,以移除基板20上的过量金属材料。于其他实施例中,可施行背减薄(back lapping)或背研磨(backpolishing)程序以取代上述化学机械研磨。如图7A所示金属材料的剩余部则形成了基板穿孔插销42与44。隔离层39可为周围于、圆周于、包围于或围绕于基板穿孔插销42与44之一。基板穿孔插销42与44可具有以下多种形状的一形状(从上视观之),包括圆形、方形等,因为光刻程序不具有形状方面的限制。

[0056] 图7B显示了晶片100的一部的示意底视情形,其中基板穿孔插销42与44为晶片100的底部所露出,且其电性连结于位于有源层28的相对侧(见于图7A)的p型或n型的覆盖层26与30。如此,可施加电压于基板穿孔插销42与44处以开启发光装置22,使得有源层28处发出光线。图7C显示了依据本发明的另一实施例的晶片100的一底视情形,其内形成有数个基板穿孔插销42、44与46。图7A所示的结构剖面情形则可沿着图7C内的线段7A-7A而得到。除了基板穿孔插销42与44之外,在此形成有数个基板穿孔插销46以作为散热用的假基板穿孔插销(dummy TSV)之用(或称为热基板穿孔插销thermal TSV),其于发光装置操作时并不会电流通过此基板穿孔插销46。

[0057] 如图7A所示,于一实施例中,这些假基板穿孔插销46通过隔离层39而电性绝缘于覆盖层26与30。于其他实施例中,这些热基板穿孔插销46通过位于隔离层39内的各别开口而电性连结于覆盖层26或28,其中这些开口则可于如图5所示步骤中形成。然而,于施加电压于基板穿孔插销42与44则不会有电流通过热基板穿孔插销46。热基板穿孔插销46用于逸散发光装置所产生的热能。图8显示了热基板穿孔插销46的连结情形的一实施例,其显示了无论热基板穿孔插销46是否电性连结于覆盖层26与30,这些热基板穿孔插销46并不会连结于位于封装基板50上的一外部电极,且因此不会传输电流。

[0058] 于部分实施例中,热基板穿孔插销46于基板穿孔插销42形成时同时形成,而各热基板穿孔插销46显示为热基板穿孔插销46_1,如图7A所示。于其他实施例中,热基板穿孔插销46于形成基板穿孔插销44时同时形成,而各热基板穿孔插销46于图7A内则显示为基板穿孔插销46_2。于其他实施例中,部分的热基板穿孔插销46于基板穿孔插销42形成时形成,而其他的热基板穿孔插销46则于基板穿孔插销44形成时形成。

[0059] 图7A亦显示了选择性的反射物(reflector)43的形成,其可由如铝、铜、金、银或其合金的金属材料所形成。于反射物43内形成有数个开口以露出基板穿孔插销42与44与热基板穿孔插销46露出且可触碰之。于一实施例中,反射物通过印刷方式形成。于其他实施例中,反射物43通过沉积坦覆的一反射层,并接着移除不要的反射层部分,而剩余部分便形成了反射物43。

[0060] 请参照图8,经过切割晶片100后可得到发光装置22以及各基板穿孔插销42与44,并可通过如覆晶接合的方式将之连结于封装基板50。封装基板50可包括通过焊锡凸块

(solder bump)52而连接基板穿孔插销42与44的导电路径54。可通过焊锡凸块56而施加电压于发光装置22,而电流I可通过发光装置22。于另一方面,假焊锡凸块(dummy solder bump)52'则可连结封装基板50与热基板穿孔插销46。然而,并没有电流通过(且可能没有电压施加于其上)假焊锡凸块52'。此外,热基板穿孔插销46与假焊锡凸块52'仅用于散热之用。为了得到较佳的热逸散性,可于封装基板50内形成假基板穿孔插销54',以使得发光装置22内产生的热能可传导至假热基板穿孔插销54',并通过假焊锡凸块55而连结至如一散热片(未显示)的外部元件。

[0061] 图9-图11显示了依据本发明另一实施例的包括基板穿孔插销的发光装置芯片于制作中的中间阶段,其中基板穿孔插销42与44形成于基板20的前表面。除非特别地解说,本实施例内的类似元件大体相同于前述实施例中的元件,故材料与形成方法等相关细节并不会再次地描述。

[0062] 请参照图9,提供一基板20,而基板穿孔插销42与隔离层39则形成于基板20内。基板穿孔插销42可于缓冲层24形成之前或之后形成。形成基板穿孔插销42时可伴随地同时形成热基板穿孔插销46/46_1(未显示于图9内,请参照图7A与图7C)。如图10所示,接着形成覆盖层26、有源层28、覆盖层30与选择性的欧姆接触层33。接着形成基板穿孔插销44以贯穿欧姆接触层33、有源层28、覆盖层26、缓冲层24并延伸至基板20内。形成基板穿孔插销44时可伴随地同时形成热基板穿孔插销46/46_2(未显示于图10中,请参照图7A与图7C)。如图11所示,于形成基板穿孔插销44之后接着形成透明导电层35。接着可研磨基板20之后侧直至露出基板穿孔插销42与44。

[0063] 如图8所示,上述实施例可轻易地使用覆晶接合而完成封装。再者,上述工艺步骤仅两道掩模的少量光罩的使用,因此其制造成本为低。此外,亦可增加热基板穿孔插销的数量以改善发光装置芯片的热逸散能力。

[0064] 虽然本发明已以较佳实施例公开如上,然而其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作更动与润饰,因此本发明的保护范围当视随附的权利要求所界定的范围为准。

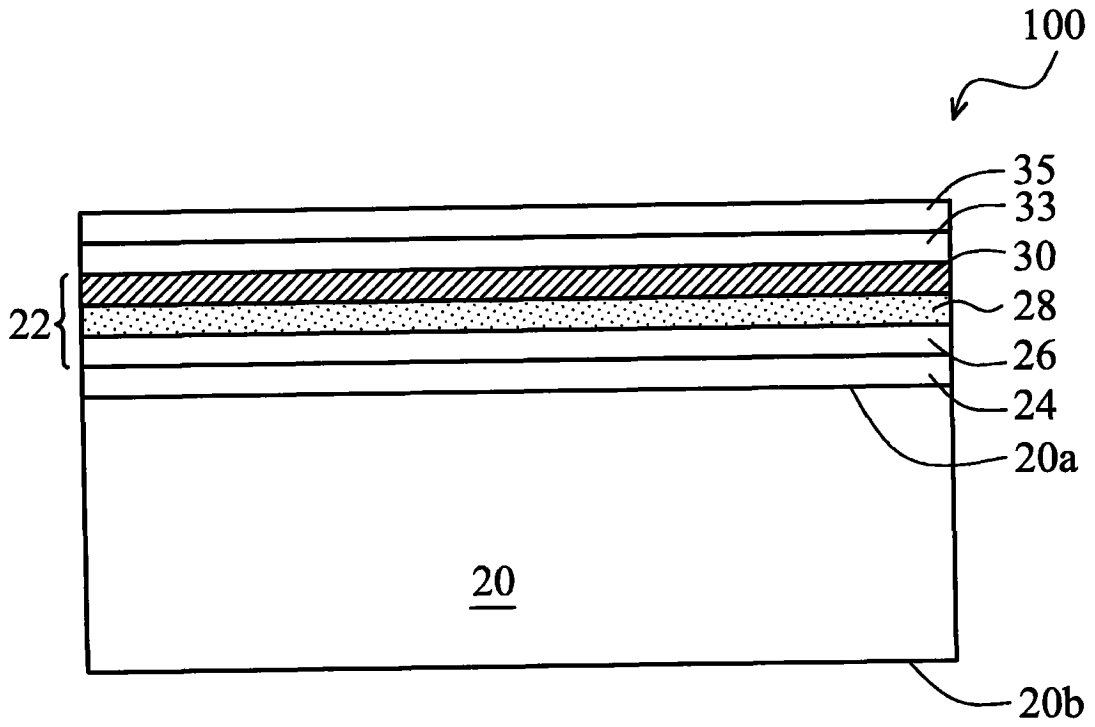


图1

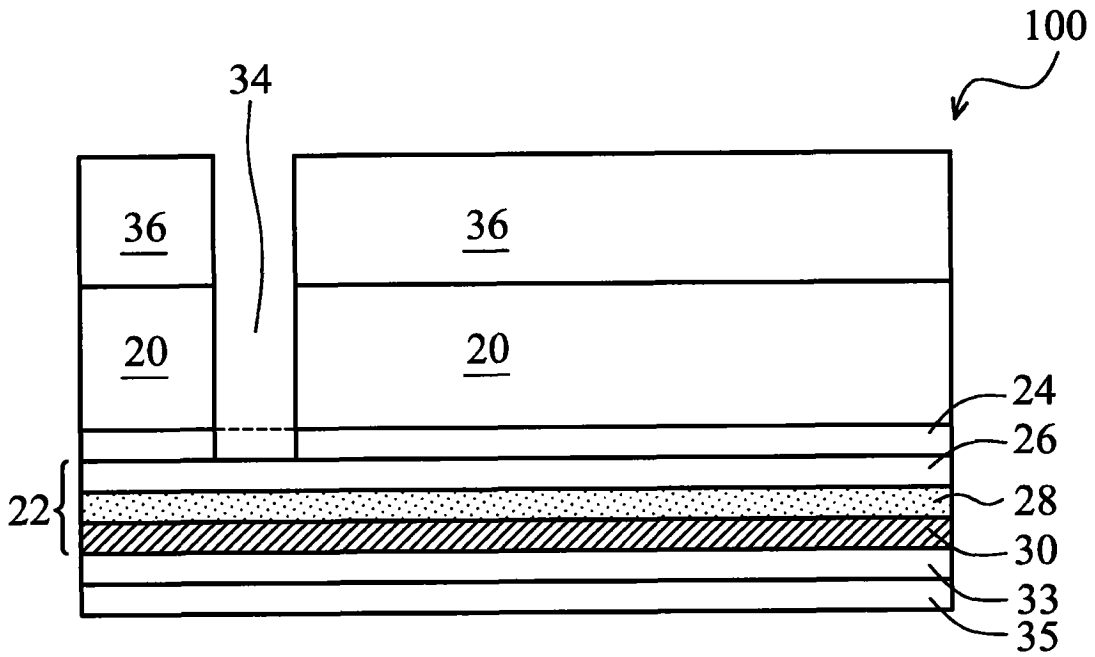


图2A

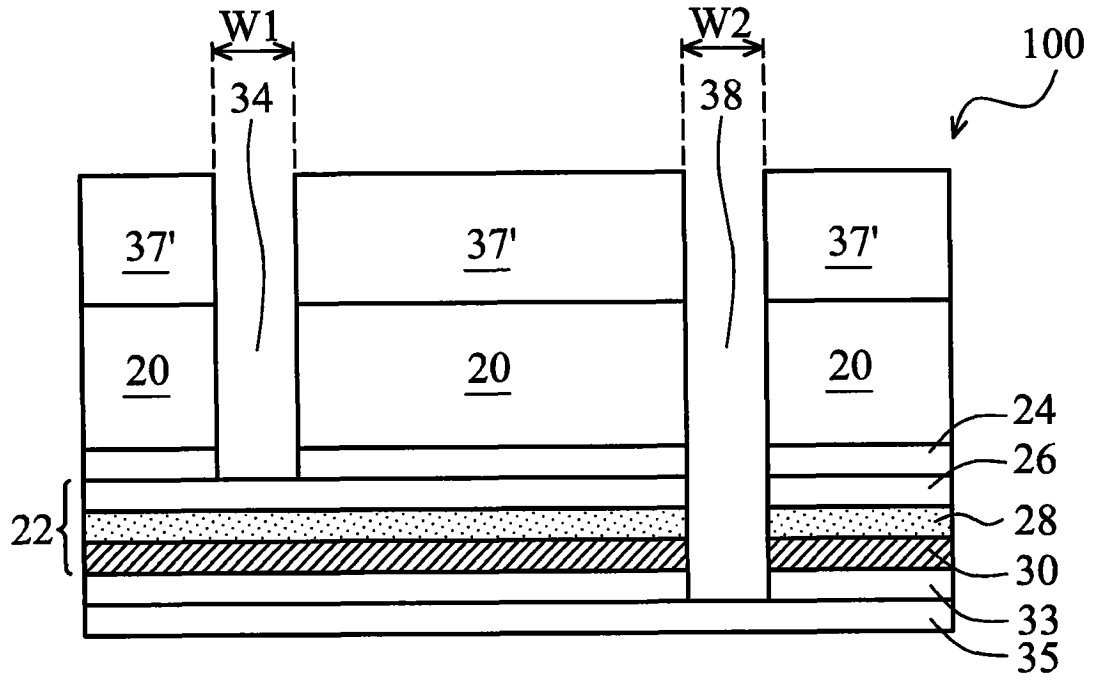


图2B

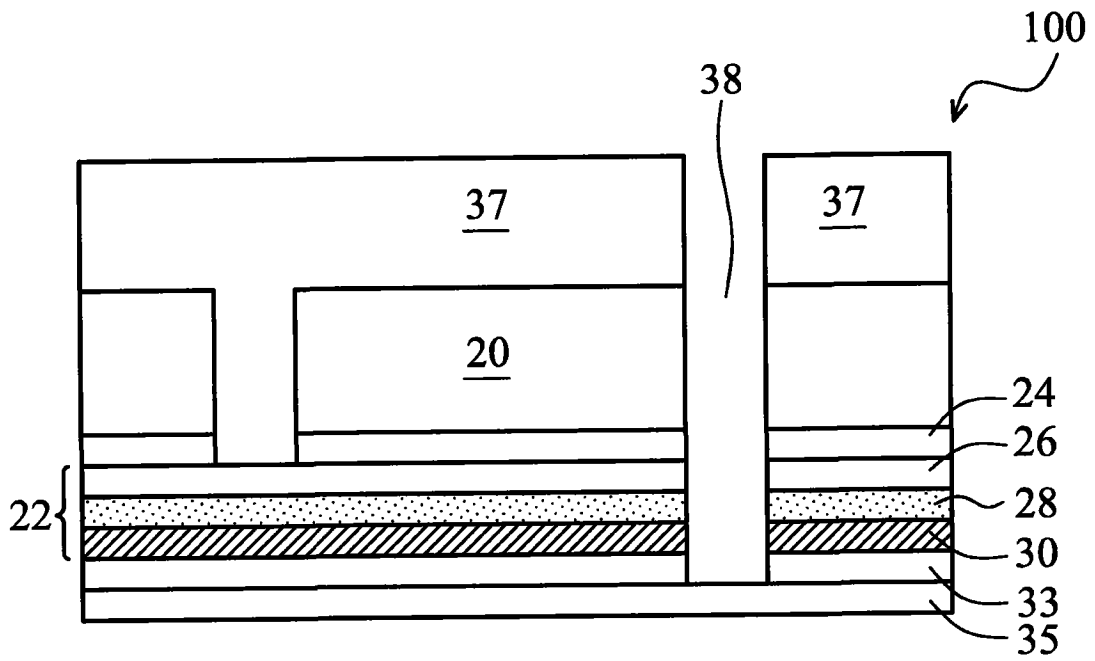


图3

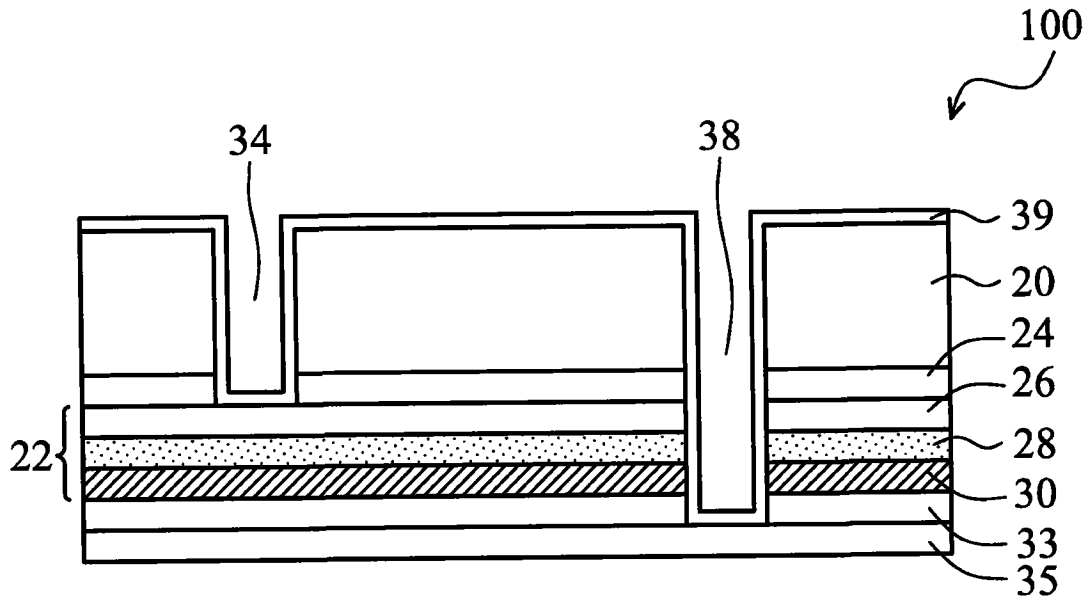


图4

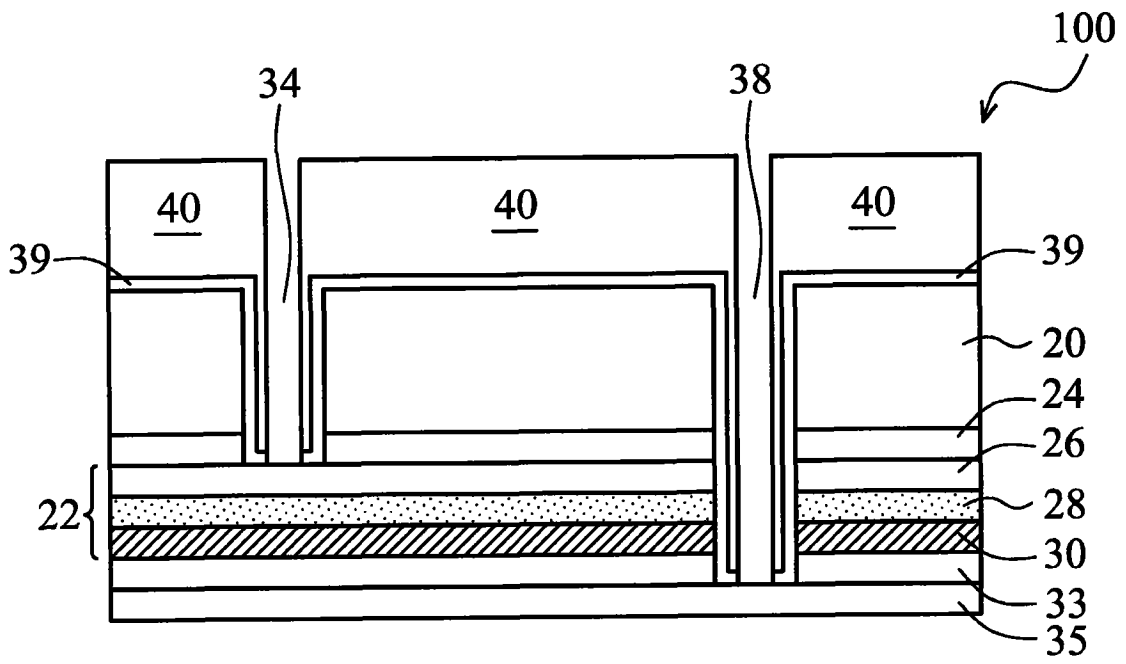


图5

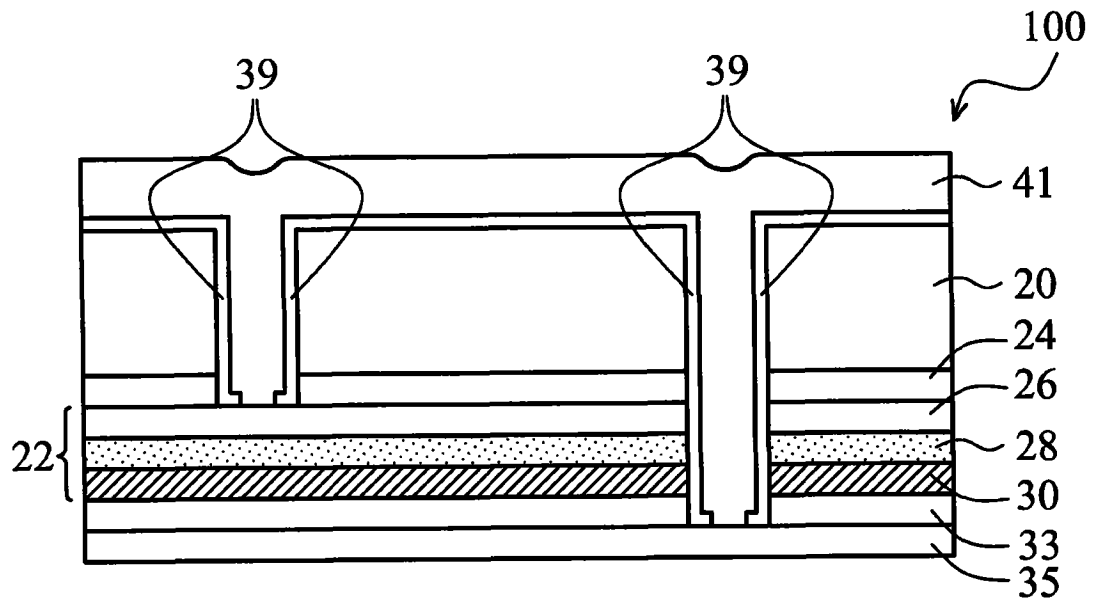


图6

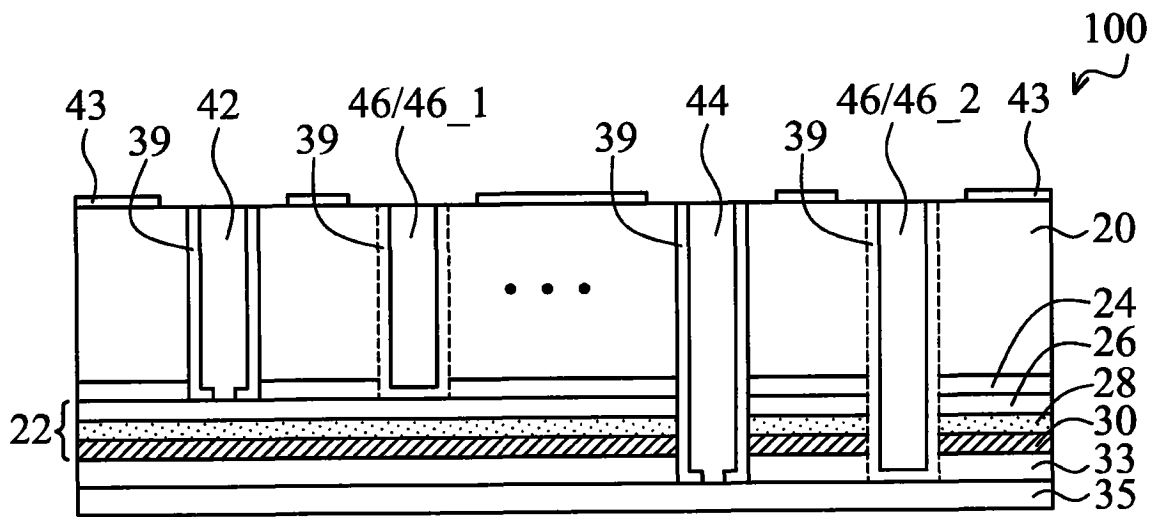


图7A

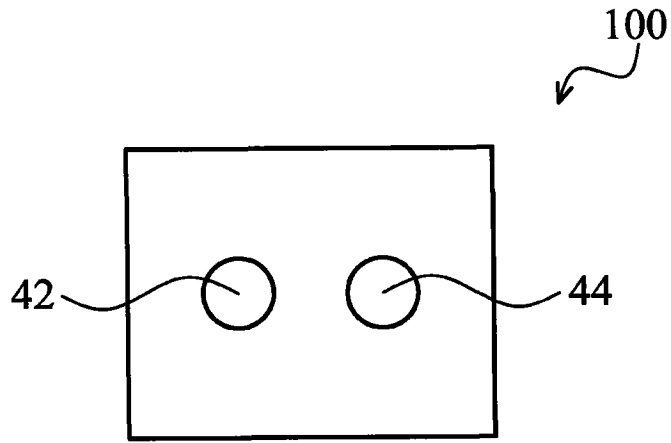


图7B

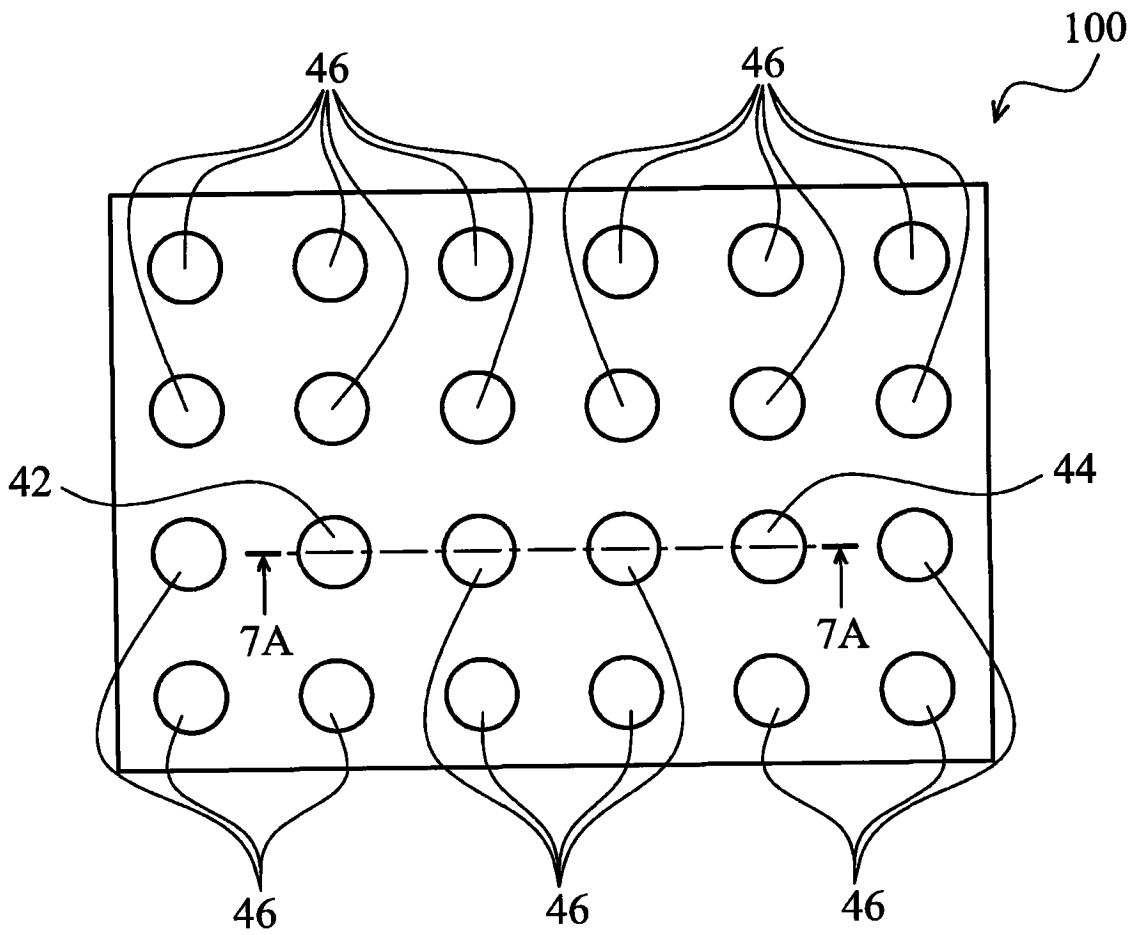


图7C

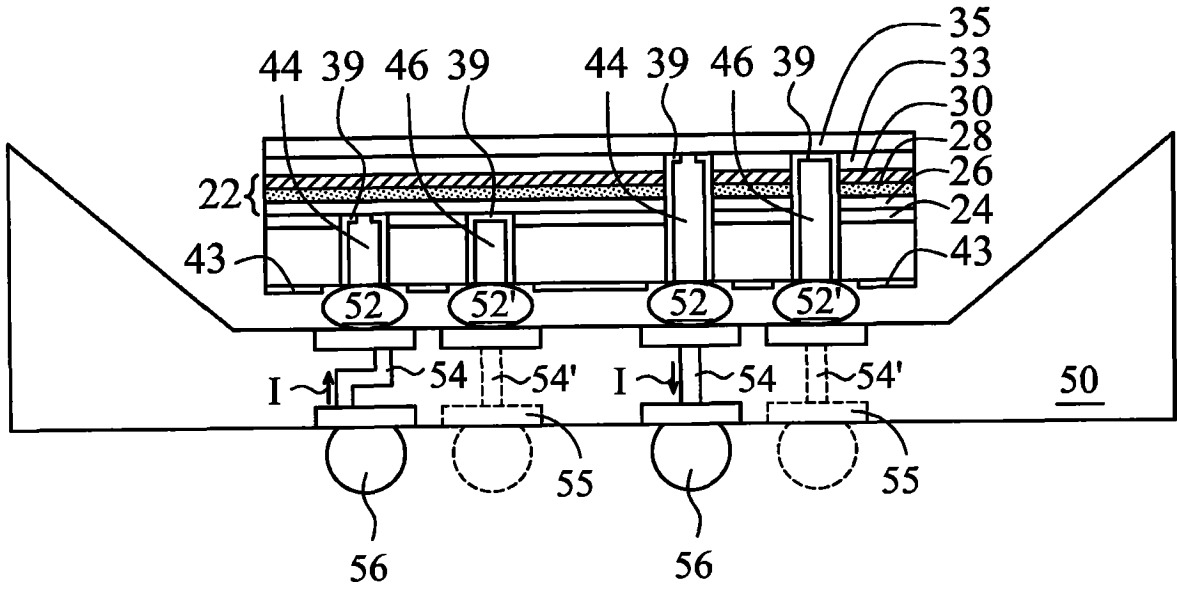


图8

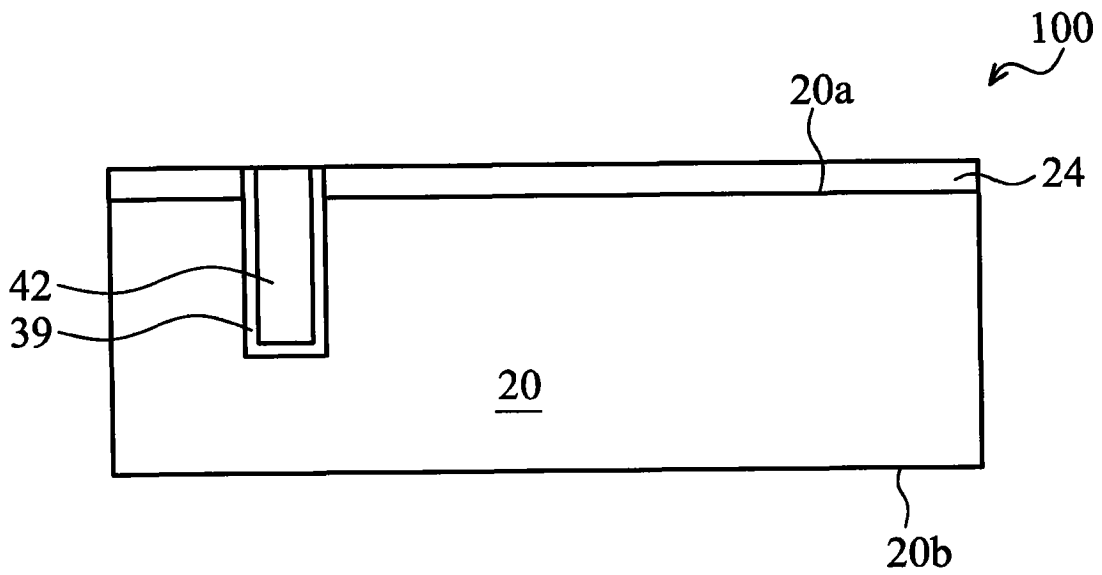


图9

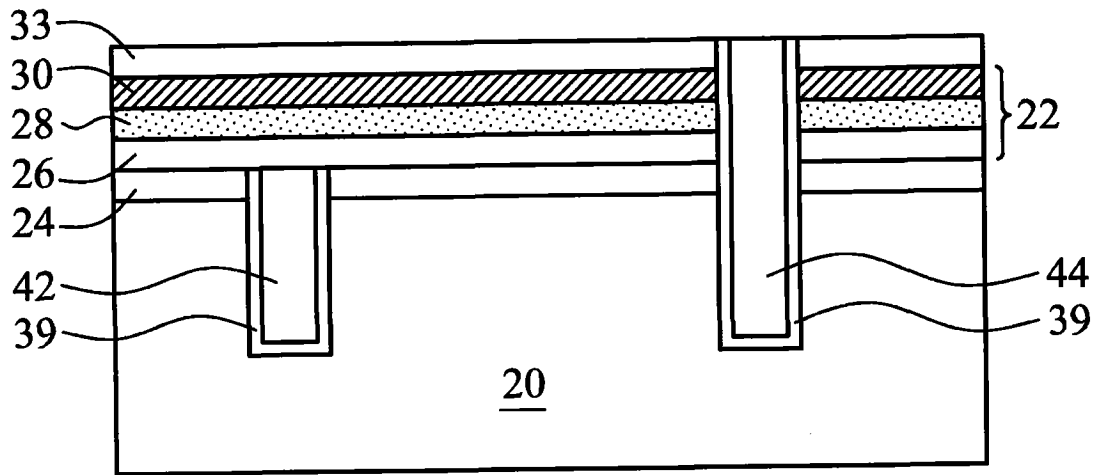


图10

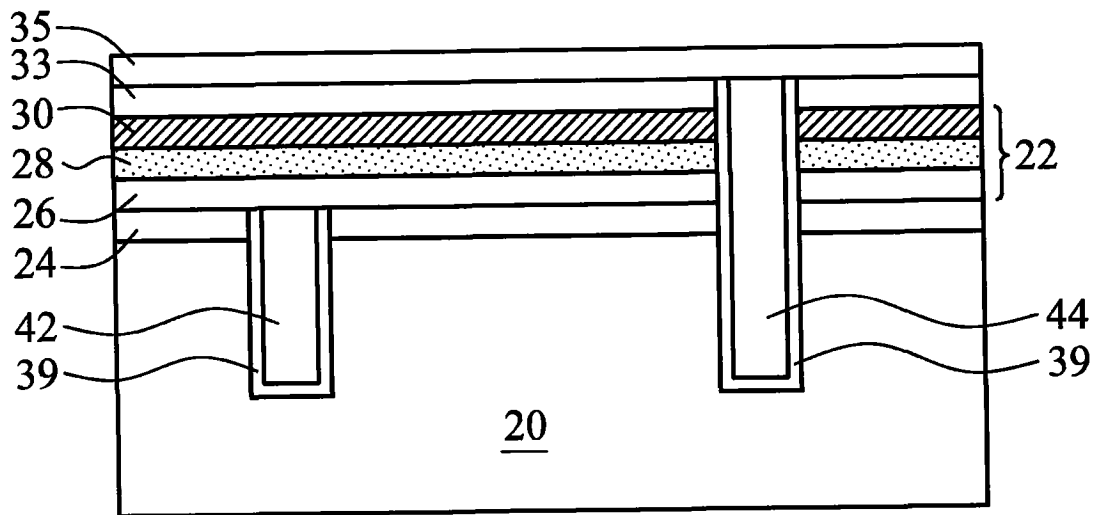


图11