

(12) 发明专利

(10) 授权公告号 CN 101241861 B

(45) 授权公告日 2011.04.13

(21) 申请号 200710105226.8

审查员 王琳

(22) 申请日 2007.05.24

(30) 优先权数据

11/421,600 2006.06.01 US

(73) 专利权人 Amitcc 多层互连技术有限公司

地址 以色列米得哈曼

(72) 发明人 D. • 胡尔维茨 E. • 埃格纳  
B. • 斯坦特尼科夫 B. • 麦考利  
M. • 法卡施

(74) 专利代理机构 北京汇泽知识产权代理有限公司 11228

代理人 张瑾

(51) Int. Cl.

H01L 21/48 (2006.01)

(56) 对比文件

US 6280640 B1,2001.08.28, 全文 .

US 2006/0027934 A1,2006.02.09, 全文 .

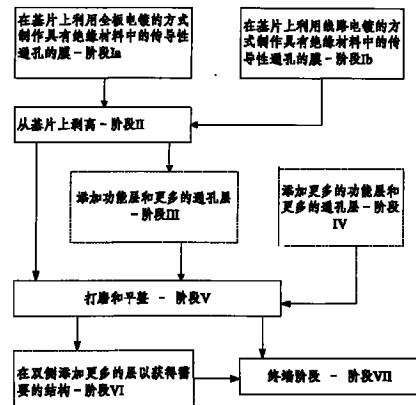
权利要求书 6 页 说明书 24 页 附图 102 页

(54) 发明名称

多层无芯支撑结构及其制作方法

(57) 摘要

本发明公开了一种多层无芯支撑结构的制作方法，该制作方法包含有阶段：I- 在牺牲载体上制作含有由绝缘材料包围的传导通孔的膜；II- 从牺牲载体上剥离所述膜，形成独立式的层状阵列；该膜含有位于绝缘材料中的通孔阵列。本发明还公开了一种多层无芯支撑结构的制作方法，至少包含有阶段：(I) 在牺牲载体上制作含有由绝缘材料包围的传导通孔的膜；(II) 从牺牲载体上剥离所述膜，形成独立式的层状阵列；(V) 减薄、平整；(VII) 终端阶段。



1. 一种多层无芯支撑结构的制作方法，其特征在于，该制作方法包含有阶段：

I- 在牺牲载体上制作含有由绝缘材料包围的传导通孔的膜；

II- 从牺牲载体上剥离所述膜，形成独立式层状阵列；

所述膜含有位于绝缘材料中的通孔阵列。

2. 根据权利要求 1 中所述的多层无芯支撑结构的制作方法，其特征在于，所述的阶段 I 包含有子步骤：

(i) 在牺牲载体上全板电镀阻挡金属层；

(ii) 在该阻挡金属层上添加种子层；

(iii) 在该种子层上添加光刻胶层，进行曝光、显影，形成光刻胶图形；

(iv) 在光刻胶图形中图形电镀铜通孔；

(v) 剥离光刻胶层，留下竖立的铜通孔；

(vi) 在该铜通孔上堆叠绝缘材料，由此形成的独立式膜含有位于绝缘矩阵中的铜通孔阵列。

3. 根据权利要求 1 中所述的多层无芯支撑结构的制作方法，其特征在于，所述阶段 I 包含有子步骤：

(i) 直接在牺牲载体上添加光刻胶层，曝光、显影，形成光刻胶图形；

(ii) 在形成的光刻胶图形中图形电镀阻挡金属层；

(iii) 在图形电镀的阻挡金属上图形电镀铜通孔；

(iv) 剥离光刻胶层，露出铜通孔；

(v) 在裸露的铜通孔外堆叠绝缘材料，由此形成的独立式膜含有位于绝缘矩阵中的铜通孔阵列。

4. 根据权利要求 1 所述的多层无芯支撑结构的制作方法，其特征在于，所述膜含有位于绝缘材料中的铜通孔阵列。

5. 一种多层无芯支撑结构的制作方法，其特征在于，该方法至少包含有阶段：

I- 在牺牲载体上制作包含被绝缘材料包围的传导通孔的膜；

II- 从牺牲载体上剥离所述膜，形成独立式层状阵列；

V- 减薄、平整；

VI- 组装；

VII- 终端阶段。

6. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述传导通孔由选自电镀或者化学镀的电镀技术实施的铜制成。

7. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述阶段 I 包括子步骤：

(i) 在牺牲载体上全板电镀阻挡金属层；

(ii) 在该阻挡金属层上添加铜种子层；

(iii) 在该铜种子层上添加光刻胶层，进行曝光、显影，形成光刻胶图形；

(iv) 在光刻胶图形中图形电镀铜通孔；

(v) 剥离光刻胶层，留下竖立的铜通孔；

(vi) 在该铜通孔上堆叠绝缘材料；

阶段 II 包括子步骤：

- (vii) 去除牺牲载体；
- (viii) 去除阻挡金属层，

由此形成的电子基底包含有位于绝缘矩阵中的铜结构。

8. 根据权利要求 7 所述的多层无芯支撑结构的制作方法，其特征在于，所述阻挡金属层厚度为 0.1 微米到 5 微米并具有以下特征之一：

(a) 阻挡金属层选自下列金属：钽、钨、铬、钛、钛钨组合、钛钽组合、镍、金、镍层后金层、金层后镍层、锡、铅、铝层后锡层、锡铅合金、锡银合金，该阻挡金属层通过物理气相沉积工艺制备；

(b) 阻挡金属层选自下列金属：镍、金、镍层后金层、金层后镍层、锡、铅、铝层后锡层、锡铅合金、锡银合金，该阻挡金属层通过电镀或者化学镀的电镀方法制备。

9. 根据权利要求 7 所述的多层无芯支撑结构的制作方法，其特征在于，所述方法还包括阶段 III，添加金属功能层和附加通孔层以形成一个内部子结构，该内部子结构中，中心金属功能层膜被通孔层所包围，由此组装成的电子基底具有奇数个金属功能层。

10. 根据权利要求 9 所述的多层无芯支撑结构的制作方法，其特征在于，所述阶段 III 包括子步骤：

- (a) 在铜种子层上添加光刻胶层，进行曝光、显影，形成功能图形；
- (b) 在功能图形中图形电镀铜功能层；
- (c) 剥离光刻胶层；
- (d) 添加第二光刻胶层，曝光、显影，形成通孔图形；
- (e) 在通孔图形中图形电镀，得到铜通孔；
- (f) 剥离第二光刻胶层；
- (g) 蚀刻掉铜种子层；
- (h) 在裸露的铜通孔和铜功能层上层叠绝缘材料层。

11. 根据权利要求 9 所述的多层无芯支撑结构的制作方法，其特征在于，还包括阶段 IV，增加附加内部功能层及随后的内部通孔层以形成一种内部子结构，该内部子结构包含有被功能层所包围的中心通孔层，由此组装成的电子基底具有偶数个金属功能层。

12. 根据权利要求 11 所述的多层无芯支撑结构的制作方法，其特征在于，所述增加附加内部功能层及随后的内部通孔层的阶段 IV 包括子步骤：

- (i) 对步骤 (h) 中的层状绝缘材料层进行减薄、平整，露出步骤 (e) 中制作的通孔的外表面；
- (j) 在铜通孔所露出的外表面以及其周围的绝缘材料上添加附着金属层；
- (k) 在附着金属层上添加铜种子层；
- (l) 在铜种子层上添加光刻胶层，进行曝光、显影，形成第二功能图形；
- (m) 在第二功能图形中图形电镀铜功能层；
- (n) 从第二功能层上剥离光刻胶；
- (o) 添加光刻胶层，曝光、显影，形成第三通孔图形；
- (p) 在第三通孔图形中镀铜，形成第三铜通孔层；
- (q) 剥离第三光刻胶层；

- (r) 蚀刻掉铜种子层和附着金属层；
- (s) 堆叠上绝缘材料层。

13. 根据权利要求 11 所述的多层无芯支撑结构的制作方法，其特征在于，所述附着金属选自钛、铬及镍铬。

14. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述阶段 I 包含子步骤：

- (i) 直接在牺牲载体上添加光刻胶层，曝光、显影，形成光刻胶图形；
- (ii) 在形成的光刻胶图形中图形电镀阻挡金属；
- (iii) 在图形电镀的阻挡金属上图形电镀铜通孔；
- (iv) 剥离光刻胶层，露出铜通孔；
- (v) 在裸露的铜通孔上堆叠绝缘材料；

阶段 II 包含有子步骤：

- (vi) 去除牺牲载体；

由此得到的电子基底含有位于绝缘矩阵内的铜结构，所述铜结构中包含有阻挡金属层。

15. 根据权利要求 14 的多层无芯支撑结构的制作方法，其特征在于，阻挡金属层具有以下一种特性：

(a) 阻挡金属层选自下列金属：镍、金、镍层后金层、金层后镍层、锡、铅、铅层后锡层、锡铅合金、锡银合金，阻挡金属层通过化学镀、电镀或二者的结合方式制备；

- (b) 阻挡金属层厚度为 0.1 微米到 5 微米。

16. 根据权利要求 14 的多层无芯支撑结构的制作方法，其特征在于，还包括阶段 III，添加第一金属功能层和第二通孔层形成一种内部子结构，该内部子结构包含有被通孔层所包围的中心金属功能层膜，由此组装成的电子基底具有奇数个金属功能层。

17. 根据权利要求 16 所述的多层无芯支撑结构的制作方法，其特征在于，所述添加第一金属功能层和第二通孔层以形成包含有由通孔层包围的中心金属功能层的内部子结构的阶段 III 包括步骤：

- (vii) 在步骤 (vi) 中暴露出的表面上添加附着金属层，所述暴露出的表面包括覆盖有阻挡金属层的被绝缘材料所包围的铜通孔的末端；
- (viii) 在附着金属层上添加铜种子层；
- (ix) 添加第一功能光刻胶层，进行曝光、显影，得到功能图形；
- (x) 在该功能图形中图形电镀铜功能层；
- (xi) 剥离第一功能光刻胶层；
- (xii) 添加第二光刻胶通孔层，进行曝光、显影，得到第二通孔图形。
- (xiii) 在第二通孔图形中图形电镀入铜，得到第二铜通孔层；
- (xiv) 剥离第二光刻胶通孔层；
- (xv) 蚀刻掉铜种子层；
- (xvi) 去除附着金属层；
- (xvii) 在暴露出的第二通孔层上堆叠绝缘材料。

18. 根据权利要求 17 所述的多层无芯支撑结构的制作方法，其特征在于，所述附着金

属选自钛、铬及镍铬。

19. 根据权利要求 16 所述的多层无芯支撑结构的制作方法，其特征在于，所述方法还包括阶段 IV，添加第二功能层和第三通孔层以形成包含有围绕中心通孔层的两个功能层的内部子结构，由此组装成的电子基底具有偶数个金属功能层。

20. 根据权利要求 19 所述的多层无芯支撑结构的制作方法，其特征在于，所述增加附加功能层和附加通孔层的阶段 IV 包括步骤：

(xviii) 减薄、平整步骤 (xvii) 中的层状绝缘材料层，从而露出步骤 (xiii) 中的通孔层的外表面；

(xix) 在通孔所露出的外表面以及周围的绝缘材料上添加附着金属层；

(xx) 在附着金属层上添加铜种子层；

(xxi) 在铜种子层上添加另一个光刻胶层，进行曝光、显影，形成功能图形；

(xxii) 在步骤 (xxi) 中形成的功能图形中图形电镀入铜，形成第二铜功能层；

(xxiii) 从功能层上剥离步骤 (xxi) 中添加的光刻胶层；

(xxiv) 添加另一个光刻胶层，曝光、显影，形成第三通孔图形；

(xxv) 在第三通孔图形中图形电镀入铜，形成第三铜通孔层；

(xxvi) 剥离步骤 (xxiv) 中添加的光刻胶层；

(xxvii) 蚀刻掉铜种子层和附着金属层；

(xxviii) 堆叠绝缘材料层。

21. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述绝缘材料为一种纤维强化树脂复合材料。

22. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述绝缘材料层包含有树脂，该树脂选自下列材料：热塑性树脂、热固性聚合树脂、热塑性树脂和热固性聚合树脂的混和物。

23. 根据权利要求 22 所述的多层无芯支撑结构的制作方法，其特征在于，所述绝缘材料还包含有无机颗粒填充物，该绝缘材料至少具有以下特征中的一个：

(a) 无机颗粒状填充物包含陶瓷或玻璃的颗粒；

(b) 颗粒大小为微米量级；

(c) 填充物重量百分比为 15% -30%。

24. 根据权利要求 22 所述的多层无芯支撑结构的制作方法，其特征在于，所述绝缘材料是一种纤维矩阵复合材料，其进一步包含有选自有机纤维和以斜纹排列或者作为机织方式排列的作为短切纤维或连续纤维的玻璃纤维。

25. 根据权利要求 23 所述的多层无芯支撑结构的制作方法，其特征在于，所述绝缘材料层是一种包含有与部分固化聚合树脂预浸渍的纤维毡的预浸渍体。

26. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，从牺牲载体上剥离层状柱形通孔结构以形成独立式层状阵列的阶段 II，包含有利用蚀刻工艺去除牺牲载体的步骤。

27. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，减薄、平整绝缘材料层以露出下面通孔的外表面的阶段包括选自下列技术中的一种：机械磨削、化学机械抛光、干蚀刻，以及利用这些工艺中的两种或更多来实现的多阶段流程。

28. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述组装阶段 VI 包含在膜的两侧添加功能层和通孔层的步骤。

29. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，所述组装阶段 VI 包含步骤：

- (a) 添加附着金属层；
- (b) 在该附着金属层上添加铜种子层；
- (c) 在铜种子层上添加第一外部光刻胶层，进行曝光、显影，形成用于第一外部功能层的第一外部光刻胶图形；
- (d) 在第一外部光刻胶图形中图形电镀第一外部铜功能层；
- (e) 剥离第一外部光刻胶层；
- (f) 添加第二外部光刻胶层，进行曝光、显影，形成用于第一外部通孔层的第二外部光刻胶图形；
- (g) 在第二外部光刻胶图形中进行图形电镀第一外部铜通孔层；
- (h) 剥离第二外部光刻胶层；
- (i) 蚀刻掉铜种子层和附着金属层；
- (j) 在暴露出的铜功能层和通孔层上堆叠绝缘材料层；
- (k) 减薄、平整该绝缘材料层，直到露出铜通孔的外表面。

30. 根据权利要求 29 所述的多层无芯支撑结构的制作方法，其特征在于，所述附着金属从钛、铬和镍铬中选择。

31. 根据权利要求 29 所述的多层无芯支撑结构的制作方法，其特征在于，重复步骤 (a) 到步骤 (k)，由此组装上更多附加外部层。

32. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，终端阶段 VII 包含有步骤：

- (i) 在堆叠状结构的外部层上添加外部附着金属层；
- (ii) 在外部附着金属层上添加外部铜种子层；
- (iii) 添加外部光刻胶层，进行曝光、显影，形成光刻胶图形；
- (iv) 在外部光刻胶图形中图形电镀铜导线和焊盘；
- (v) 剥离掉外部光刻胶层；
- (vi) 添加终端光刻胶层，进行曝光和显影，有选择地暴露出铜焊盘；
- (vii) 在暴露出的铜焊盘上电镀终端金属层，终端金属层可以从下列材料中选择：镍、金、锡、铅、银、钯以及上述金属的组合和合金；
- (viii) 去除终端光刻胶层；
- (ix) 蚀除掉暴露的铜种子层和暴露的附着金属层；
- (x) 添加焊接掩模层，进行曝光、显影，遮住铜导线，暴露出终端金属层。

33. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，支撑结构的终端阶段 VII 包含步骤：

- (i) 在堆叠状结构的外层添加外部附着金属层；
- (ii) 在外部附着金属层上添加外部铜种子层；
- (iii) 添加外部光刻胶层，进行曝光、显影，形成光刻胶图形；

- (iv) 在外部光刻胶层图形中进行图形电镀铜导线和焊盘；
- (v) 剥离掉外部光刻胶层；
- (vi) 蚀刻掉暴露的铜种子层和附着金属层；
- (vii) 添加焊接掩模层，进行曝光、显影，遮住铜导线，露出铜焊盘；
- (viii) 在露出的铜焊盘上，化学镀终端层，终端层可以从下列金属中选择：镍、金、锡、铅、银、钯、镍-金、锡-银、合金以及抗蚀聚合材料。

34. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，根据所述方法制作的结构含有偶数层功能层。

35. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，根据所述方法制作的结构含有奇数层功能层。

36. 根据权利要求 5 所述的多层无芯支撑结构的制作方法，其特征在于，根据所述方法制作的结构为对称的结构。

## 多层无芯支撑结构及其制作方法

### 技术领域

[0001] 本发明涉及一种多层无芯支撑结构及其制作方法。

[0002] 背景技术

[0003] 电子工业日趋复杂化和小型化，尤其是在移动电话和便携式计算机等移动设备中，空间非常珍贵。

[0004] 集成电路 (ICs) 是这些电子系统的核心，同样地，ICs 也越来越复杂，集成了越来越多的晶体管，需要越来越多的输入输出触点。它们要工作于更快的转换速度和频率，需要更多的能耗且会产生大量需要散去的热量。

[0005] ICs 通过印刷电路板 (PCBs) 连接到电源，用户接口和其他元器件，为了使得这些 IC 与 PCB 之间的连接更加容易，需要提供大量的电连接，常见的一种解决方式是使用一种电子基底连接 IC 和其 PCB。该电子基底是 IC 封装的一部分，它取代了传统的引线框架来作为 IC 和其 PCB 之间的插入机构。这样的基底可以包括一个，两个或更多个导体层，这些层之间通过多种绝缘材料，如陶瓷或有机材料隔离开来。这样的基底通常在其底部含有触点传导阵列。传导触点可以是球形触点，为 PCB 的电连接提供一种所谓的球栅阵列 (BGA) 或引脚，或所谓的管脚阵列 (PGA)。作为另外一种选择，这种基底可以不使用球形触点或管脚而被直接安装到 PCB 上，提供一种所谓的矩栅阵列 (LGA)。在其顶部，基底通常通过所谓的打线技术或倒装芯片封装技术来承载一个或多个电连接的 IC。

[0006] 图 1 所示为现有技术的打线 BGA 封装的实例，包括基底 100；连接基底 100 底侧的焊盘 104 到底部 PCB (图中未显示) 的电传导球 102 的球栅阵列 (BGA)，和电导线阵列，即打线接合 106，该阵列连接基底 100 的顶部焊盘 108 到 IC 110。该封装的 IC 110 通常被树脂材料 112，也就是被称作模塑材料所保护。

[0007] 图 2 所示为现有技术的倒装芯片 BGA 封装的实例，含有倒装芯片 BGA 基底 200。电传导球的球栅阵列 (BGA) 202 连接基底 200 底侧的焊盘 204 到底部 PCB。然而，此处位于基底 200 的顶部焊盘 208 上面的电传导凸起 206 取代了打线接合，采用倒装工艺的技术连接到 IC 210。在该工艺中，也包含在 IC 210 和基底 200 的表面之间应用树脂材料 212。该技术中，树脂材料 212 通常也被叫做“未注满”材料。树脂 212 作为应力缓冲材料，降低了 IC 210 和凸起 206 在封装 250 寿命期内的热循环过程中所产生的疲劳。有时，倒装芯片封装 250 也包括通过粘合层 218 附着在基底 200 上的金属加强层 216 以及通过热粘合层 222 附着在 IC 210 背面的盖 220。加强层 216 被用于进一步加强基底 200，并有助于保持随后的 IC 集成工艺的平整性，而盖 220 则帮助驱散 IC 210 在工作中产生的热量。

[0008] 如图 1、图 2 所示的上述用于打线工艺和倒装芯片工艺的新型 BGA 基底、PGA 基底、LGA 基底，一般包括两个主要部分：一个所谓的“核心部分”及一层层构建的“组合部分”。

[0009] 图 3 所示为典型的有机倒装芯片 BGA (FCBGA) 基底 300 的详细实例。基底 300 的核心部分 330 由多个铜导体层 332 组成，多个铜导体层之间通过玻璃纤维加强的有机绝

缘层 334 隔开。核心 330 中的铜导体层 332 通过金属化通孔 (PTH) 336 实现电连接。一般说来，在制作基底 300 的过程中，首先制作核心部分 330。随后通过机械钻孔、镀铜和塞孔的方式制作金属化通孔 336。然后，制作核心部分 330 的外部铜导体层 338。两个组合部分 340'、340'' 随后被添加到核心 300 的两侧。这些组合部分 340'、340'' 由多个铜导体层 342 组成，铜导体层的层与层之间通过玻璃纤维加强的绝缘层 344 间隔开。绝缘层 344 内部包括镀铜微通孔 346，该通孔连接相邻的铜导体层。微通孔 346 通常是采用激光钻孔工艺制成，因此，其直径通常比金属化通孔 336 小。这样可以节省基底 300 上的可贵空间用于应用 IC。用于组合部分的电介质具有改善的机械和电气特性，而且由于使用微通路 346 而实现的更高的导体密度，最终达到 IC 触点的密度并作为连接 PCB 的中间触点。

[0010] 值得注意的是，这种 FCBGA 的基底 300 的核心部分 330 首先作为组合部分 340'、340'' 的内连接“载体”，同时适合于操作 IC 所需的密度的电源和接地铜导体层。

[0011] 由于其更细的 I/O 脚距，现代 IC 需要非常平坦、无翘曲的基底来保证封装的可靠性。如果基底的组合部分仅仅设置在核心部分的一侧上，这将是难以实现的。为了在 IC 封装过程中制作一种平坦、无翘曲的基底，组合部分应该设置在核心部分的两个侧面，实现一种对称的结构，以制作出一种应力均衡的、平坦的基底。

[0012] 然而，在核心部分的两侧设置组合部分是有代价的，会增加很多制作工艺步骤，从而增加了制作费用。由于这种方法所得到的基底结构更加复杂，所以制作成品率也下降了。而且，基底厚度的增加，导致紧凑性下降，对于移动通讯装置和其他需要小型化的领域不需要较厚的封装。另外，基底厚度的增加会导致封装电感和热阻抗的增加。这些都能破坏 IC 的性能。基于这些缺陷，人们为了改善上述的三明治结构而做了很多尝试。

[0013] 一种减小厚度的方式是制作没有核心部分的基底材料，提供一种“无芯基底”技术。在这种技术中，基底的 BGA（或者 PGA，LGA）侧的核心部分和组合部分都被去掉了，由此整个基底只包含一个组合部分用于连接 IC 到 PCB。基底的厚度被大大减少了，同时改善了其热阻抗和电性能。另外，基底的核心部分的去除能够缩短制作工艺的周期时间，并不再需要昂贵的机械钻孔 PTHs。

[0014] Kikuchi 等提出的公开专利申请号为 USSN 2002/0001937 的美国专利，涉及到上述主题，其中描述了一种多层互连结构的制作工艺，该互连结构包含聚合物绝缘层和金属基片上的金属互连，该基片后来被部分去除以制作金属支撑加强层，这种金属支撑强化部分上设有用于连接 IC 的孔。

[0015] 虽然，Kikuchi 的 USSN 2002/0001937 提供了一种获得一种无芯基底的可行的方法，但是其具有很多缺陷。首先基底所有的导体层均需要昂贵的薄膜互连。虽然这种薄膜互连由于改善的密度和更细的间距而具备的良好特性，但是其不适合于制作较低密度和大脚距的电源和接地层，同时制作这种昂贵的薄膜互连在经济上不可行。另外，这些层一般需要特定的金属厚度来减少电阻和防止过热。使用薄膜制作工艺将难以达到这种效果。再者，倒装芯片接合工艺会施加薄膜互连结构所难以承受的压力。这种薄膜厚度一般不超过 100 微米，这种压力能够使得互连结构弯曲变形或拉伸变形。这种情况有

时会导致薄膜绝缘层的破坏，由此导致 IC 操作故障。另外，IC 附近的金属强化部分的存在会占用基底外表面的宝贵空间，会限制其在需要无源元件，例如去耦电容接近 IC 的应用场合中的使用。再者，大口径金属强化部分会导致这种技术不适合于例如多芯片基底，低尺寸基底以及二维矩阵阵列或带状结构的基底等场合中的应用。

[0016] Strandberg 提出的美国专利 US 6,872,589 描述了一种用于安装 IC 的基底，这里，基底结构制作在金属载体基片上，该基片被部分蚀刻，剩下带有安装 IC 的孔的金属加强部分。虽然 Stanberg 在专利 US 6,872,589 提到的基底比专利 USSN 2002/0001937 中的基底由于具有较少的互连层数而具有优越性，但是其仍然具有 USSN 2002/0001937 专利中所存在的所有缺陷。

[0017] 根据以上内容可知，很多领域都需要一种低成本，高性能的无芯基底。为了满足这种需求，一种有前景的方式是消除上述的昂贵的薄膜组合结构，取而代之的是其它如普通 PCB 制作工业中所建立和常用的便宜的材料和工艺。与薄膜绝缘材料不同，这种 PCB 工业中使用的新型绝缘材料通常以迭片技术的方式被应用，通过玻璃纤维或其它加强材料强化的预浸渍坯形式出现。通过合理选择这些绝缘材料，可能会制成“自支持”的无芯基底结构，该结构将消除或至少减小对金属加强部分的需求。再者，使用相对低成本，已有的 PCB 工艺有望提供经济的具有多层基底，该基底既包括低密度，大脚距的电源和地金属层和高密度，小脚距的金属信号层。

[0018] 这种层状结构容易翘曲，特别是在承受热压或硬化过程中。因此，无芯基底缺乏安全地、可靠地安装 IC 所需要的平整性。

[0019] 当基底只在金属载体基片上的单侧组装，该载体基片在 IC 装配以前被去除或减薄，作为加强支撑基底，在制作过程中，其内部产生不平衡应力。这些应力可能通过金属载体的剥离释放出来，会导致基底的弯曲和翘起。这种变形会导致装配 IC 时的低成品率，也可能导致封装不平而无法安装在相应的 PCB 板上。

[0020] 为了解决该问题，Ho 等提出的专利号为 US 6,913,814 的美国专利提出了一种叠层工艺及其相应结构，该工艺中提供一种高密度多层基底，这些层都是单独制作，最后将其堆叠起来。这种方式提供了一种不同于现有技术所常见的普通金属载体基片上制作的非对称、多层基底的选择，这种技术看起来能够利用 PCB 制作工业中的经测试的材料工艺，其中 PTH 由实心铜微通道来代替，提供一种经济的有机无芯基底。

[0021] 然而，US 6,913,814 中的技术具有两个主要的缺陷：首先，为了制作包含附着在 PCB 上的具有低脚距 BGA 的底层和高脚距 IC 侧的结构，基底必须由单独的层组成，各层具有不同的密度及不同的绝缘层厚度，这种状况再一次导致易翘曲的的不平衡、不对称结构。其次，如同现有技术中公知的一样，利用穿透绝缘层堆的金属传导所建立的基底各层之间的通孔 - 焊盘的连接这种方式是难以获得较好的 IC 性能的，因为其会导致通孔触点的损耗和由此带来的封装故障。这种情况在经过 IC 安装到基底的过程种所采用的高温过程中尤其值得注意。

[0022] 本发明发明人同时待决的申请，Hurwitz 等在 2005 年 10 月 11 日的 IL171378 中名为“新型集成电路支撑结构及其制作方法”的文中提出了一种电子基底，其制作方法包含以下步骤：(a) 选择第一基片层；(b) 在基片层上添加防蚀刻阻挡层；(c) 添加一层铜种子层；(d) 制作第一半叠层的更迭传导层和绝缘层，传导层通过贯穿绝缘层的通孔

内连接；(e) 在第一半叠层上添加第二金属基片层；(f) 在第二金属基片层添加一个保护光刻胶层；(g) 蚀刻掉第一基片层；(h) 去除光刻胶层；(i) 去除最初的防蚀刻阻挡层；(j) 制作第二半叠层的更迭传导层和绝缘层，传导层通过贯穿绝缘层的通孔内连接，第二半叠层与第一半叠层基本上对称；(k) 在更迭传导层和绝缘层的第二半叠层上添加一个绝缘层；(l) 去除第二金属基片层。

[0023] Hurwitz 等提出的 IL171378 中的加工工艺中，其本质上包括在牺牲基底上组建所需要的结构的一半，用一个厚层来终结该一半结构叠层，该厚层成为第二牺牲基底，去除掉第一牺牲基底，并制作实质上与前半个叠层相对称的后半个叠层，由此，最初添加的层成为整个叠层的中间层。

[0024] 理论上，第一半叠层和第二半叠层应该彼此成为镜像结构，具有反向剩余应力，彼此相互抵消，不容易出现翘曲的倾向。但是，由于这些堆状结构是从其中心向外制作的，第一半叠层是从中心往外制作，在第一半叠层上的第二半叠层也是由中心向外制作，这样很难以确保两半叠层的工艺条件一致，两侧之间的差异往往就可能导致基底中出现一些不平衡的剩余应力，进而导致基底出现弯曲，这种弯曲的基底不能符合先进 IC 封装工艺，如堆叠封装 (POP)、封装套封装 (PIP)，堆叠 IC 封装，安装有数个 IC 的倒装或其他打线工艺等所提出的严格的平面要求。由于这些原因 Hurwitz 等提出的 IL171378 虽然相对原有技术向前迈进了一大步，但是仍然不适于具有大量有源层的多层、复杂结构，制作上述结构的成品率下降。

[0025] 因此，尽管上述的进步及 Hurwitz 等提出的 IL171378，考虑到对于平整性所提出的严格要求，仍然需要提出一种更好的制作工艺和相应的芯片支撑结构，这种制作工艺和支撑结构应该能够具有即使应用在很多层的结构中仍旧具有经济、成品率高的优点。本发明考虑这种需求，并提供了新工艺技术及新型结构。

## 发明内容

[0026] 本发明的目的是提供一种新颖的多层互连支撑结构制作技术，这种技术非常经济，特别适合于大规模制作工业。

[0027] 本发明的另一个目的是提供一种具有高成品率的制作技术。

[0028] 本发明所提供的另一个目的是在传导层之间制作通孔阵列而不必使用费时、昂贵且只能用于制作圆形截面通孔的钻、镀工艺。

[0029] 本发明的特定目的是提供一种具有好的平面性和平整度的多层互连支撑结构的制作工艺。

[0030] 本发明还有一个目的是为了提供一种具有高可靠性的多层互连支撑结构的制作工艺。

[0031] 本发明提供了相对于现有技术更薄的用于单 IC 或多 IC 的高性能无芯层状基底，该基底具有多个传导性电源层和地金属层以及高密度，细脚距传导信号层，这些层之间通过有绝缘层包围的实心铜通孔互连，铜通孔可以具有任意截面形状而不仅仅是圆形；该基底能够低损耗传输电子信号，热阻抗小。

[0032] 本发明另一个特定的目的是为了提供一种自支持的，平整的无芯层状基底，这种基底能够适应使用倒装芯片装配工艺和 / 或打线装配的 ICs。

[0033] 这种基底也能够在 IC 装配之前通过单一单元或多单元方式提供，这些多单元可以是通过矩阵阵列的方式布置或者是带状阵列的方式布置。

[0034] 另外本发明的目的之一也是为了提供一种基底制作工艺和由此制作的基底，这种基底的内层包含使用电源和地金属层的大量层，密度低，脚距大，具有合适的金属层厚度而具有低电阻，因此能够防止过热。

[0035] 另外本发明的目的之一也是为了提供一种基底制作工艺和由此制作的基底，这种基底在中心子结构的两侧含有一个层或多个层，这些层在相同时间、相同的制备条件下制备，承受相互平衡的剩余应力，具有良好的平整性。第一方面，本发明的目的是提供一种制作作为电子支撑结构基础的独立式膜的方法，该膜含有位于绝缘材料中的通孔阵列，且制作方法包含有阶段：

[0036] I- 在牺牲载体上制作含有包围于绝缘材料内的传导通孔的膜；

[0037] II- 从牺牲载体上剥离所述的膜，形成独立式层状阵列。

[0038] 阶段 I 包含有子步骤：

[0039] (i) 在牺牲载体上全板电镀阻挡金属层；

[0040] (ii) 在该阻挡金属层上添加一个铜种子层；

[0041] (iii) 在该铜种子层上添加光刻胶层，进行曝光、显影，制成光刻胶图形；

[0042] (iv) 在光刻胶图形中线路电镀铜通孔；

[0043] (v) 剥离光刻胶层，留下竖立的铜通孔；

[0044] (vi) 在该铜通孔上堆叠绝缘材料，由此形成的独立式膜包含有位于绝缘矩阵中的铜通孔阵列。

[0045] 在另外一个实施例中，阶段 I 包括子步骤：

[0046] (i) 直接在牺牲载体上添加光刻胶层，曝光、显影，形成光刻胶图形；

[0047] (ii) 在形成的光刻胶图形中线路电镀进阻挡金属；

[0048] (iii) 在线路电镀的阻挡金属上线路电镀铜通孔；

[0049] (iv) 剥离光刻胶层，露出铜通孔；

[0050] (v) 在裸露的铜通孔外堆叠绝缘材料。

[0051] 阶段 II 中包括步骤：

[0052] (vi) 去除牺牲载体层，由此形成了包含有在绝缘矩阵内包含有阻挡金属层的铜结构的电子基底。

[0053] 在第二方面，本发明是为了提供一种通过上述方法制备的包含有被绝缘材料所包围的通孔阵列的独立式通孔膜。

[0054] 第三，本发明提供一种电子基底的制作方法，该方法至少包括：

[0055] I- 在牺牲载体上制作包含有被绝缘材料包围的传导通孔的膜；

[0056] II- 从牺牲载体层上剥离所述膜，形成独立式层状阵列；

[0057] V- 减薄、平整；

[0058] VI- 组装；

[0059] VII- 终端阶段。

[0060] 典型地，传导通孔可以通过镀铜的方式制作，所述镀铜技术选自电镀和化学镀。

[0061] 阶段 I 包含子步骤：

[0062] (i) 在牺牲载体上全板电镀阻挡金属层；

[0063] (ii) 在附着金属层上添加铜种子层；

[0064] (iii) 在铜种子层上添加光刻胶层，进行曝光、显影，形成光刻胶图形；

[0065] (iv) 在光刻胶图形中镀铜通孔；

[0066] (v) 剥离光刻胶层，留下竖立的铜通孔；

[0067] (vi) 在铜通孔上堆叠绝缘材料；

[0068] 阶段 II 包括子步骤：

[0069] (vii) 去除牺牲载体层；

[0070] (viii) 去除阻挡金属层，由此得到的电子基底中包含有位于绝缘矩阵中的铜结构。

[0071] 典型地，在该实施例中，阻挡金属层包含有至少以下一个特征：

[0072] (a) 阻挡金属层选自下列金属：钽、钨、铬、钛、钛钨组合，钛钽组合，镍，金，镍层后金层，金层后镍层，锡，铅，铅层后锡层，锡铅合金，锡银合金，该阻挡金属层通过物理气相沉积工艺制备。

[0073] (b) 阻挡金属层选自下列金属：镍，金，镍层后金层，金层后镍层，锡，铅，铅层后锡层，锡铅合金，锡银合金，该阻挡金属层通过选自化学镀和电镀的方法制备。

[0074] (c) 阻挡金属层厚度为 0.1 微米到 5 微米。

[0075] 作为可选方案，方法还包括阶段 III：添加金属功能层和附加的通孔层，形成一个内部子结构，该内部子结构包括被通孔层所包围的中心金属层膜，由此，在该内部子结构上建立的电子基底包括奇数个金属功能层。

[0076] 典型地，阶段 III 包括子步骤：

[0077] (a) 添加光刻胶层，曝光、显影，形成功能图形；

[0078] (b) 在功能图形中添加铜层；

[0079] (c) 剥离光刻胶；

[0080] (d) 添加第二光刻胶层，曝光、显影，形成通孔图形；

[0081] (e) 在通孔图形中线路电镀铜，形成铜通孔；

[0082] (f) 剥离第二光刻胶层；

[0083] (g) 蚀刻掉铜种子层；

[0084] (h) 层叠绝缘材料。

[0085] 作为可选方案，方法包括阶段 IV：添加另外一个内部功能层，随后添加另一个内部通孔层，形成包含有被功能层所包围的中心通孔层的内部子结构，在该内部子结构上建立的电子基底包括偶数个金属功能层。

[0086] 典型地，增加另外一个内部功能层和通孔层的阶段 IV 包括以下步骤：

[0087] (i) 减薄、平整步骤 (h) 中添加的层状绝缘材料，暴露出步骤 (e) 中添加的铜通孔的外表面；

[0088] (j) 在铜通孔所露出的外表面和其周围的绝缘材料上添加附着金属层，比如钛、铬、镍铬；

[0089] (k) 在附着金属层上添加铜种子层；

[0090] (l) 在铜种子层上添加光刻胶第二功能层，进行曝光、显影，形成第二功能图形。

[0091] (m) 在第二功能图形上加入金属功能层；

[0092] (n) 剥离光刻胶第二功能层；

[0093] (o) 添加光刻胶第三通孔层，曝光、显影，形成第三通孔图形；

[0094] (p) 在第三通孔图形内镀铜，形成第三铜通孔层；

[0095] (q) 剥离光刻胶第三层；

[0096] (r) 蚀刻掉铜种子层和附着的金属层；

[0097] (s) 层叠上绝缘材料层。

[0098] 作为可选方案，步骤 (i) 中减薄、平整步骤 (h) 中添加的绝缘材料的方式选自：机械磨削、化学机械抛光、干蚀及使用两种或更多上述技术的多步工艺。

[0099] 阶段 I 包含子步骤：

[0100] (i) 直接在牺牲载体上添加光刻胶材料，曝光、显影，形成光刻胶图形；

[0101] (ii) 在形成的光刻胶图形中线路电镀阻挡金属；

[0102] (iii) 在线路电镀的阻挡金属上镀铜通孔；

[0103] (iv) 剥离光刻胶，露出铜通孔；

[0104] (v) 在裸露的铜通孔上堆叠绝缘材料。

[0105] 阶段 II 包括子步骤

[0106] (vi) 去除牺牲载体；

[0107] 由此，得到的电子基底含有位于绝缘矩阵内具有阻挡金属层的铜结构。

[0108] 典型的阻挡金属层具有至少下列一个特征：

[0109] (a) 阻挡金属层选自下列金属：镍、金、镍层后金层、金层后镍层、锡、铅、锡层后铅层、锡铅合金、锡银合金，阻挡金属层通过选自化学镀、电镀或二者组合方法制备；

[0110] (b) 阻挡金属层厚度为 0.1 微米到 5 微米。

[0111] 作为可选方案，制作方法包含附加阶段 III：添加第一金属功能层和第二通孔层，形成一个内部子结构，该子结构包括由通孔层包围的中心金属功能层膜，由此，在该内部子结构上建立的电子基底包含有奇数个金属功能层。

[0112] 典型地，阶段 III：添加第一金属功能层和第二通孔层形成内部子结构，该内部子结构包括一个被通孔层所包围的中心金属功能层膜，该阶段 III 包括以下步骤：

[0113] (vii) 在步骤 (vi) 所暴露出的表面上添加附着金属层，比如钛、铬、镍铬，该暴露的外表面包括被阻挡金属覆盖的由绝缘材料包围的铜通孔末端；

[0114] (viii) 在附着金属层上添加铜种子层；

[0115] (ix) 在铜种子层上添加第一功能光刻胶层，进行曝光、显影，形成功能图形；

[0116] (x) 在功能图形内添加铜层；

[0117] (xi) 剥离第一功能光刻胶层；

[0118] (xii) 添加第二通孔光刻胶层，曝光、显影，形成第二通孔图形；

[0119] (xiii) 在第二通孔图形内镀铜，形成第二铜通孔层；

[0120] (xiv) 剥离第二通孔光刻胶层；

- [0121] (xv) 蚀刻掉铜种子层；  
[0122] (xvi) 去除附着金属层；  
[0123] (xvi) 在露出的第二通孔层上堆叠绝缘材料。  
[0124] 本发明的制作方法还包括阶段 IV：添加第二功能层和第三通孔层，形成包括围绕一个中心通孔层的两个功能层的内部子结构，在该内部子结构基础上建立的电子基底具有偶数个金属功能层。  
[0125] 阶段 IV 添加另外的功能层和第三通孔层，可以包含以下步骤：  
[0126] (xviii) 减薄、平整步骤 (xvii) 中添加的层状绝缘材料，暴露出步骤 (xiii) 中添加的铜通孔层的外表面；  
[0127] (xix) 在暴露出的通孔外表面和其周围的绝缘材料上添加附着金属层，比如钛、铬、镍铬；  
[0128] (xx) 在附着金属层上添加铜种子层；  
[0129] (xxi) 在铜种子层上进一步添加光刻胶层，进行曝光、显影，形成功能图形。  
[0130] (xxii) 在步骤 (xxi) 功能图形中添加铜，形成第二功能层；  
[0131] (xxiii) 剥离步骤 (xxi) 中添加的光刻胶层；  
[0132] (xxiv) 添加另一个光刻胶层，曝光、显影，形成第三通孔图形；  
[0133] (xxv) 在第三通孔图形内镀铜，形成第三铜通孔层；  
[0134] (xxvi) 剥离该另一个光刻胶层；  
[0135] (xxvii) 蚀刻掉铜种子层和附着金属层；  
[0136] (xxviii) 层叠上绝缘材料层。  
[0137] 典型地，整个过程使用的绝缘材料是一种纤维强化树脂复合物。  
[0138] 作为可选方案，绝缘材料包含有树脂，该树脂选自热塑性树脂、热固性聚合树脂及具有热塑性与热固性的树脂。  
[0139] 在优选实施例中，绝缘材料包括无机颗粒填充物，该绝缘材料至少具有一个如下特征：  
[0140] (a) 无机颗粒状填充物包含陶瓷或玻璃的颗粒；  
[0141] (b) 颗粒大小为微米量级；  
[0142] (c) 填充物重量百分比为 15% –30%。  
[0143] 绝缘物质是一种纤维矩阵复合材料，包含选自有机纤维和玻璃纤维的纤维，这些纤维可以是短切纤维或连续纤维，以斜纹或者作为机织方式排列。  
[0144] 作为可选或优选方式，绝缘材料是一种包含有与部分固化聚合树脂预浸渍的纤维毡的预浸渍体。  
[0145] 典型地，从牺牲载体层上剥离层状圆筒形通孔结构以形成独立式层状阵列的阶段 II 包含通过蚀刻工艺蚀刻掉牺牲载体的步骤。  
[0146] 典型地，本发明的阶段 V 和其他打磨、整平工艺，包括打磨和整平绝缘材料步骤以露出下面的外通孔表面，可以采用以下技术中的一种来实现：机械磨削、化学机械抛光 (CMP)、干蚀刻以及两个或者两个以上这些技术组合而成的多步工艺。  
[0147] 通常，该方法包含一个附加阶段 VI，该步骤中，在膜的两侧建立增长功能层和通孔层。

- [0148] 作为可选方案，附加阶段 VI 包含以下步骤：
- [0149] (a) 在平整的内部子结构的两侧添加附着金属层，该附着金属层选自钛、铬或镍铬。
- [0150] (b) 在附着层上添加铜种子层；
- [0151] (c) 添加光刻胶层，进行曝光、显影，形成第一外部功能层的第一外部光刻胶图形；
- [0152] (d) 在第一光刻胶图形中线路电镀第一外部功能层；
- [0153] (e) 剥离第一外部功能层的第一外部光刻胶图形；
- [0154] (f) 添加光刻胶层，曝光、显影，形成第一外部通孔层的第二外部光刻胶图形；
- [0155] (g) 在第二外部光刻胶图形中线路电镀进第一外部铜通孔层；
- [0156] (h) 剥离第二外部光刻胶图形；
- [0157] (i) 蚀刻掉铜种子层和附着的金属层；
- [0158] (j) 在外面露出的铜功能层和通孔层上堆叠绝缘材料；
- [0159] (k) 减薄、平整绝缘材料，直到通孔层的外表面露出。
- [0160] 作为可选方案，上述步骤 (a) 到步骤 (k) 重复一次或者数次，以此建立所需的附加外层。
- [0161] 阶段 VII 的终结工作可以包括以下步骤：
- [0162] (i) 在堆叠状结构的外部层上添加附着金属表面层，如钛、铬、镍铬；
- [0163] (ii) 在外部附着金属表面层上添加外部铜种子层；
- [0164] (iii) 添加、曝光和显影光刻胶层，以提供图形结构；
- [0165] (iv) 在图形结构中添加铜焊盘和铜线；
- [0166] (v) 剥离光刻胶层；
- [0167] (vi) 添加掩蔽光刻胶层，遮挡住铜线和铜种子层，暴露出铜焊盘提供最后的金属图形。
- [0168] (vii) 在暴露出的铜焊盘上电镀终端层，终端层可以由选自以下材料中的金属制成：镍、金、锡、铅、银、钯、镍金、锡银及其合金；
- [0169] (viii) 剥离掉掩蔽光刻胶层；
- [0170] (ix) 去除暴露的铜种子层和暴露的附着金属层；
- [0171] (x) 添加焊接掩模层，曝光并显影，遮挡导线，露出终端金属层。
- [0172] 作为可选方案，阶段 VII：终结电子支撑结构，可以包括以下步骤：
- [0173] (i) 在堆叠状结构的外层上添加外部附着金属表面层；
- [0174] (ii) 在外部附着金属表面层添加外部铜种子层；
- [0175] (iii) 在外部铜种子层上添加外部光刻胶层；
- [0176] (iv) 曝光、显影外部光刻胶层，形成图形结构；
- [0177] (v) 在上述图形结构中添加铜焊盘和导线；
- [0178] (vi) 去除外部光刻胶层；
- [0179] (vii) 去除暴露的铜种子层和暴露的附着金属层；
- [0180] (viii) 添加焊接掩模层，曝光、显影，以掩盖铜线，露出铜焊盘；
- [0181] (ix) 在暴露出的铜焊盘上化学镀上终端层，该终端层由选自下列金属的金属制

成：镍、金、锡、铅、银、钯、镍金、锡银、合金和抗蚀性聚合材料。

[0182] 在另外一个方面，本发明的目的是提供一种通过上述的方法制作的具有偶数个功能层的结构。

[0183] 在另外一个方面，本发明的目的是提供一种通过上述的方法制作的具有奇数个功能层的结构。

[0184] 在另外一个方面，本发明的目的是提供一种通过上述的方法制作的基本对称的结构。

## 附图说明

[0185] 为了更好地理解本发明，说明如何将其实现，下面将采用实施例的方式对附图进行说明。

[0186] 在对附图进行详细说明的过程中，该附图用于本发明的较佳实施例的讨论，并且，通过一种被认为是最实用而易于理解的方法提供了本发明的原理和概念性问题。在这一点上，没有提供对本发明的基本理解所必需之外的更为具体的结构描述。结合附图及附图说明，本领域技术人员能够理解和实现本发明的几种形式。

[0187] 需要注意的是，各层和堆叠的横截面只是示意图并没有按照实际比例绘制，其厚度被放大。另外，这里所描述的基底和制作工艺适用于多种终端产品，并没有对每层的传导特性进行具体的描述。

[0188] 在附图中：

[0189] 图 1 为现有技术中打线 IC BGA 封装结构的横截面示意图；

[0190] 图 2 为现有技术中倒装 BGA 封装结构的横截面示意图；

[0191] 图 3 为现有技术中有机倒装芯片 BGA 基底类支撑结构的横截面示意图；

[0192] 图 4 为制作本发明支撑结构的包括必要阶段（实线）和可选步骤（虚线）的制作工艺宏阶段的基本流程图；

[0193] 图 5a 为对应于本发明的第一实施例具有两个分布于绝缘膜中的通孔每一侧的功能层的“2-0-2”对称无芯支撑结构的横截面示意图；

[0194] 图 5b 为对应于本发明的第二实施例具有三个分布于绝缘膜中的通孔每一侧的功能层的“3-0-3”对称无芯支撑结构的横截面示意图；

[0195] 图 6 为作为各种支撑结构实施例的新型基础的绝缘膜中独立式通孔横截面示意图；

[0196] 图 7 为制作图 6 中所示的独立式膜的制作步骤流程图；

[0197] 图 7(i) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0198] 图 7(ii) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0199] 图 7(iii) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0200] 图 7(iv) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0201] 图 7(v) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0202] 图 7(vi) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0203] 图 7(vii) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

[0204] 图 7(viii) 为由图 7 所示中间制作步骤得到的中间结构的横截面示意图；

- [0205] 图 8 为和图 6 所示的独立式膜的变型的横截面示意图；
- [0206] 图 9 为图 8 中变形的独立式膜的制作过程的流程图；
- [0207] 图 9(i) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0208] 图 9(ii) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0209] 图 9(iii) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0210] 图 9(iv) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0211] 图 9(v) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0212] 图 9(vi) 为按图 9 所示中间制作步骤制作的中间结构的横截面示意图；
- [0213] 图 10 为在独立式膜结构或其它内部子结构通过在其两侧添加通孔层和功能层建成基本对称的结构的工艺流程图；
- [0214] 图 10(i) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0215] 图 10(ii) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0216] 图 10(iii) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0217] 图 10(iv) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0218] 图 10(v) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0219] 图 10(vi) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0220] 图 10(vii) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0221] 图 10(viii) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0222] 图 10(ix) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0223] 图 10(x) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0224] 图 10(xi) 为采用如图 10 所示步骤制作的中间结构的示意图；
- [0225] 图 11 为终结图 10(xi) 所示结构的制备流程图；
- [0226] 图 11(i) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0227] 图 11(ii) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0228] 图 11(iii) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0229] 图 11(iv) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0230] 图 11(v) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0231] 图 11(vi) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0232] 图 11(vii) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0233] 图 11(viii) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0234] 图 11(ix) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0235] 图 11(x) 为采用图 11 所示步骤制作的中间结构的示意图；
- [0236] 图 12 为内部具有一个通过将图 10 所示步骤运用到图 8 中总所示的变形的膜所形成的阻挡金属层的“2-0-2”对称无芯支撑结构的横截面示意图；
- [0237] 图 13 为图 12 所示“2-0-2”结构的制备流程图；
- [0238] 图 13(i) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0239] 图 13(ii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0240] 图 13(iii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0241] 图 13(iv) 为图 13 所示相应步骤制作的中间结构的示意图；

- [0242] 图 13(v) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0243] 图 13(vi) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0244] 图 13(vii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0245] 图 13(viii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0246] 图 13(ix) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0247] 图 13(x) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0248] 图 13(xi) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0249] 图 13(xii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0250] 图 13(xiii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0251] 图 13(xiv) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0252] 图 13(xv) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0253] 图 13(xvi) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0254] 图 13(xvii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0255] 图 13(xviii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0256] 图 13(xix) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0257] 图 13(xx) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0258] 图 13(XXI) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0259] 图 13(xxii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0260] 图 13(xxiii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0261] 图 13(xxiv) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0262] 图 13(xxv) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0263] 图 13(xxvi) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0264] 图 13(xxvii) 为图 13 所示相应步骤制作的中间结构的示意图；
- [0265] 图 14 为内部具有一个通过将图 10 所示步骤运用于图 8 所示变形的膜所形成的阻挡金属层“3-0-3”对称无芯支撑结构的横截面示意图；
- [0266] 图 14a 为图 14 所示结构的制备流程图；
- [0267] 图 15 为建立于图 6 所示绝缘膜中通孔上的具有奇数层内部支撑子结构示意图；
- [0268] 图 15a 为将图 6 所示膜 Ia 转变成图 15 所示奇数内部层结构的制备流程图；
- [0269] 图 15(i) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0270] 图 15(ii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0271] 图 15(iii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0272] 图 15(iv) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0273] 图 15(v) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0274] 图 15(vi) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0275] 图 15(vii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0276] 图 15(viii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0277] 图 15(ix) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0278] 图 15(x) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0279] 图 15(xi) 为图 15a 所示相应步骤制作的中间结构的示意图；

- [0280] 图 15(xii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0281] 图 15(xiii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0282] 图 15(xiv) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0283] 图 15(xv) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0284] 图 15(xvi) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0285] 图 15(xvii) 为图 15a 所示相应步骤制作的中间结构的示意图；
- [0286] 图 16 为在图 15 所示内部子结构上构建的 2-1-2 结构的示意图；
- [0287] 图 17 为在图 15 所示内部子结构上构建的 3-1-3 结构的示意图；
- [0288] 图 18 为建立于图 8 所示绝缘膜中通孔上的变形奇数层对称内部支撑子结构示意图；
- [0289] 图 18a 为将图 6 所示膜 Ib 转变成图 18 所示奇数内部层子结构的制备流程图；
- [0290] 图 18(i) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0291] 图 18(ii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0292] 图 18(iii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0293] 图 18(iv) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0294] 图 18(v) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0295] 图 18(vi) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0296] 图 18(vii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0297] 图 18(viii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0298] 图 18(ix) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0299] 图 18(x) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0300] 图 18(xi) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0301] 图 18(xii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0302] 图 18(xiii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0303] 图 18(xiv) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0304] 图 18(xv) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0305] 图 18(xvi) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0306] 图 18(xvii) 为图 18a 所示相应步骤制作的中间结构的示意图；
- [0307] 图 19 为建立于图 18 所示内部子结构的 2-1-2 结构示意图；
- [0308] 图 20 为建立于图 18 所示内部子结构的 3-1-3 结构示意图；
- [0309] 图 21 为具有建立于图 6 所示绝缘膜中的通孔的每一侧的两个功能层的半对称内部结构“-2-”的示意图；
- [0310] 图 21a 为将图 6 所示膜制作成图 21 所示半对称内部结构的制备流程图；
- [0311] 图 21b(i) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0312] 图 21b(ii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0313] 图 21b(iii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0314] 图 21b(iv) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0315] 图 21b(v) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0316] 图 21b(vi) 为图 21a 所示相应步骤制作的中间结构的示意图；

- [0317] 图 21b(vii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0318] 图 21b(viii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0319] 图 21b(ix) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0320] 图 21b(x) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0321] 图 21b(xi) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0322] 图 21b(xii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0323] 图 21b(xiii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0324] 图 21b(xiv) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0325] 图 21b(xv) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0326] 图 21b(xvi) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0327] 图 21b(xvii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0328] 图 21b(xviii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0329] 图 21b(xix) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0330] 图 21b(xx) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0331] 图 21b(XXI) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0332] 图 21b(xxii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0333] 图 21b(xxiii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0334] 图 21b(xxiv) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0335] 图 21b(xxv) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0336] 图 21b(xxvi) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0337] 图 21b(xxvii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0338] 图 21b(xxviii) 为图 21a 所示相应步骤制作的中间结构的示意图；
- [0339] 图 22 为相应于图 21 所示半对称内部结构“-2-”的变形而由图 8 所示线路电镀膜构建而成的半对称内部结构示意图；
- [0340] 图 22a 为将图 8 所示膜制作成图 22 所示半对称内部结构的制备流程图；
- [0341] 图 22b(i) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0342] 图 22b(ii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0343] 图 22b(iii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0344] 图 22b(iv) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0345] 图 22b(v) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0346] 图 22b(vi) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0347] 图 22b(vii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0348] 图 22b(viii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0349] 图 22b(ix) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0350] 图 22b(x) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0351] 图 22b(xi) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0352] 图 22b(xii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0353] 图 22b(xiii) 为采用图 22a 相应步骤制作的中间结构示意图；
- [0354] 图 22b(xiv) 为采用图 22a 相应步骤制作的中间结构示意图；

- [0355] 图 22b(xv) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0356] 图 22b(xvi) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0357] 图 22b(xvii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0358] 图 22b(xviii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0359] 图 22b(xix) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0360] 图 22b(xx) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0361] 图 22b(XXI) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0362] 图 22b(xxii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0363] 图 22b(xxiii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0364] 图 22b(xxiv) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0365] 图 22b(xxv) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0366] 图 22b(xxvi) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0367] 图 22b(xxvii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0368] 图 22b(xxviii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0369] 图 22b(xxix) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0370] 图 22b(xxx) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0371] 图 22b(xxxi) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0372] 图 22b(xxxii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0373] 图 22b(xxxiii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0374] 图 22b(xxxiv) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0375] 图 22b(xxxv) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0376] 图 22b(xxxvi) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0377] 图 22b(xxxvii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0378] 图 22b(xxxviii) 为采用图 22a 相应步骤制作的中间结构示意图；  
[0379] 图 23 为对图 5a 中的结构稍作变换的通过对图 21 所示结构增加外层而制成的并非真正对称的类似于图 5a 的 d “1-2-1” 半对称支撑结构横截面示意图；  
[0380] 图 24 为对图 5a 中的结构稍作变换的通过对图 21 所示结构增加外层而制成并非真正对称的类似于图 5a 的 “2-2-2” 半对称支撑结构横截面示意图；  
[0381] 图 25 为类似于图 12 所示的 “2-0-2” 的 “1-2-1” 半对称支撑结构的横截面示意图，其对图 12 中的结构稍作变换，但显示制作过程中第一阶段线路电镀的阻挡金属层仍然位于结构中的不同位置，这也反映出该结构的不对称性；  
[0382] 图 26 为类似于图 14 所示的 “3-0-3” 的 “2-2-2” 半对称支撑结构的横截面示意图，但显示制作过程中第一阶段线路电镀的阻挡金属层仍然位于结构中的不同位置，这也反映出该结构的不对称性。  
[0383] 在所有的横截面示意图中，相同的材料使用相同的阴影，从顶端左侧到底部右侧的斜剖面线表示铜，相反的，从顶端右侧到底部左侧的剖面线表示阻挡金属，斑点状阴影表示附着金属，圆点表示绝缘材料，密集的直线阴影表示焊接掩模，黑色实线表示终端材料，短延长线形成的垂直线表示的阴影部分代表光刻胶。同样地，不同组合及结构中相同的数字表示的层相同。

[0384] 应该理解，在具体实施例中，终端金属，附着金属和阻挡金属可以但不必需全部都使用不同的材料。但是，这三种材料均不能使用铜。如何选择合适的金属材料将在下面的内容中进行详细介绍。

## 具体实施方式

[0385] 本发明涉及一种制作电子基底的新型制作工艺以及通过上述工艺获得的新型电子基底。其中一些制作步骤，例如光刻胶的添加、曝光、显影以及后续的去除步骤在此处没有详细讨论，因为这些步骤中的材料以及处理流程都是属于公知常识，如果在此详细论述会使得本说明非常繁琐。可以很确切地说，本领域内技术人员能够根据一些例如规格、基底复杂程度和元器件等参数来对于制作流程和材料作出合适的选择。另外，基底材料的实际构造没有描述，实际上，本发明是提供一种适合于多种芯片支撑结构的制作方法。以下论述的内容涉及到一种新颖的、通用的制作多层基底的方法，该多层基底中，各种传导性层面之间通过穿过绝缘层的通孔互连，形成一种三维堆叠状结构。

[0386] 图 4 是制作本发明基底方法的关键步骤的基本流程图，这种方法包括：阶段 Ia- 利用全板电镀技术在牺牲载体上制作包含有由绝缘材料包围的传导通孔的膜，或者，阶段 Ib- 利用线路电镀技术在牺牲载体上制作包含有由绝缘材料包围的传导通孔的膜；这两种技术及其相应的优点都会在以下的内容中详细论述。

[0387] 阶段 II，从牺牲载体层中上剥离上述膜，在其上添加其他层而固定在多层结构中之前卸除剩余应力。通过这种方式，获得很高的平整性，作为可选方式，对于多个层结构，可以在膜的一侧制作一个或两个附加层，如后面可选阶段 III 和阶段 IV 中所描述一样。阶段 V，该结构被减薄、平整，形成一个平的内部子结构。阶段 VI，这种子结构的两侧都成对添加各种其他层以获得需要的结构，这种流程能获得（至少基本上）对称结构，图 5a 和 5b 中为两个这样的结构的示意图，描述如下。在图 5a 和 5b 中，阶段 III 之后紧跟着平整阶段 V，直接在独立式膜的基础上，添加偶数个金属功能层，形成所谓的 2-0-2 和 3-0-3 结构，也就是在绝缘膜中通孔层上具有两个和三个对称的金属功能层。

[0388] 由此，如图 5a 中所示的偶数对称结构的例子中，层状结构包含两对金属功能层 38、铜焊盘 T8，通过铜通孔 4、34 连接起来，图 5a 所示的四层结构包括两对外部金属功能层 38、铜焊盘 T8，分别设置在具有位于绝缘材料内的铜通孔的膜的子结构两侧，因此被称为 2-0-2 支撑结构，图中还示出了附着金属层 6 和铜种子层 2，这种结构以终端金属层 98 和焊接掩模 99 终结，其制作流程以及选择过程在以下的内容中详细讨论。

[0389] 在图 5b 中的六层结构所示的例子中，层状结构包含设置在绝缘膜结构中的铜通孔两侧的三对金属功能层 28、38、铜焊盘 T8，因此被称为 3-0-3 结构。图 5a 中的 2-0-2 结构和图 5b 中的 3-0-3 结构都包括在绝缘膜 5 中的铜通孔 4 周围设置堆成的对称的积层。该基底在层状阵列的每一侧设置有三个金属功能层 28、38、铜焊盘 T8。叠层阵列两侧的金属功能层 28 相同，同时应用（即，同时淀积），描述如下。

[0390] 图 5a 和图 5b 中所示的对称结构包括镀铜层 28、38、铜焊盘 T8，通孔 4、34、44、和绝缘材料 5，绝缘材料 5 最好是纤维加强聚合物，描述如下。

[0391] 然而，基础结构可以作一些变化，例如图 4 所示，基于特定的结构需求而在阶段 V 之前添加阶段 III：添加附加的金属功能层和通孔层，来建造一个对称的、含有奇数

层的内部子结构，该结构如图 15 所示，能够由此构建成如图 16 和 17 所分别表示的 2-1-2 和 3-1-3 结构。

[0392] 在需要偶数层但对于严格对称性要求不高的场合，在阶段 III 之后，阶段 V 之前，加入阶段 IV：添加第二附加金属功能层和中心层，得到如图 21 所示的半对称结构，该结构比图 6 所示的绝缘膜中的通孔强度更高，但是其并不是真正的对称。

[0393] 本发明的核心是包含有通过绝缘材料结合在一起的通孔阵列的独立式膜的制作，如图 6 所示为这种独立式膜的具体实施例，另外一个变型如图 8 所示，这些独立式膜是下面所有涉及结构的构造基础，其制作步骤也是下述流程的基本步骤。

[0394] 如图 12，尤其是如图 14 所示，整体工艺包括在牺牲载体 0 上制作包括层 8、18 和通孔 4、14、24 的铜结构阵列，围绕着这些层和孔之间的绝缘材料 5，该绝缘材料最好是由层叠工艺制作的纤维加强复合绝缘材料。从牺牲载体层上剥离开之后，在该膜上的两侧添加金属功能层 28、38、铜焊盘 T8 和通孔 34、44，将该膜转变为内部子结构，然后在其上添加终端金属层 98 和焊接掩模 99，构成用作芯片支撑的支撑结构。

[0395] 附着金属层 6 用于有助于铜附着在其他材料上，如果工艺需要，该铜结构中还可以包含线路电镀阻挡层 1'。由于附着金属层 6 和阻挡层 1' 都为高纯导电性的金属薄层，所以该整体传导结构的电阻几乎不受影响。

[0396] 由于这种层状的具有通孔阵列的对称或基本上对称的独立式多层基底的制备过程中，外部层同时在两侧安装组合，所以绝缘材料的聚合树脂在固化过程中缩水而产生的剩余应力倾向于互相抵消，由此能够达到高的平整性，提高成品率，使得本发明中的多层基底能够成为 IC 和印刷电路板的媒介，为二者提供良好的接触。

[0397] 内部子结构可以是层状阵列，典型地，为包裹在绝缘材料 5 内的通孔层 4。在内部子结构的两侧都可以添加金属功能层 28（如图 10 所示），然后是终端金属层（如图 11 所示）。这种变形能够产生基本对称的、薄的、具有偶数个金属功能层支撑结构。还可以在两侧同时添加外部金属功能层 38、铜焊盘 T8，从而形成更加复杂的结构。

[0398] 在一些应用领域中，仅仅需要奇数个金属层。这种情况当然也可以使用偶数层的制作流程，仅仅是空置一个金属功能层，不在 XY 平面内传输信号。

[0399] 然而，为了避免浪费，也为了尽可能减少支撑结构的厚度，可以修改制作流程，该支撑结构的内部子结构具有一个中心金属功能层，其被通孔所夹形成三明治结构，这个单独金属功能层 8 的外侧还可以沉积外部层。通过这种方法，得到带有中心金属功能层 8 和奇数个金属层的基本对称的结构。

[0400] 本发明中的制作方法产生的结构能够很大程度上减少剩余应力和由之带来的翘曲，特别是在那些具有比较复杂的结构的场合，由于最初的层状阵列膜是从牺牲载体层上剥离下来的，通过对其拉伸、矫直和收缩以减轻剩余应力，然后作为内部子结构，在该膜的两侧添加各种外层以得到完整的结构。由于外层是在两侧同时一次性添加，这样就在两侧产生相同的剩余应力，这些应力相互抵消，不会导致子结构弯曲变形，由此保证平整性。

[0401] 如图 6 所示，本发明的核心结构是包含有由绝缘材料 5 包围的通孔阵列 4 的独立式膜 Ia，该膜位于铜种子层 2 上。独立式膜 Ia 以及如图 8 所示的其变形 Ib 的说明如下，这些膜就是本发明中的各种基底的建立基础。

[0402] 图 7 为图 6 中所示的独立式膜的制作流程示意图，为了便于理解，制备过程以及中间结构如图 7(i) 到图 7(viii)。如图 7、图 7(i) 到图 7(viii)，步骤 7(i)：在牺牲载体 0 上全板电镀阻挡金属层 1，典型金属为铜。牺牲载体 0 的厚度一般为 75 微米到 600 微米，材料一般为铜或者铜合金，例如黄铜或者青铜。阻挡金属层 1 可以采用以下材料：钽、钨、铬、钛、钛钨组合、钛钽组合、镍、金、镍层后金层、金层后镍层、锡、铅、铅层后锡层、锡铅合金、锡银合金，该阻挡层通过物理气相沉积 (PVD) 的方式制备，如溅射。步骤 7(i) 中的阻挡金属层采用镍、金、镍层后金层、金层后镍层、锡、铅、铅层后锡层、锡铅合金、锡银合金等材料，则该阻挡层可以通过化学镀或者电镀或者这二者结合的方式制备。阻挡金属层 1 的典型厚度一般为 0.1 微米到 5 微米。

[0403] 在阻挡金属层 1 上可以添加附着金属层，该附着金属层能够帮助铜淀积在其他金属上。然而，如果仔细选择合适的阻挡金属层 1，则不需要该附着金属层。步骤 7(ii)，在阻挡金属层 1 上添加铜种子层 2，铜种子层的厚度为 0.2 微米到 5 微米，可以通过物理气相沉积方法，例如溅射后，采用电镀或化学镀或二者结合的方式制备。步骤 7(iii)，在铜种子层 2 上添加光刻胶层，进行曝光、显影，形成光刻胶图形，该步骤采用现有的电子基底或设备制备工艺中常见的方法来实现。步骤 7(iv)，光刻胶图形 3 中添加铜通孔 4，铜通孔 4 位于铜种子层 2 上。铜通孔 4 一般采用电镀的方式制备，具体说来是采用被称之为线路电镀的工艺制备。

[0404] 步骤 7(v)，剥离光刻胶层 3，留下直立的铜通孔 4。步骤 7(vi)，在铜通孔 4 外层叠加绝缘材料 5。绝缘材料 5 可能由一种热塑性材料，比如聚四氟乙烯及其衍生物，或者一种热固聚合树胶组成，比如顺丁烯二酰亚胺三嗪，环氧树脂，聚酰亚胺，以及这些材料的混合物构成。利用聚酰亚胺作为主要材料的绝缘材料 5 最好能够添加无机颗粒状填充物，常见为陶瓷或玻璃颗粒，颗粒大小为微米量级，具体地，颗粒大小为 0.5 微米到 5 微米；这种聚合矩阵材料中，颗粒填充物重量百分比为 15% 到 30%。

[0405] 在优选实施例中，绝缘材料 5 是一种纤维矩阵复合材料，包含有机纤维，例如聚酰亚胺纤维（纤维 B）或玻璃纤维。这些纤维可以是短纤维，也可以是连续纤维，按照斜交织法排列或按照布纹编织。由部分硬化聚合树脂预浸渍的斜交织法排列或按照布纹编织作为预浸渍体。

[0406] 在大多数优选实施例中，聚合体矩阵至少使用了两个机织纤维预浸渍材料——该预浸渍材料组成的矩阵复合材料中含有陶瓷填充物。环氧材料和聚酰胺矩阵机织预浸渍材料由美国 Rancho Cucamonga, Ca, Arlon 公司提供。这些预浸渍材料用于通孔的铜子结构上，然后通过一个热压层叠过程固化。贯穿绝缘层的连续纤维能够提供附加的强度和硬度，由此能够使得整个结构更薄，也更加容易获得平整性。步骤 7(vii)，通过湿蚀刻工艺去除牺牲载体 0，在步骤 7(i) 中制作的阻挡金属层 1 作为蚀刻停止层。牺牲载体一般为铜或者铜合金，通常根据阻挡金属层 1 来选择合适的蚀刻剂，例如，阻挡金属层 1 是钽时，步骤 7(vii) 中蚀刻掉牺牲载体 0 的湿蚀刻工艺中的蚀刻剂就采用氢氧化铵溶液，且该湿蚀刻工艺在较高的温度下完成。步骤 7(viii)，去除金属阻挡层，例如当该金属阻挡层为钽时，可以通过 CF4 和 Ar 的混合物等离子腐蚀掉，典型配制为 CF4 和 Ar 比例为 1 : 1 到 3 : 1；其他阻挡金属可以通过其他公知的技术去除掉。

[0407] 如图 8 为图 6 所示的独立式膜核心结构 (Ia- 如图 4 所示 ) 的变形 (Ib- 如图 4 所

示)。如同图 6 中所示的 Ia, 独立式膜 Ib 包含由绝缘材料 5' 包围的铜通孔 4', Ib 对 Ia 稍作修改。然而各铜通孔 4' 设置在阻挡金属薄层 1' 上, 最终该阻挡金属层被置入本发明的基底中。

[0408] 图 8 中所示的可选结构 Ib 可以通过图 9 所示流程图中的制备工艺制作, 其中间步骤如图 9(i) 到 9(vi)。

[0409] 参考图 9、9(i) 到 9(vi) 所示的步骤以及结构, 如图 9(i), 在牺牲载体 0 上涂覆、曝光并显影光刻胶图形 3。如图 9(ii), 在形成的光刻胶图形中添加阻挡金属层 1'。如图 9(iii), 在线路电镀阻挡金属层 1' 上线路电镀铜通孔 4', 典型地, 采用电镀铜工艺, 如同上面图 7 中所描述的流程一样, 仅对其加以必要的更正。如图 9(iv), 剥离光刻胶图形 3, 然后在裸露的铜通孔 4' 外部层叠绝缘材料 5, 如图 9(v) 所示。最后, 如图 9(vi) 所示, 去除牺牲载体 0。这些步骤中, 对于绝缘材料 4、阻挡金属 1' 和制作流程的选择和图 7 中所示的 Ia 一样, 仅对其加以必要的更正。

[0410] 依赖于选择的全板电镀(如图 7)还是线路电镀(如图 9)工艺, 以及最后结构要求是具有奇数个还是偶数个金属功能层, 本发明中的各种支撑结构和相应选择的制作工艺会有所不同。由此, 本发明论述的是一种通用技术, 包含一系列不同工艺流程以及相应获得的结构。

[0411] 参考图 10, 可以通过在内部子结构 X 的两侧添加金属功能层 28 得到“1-X-1”无芯支撑结构 - 如图 4 所示的阶段 V。如果添加金属功能层 28 后继续在两侧同时添加通孔 34 和另外的金属功能层 38(如图 5a 所示), 就能够得到“2-X-2”无芯支撑结构。其中内部子结构 X 可以有很多种变形, 这些变形都是组装在膜 Ia 或 Ib 的一侧。这其中的一些不同的内部子结构在下面进行描述, 参考各个实例。

[0412] 如图 10 所示, 同时添加外部功能层和通孔层的步骤为:

[0413] 首先, 步骤 10(i), 在平整的内部子结构 X 的两侧添加附着金属层 6, 附着金属层 6 有助于铜附着, 尤其对于向绝缘材料 5 上淀积铜时尤为重要。附着金属层 6 通常采用以下材料: 钛、铬或者镍铬。步骤 10(ii), 在附着金属层 6 后添加铜种子层。步骤 10(iii), 继而添加光刻胶图形 7, 曝光并显影。步骤 10(iv), 在上述光刻胶图形内线路电镀上铜功能层 28。步骤 10(v), 剥离光刻胶层 7。

[0414] 步骤 10(vi), 添加了一对第二光刻胶层 33, 进行曝光、显影。步骤 10(vii), 在光刻胶层内线路电镀铜通孔 34。步骤 10(viii), 剥离第二光刻胶层 33。步骤(ix), 蚀刻掉铜种子层和附着金属层。值得注意的是, 通常种子层的厚度远远小于其上线路电镀的铜功能层, 虽然在图 10(i) 到 10(xi) 的横截面示意图中难以清楚描绘出这种实际对比关系。步骤 10(x), 在两侧的金属功能层 28 和通孔层 34 上添加绝缘材料层 5, 整个堆叠继续变厚。步骤 10(xi), 绝缘材料层 5 被减薄、平整直到通孔 34 的外边缘露出来为止。

[0415] 通过在该增长结构的两侧同时添加其它的外部功能层 38, T8 等(如图 5b 所示), 可形成更加复杂的结构, 由此, 可以根据最后的结构所需要, 重复步骤 10(i) 到 10(xi), 制作更多的通孔层和传导功能层。

[0416] 最后, 包括内部子结构和外层结构的基底终止。图 11 显示了其最后的终结流程, 图 11(i) 到 11(x) 显示了该终结流程的步骤。

[0417] 如图 11 和图 11(i) 到 11(x), 终结阶段 VII 是一个多步骤流程, 包含以下步骤:

步骤 11(i)，首先，在堆叠状结构 Y 的外层上添加外部附着金属层 6。步骤 11(ii)，随后，在外部附着金属层 6 上继续添加外部铜种子层 2，步骤 11(iii)，在最外层的铜种子层上添加光刻胶层 T7，对该光刻胶层 T7 进行曝光、显影，得到光刻胶图形结构。步骤 11(iv)，在上述图形结构中添加铜焊盘 T8 和导线。步骤 11(v)，剥离掉光刻胶层 T7。步骤 11(vi)，添加最后光刻胶层 97，进行曝光和显影，暴露出铜焊盘 T8。步骤 11(vii)，在暴露出的铜焊盘 T8 上线路电镀终端金属层 98。终端金属层 98 可以是镍、金、或镍层后金层、锡、铅、银、钯或者上述金属的合金。步骤 11(ix)，蚀刻掉铜种子层 2 和外部附着金属层 6。步骤 11(x)，添加焊接掩模 99，进行曝光、显影，有选择性的露出下面的铜焊盘 T8 和终端金属层 98。

[0418] 由此，以膜 Ia 为基础，通过执行步骤 10(i) 到 10(xi) 各两次，然后执行步骤 11(i) 到 11(x)，可以获得如图 5(b) 所示的 2-2-2 结构。

[0419] 在终结步骤中，可以选择不同的材料和制作流程，一种可能的终结步骤包含添加导体层到堆状结构的外表面（上面和下面），这种终结步骤包含以下子步骤：(a) 减薄两边的基底绝缘材料，可以通过机械磨削，或者化学机械抛光 (CMP)，或者干蚀或以上几种方法的组合，以此来暴露出铜通孔的外表面，(b) 在该堆叠结构的外表面添加外部附着金属层；(c) 在外部附着金属层上继续添加外部铜种子层；(d) 在最外层的铜种子层上添加光刻胶层；(e) 光刻胶层进行曝光、显影，获得光刻胶图形结构；(f) 在该光刻胶图形结构中添加铜焊盘和导线；(g) 去除光刻胶层，至留下铜种子层，铜焊盘和导线；(h) 蚀刻掉暴露的铜种子层和暴露的附着金属层；(i) 添加焊接掩模，进行曝光、显影，遮住导线，露出铜焊盘。(j) 采用化学镀的方式，在暴露出的铜焊盘上镀上终端层，终端层可以是镍，金，或镍层后金层，或金层后镍层，锡，铅，银，钯和这些金属的合金以及抗蚀聚合物材料。

[0420] 然而，尽管图 5a 和 5b 中的结构已经进行了多种途径的优化，在有些情况下，基底的电子设计需要将层叠阵列层（图 5a 和图 5b 的“内部子结构”）的厚度尽可能的减小。因为这些内部子结构天然的脆性，这会危及上面详细论述的步骤流程的成品率。在以上所描述的流程可以有一些变化，以此解决上述问题，导致结构上出现一些差异。

[0421] 示例

[0422] 如图 12 所示为包含有阻挡金属层 1' 的“2-0-2”型对称、无芯支撑结构的横截面示意图，通过对图 8 所示的变形 Ib 进行图 10 和图 11 中的工艺流程加工而成。图 12 中的变形结构类似于图 5a 中的结构，但是该变形结构包括阻挡金属层 1'。该结构通过图 4 中所示的宏阶段 Ib, II, V, VI 和 VII 制备。

[0423] 如图 13 和 13(i) 到 13(xxvii) 中所示为制作图 12 中所示“2-0-2”型对称、无芯支撑结构的处理流程。首先在步骤 13(i) 到 13(vi) 中，制作膜 Ia 的结构，这些步骤和图 9(i) 到 9(vi) 中制作膜 8 的步骤一样，仅仅对其作了必要的变更。步骤 13(vii) 中，对于步骤 13(vi) 中形成的结构进行减薄，进而暴露出铜通孔。这个步骤和图 4 中阶段 V 实质上相同。迄今打磨后的内部子结构通过如图 10 所示的制备工艺在两侧装配，图 13(viii) 到 13(xviii) 的中间结构是由如图 10 所示的步骤 10(i) 到 10(xi)——也即图 4 中的阶段 V 所得到。图 13(xviii) 中的结构“1-0-1”通过如图 13(xix) 到图 13(xxviii) 中的所示的中间结构，这些中间结构对应于图 11 所示的步骤 11(i) 到 11(x)，其中通过中间结构 13(xxiii)

到 13(xxvii) 得到该结构的变形“2-0-2”结构。

[0424] 图 12 类似于图 5a，但是其通过线路电镀工艺制备了阻挡金属层 1'，形成独立通孔膜（如图 9(vi) 所示），该阻挡金属层被保留了下来，与最终结构合为一体。

[0425] 由于阻挡金属层 1' 是传导性的，在很多应用场合中，该阻挡金属层的引入是没有问题的，并且，其引入对于减小剩余应力是非常有用的。图 14 为“3-0-3”型对称、无芯支撑结构的横截面示意图，该结构的制作流程如图 13 所示，图 13 中的流程包括流程 9，流程 10，重复步骤 13(viii) 到 13(xvii)，紧接着是流程 11。

[0426] 图 14a 所示为制作图 14 所示结构的制备流程图，该结构通过对如图 6 所示的膜采用图 10 和 11 的步骤制作而成。

[0427] 图 16 所示为 2-1-2 型结构，其内部子结构包括有中心金属功能层 8，其两侧为通孔层 4, 14，该结构的制作工艺流程如图 15a 所示。

[0428] 如图 15a 所示，制作奇数层对称层结构的内部核心子结构的阶段包括如下步骤：

[0429] 步骤(i)，首先，在牺牲载体 0 上全板电镀阻挡金属层 1。步骤(ii)，在阻挡金属层 1 上添加铜种子层 2。步骤(iii)，在种子层 2 上添加第一光刻胶图形 3，进行曝光、显影，形成通孔图形。步骤(iv)，通过电镀或化学镀的方式在光刻胶图形 3 中镀铜，形成铜通孔 4。步骤(v)，剥离第一光刻胶图形 3，留下直立的铜通孔 4。步骤(vi)，在铜通孔上堆叠绝缘材料 5。步骤(vii)，去除掉牺牲载体 0。步骤(viii)，去除阻挡金属层 1。通过以上步骤得到的结构与图 6 所示结构 Ia 相同，该流程与图 7 中的方法一致，只是对其进行必要的修改。

[0430] 在进入图 4 所示的阶段 V 之前，先磨削掉绝缘材料暴露出铜通孔 4，然后，在去除阻挡金属层 1 而暴露出的表面上通过添加金属功能层 8 和第二通孔层 14 建立子结构 X（如图 10(i) 到 10(xi) 所示）。参见图 15(a)，制备过程如下：步骤(ix)，添加第二光刻胶层 7，曝光并显影，形成功能图形。步骤(x)，在功能图形内添加铜功能层 8。步骤(xi)，剥离第二光刻胶层。步骤(xii)，添加第三光刻胶层 13，覆盖铜功能层 8 的空隙，进行曝光、显影，形成位于铜功能层 8 上的第二通孔图形。步骤(xiii)，在通孔图形内添加铜以形成第二铜通孔层 14。步骤(xiv)，剥离第三光刻胶层 13，暴露出铜功能层 8 和第二铜通孔层 14。步骤(xv)，蚀刻铜种子层 2。步骤(xvi)，绝缘材料 5 堆叠到功能层 8 和第二铜通孔层 14 上。步骤(xvii)，对绝缘材料进行减薄、平整，为后续制备流程作准备。

[0431] 返回图 4，制备膜 Ia 后，在阶段 V 之前增加阶段 III，以制作含有奇数功能层的对称内部子结构。

[0432] 图 16 所示为建立于图 15 所示的内部子结构基础上的 2-1-2 结构，其是通过采用图 10 和图 11 中的步骤，在内部子结构两侧添加两排的通孔层 34、44。

[0433] 如图 17，进一步增加功能层形成 3-1-3 结构，该结构为图 16 所示结构作必要的修正，重复图 10 所示子步骤，在内部子结构的两侧进一步增加外部金属功能层 38 和通孔层 44。

[0434] 如图 18 所示为在绝缘膜上线路电镀通孔的奇数层对称内部支撑结构。如图 18 和 18(i) 到 18(xvii) 所示，制备图 18 所示的奇数层对称内部支撑子结构首先在图 8 所示的

绝缘膜 Ib 上线路电镀通孔（如步骤 18(i) 到 18(vi) 所示），这些步骤相应于步骤 9(i) 到 9(vi) 作了必要的修改。通过以下方式，仅在膜 Ib 的一侧上构建，步骤 (vii)，添加附着金属层 6 取代剥离掉的铜牺牲载体 0。步骤 (viii)，在附着金属层 6 上增加铜种子层 2。步骤 (ix)，添加第二光刻胶层 7，曝光并显影，形成功能图形。步骤 (x)，添加铜到功能图形上形成功能层 8。步骤 (xi)，剥离第二光刻胶层 7。步骤 (xii)，添加第三光刻胶层 13，曝光并显影，形成第二通孔图形。步骤 (xiii)，在第二通孔图形中线路电镀铜，形成第二铜通孔层 14。步骤 (xiv)，剥离第三光刻胶层 13。步骤 (xv)，蚀刻掉铜种子层 2 和附着金属层 6。步骤 (xvi)，堆叠绝缘材料 5 到内部支撑结构，该绝缘材料 5 一般采用预浸渍层。步骤 (xvii)：打磨该堆叠材料的两侧暴露出铜通孔 4'、14。

[0435] 图 19 为建立于图 18 所示包含有阻挡金属层 1' 的奇数层对称内部支撑子结构的基础上的变形“2-1-2”结构。通过打磨图 18 所示结构的双侧，去除绝缘材料 5，平整、暴露出通孔 4'、14 的外边缘（如阶段 V 所示），进一步增加外部功能层 28 和通孔层 34，图 16 作必要的修改即可。

[0436] 图 20 所示为建立于图 18 所示包含有阻挡金属层 1' 的奇数层对称内部支撑子结构的基础上的变形“3-1-3”结构。通过打磨图 18 所示结构的两侧，去除绝缘材料 5，平整、暴露出通孔 4'、14 的外边缘（如阶段 V 所示），过重复步骤 10，进一步增加外部金属功能层 28、38 和通孔层 34、44，图 16 作必要的修改即可。

[0437] 图 5a 和 5b 所示 2-0-2 和 3-0-3 偶数层结构，图 6 和图 8 中所示膜 Ia 和 Ib 可能很脆弱，在一些特定的应用领域，由于设计上的考虑，需要极小化子结构的厚度，这样经图 4 中的阶段 II 阶段 V 后会导致成品率下降。这样，虽然通过在图 6 所示的绝缘膜 Ia 和图 8 所示的绝缘膜 Ib 中添加通孔，且双侧同时添加功能层的方式能够获得对称的结构，具备理想的特性，但是由于一些具体应用中考虑到材料、耐力和尺寸的要求而需要对这些流程作出修改，牺牲掉绝对的对称性，以获得简易制作和高成品率。

[0438] 通孔 4 或者通孔 4' 的厚度以及选择的绝缘材料 5 无法保证层状结构 Ia 或者层状结构 Ib 在磨削掉绝缘材料 5 暴露出铜通孔 4(4') 后，具有足够的完整性，就需要在膜 Ia 和 Ib 的一侧制作更厚的结构，其在磨削掉多余绝缘材料 5 露出铜通孔 4 或者铜通孔 4' 以前，利用欠打磨的绝缘层覆盖铜通孔 4 或者铜通孔 4' 形成一个强化层。

[0439] 因此，当结构需要偶数层金属功能层，并且出于电考虑，需要一个低厚度膜以及提高生产率时，阶段 II 后进入阶段 III（如图 15 所示），形成第一内部金属功能层 8 和第二通孔层 14；阶段 IV，在其上进一步添加了第二金属功能层 18 和第三通孔层 24。这样形成包含有两个金属功能层 8、18 的半对称内部层结构“-2-”，通过阶段 V 的减薄、平整后，也可通过图 10 中的流程构建更多的外部金属功能层 28、38，以及外部通孔层 34、44，如果需要重复这个流程，然后，进行图 11 中所示的终结流程。

[0440] 图 21 中所示为以图 6 所示的膜 Ia 为基础构造的实质上对称的内部“-2-”子结构。

[0441] 实质上对称的内部“-2-”子结构可以组合 4 层和 6 层金属功能层，分别形成“1-2-1”及“2-2-2”构造，这些构造实质上和图 5a 以及图 5b 中的“2-0-2”以及“3-0-3”构造相同，不同之处，仅仅在于一次一个的方式添加的内部金属功能层 8、18 是不相同的。

[0442] 如图 21a 和图 21b(i) 到 21b(xxviii) 所示，为图 21 中所示结构的制作流程，步骤 21(i) 到 21(viii)，制作如图 6 所示的膜 Ia(图 4 中的阶段 I 和阶段 II)，然后通过阶段 III(如图 4 中所示) 将此结构组合成为图 21 中的半对称内部结构，这些步骤在此处为步骤(ix) 到步骤(xvi)：添加第一金属功能层 8 和第二通孔层 14，然后堆叠绝缘材料层 5。步骤(xvii)：减薄平整该结构，露出第二通孔层 14 的边缘。然后进入阶段 IV：在此基础上添加第二金属功能层 18 和第三通孔层 24，对应步骤 21(xviii) 到步骤(xxvii)，然后是步骤 21(xxviii) 整个结构减薄、平整(对应图 4 中的阶段 V)。

[0443] 构建流程如下：(阶段 I、阶段 II，即步骤(i) 到步骤(viii)) 得到图 6 中的膜 Ia 后，步骤(ix)，添加第二光刻胶层 7，曝光并显影，形成功能图形。步骤(x)，在该功能图形中制作铜功能层 8。步骤(xi)，剥离第二光刻胶层 7。步骤(xii)，添加第三光刻胶层 13，覆盖铜功能层 8 的间隙，曝光并显影，在该功能层上形成第二通孔图形。步骤(xiii)，在第二通孔图形中线路电镀铜来制作铜通孔层 14。步骤(xiv)，剥离第三光刻胶层 13，露出铜功能层 8 和通孔层 14。步骤(xv)，蚀刻掉铜种子层 2。步骤(xvi)，在暴露出的铜功能层 8 和铜通孔层 14 的表面堆叠绝缘材料层 5。步骤(xvii)，减薄、平整绝缘材料，露出铜通孔层的边缘，以上内容为阶段 III。

[0444] 步骤(xix)，在淀积另一层附着金属层 6(步骤(xviii)) 后，淀积另一层的铜种子层 2。步骤(xx)，添加第四光刻胶层 17，进行曝光并显影，形成第二功能图形。步骤(xxii)，在该功能图形中制作第二铜功能层 18。步骤(xxiii)，剥离该第四光刻胶层 17，步骤(xxiv)，添加第五光刻胶层 23，覆盖第二功能层 18 内的间隙，曝光并显影，在该第二铜功能层 18 上形成第三通孔图形。步骤(xxv)，在第三通孔图形中通过线路电镀的方式制作铜通孔层 24。步骤(xxvi)，剥离第五光刻胶层 23，露出第二铜功能层 18 和通孔层 24。步骤(xxvii)，蚀刻掉通孔层 24 之间的附着金属层 6 和铜种子层 2。步骤(xxviii)，在暴露出的第二铜功能层 18 和通孔层 24 的表面堆叠绝缘材料层 5，以上内容为阶段 IV。

[0445] 这种具有两个功能层的较厚子结构，在阶段 V 中进行减薄、平整，一般可以采用磨：通过沉积的方式组装外层和终结阶段 VII。

[0446] 参考图 22，也可以在图 8 所示的线路电镀膜的基础上组装出相应于图 21 所示结构的半对称内部子结构。该内部子结构的制作流程和图 21a 所示流程相同，只是其起点是图 8 中的子结构而不是图 6 中的子结构。

[0447] 图 22b(i) 到图 22b(xxviii) 为相应于图 22a 中步骤所生成的中间结构。相应于阶段 I，图 22b(i) 到图 22b(v) 所示为膜 Ib 的制作。相应于阶段 II，图 22b(vi) 所示为蚀刻掉牺牲载体层，产生图 9 所示的独立式膜 Ib。在图 22b(vii) 到图 22b(xvi) 所示，在独立式膜 Ib 上增加第二功能层 8 和第二通孔层 14，得到图 18 所示的单层子结构。这些步骤相应于图 4 中所示的整个流程中的阶段 III。在阶段 IV 中，该单层结构继续进行组装工艺，形成图 22 中所示双功能层结构，即，步骤(xvii) 到 (xxvii)，构建第二功能层 18 和第三通孔层 24。阶段 V 中，步骤(xviii)，对该双功能层进行减薄、平整。阶段 VI 中，还可以在其两侧进一步增加层以形成图 23 和图 24 中所示的 1-2-1、2-2-2 半对称支撑结构，这些流程的详细内容参考图 10 和图 10(i) 到图 10(xi)。

[0448] 在图 21 所示内部子结构的基础上构建图 23 和图 24 所示半对称结构。图 23 和图 24 横截面示意图所示结构和图 5a 和图 5b 中的 2-0-2 结构以及 3-0-3 结构相似，其仅

仅只是做了必要的改变。但是其实质上并不是真正对称的，因为其子结构在如上所描述的组装过程中是一种非对称形式的。然而，由于外部功能层是同时淀积的，因此具有相近的厚度和工艺条件，由此形成的基底材料不易翘曲。

[0449] 相似地，在图 22 所示内部子结构基础上构建如图 25 和图 26 所示的相应各种半对称结构，为相似于图 23、图 24 所示结构的半对称 1-2-1、2-2-2 支撑结构，但是其在第一阶段包含有线路电镀阻挡金属层 1'，该阻挡金属层保留在最后的结构中，通过对比图 12 和图 14 所示结构，可以明显看出这两种制作流程的差异。

[0450] 如上所述，不同的多层基底包含可选传导层 8、18、28、38、铜焊盘 T8 等，这些传导层具有高传导性，用来作为导电通路，通过绝缘材料 5 分隔。可以预料这些传导层包含电阻、层内电容、电感等。一般说来，选择高阻材料作为绝缘材料 5，其应该具有合适的厚度和介电常数以匹配基底设计者所需要的电容和电感值。

[0451] 因此，本领域内的技术人员能够推测到本发明并不是仅仅局限于这里所特定描述和显示的内容，本领域技术人员当可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

[0452] 在权利要求中，词汇“包括”及其变形“包含”“包含有”和相似的描述表示含有所列的元件或者方法，但是通常说来，并不排除还有其他元件以及方法的情况。

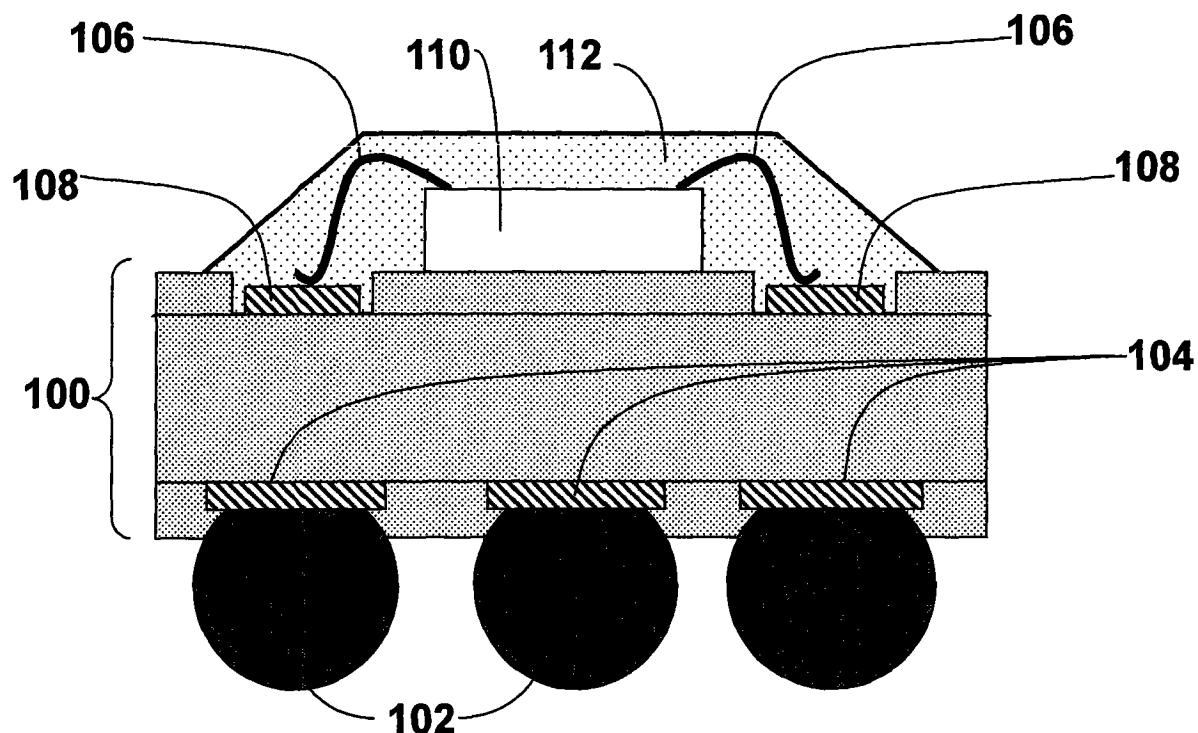


图 1

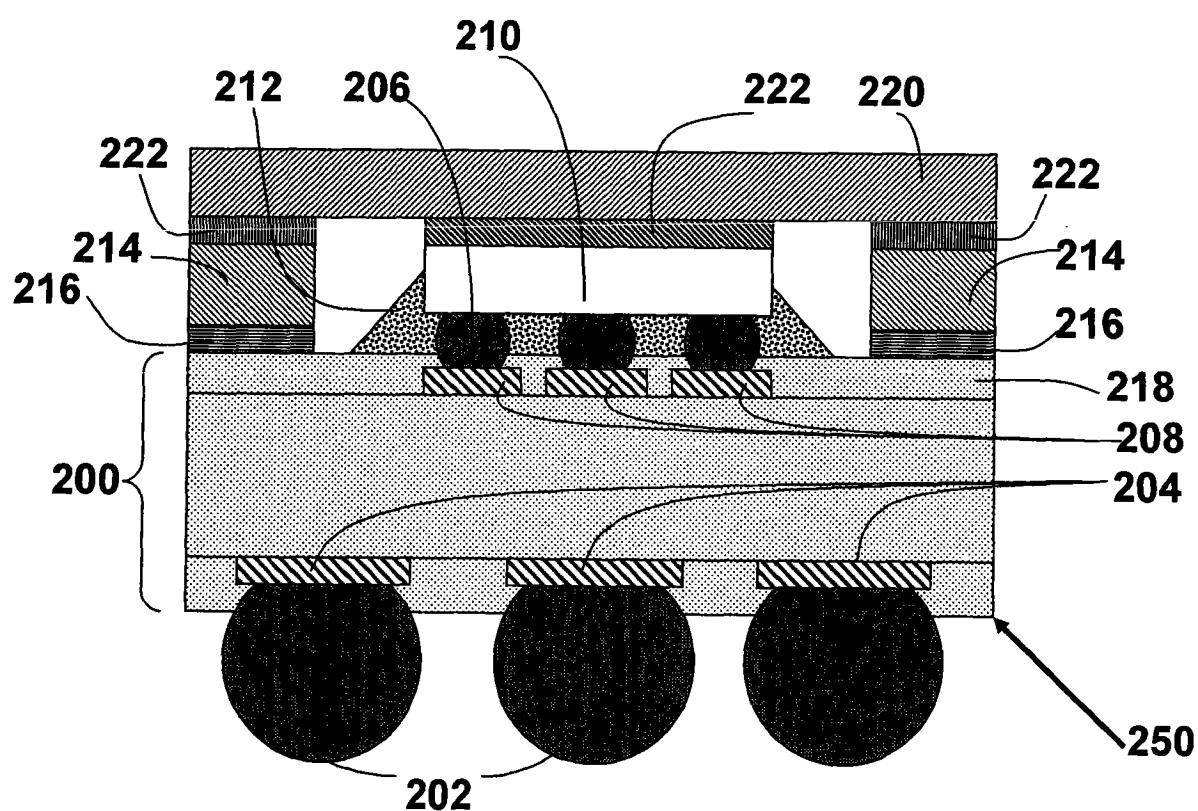


图 2

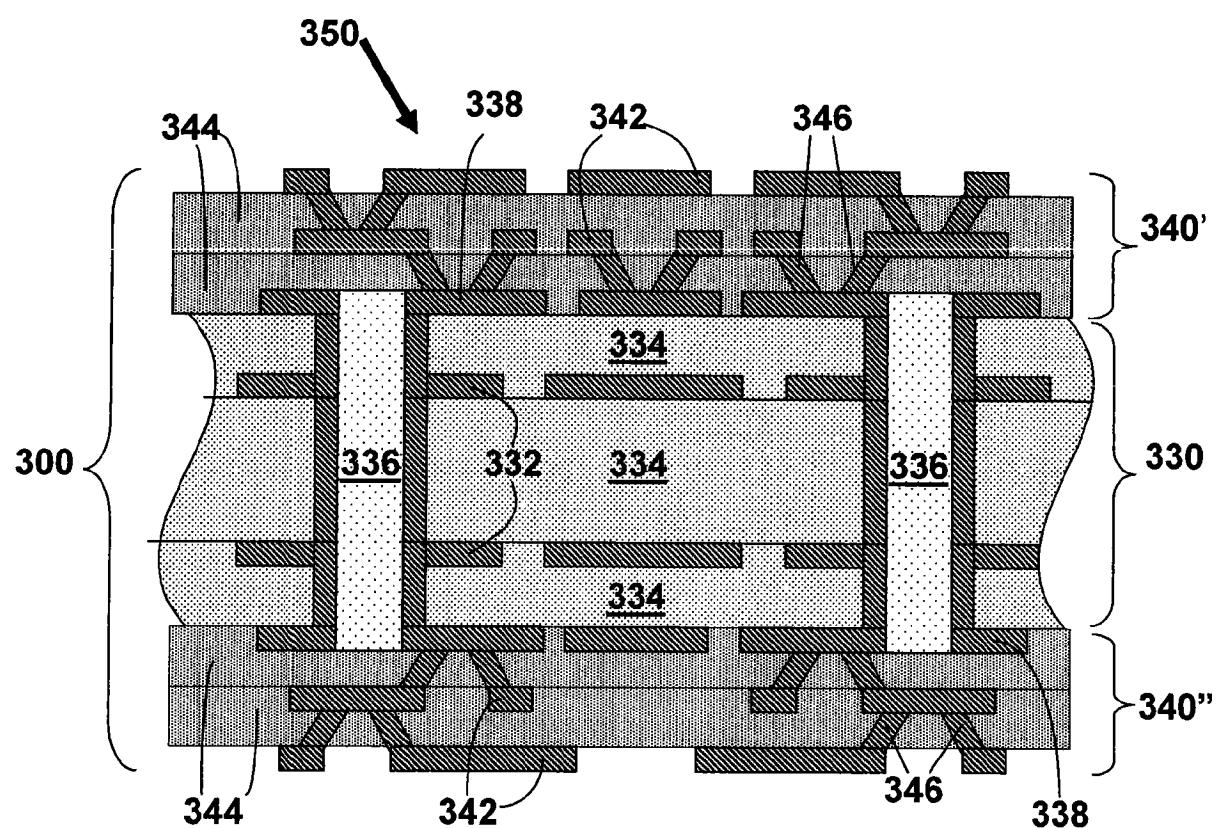


图 3

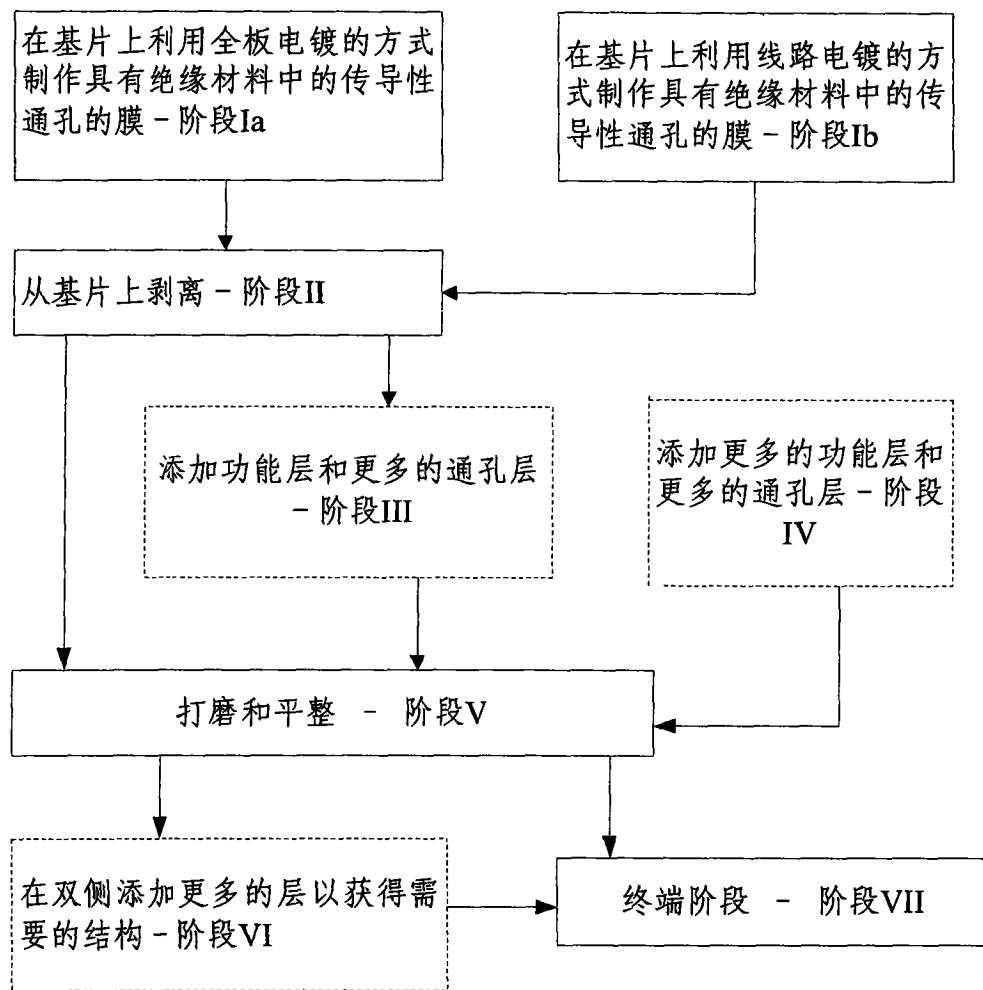


图 4

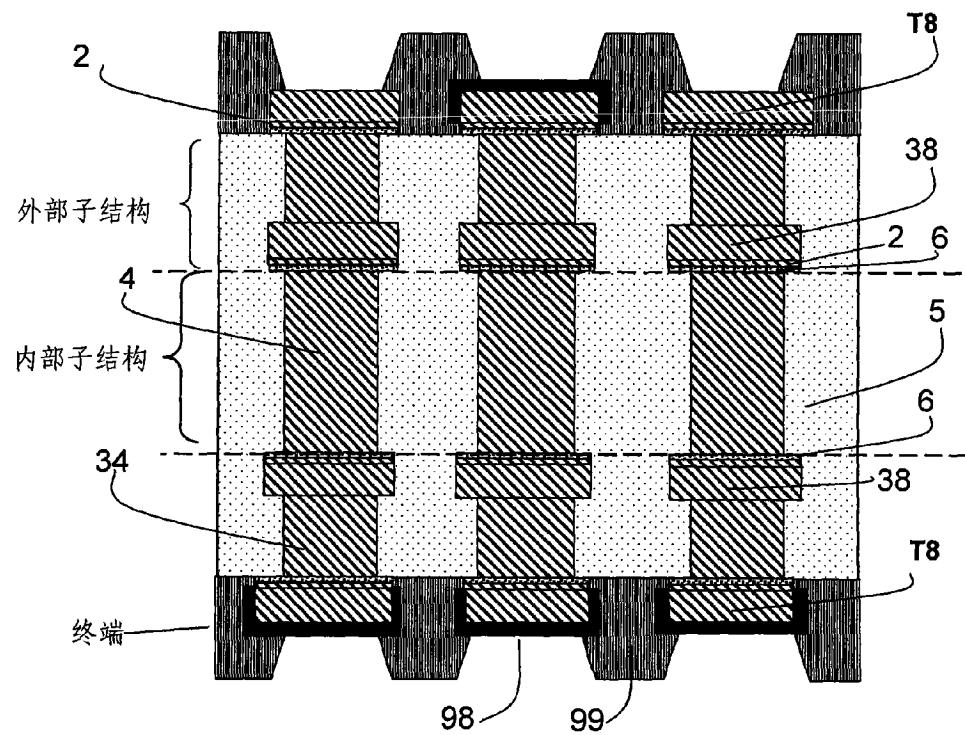


图 5a

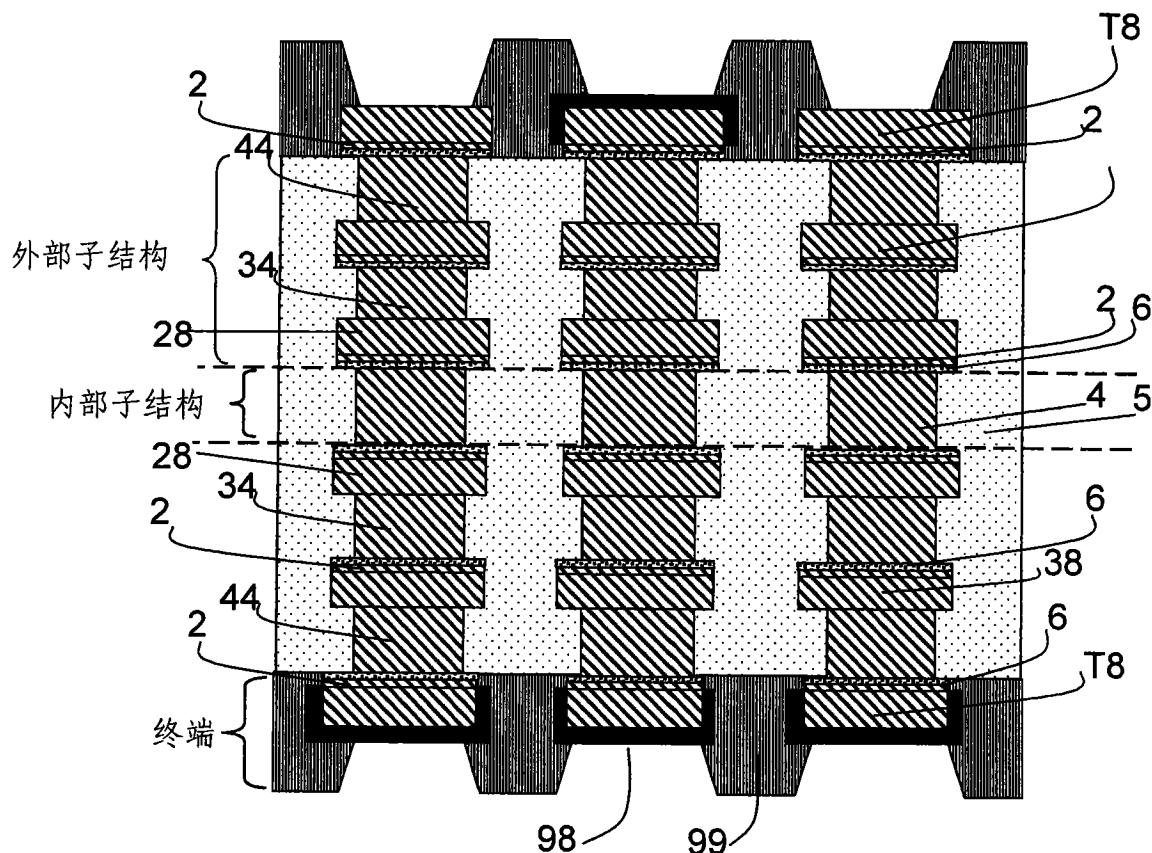


图 5b

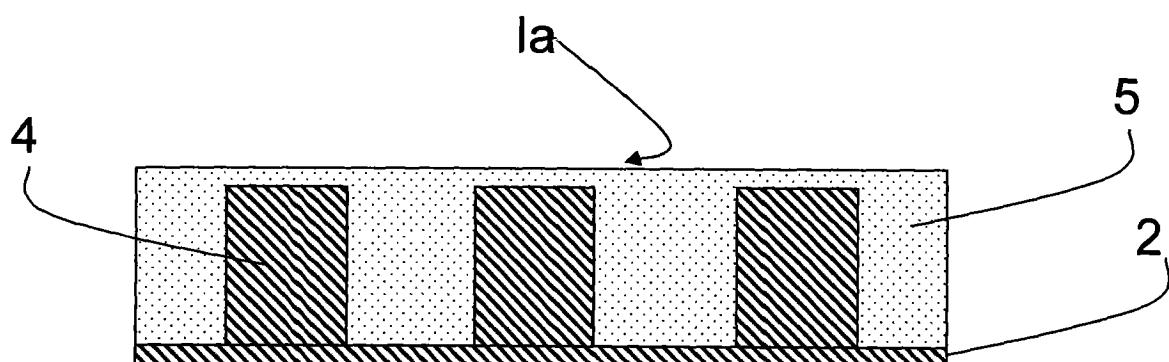


图 6

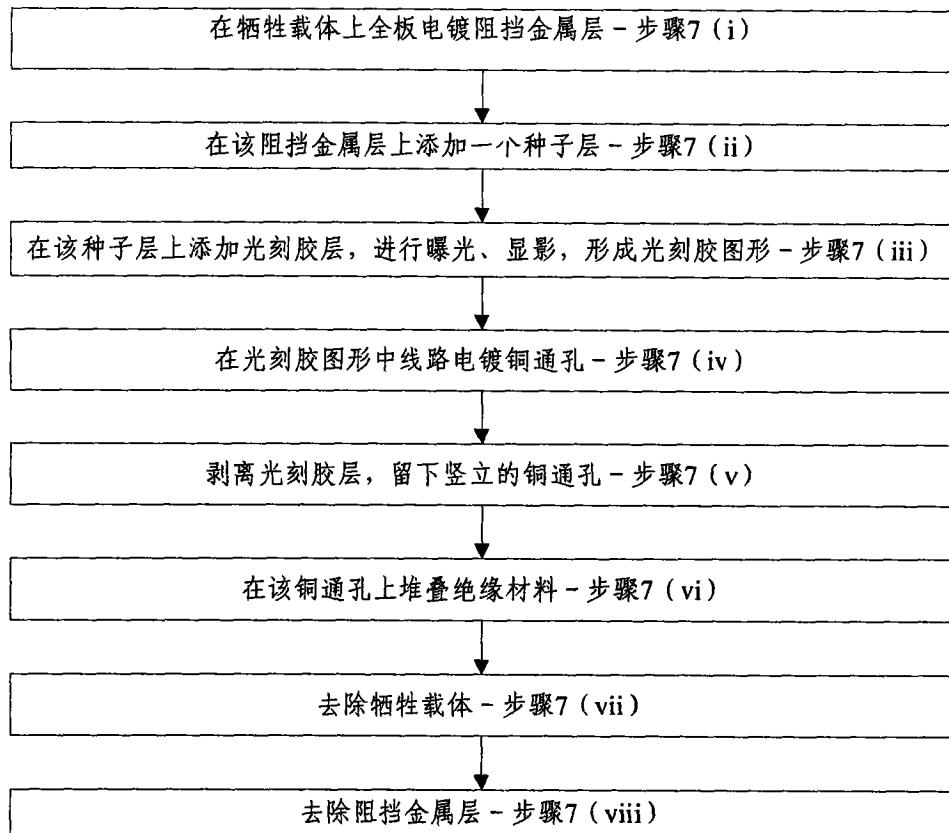


图 7

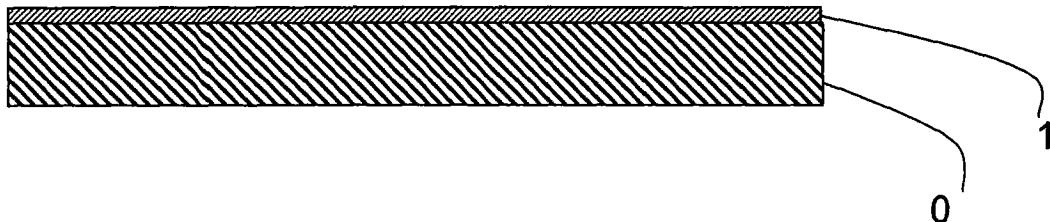


图 7 (i)

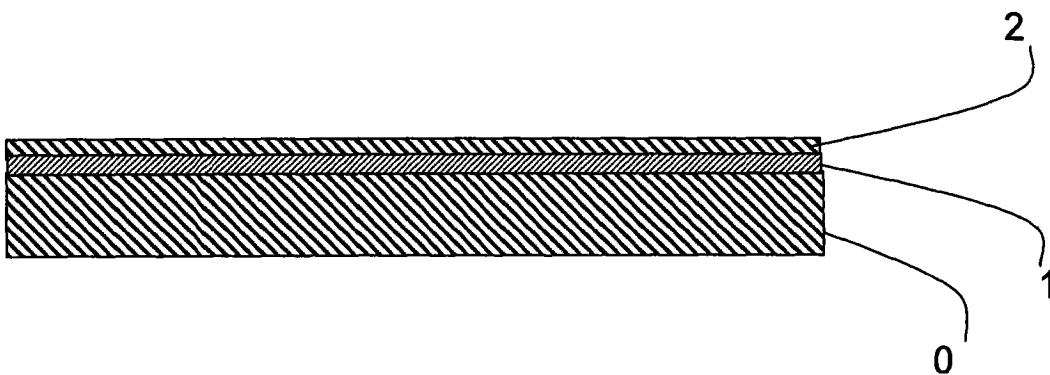


图 7 (ii)

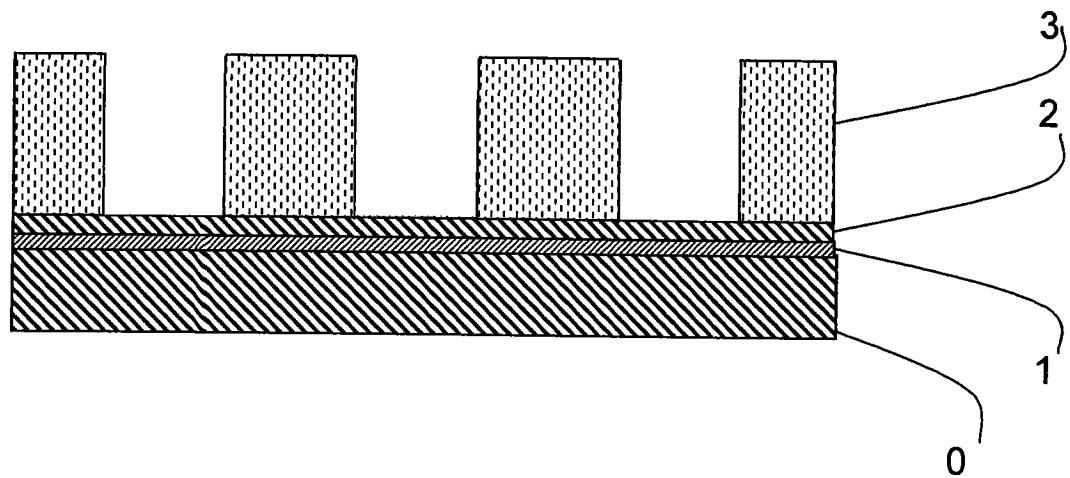


图 7(iii)

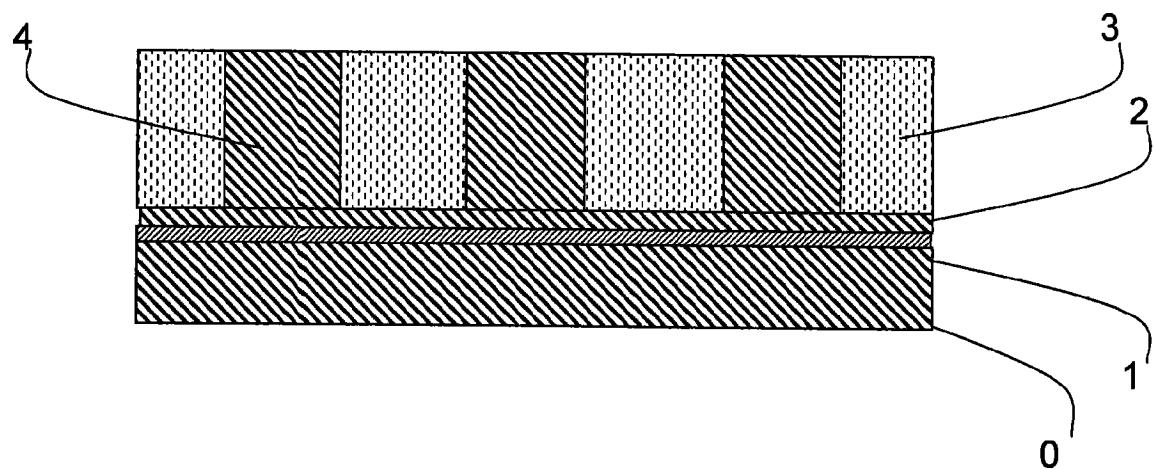


图 7(iv)

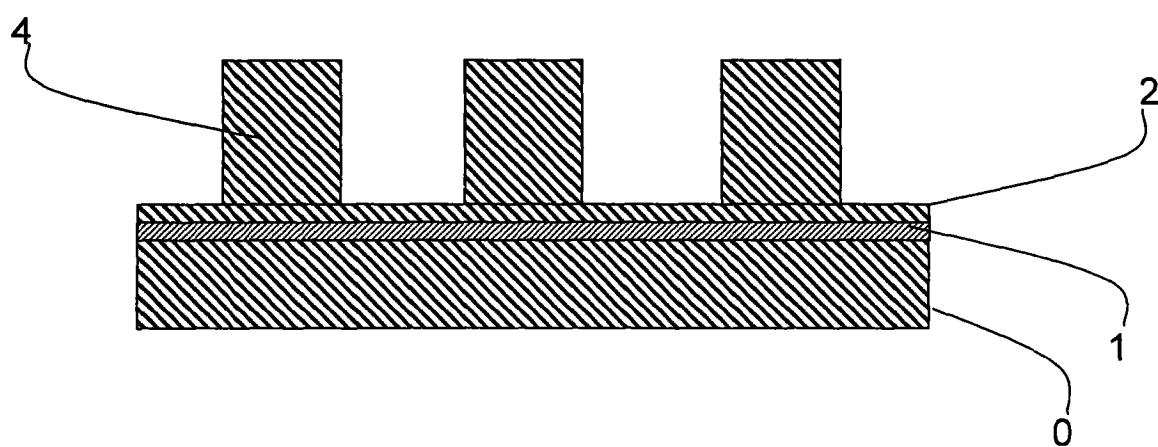


图 7(v)

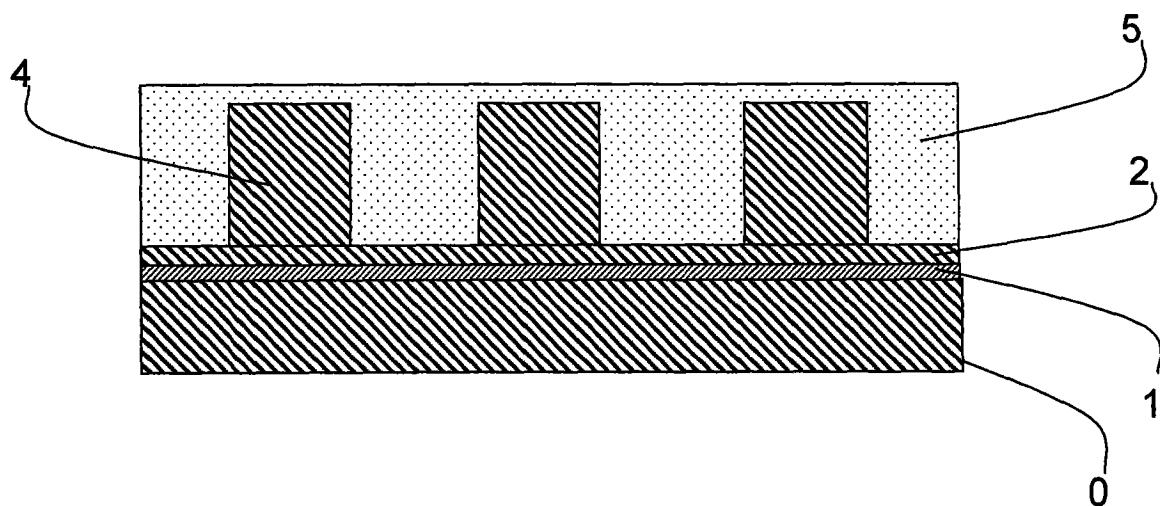


图 7(vi)

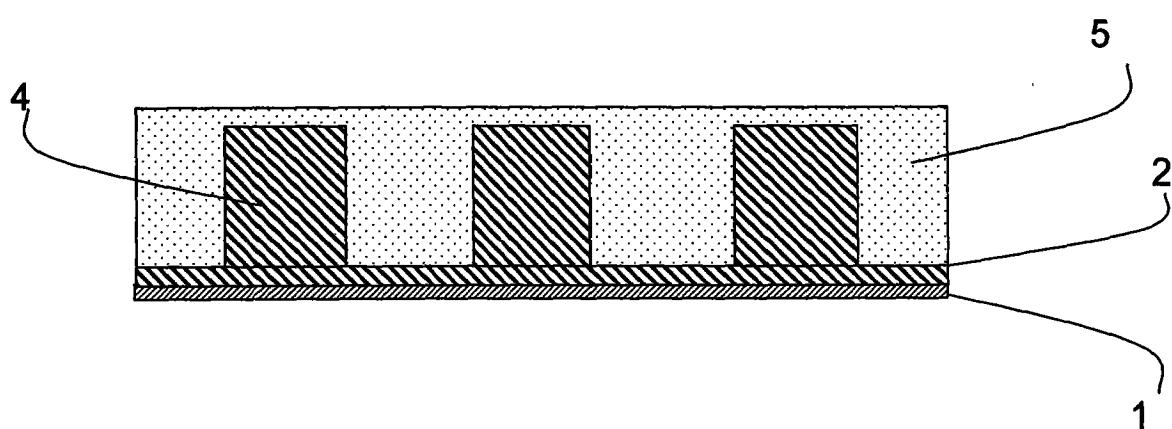


图 7(vii)

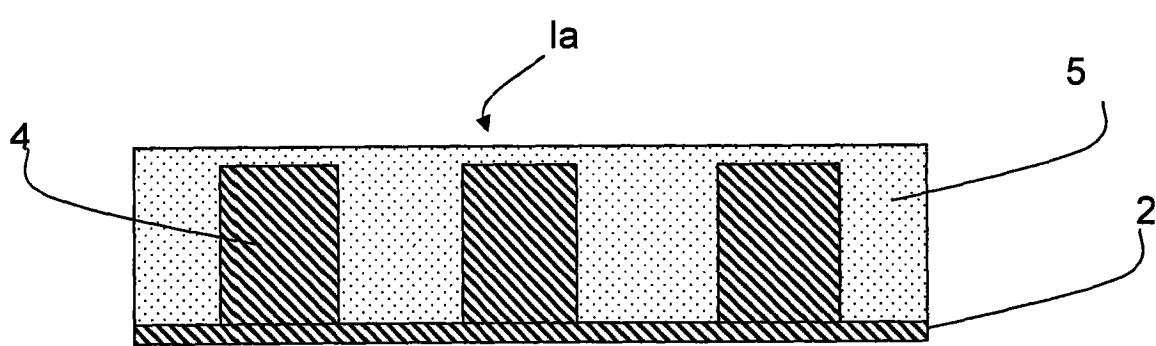


图 7(viii)

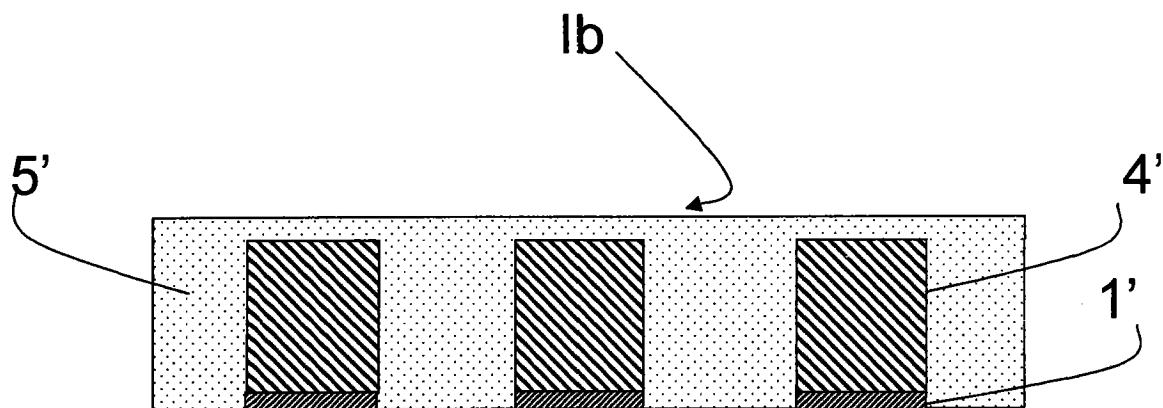


图 8

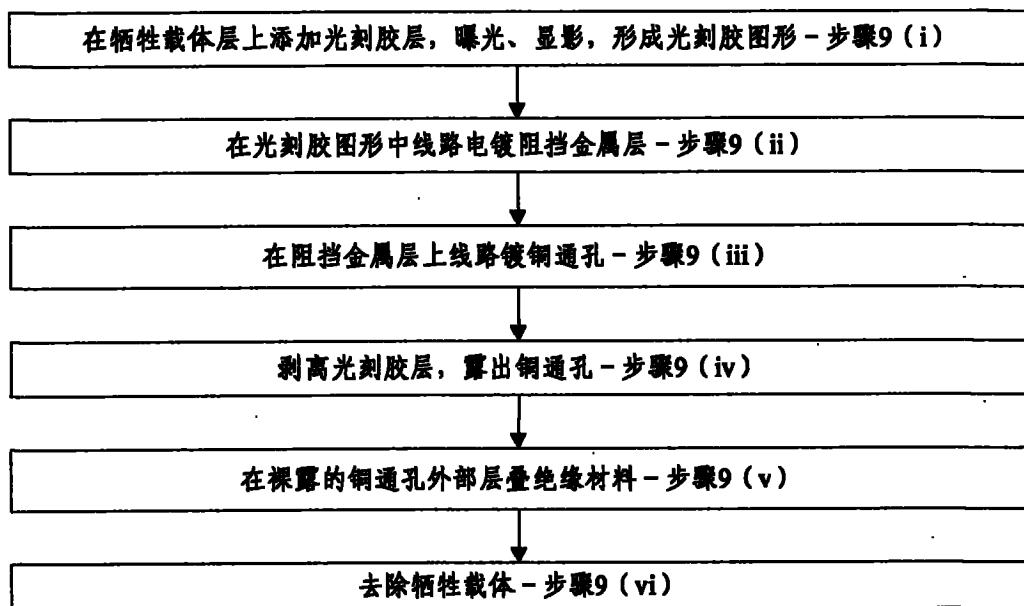


图 9

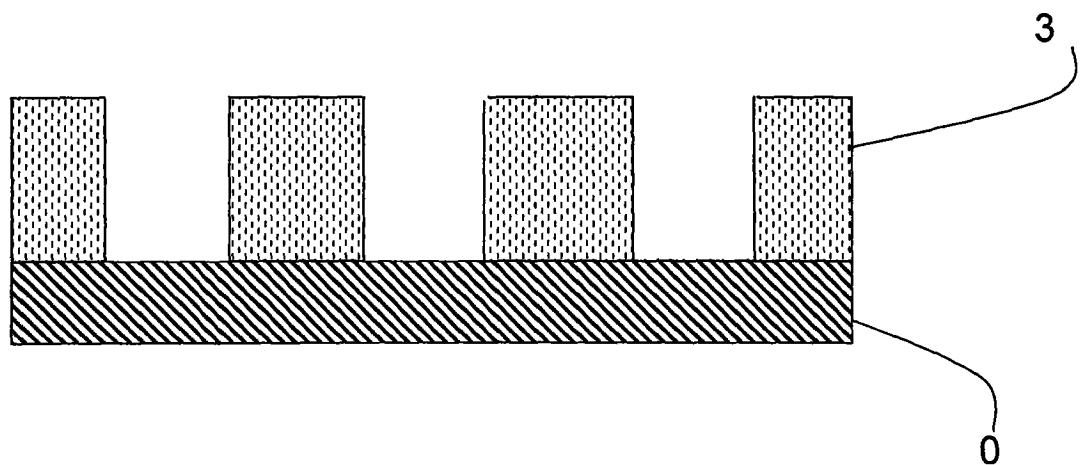


图 9(i)

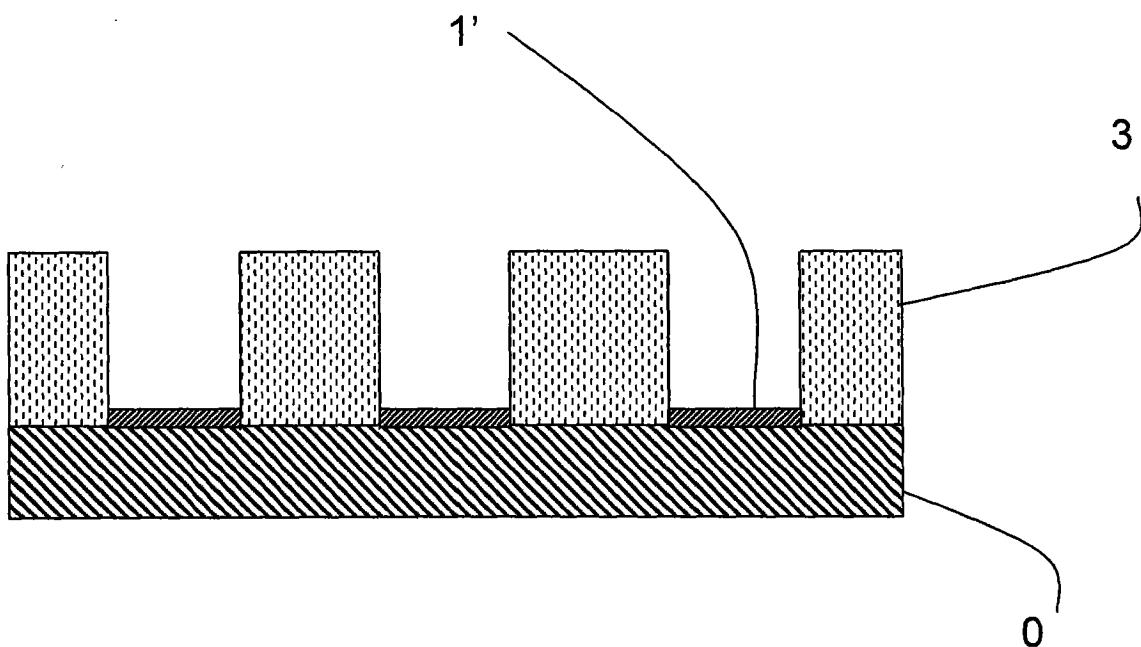


图 9(ii)

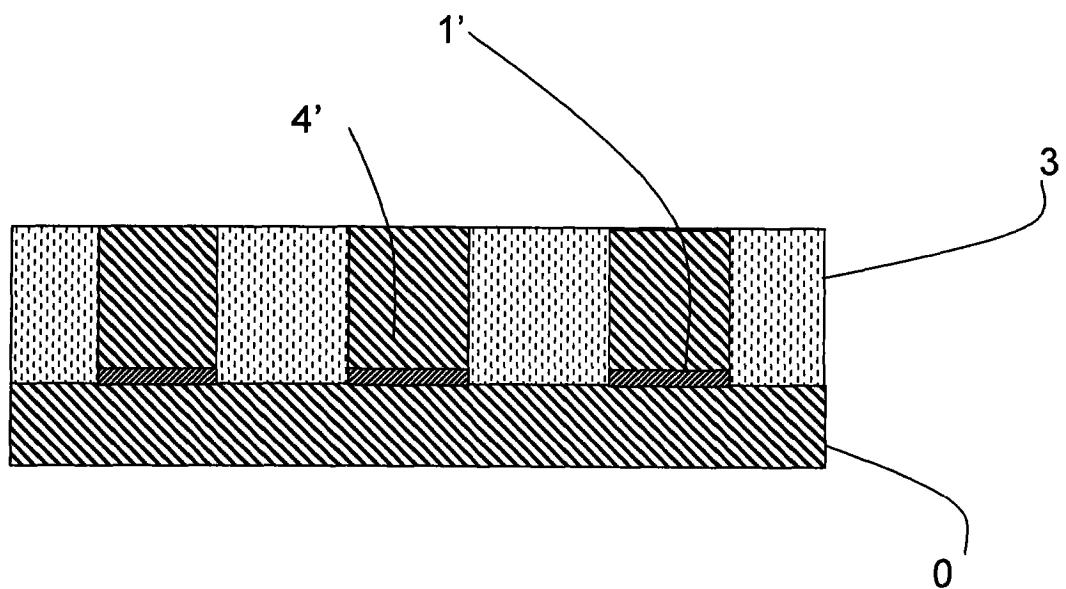


图 9 (iii)

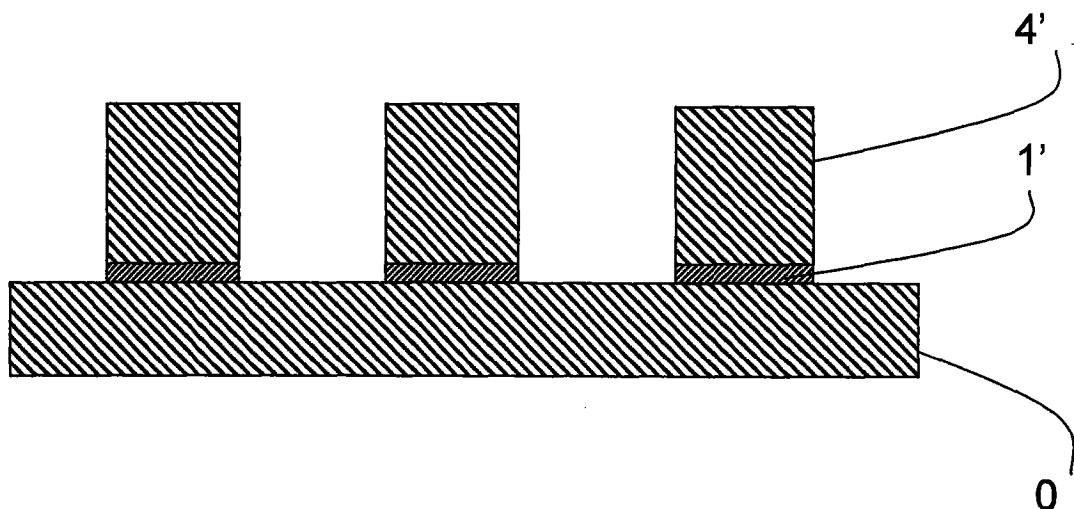


图 9 (iv)

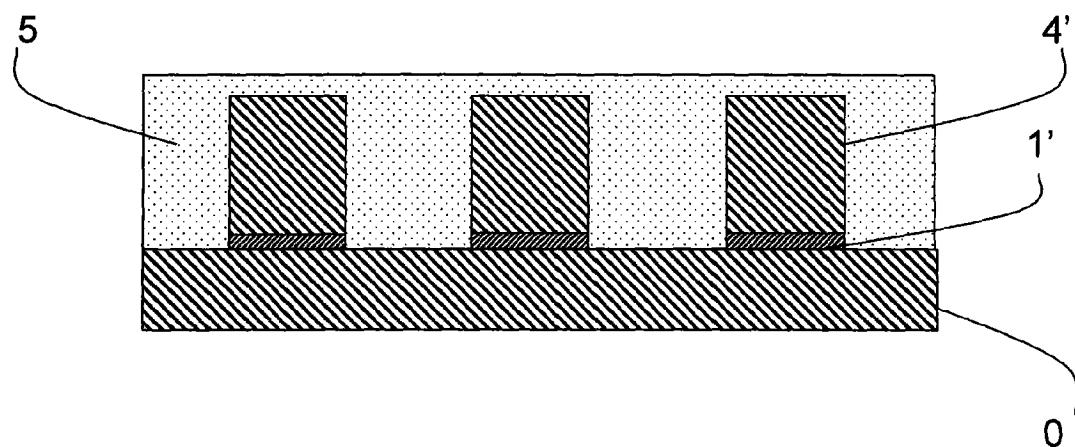


图 9(v)

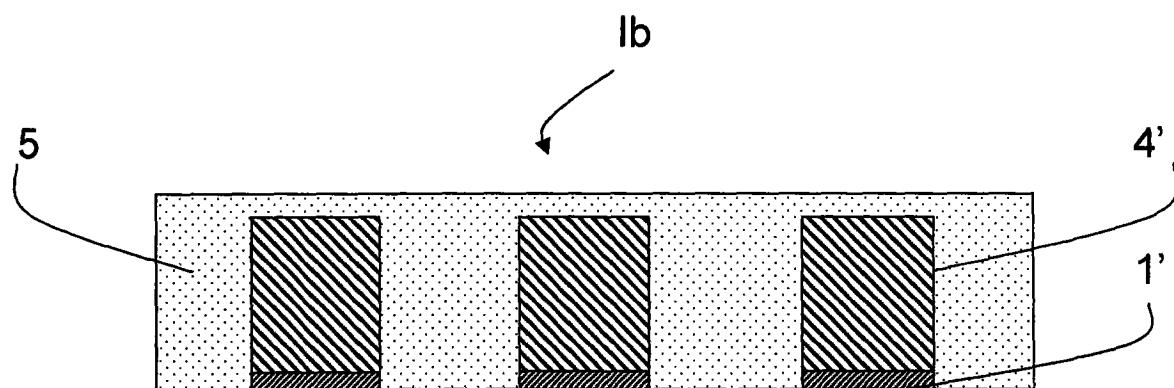


图 9(vi)



图 10

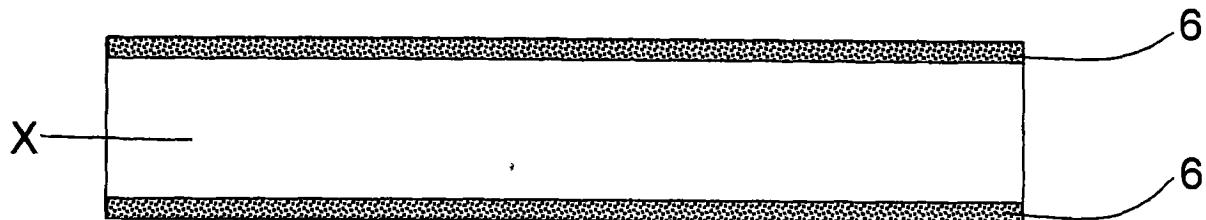


图 10 (i)

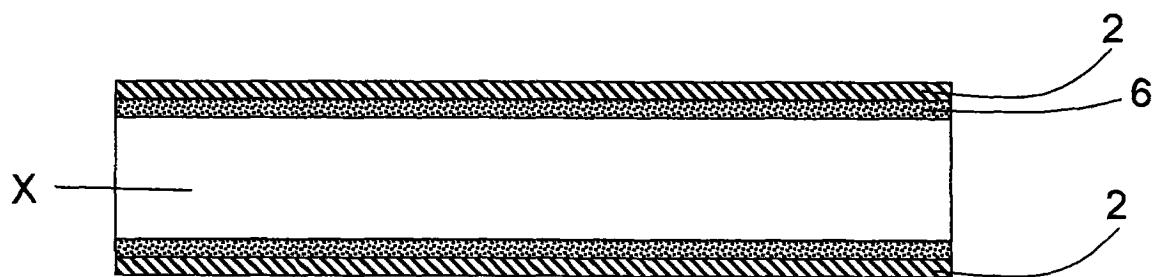


图 10 (ii)

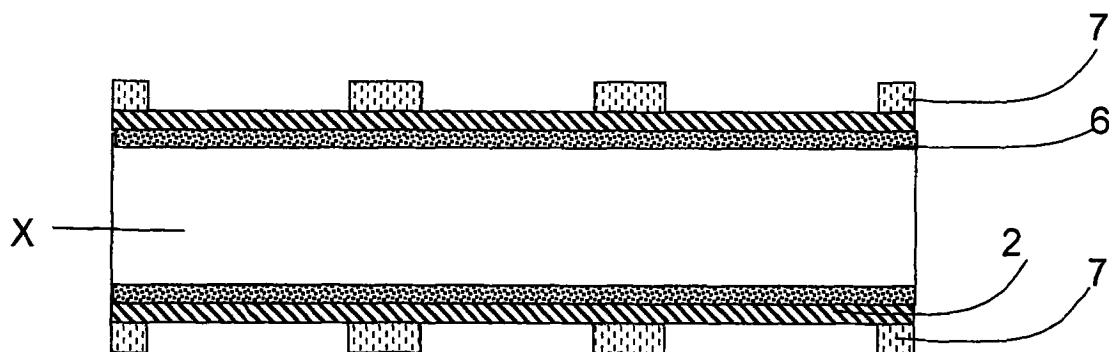


图 10 (iii)

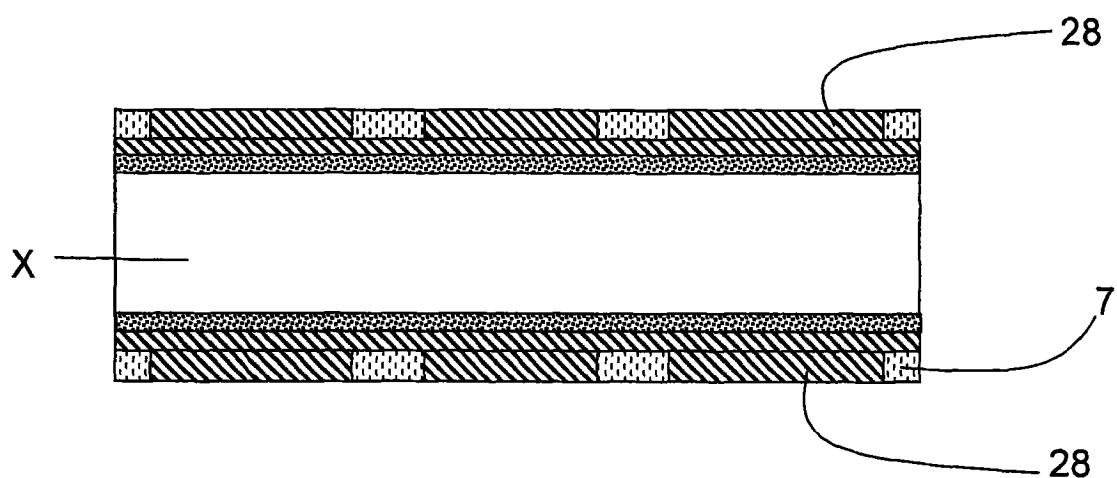


图 10 (iv)

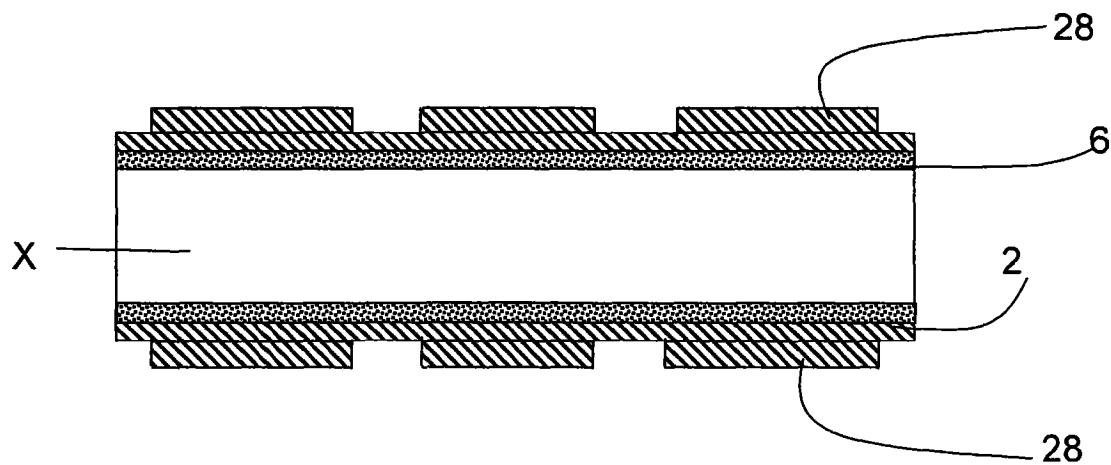


图 10 (v)

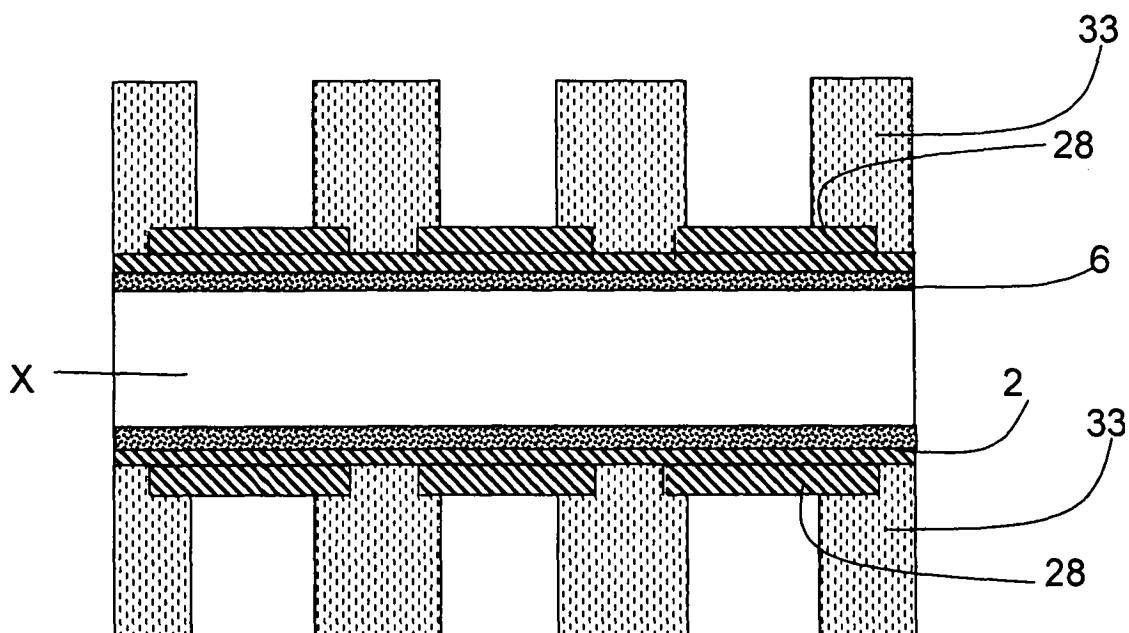


图 10 (vi)

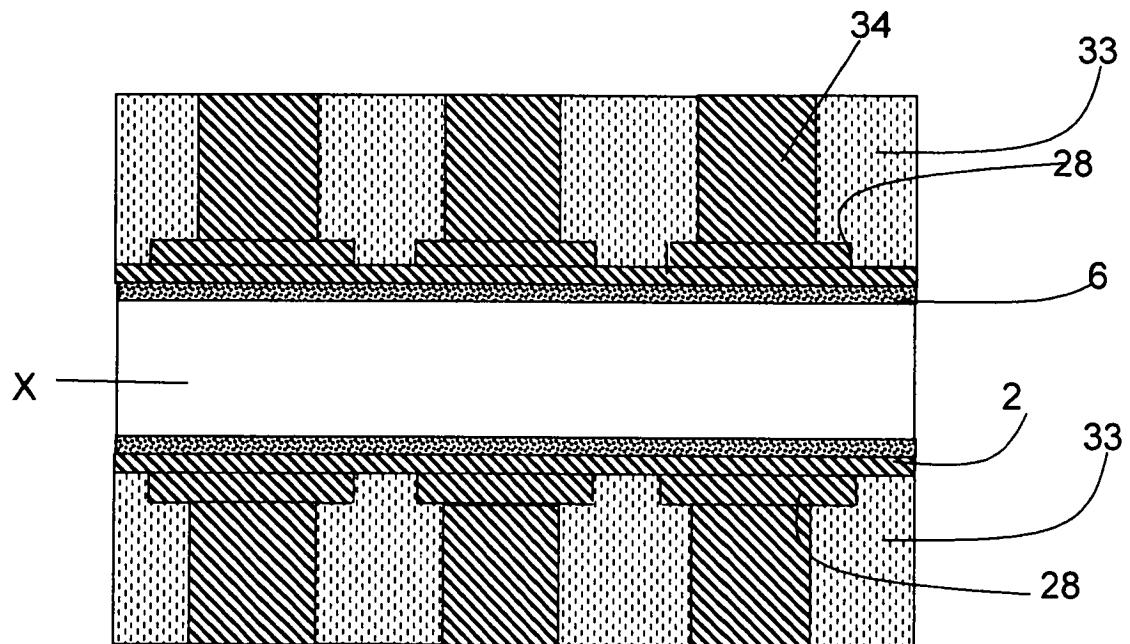


图 10 (vii)

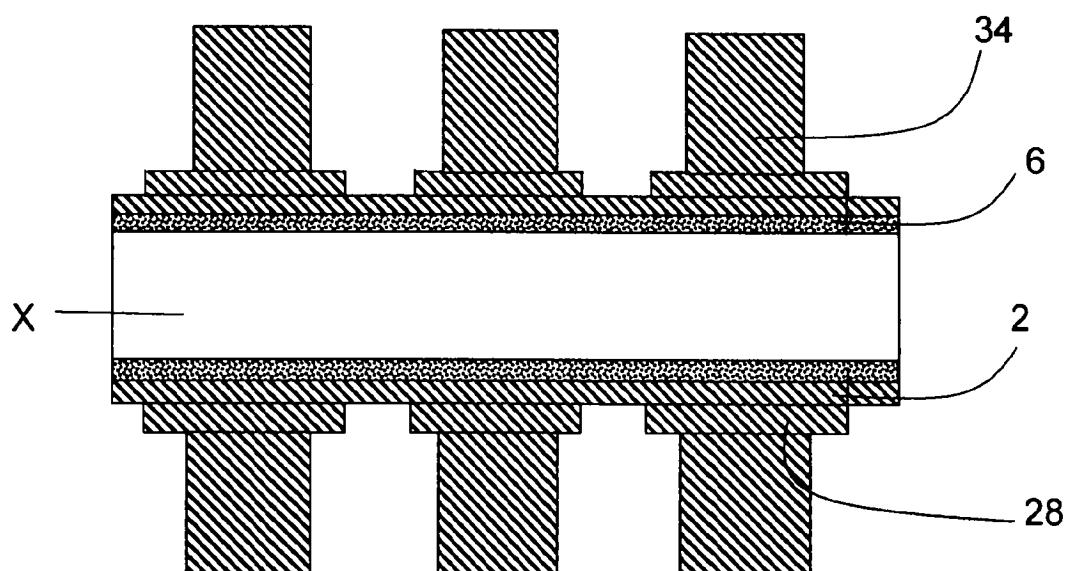


图 10 (viii)

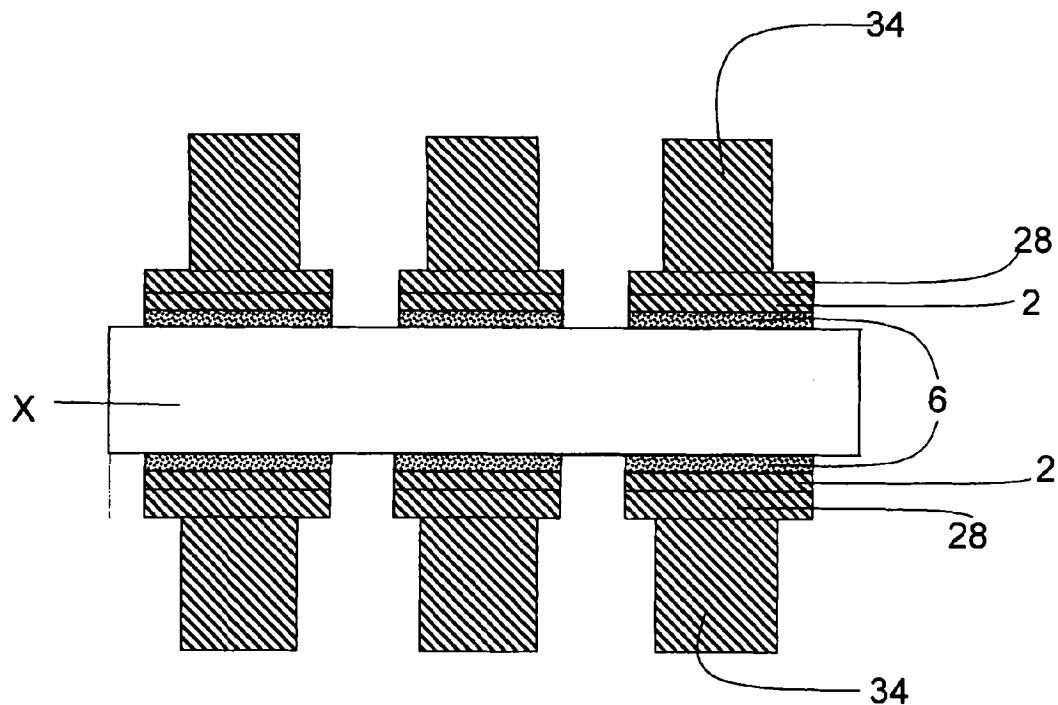


图 10(ix)

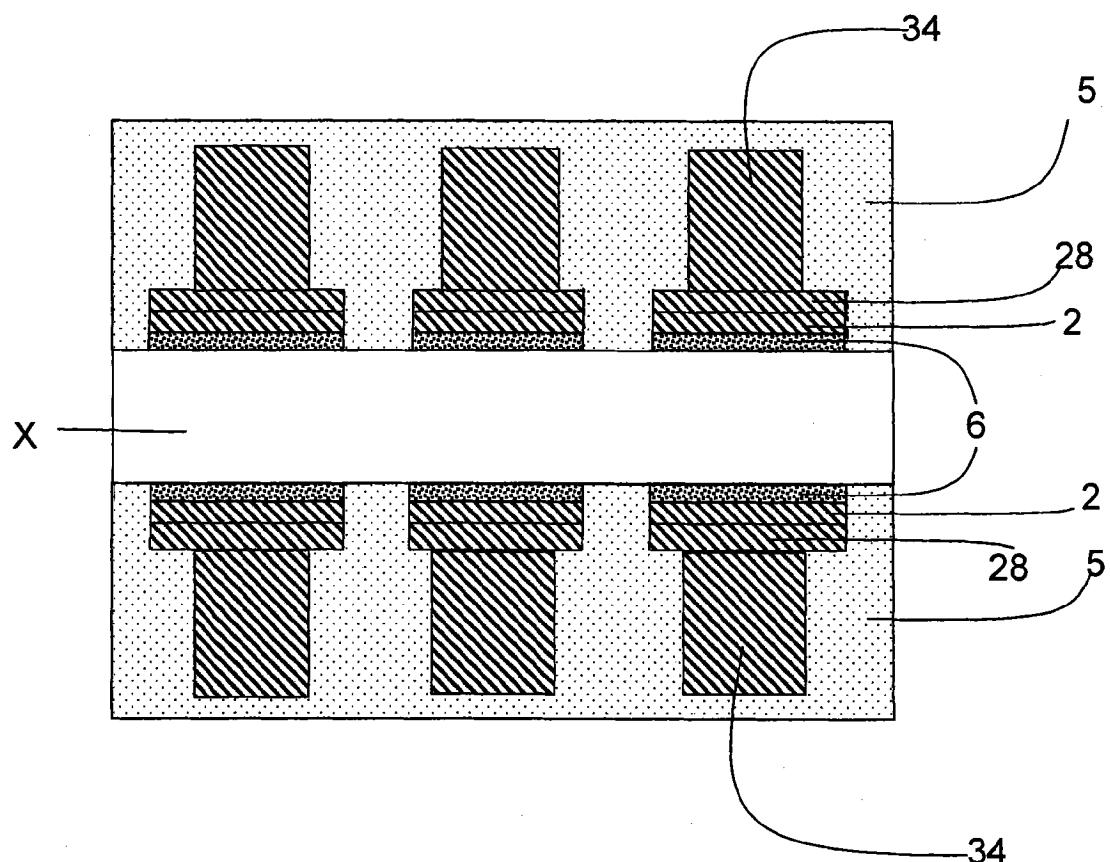


图 10(x)

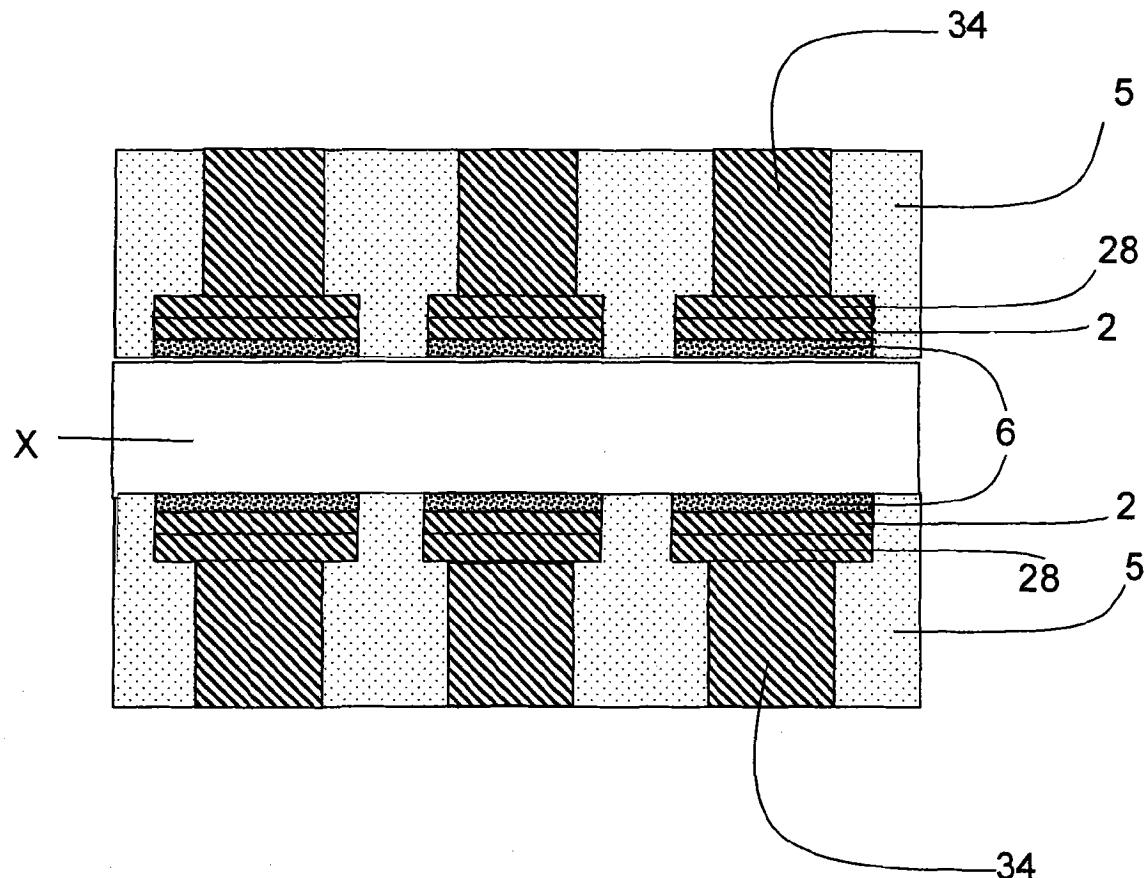


图 10 (xi)

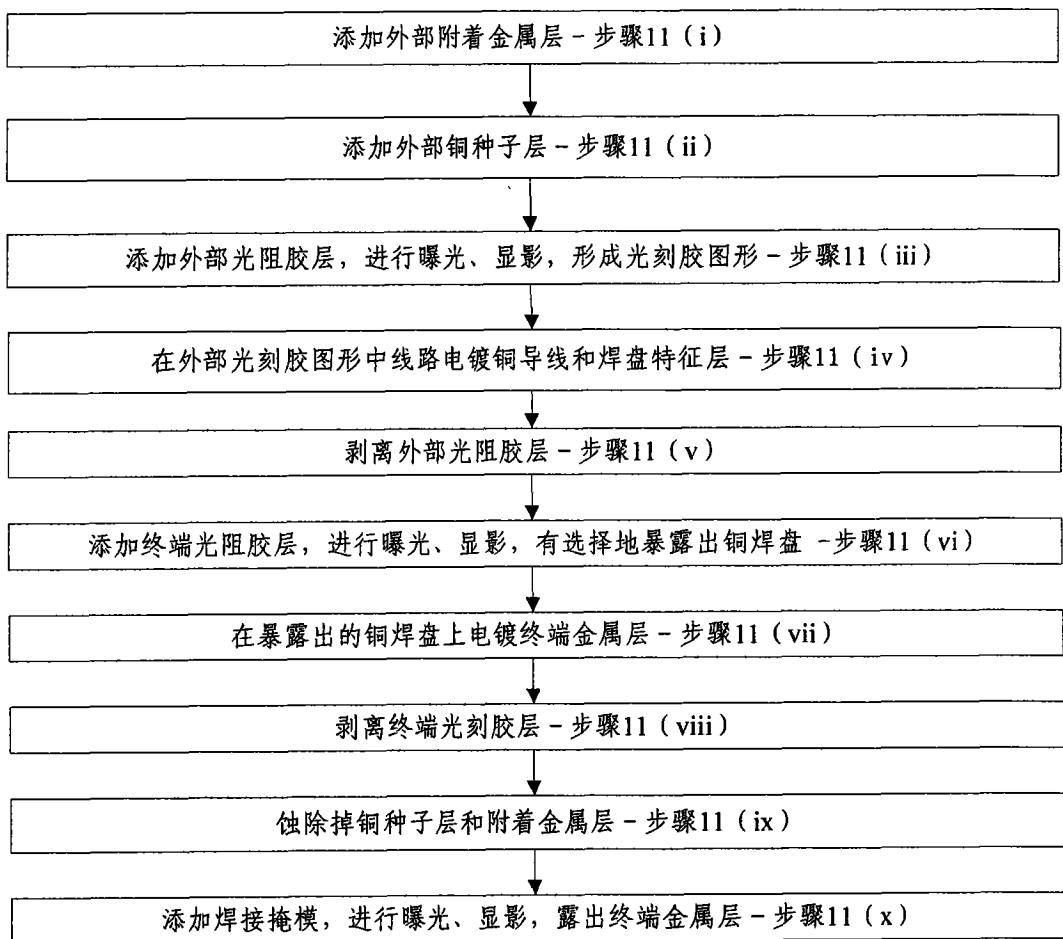


图 11

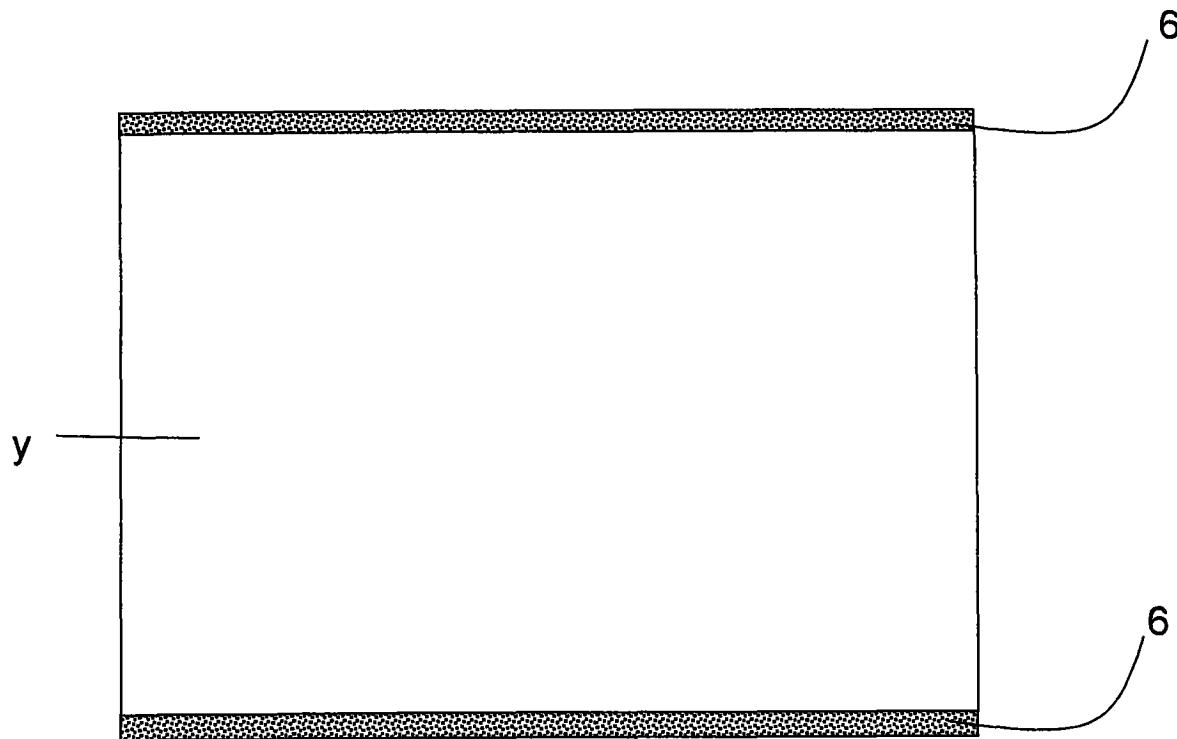


图 11(i)

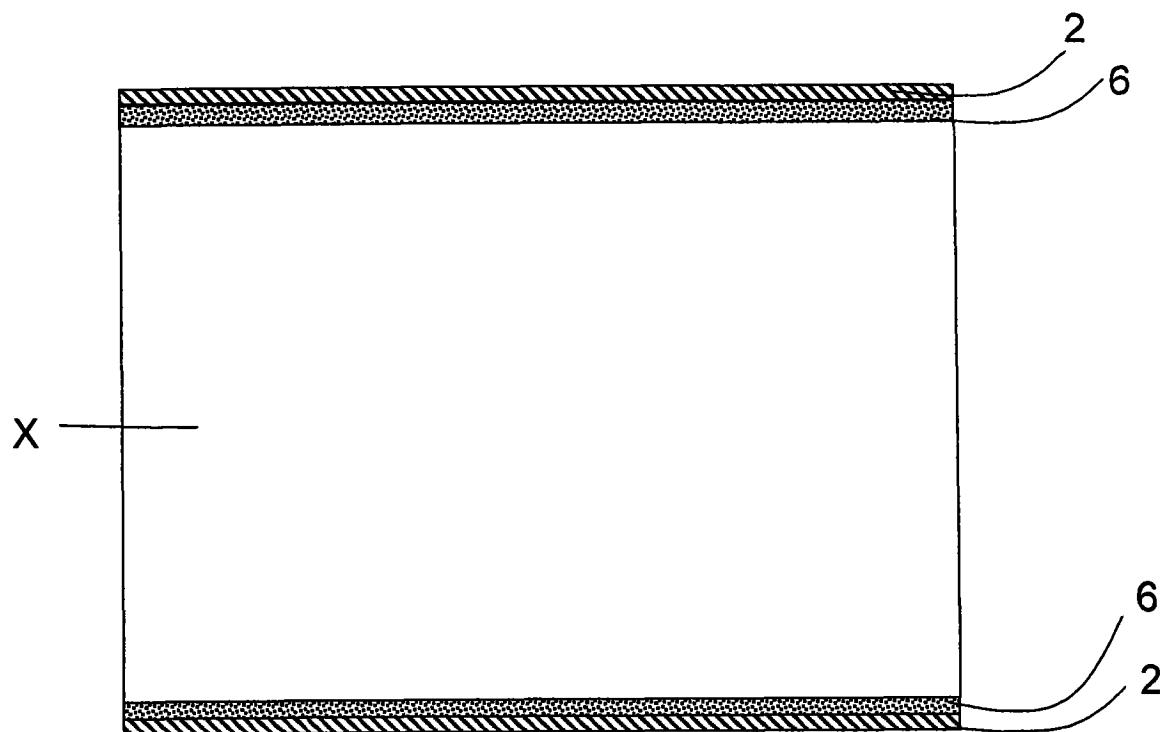


图 11(ii)

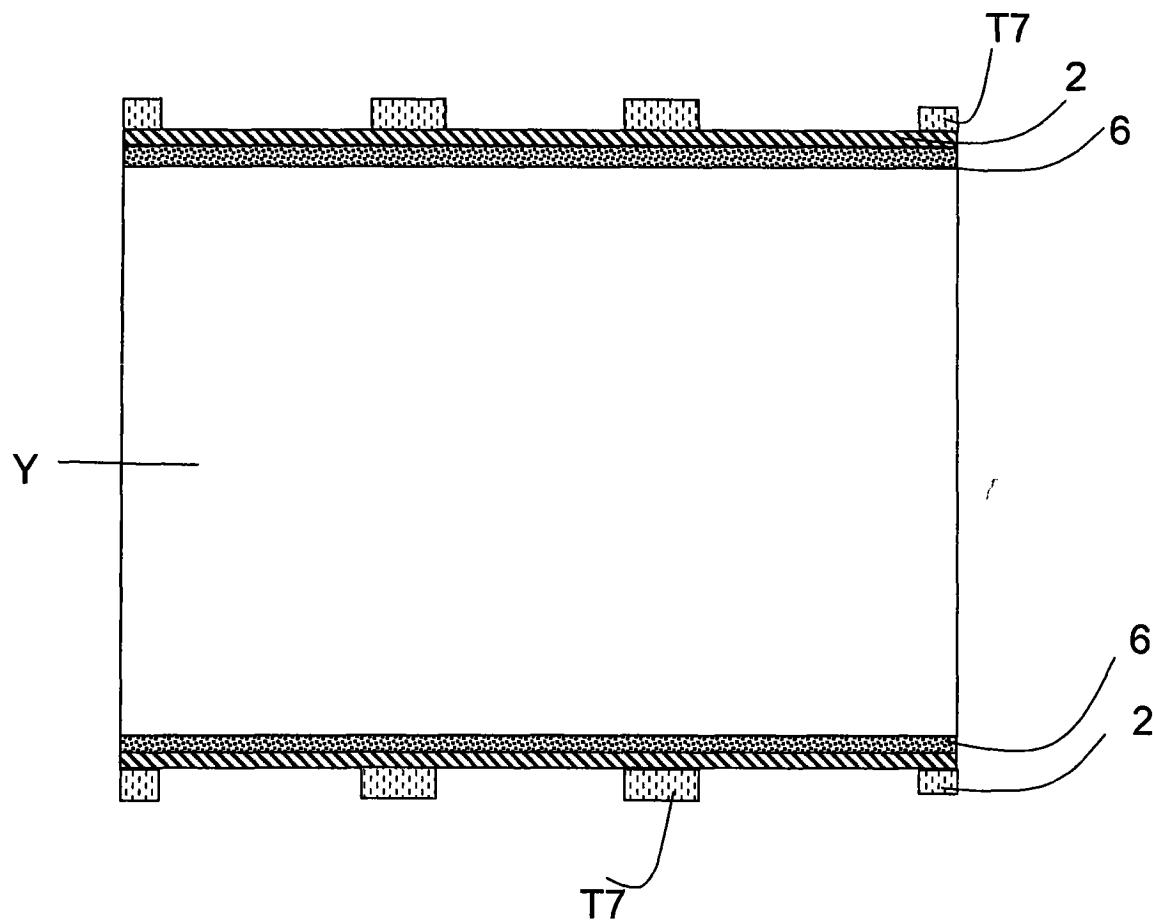


图 11 (iii)

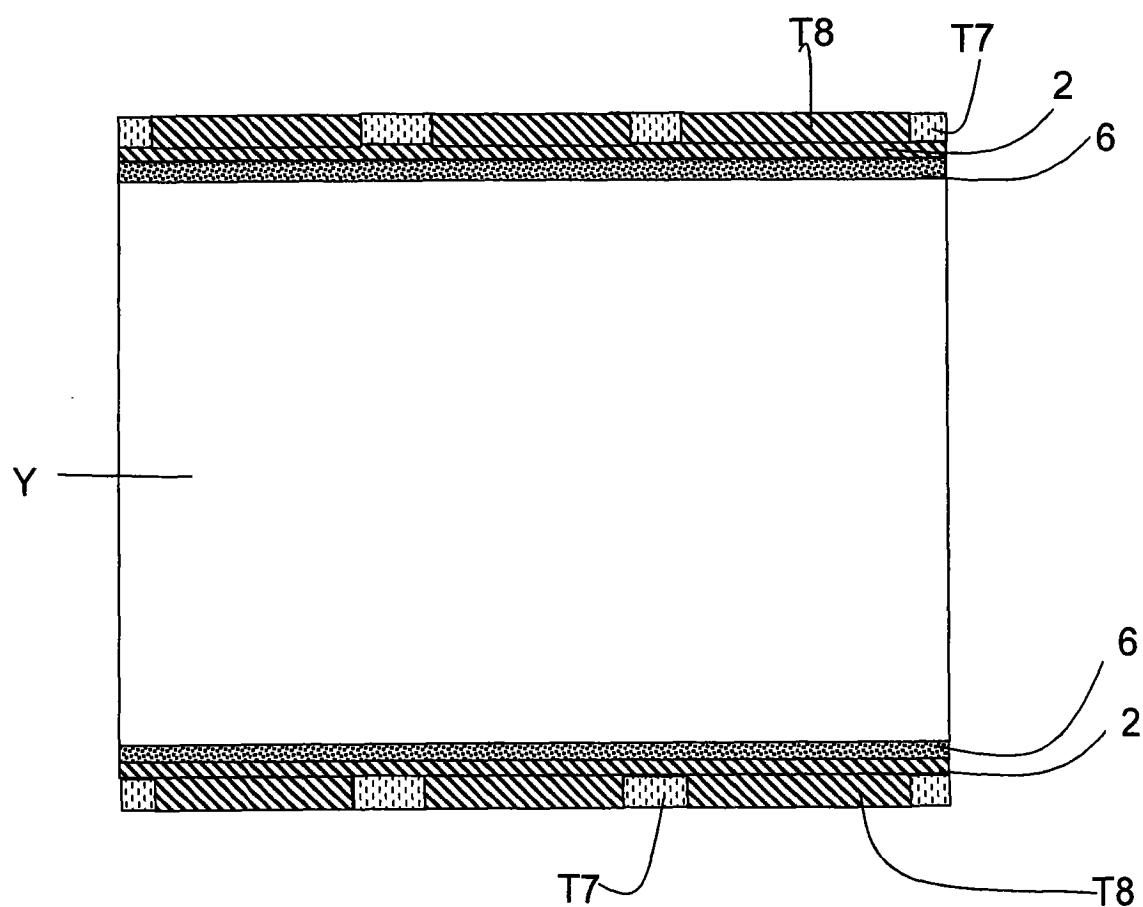


图 11(iv)

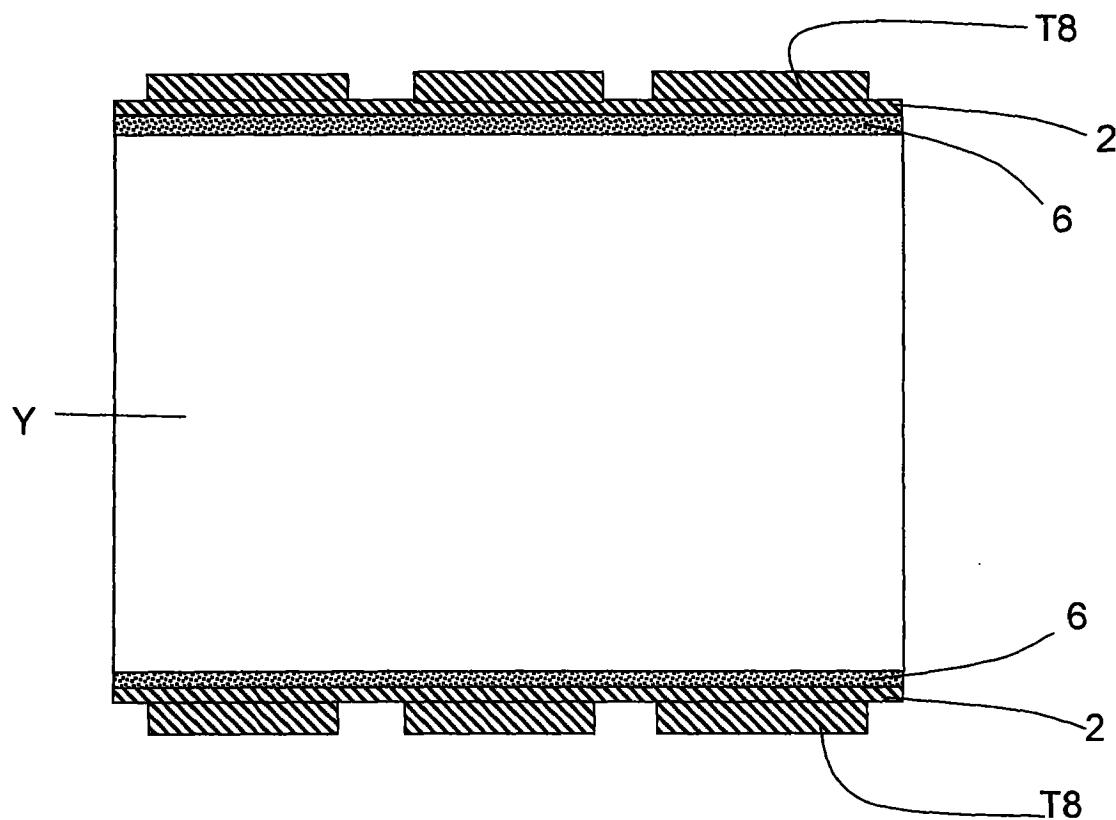


图 11(v)

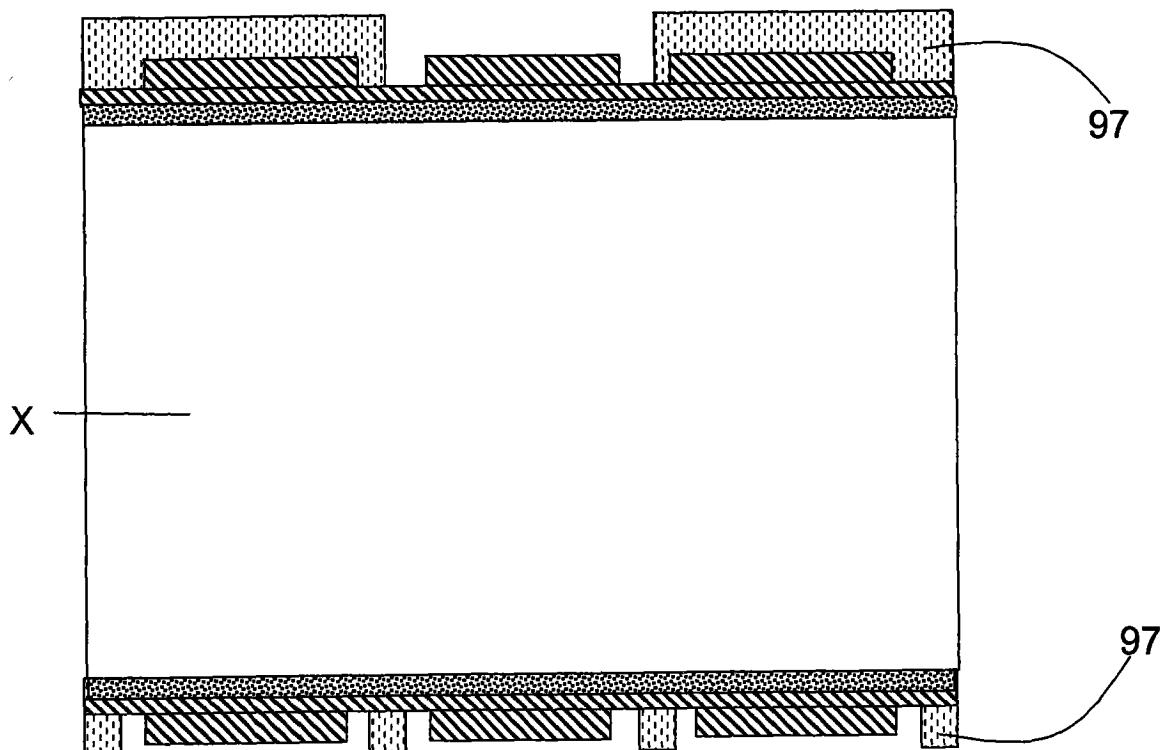


图 11(vi)

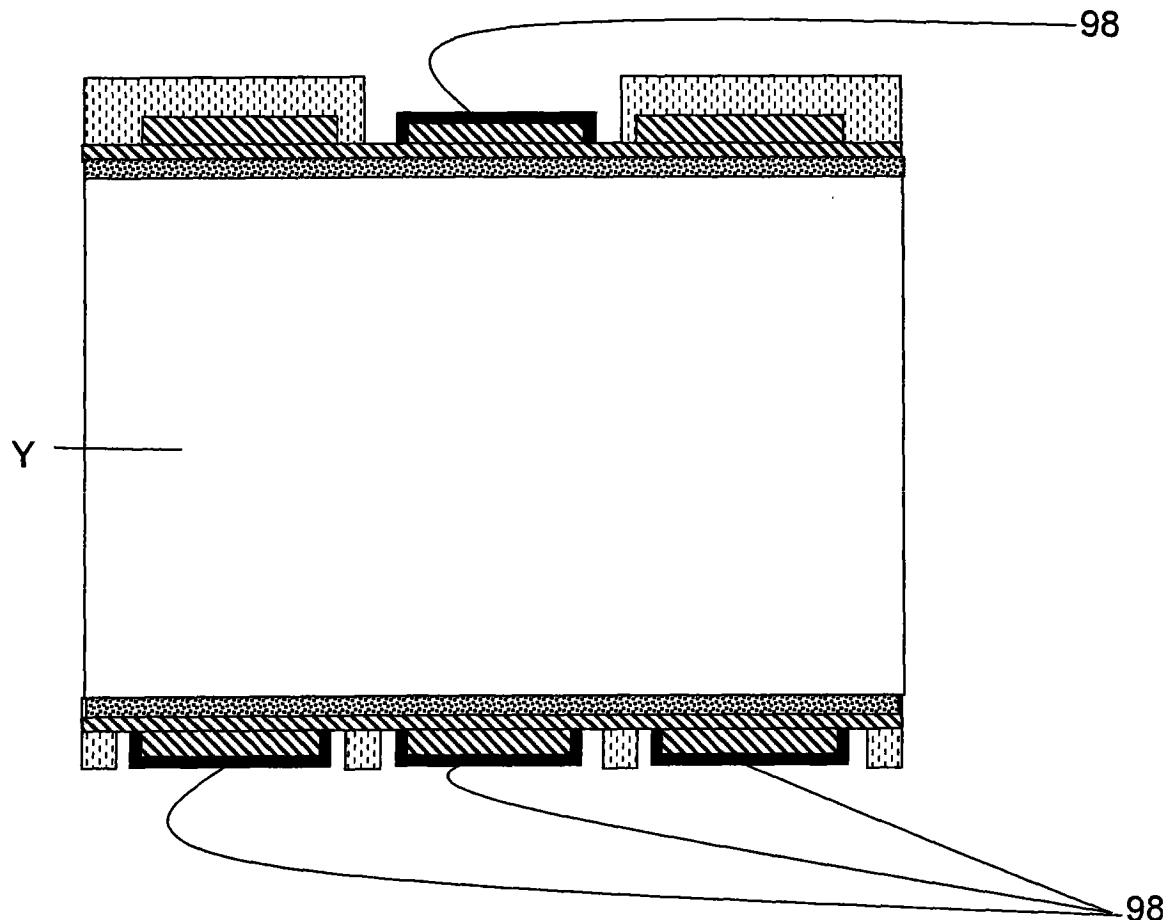


图 11 (vii)

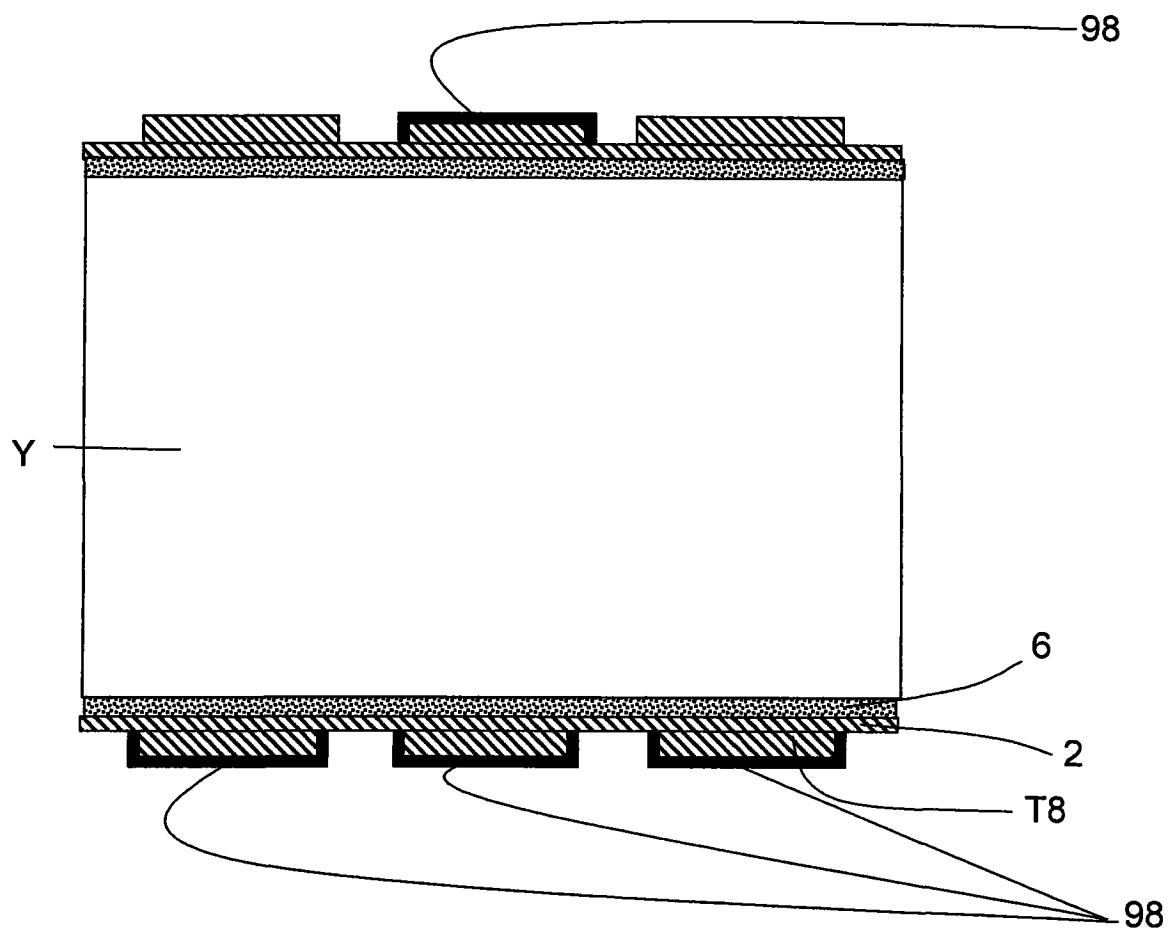


图 11 (viii)

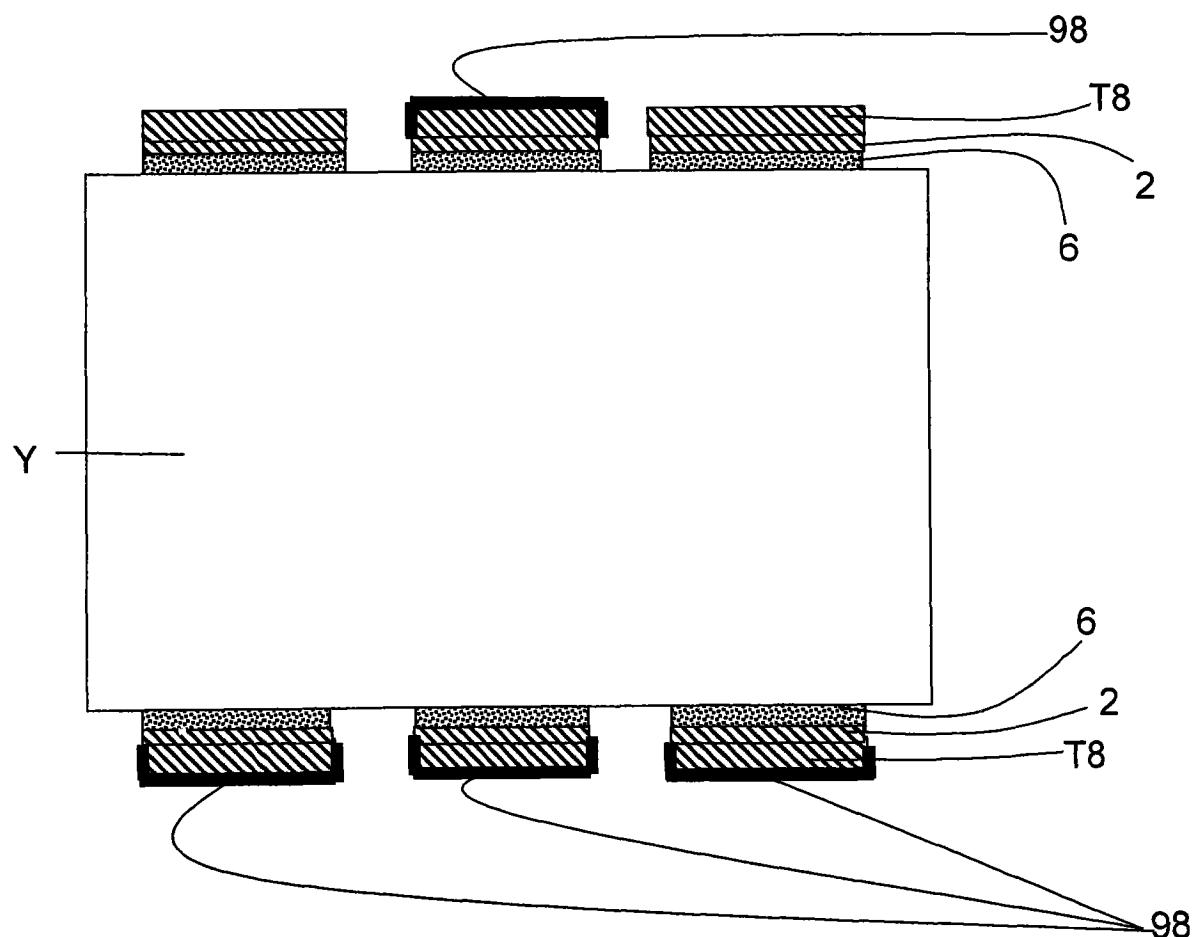


图 11(ix)

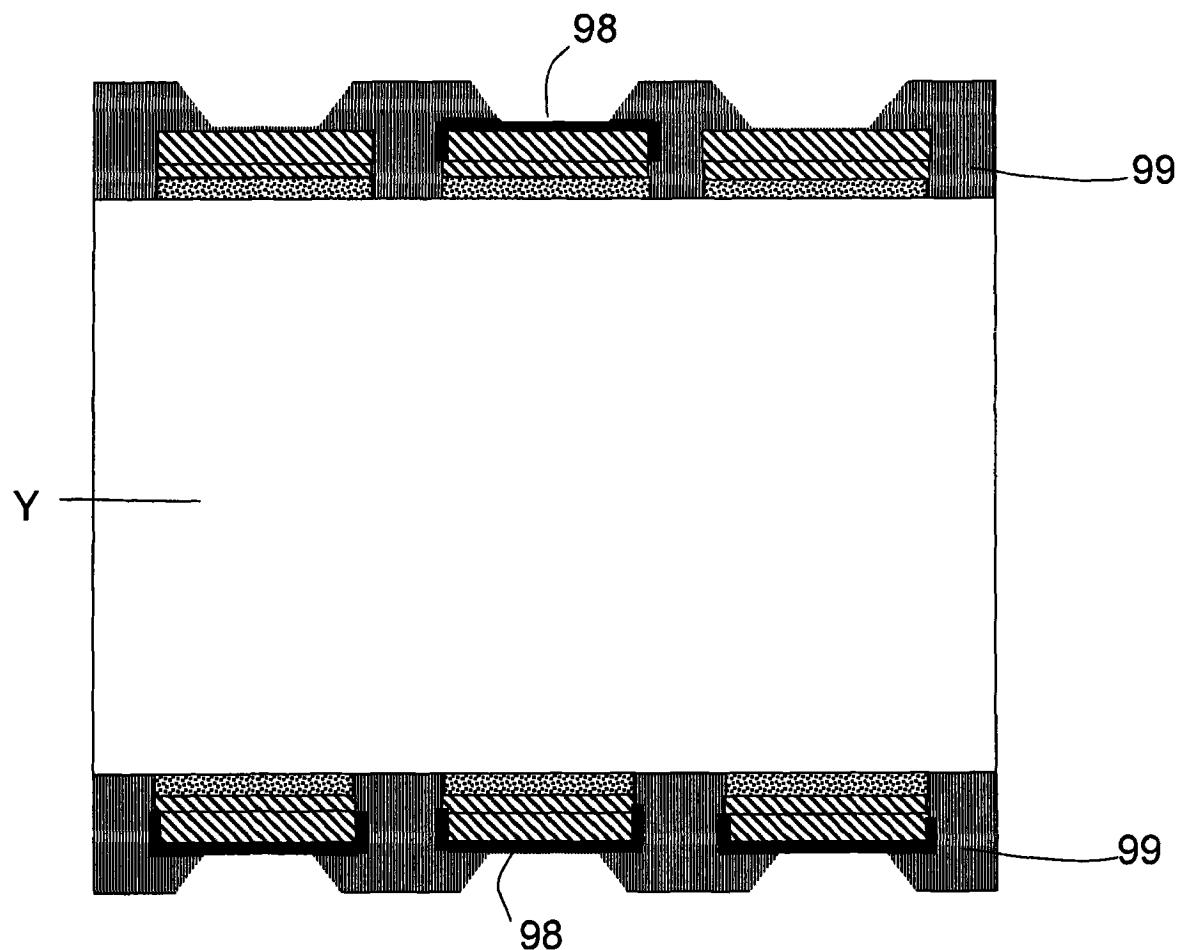


图 11(x)

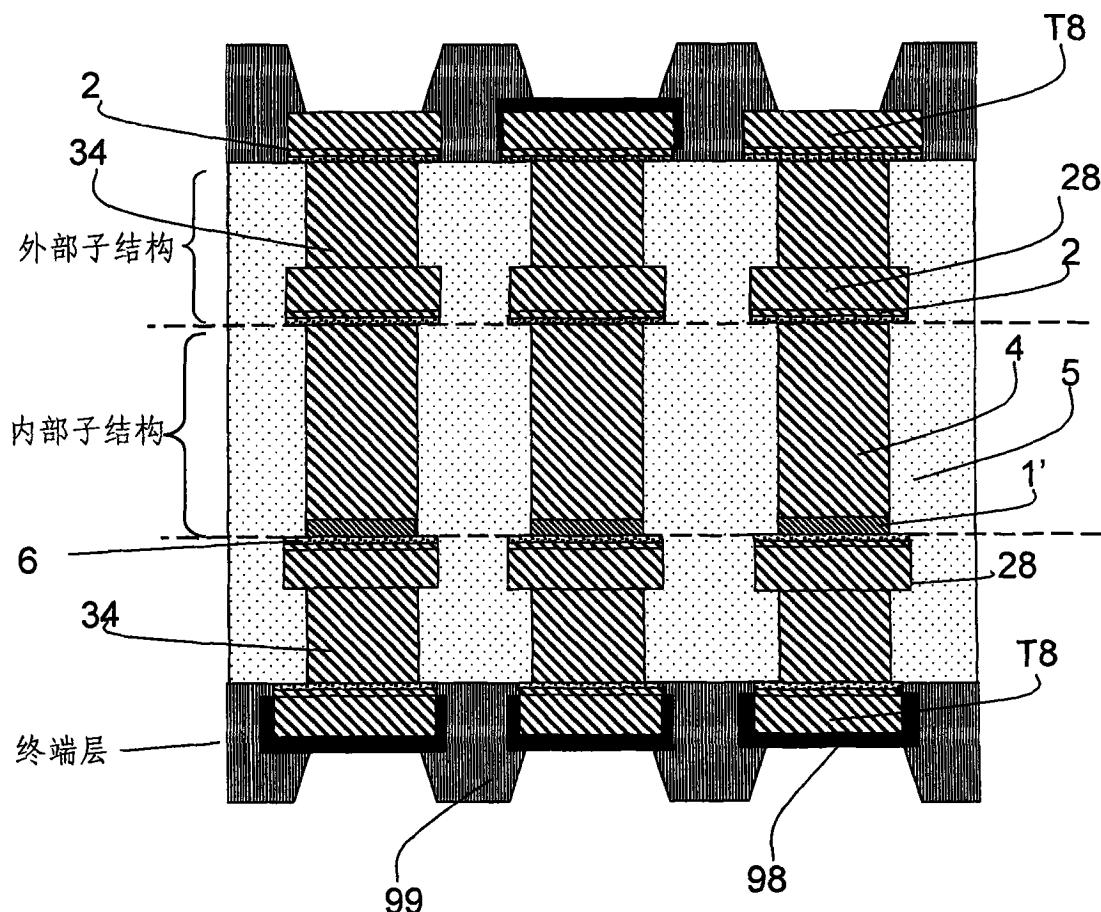


图 12

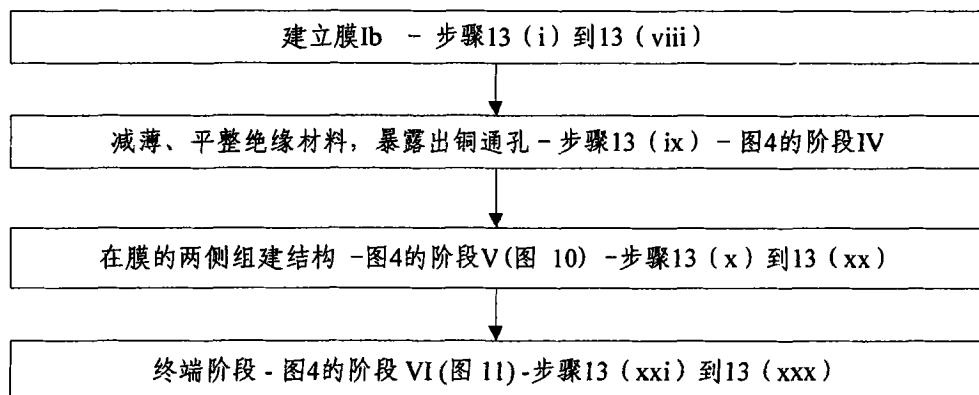


图 13

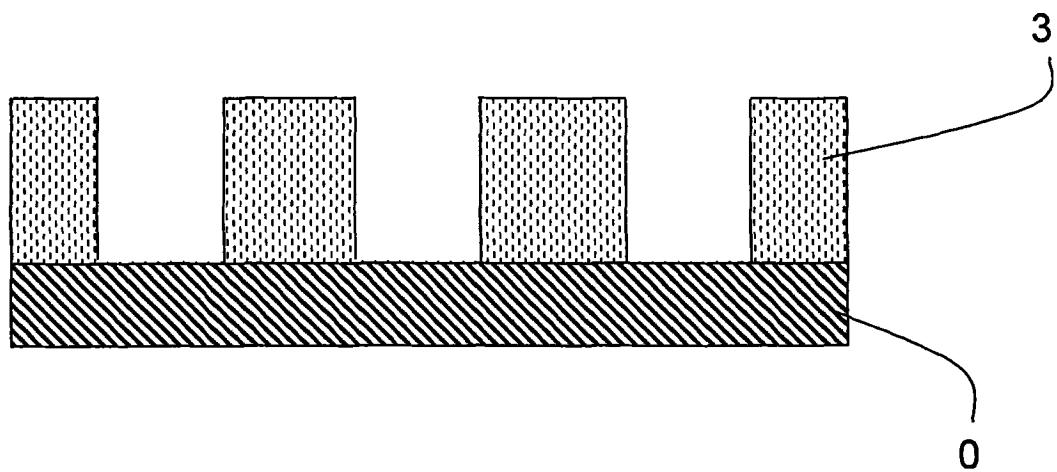


图 13(i)

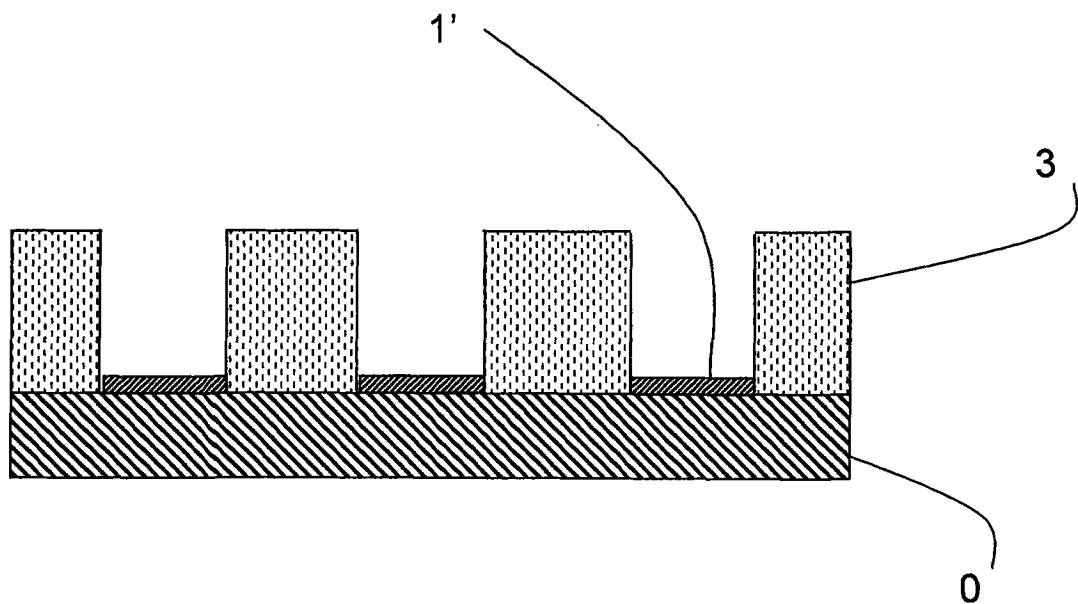


图 13(ii)

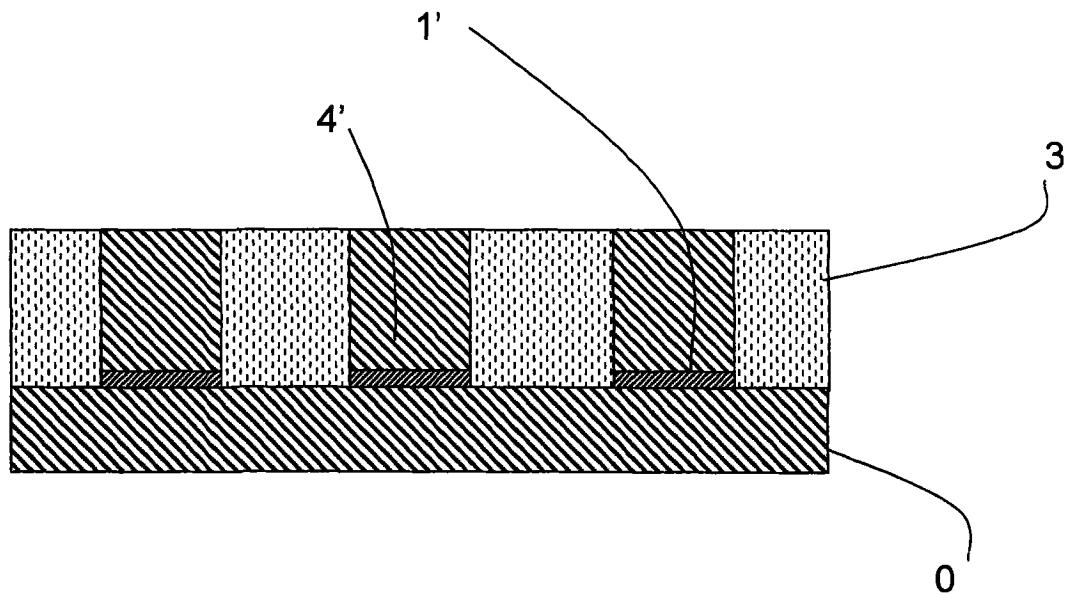


图 13(iii)

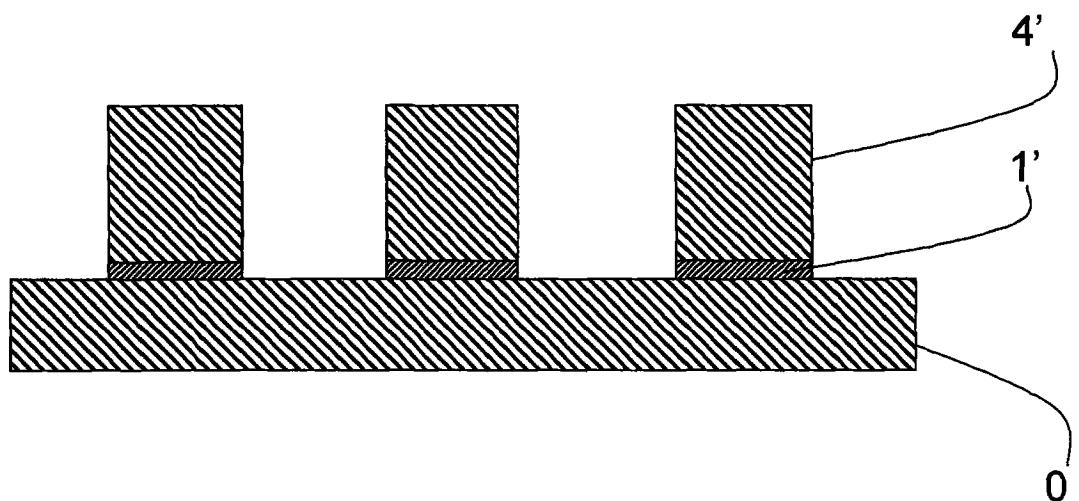


图 13(iv)

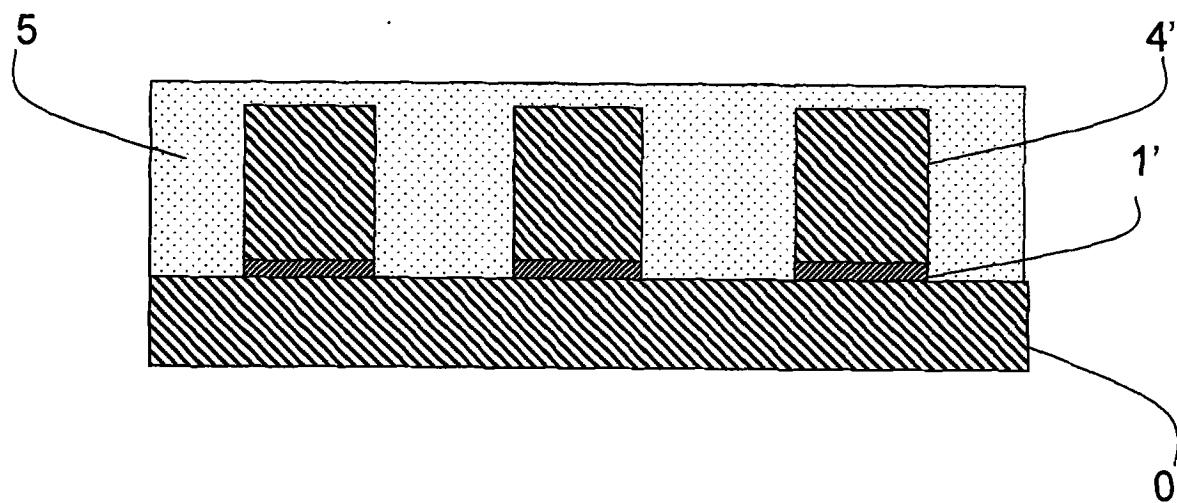


图 13(v)

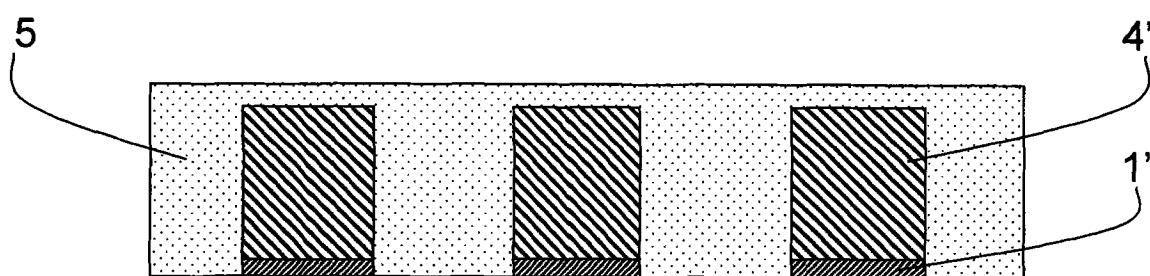


图 13(vi)

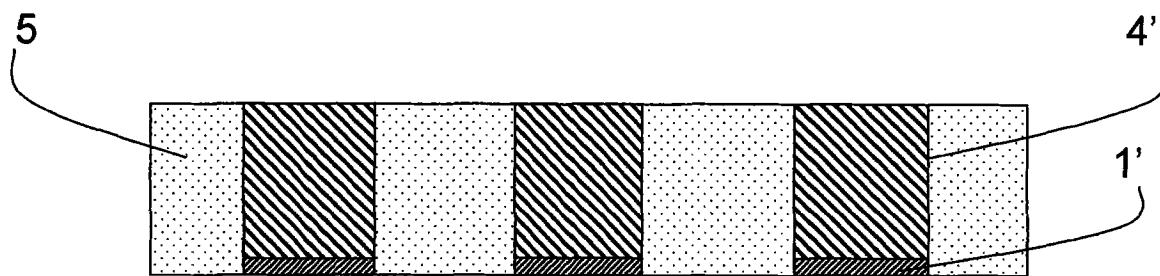


图 13(vii)

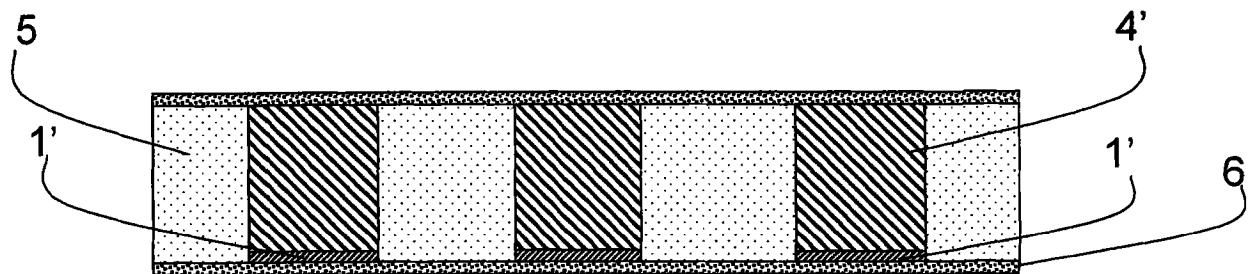


图 13 (viii)

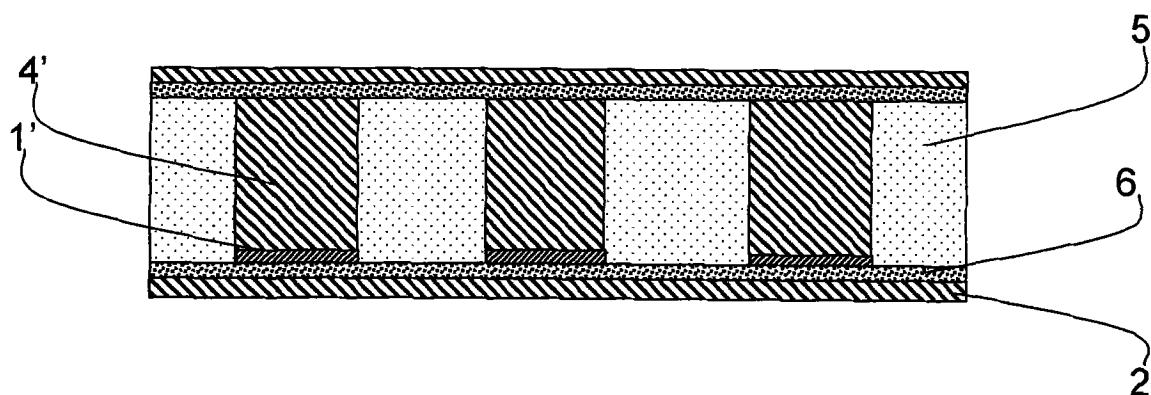


图 13 (ix)

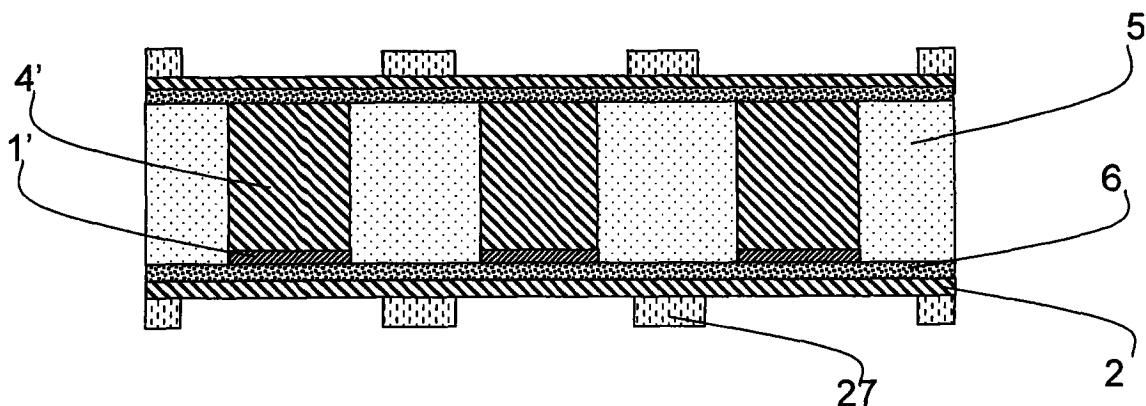


图 13 (x)

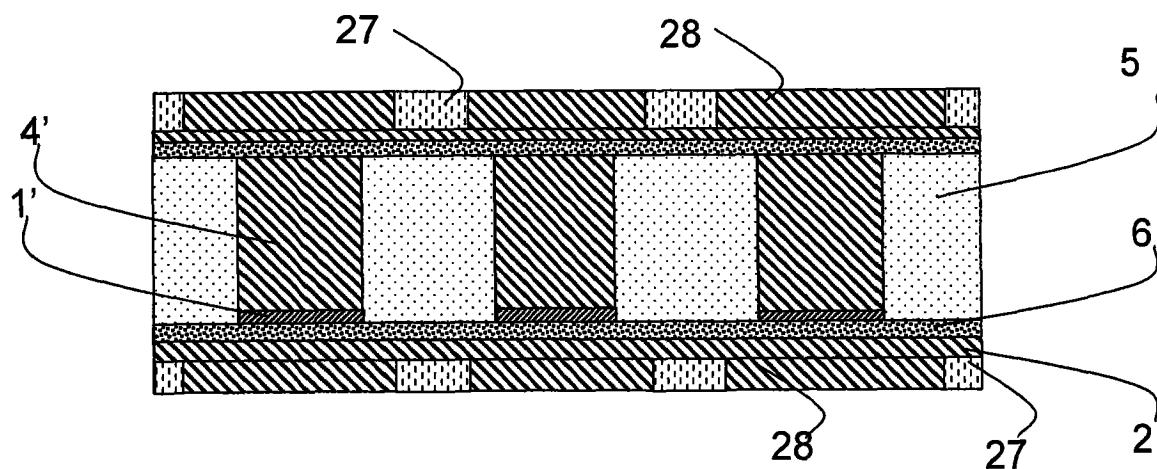


图 13(xi)

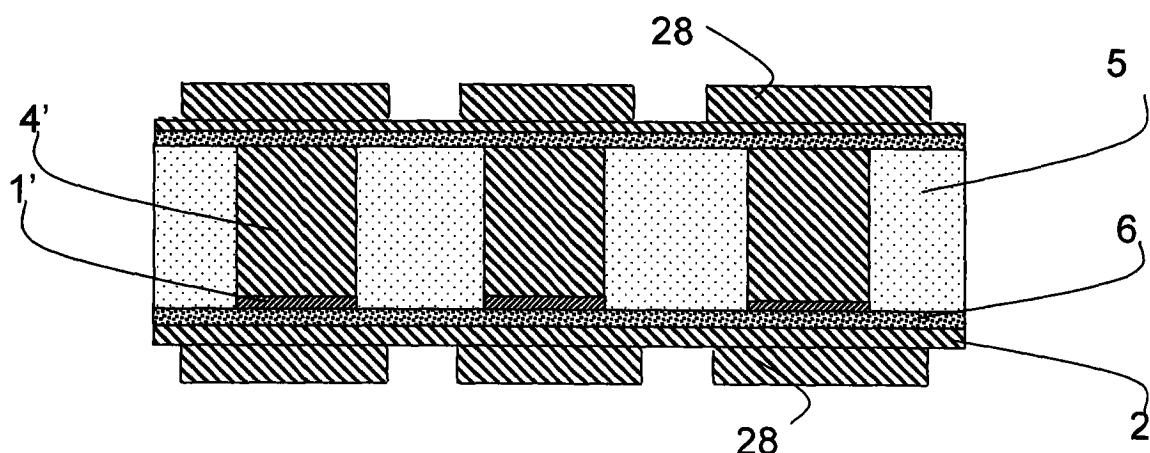


图 13(xii)

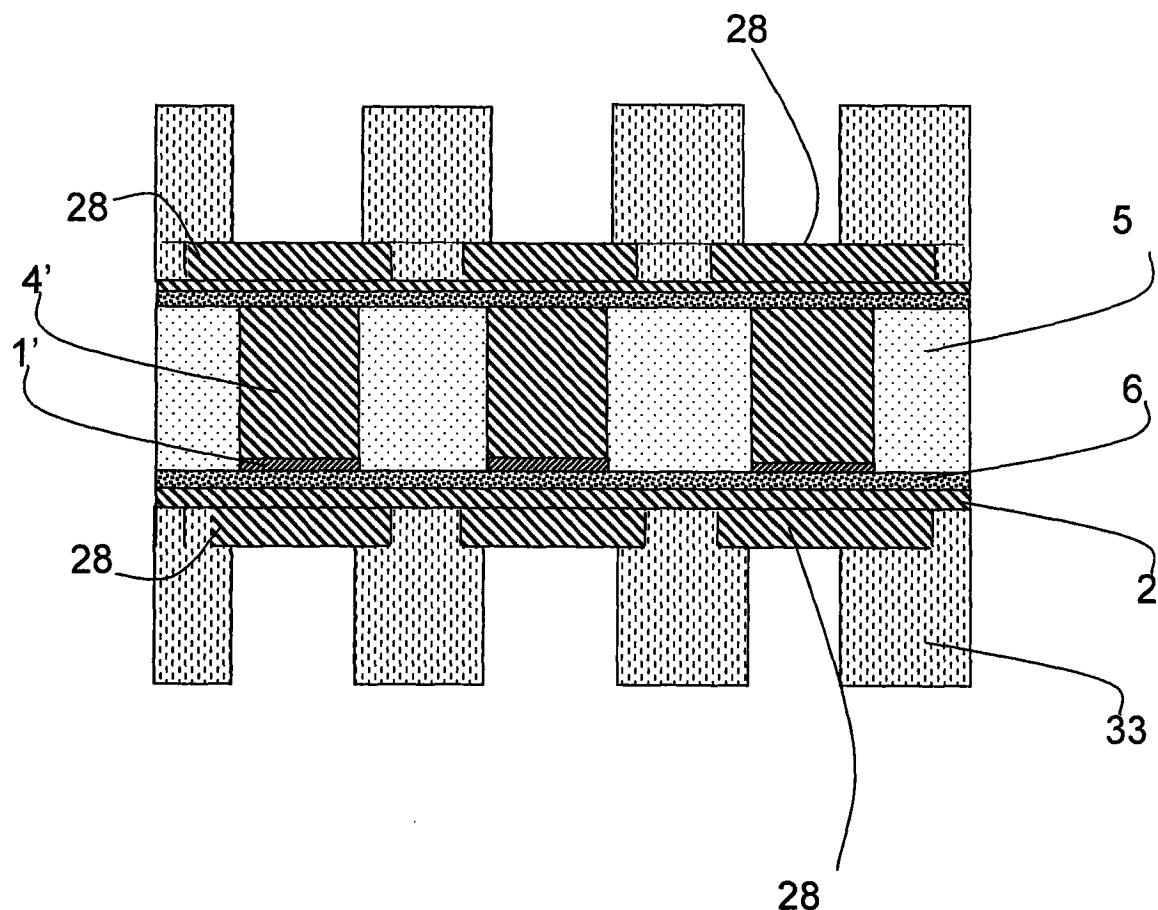


图 13(xiii)

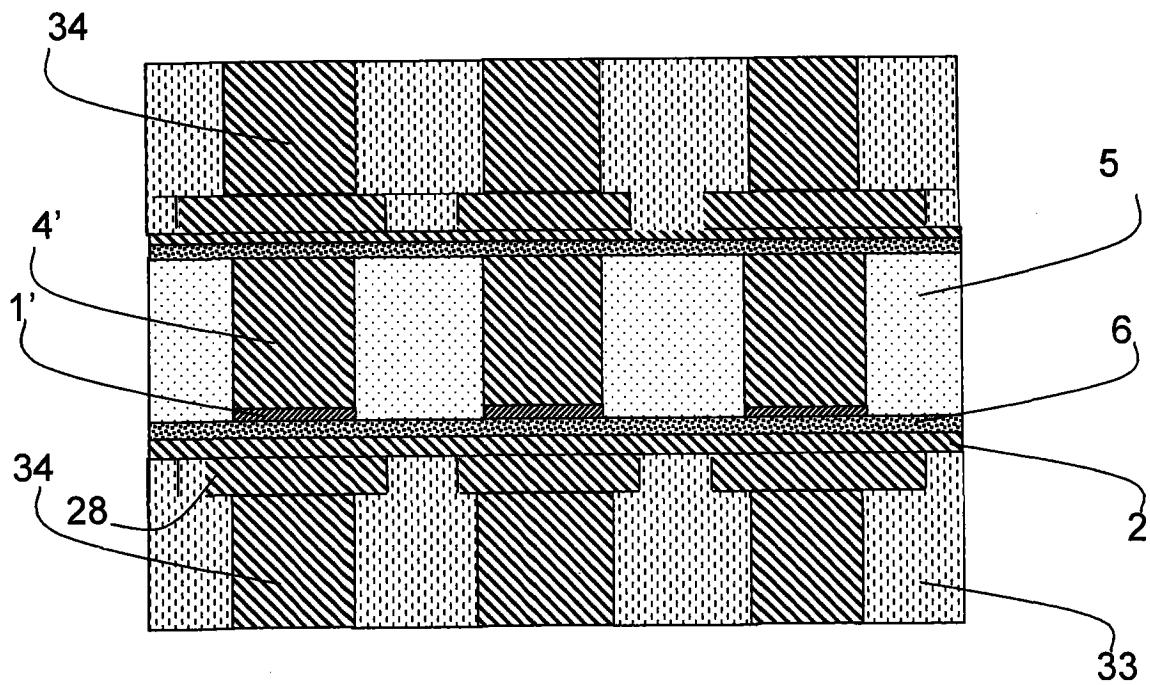


图 13(xiv)

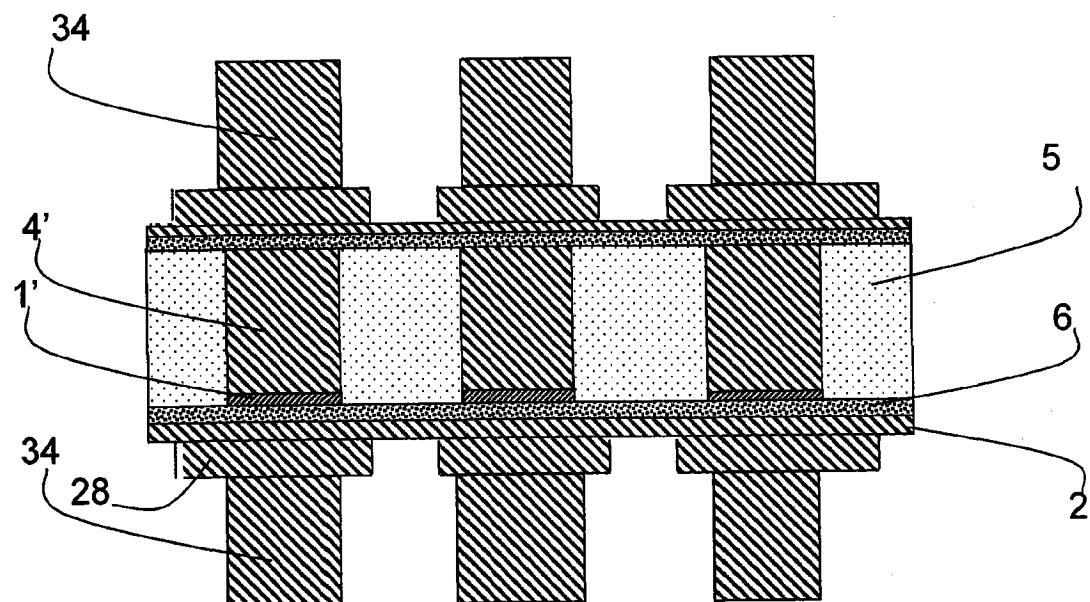


图 13(xv)

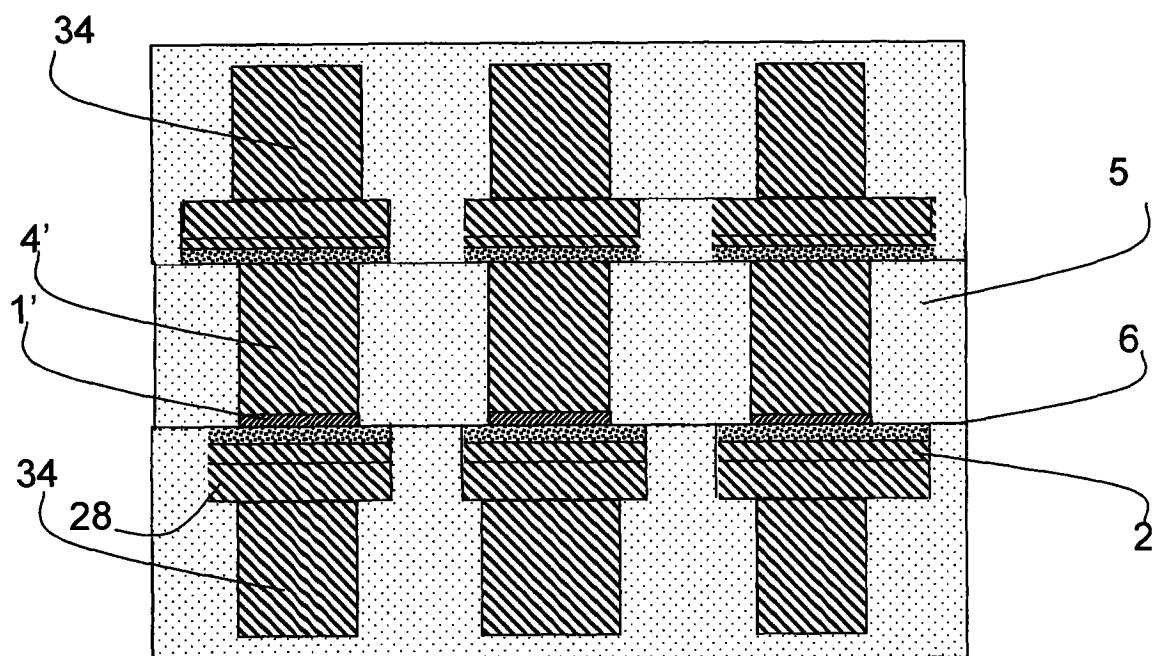


图 13(xvi)

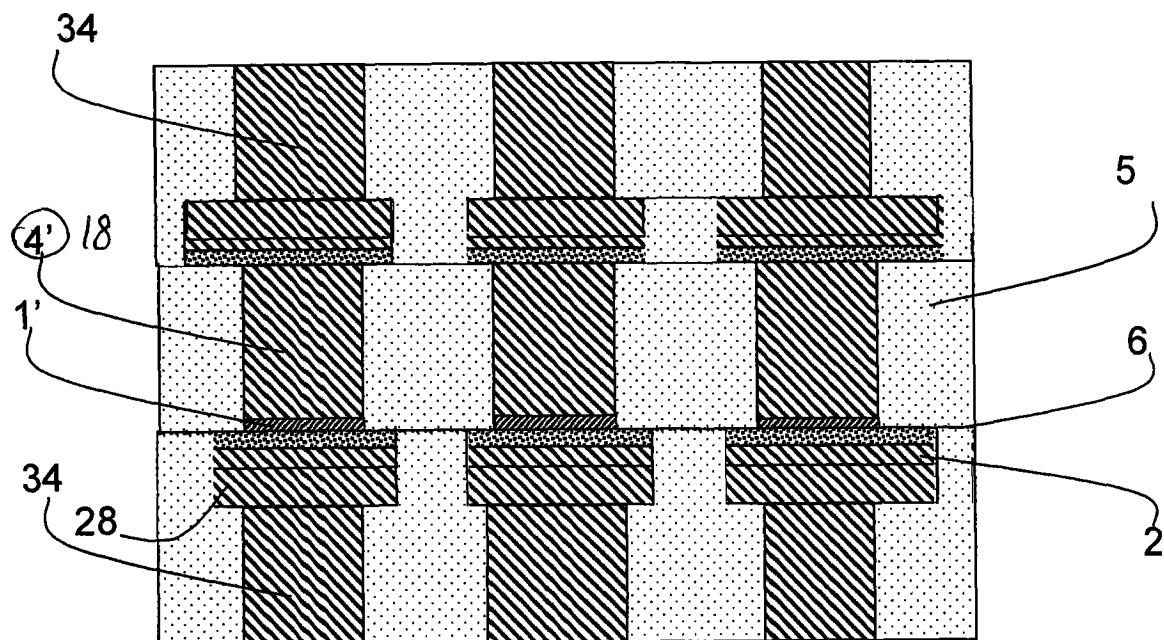


图 13 (xvii)

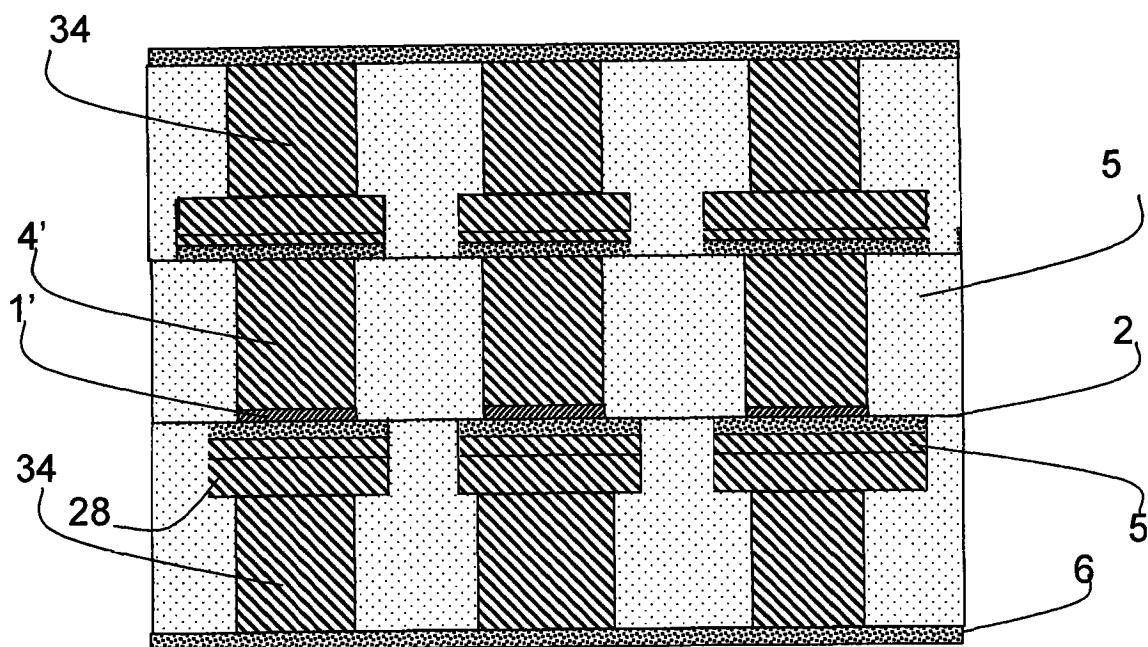


图 13 (xviii)

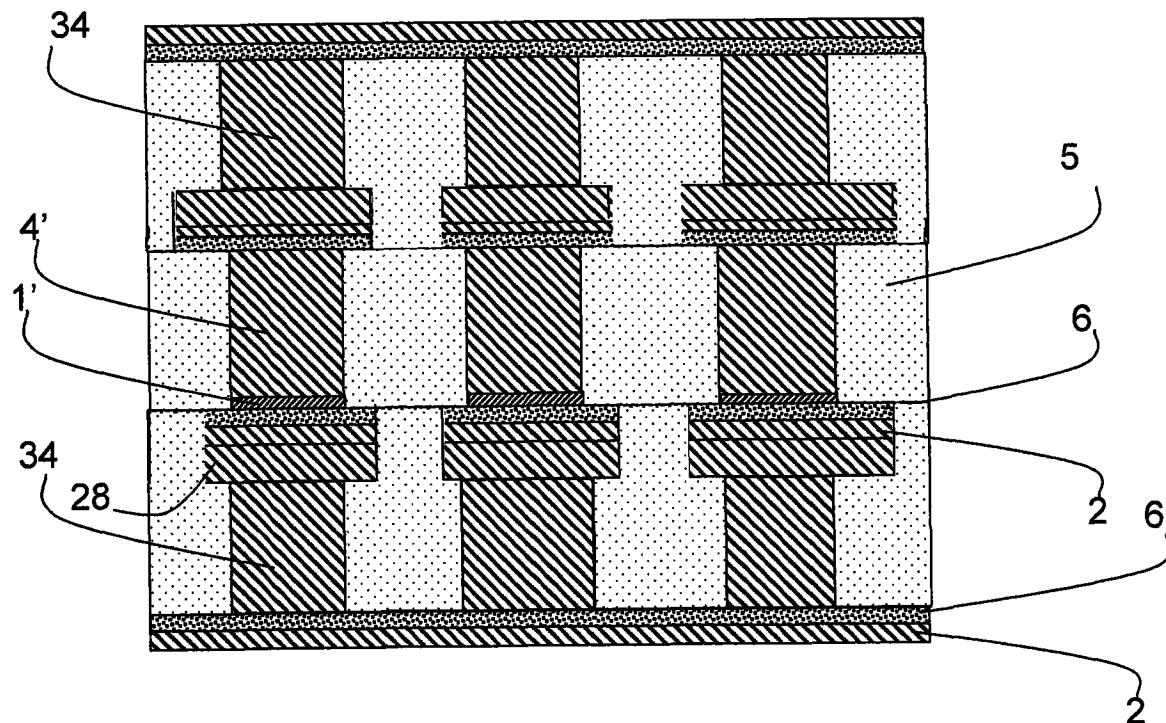


图 13(xix)

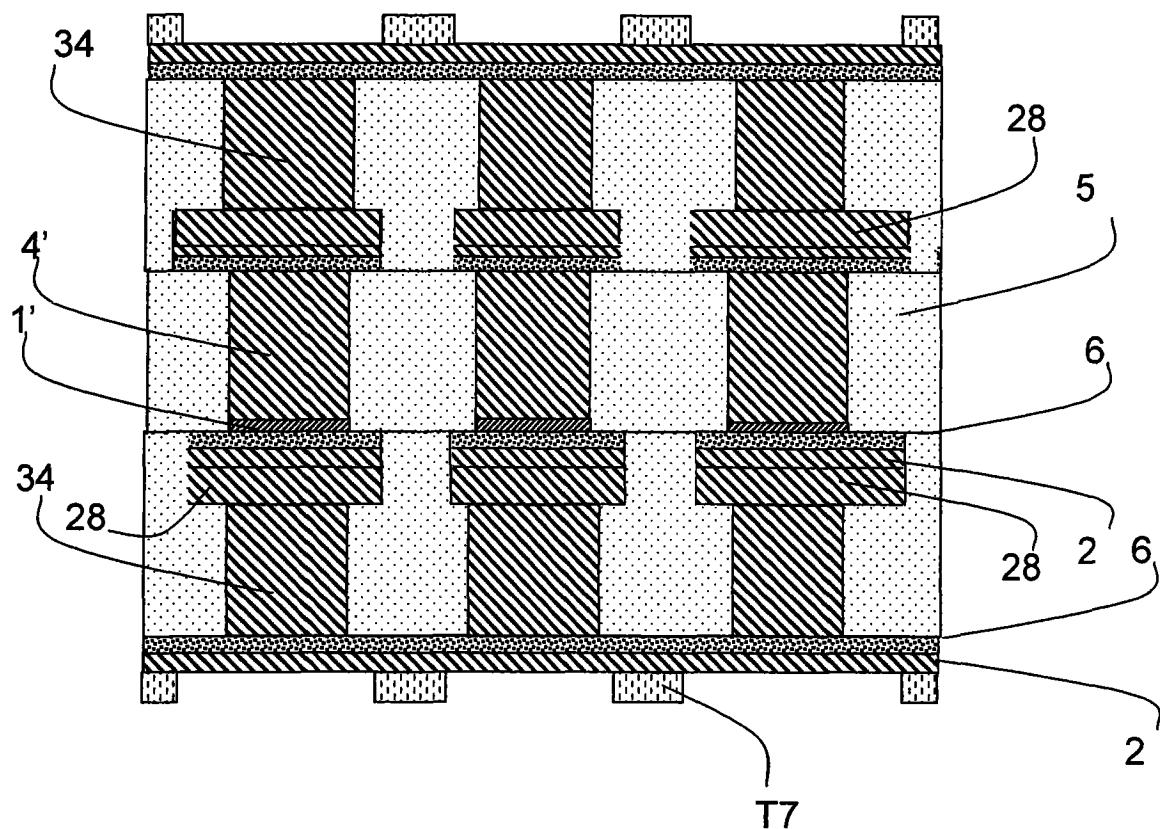


图 13(xx)

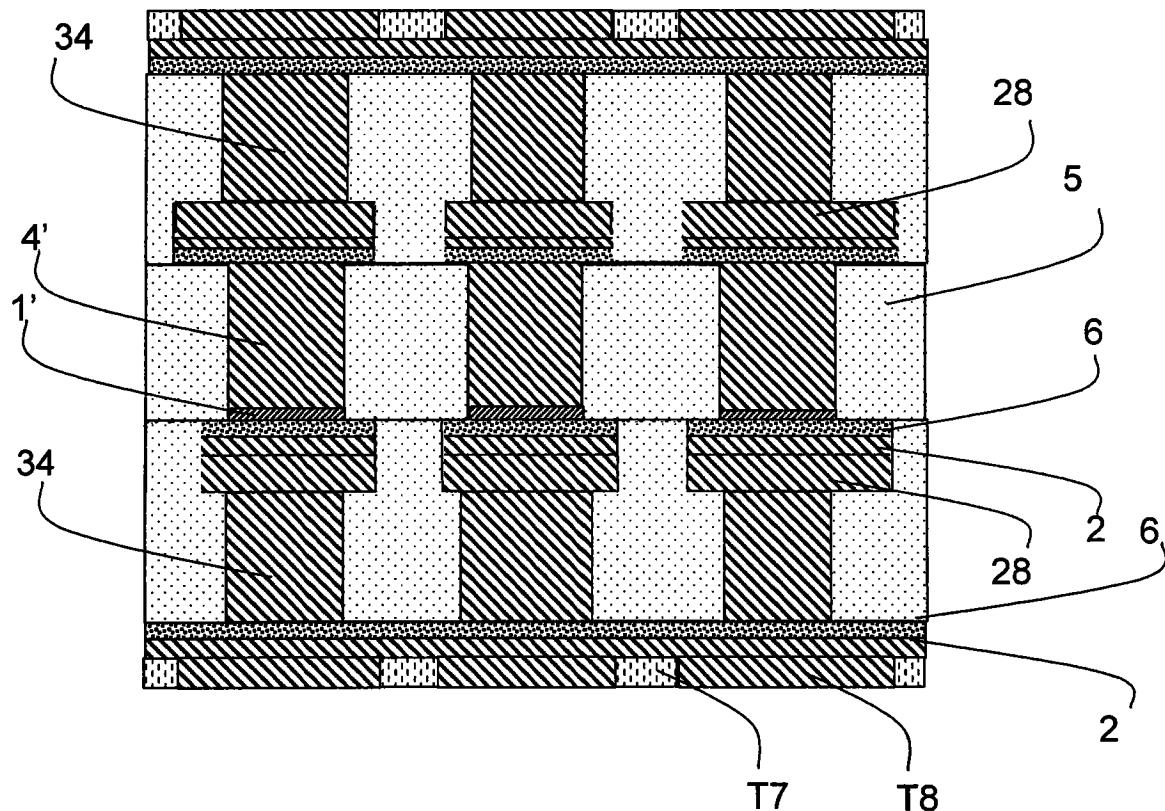


图 13 (xxi)

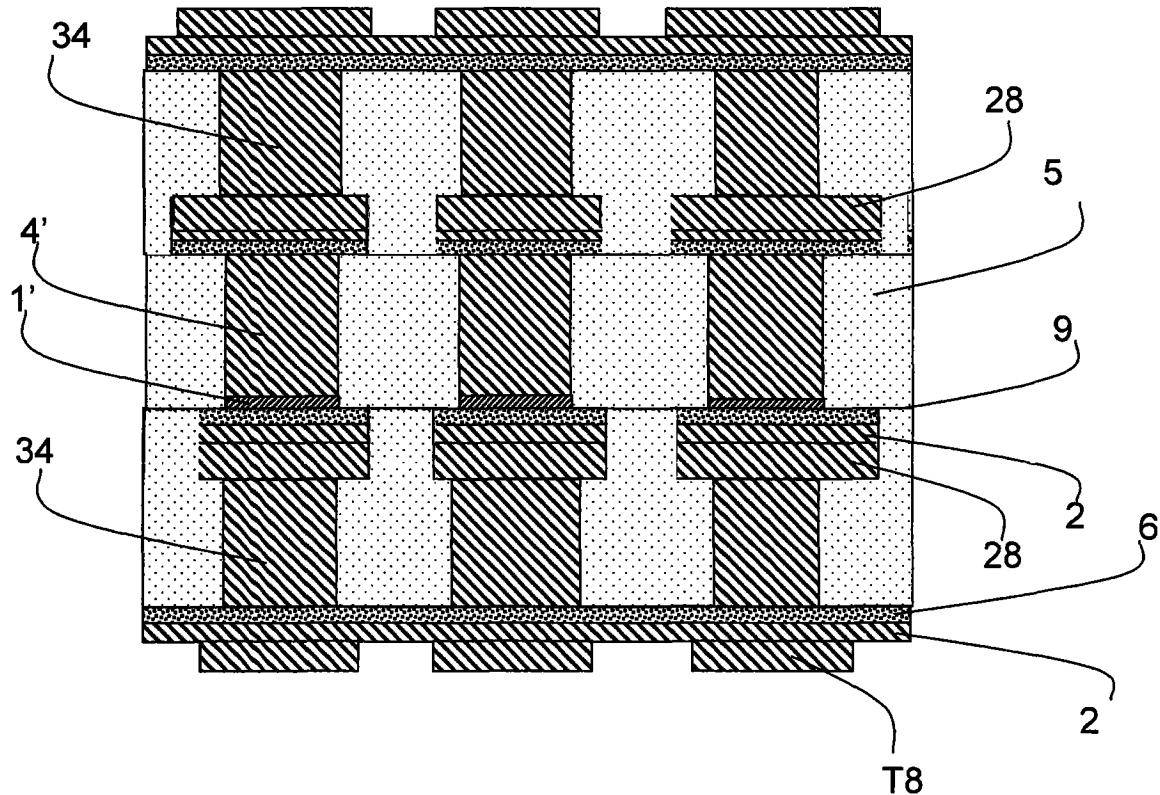


图 13 (xxii)

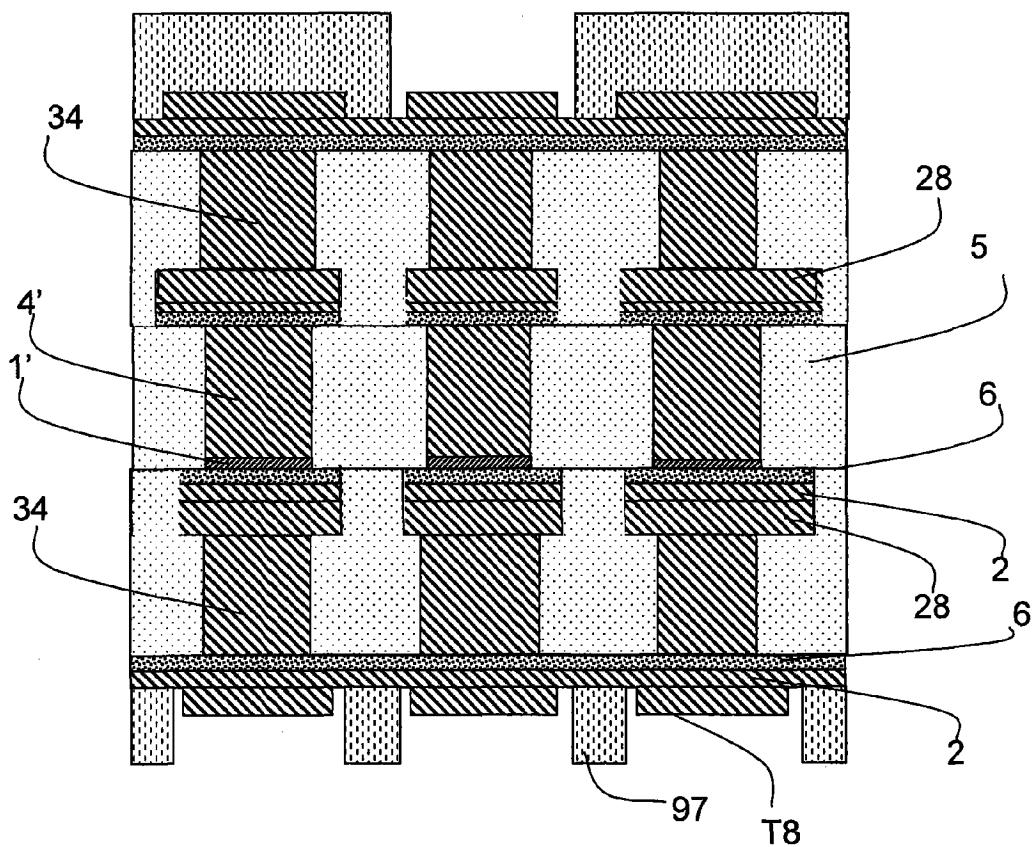


图 13(xxiii)

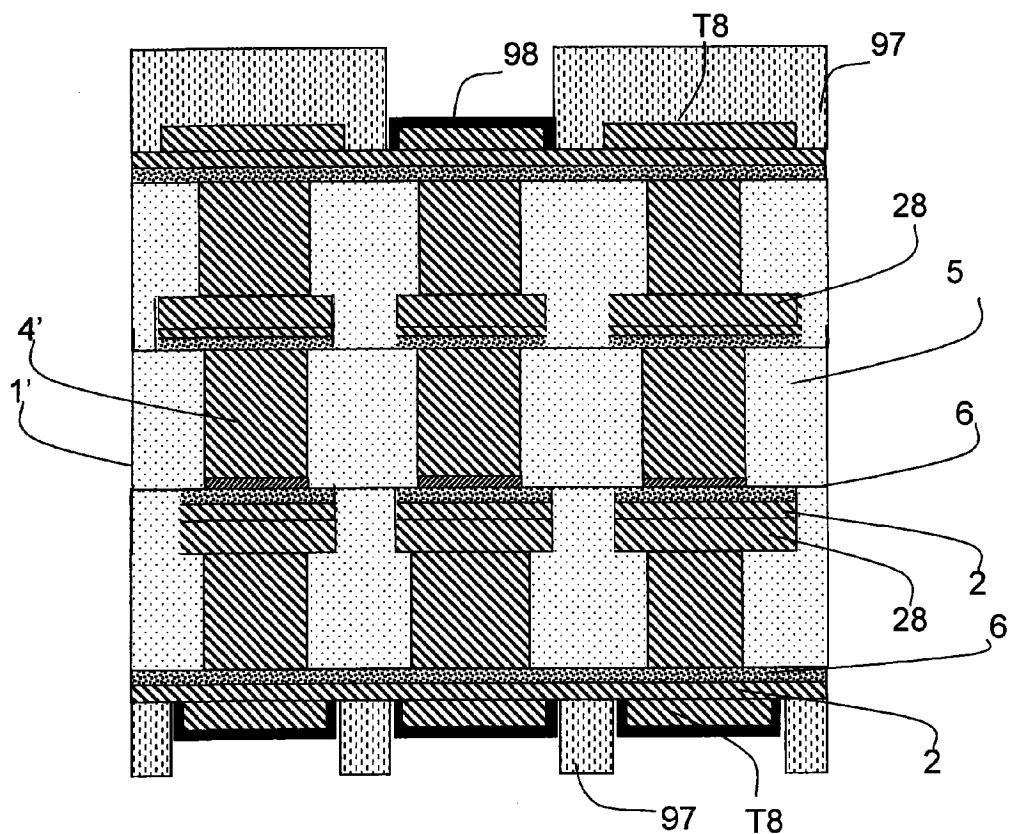


图 13(xxiv)

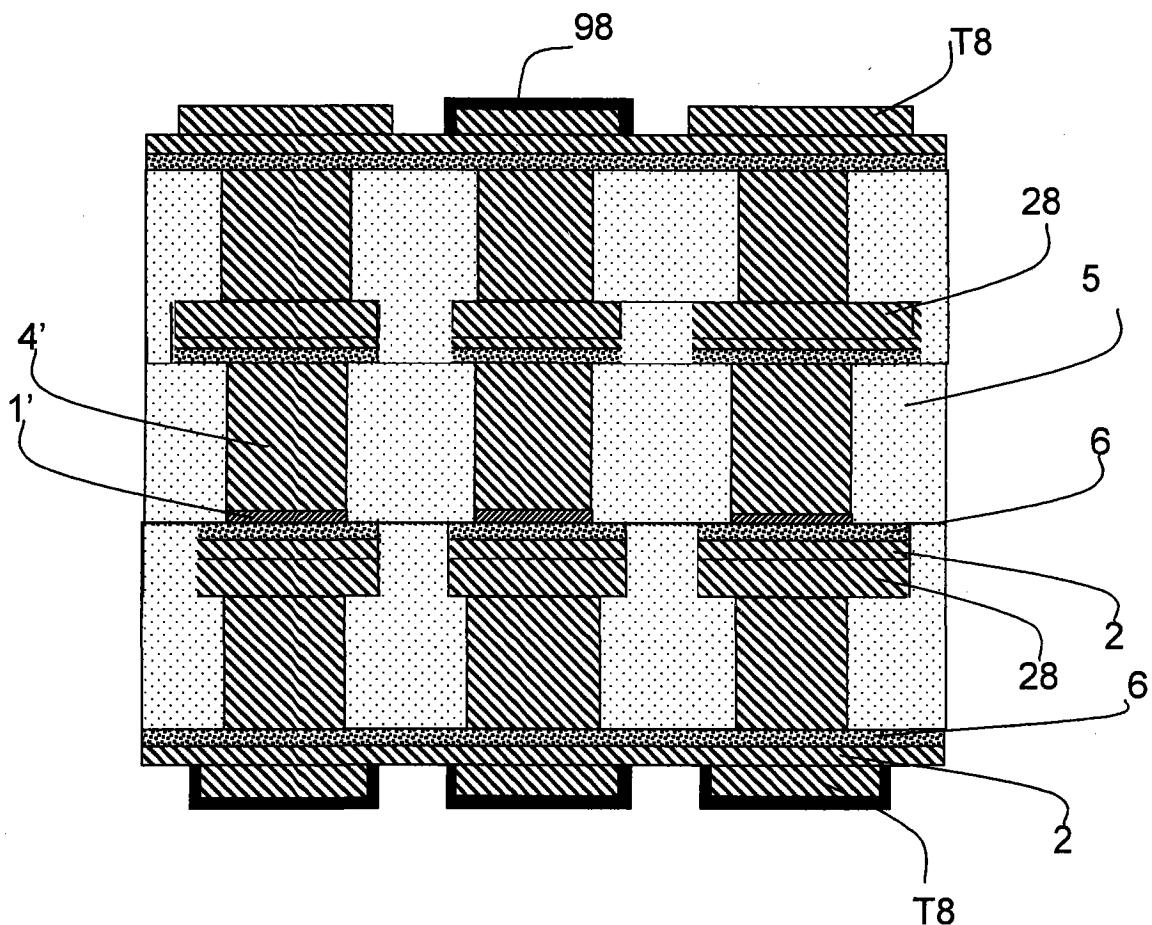


图 13(xxv)

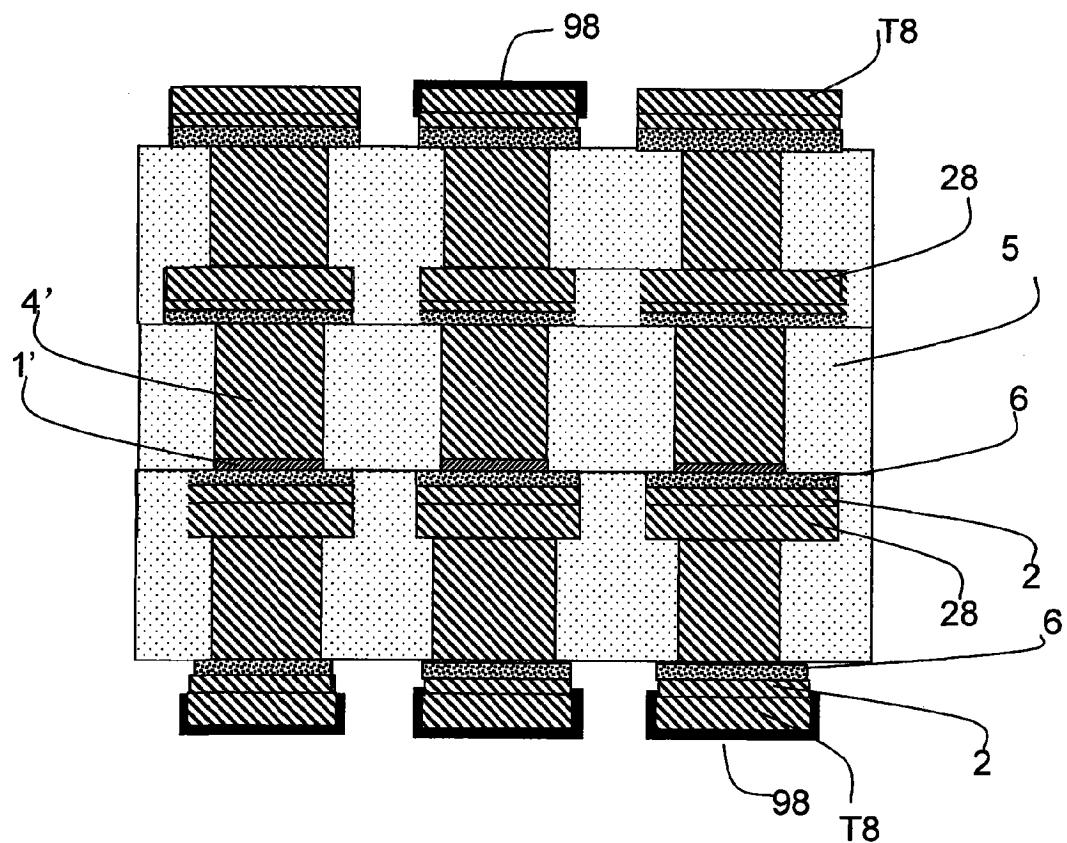


图 13(xxvi)

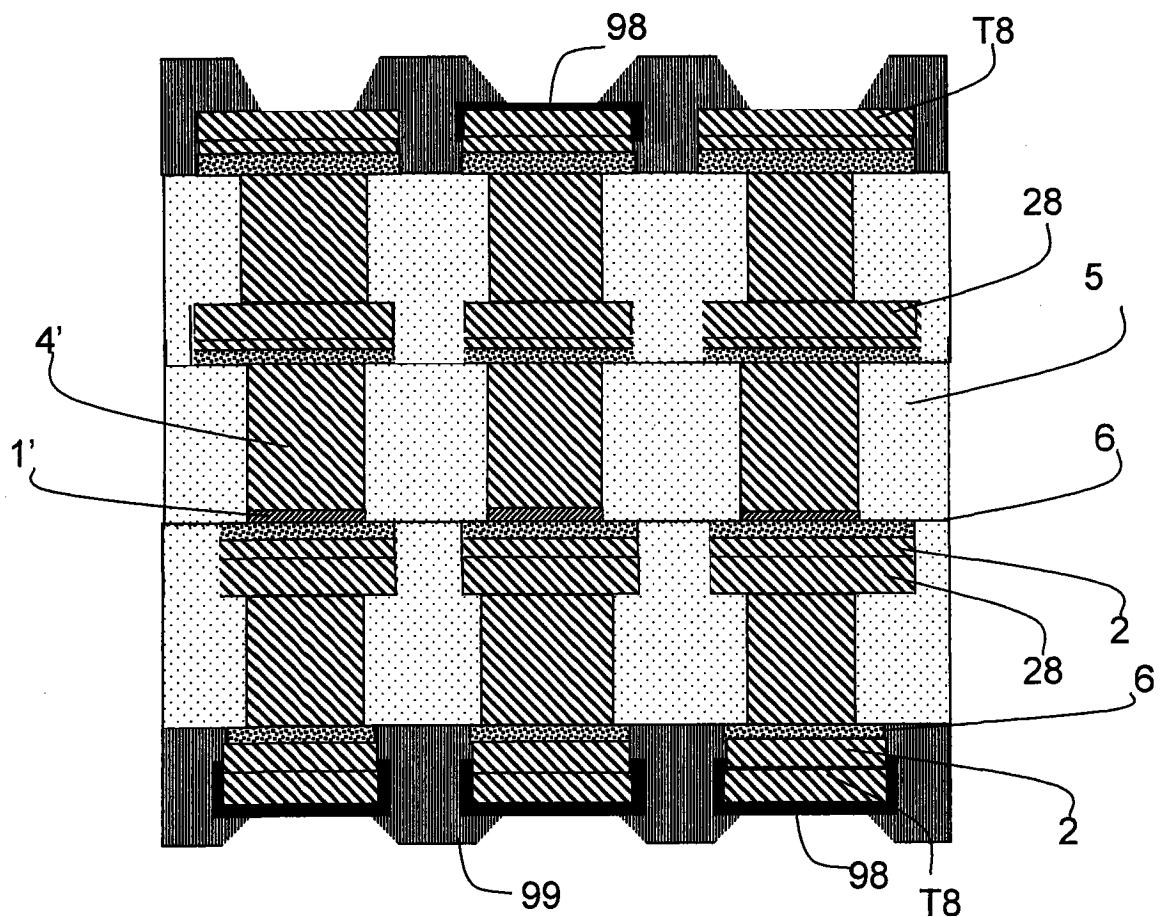


图 13 (xxvii)

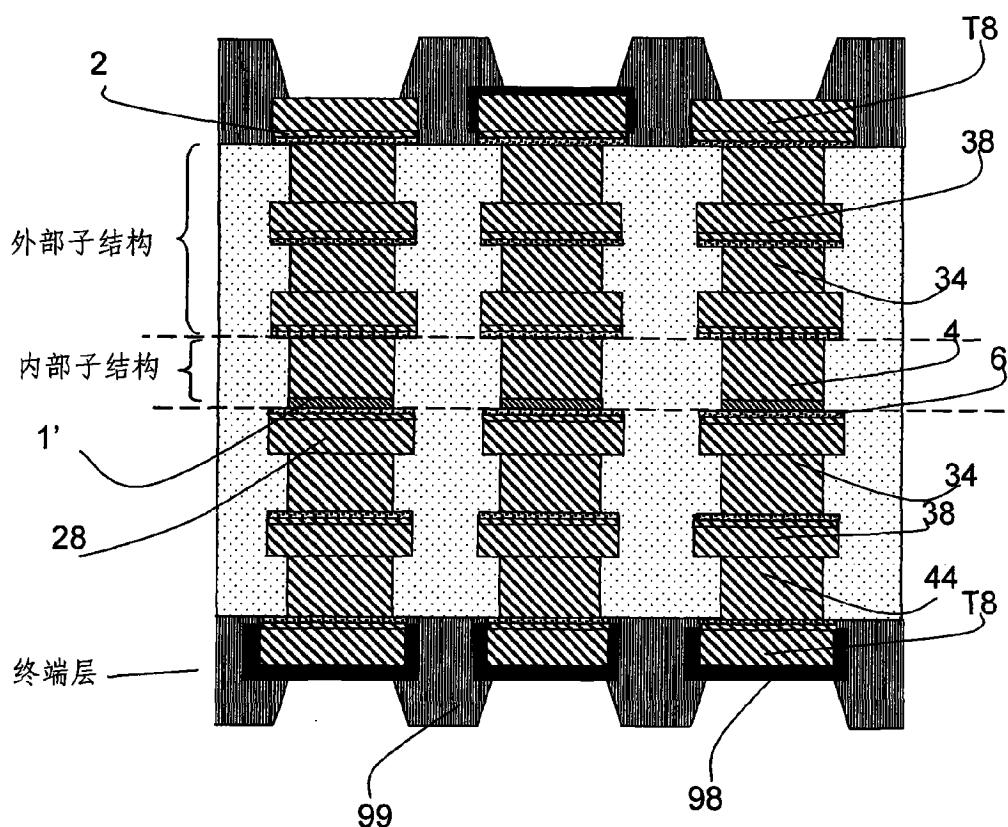


图 14

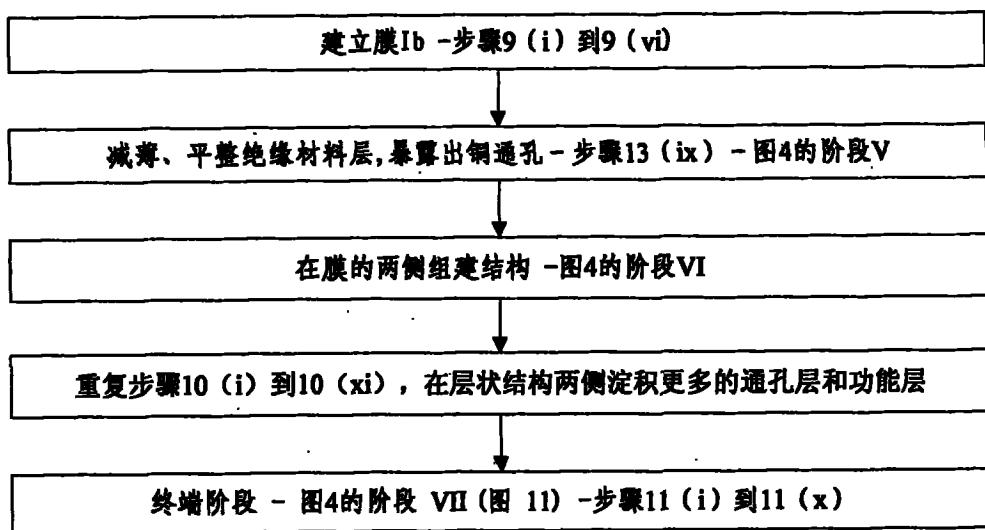


图 14a

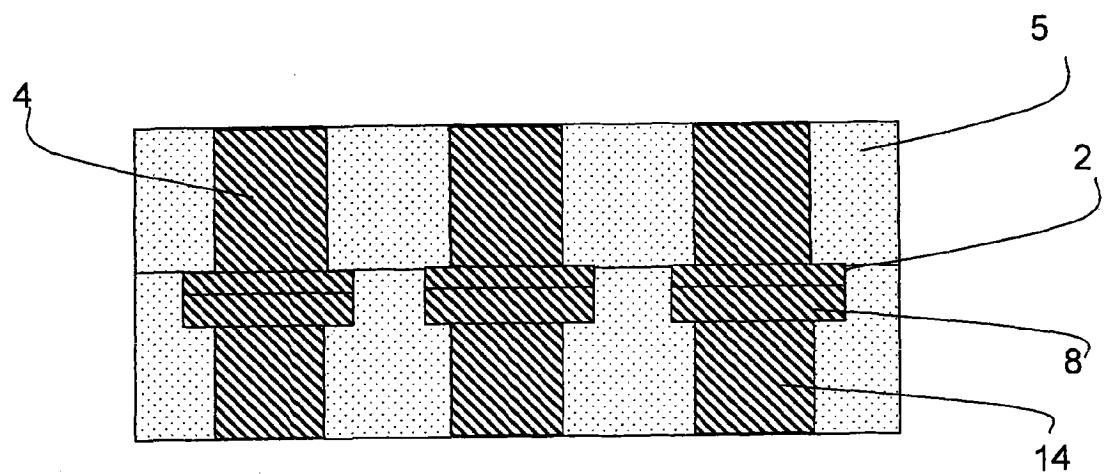


图 15

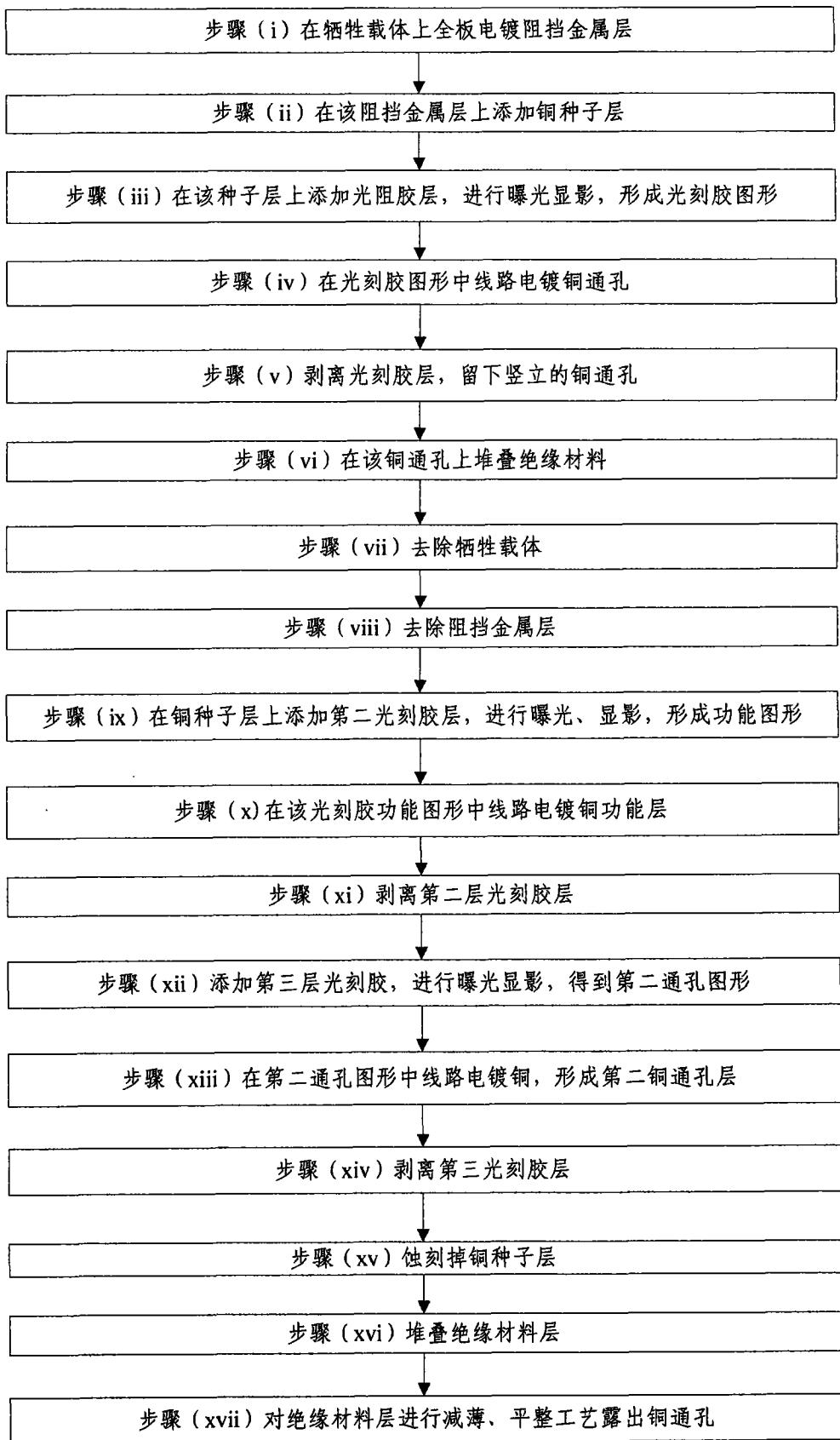


图 15a

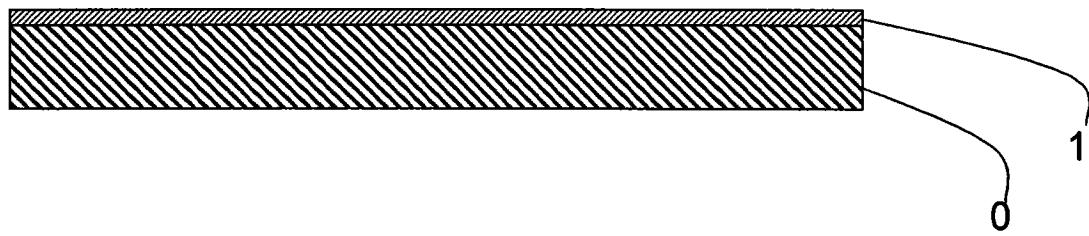


图 15(i)

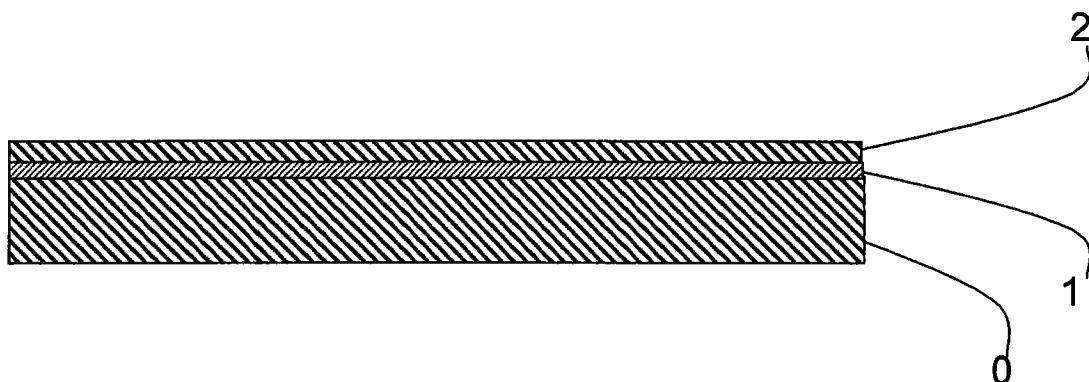


图 15(ii)

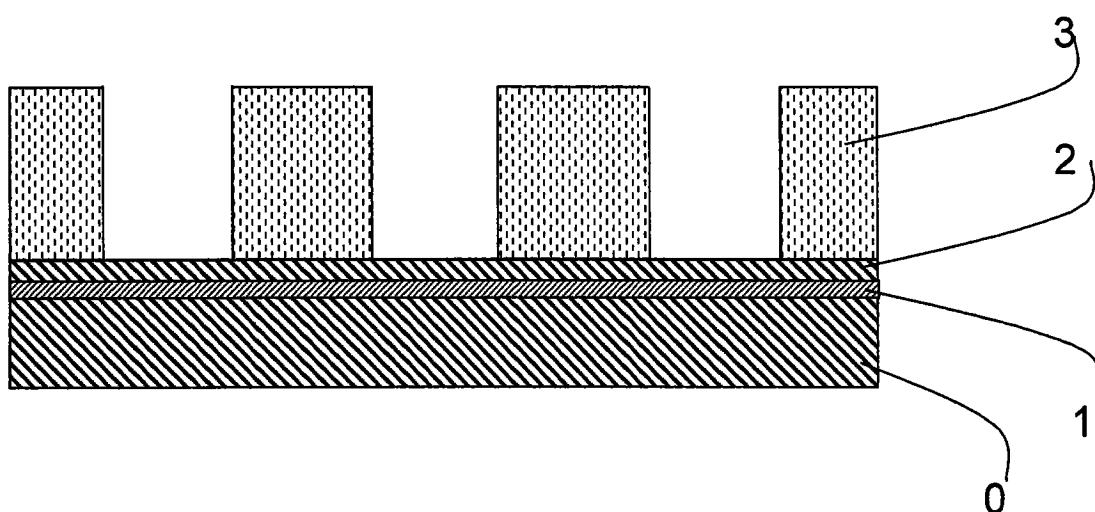


图 15(iii)

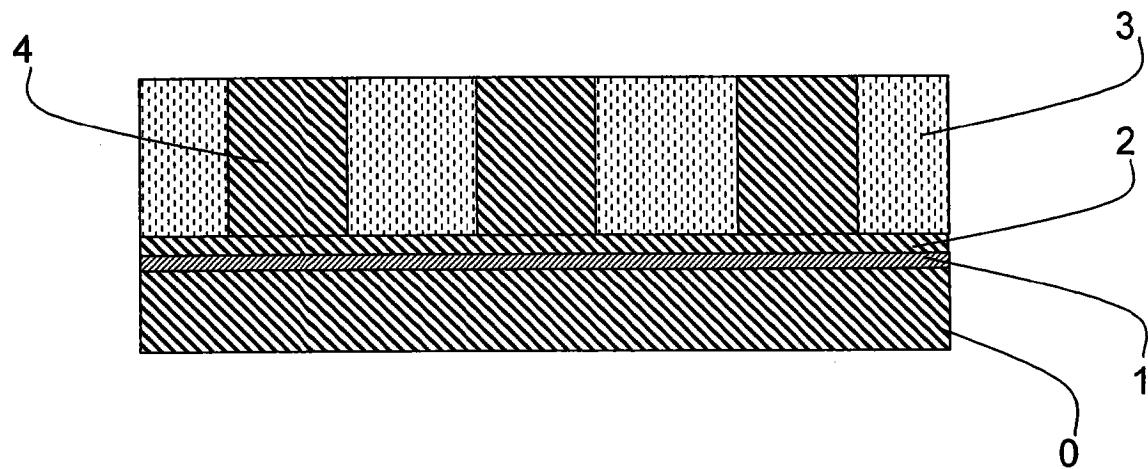


图 15(iv)

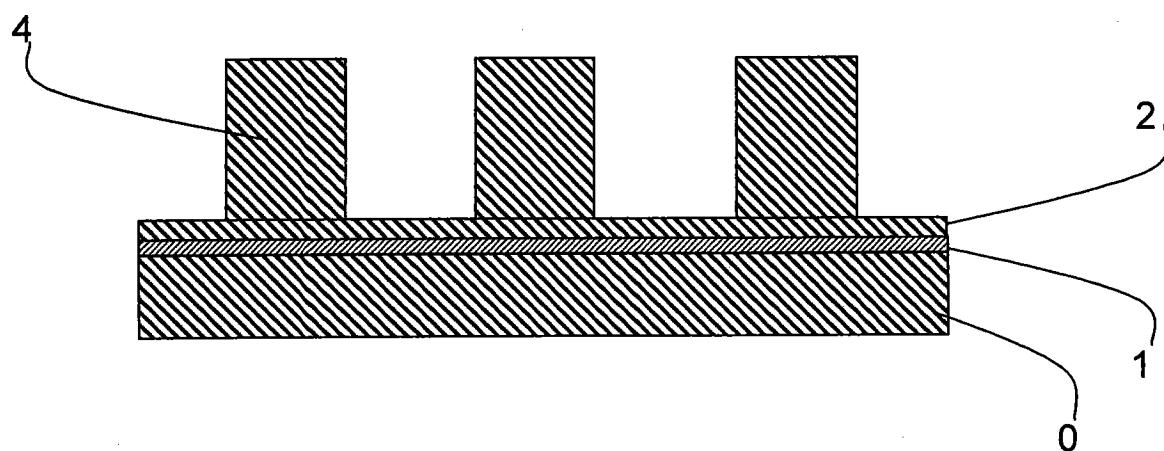


图 15(v)

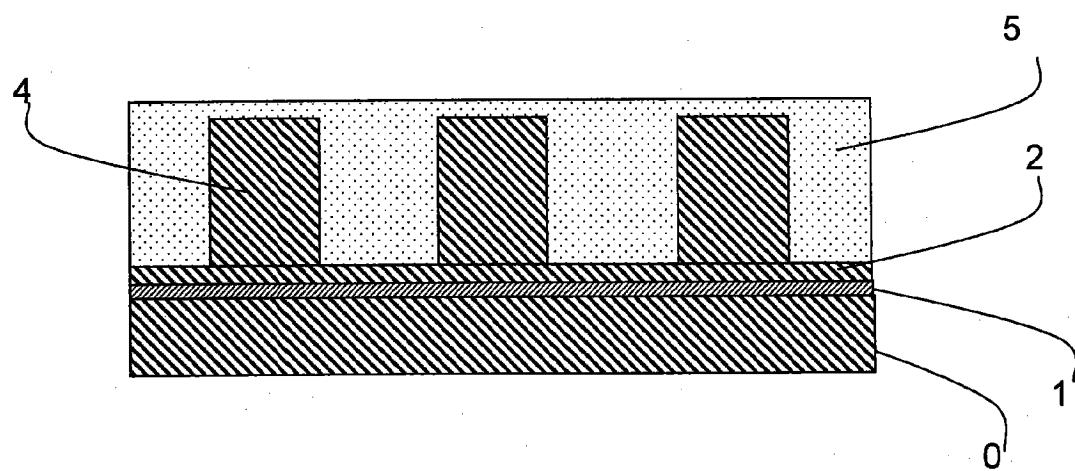


图 15(vi)

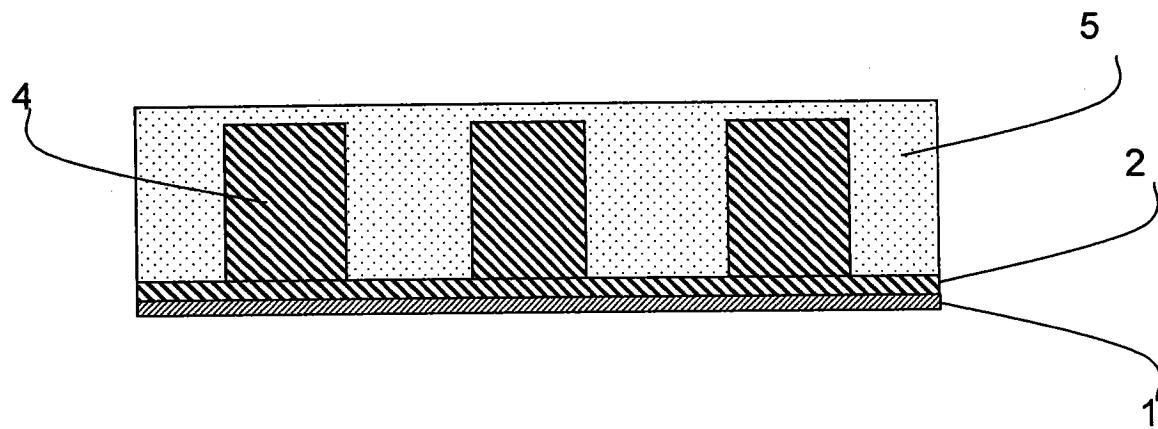


图 15 (vii)

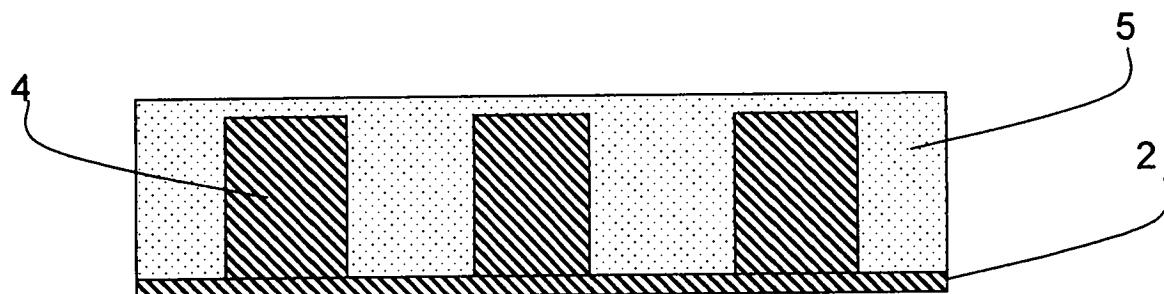


图 15 (viii)

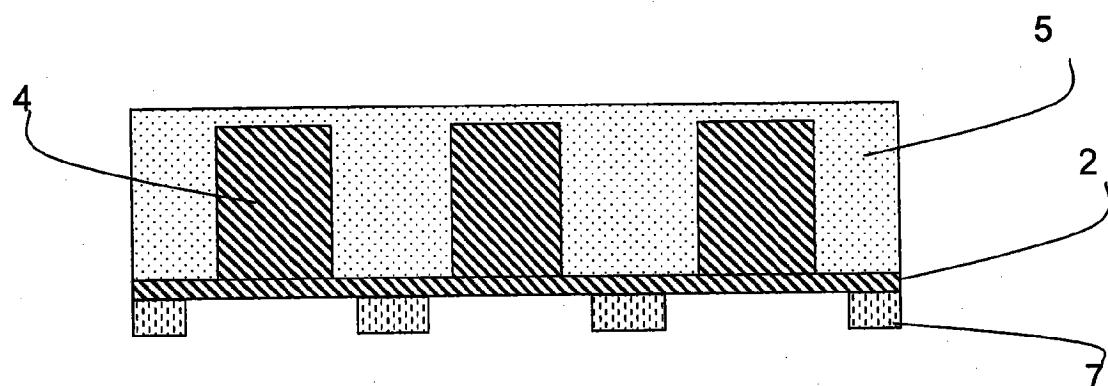


图 15 (ix)

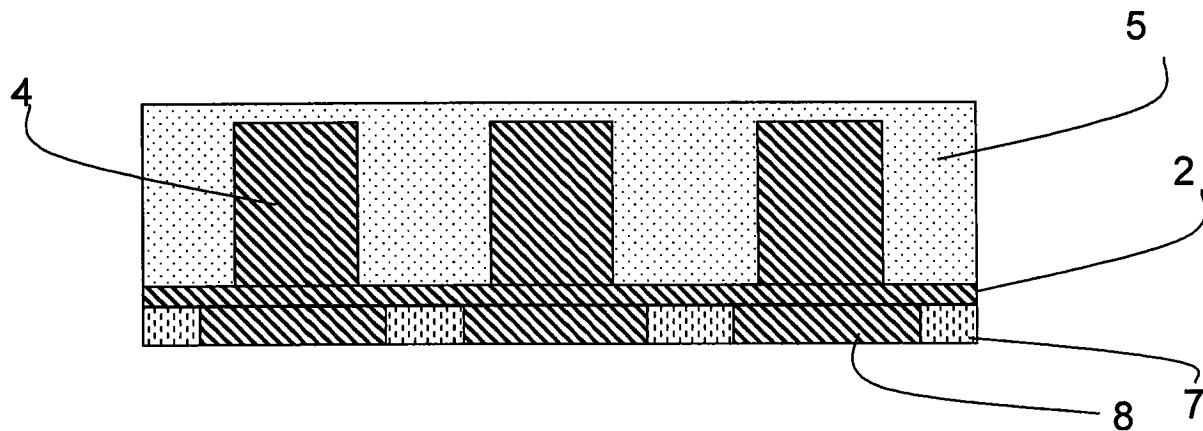


图 15(x)

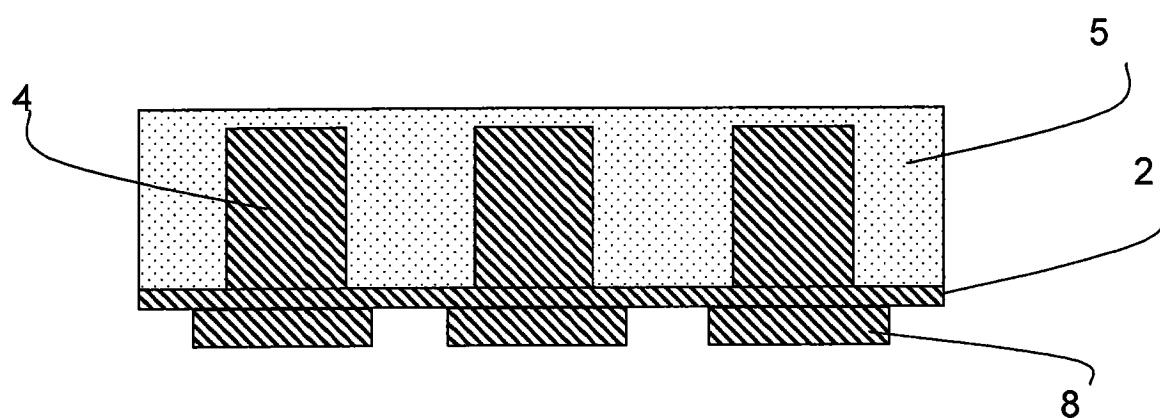


图 15(xi)

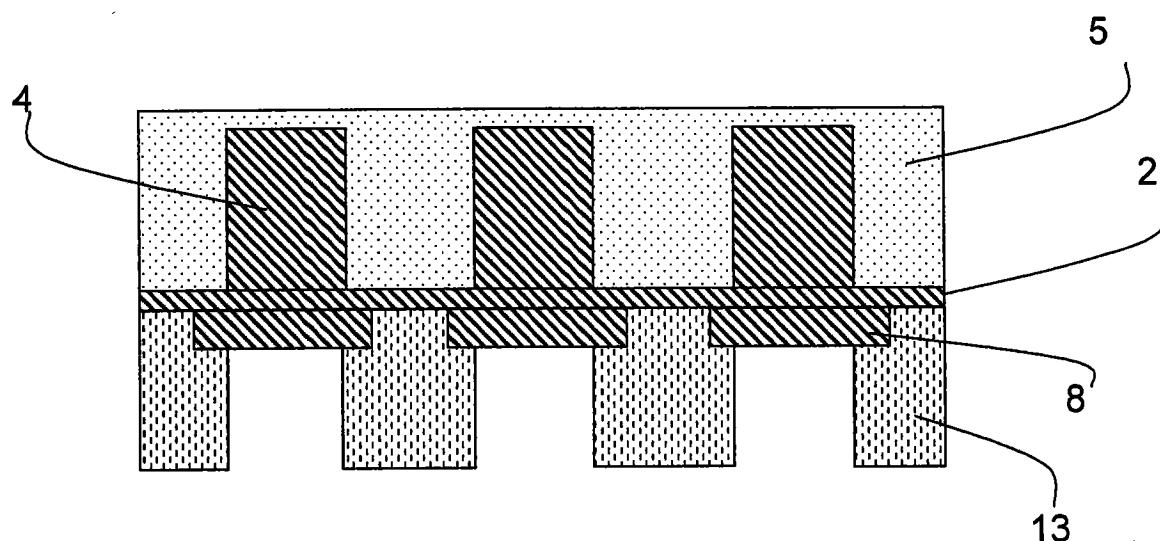


图 15(xii)

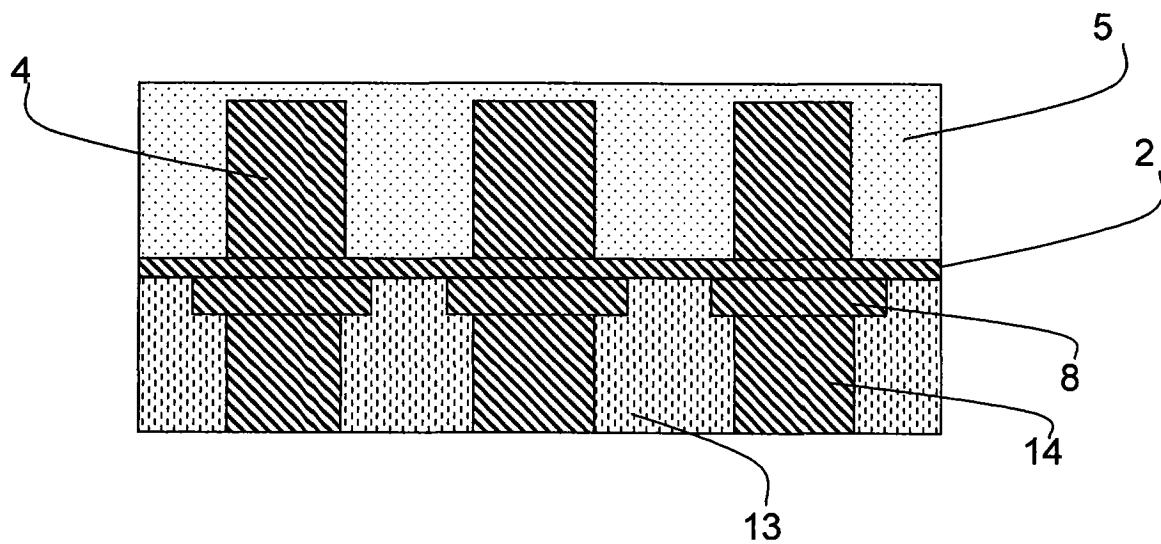


图 15 (xiii)

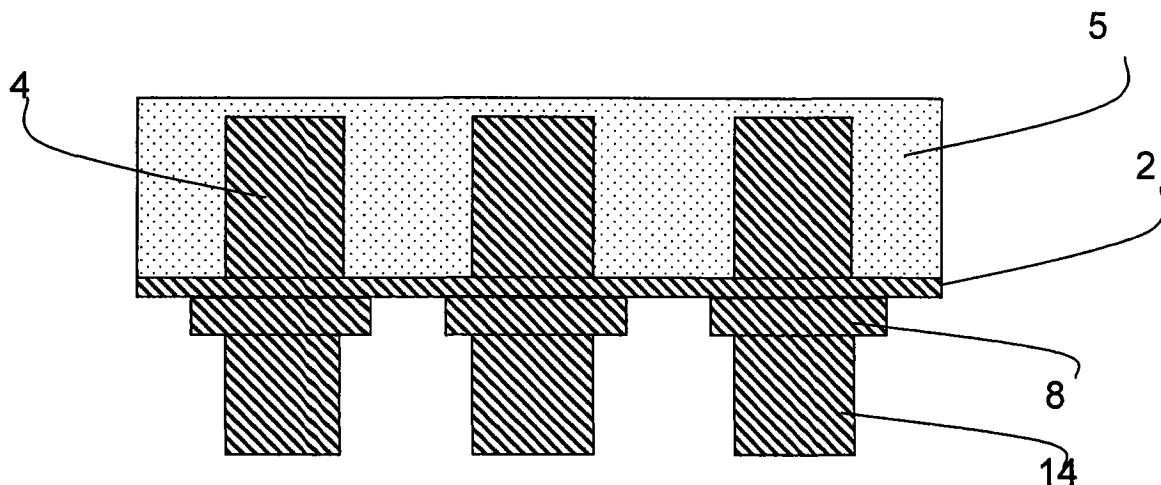


图 15 (xiv)

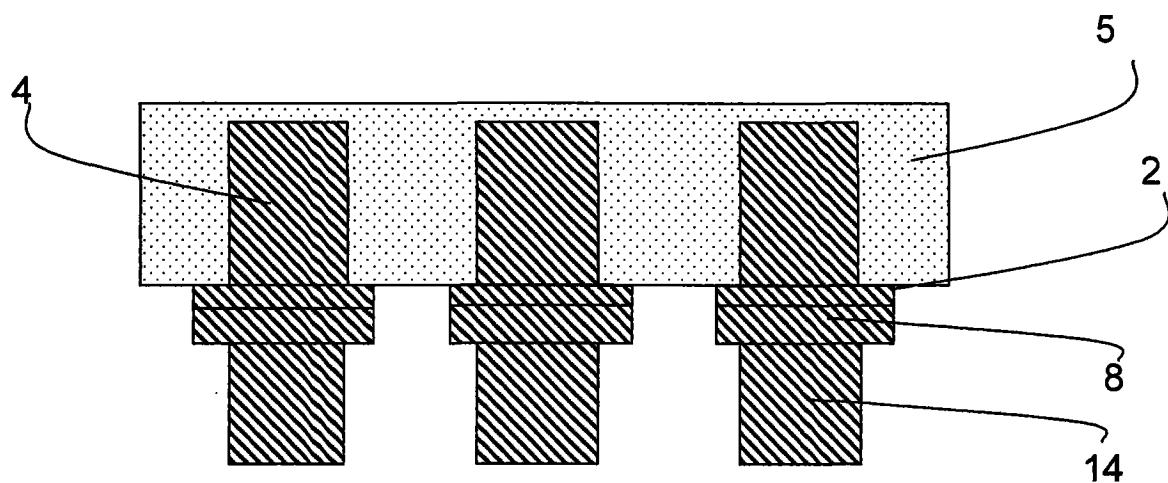


图 15(xv)

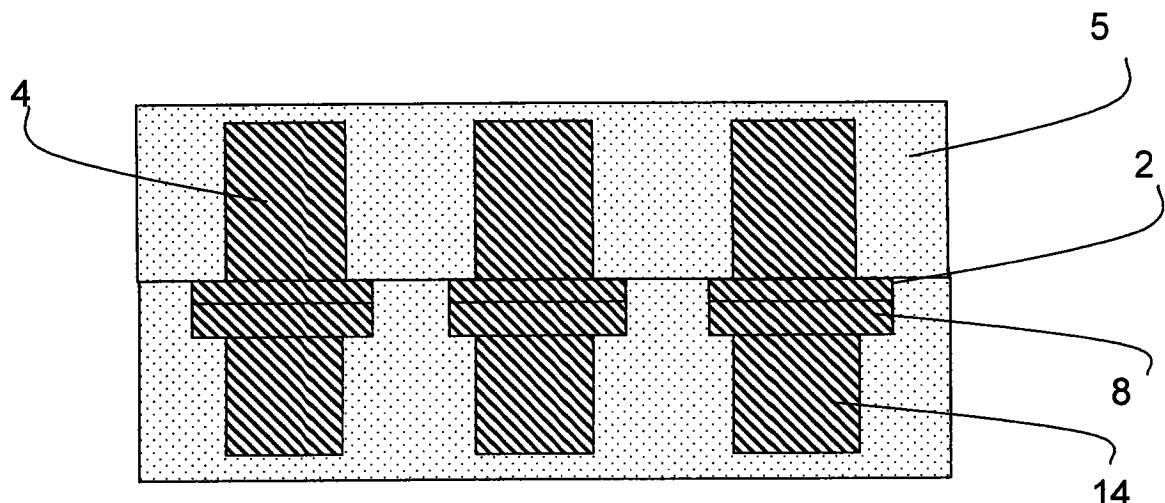


图 15(xvi)

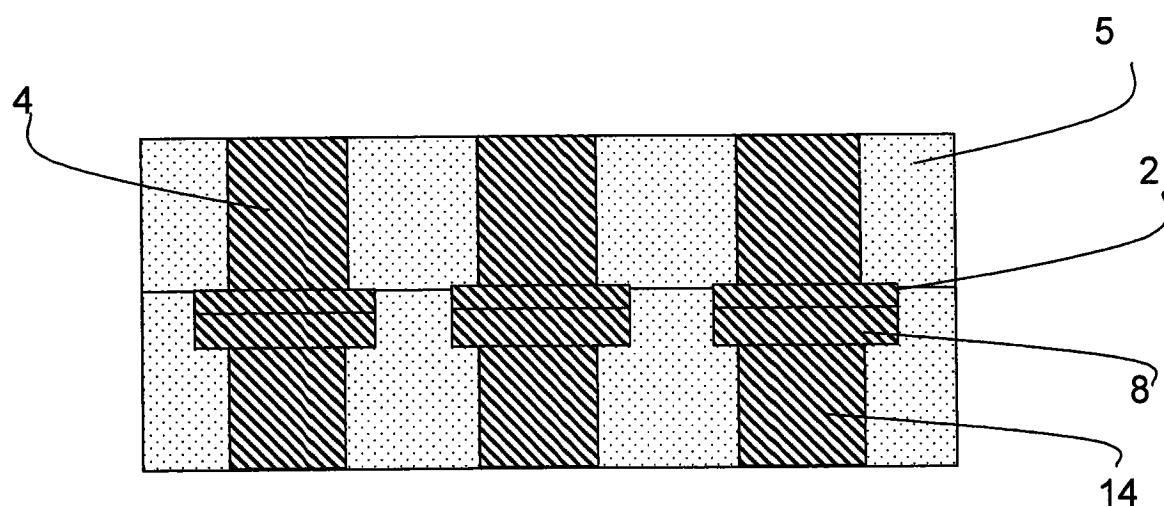


图 15 (xvii)

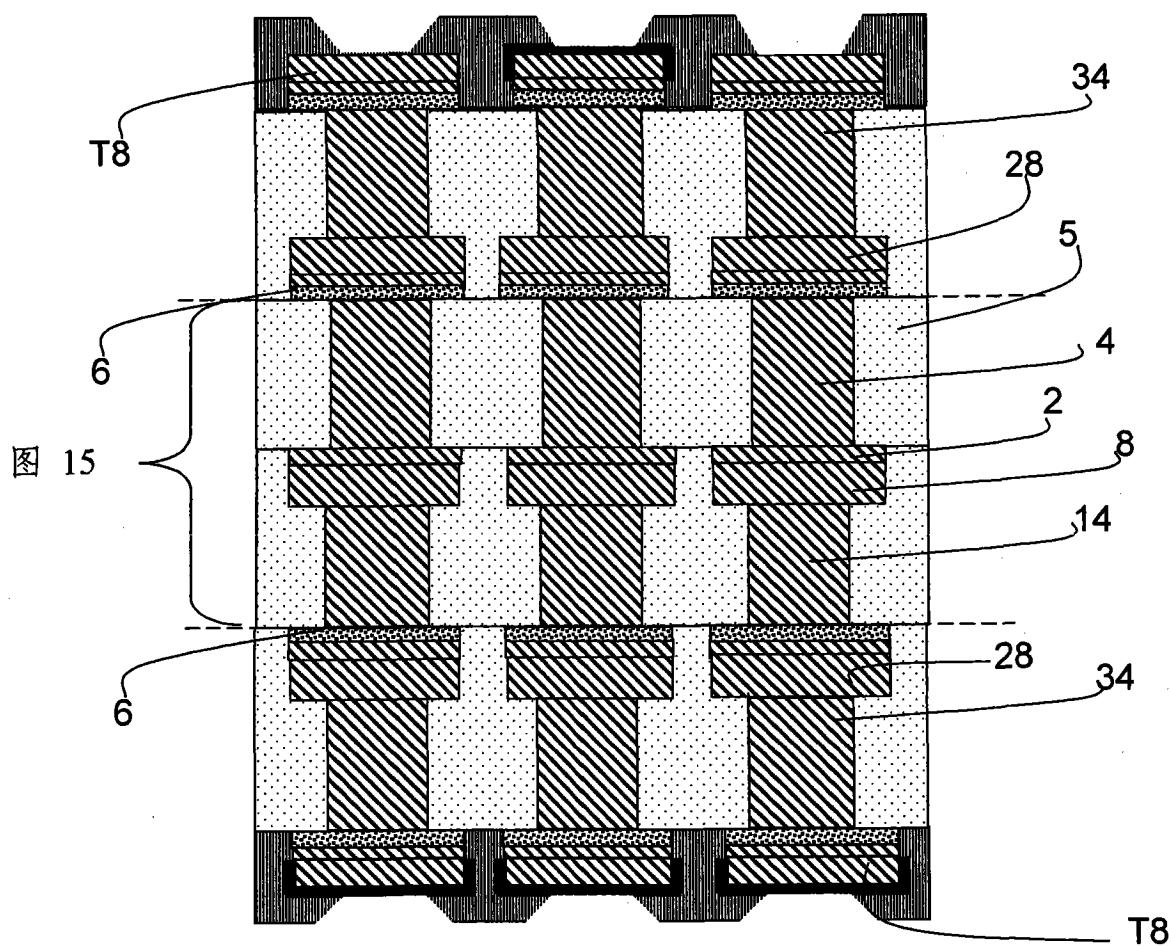


图 16

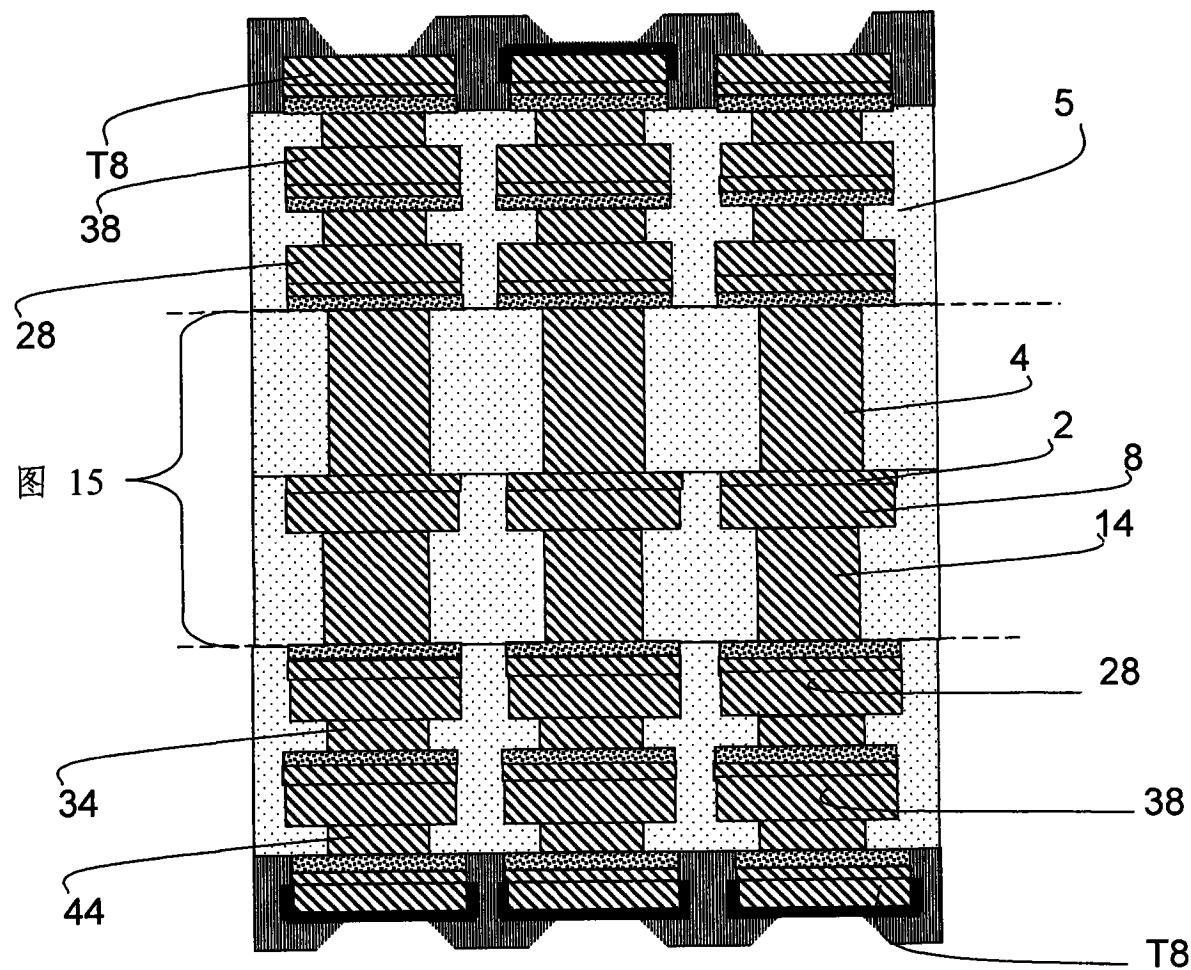


图 17

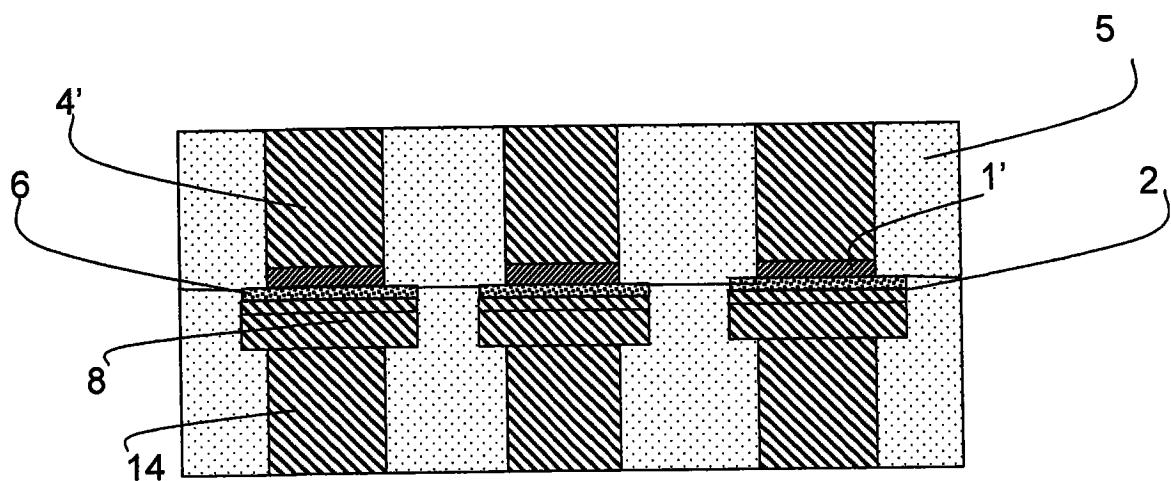


图 18



图 18a

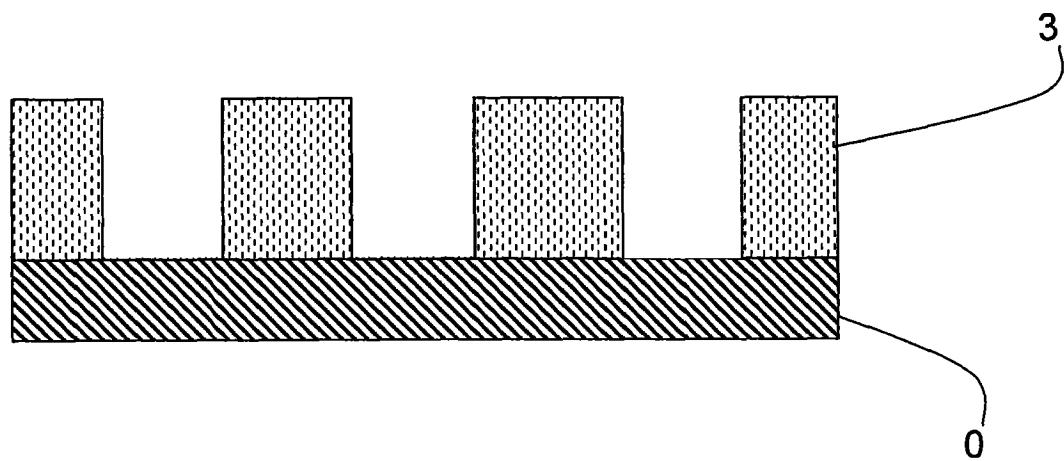


图 18 (i)

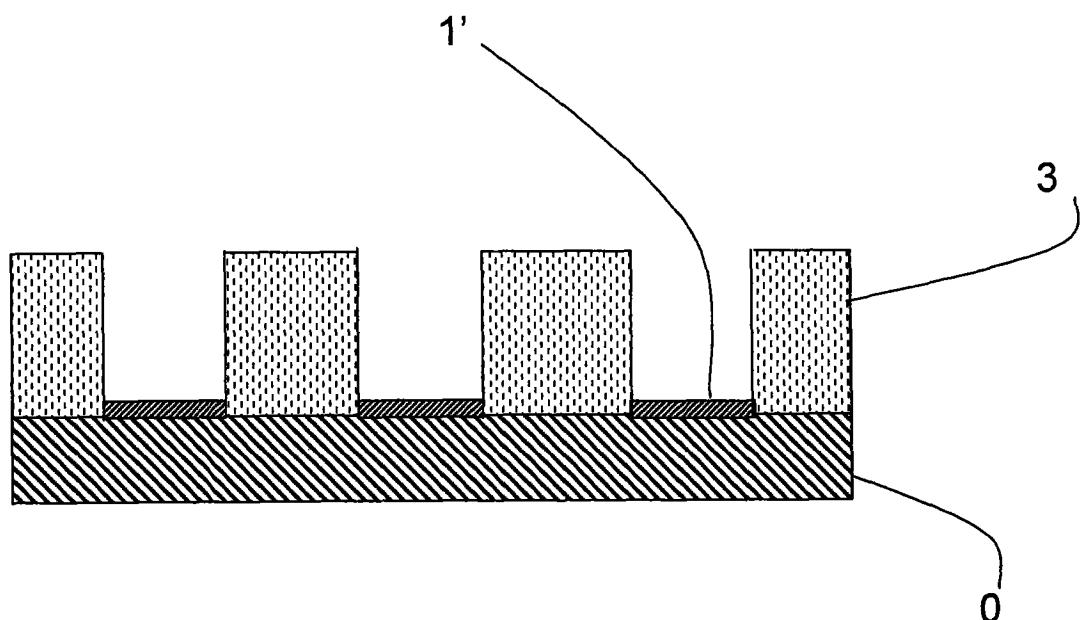


图 18 (ii)

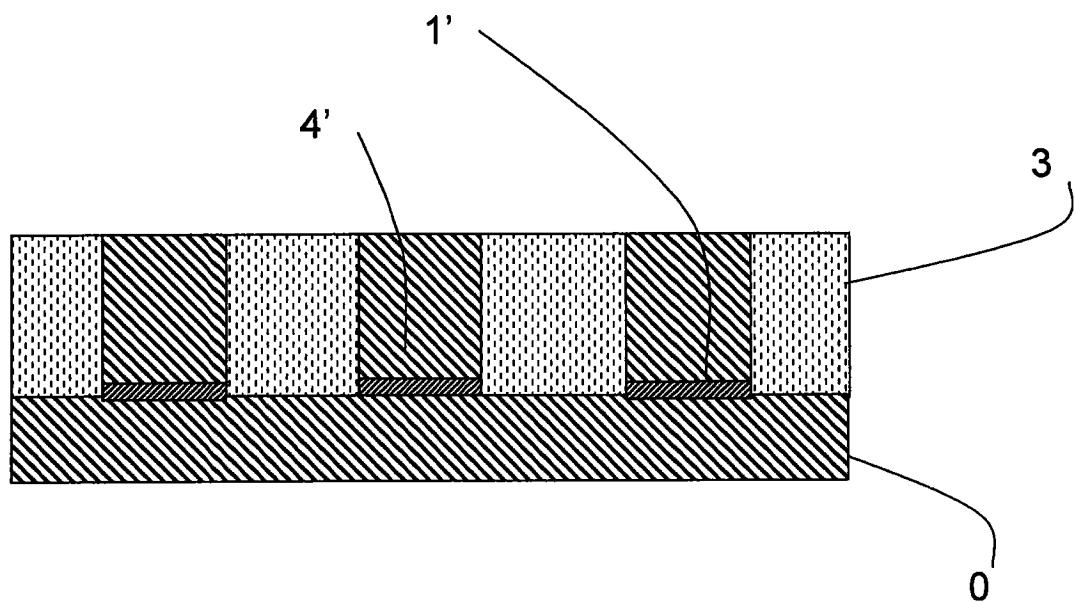


图 18(iii)

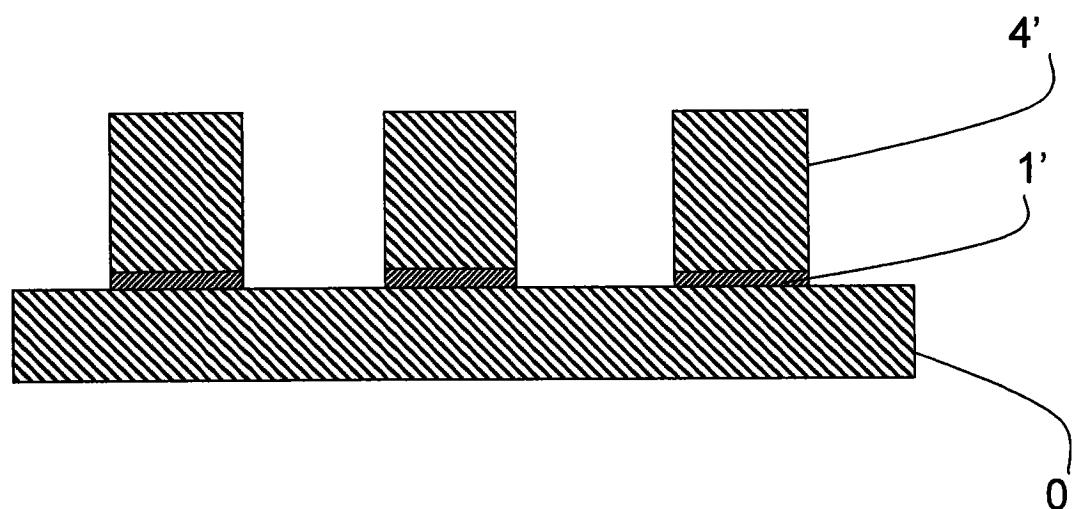


图 18(iv)

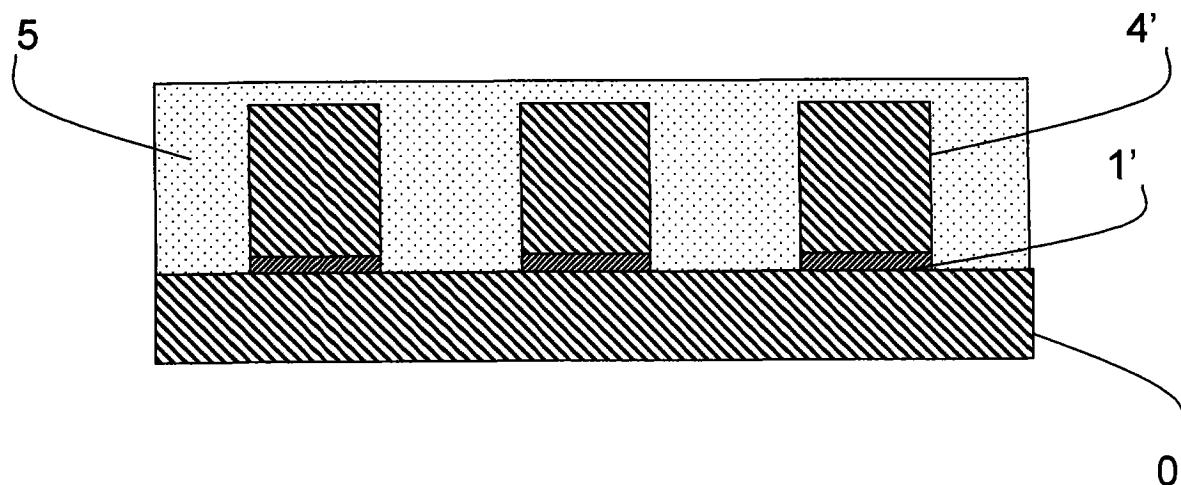


图 18(v)

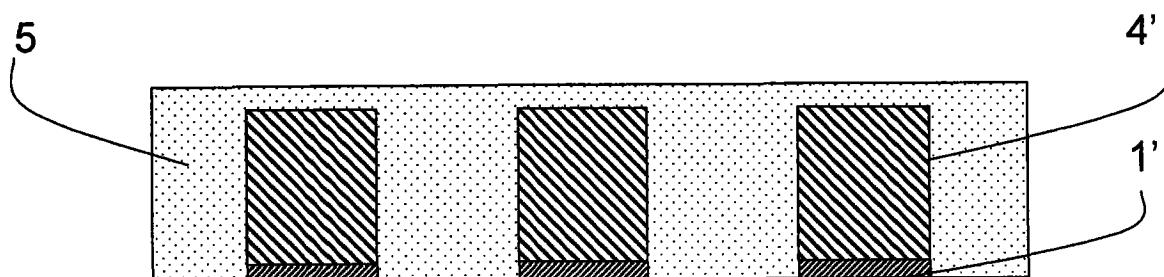


图 18(vi)

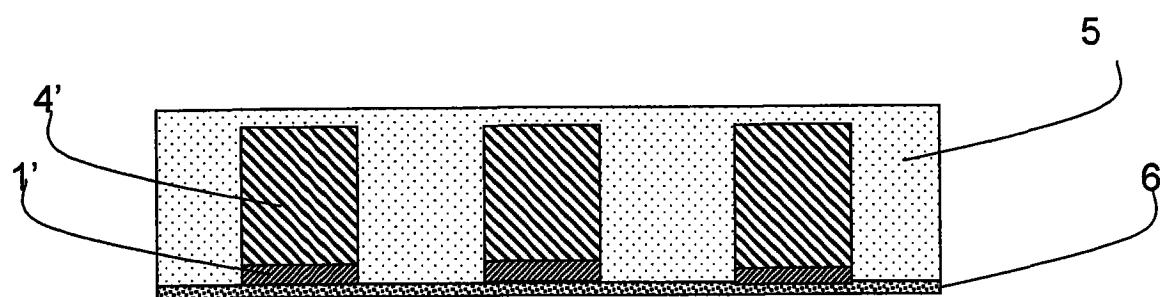


图 18(vii)

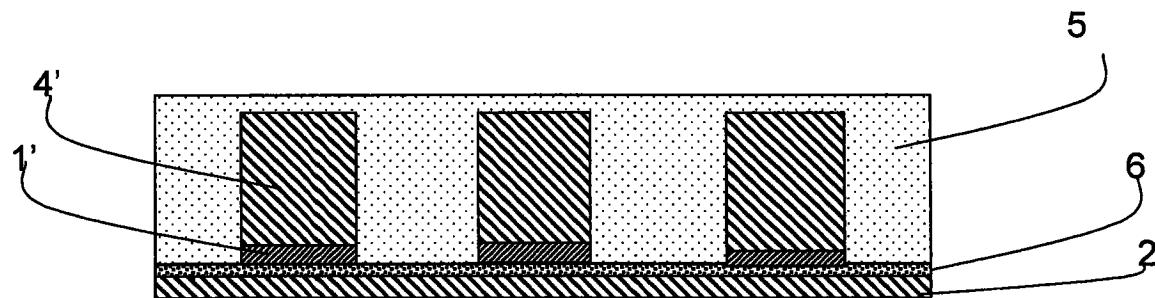


图 18 (viii)

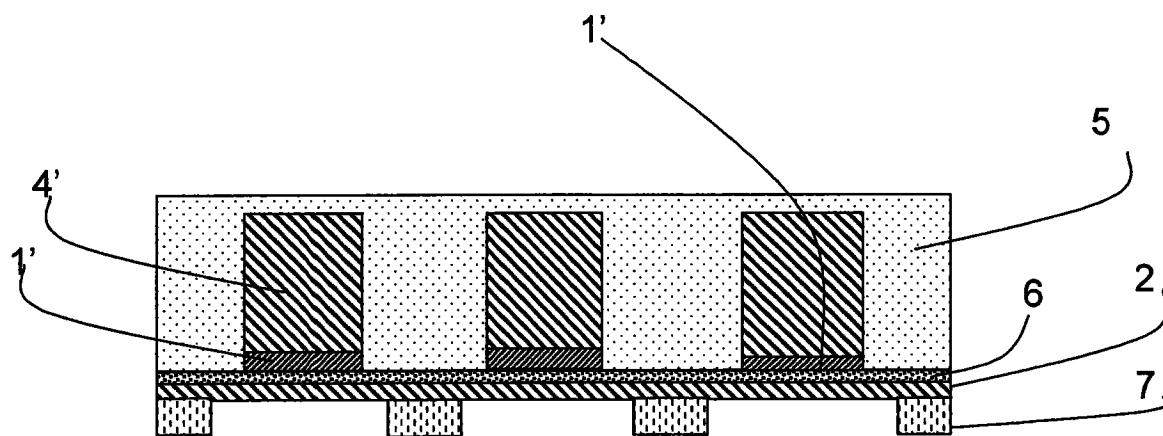


图 18 (ix)

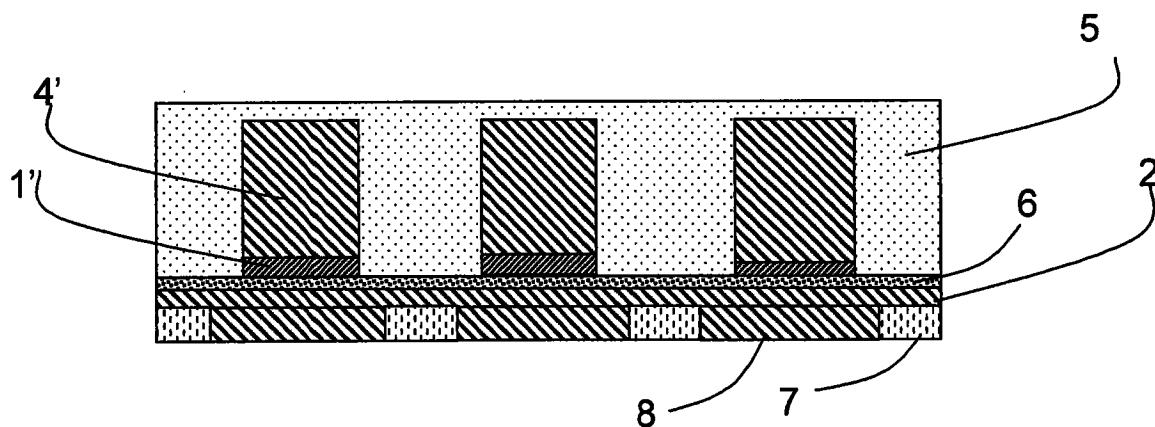


图 18 (x)

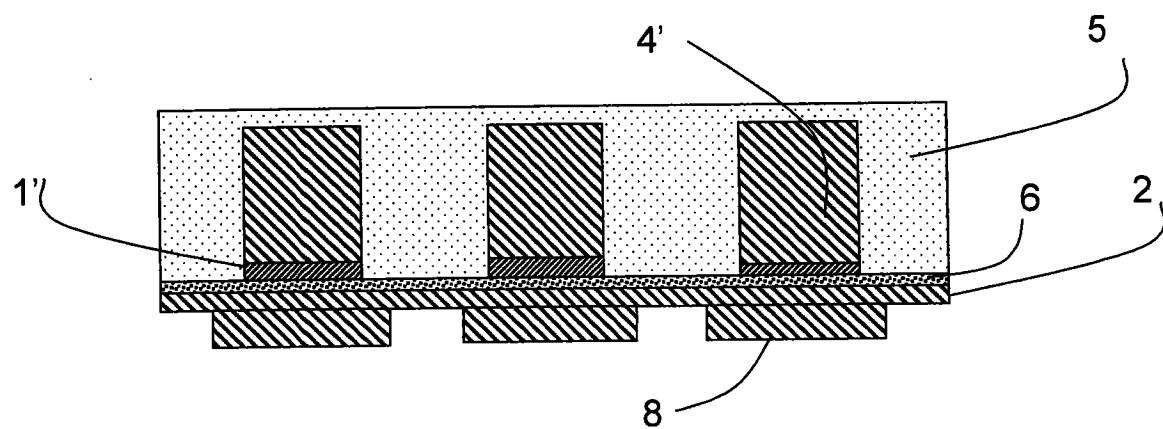


图 18 (xi)

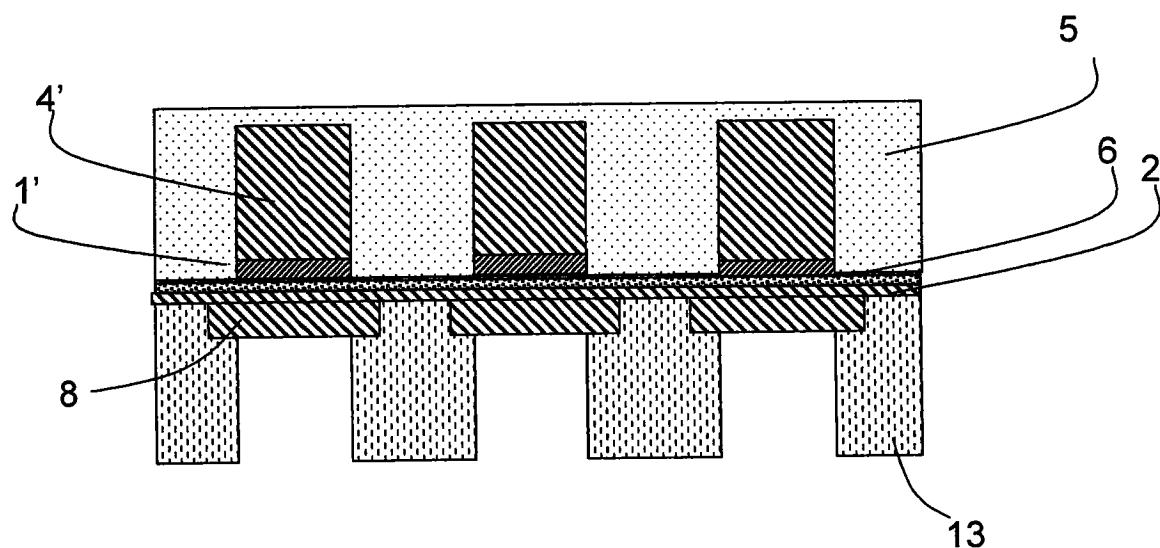


图 18 (xii)

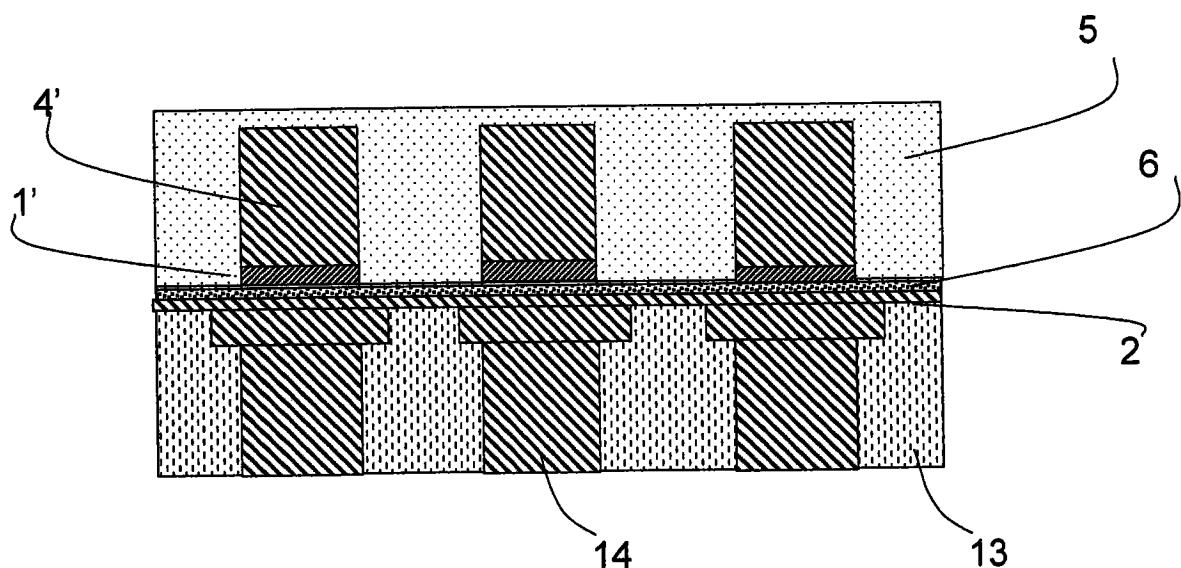


图 18(xiii)

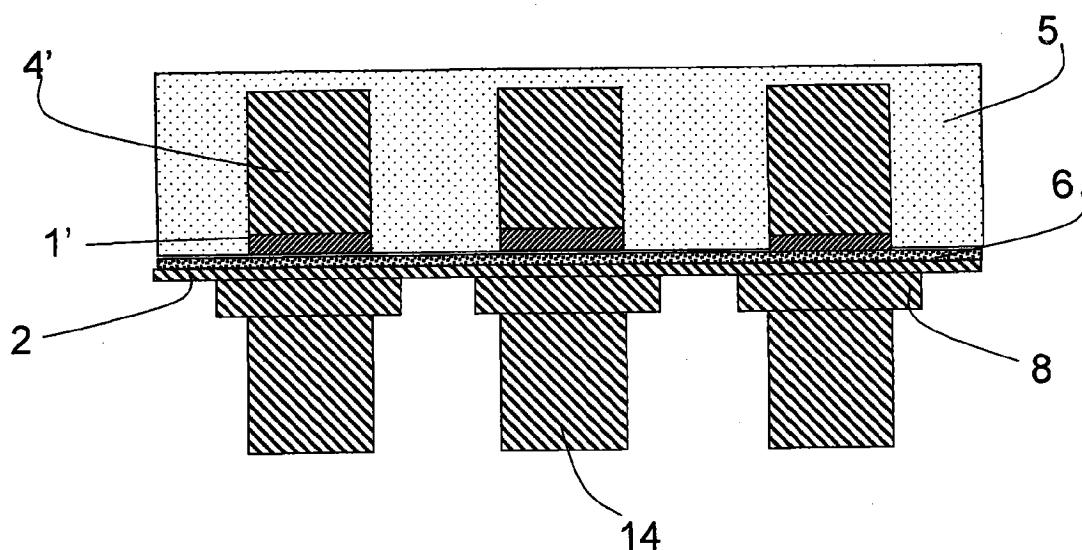


图 18(xiv)

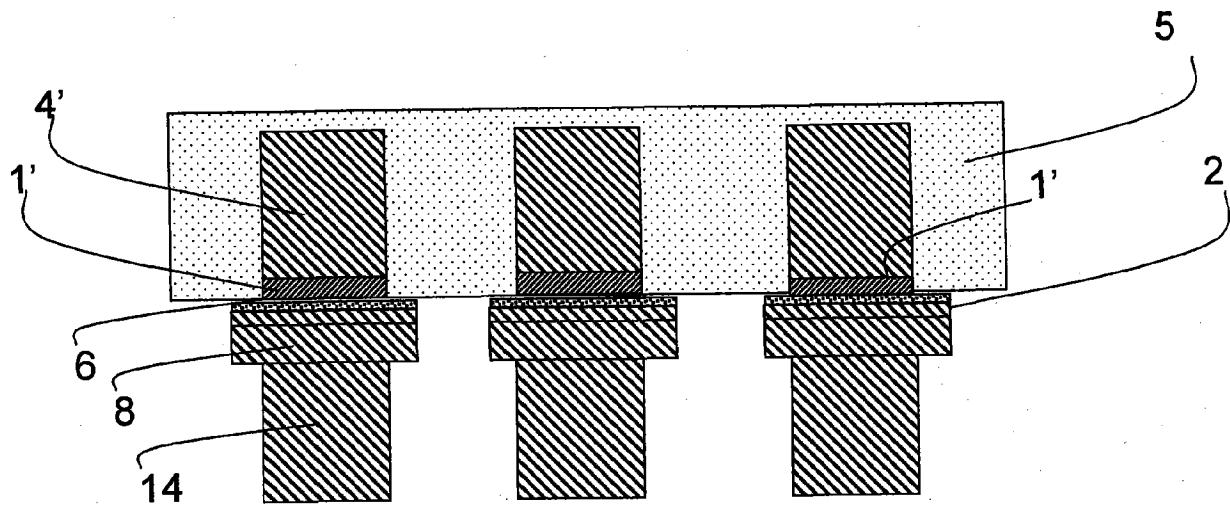


图 18 (xv)

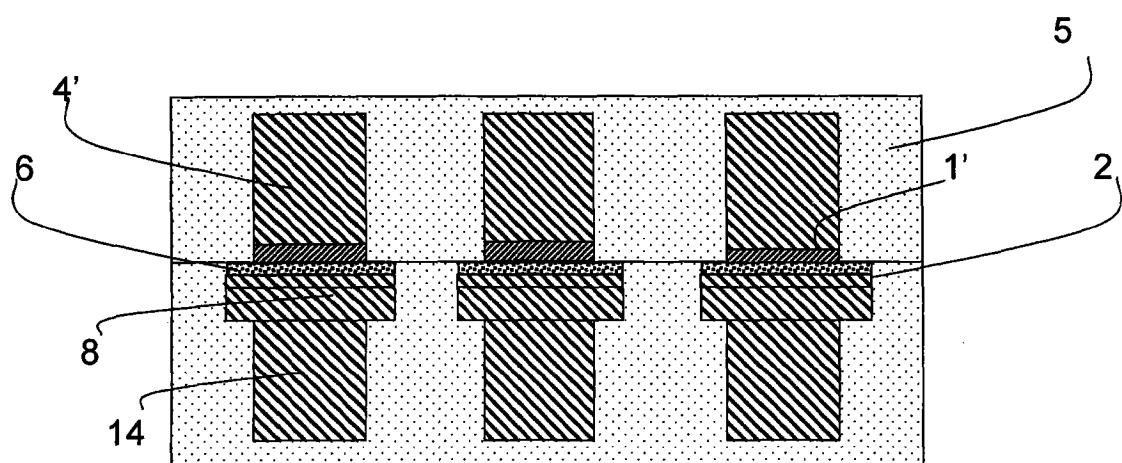


图 18 (xvi)

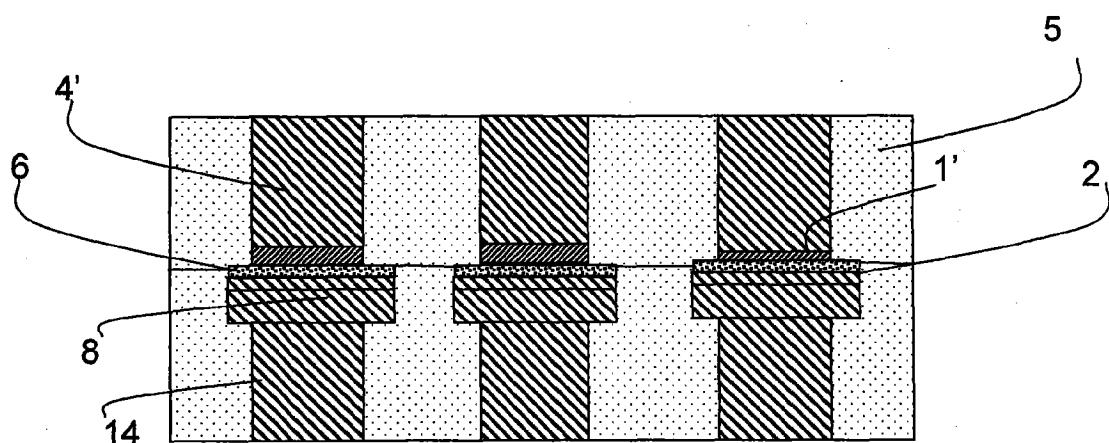


图 18 (xvii)

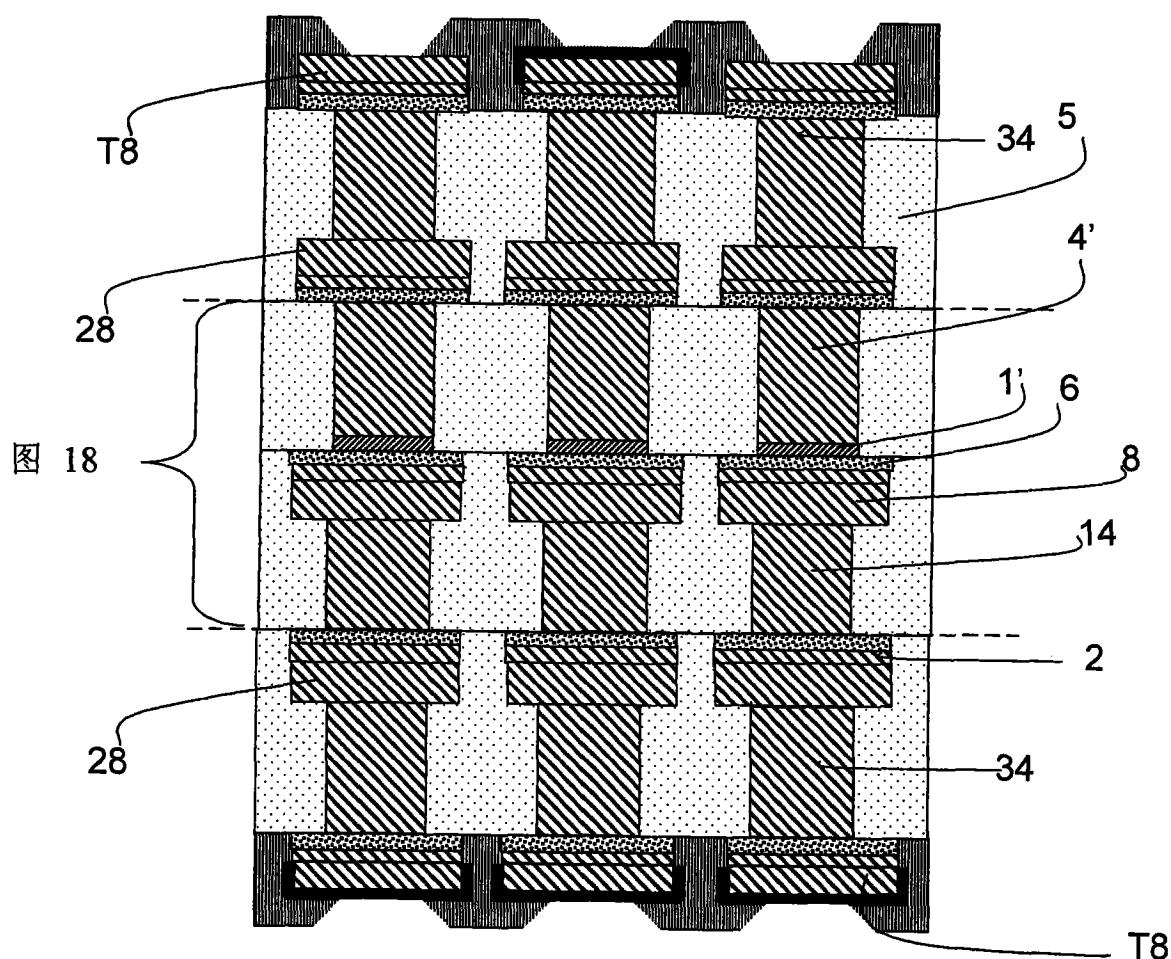


图 19

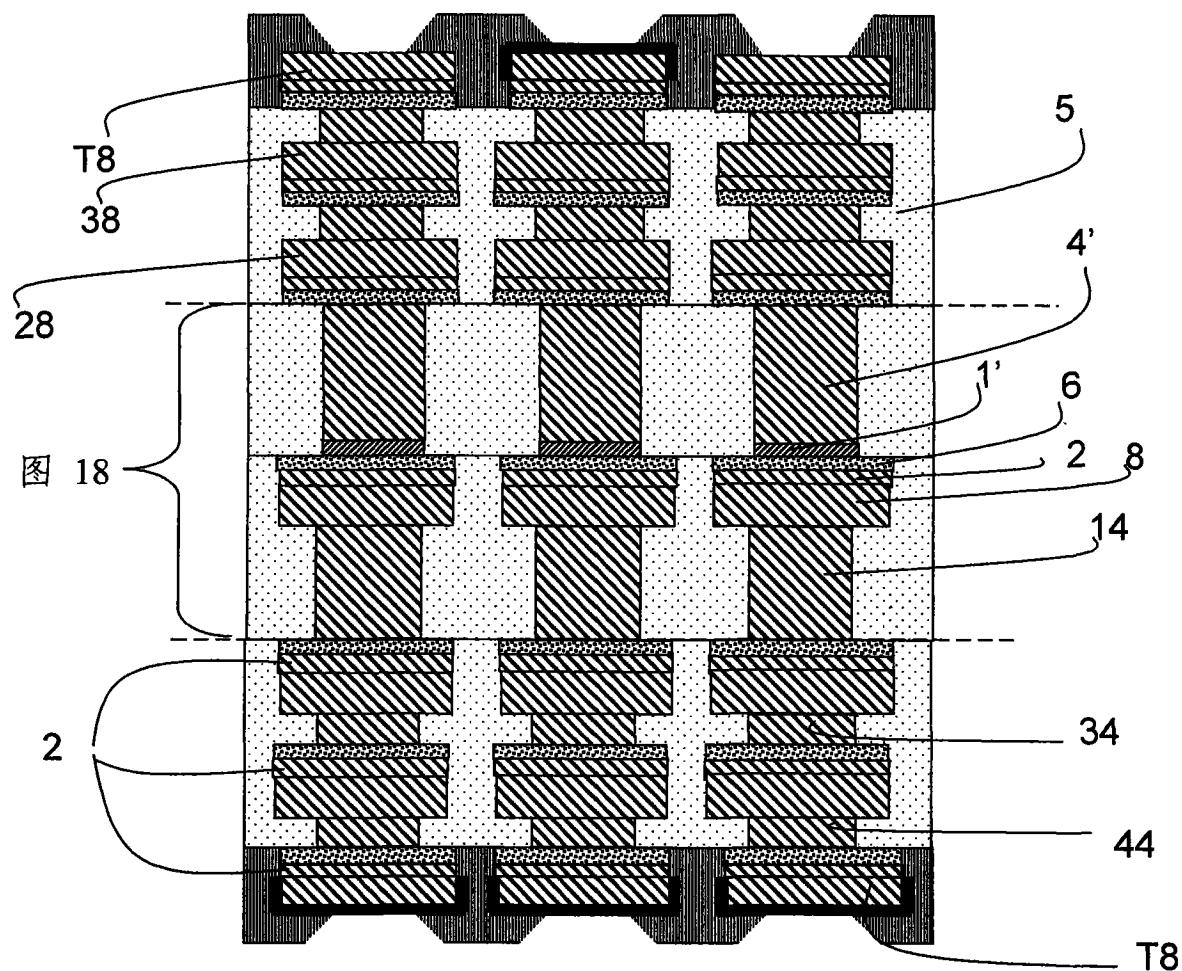


图 20

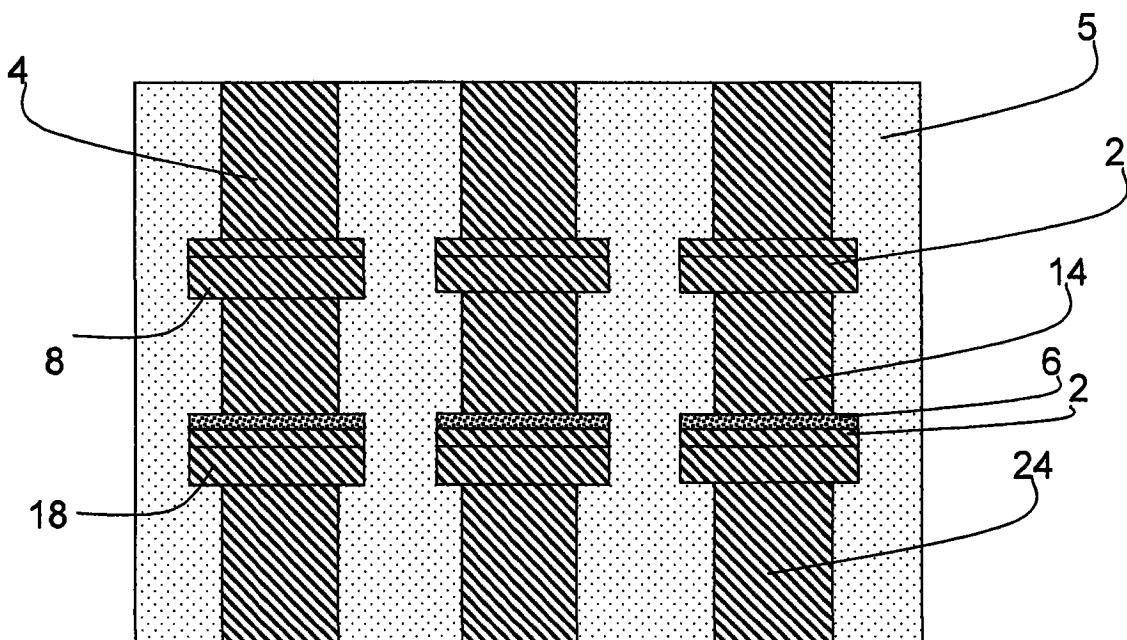


图 21

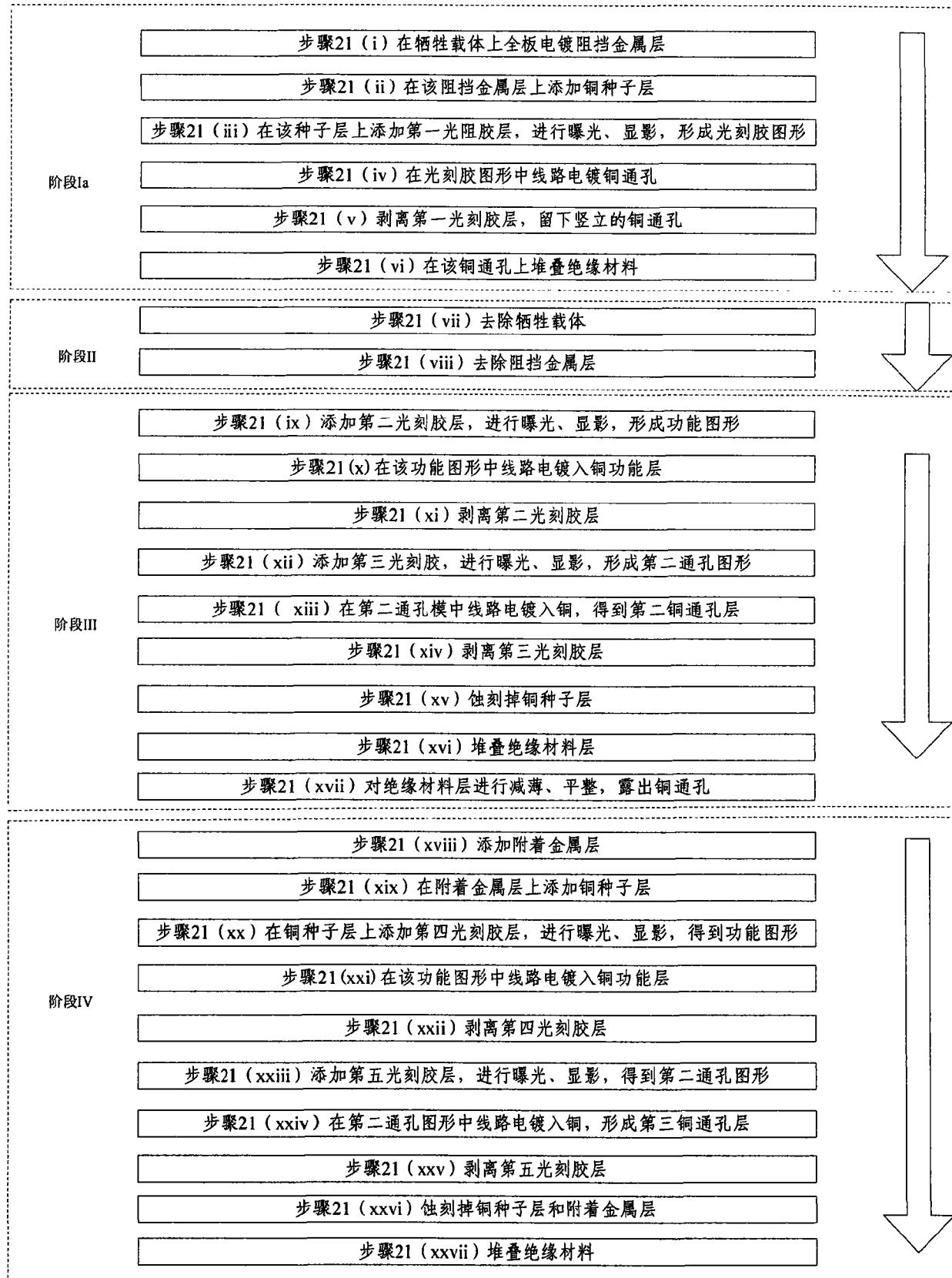


图 21a

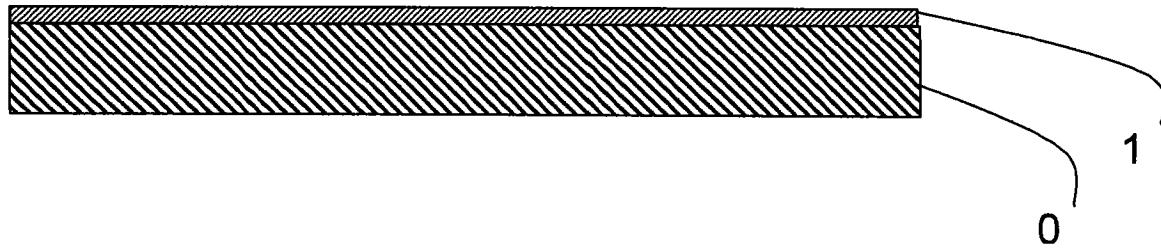


图 21b(i)

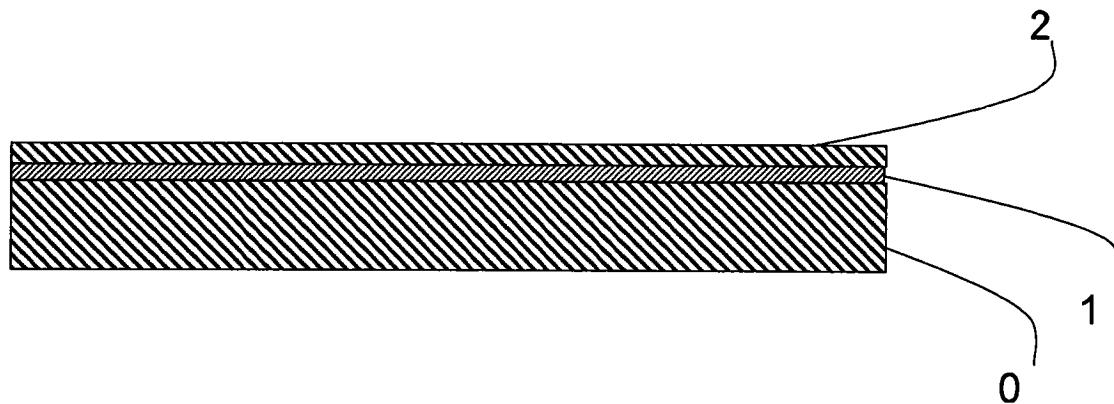


图 21b(ii)

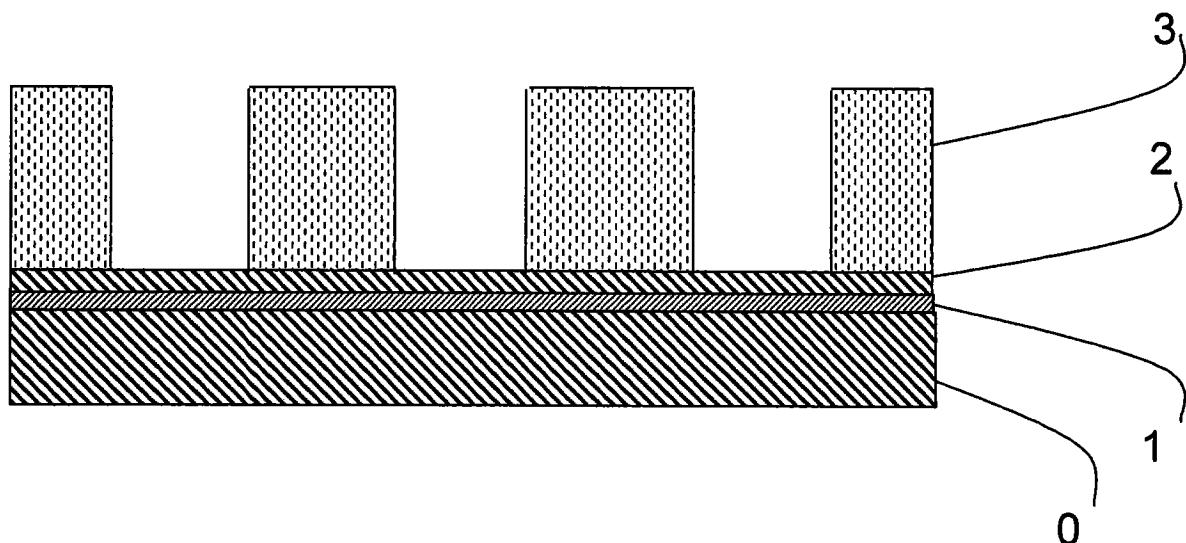


图 21b(iii)

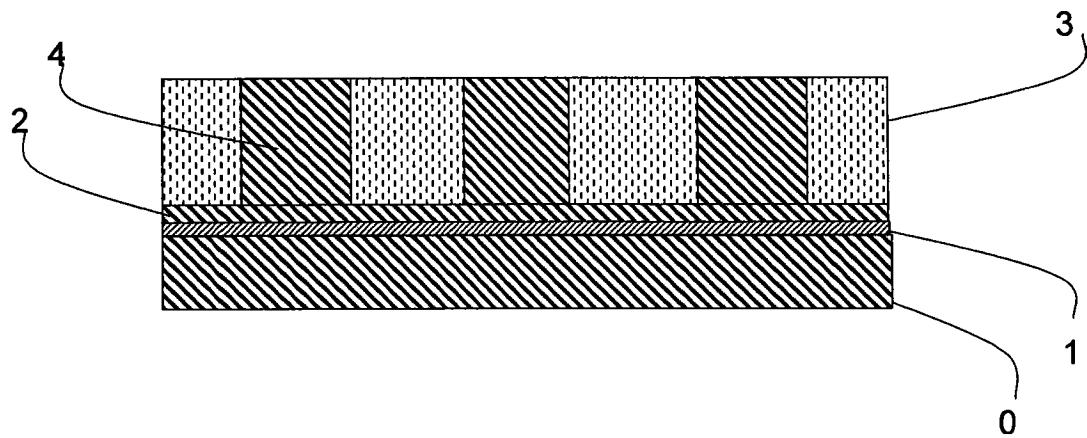


图 21b(iv)

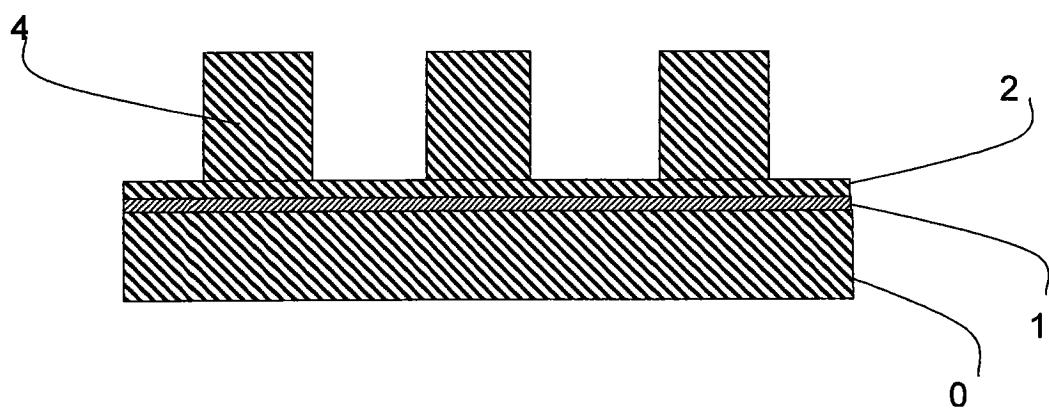


图 21b(v)

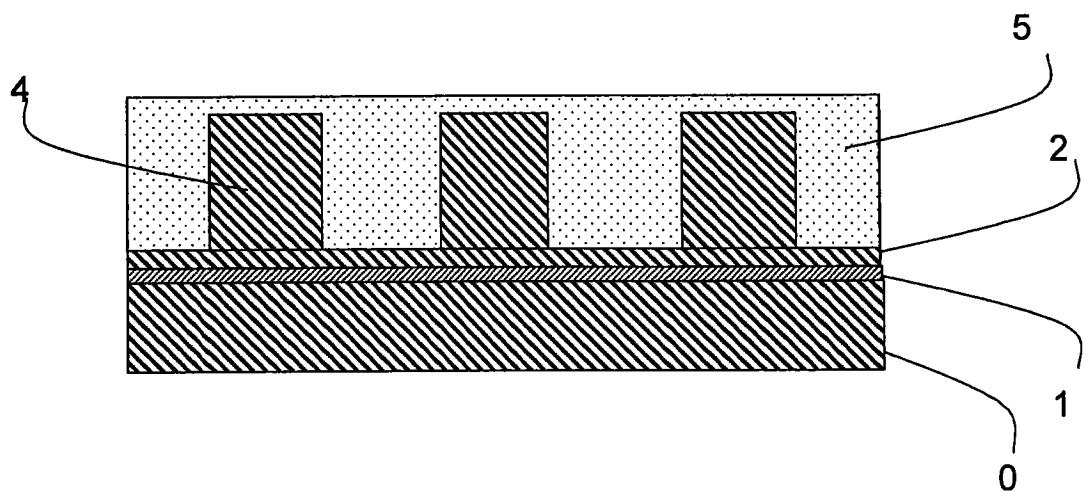


图 21b(vi)

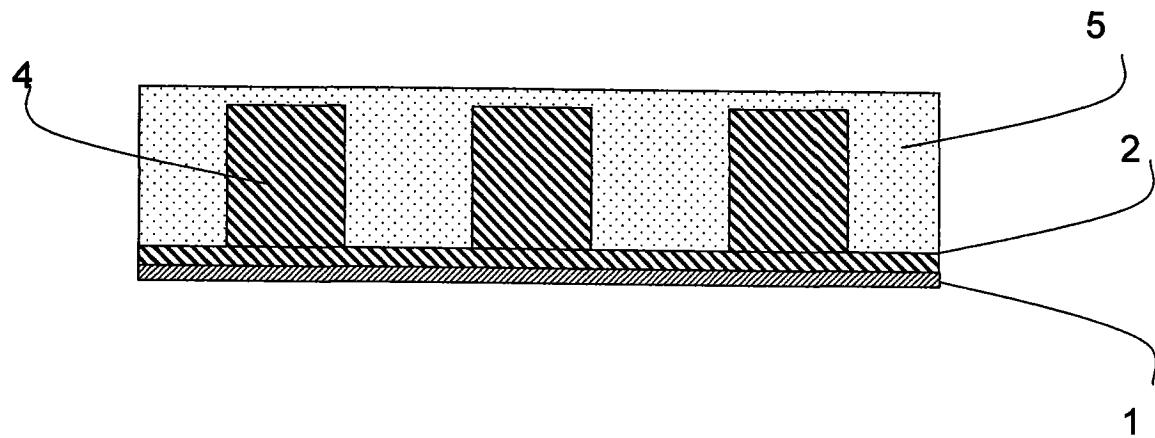


图 21b (vii)

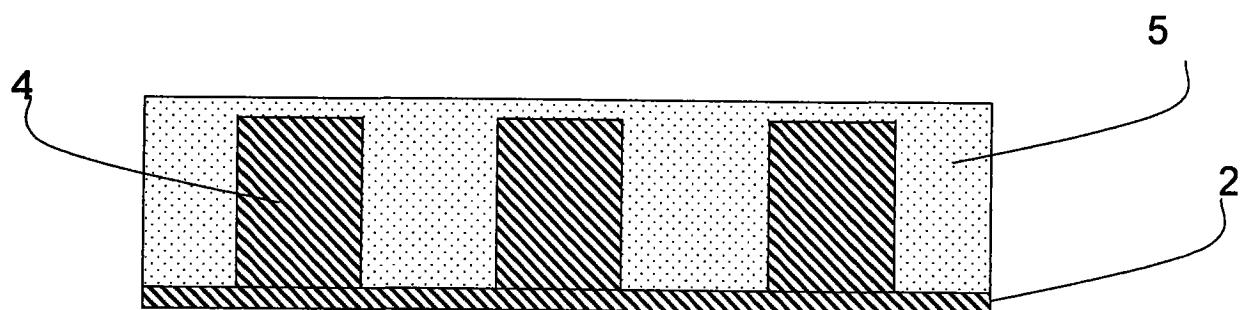


图 21b (viii)

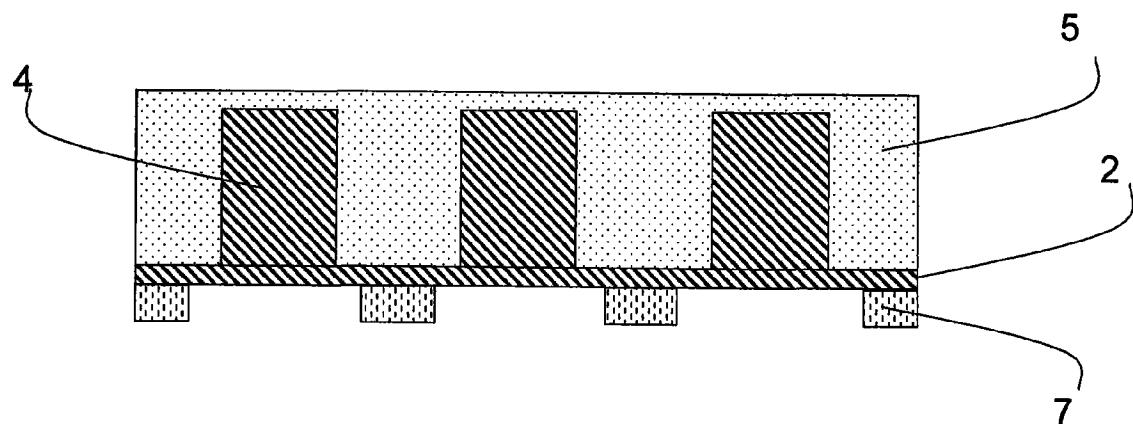


图 21b (ix)

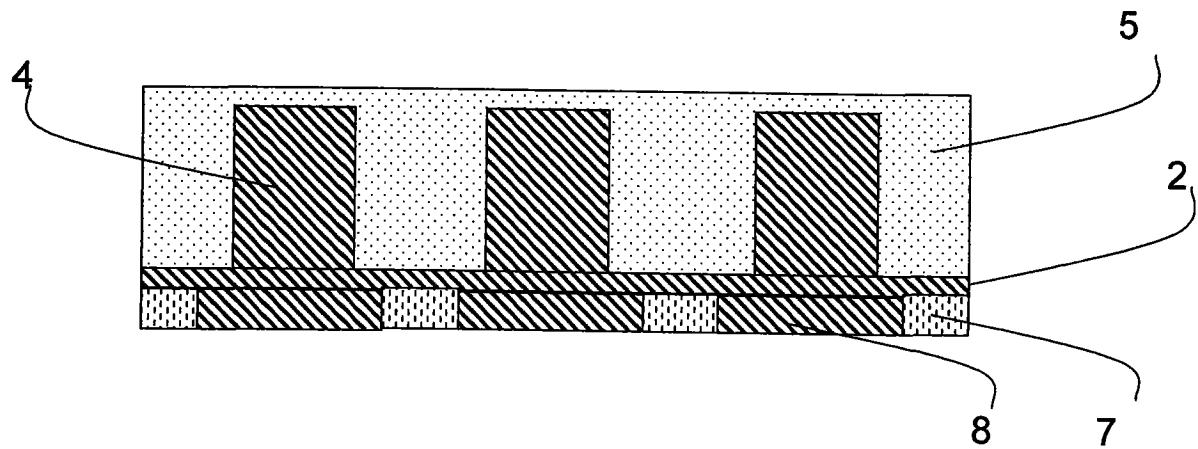


图 21b(x)

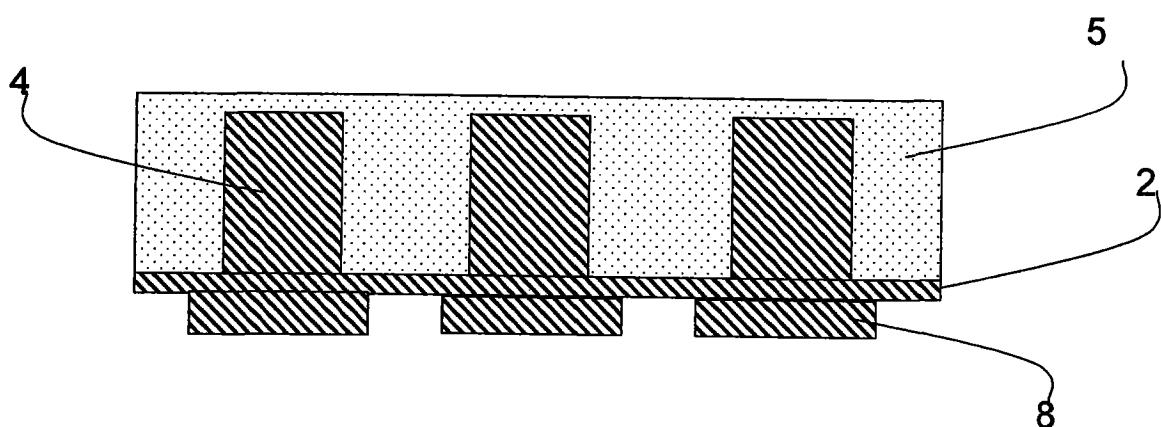


图 21b(xi)

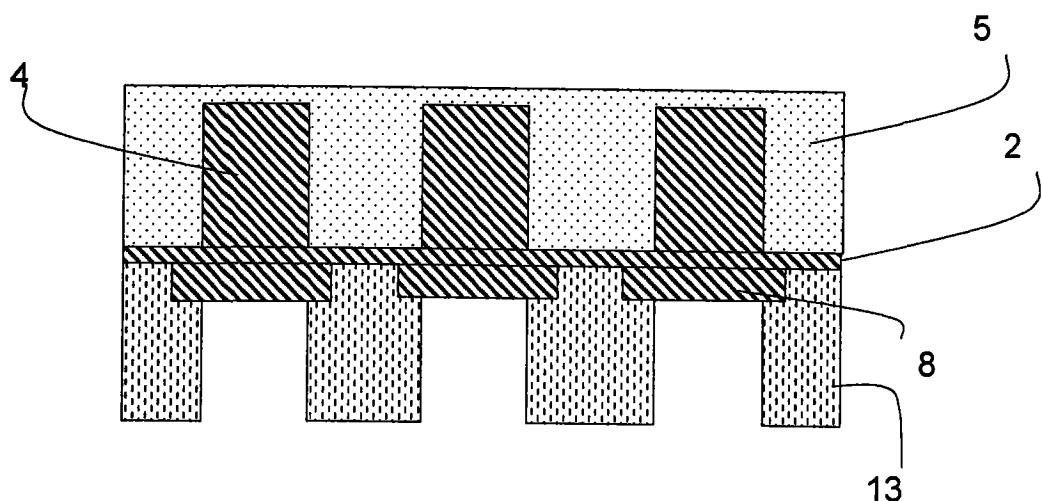


图 21b(xii)

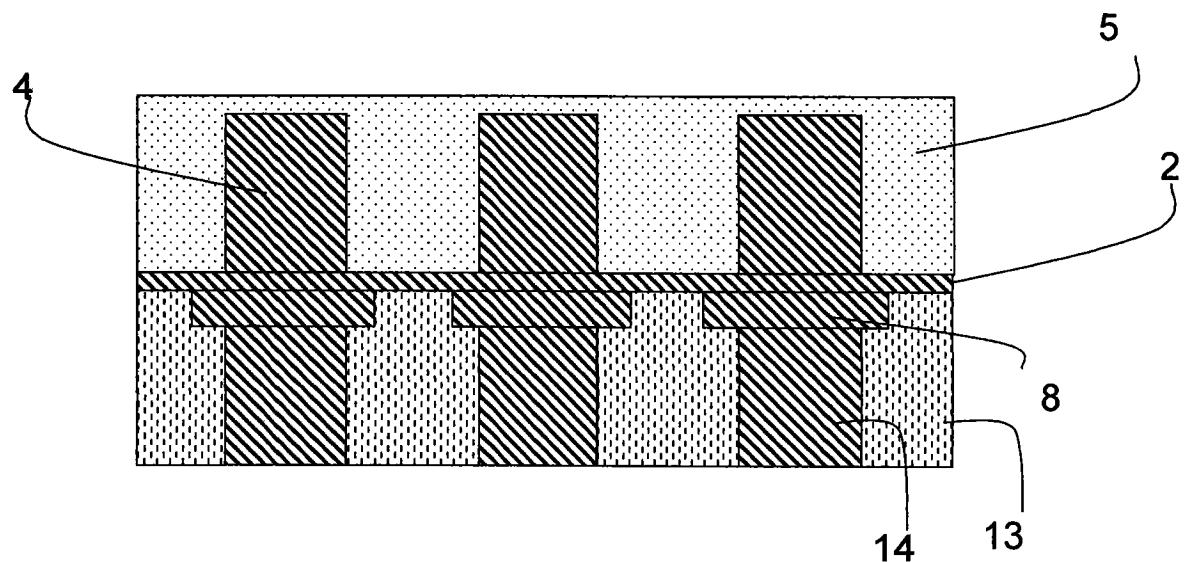


图 21b(xiii)

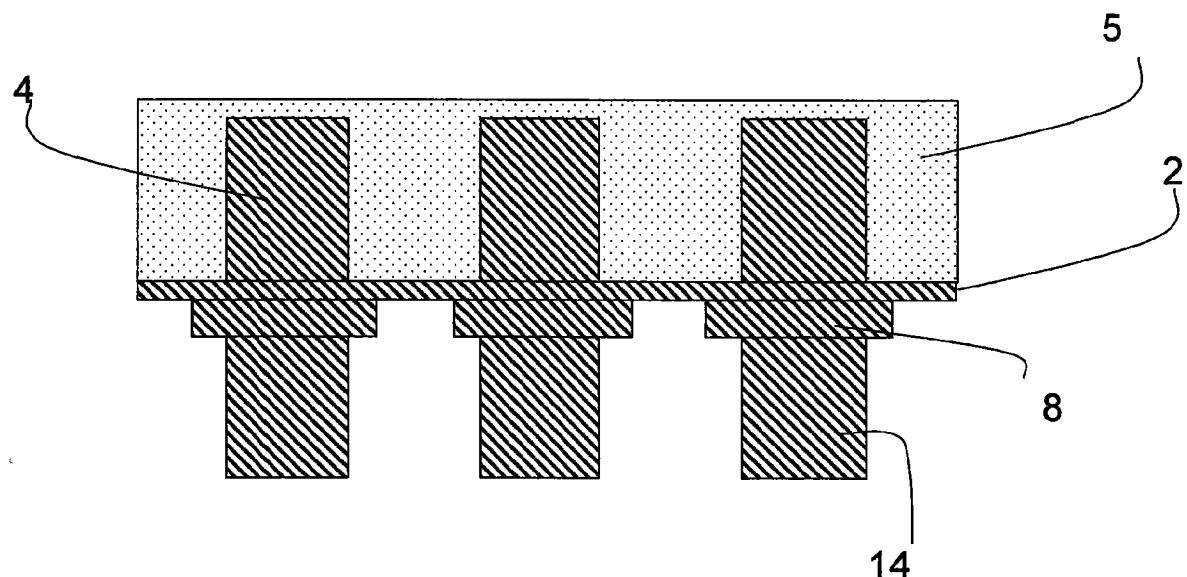


图 21b(xiv)

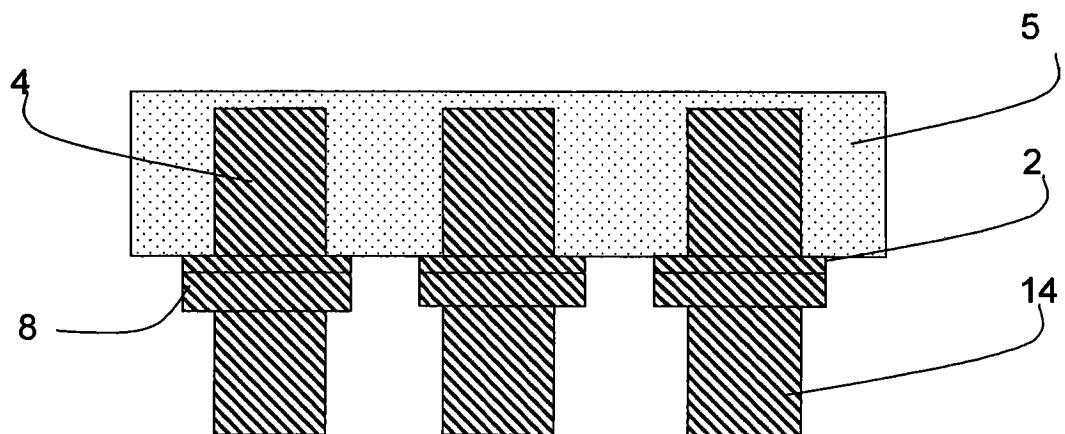


图 21b(xv)

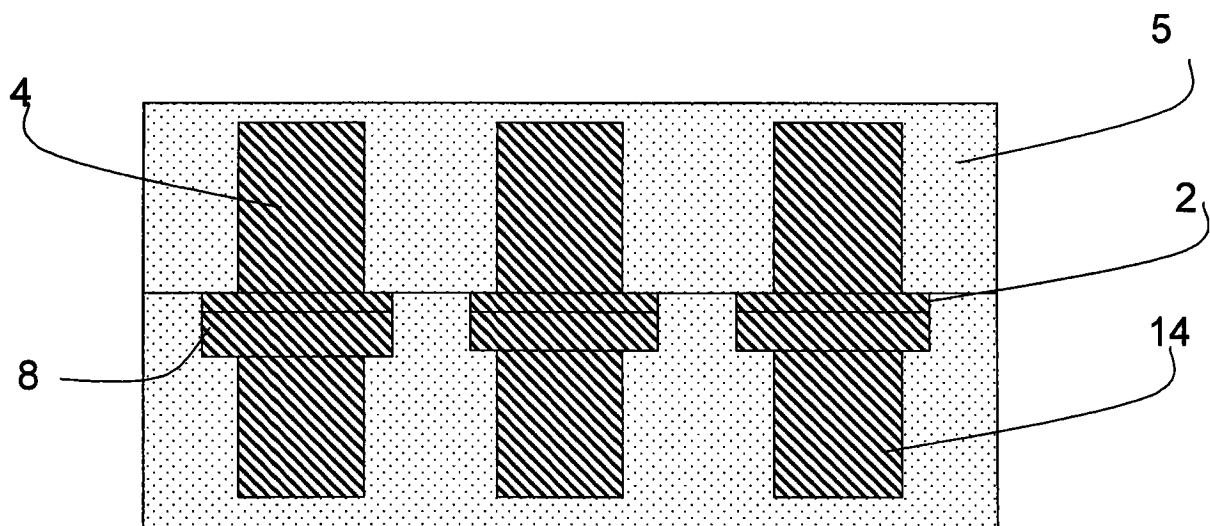


图 21b(xvi)

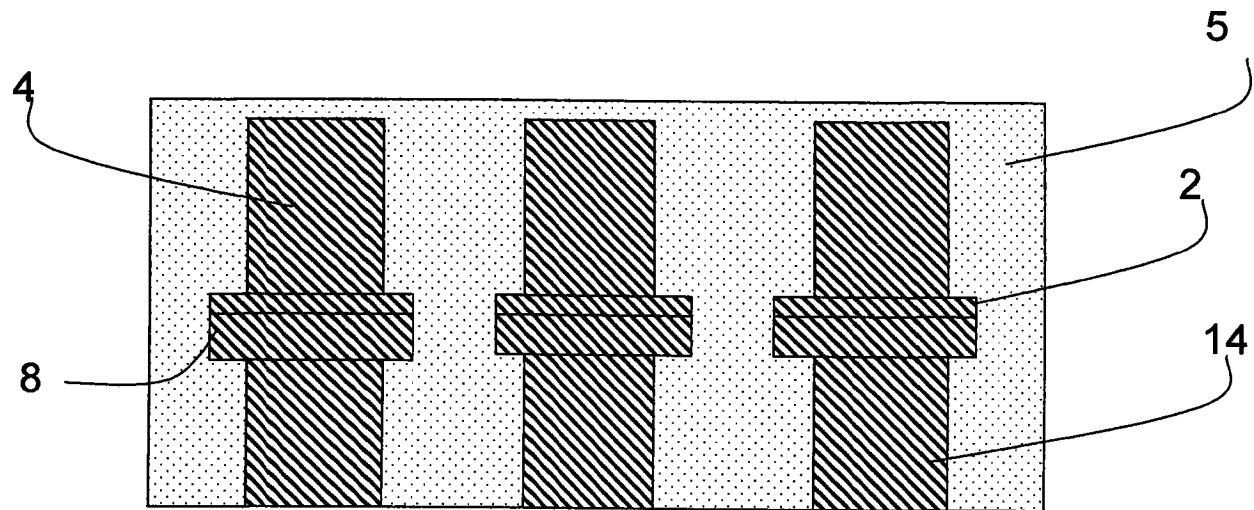


图 21b (xvii)

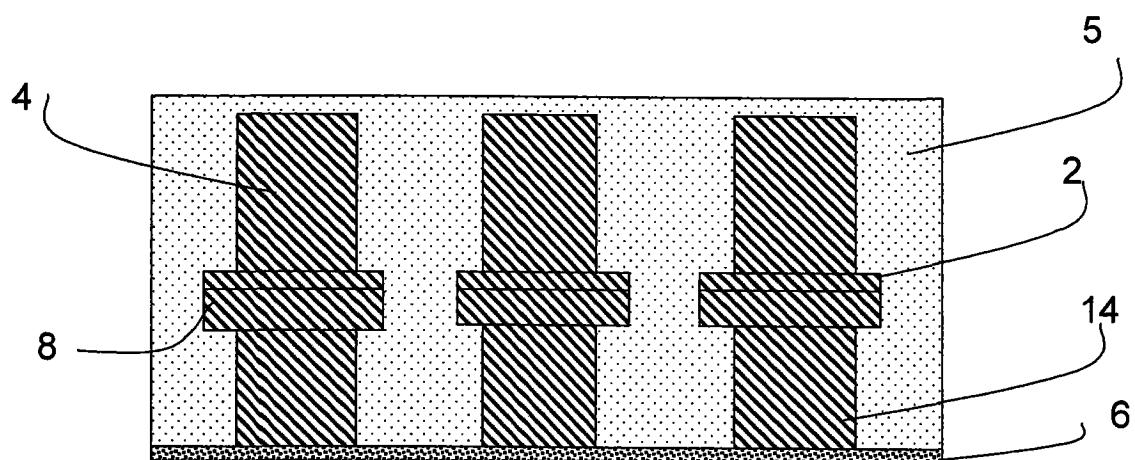


图 21b (xviii)

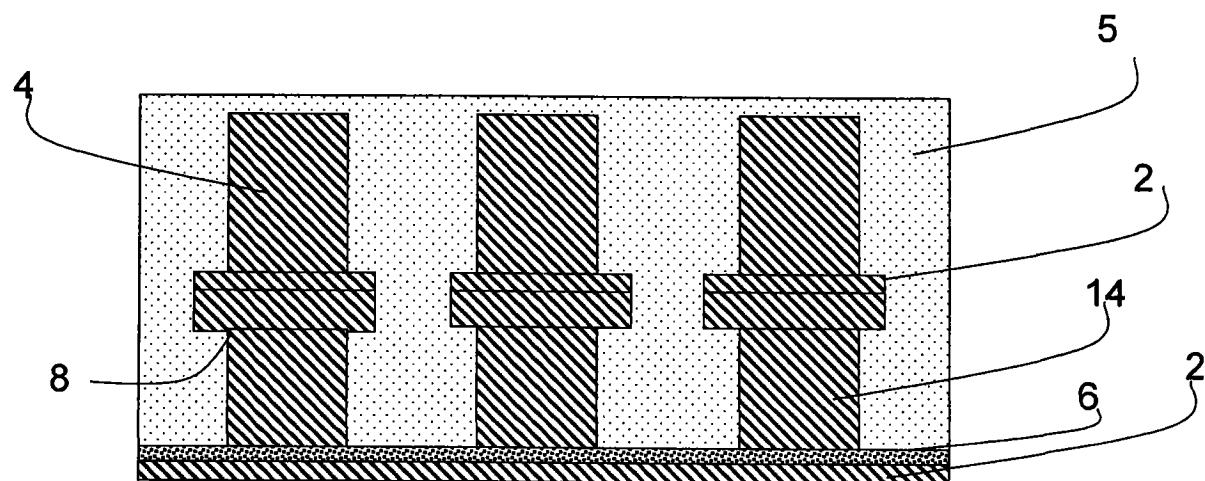


图 21b (xix)

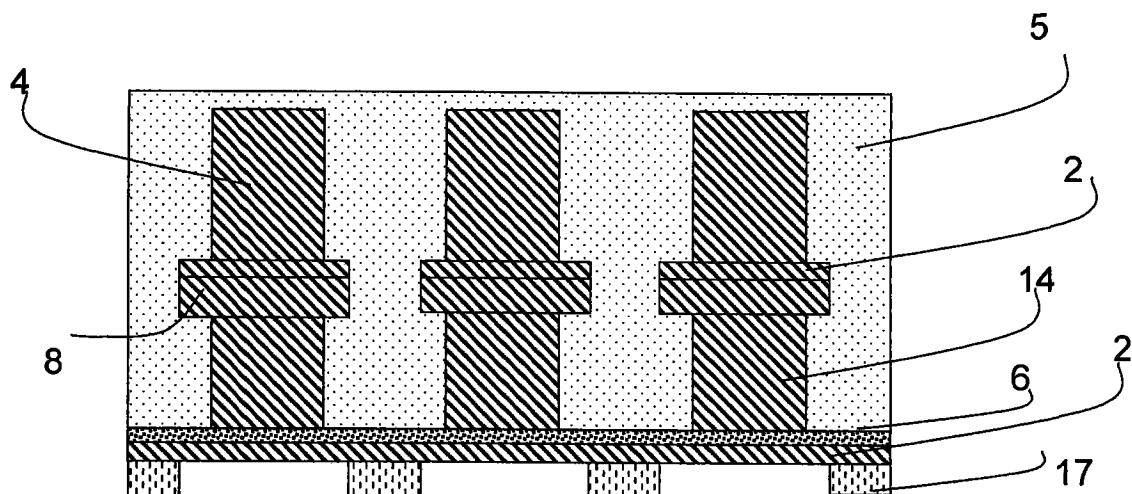


图 21b(xx)

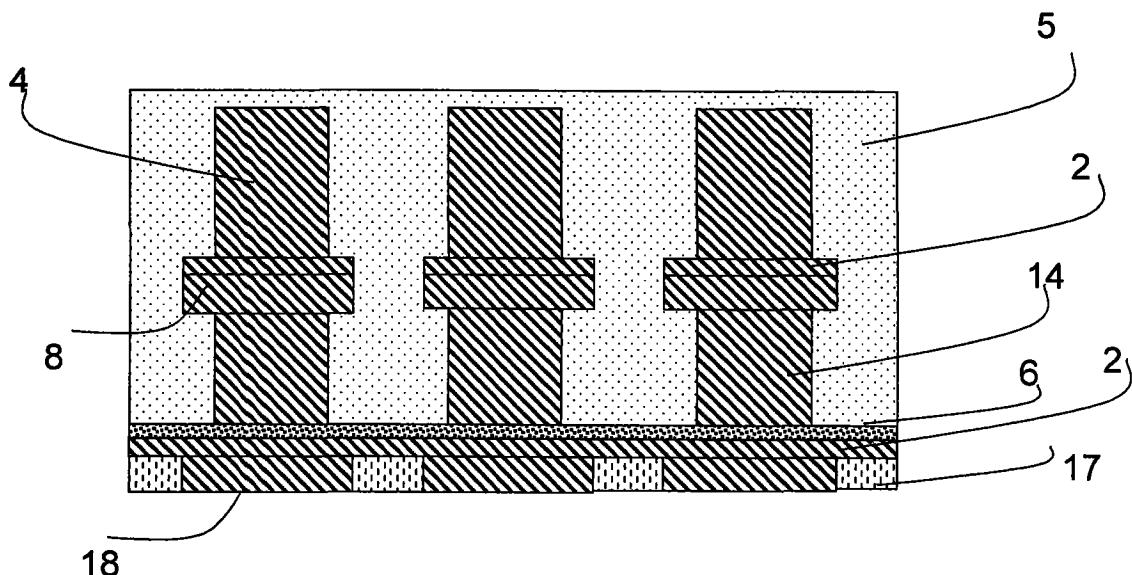


图 21b(XXI)

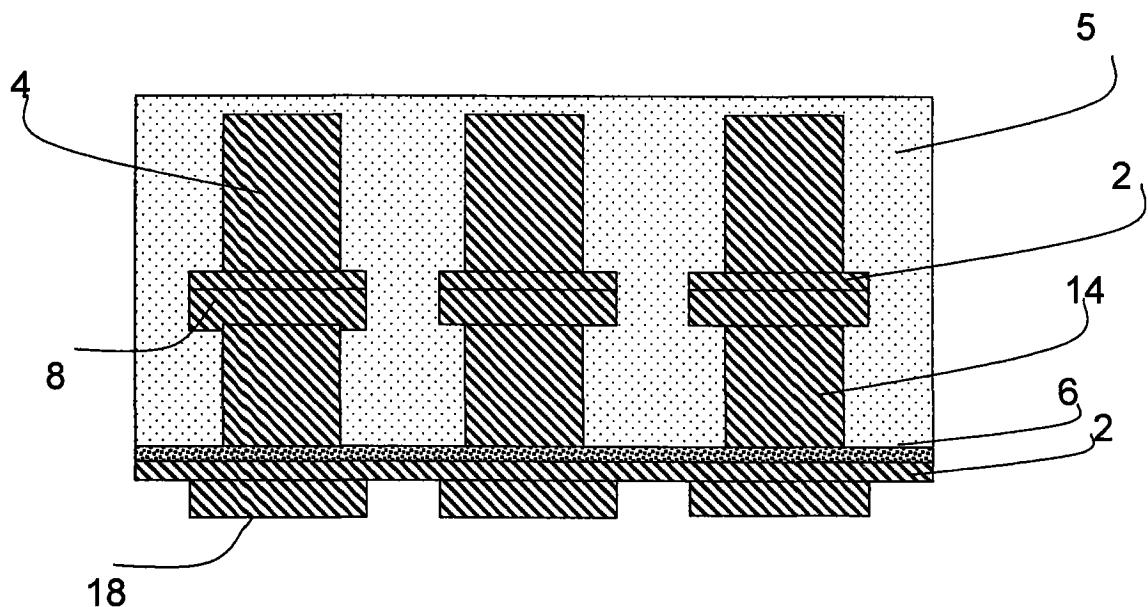


图 21b (xxii)

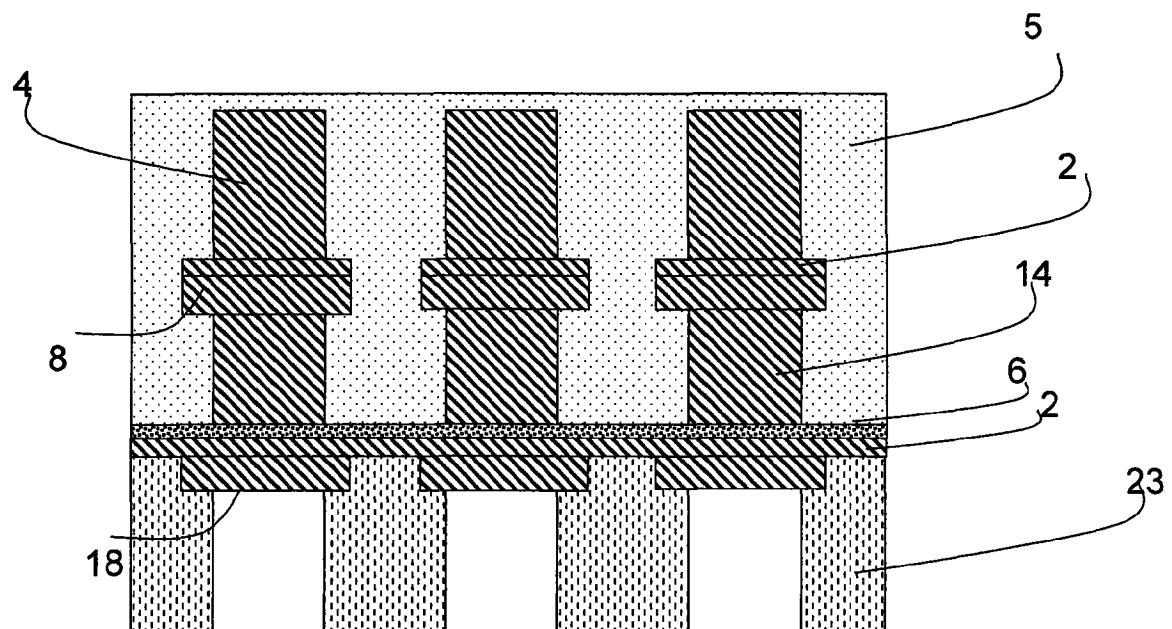


图 21b (xxiii)

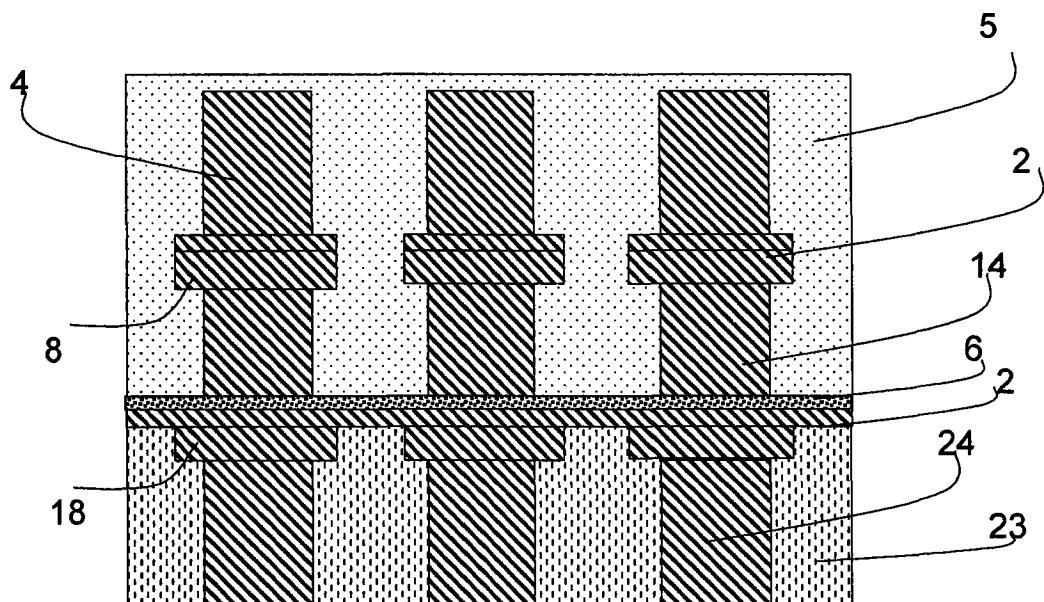


图 21b (xxiv)

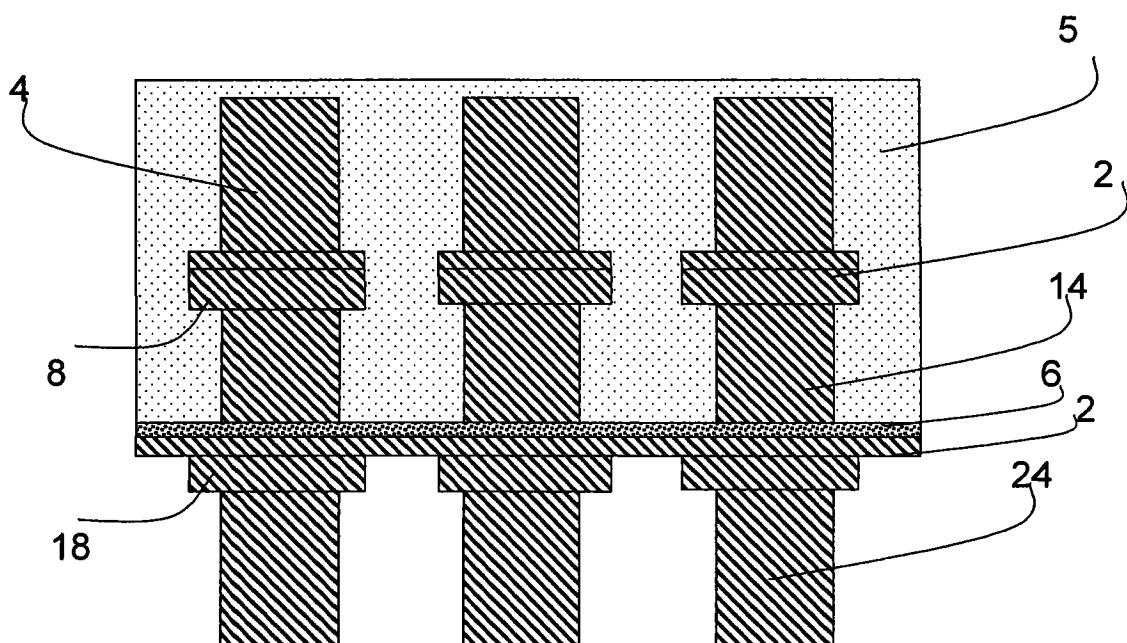


图 21b (xxv)

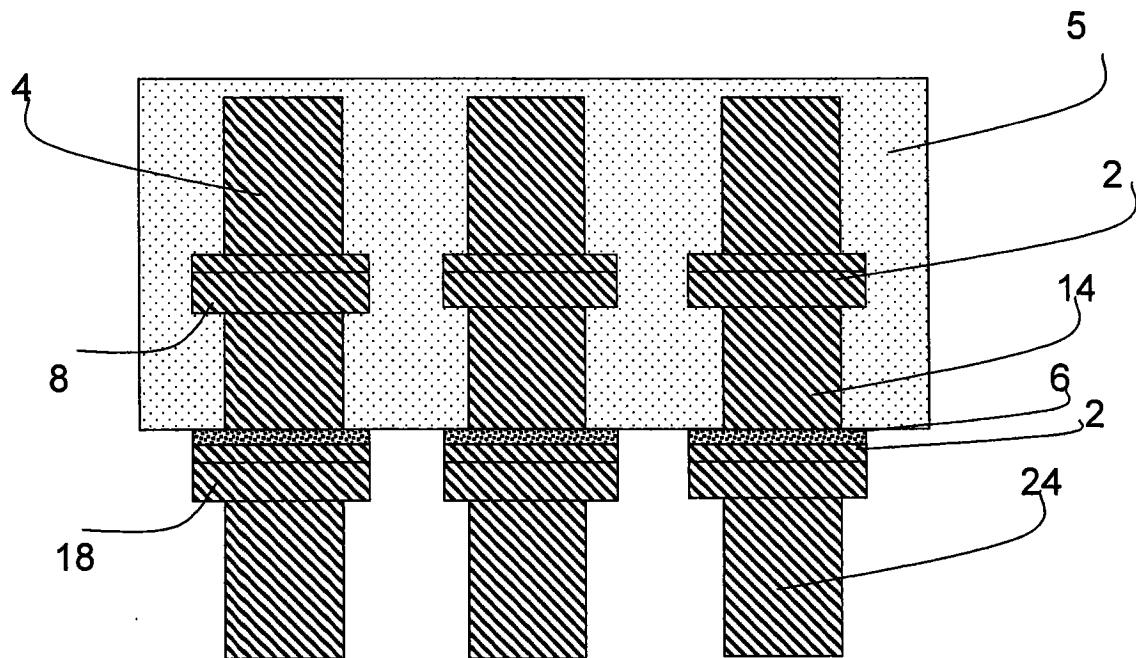


图 21b(xxvi)

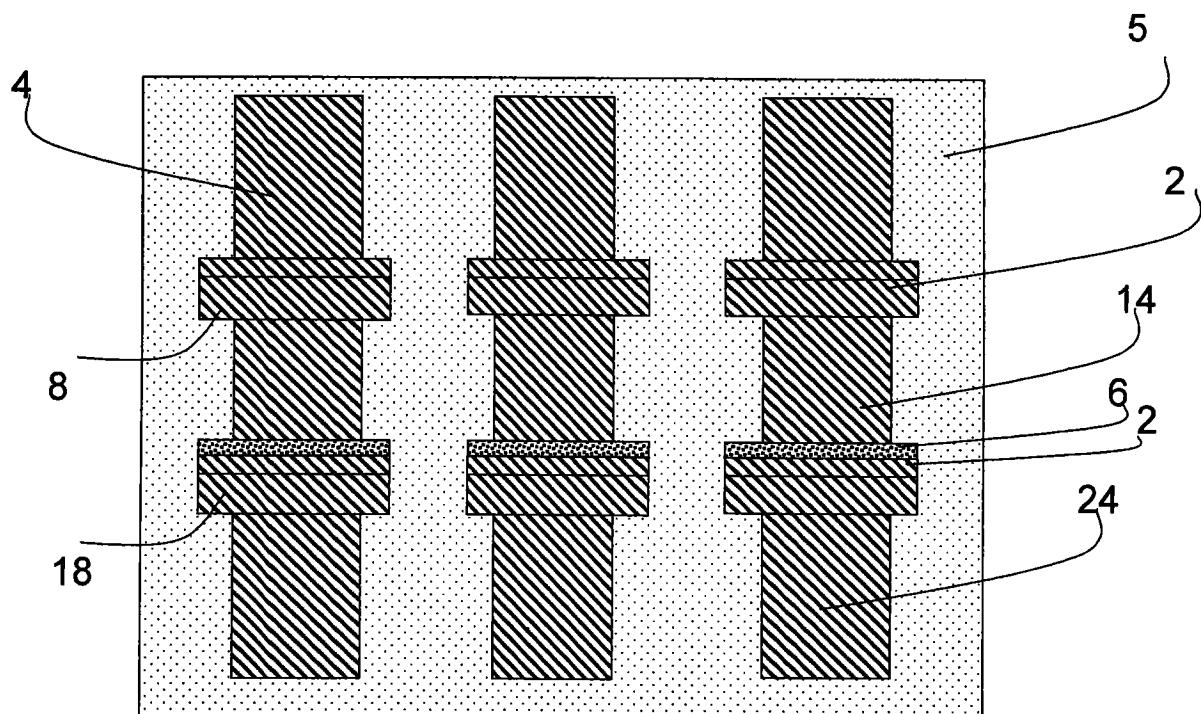


图 21b(xxvii)

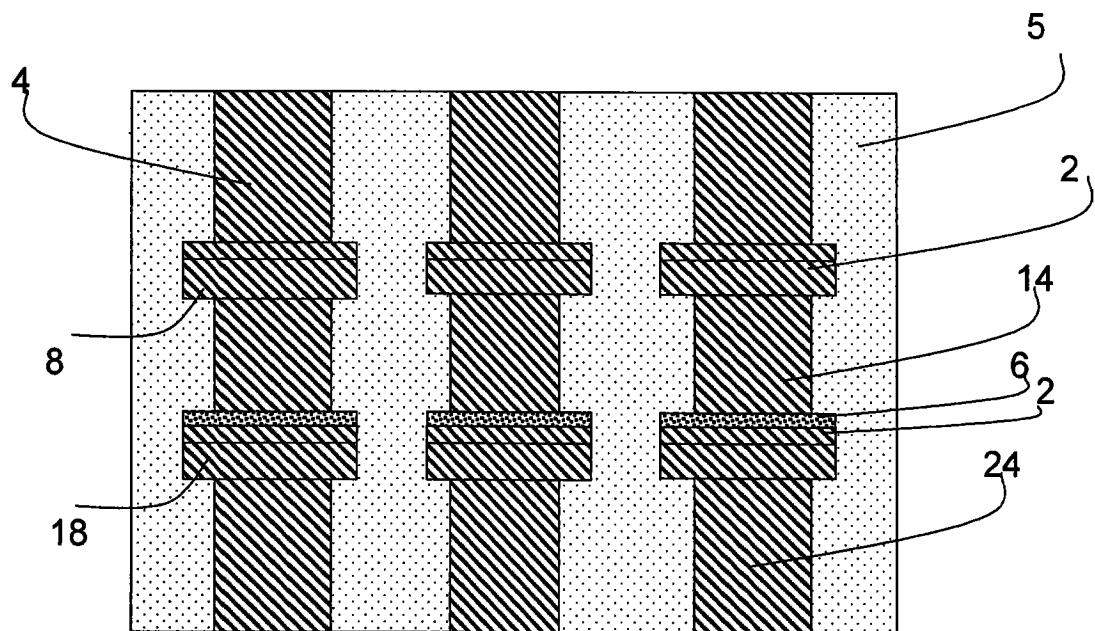


图 21b (xxviii)

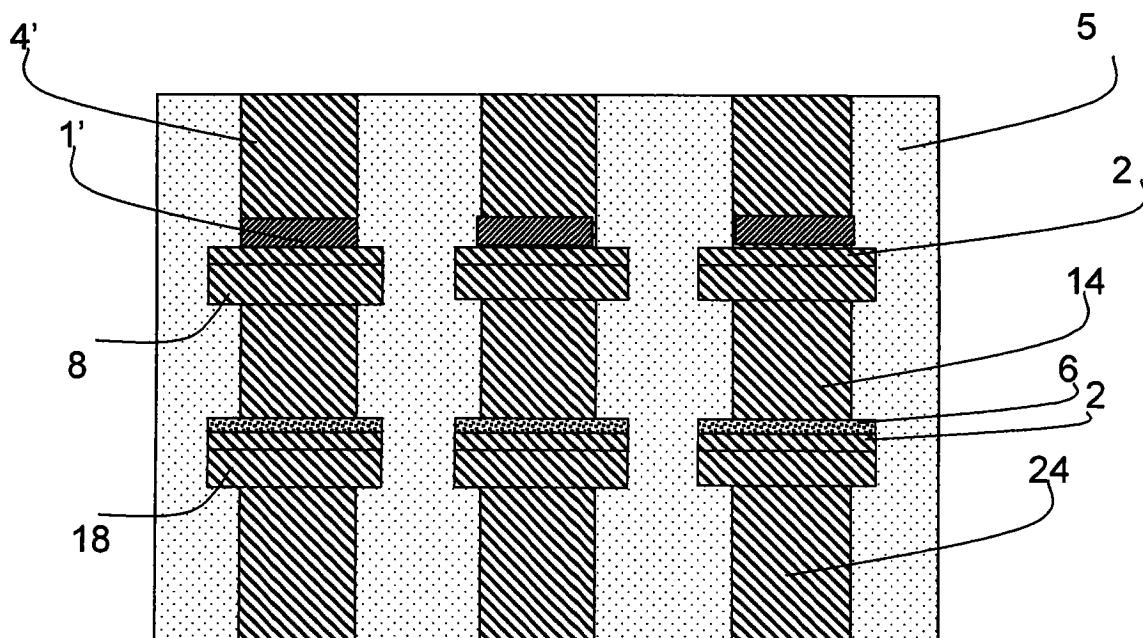


图 22

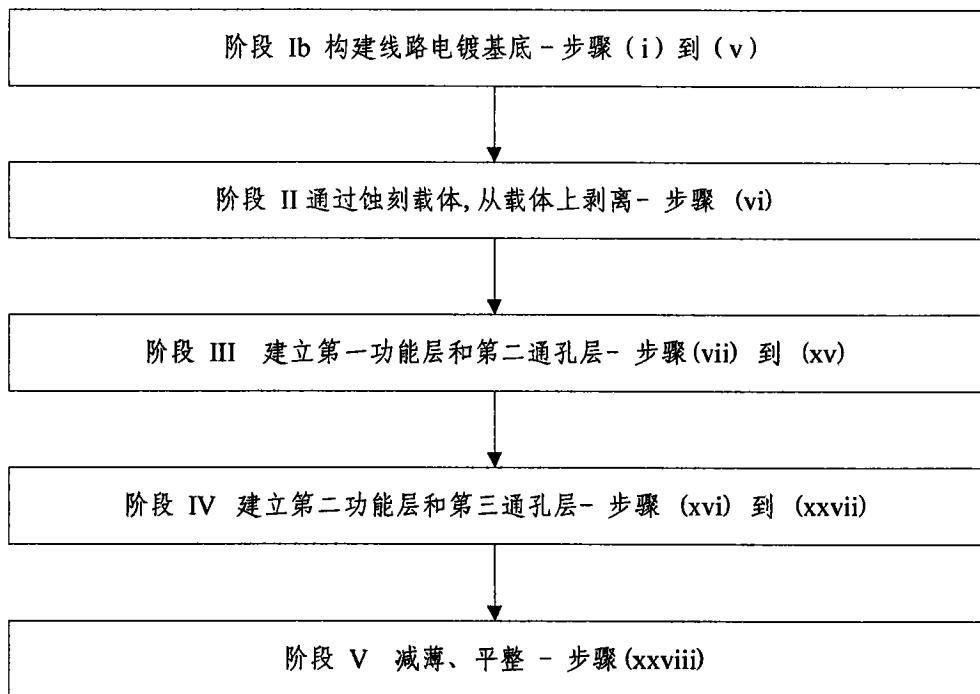


图 22a

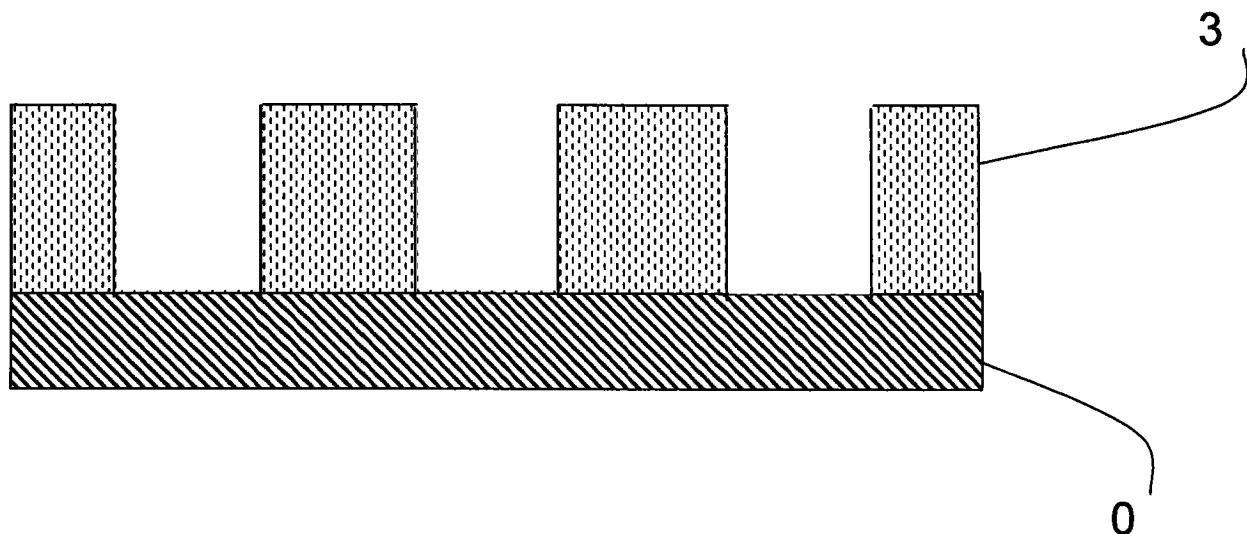


图 22b (i)

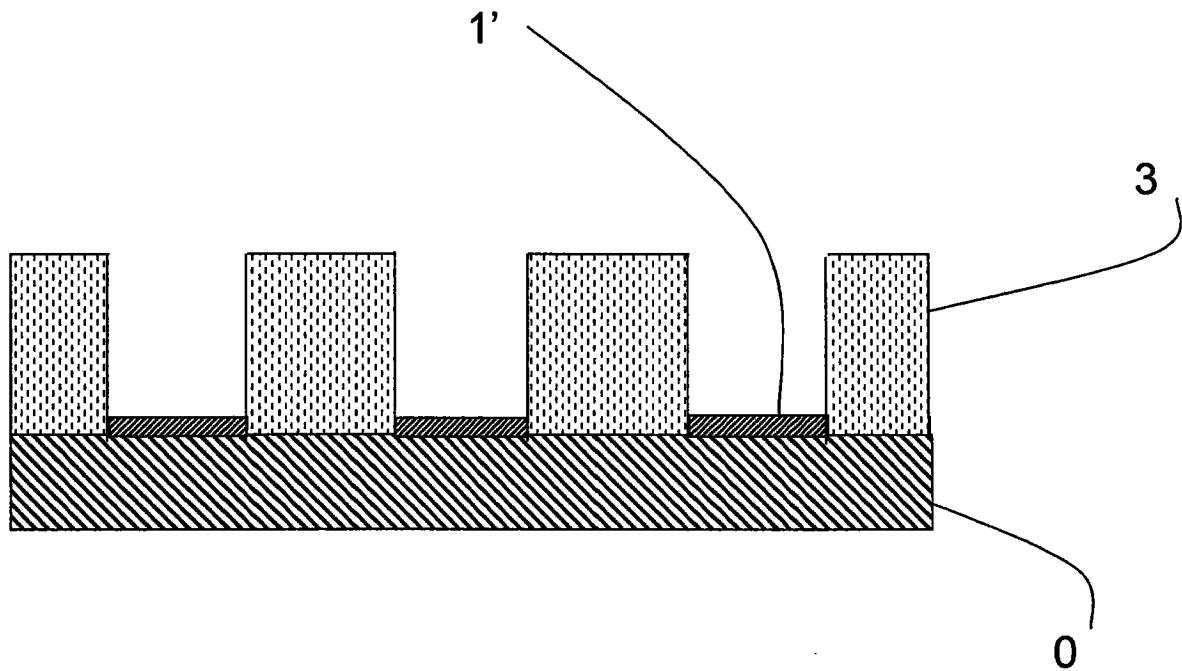


图 22b (ii)

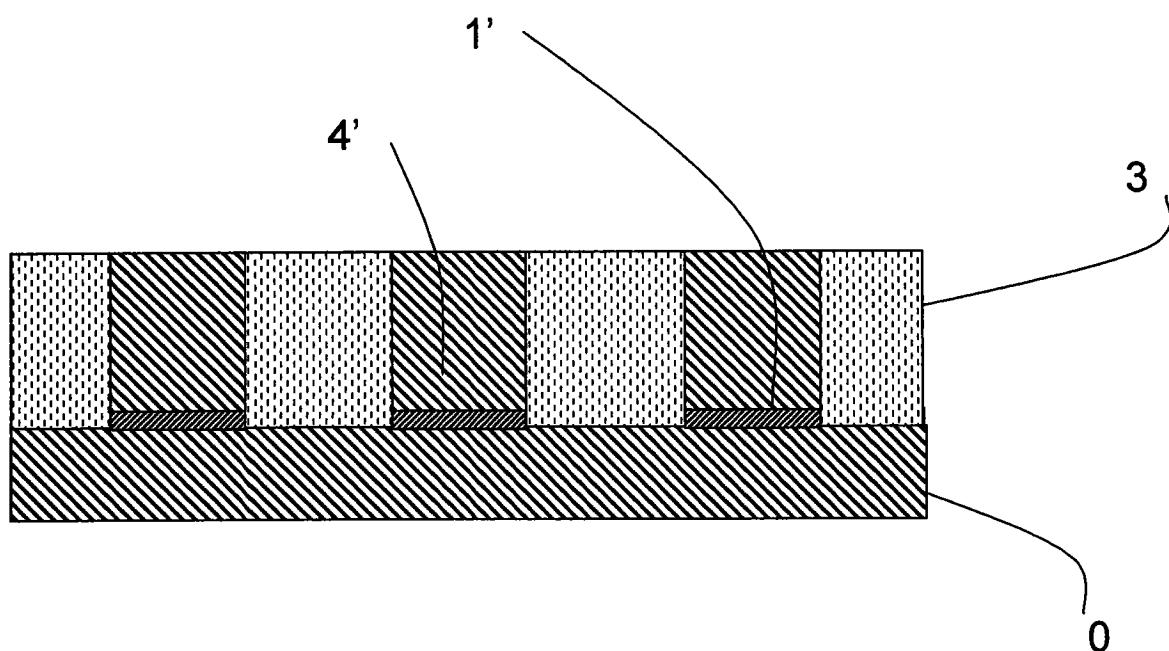


图 22b (iii)

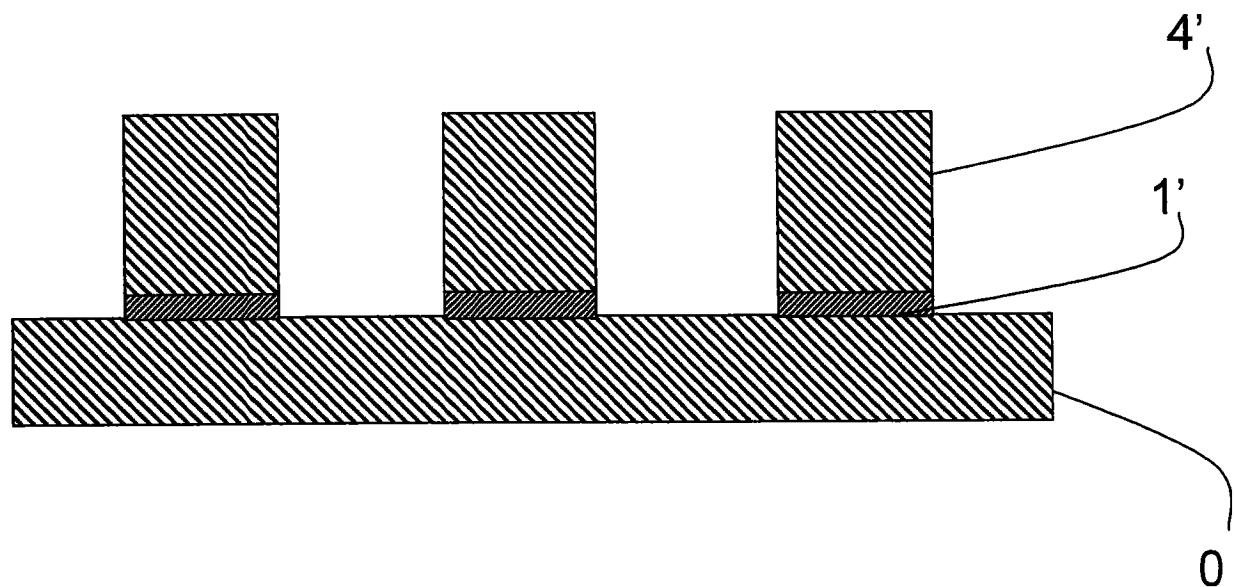


图 22b(iv)

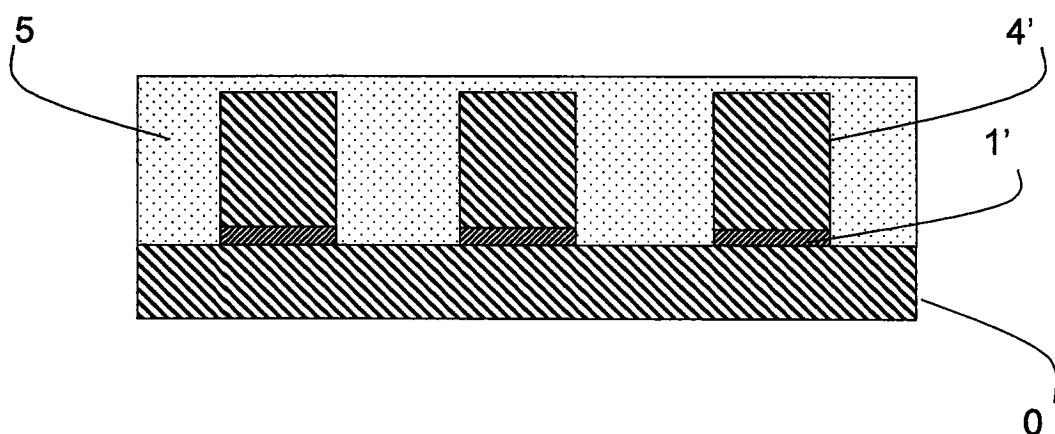


图 22b(v)

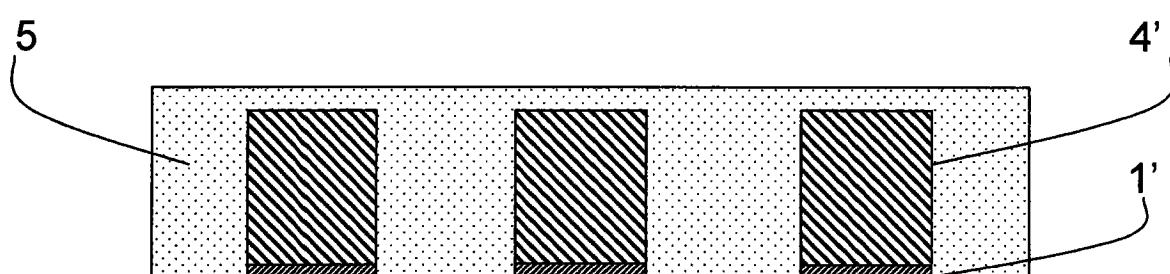


图 22b(vi)

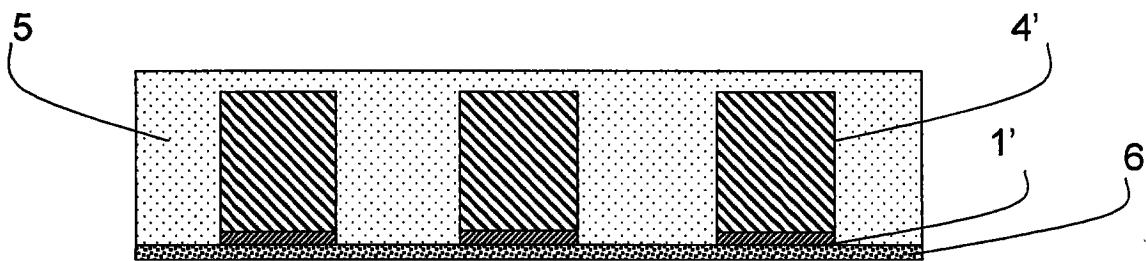


图 22b (vii)

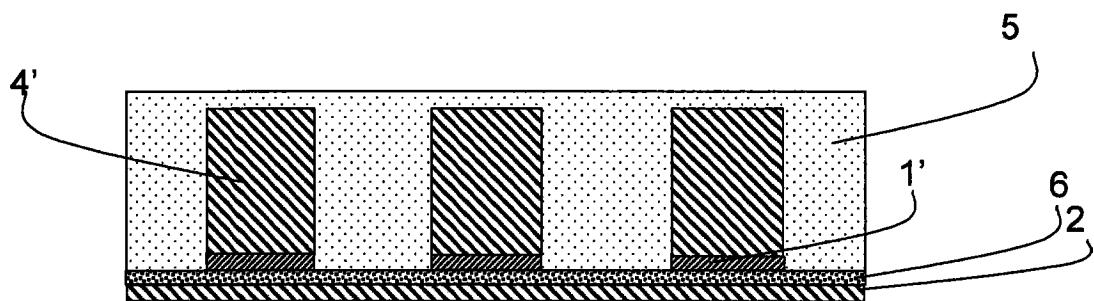


图 22b (viii)

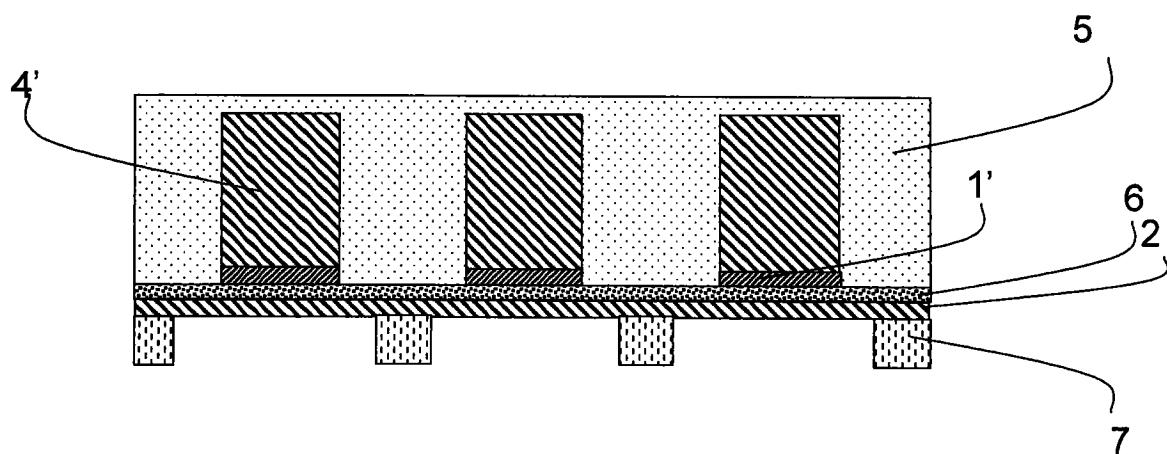


图 22b (ix)

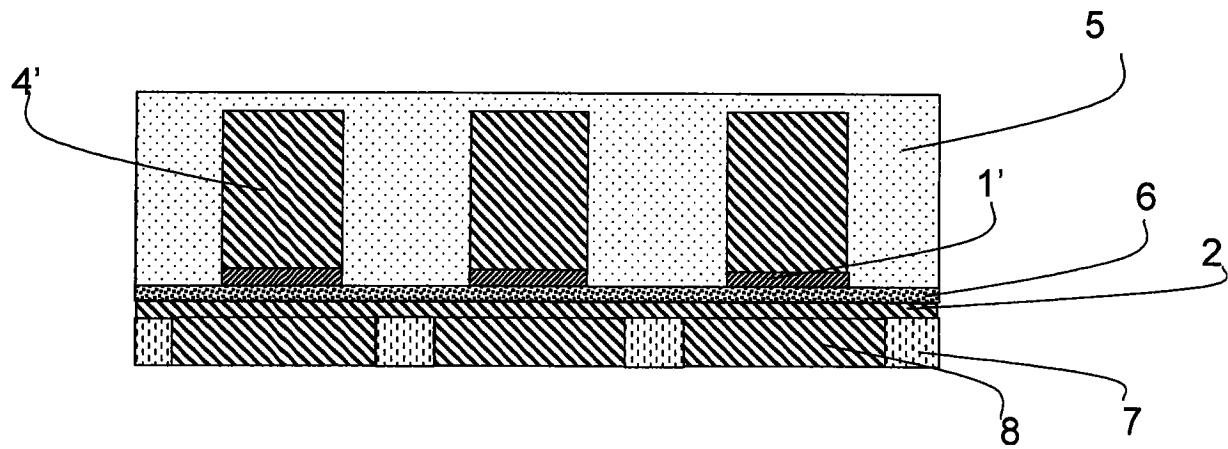


图 22b(x)

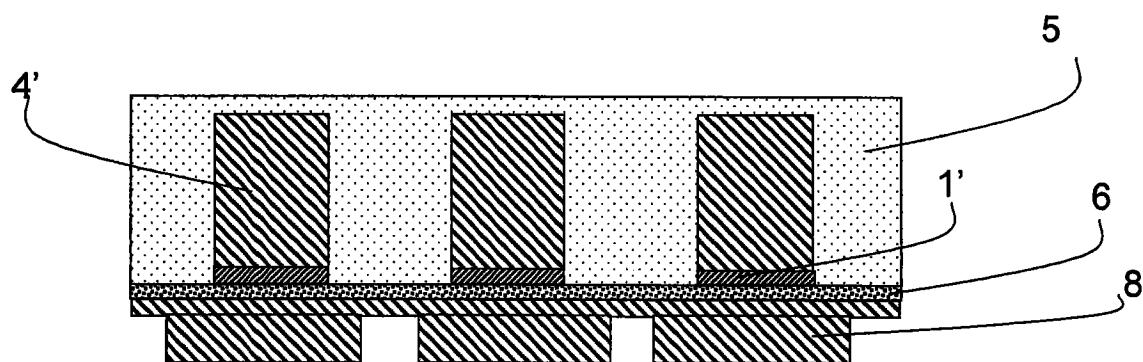


图 22b(xi)

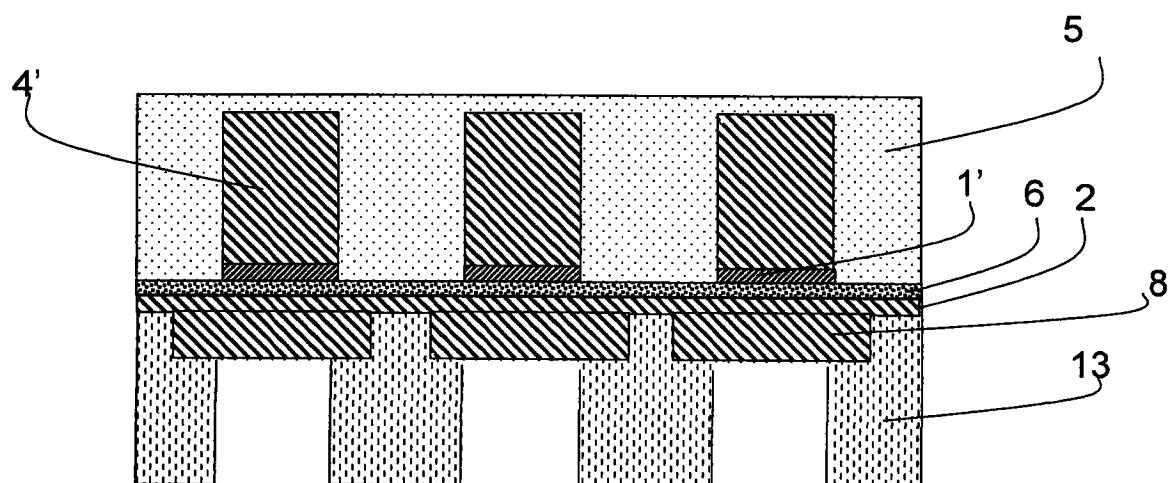


图 22b(xii)

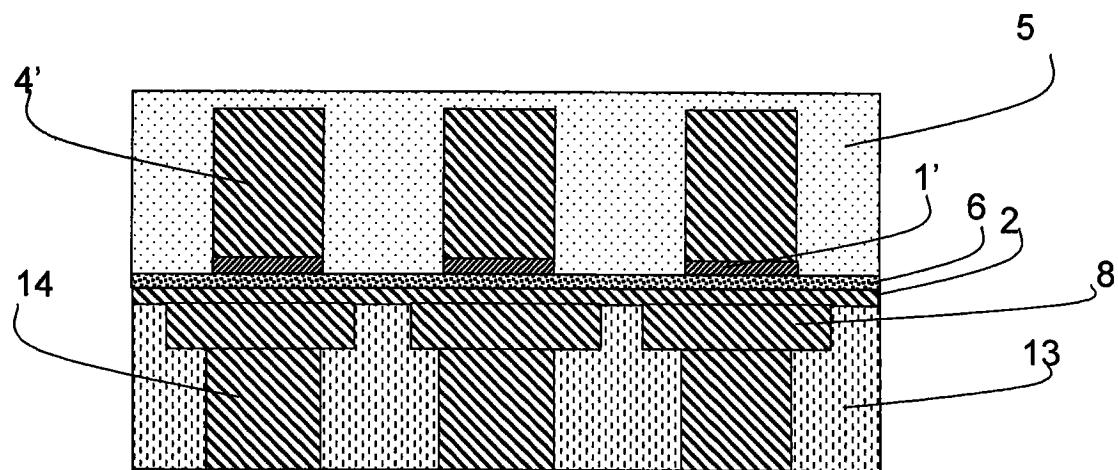


图 22b (xiii)

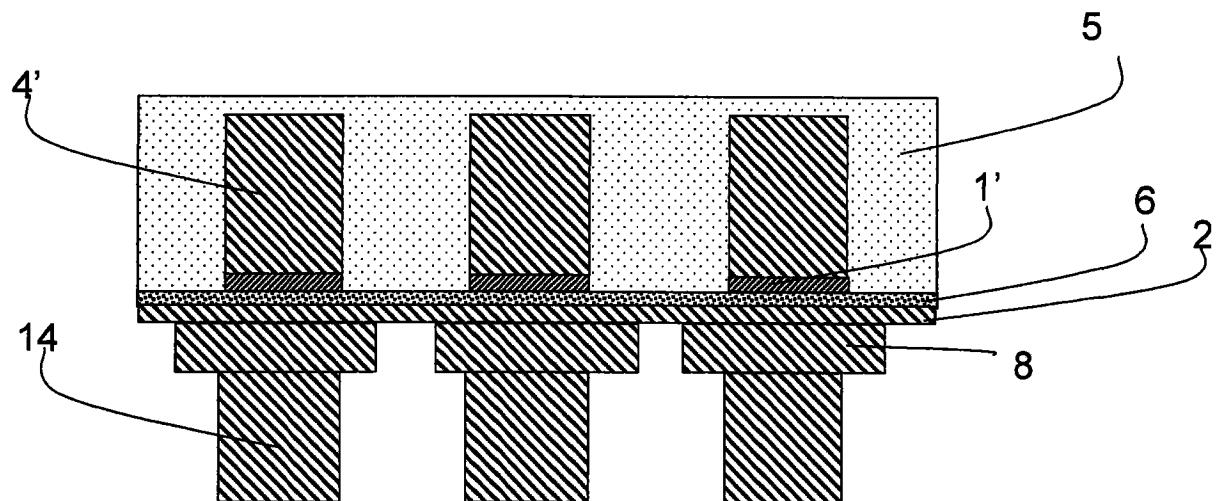


图 22b (xiv)

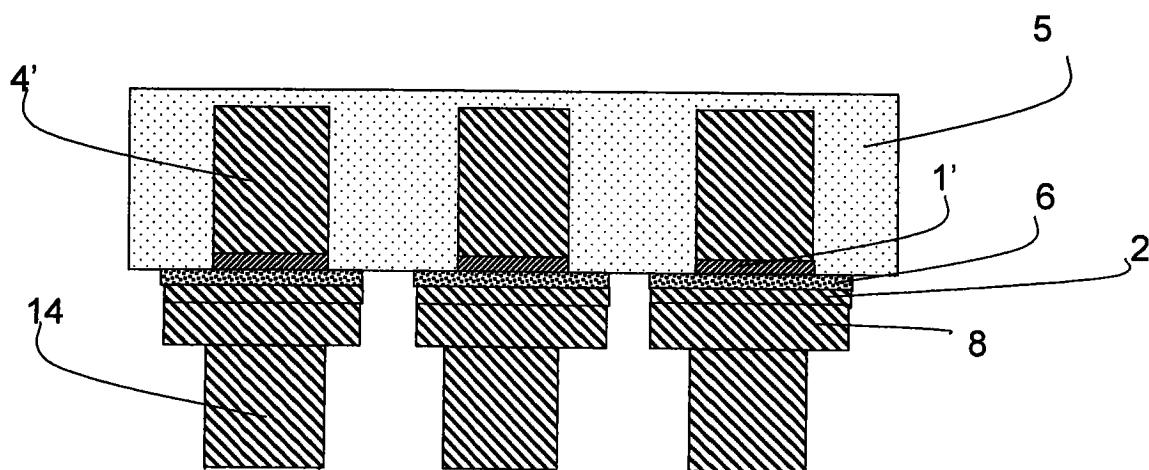


图 22b (xv)

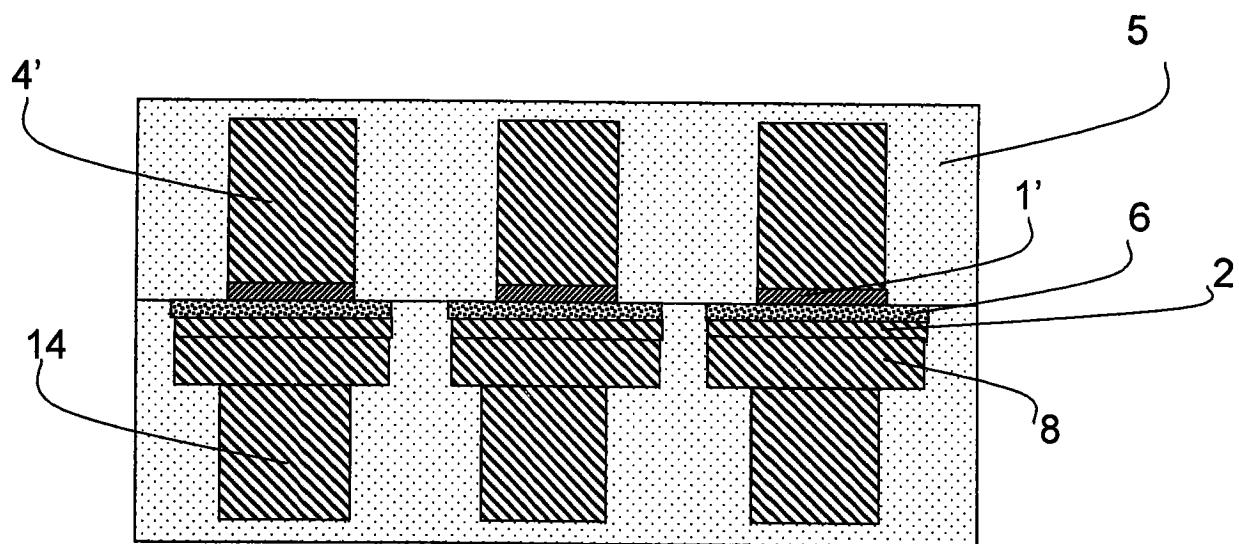


图 22b (xvi)

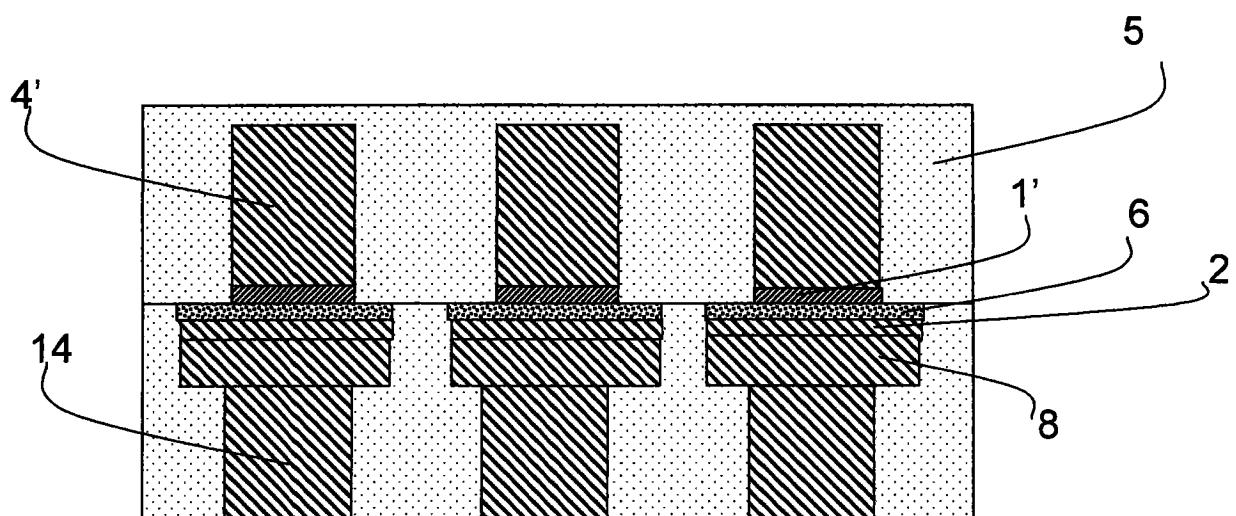


图 22b (xvii)

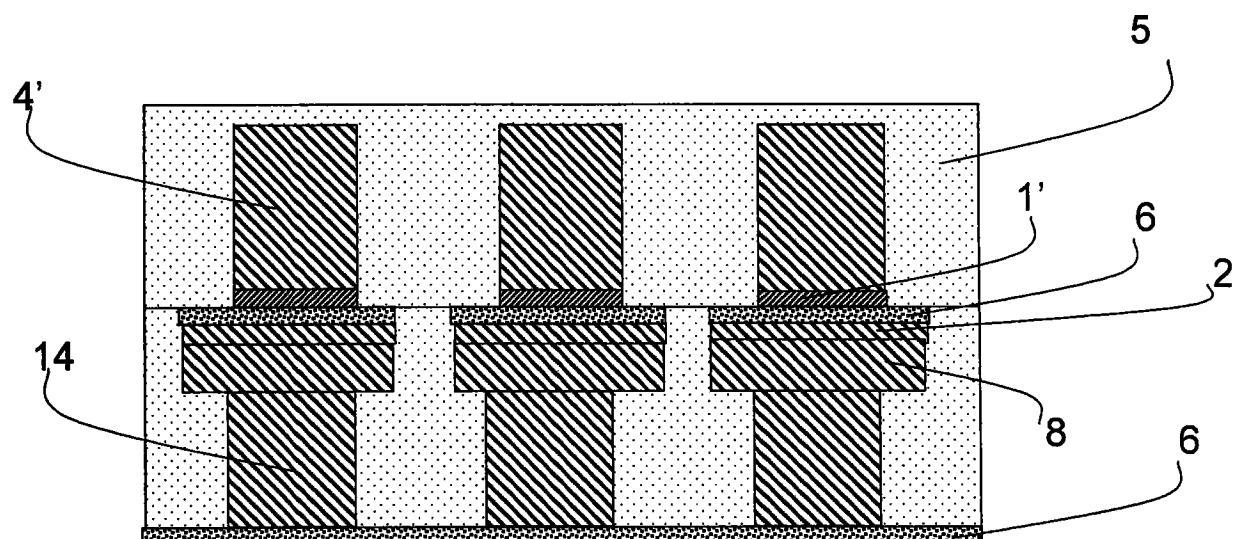


图 22b(xviii)

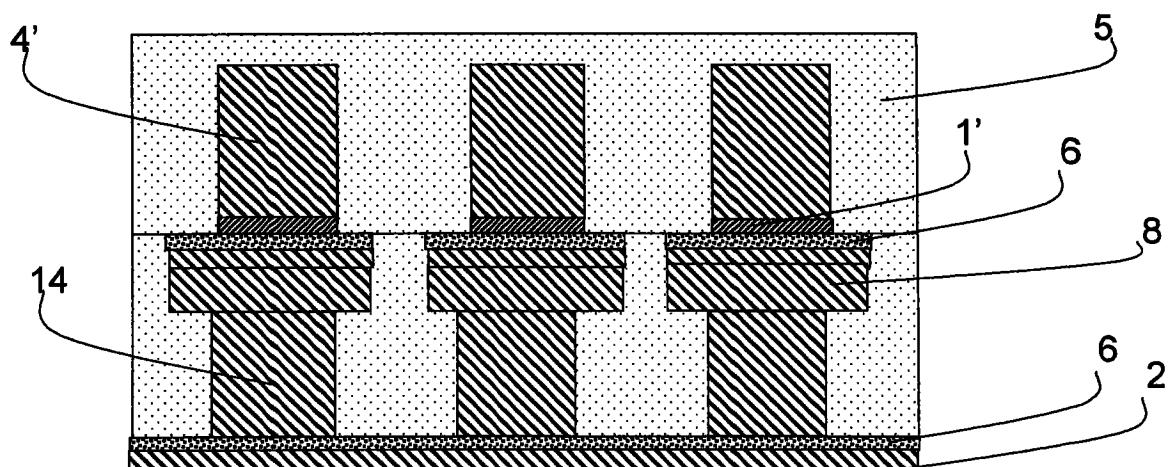


图 22b(xix)

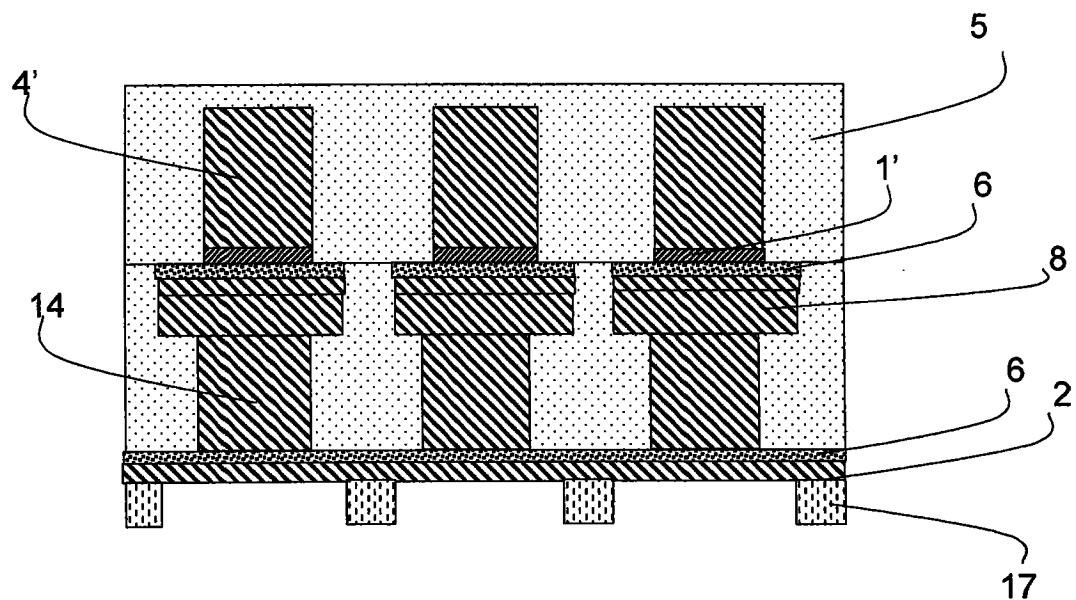


图 22b(xx)

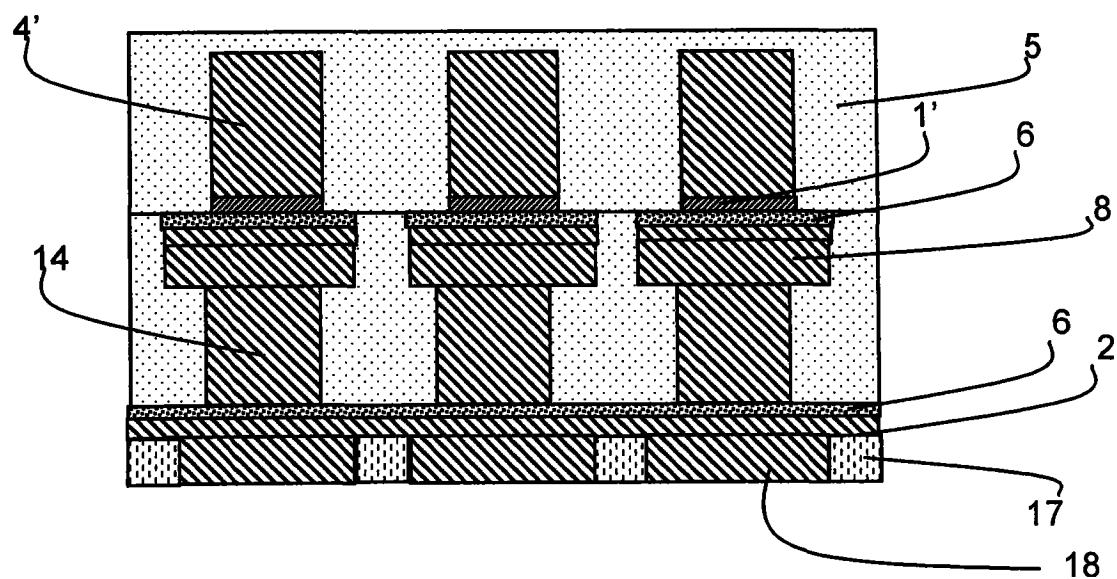


图 22b(XXI)

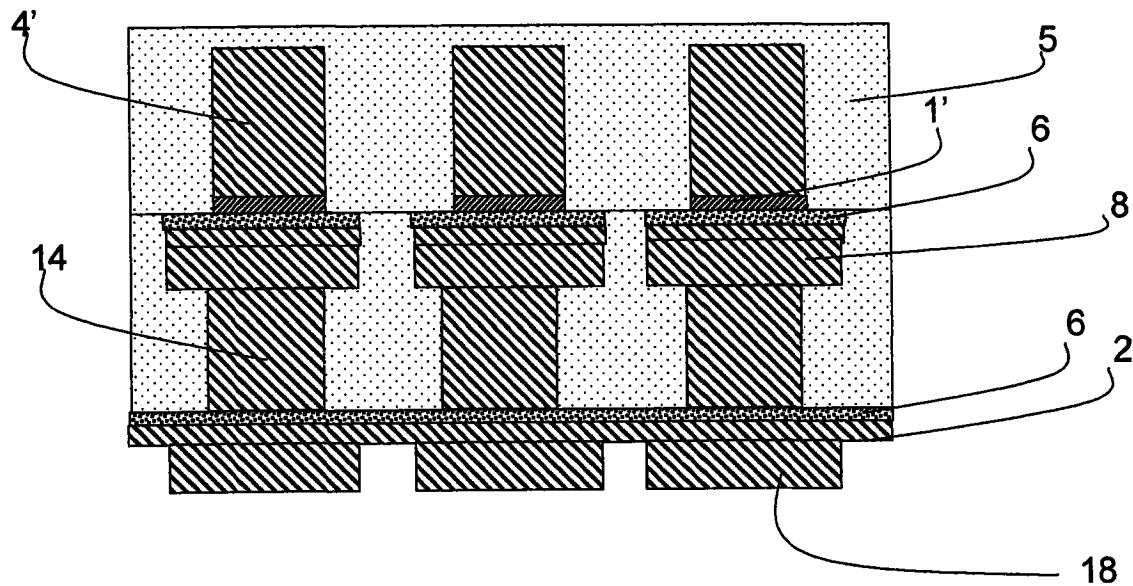


图 22b (xxii)

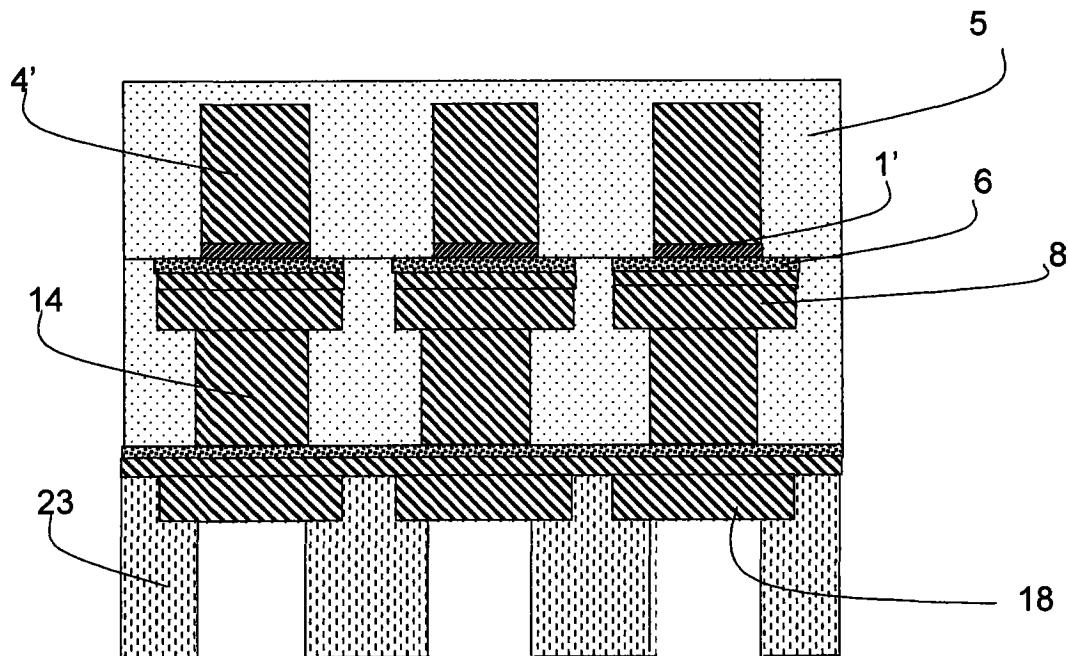


图 22b (xxiii)

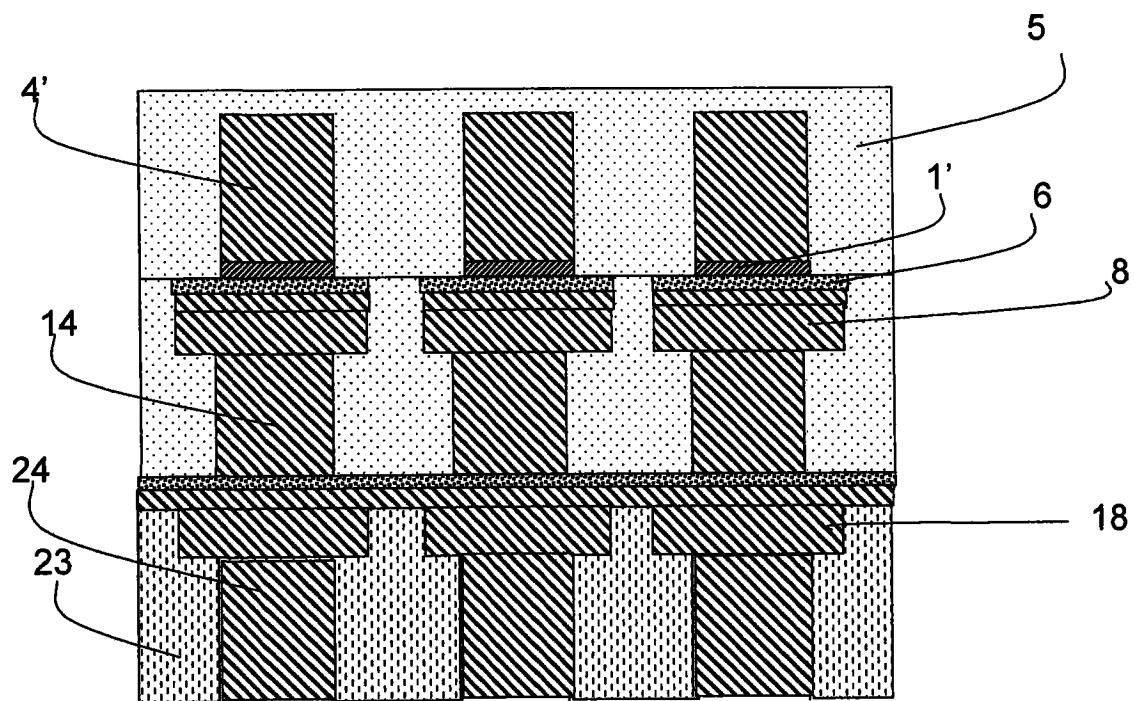


图 22b (xxiv)

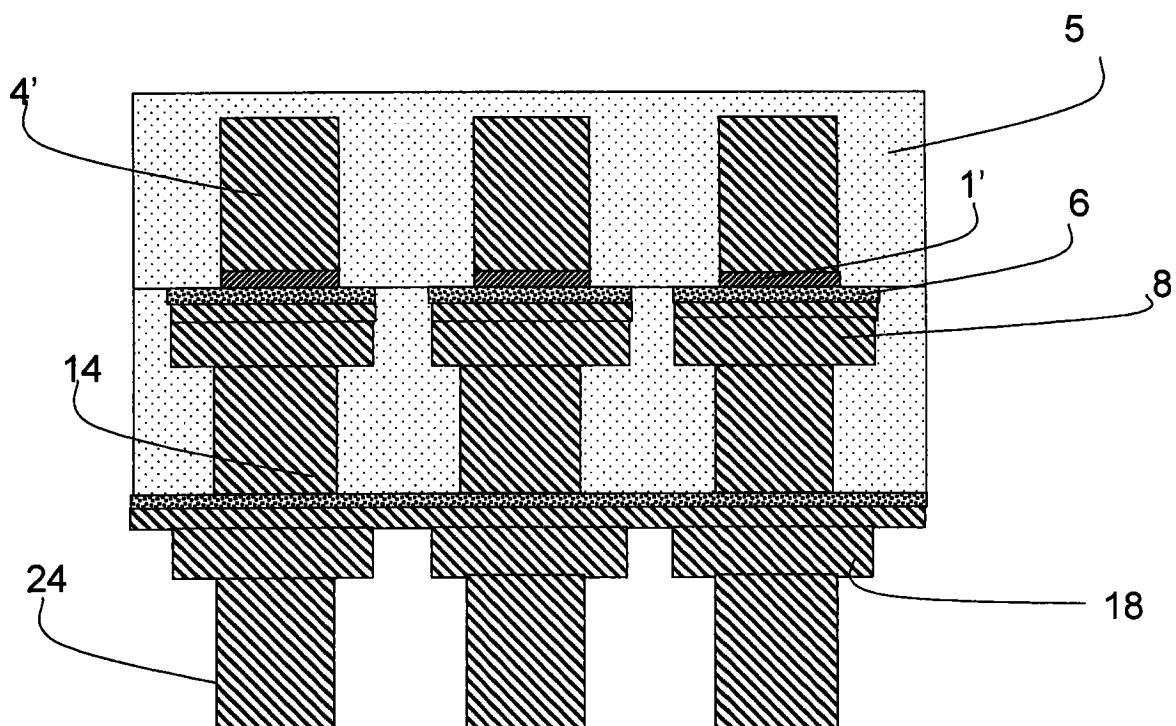


图 22b (xxv)

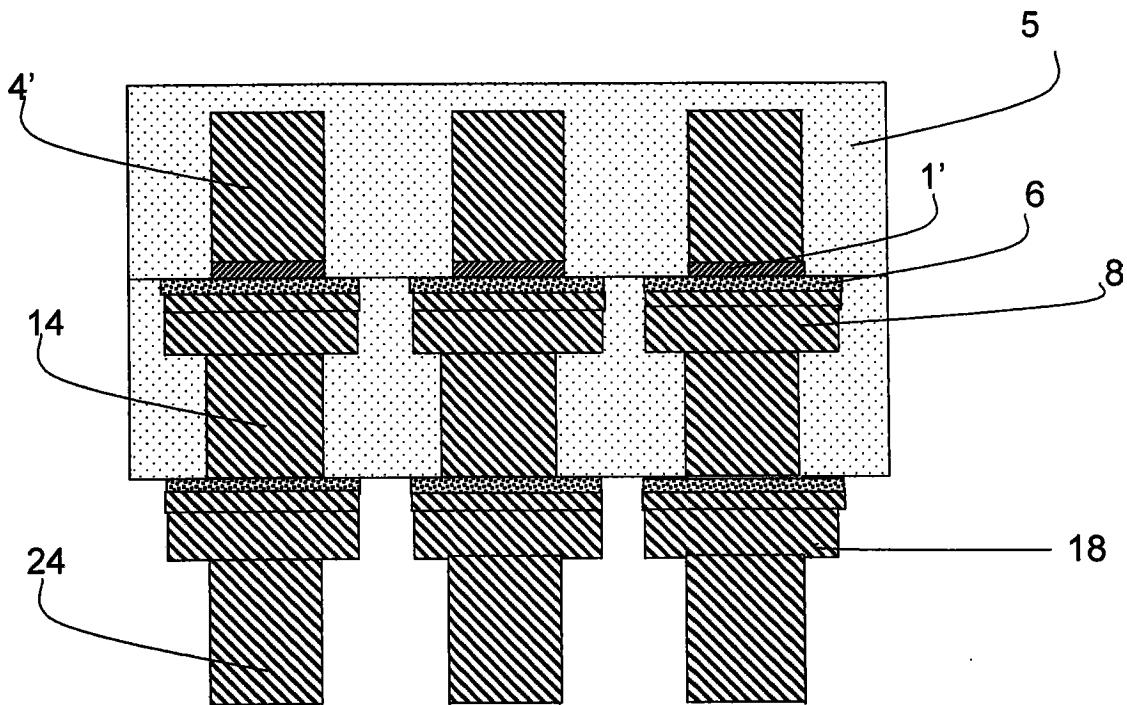


图 22b (xxvi)

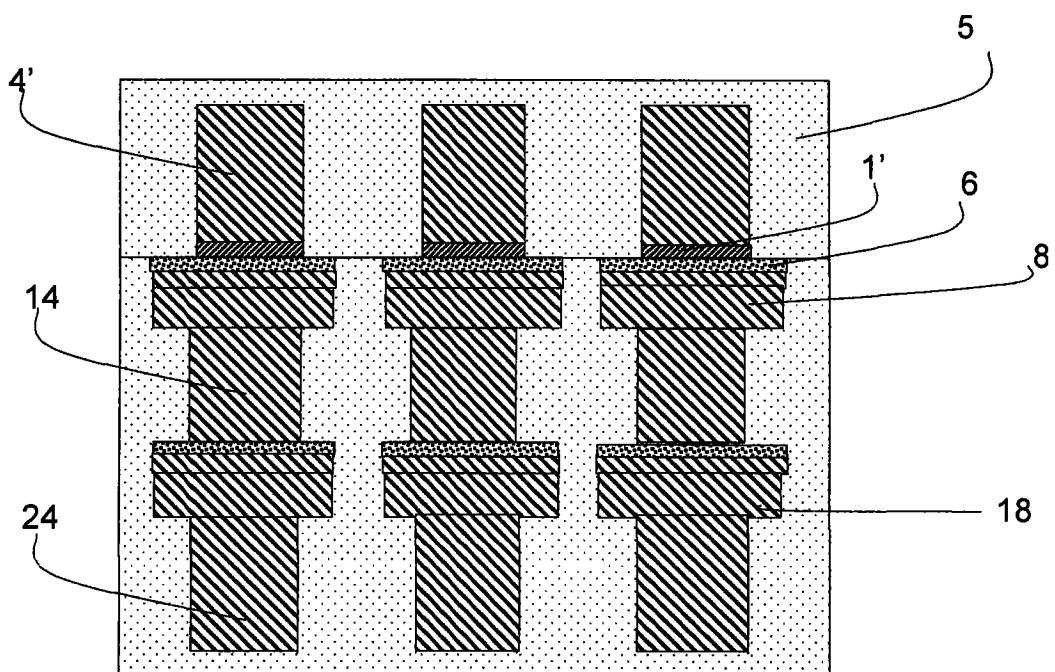


图 22b (xxvii)

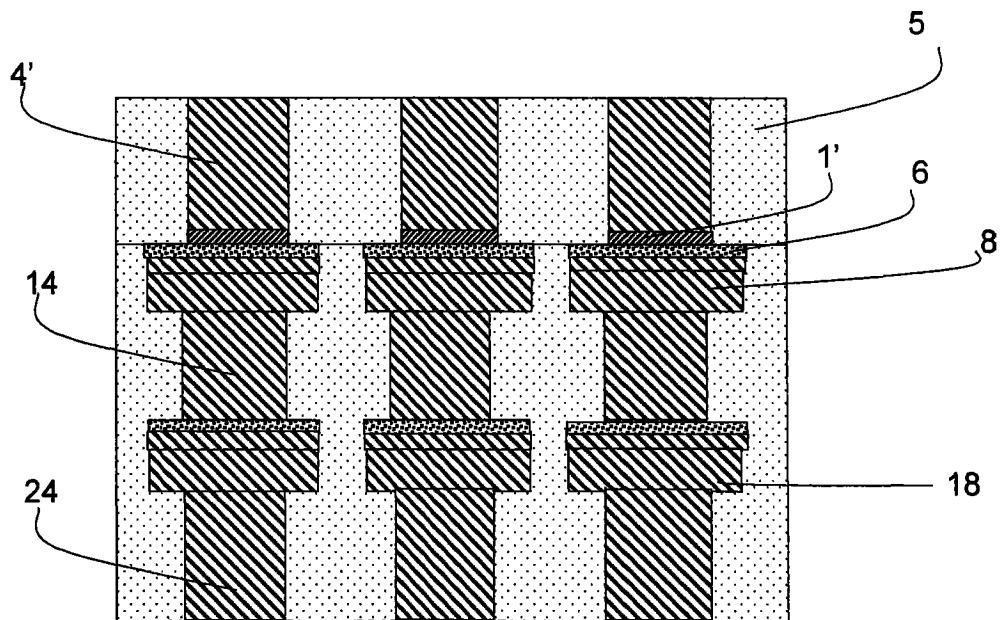


图 22b (xxviii)

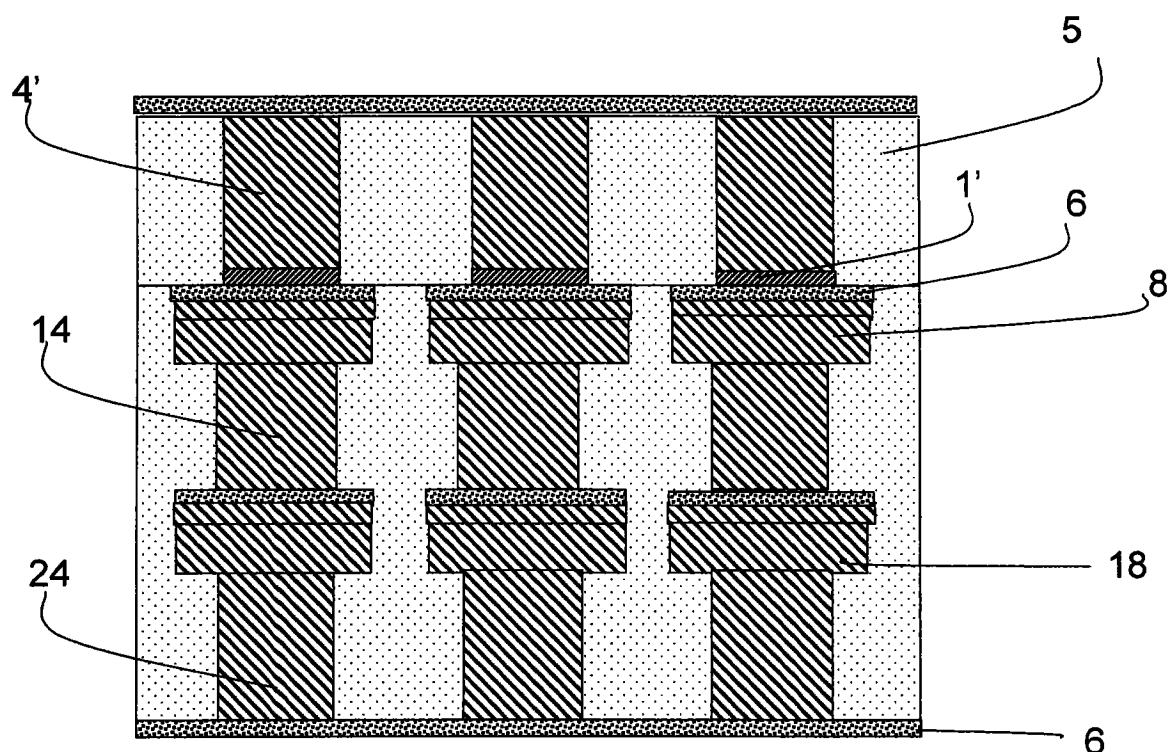


图 22b (xxix)

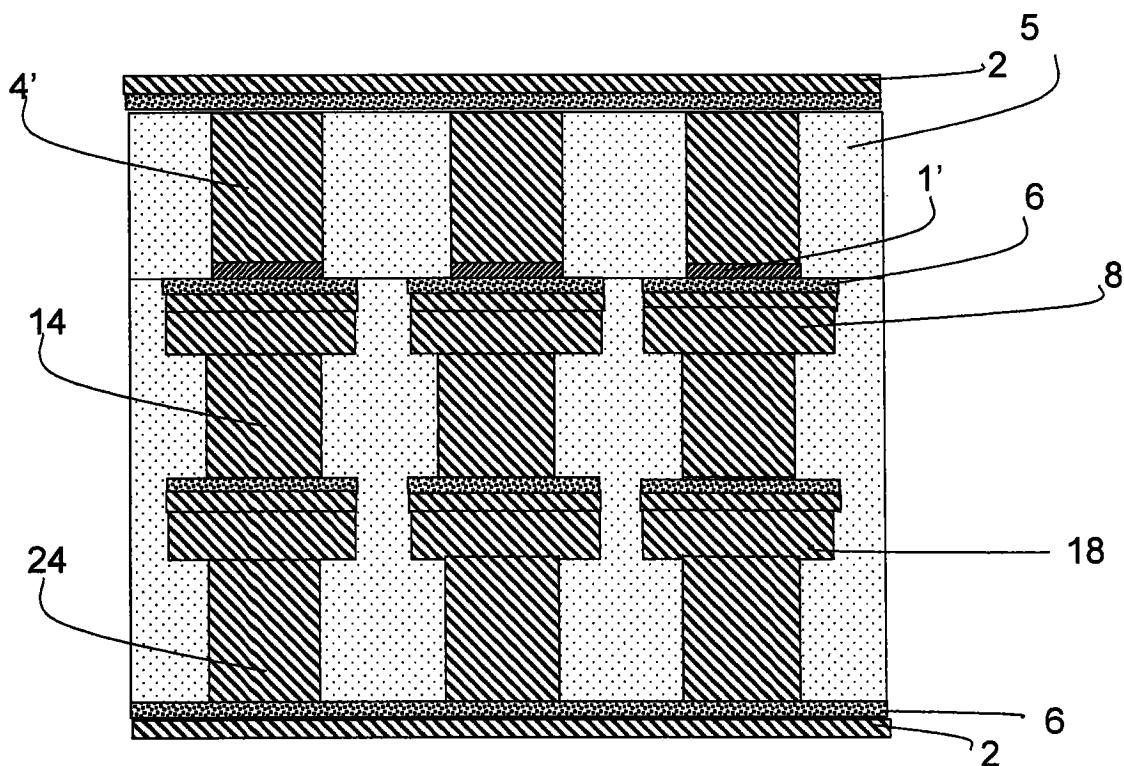


图 22b (xxx)

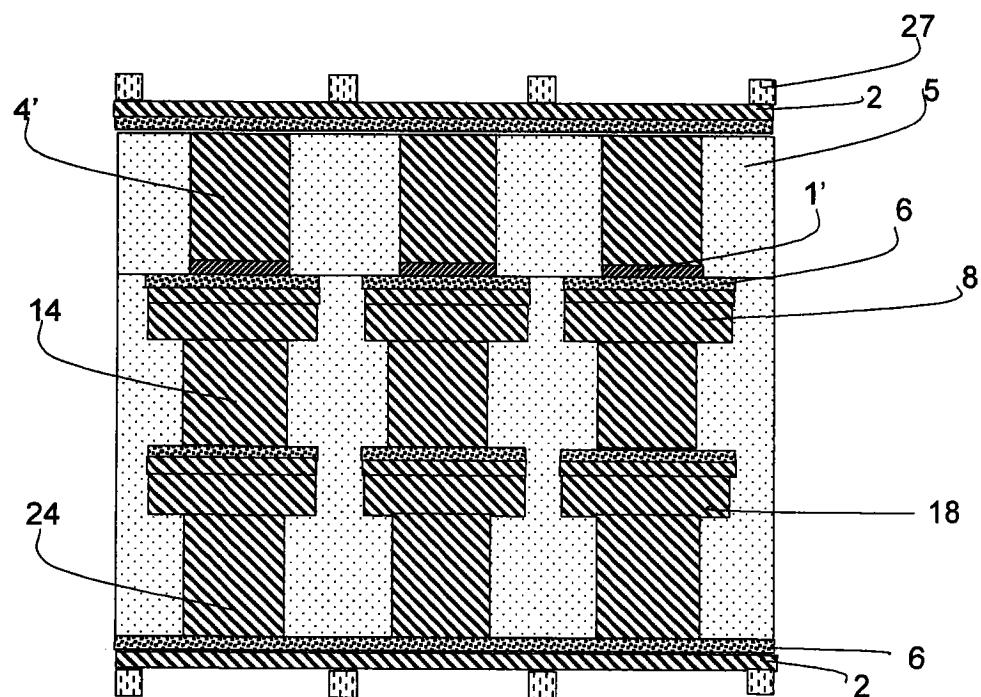


图 22b (xxxi)

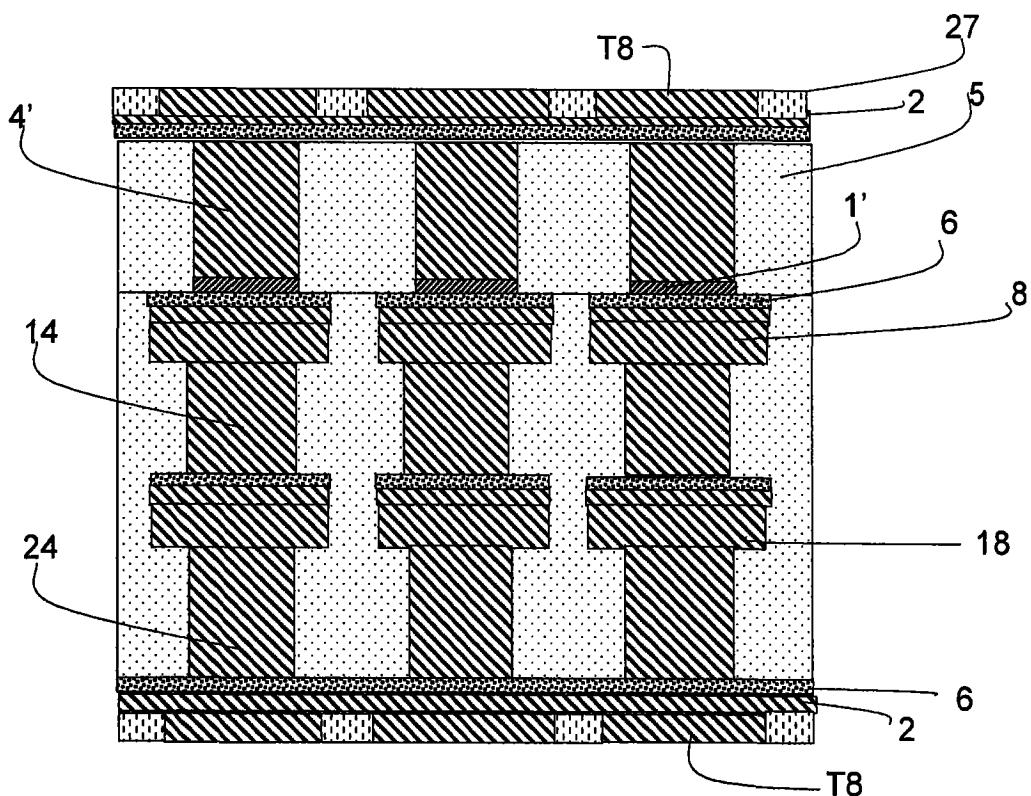


图 22b (xxxii)

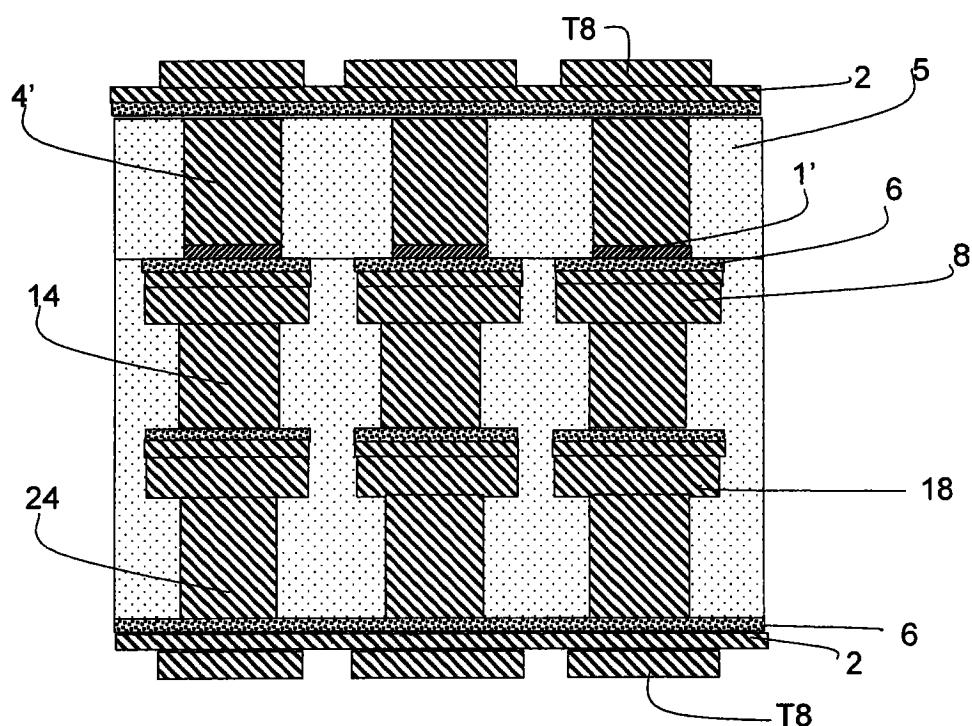


图 22b (xxxiii)

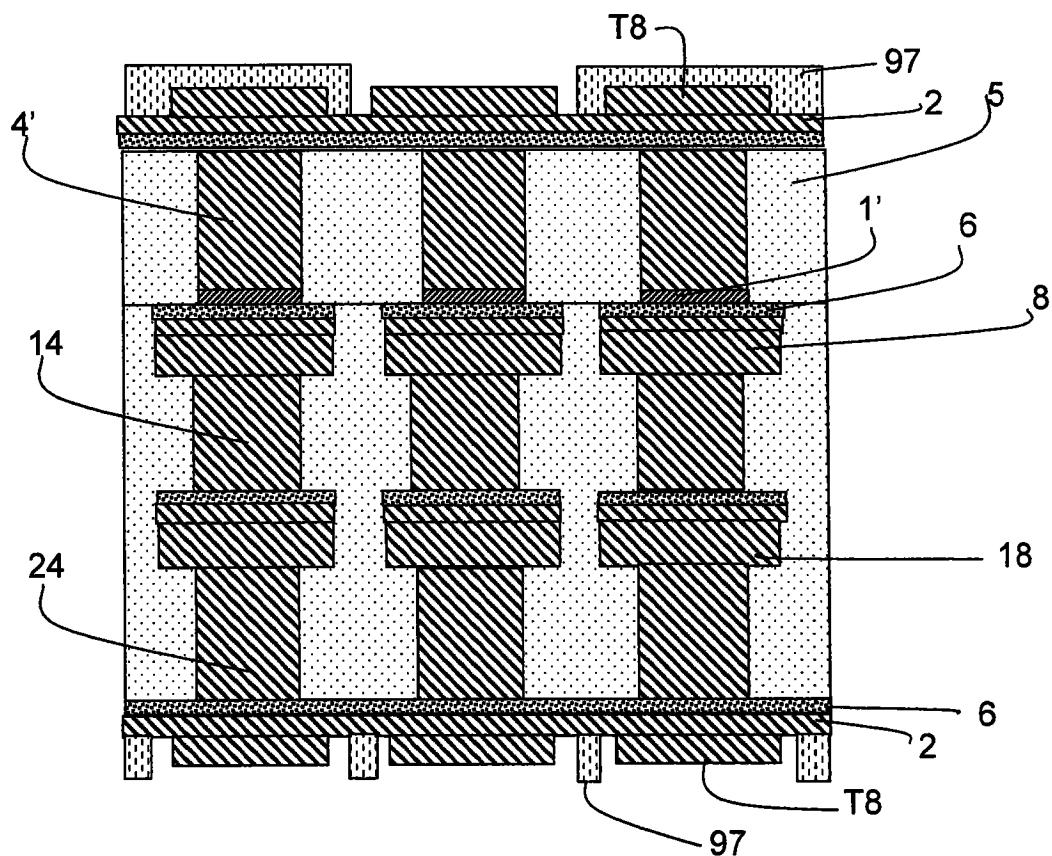


图 22b (xxxiv)

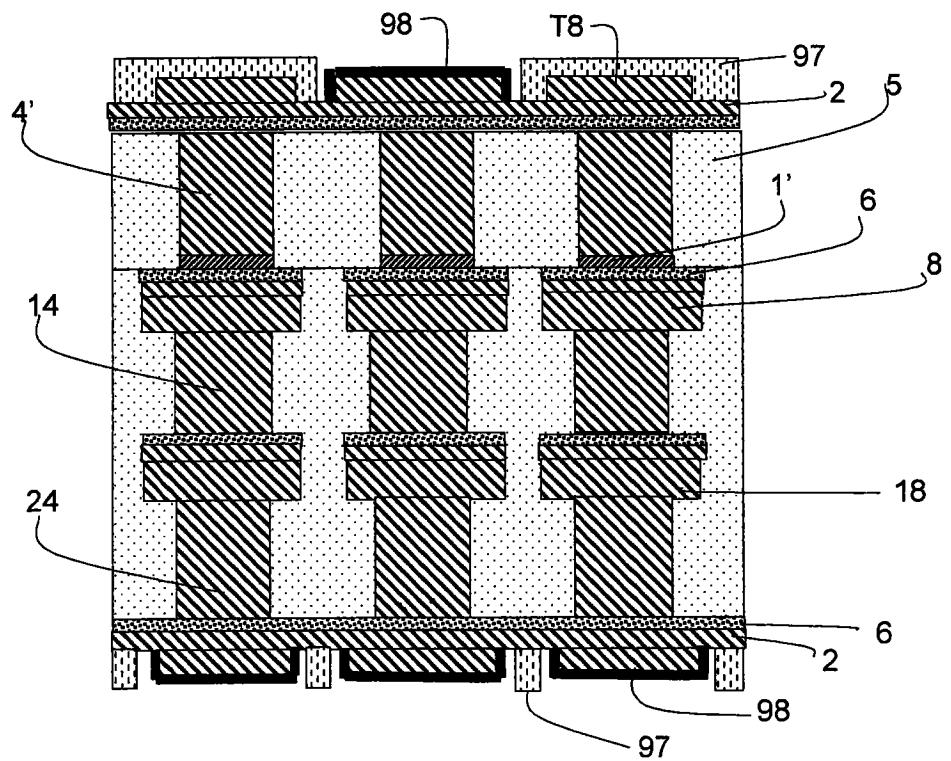


图 22b (xxxv)

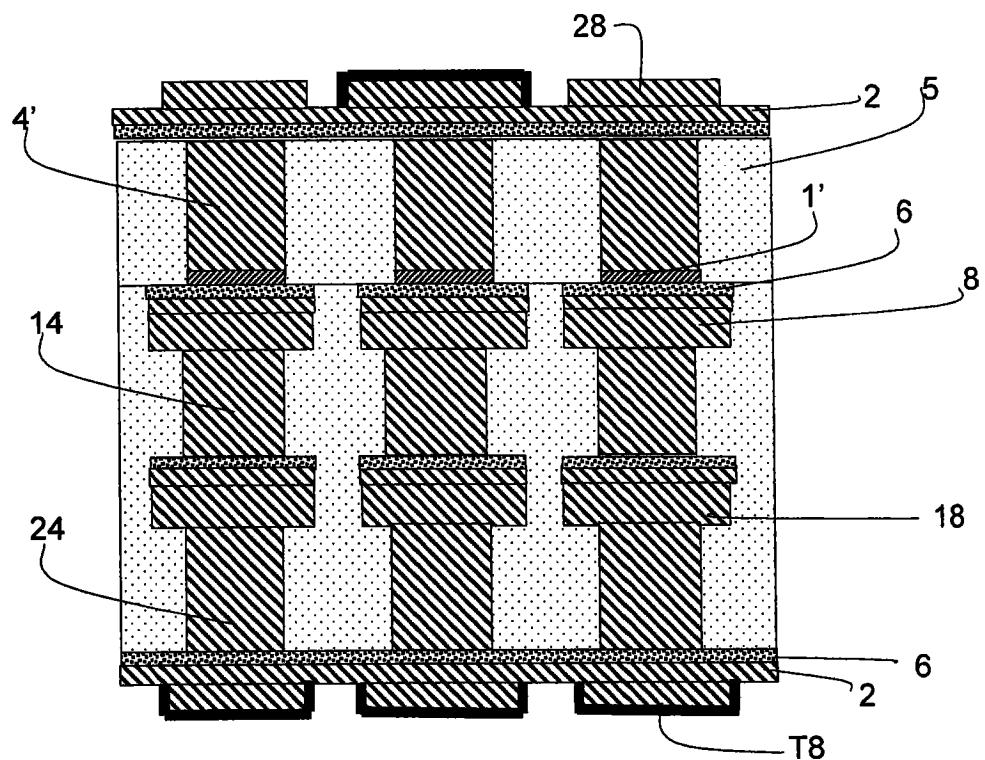


图 22b (xxxvi)

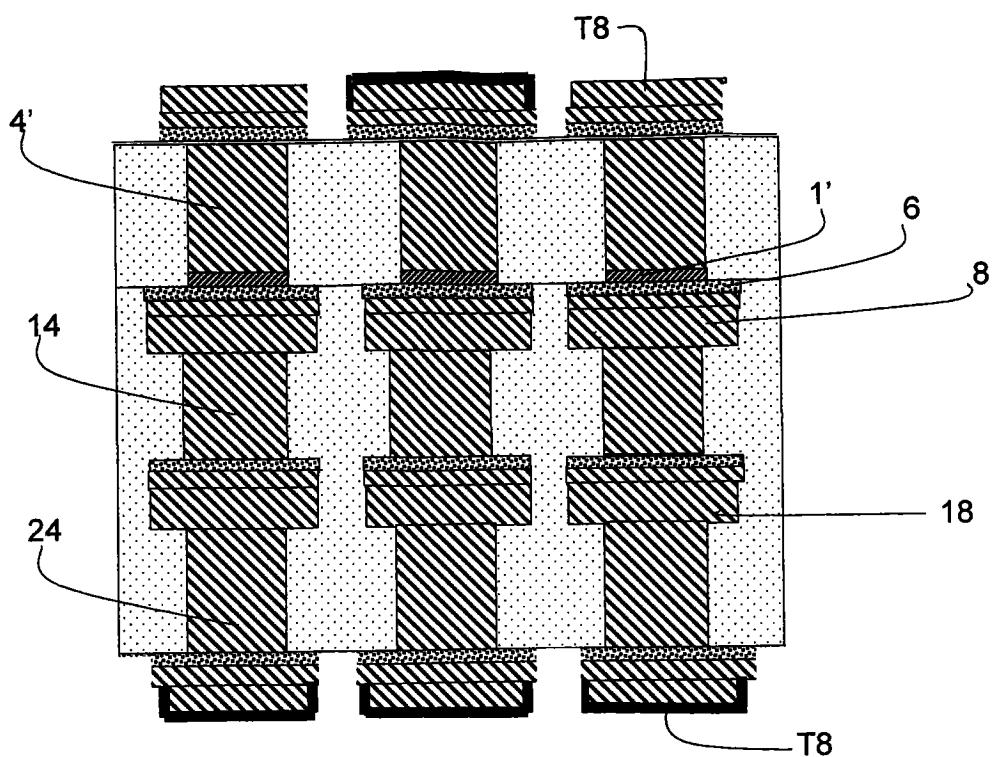


图 22b (xxxvii)

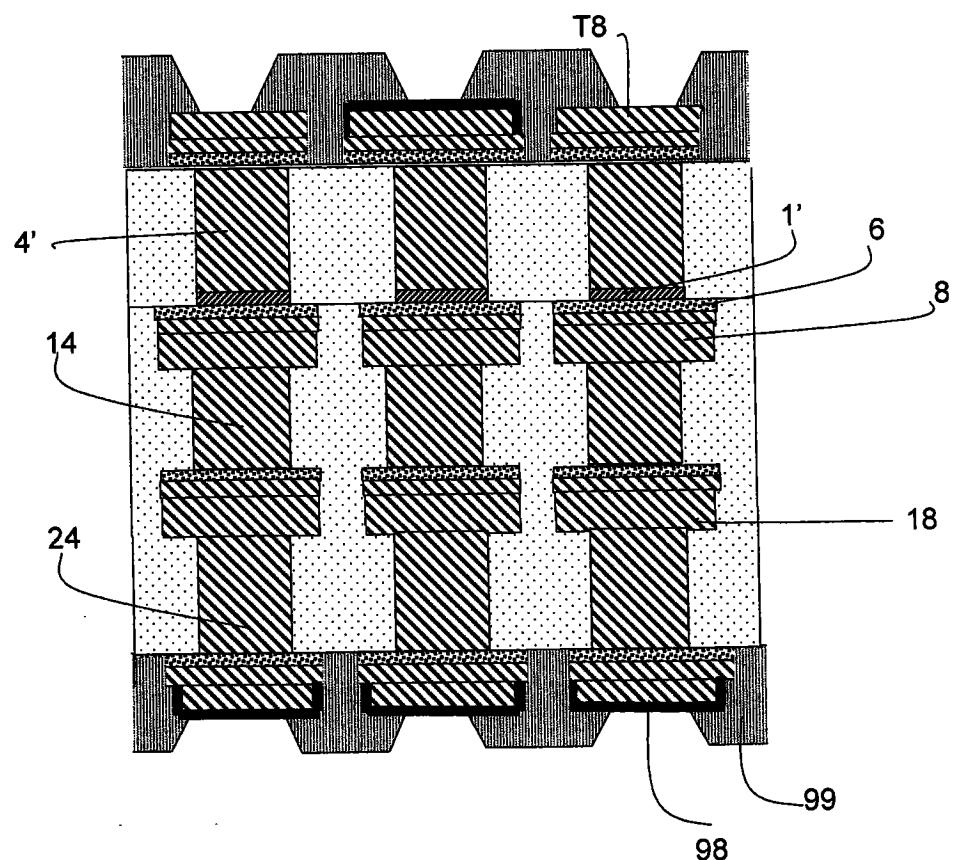


图 22b (xxxviii)

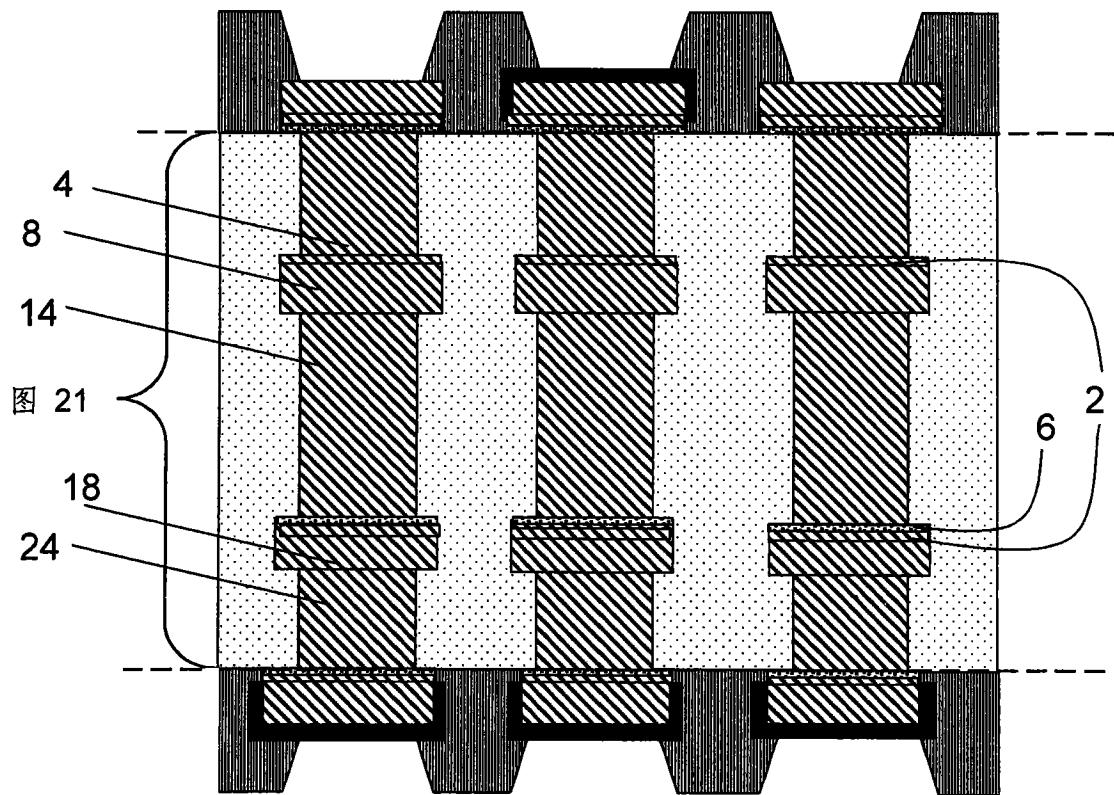


图 23

图21

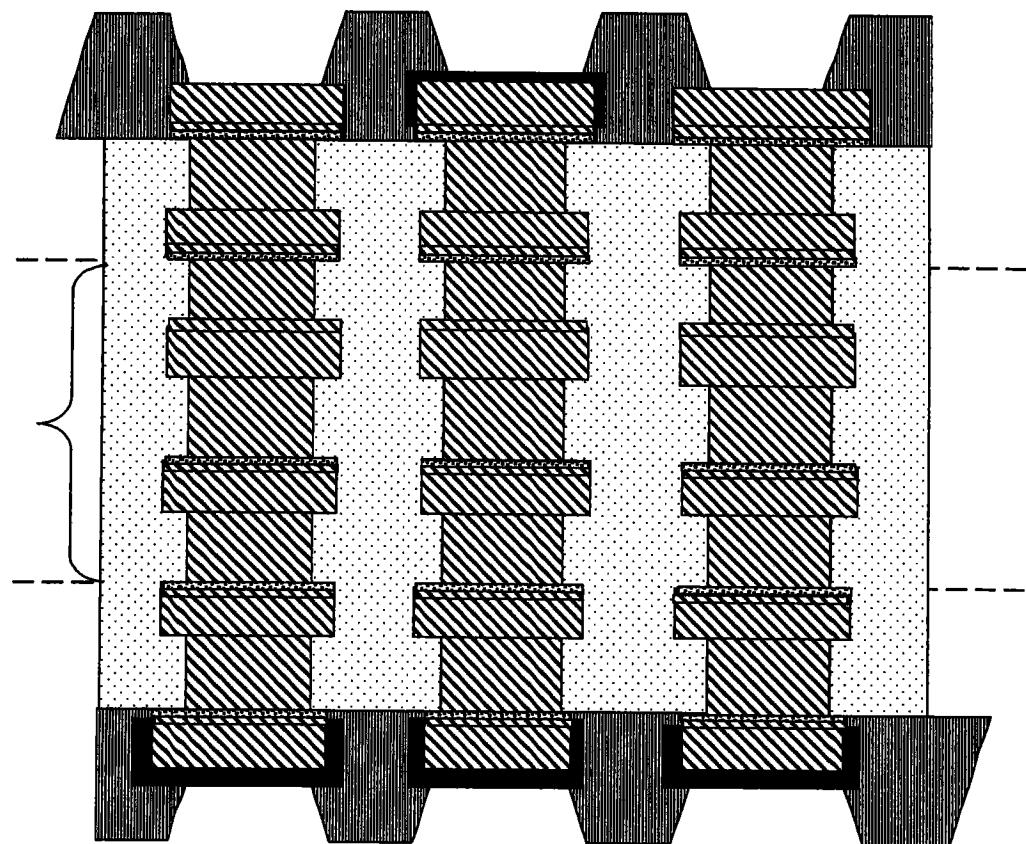


图 24

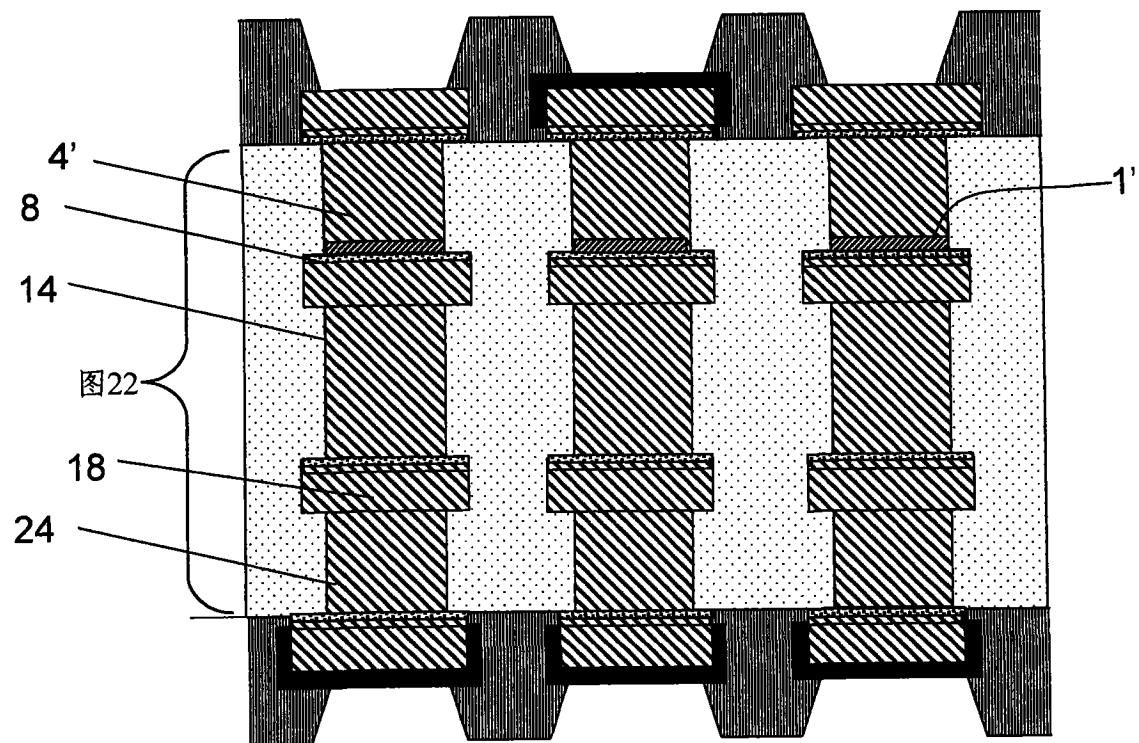


图 25

图 22

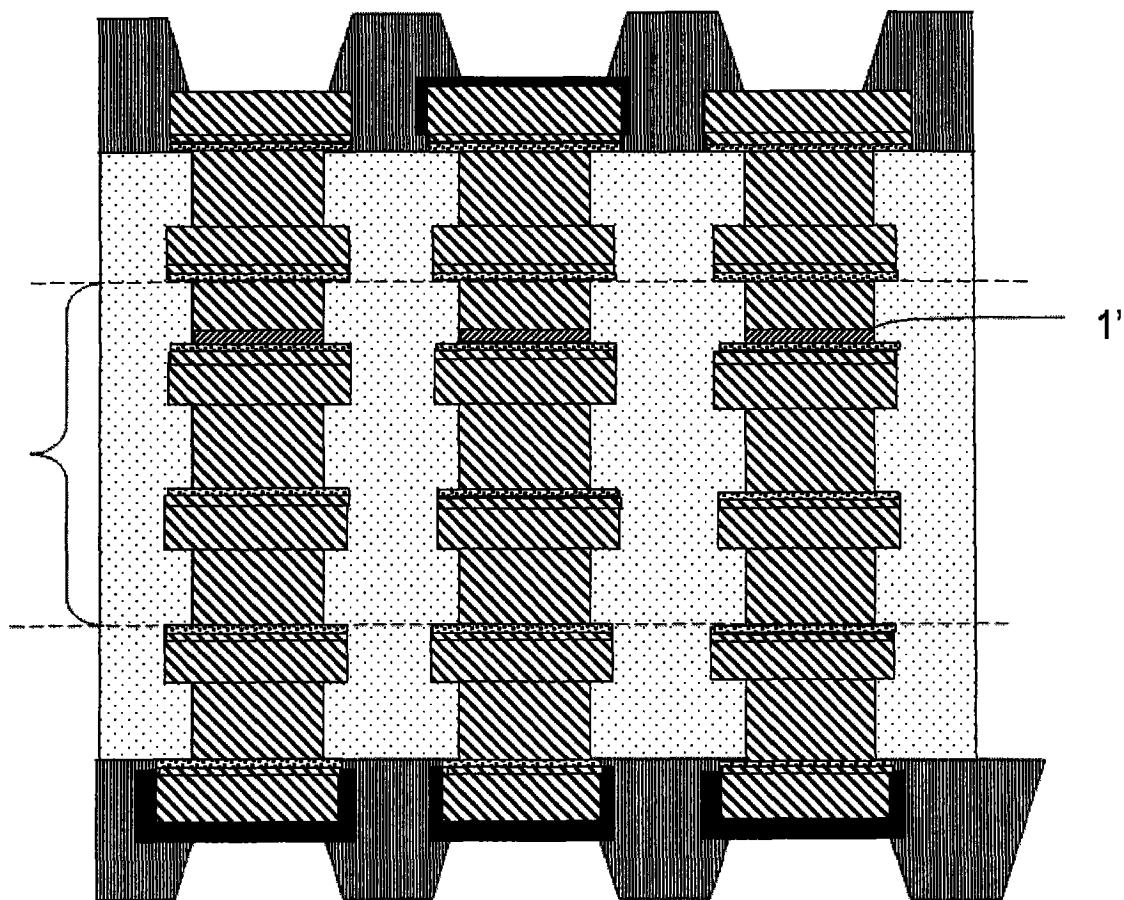


图 26