



# (12) 发明专利申请

(10) 申请公布号 CN 103098216 A

(43) 申请公布日 2013. 05. 08

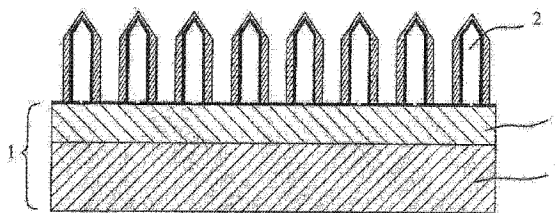
(21) 申请号 201180031088. 8 *B82Y 15/00* (2006. 01)  
(22) 申请日 2011. 06. 27 *H01L 21/02* (2006. 01)  
(30) 优先权数据 *H01L 33/12* (2006. 01)  
1050700-2 2010. 06. 24 SE  
(85) PCT申请进入国家阶段日  
2012. 12. 24  
(86) PCT申请的申请数据  
PCT/SE2011/050845 2011. 06. 27  
(87) PCT申请的公布数据  
W02011/162715 EN 2011. 12. 29  
(71) 申请人 GLO 公司  
地址 瑞典隆德  
(72) 发明人 约纳斯·奥尔松  
(74) 专利代理机构 北京律盟知识产权代理有限  
责任公司 11287  
代理人 江葳  
(51) Int. Cl.  
*H01L 29/06* (2006. 01)

权利要求书3页 说明书7页 附图3页

(54) 发明名称  
具有用于定向纳米线生长的缓冲层的衬底

(57) 摘要

本发明提供一种衬底 (1), 其具有本体层 (3) 和布置在所述本体层 (3) 上的具有小于  $2\mu\text{m}$  的厚度的缓冲层 (4), 用于在所述缓冲层 (4) 的表面 (5) 上生长定向于同一方向上的大量纳米线 (2)。还提供一种纳米线结构、包括所述衬底 (1) 的纳米线发光二极管和用于制作所述纳米线结构的制造方法。所述制造方法利用非外延方法来形成所述缓冲层 (4)。



1. 一种衬底 (1), 其具有本体层 (3) 和布置在所述本体层 (3) 上的缓冲层 (4), 用于在所述缓冲层 (4) 的表面 (5) 上生长定向于一个且同一个方向上的大量纳米线 (2), 其中所述缓冲层 (4) 具有小于  $2\mu\text{m}$  的厚度。

2. 根据权利要求 1 所述的衬底 (1), 其中所述缓冲层 (4) 具有  $0.2\mu\text{m}$  到  $2\mu\text{m}$  的厚度。

3. 根据权利要求 1 或 2 所述的衬底 (1), 其中所述缓冲层 (4) 包括多个子层 (4a、4b、4c)。

4. 根据权利要求 1 到 3 中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上由半导体材料制成。

5. 根据权利要求 4 所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上包括基于氮化物的 III-V 半导体材料。

6. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上由金属或金属合金制成。

7. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上由绝缘体制成。

8. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上由石墨烯制成。

9. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上由 TiN 制成。

10. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 和所述子层中的一者或一者以上各自是使用选自以下各项的群组的沉积技术来沉积: LPCVD、APCVD、PECVD、ALD、PVD、MOVPE 或 HVPE。

11. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上充当所辐射光的反射器。

12. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上具有高于  $10^{-10}/\text{cm}^2$  的缺陷或位错密度。

13. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上是外延生长的, 但具有高于  $10^{-10}/\text{cm}^2$  的缺陷或位错密度。

14. 根据前述权利要求中任一权利要求所述的衬底 (1), 其中所述本体层 (3) 是 Si(100)。

15. 根据权利要求 1 到 13 中任一权利要求所述的衬底 (1), 其中所述本体层 (3) 是 Si(111)。

16. 根据权利要求 1 到 15 中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述至少最外子层 (4c) 具有与所述本体层 (3) 不同的定向。

17. 根据权利要求 1 到 15 中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层保留所述本体层 (3) 的定向。

18. 根据权利要求 1 到 15 中任一权利要求所述的衬底 (1), 其中所述缓冲层 (4) 或所述子层中的至少一者是多晶的。

19. 根据权利要求 1 到 18 中任一权利要求所述的衬底 (1), 其中所述衬底包括由多个

子层形成的多个堆叠的布拉格反射器 (Bragg reflector), 每一布拉格反射器反射单独的发光波长。

20. 根据权利要求 1 到 19 中任一权利要求所述的衬底 (1), 其展现小于  $50\text{km}^{-1}$ 、优选小于  $40\text{km}^{-1}$  的晶片曲率。

21. 根据权利要求 1 到 197 中任一权利要求所述的衬底 (1), 其展现小于  $30\text{km}^{-1}$ 、优选小于  $20\text{km}^{-1}$  的晶片曲率。

22. 一种结构, 其包括根据前述权利要求中任一权利要求所述的衬底和在所述缓冲层 (4) 的所述表面 (5) 上生长的一个或一个以上纳米结构 (2)。

23. 根据权利要求 22 所述的结构, 其中所述纳米结构 (2) 包括 GaN。

24. 根据权利要求 22 或 23 所述的结构, 其中所述结构包括多个纳米结构 (1), 所述多个纳米结构 (1) 是通过由所述缓冲层 (4) 或所述一个或一个以上子层 (4a、4b、4c) 中的至少一者形成的共同横向触点而电连接。

25. 一种纳米线 LED 结构, 其包括根据权利要求 22 到 24 中任一权利要求所述的结构, 其中每一纳米结构 (2) 在使用中贡献于用于产生光的有源区的形成。

26. 根据权利要求 25 所述的纳米线 LED 结构, 其中每一纳米结构包括纳米线芯和壳, 其中仅所述芯构成纳米结构, 例如上面提供壳的纳米线, 而所述壳具有大于典型纳米线壳的尺寸。

27. 根据权利要求 26 所述的纳米线 LED 结构, 其中所述纳米结构包括多个小面。

28. 根据权利要求 27 所述的纳米线 LED 结构, 其中所述壳展现金字塔小面和 / 或垂直侧壁小面。

29. 根据权利要求 26 到 28 中任一权利要求所述的纳米线 LED 结构, 其中每一个别装置具有选自从金字塔形状到柱形状的范围中的形状的形状, 所述金字塔形状在顶部或尖端处较窄且在基底处较宽, 所述柱形状在尖端和基底处大约为相同宽度。

30. 根据权利要求 26 到 29 中任一权利要求所述的纳米线 LED 结构, 其中每一个别装置具有垂直于所述装置的长轴的圆形或六边形或其它多边形横截面。

31. 根据权利要求 26 到 30 中任一权利要求所述的纳米线 LED 结构, 其中每一个别装置的基底宽度的范围是从  $100\text{nm}$  直到  $5\ \mu\text{m}$ , 优选为  $100\text{nm}$  到低于  $1\ \mu\text{m}$ , 且高度的范围是从几个  $100\text{nm}$  直到  $10\ \mu\text{m}$ 。

32. 一种用于形成包括定向于同一方向上的大量纳米线的结构的方法 (1), 其中所述方法包括步骤:

提供本体层 (3);

在所述本体层 (3) 上沉积具有小于  $2\ \mu\text{m}$  的厚度的缓冲层 (4); 以及

在所述缓冲层 (4) 上生长一个或一个以上纳米线 (2)。

33. 根据权利要求 32 所述的方法, 其中使用非外延材料生长所述缓冲层。

34. 根据权利要求 33 所述的方法, 其中在所述缓冲层的生长中使用的所述非外延材料是选自可承受生长温度的材料, 优选为具有改善装置的热性质的定向性质的材料。

35. 根据权利要求 34 所述的方法, 其中所述非外延材料是选自 AlN、TiN、石墨烯和其它多晶或部分非晶的碳膜。

36. 根据权利要求 32 所述的方法, 其中所述沉积缓冲层 (4) 的步骤包括沉积一个或一

个以上子层 (4a、4b、4c)。

37. 根据权利要求 32 或 33 所述的方法,其中所述缓冲层 (4) 的所述沉积保留所述本体层 (3) 的定向。

38. 根据权利要求 32 或 33 所述的方法,其中所述缓冲层 (4) 的所述沉积更改所述本体层 (3) 的所述定向。

39. 根据权利要求 32 到 38 中任一权利要求所述的方法,其中通过 LPCVD、APCVD 或 PECVD 来沉积所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上。

40. 根据权利要求 32 到 39 中任一权利要求所述的方法,其中通过 ALD 来沉积所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上。

41. 根据权利要求 32 到 40 中任一权利要求所述的方法,其中通过 PVD 来沉积所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上。

42. 根据权利要求 32 到 41 中任一权利要求所述的方法,其中通过 MOVPE 或 HVPE 来生长所述缓冲层 (4) 或所述子层 (4a、4b、4c) 中的一者或一者以上。

43. 根据权利要求 32 到 42 中任一权利要求所述的方法,其中使用布置在根据本发明的所述缓冲层上的掩模层中的孔,所述孔充当用于纳米线生长的孔口,且孔直径小于 200nm。

44. 根据权利要求 33 到 43 中任一权利要求所述的方法,其中经沉积用于所述缓冲层和所述子层的材料是选自由以下各项组成的群组:半导体材料,例如基于氮化物的 III-V 半导体,金属或金属合金,绝缘体和石墨烯。

45. 一种制作基于纳米线的 LED 阵列的方法,其包括提供根据权利要求 1 所述的衬底,生长形成用于发光二极管的芯的纳米线;

在所述纳米线上生长壳;其中

控制所述壳的形状和大小以便形成从金字塔形状到柱形状的范围中的形状,所述金字塔形状在顶部或尖端处较窄且在基底处较宽,所述柱形状在尖端和基底处大约为相同宽度。

## 具有用于定向纳米线生长的缓冲层的衬底

### 技术领域

[0001] 本发明涉及基于纳米线的装置,且特定来说涉及用于纳米线生长的衬底。

### 背景技术

[0002] 在基于纳米线的装置中,例如基于纳米线的发光二极管(LED)中,大量基于纳米线的结构通常在衬底上以有序阵列排列。所述衬底常常具有多种用途,即,作为用于纳米线生长的模板、作为用于装置中的纳米线的载体以及电连接装置的一侧上的纳米线。用于基于纳米线的结构的有序阵列的生长的不同技术是已知的,其中所有结构是平行的且在同一方向上定向。举例来说,半导体纳米线可通常通过借助布置于衬底上的图案化生长掩模的选择性区域生长而在衬底的高质量单晶体半导体层上外延生长,如例如 W02007/102781 中描述。另一常用方法是所谓的 VLS(蒸汽-液体-固体)技术,其中催化粒子(常常是 Au)的图案用作用以生长纳米线的晶种,如 US 7,335,908 中描述。

[0003] 氮化物半导体,例如 GaN、InN 和 AlN 及其 GaInN、GaAlN 和 GaInAlN 和各种组分的组合由于其较宽且直接的带隙而在蓝、绿和 UV LED 以及其它光电子应用中使用。通常,这些装置氮化物半导体在衬底上是在平面层中生长。然而,衬底与氮化物半导体之间的失配(例如晶格失配)在生长材料中引入了有害的缺陷裂缝。在现有技术中,通过使用外延衬底或具有外延缓冲层的衬底已抑制了位错。市售的基于 GaN 的装置利用蓝宝石、Si 或 SiC 衬底,其与 GaN 较大程度地晶格失配,且因此在衬底上外延生长几微米厚的缓冲层以便充当应变适应层和用以在上面生长装置的高质量外延基础。外延缓冲层的使用的实例可见于以下文献中。

[0004] US 6,523,188 B2 揭示了在 Si(111) 衬底上由 AlN 制成的外延缓冲层的外延生长,之后生长 GaN 层以补偿 GaN 与 Si 之间的较大晶格失配。外延缓冲层优选小于  $0.2\mu\text{m}$  以便获得平坦的 GaN 层。

[0005] US 6,818,061 B2 揭示了在 Si(111) 衬底上具有约 40nm 厚度的包含 AlN 的薄外延缓冲层的外延生长,之后生长 GaN 层以补偿 GaN 与 Si 之间的较大晶格失配。而且, GaN 层包含具有交替的 AlN 和 GaN 层的中间层。

[0006] 在 US 6,617,060 B2 中揭示了在 Si 衬底与 GaN 层之间的由 GaN 合金制成的经组成分级的过渡层以及(任选地另外)大体上在其整个厚度上具有恒定组分的薄外延应变适应层可用以防止 GaN 层中的裂缝形成。在没有此经组成分级的过渡层的情况下,可能不容易防止裂缝。

[0007] US 7,365,374 B2 揭示了在衬底上的应变吸收层的使用。应变吸收层应具有小于 10nm 的厚度以使得上覆层与下伏层具有外延关系。

[0008] 从以上实例了解到,在现有技术方法中,缓冲层是通过外延生长方法来生长,以便形成较厚的单晶体、高质量、外延缓冲层。连同外延缓冲层上生长的 GaN 装置层一起,形成具有大于  $3\mu\text{m}$  的厚度的外延层。

[0009] 最近,用于基于纳米线的装置的氮化物半导体的使用已受到相当大的关注,因为

纳米线实现了具有低缺陷密度的氮化物半导体材料的生长,如WO 2008/085129 A1中描述。然而,即使使用纳米线,例如 GaN 的高质量氮化物半导体的生长也是使用高质量外延层作为模板来执行的。高质量的外延层的使用确保了用于纳米线生长的最佳外延模板,使纳米线中可能持续上升的缺陷密度最小,且实现衬底与纳米线之间的低电阻。然而,根据现有技术的缓冲层由于应变而引入了衬底弯曲,其根本上更改了衬底上的热分布。对于纳米线生长,在生长期间在衬底上的高热均匀性对于例如 LED 等纳米线结构的制造是至关重要的。衬底弯曲的问题因衬底尺寸的增加而加剧,因此成为对较大衬底上的 GaN 装置的大规模处理的障碍。缓冲层的生长是耗时的程序,且经常在缓冲层中使用厚 AlN,这限制了垂直导电性。而且,对于例如 LED 的许多光电子装置,衬底经常被移除,从而仅在最终装置中留下缓冲层,进而仅较高成本的衬底材料用于生长步骤。

[0010] 在 LED 中,反射器可在发光区下方使用以从 LED 向外引导光。最常见的是使用金属反射器,例如 Ag 镜。布拉格反射器包括重复的外延半导体层,所述层具有不同的折射率形成。布拉格反射器受限于其在波长和入射光角度的较窄跨度上的反射率,且不适合于在较宽波长区中发光的装置。较窄的最佳波长窗对于发射具有窄波长的光的 LED 来说不是问题。然而,布拉格反射器的生长是耗时的,且对于晶格失配衬底尤其具有挑战性,因为晶体质量必须较高以制作有效的反射器。

## 发明内容

[0011] 鉴于上述内容,本发明的一个目的是提供用于生长定向于同一方向上的大量纳米线的衬底,所述衬底不需要较高成本且耗时的外延法,且实现与当今使用的衬底材料不同的衬底材料的使用。特定来说,本发明的一个目的是允许使用与外延生长技术通常获得的缺陷和位错密度相比以更高缺陷和位错密度形成的材料。

[0012] 本发明的目的通过根据独立权利要求中定义的衬底和方法来实现。

[0013] 根据本发明的衬底包括本体层和布置在所述本体层上的缓冲层,用于在所述缓冲层的表面上生长定向于同一方向上的大量纳米线。沉积在衬底上的所述缓冲层的厚度优选小于  $2\ \mu\text{m}$ 。在用于生长纳米线的衬底的现有技术缓冲层中,应变补偿缓冲层厚度在  $3\ \mu\text{m}$  到  $10\ \mu\text{m}$  的范围中,且使用外延法来生长以便对缓冲层提供尽可能高的晶体质量。

[0014] 所述衬底可用以形成包括从缓冲层突出的一个或一个以上基于纳米线的结构的结构。此结构可为基于纳米线的发光二极管结构,其中所述基于纳米线的结构用于光产生。

[0015] 用于形成根据本发明的包括定向于同一方向上的大量纳米线的结构的根据本发明的方法包括以下基本步骤:提供本体层;在所述本体层上沉积具有小于  $2\ \mu\text{m}$  的厚度的缓冲层;以及在所述缓冲层上生长一个或一个以上纳米线。

[0016] 本发明包含(但不限于)亚微米厚度氮化物、例如蓝宝石、石英和 Si 等衬底上的含氧和碳的缓冲层。缓冲层可包含反射器部分,且缓冲层可横向导电以便与纳米线装置电子集成。

[0017] 本发明进一步教导与先前的用于纳米线的缓冲层相比,如何制造具有大大减少的弯曲的大面积晶片。此处以曲率表达,其中测得的晶片曲率小于  $50\text{km}^{-1}$ 、优选小于  $40\text{km}^{-1}$ ,在一些实施例中,曲率小于  $30\text{km}^{-1}$ 、优选小于  $20\text{km}^{-1}$ 。

[0018] 纳米线的固有一维特征使得可合理地推断纳米线的生长在其它衬底材料或较低

质量的衬底上也应当是可能的。虽然这可能尚未经证实,但例如在 WO 2004/004927 A2 中已展示纳米线具有比在平面模式中生长的具有相同组分的结构高得多的适应高晶格失配轴向变化的能力,且不会引入晶体缺陷。由于本发明,可使用具有较低晶体质量的缓冲层且甚至使用多晶缓冲层。

[0019] 缓冲层的性质可划分为装置增强性质和生长实现性质。取决于装置的最终用途和最终配置,例如导热性、CTE、透明度、折射率、吸收性和导电性等参数是重要的。生长实现性质是对所使用生长温度的耐热性、衬底对多个纳米线提供一般方向的能力、衬底的由应变引起的弯曲,以及在衬底上使 NW 材料成核的可能性。已展示基于氮化物的 III-V 半导体可能在包括 N、O 或 C 的许多材料上成核。然而,成核步骤本身无法总是以定向受约束的方式进行,因此通常将此步骤保持尽可能简短是方便的。

[0020] 传统上,装置的用于平面和选择性生长的基于氮化物的半导体装置的缓冲层较厚、经外延生长、常常在多个步骤中生长、包括多种 III-N 材料,这全都是为了增加装置性能。装置质量已直接依赖于衬底的晶体质量。因而衬底材料选择也已限于 SiC、Si 和 Al<sub>2</sub>O<sub>3</sub> 的高晶体材料的使用,其中衬底的选择直接决定缓冲层质量及其装置质量。

[0021] 本发明的衬底中的缓冲层的一个优点是,衬底的材料选择和材料序列较大地放松,从而产生将衬底与纳米线阵列电集成且使得能够在衬底中使用非布拉格反射器或多波长布拉格反射器的新选择。

[0022] 通过能够使用仅具有部分方向性质的部分结晶缓冲区,衬底材料的可能选择已进一步增加,其中使用甚至不需要来自衬底的方向信息的缓冲层材料,例如 AlN、某些碳膜、TiN 和类似物。

[0023] 虽然例如为了纳米线制造方法的教导而以引用方式并入本文的颁与塞弗特等人的第 7,829,443 号美国专利中描述,使用本文描述的我们专有的纳米线制造方法,但我们已发现可以减少对缓冲层和因此衬底的上述约束。这通过其它纳米线生长方法来实现也是可能的,但这不是我们研究的。

[0024] 实现本发明的机制的完全理解尚未实现。然而了解到,起到主要作用的是 NW 生长的唯一方向性结合纳米线的小宽度,从而为晶体带来在生长的早期阶段使缺陷偏转或重定向的选择。晶体的能量最小化是通过增加的晶体完美性来实现。应了解,晶体在生长期间在所有方向上松弛的可能性以及消除位错的表面接近性是重要的。

[0025] 本发明的另一优点在于,不必使用厚的应变补偿缓冲层来用于纳米线生长。在厚的应变补偿缓冲层的情况下,处理常常经受衬底的弯曲,这可能使衬底开裂或至少在衬底上引入不均匀的生长条件,其劣化了最终装置的性能。

[0026] 本发明的又一优点在于,其使得可在较便宜的衬底上生长定向纳米线,所述衬底例如 Si(111) 衬底,且尤其是 Si(100) 衬底,但也是非晶衬底,主要前提条件是衬底能够耐受所选的工艺温度。

[0027] 本发明的另一优点是提供可保留在最终装置中的用于生长纳米线的衬底。举例来说,如上文提到,在 LED 结构中,衬底通常被移除,因为其无法在装置中使用,或归因于不足的热性质。在例如 Si 衬底的情况下,衬底可保留且使用。

[0028] 本发明的又一优点在于,避免了处理中的较高成本且耗时的外延步骤。

[0029] 由于本发明的用于生长纳米线的衬底和用于生长纳米线的方法,在基于氮化物的

半导体装置且尤其是例如 LED 等基于 GaN 的装置的开发中的下一步将是可能的。

[0030] 因此,在一个方面中,本发明提供一种纳米线 LED 结构,其中每一纳米线在使用中贡献于用于产生光的有源区的形成。

[0031] 本发明的实施例在附属权利要求中界定。当结合附图和权利要求书考虑时从本发明的以下详细描述中将了解本发明的其它目的、优点和新颖特征。

### 附图说明

[0032] 现在将参见附图描述本发明的优选实施例,其中

[0033] 图 1 示意性说明根据现有技术的具有衬底的纳米线结构,

[0034] 图 2 示意性说明根据本发明的具有衬底的纳米线结构,

[0035] 图 3 示意性说明根据本发明的包括缓冲层中的多层结构的纳米线结构,

[0036] 图 4 展示根据本发明的形成于 Si 衬底上的低质量缓冲层上的 GaN 纳米线的纳米线阵列,

[0037] 图 5 展示根据本发明的低质量缓冲层,以及

[0038] 图 6 示意性说明包括芯和壳的纳米结构。

### 具体实施方式

[0039] 对垂直、横向等的所有参考都是仅为了便于理解而引入,且不应视为限于特定定向。此外,图中的结构的尺寸不一定按比例绘制。

[0040] 虽然下文中的本发明的优选实施例主要是在纳米线发光二极管(LED)以及对此类结构的需要的方面来描述,但应了解,本发明的衬底和缓冲层以及其上的纳米线生长可用来制造其它光电子装置和电子装置以及满足其需要。

[0041] 对于 LED,基于氮化物的半导体材料至少对于装置的产生光的部分来说受到较大关注。典型的 GaN 纳米线 LED 制造包含 1000 摄氏度左右的升高的生长温度。衬底/缓冲层材料必须根据此热包络线来选择。此类材料的实例是  $\text{Al}_2\text{O}_3$  (绝缘体)、AlN、GaN、Si (半导体) 和 W (金属)。关于可能形成具有远低于 1000 摄氏度的熔点的共晶二元化合物的相邻层组合必须采取额外预防措施。中间层组合因而可用作障壁层。由于所属领域的技术人员熟悉这些风险,因此在实施例中不明确揭示这些障壁层。

[0042] 图 1 示意性地说明现有技术基于纳米线的结构,其包括衬底 1,衬底 1 具有:本体层 3,其具有 20  $\mu\text{m}$  到 1000  $\mu\text{m}$  的范围内的厚度;以及外延应变适应缓冲层 4,其具有 3  $\mu\text{m}$  到 10  $\mu\text{m}$  的范围内的厚度。纳米线 2 从缓冲层 4 突出。纳米线 2 在由缓冲层 4 的晶体定向确定的一个方向上对准。图 2 示意性地说明根据本发明的结构,其包括衬底 1,衬底 1 具有:本体层 3,其具有 20  $\mu\text{m}$  到 1000  $\mu\text{m}$  的范围内的厚度;以及外延应变适应缓冲层 4,其具有优选小于 2  $\mu\text{m}$ 、更优选在 0.2  $\mu\text{m}$  到 2  $\mu\text{m}$  的范围内的厚度。纳米线 2 从缓冲层 4 突出。纳米线 2 在由缓冲层 4 的定向确定的一个方向上对准。

[0043] 缓冲层的一般晶体结构常常与纳米线晶体结构相同或至少类似。然而,是缓冲层结构的原子配置最终迫使纳米线单向生长。纳米线的优选大体对准的更改可通过工艺步骤来实现,如下文中解释。在此类情况下,纳米线晶体的定向通常适于缓冲层晶体定向。

[0044] 举例来说,在图 2 中的结构中,基于纳米线的结构包括径向芯-壳结构,其形成基

于纳米线的 LED 结构。所述芯-壳结构可包括 n 型 GaN 纳米线芯和 p 型 GaN 壳,以及包括 AlGaIn、InGaIn 和 / 或 GaIn 的子层的中间量子阱层。图 2 说明使用借助生长掩模的选择性区域生长而生长的纳米线,但不限于此。

[0045] 图 3 示意性地说明本发明的一个实施例,其包括具有一个或一个以上子层 4a、4b、4c 的缓冲层 4。缓冲层 4 或所述一个或一个以上子层 4a、4b、4c 可在不同层中包括半导体材料、金属 / 金属合金和 / 或绝缘体。改善装置的热性质、可承受生长温度的具有定向性质的非外延材料是优选的,例如 (但不限于) AlN、TiN、石墨烯以及其它多晶或部分非晶碳膜。

[0046] 在本发明的一个实施例中,缓冲层或子层中的每一者在其整个厚度上具有同质组分。至少所述组分不会被有意改变。

[0047] 可组合不同材料以获得所需的光学和 / 或电性质。举例来说,在缓冲层 4 的子层堆叠中可包含一个或一个以上反射器层。垂直和横向方向上的导电性也可经修整,例如以便在横向方向上具有高导电性以提供将结构的纳米线连接起来的电流散布层。

[0048] 纳米线结构是通过由缓冲层 4 或所述一个或一个以上子层 4a、4b、4c 中的至少一者形成的共同横向触点而电连接。

[0049] 当不需要低缺陷密度和高晶体完美性时,存在可用于形成缓冲层 4 或子层 4a、4b、4c 的若干可用的沉积方法。不同的沉积方法可用于不同的子层。

[0050] 通过原子层沉积 (ALD) 沉积的缓冲层具有优良的定向性质。

[0051] 可使用等离子增强型化学气相沉积 (PECVD)、低压化学气相沉积 (LPCVD) 和大气压化学气相沉积 (APCVD)。举例来说,可通过 LPCVD 和 APCVD 来生长定向 AlN,也可通过利用 LPCVD 或 RF-CVD 来沉积石墨烯和其它多晶或部分非晶碳膜。大体上 PECVD 与另两者相比具有较差的定向能力。

[0052] 也可使用基于溅镀或蒸发的物理气相沉积技术,然而溅镀对于定向沉积来说通常不可行。真空蒸发方法对于金属或金属合金的定向沉积常常是优选的。良好实例是容易以垂直于衬底的均匀 (111) 定向而生长 / 蒸发的铝层,但其通常是具有较高的晶粒尺寸变化的多晶体。然而,在 660 摄氏度的低熔点限制了铝的使用。

[0053] 晶格失配层也可用外延方法来生长。例如金属有机化学气相沉积 (MOCVD) 或氢化物汽相外延 (HVPE) 等外延方法通常用来制造具有极高完美性的晶体和晶体界面。然而,当用于晶格失配衬底上的生长时,层的位错密度较高。缓冲层 4 或子层 4a、4b、4c 中的一者或一者以上可具有高于  $10^{-10}/\text{cm}^2$  的缺陷或位错密度,且仍用于市售的装置。

[0054] 通过常常在低温下生长厚应变适应缓冲层而在某一程度上增加层质量。在没有晶体完美性的约束的情况下,厚应变适应缓冲层变为冗余的。

[0055] 定向缓冲层的氧化可保留原始衬底的定向。说明的实例是蒸发的铝,其可在具有保留的定向的情况下经氧化为  $\text{Al}_2\text{O}_3$ 。然而,缓冲层的沉积也可更改定向。

[0056] 一种用于形成包括定向于同一方向上的大量纳米线结构的结构的方法,其中所述方法包括步骤:

[0057] - 提供本体层 3;

[0058] - 在本体层 3 上沉积具有小于  $2\ \mu\text{m}$  的厚度的缓冲层 4;以及

[0059] - 在缓冲层 4 上生长一个或一个以上纳米线 2。

[0060] 本发明的方法实现布拉格反射器和正常反射器层两者的制造。通过沉积 (即,非

外延)制成的布拉格反射器比外延布拉格反射器制造起来更容易且更便宜。此方法因此适合于使用由多个子层形成的多个堆叠的布拉格反射器制造多色装置,每一布拉格反射器反射单独的发光波长,所述反射器是结合衬底顶部上的有色发光源来使用。然而,每一布拉格反射器使缓冲层的厚度增加了大约  $0.5\ \mu\text{m}$ ,从而使缓冲层比单色装置中更厚。

[0061] 沉积方法在上文例示。根据本发明,在原理上存在两种类型的沉积:(i)保留本体层的定向;以及(ii)产生定向缓冲层以用于在不具有优选定向或具有不同定向的本体层(即,通常表示的衬底)上生长具有预定晶体定向的纳米线。

[0062] 在第一类型(i)中,半导体纳米线通常在(111)(立方闪锌矿)或(0001)(六方纤维锌矿)方向上生长。对于纳米线阵列的定向生长,通常使用(111)或(0001)衬底,使得纳米线将垂直于衬底表面而定向。材料在晶体衬底上关于定向的受控沉积将促进保留定向,其促进了多层结构上的定向生长。

[0063] 在第二类型(ii)中,对于一些材料和沉积方法,例如以LPCVD或APCVD制造的AlN或真空蒸发的Al,材料层本身趋于在主要(111)方向上对准。对于TiN情况也是这样,其中许多大面积沉积方法可用。此类材料的使用增加了下伏层的选择自由度,因为在最后的层中可引入经指定用于纳米线成核的方向信息。

[0064] 虽然可在多种材料上对纳米线进行成核,但通过使其在类似的材料衬底上生长而大大促进了同质成核。对于例如GaN纳米线等基于氮化物的结构,用于生长的最佳衬底表面是基于氮化物的半导体,例如GaN、InN或AlN及其组合。AlN还有TiN也允许SiO<sub>2</sub>、TiO<sub>2</sub>或SiN的邻近子层。优选的终止层AlN或GaN和AlN的序列可容易地通过ALD、CVD和MOCVD方法来生长。在此情况下,AlN或TiN可用以增强方向信息,而将Ga添加到终止表面层中将增强成核同质性。

[0065] 通过使用例如LPCVD沉积石墨烯、多晶碳或部分非晶碳的层以用于生长纳米线,可获得垂直于衬底的生长方向。此做法的原因是耐高温碳膜的结晶性质,即提供类似于金刚石或类似于石墨烯的材料的晶粒。常常需要特殊的成核步骤和成核温度以便在例如Si或C等材料上引发例如GaN的离子材料的生长。然而,成核步骤将常常减少对生长条件的方向约束,且应通常保持简短。晶粒结构可帮助松弛纳米线与膜之间的晶格应变,但“过于随机的”晶粒结构将限制膜的方向性质和耐温性。在缓冲层中或在缓冲层的一个或一个以上子层中使用碳膜的另外优点是其优良的热传导性质以及其固有的透明度。

[0066] WO 2008/085129涉及氮化物纳米线及其制造方法。所述申请案的方法可经实施以用于在根据本发明的缓冲层上的生长。特定来说,可通过选择性区域生长在根据本发明的缓冲层上实现基于氮化物的半导体纳米线,其中在纳米线形成期间氮源流速大体上恒定。通过在生长期间更改III/V比率,可获得至少部分地封闭纳米线的壳层。由于本发明而可使用WO 2008/085129的方法在例如Si衬底等较便宜的衬底上且用并非单晶体或不具有极低缺陷水平的缓冲层来生长纳米线。

[0067] 图4展示根据本发明在Si衬底上的低质量缓冲层上形成的GaN纳米线的纳米线阵列。

[0068] 图5展示根据本发明的低质量缓冲层。

[0069] 在本发明的一个实施例中,使用选择性区域生长技术,其利用布置于根据本发明的缓冲层上的掩模层中的孔,所述孔充当用于纳米线生长的孔口。孔直径的选择对于获得

单晶体、无位错的纳米线来说是重要的。如果孔直径过大,则纳米线可能过宽而不能抵制位错,或可能不是单晶体。临界孔直径取决于缓冲层质量和组分以及纳米线的组分和在纳米线成核和生长期间的条件,但通常孔直径优选小于 200nm,较优选小于 150nm。在本发明的实施例中,孔直径还优选小于 100nm,较优选小于 50nm。

[0070] 虽然本文描述的制造方法优选地利用纳米线芯来在芯上生长半导体壳层而形成基于芯-壳纳米线的形成 LED 的结构,如例如为了纳米线制造方法的教导而以引用方式并入本文的颁与塞弗特等人的第 7,829,443 号美国专利中描述,但应注意,本发明不受此限制。举例来说,如下文将描述,在替代实施例中,仅芯可构成纳米结构(例如,纳米线),而壳可任选地具有大于典型的纳米线壳的尺寸。此外,装置可经定形以包含许多小面,且可控制不同类型的小面之间的面积比。这在图 6 中通过“金字塔”小面和垂直侧壁小面来例示。图 6a 展示柱形纳米结构 60,其包括纳米线芯 62 和壳 64,且图 6b 展示另一变体,其中在纳米线芯 62 上生长壳以便形成金字塔 66。应注意,图 6 仅是示意性说明,且未按比例绘制,且壳虽然展示为单个层,但也可包括若干层。LED 可经制造以使得发射层形成于具有主要金字塔小面或侧壁小面的模板上。对于接触层来说情况也是如此,与发射层的形状无关。

[0071] 顺序(例如,壳)层的使用得出了最终个别装置(例如,pn 或 pin 装置)可具有在金字塔形状(即,在顶部或尖端处较窄且在基底处较宽)与柱形状(例如,在尖端和基底处大约为相同宽度)之间任一情况的形状,其具有垂直于装置的长轴的圆形或六边形或其它多边形横截面。因此,具有完成的壳的个别装置可具有各种大小。举例来说,所述大小可变化,其中基底宽度范围是从 100nm 到若干(例如,5)  $\mu\text{m}$ ,例如 100nm 到低于 1 微米,且高度范围是从几个 100nm 到若干(例如,10)  $\mu\text{m}$ 。

[0072] 通过根据本发明的方法,与先前的用于纳米线的缓冲层相比,可制作具有大大减少的弯曲的大面积晶片。所述弯曲在本文表达为曲率,其中测得的晶片曲率小于  $50\text{km}^{-1}$ ,优选小于  $40\text{km}^{-1}$ ,在一些实施例中曲率小于  $30\text{km}^{-1}$ ,优选小于  $20\text{km}^{-1}$ 。如本文使用的曲率是在 E·阿莫尔(E. armour)等人在“当今半导体化合物与高级硅 (Semiconductor TODAY Compounds & advanced Silicon)”2009 年 4 月/5 月第 4 卷第 3 期 82 到 86 页中的论文“s”、4”与 6”蓝宝石之间的 LED 生长兼容性(LED growth compatibility between s”, 4” and 6” sapphire)”中定义,所述论文以全文引用的方式并入本文(见本文的图 4)。

[0073] 因此,弯曲(B)和曲率(K)如下相关:

[0074]  $K = 1/R$

[0075]  $B = K \cdot D^2/8$

[0076] 其中

[0077] R 是晶片的曲率的半径,且

[0078] D 是衬底的直径(例如,2、4 或 6 英寸)

[0079] 虽然已结合当前视为最实际且优选的实施例描述了本发明,但应了解,本发明不限于所揭示的实施例,相反,其既定涵盖在所附权利要求书的范围内的各种修改和等效布置。

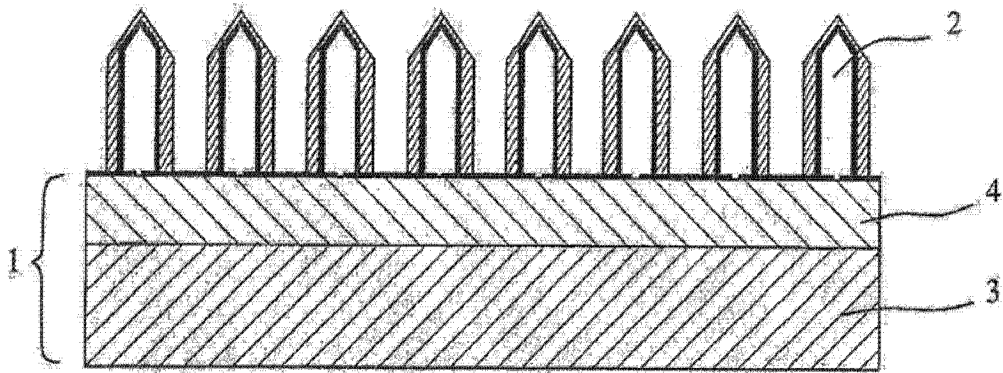


图 1

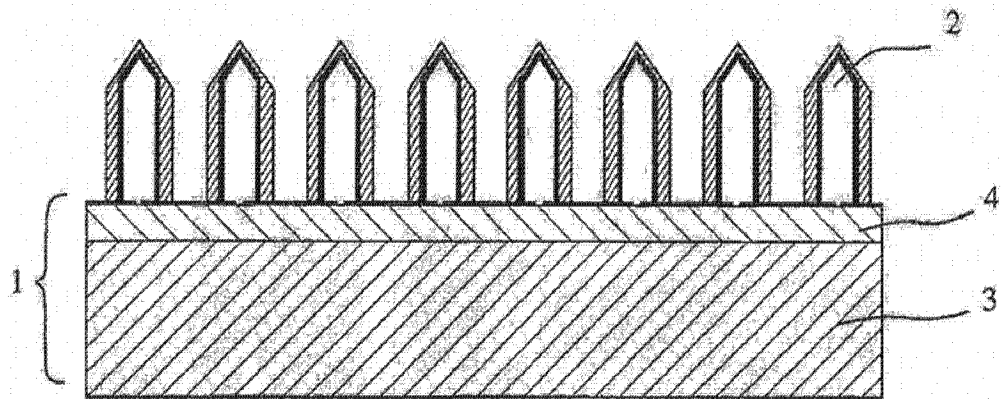


图 2

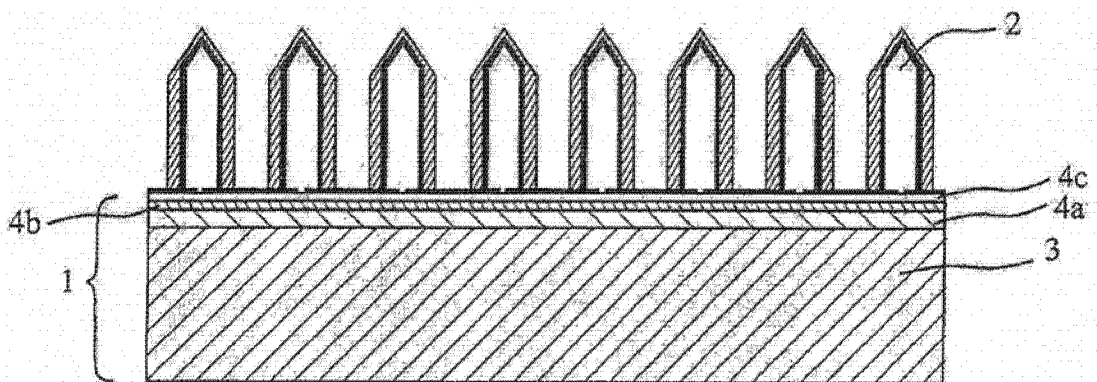


图 3

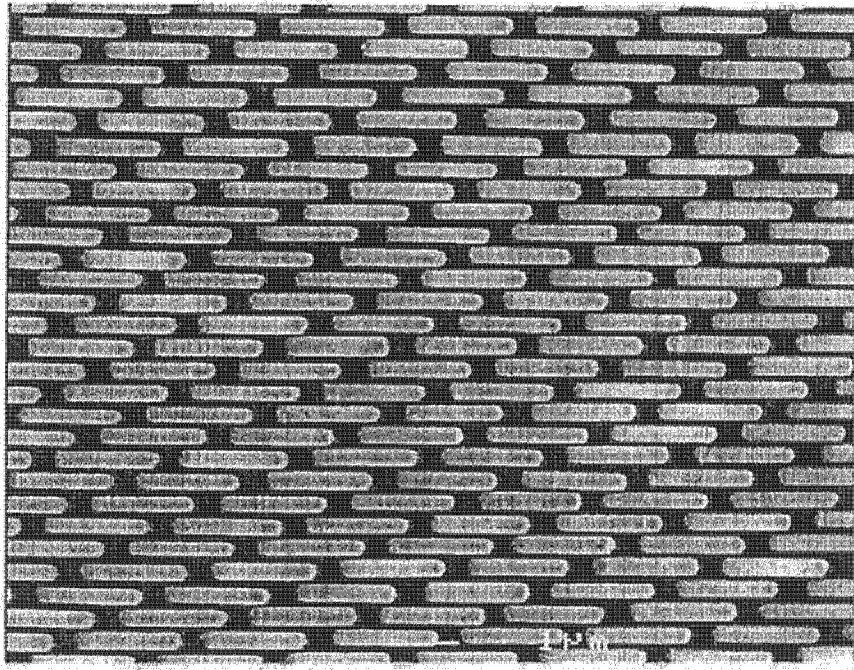


图 4

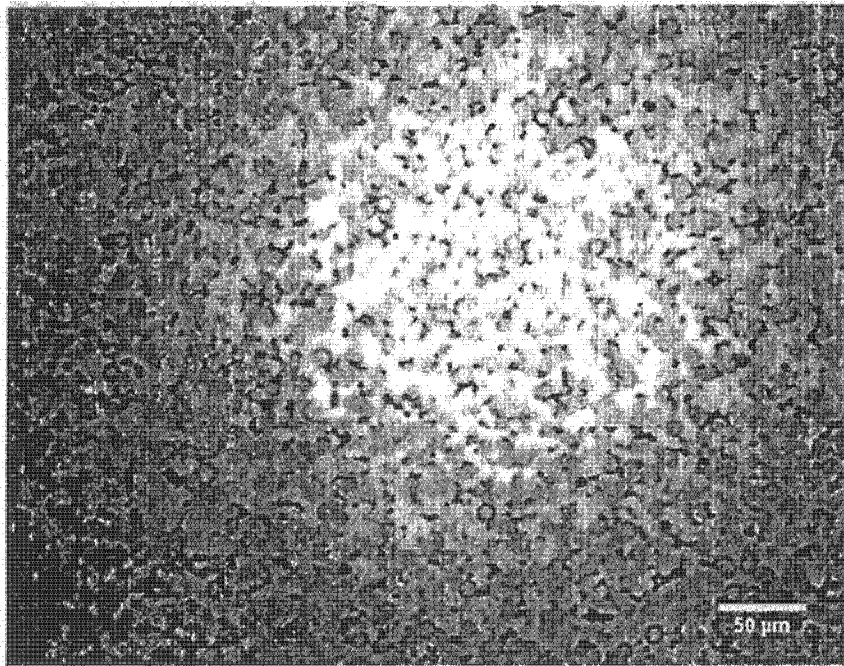


图 5

