

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005年12月15日 (15.12.2005)

PCT

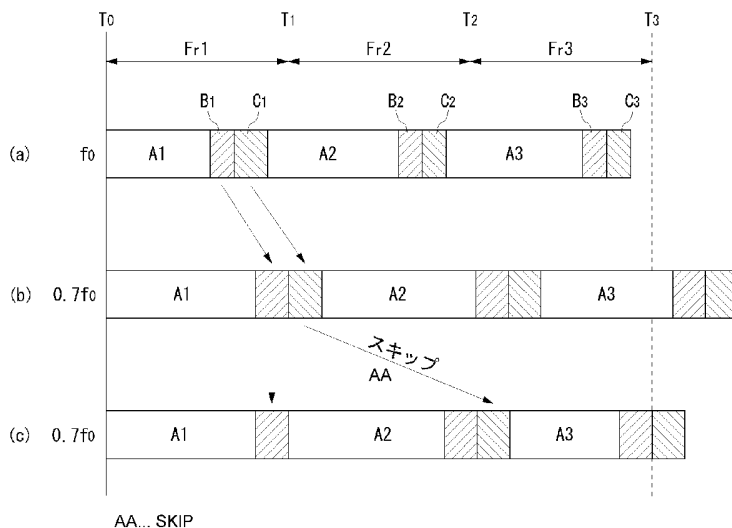
(10) 国際公開番号  
WO 2005/119447 A1

- (51) 国際特許分類: G06F 9/48 1070062 東京都港区南青山二丁目6番21号 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2005/006966 (72) 発明者; および
- (22) 国際出願日: 2005年4月8日 (08.04.2005) (75) 発明者/出願人 (米国についてのみ): 安達 健一 (ADACHI, Kenichi) [JP/JP]; 〒1070062 東京都港区南青山二丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 矢澤 和明 (YAZAWA, Kazuaki) [JP/JP]; 〒1070062 東京都港区南青山二丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 瀧口 巖 (TAKIGUCHI, Iwao) [JP/JP]; 〒1070062 東京都港区南青山二丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 今井 敦彦 (IMAI, Atsuhiko) [JP/JP]; 〒1070062 東京都港区南青山二丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 田村 哲
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2004-163649 2004年6月1日 (01.06.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社ソニー・コンピュータエンタテインメント (SONY COMPUTER ENTERTAINMENT INC.) [JP/JP]; 〒

[続葉有]

(54) Title: TASK MANAGEMENT METHOD, TASK MANAGEMENT DEVICE, SEMICONDUCTOR INTEGRATED CIRCUIT, ELECTRONIC DEVICE, AND TASK MANAGEMENT SYSTEM

(54) 発明の名称: タスク管理方法、タスク管理装置、半導体集積回路、電子装置、およびタスク管理システム



(57) Abstract: A task management method divides a processing unit time into a protected band for guaranteeing the real time and a non-protected band not guaranteeing the real time. When the processing ability of the processor is lowered, execution of a task to be executed in the non-protected band is skipped when necessary. That is, when the operation frequency is lowered in order to suppress heat generation of the processor, instead of processing the task to be executed in the non-protected band with best effort, it is guaranteed that the task to be executed in the protected band is executed in real time. Thus, even when the operation frequency fluctuates, it is possible to appropriately manage the task and sufficiently exhibit the processing capability of the processor.

(57) 要約: このタスク管理方法は、処理の単位時間をリアルタイム性を保証する保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護領域において実行すべきタスクの実行を適宜スキップするものである。すなわち、プロセッサの発熱を抑える目的で動作周波数を低くした場合、非保護帯域において実行すべきタスクをベストエフォートで処理する代わりに、保護帯域で実行すべきタスク

[続葉有]



WO 2005/119447 A1



司 (TAMURA, Tetsuji) [JP/JP]; 〒1070062 東京都港区南青山二丁目6番21号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP).

(74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021 東京都渋谷区恵比寿西2-11-12 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明 細 書

タスク管理方法、タスク管理装置、半導体集積回路、電子装置、およびタスク管理システム

### 技術分野

[0001] この発明は、プロセッサに実行されるタスクを管理する方法、その方法を利用してタスクを管理する装置、その装置の実体としての半導体集積回路、およびその半導体集積回路を備える電子装置に関する。

### 背景技術

[0002] LSI設計において製造プロセスの微細化と素子の高集積化が一段と進み、チップの性能限界として発熱量を考慮することが設計上非常に重要になってきている。チップが高温になると、動作不良を起こしたり、長期信頼性が低下したりするため、様々な発熱対策がとられている。たとえば、チップの上部に放熱フィンを設けて、チップから発生する熱を逃がす方法がとられる。

[0003] また、チップの消費電力分布にもとづいて、プロセッサのタスクをスケジューリングすることも検討されている。また、チップが高温になることを回避する方法として、プロセッサにおける動作周波数を低くすることも検討されている。(たとえば、特許文献1参照)。

特許文献1: 米国特許出願公開第2002/0065049号明細書

### 発明の開示

#### 発明が解決しようとする課題

[0004] 動作周波数を低くすることにより、チップの発熱量を下げることはできるが、単位時間における処理ステップ数が減ってしまうため、単位時間内に完了すべきタスクが単位時間内に完了できない場合がある。このため、予め最低の動作周波数ベースでプログラムの設計を行う必要がある。しかしこれでは、プロセッサの処理能力が十分に発揮されない。

[0005] 本発明はこうした課題に鑑みてなされたものであり、その目的は、こうした二律背反する目標を実現し、効果的なタスクの管理方法、その方法に基づくタスク管理装置、

その装置の実体としての半導体集積回路、およびその半導体集積回路を備える電子装置を提供することにある。

#### 課題を解決するための手段

- [0006] 本発明のある態様は、タスクの実行方法に関する。この方法は、プロセッサによってタスクを実行する際、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップする。厳密には、タスクを実行する、またはタスクをスキップするというのは、そのタスクに関するプロセス、すなわちプログラムを実行またはスキップすることだが、以下簡潔のため単に「タスクを実行する」または「タスクをスキップする」などのように表現する。「タスク」はプログラム上のボリュームに関係なく、ひとつの機能のまとまりを指すとする。したがって、実際に普及しているOSが把握するタスクよりも大きな機能単位を指すこともある。
- [0007] 「プロセッサの処理能力の低下」は、プロセッサの動作周波数の低減に起因することであってよい。プロセッサの動作周波数は、プロセッサまたはその周辺回路の温度が所定のしきい値を越えたときに低減されてよい。また、プロセッサの消費電力に応じて低減されてもよい。
- [0008] この態様によれば、プロセッサの処理能力が低下したとき、非保護帯域において実行すべきタスクの実行が適宜スキップされるので、保護帯域において実行されるべきタスクのリアルタイム性が保証されるか、少なくともその確度が大幅に増す(ただし、以降単に「保証される」という)。言い換えれば、リアルタイム性を保証すべきタスクを、保護帯域に含まれるように設計しておけば、保護帯域を割り込まない範囲でプロセッサの処理能力を変更させることができ、プロセッサの熱制御を柔軟に行うことができる。
- [0009] 本発明の別の態様はタスク管理装置である。この装置は、プロセッサに実行させる複数のタスクの切り替え指示を行う切替指示部と、プロセッサの処理能力を検出する検出部とを備え、切替指示部は、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせる。

[0010] この装置は、各タスクにて実行されるプログラム内に記述されたリアルタイム性に対する要請を解釈する解釈部を更に備えてもよく。その場合、切替指示部は、その解釈に基づいて各タスクを保護帯域または非保護帯域のいずれかに配してもよい。「リアルタイム性に対する要請」は、例えばタスクを保護帯域で実行すべきか否かの判定に利用可能な情報であってよく、プログラム内に記述された属性を示す情報であってもよいし、タスクの重要度や優先度を示す情報であってもよい。

[0011] この装置は、各タスクにて実行されるプログラムの性質をプロセッサで判断する判断部を更に備えてもよく。その場合、切替指示部は、その判断に基づいて各タスクを保護帯域または非保護帯域のいずれかに配してもよい。「プログラムの性質」は、そのプログラムで呼び出される命令でもよいし、そのプログラムによるプロセッサの占有率や占有時間であってもよく、タスクを実行することにより間接的に得られる特徴であってよい。

[0012] 本発明の別の態様はタスク管理システムである。このシステムは、所定の動作周波数でタスクを実行するプロセッサと、その動作周波数のクロックをプロセッサに供給するクロック生成部と、プロセッサに実行させる複数のタスクの切り替え指示を行う切替指示部とを備え、切替指示部は、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの動作周波数が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせる。

[0013] なお、以上の構成要素の任意の組合せ、本発明の表現を方法、装置、システム、コンピュータプログラムなどの間で変換したものもまた、本発明の態様として有効である。

### 発明の効果

[0014] 本発明によれば、リアルタイムタスクと非リアルタイムタスクとをマルチタスクで実行している際にプロセッサの処理能力が低下した場合でも、リアルタイムタスクのリアルタイム性を保証できる。

### 図面の簡単な説明

[0015] [図1](a)は、通常時の動作周波数で動作するプロセッサにおけるタスクの処理状態

を時系列的に示す図であり、(b)は、動作周波数が低下した場合のプロセッサにおけるタスクの処理状態を時系列的に示す図であり、(c)は、更に動作周波数が低下した場合のプロセッサにおけるタスクの処理状態を時系列的に示す図である。

[図2](a)は、動作周波数が $f_0$ の場合、すなわちプロセッサの発熱を抑える必要がない通常の動作周波数のときのタスクの実行状態を示す図であり、(b)は、動作周波数が $0.7f_0$ のときのタスクの実行状態を示す図であり、(c)は、本実施の形態に係るタスク管理方法に基づいてタスクを管理した場合の、動作周波数が $0.7f_0$ のときのタスクの実行状態を示す図である。

[図3]図2を用いて説明したタスク管理方法を利用してタスクを実行するプロセッサシステムの構成図である。

[図4]図3のタスク管理部の内部構成図である。

[図5]図3の制御目標テーブルに保持されているデータをグラフ表示した図である。

[図6]図4のタスクテーブルのデータ構造の一例を示す図である。

[図7]図4のスケジュール作成部156の内部構成図である。

[図8]図4のタスク管理部におけるタスクを管理する処理のフローチャートである。

[図9]実施の形態2に係るタスク管理部の内部構成図である。

[図10]図9の更新部により最適化された制御目標テーブルに保持されているデータをグラフ表示した図である。

[図11]図9のタスク管理部におけるタスク管理処理のフローチャートである。

[図12]図9の制御目標テーブル更新処理の詳細なフローチャートである。

[図13](a)は、動作周波数が $f_0$ の場合のタスクの実行状態を示す図であり、(b)は、動作周波数が $0.8f_0$ の場合のタスクの実行状態を示す図である。

[図14]実施の形態3に係るタスク管理部の内部構成図の一例を示す図である。

[図15]図14の制御目標テーブルに保持されているデータをグラフ表示した図である。

[図16]実施の形態4に係るタスク管理部の内部構成図である。

[図17]図16の更新部により最適化された制御目標テーブルに保持されているデータをグラフ表示した図である。

## 符号の説明

[0016] 10 プロセッサシステム、12 バス、14 メインメモリ、16 プログラム、18 演算結果、30 ベースクロック供給部、100 半導体集積回路、102 温度センサ、110 周波数制御部、120 主処理部、130 内部クロック生成部、150 タスク管理部、152 周波数検出部、154 切替指示部、156 スケジュール作成部、158 指示部、160 制御目標テーブル、162 登録部、164 タスクテーブル、170 第1計画部、172 第2計画部、174 設定部、176 カウンタ、190 プロセッサ使用率検出部、192 更新部。

## 発明を実施するための最良の形態

[0017] 実施の形態を説明する前に課題を明確にする。例えばゲームの場合、フレーム期間にCGのレンダリングなどの描画処理が完了するように設計される。このように所定の時間内で処理が完了しなければいけないタスクを、以下「リアルタイムタスク」とよぶ。リアルタイムタスクのように時間制限が設けられていないタスクを、以下「非リアルタイムタスク」とよぶ。こうした時間に対する設計思想が異なる2種類のタスクを並行して実行する場合、リアルタイムタスクのリアルタイム性は、非リアルタイムタスクの処理時間に大きく影響される。

[0018] 図1(a)は、通常時の動作周波数 $f_0$ で動作するプロセッサにおけるタスクの処理状態を時系列的に示す図である。時刻 $T_0$ から $T_1$ 、時刻 $T_1$ から $T_2$ 、および時刻 $T_2$ から $T_3$ は、それぞれ1フレーム期間である。本図では、フレームの描画を行うためのリアルタイムタスクRT、および2つの非リアルタイムタスクNRTが順番に実行されている。時刻 $T_1$ 、 $T_2$ 、 $T_3$ からフレームの表示が行われるとする。時刻 $T_0$ から $T_1$ までの間に、リアルタイムタスクRT、第1非リアルタイムタスクNRT1、および第2非リアルタイムタスクNRT2が順次実行される。その後、時刻 $T_2$ で表示するフレームを描画するリアルタイムタスクRTが実行され、続いて第1非リアルタイムタスクNRT1、第2非リアルタイムタスクNRT2が順次実行される。時刻 $T_1$ 、 $T_2$ 、 $T_3$ にフレームを表示するためのリアルタイムタスクRTは、それぞれ時刻 $T_1$ 、 $T_2$ 、 $T_3$ より前に処理が完了しているため、コマ落ちすることなくフレームが表示される。

[0019] 図1(b)は、動作周波数 $0.8f_0$ の場合のプロセッサにおけるタスクの処理状態を時

系列的に示す図である。プロセッサの動作周波数は、例えば、プロセッサにおける熱制御のために調整され、プロセッサの温度が高くなると動作周波数が低く調整される。動作周波数が低くなると、フレーム期間におけるプロセッサの実行サイクル数が少なくなる。このため、各タスクを完了するまでの時間が長くなり、フレーム期間毎に実行されるべきリアルタイムタスクRT、第1非リアルタイムタスクNRT1、および第2非リアルタイムタスクNRT2が、本来実行されるべきフレーム期間を越えて次のフレーム期間で実行されるようになる。本図では、リアルタイムタスクRTのリアルタイム性は、ほぼ保たれるものの、長期的にはコマ落ちが生じてしまう。

[0020] 図1(c)は、動作周波数 $0.7f_0$ の場合のプロセッサにおけるタスクの処理状態を時系列的に示す図である。本図では、すぐにコマ落ちが生じてしまい、ゲームとしての機能を達成できなくなる。このように、動作周波数が低下した状態で、通常時の動作周波数と同じようにタスクを実行すると、リアルタイムタスクのリアルタイム性を保証することは困難になる。

[0021] 従来、コンピュータの一般的な使われ方では、ワープロソフトやメールソフトが並行して動いている程度で、あまりタスクのリアルタイム性を意識する必要がなかった。しかし、汎用的な機能を併せ持つゲーム機が普及し始め、しかもプロセッサの熱の問題からプロセッサの動作周波数を落とすスロットリング技術が必要になったことから、本発明者は前述のCG映像のコマ落ちといった、過去には存在しなかった問題を認識するに至った。

[0022] (実施の形態1)

実施の形態1および実施の形態2では、ノンプリエンティブなタスク管理がなされる場合、すなわちタスクの切り替えがタスクの自主性に委ねられている場合におけるタスク管理方法について説明する。実施の形態1に係るタスク管理方法は、処理の単位時間をリアルタイム性を保証する保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護領域において実行すべきタスクの実行を適宜スキップするものである。すなわち、プロセッサの発熱を抑える目的で動作周波数を低くした場合、非保護帯域において実行すべきタスクをベストエフォートで処理する代わりに、保護帯域で実行すべきタスクのリアルタイム性を保証



するものである。

- [0023] 「保護帯域」は、単位時間において保証すべきプロセッサの実行サイクル数であり、固定値である。「非保護帯域」は、単位時間において保証しないプロセッサの実行サイクル数であり、0から所定の値まで所定の範囲を有する変動値である。プロセッサの処理能力が最大するとき、その実行サイクル数は、保護帯域における実行サイクル数と非保護帯域における最大の実行サイクル数との合計値になる。例えば、プロセッサの熱制御のために動作周波数を低くする場合、実行サイクル数の変動が非保護帯域においてとりうる実行サイクル数の範囲に収まるように動作周波数を低くする。逆にいえば、この範囲で動作周波数を制御すれば、保護帯域で実行すべきタスクのリアルタイム性が保証される。
- [0024] 実施の形態1に係るタスク管理方法は、リアルタイムタスクと非リアルタイムタスクとが混在する際に、リアルタイムタスクを保護帯域に割り当て、非リアルタイムタスクを非保護帯域に割り当ててタスクを実行するものである。そして、プロセッサの熱制御のために行う動作周波数の制御は、動作周波数の制御にともなう実行サイクル数の変動が非保護帯域に収まる範囲で行われる。これにより、プロセッサの熱制御のために行う動作周波数の制御を、プログラム設計とは切り離して行うことができる。つまり、プログラム設計の自由度を制限することなく、柔軟に熱制御を行うことができる。したがって、プロセッサの処理能力を十分に発揮させることができ、かつ動作周波数を変えることによる熱制御も効率的に行うことができる。
- [0025] 図2(a)は、動作周波数が $f_0$ の場合、すなわちプロセッサの発熱を抑える必要がない通常の動作周波数のときのタスクの実行状態を示す図である。動作周波数が $f_0$ の場合、それぞれのフレーム期間においてA、B、Cの3つのタスクが実行される。タスクAは、保護帯域に割り当てられるべきリアルタイムタスクである。タスクBおよびCは、非保護帯域に割り当てられるべき非リアルタイムタスクである。
- [0026] 図2(b)は、動作周波数が $0.7f_0$ のときのタスクの実行状態を示す図である。リアルタイムタスクA2およびA3は、時刻T2ならびにT3を過ぎて処理が完了している。これでは、コマ落ちが生じてしまう。
- [0027] 図2(c)は、本実施の形態に係るタスク管理方法に基づいてタスクを管理した場合

の、動作周波数が $0.7f_0$ のときのタスクの実行状態を示す図である。本図では、非リアルタイムタスクC1がスキップされている。このように非リアルタイムタスクを実行しないことで、後続のリアルタイムタスクを実行するタイミングが早まる。これにより、リアルタイムタスクのリアルタイム性を保証できる。すなわち本実施の形態では、保護帯域が $0.7f_0$ に設定されているので、非保護帯域が0になる。このため、 $0.7f_0$ を境界にタスク管理の制御が切り替わっている。

[0028] 図3は、図2(c)を用いて説明したタスク管理方法を利用してタスクを実行するプロセッサシステム10の構成図である。このプロセッサシステム10がゲーム機に搭載される。プロセッサシステム10は、プロセッサである半導体集積回路100とメインメモリ14とを含み、これらはバス12に接続されている。バス12は、アドレスバス、データバスおよびコントロールバスを含む。半導体集積回路100は、主処理部120、内部クロック生成部130、タスク管理部150、および周波数制御部110を有する。メインメモリ14は、半導体集積回路100で実行されるプログラム16と、各プログラム16を実行することにより得られた演算結果18とを保持する。プログラム16が半導体集積回路100に読み込まれることによりタスクが実行される。

[0029] 半導体集積回路100は、例えば、図示しないキャッシュメモリ、命令レジスタ、演算レジスタ、デコーダ、制御部、演算器などの回路を含み、それらの回路を利用してタスクを実行する。キャッシュメモリまたはメインメモリ14に記憶されている命令は、フェッチされ命令レジスタに取り込まれる。デコーダは命令レジスタに保持された命令をデコードしてオペコードに対応する制御信号を制御部に供給する。制御部は、例えば制御信号に基づいて、そのオペコードに対する処理を実行するための演算器を選択し、オペランドで指定されたアドレスから演算に必要なデータを取り込み演算レジスタに書き込む。演算器は、例えば演算レジスタに保持されているデータを利用して演算処理を行い、オペランドに指定されたアドレスに書き込む。

[0030] 本図およびこれから説明する各図は、ハードウェア単位の構成ではなく、機能単位の構成を示している。また、各機能ブロックは、同時に半導体集積回路100の内部に静的に形成されている必要はなく、一定の期間に動的に形成されればよい。本実施の形態では、タスク管理部150および周波数制御部110は、例えばオペレーティン

グシステムに組み込まれたプログラムが実行されることにより、半導体集積回路100に動的に形成されるものとする。また、主処理部120は本来は半導体集積回路100全体と考えることもできるが、ここでは理解を助けるために、周波数制御部110、内部クロック生成部130、タスク管理部150を除く機能部分を指すものとする。

- [0031] ベースクロック供給部30は、半導体集積回路100に対してベースクロックを供給する。内部クロック生成部130は、例えばPLL (Phase Locked Loop)を含み、ベースクロックの周波数の整数倍のクロックを生成する。内部クロック生成部130が生成するクロックを動作クロックとよび、動作クロックの周波数を動作周波数とよぶ。半導体集積回路100に含まれる各回路は、動作クロックの上昇または下降のタイミングで動作する。内部クロック生成部130は、PLLを構成する回路に含まれるカウンタのカウント値を調整することで動作周波数を変えることができる。
- [0032] 温度センサ102は、主処理部120またはその周辺回路の温度を測定し、測定した温度を周波数制御部110に出力する。温度センサ102は、半導体集積回路100の外部に設けられてもよいし、半導体集積回路100の内部、すなわちダイ上に設けられてもよい。
- [0033] 周波数制御部110は、半導体集積回路100の温度に応じて、熱制御のために必要な動作周波数を割り出し、その周波数で動作クロックを生成するように内部クロック生成部130を制御する。周波数制御部110は、温度が所定のしきい値より高くなった場合に、動作周波数を低くするように内部クロック生成部130を制御する。動作周波数を低くすることにより、半導体集積回路100における発熱量を抑えることができ、さらにヒートシンクなどの放熱機構が作用して半導体集積回路100の温度を下げることができる。
- [0034] 熱制御のために調整する動作周波数の範囲は、保護帯域より低くならないことが好ましく、半導体集積回路100の温度に応じて段階的に動作周波数を調整してもよい。実行すべきタスクが少ないときや半導体集積回路100の発熱量が大きく非保護帯域だけでは温度を十分に下げることが出来ない非常事態と判断した場合、周波数制御部110は、動作周波数を保護帯域より低くしてもよい。こうした、発熱量に対する動作周波数の制御方法はいろいろあり、周波数制御部110は任意の方法に基づいて

動作周波数を割り出してよい。

- [0035] 例えば、周波数制御部110は、半導体集積回路100の温度と動作周波数とを対応付けたテーブルを参照して動作周波数を割り出す。そして、周波数制御部110は、内部クロック生成部130にその動作周波数の動作クロックを生成させる。
- [0036] 主処理部120は、タスク管理部150に指示されたタスクに対応するプログラム16をメインメモリ14から読み込み、タスクを実行する。そして、主処理部120は、そのタスクを実行することにより得た演算結果18をメインメモリ14に書き込む。
- [0037] タスク管理部150は、周波数制御部110から主処理部120の動作周波数を特定する周波数情報を受け付け、その情報に基づいて前述したタスク管理方法に沿ってタスクのスケジューリングを行う。
- [0038] 図4は、図3のタスク管理部150の内部構成図である。周波数検出部152は、動作周波数を検出する。本実施の形態では、周波数検出部152は、周波数制御部110から周波数情報を受け付けることで動作周波数を把握する。周波数検出部152は、周波数情報を切替指示部154に出力する。
- [0039] 切替指示部154は、スケジュール作成部156および指示部158を有し、主処理部120に実行させるタスクの切り替え指示を行う。詳細は後述するが、スケジュール作成部156は、制御目標テーブル160とタスクテーブル164を参照して動作周波数に応じたタスクのスケジューリングを行う。指示部158は、スケジュール作成部156で生成されたスケジュールに基づいて、それぞれのタスクの実行指示を主処理部120に対して行う。
- [0040] 図5は、図3の制御目標テーブル160に保持されているデータをグラフ表示した図である。制御目標テーブル160は、動作周波数と、非リアルタイムタスクをどの程度実行するかを決める制御目標とを対応付けて保持する。この制御目標は、リアルタイムタスクの実行回数に対する非リアルタイムタスクの実行回数の割合である。この割合を、以下「実行率」とよぶ。制御目標テーブル160に保持されているこれらのデータを、横軸に動作周波数をとり、縦軸に非リアルタイムタスクの実行率をとってグラフにすると、本図のように $0.7f_0$ を境界として異なる様相になる。本実施の形態では、保護帯域が $0.7f_0$ に設定されている。非保護帯域である $f_0$ から $0.9f_0$ のときは、非リアルタイム

ムタスクの実行率が100%であり、 $0.9f_0$  から  $0.7f_0$  のときは、100%から10%まで非リアルタイムタスクの実行率が線形に減少される。また、動作周波数が、保護帯域である  $0.7f_0$  より低くなると非リアルタイムタスクの実行率が10%になる。 $0.7f_0$  より低くなった場合、リアルタイムタスクのリアルタイム性を保証するという意味で、非リアルタイムタスクの実行率を0%にしてもよいが、本実施の形態では非リアルタイムタスクが全く実行されないという状況を避けるために実行率が10%になっている。例えば、実行率「30%」は、リアルタイムタスクを10回実行するのに対して、非リアルタイムタスクを3回実行することを示す。図3のスケジュール作成部156は、この制御目標に基づいて非リアルタイムタスクを実行するタイミングを調整する。

[0041] 図6は、図4のタスクテーブル164のデータ構造の一例を示す図である。タスクテーブル164は、属性欄184とタスク欄186と優先度欄188とを対応付けて有する。属性欄184は、タスクの属性を示す属性情報を保持する。本実施の形態では、属性としてリアルタイムタスクと非リアルタイムタスクとがある。本図で「RT」は、リアルタイムタスクを示し、「NRT」は非リアルタイムタスクを示す。タスク欄186は、例えばプログラムのファイル名やタスクの識別情報などタスクを特定するための情報を保持する。本図で、例えば「レンダリング」タスクはリアルタイムタスクとして登録され、「ブラウザ」タスクは非リアルタイムタスクとして登録されている。優先度欄188は、タスクの優先度を示す情報を保持する。本図では、優先度は10段階で示されており、「10」が最も優先度が高く、「1」が最も優先度が低い。

[0042] 図4に戻り、登録部162は、例えばユーザがプログラムの実行指示をした場合に、プログラムコードに含まれる属性情報を解釈し、そのプログラムを特定する情報に対応付けてタスクテーブル164に登録する。属性情報がプログラムコードに含まれていない場合、登録部162はそのプログラムをリアルタイムタスクとしてタスクテーブル164に登録する。これにより、例えば属性情報を含まない古いプログラムも実行できる。

[0043] また、別の例では、登録部162は、各タスクにて実行されるプログラムの性質を判断し、その判断に基づいてそのプログラムの属性を推定してタスクテーブル164に登録してもよい。登録部162は、そのプログラムに含まれる命令、そのプログラムによるプロセッサの占有率や占有時間などの、タスクを実行することにより間接的に得られる特

徴に基いて属性を推定する。例えば、登録部162は、ノンプリエンティブなタスク管理がなされる場合は、一定期間におけるプロセッサの占有時間をタスク毎に測定し、占有時間の長いタスクをリアルタイムタスクとして推定し、占有時間の短いタスクを非リアルタイムタスクとして推定してもよい。これにより、プログラムコードに属性情報が含まれていないプログラムに対しても、適切なタスク管理を行うことができる。

[0044] 図7は、図4のスケジュール作成部156の内部構成図である。第1計画部170は、タスクテーブル164を参照して、リアルタイムタスクの実行順序を決める。リアルタイムタスクが複数ある場合、第1計画部170は、図6の優先度欄188を参照して、優先度の高いリアルタイムタスクが先になるように実行順序を決める。そして、第1計画部170は、リアルタイムタスクの実行順序を統合部178に出力する。

[0045] 第2計画部172は、タスクテーブル164を参照して、非リアルタイムタスクの実行順序を決め、実行順序を統合部178に出力する。第2計画部172は、設定部174、第1カウンタ176a、および第2カウンタ176bを有する。第1カウンタ176aおよび第2カウンタ176bを、総称してカウンタ176とよぶ。カウンタ176は、非リアルタイムタスクのスケジューリング処理を行うたびに計数を行い、設定された割合で非リアルタイムタスクの実行を許可する。

[0046] 例えば第1カウンタ176aは、25%の割合で非リアルタイムタスクの実行を許可するカウンタであり、リアルタイムタスクを3回実行するのに対して、非リアルタイムタスクを1回実行することを許可する。また、許可のタイミングは、任意に決めることができる。本図では、第1カウンタ176aの許可タイミングは「○×××」として図示されている。「○」が許可することを示し、「×」が許可しないことを示すので、第1カウンタ176aは、最初に非リアルタイムタスクの実行を許可した後、3回スキップすることを示す。

[0047] 設定部174は、周波数検出部152から現在の動作周波数を受け付け、その動作周波数に応じた非リアルタイムタスクの制御目標を制御目標テーブル160から読み込む。そして、設定部174は、制御目標に応じてカウンタ176が非リアルタイムタスクの実行を許可する割合を設定する。例えば、25%で非リアルタイムタスクを実行する場合、設定部174は、カウンタ176に4回に1回の割合で非リアルタイムタスクの実行を許可するように設定する。

[0048] 非リアルタイムタスクが複数ある場合、設定部174は、非リアルタイムタスク毎にカウンタ176を設け、複数の非リアルタイムタスクの実行回数を合計した値が、制御目標になるようにそれぞれのカウンタ176の設定を行う。例えば、非リアルタイムタスクが2つあり、25%の割合で非リアルタイムタスクを実行する場合、設定部174は、第1カウンタ176aおよび第2カウンタ176bのそれぞれにリアルタイムタスクを8回実行するのに対して、非リアルタイムタスクの実行を1回許可するように設定する。更に、設定部174は、2つの非リアルタイムタスクを実行するタイミングが重ならないように、許可タイミングを設定する。つまり、第1カウンタ176aの許可タイミングを「×○××××××」とし、第2カウンタ176bの許可タイミングを「××××××○×」とする。

[0049] また、例えば50%の割合で非リアルタイムタスクを実行する場合、設定部174は、許可タイミングを「○○××」ではなく、「○×○×」のように「○」と「×」を離して、すなわち非リアルタイムタスクの実行を許可するタイミングを分散するように許可タイミングを設定する。このように非リアルタイムタスクの実行を許可するタイミングを分散することで、非リアルタイムタスクがよりスムーズに体感される。

[0050] 統合部178は、第1計画部170から供給されるリアルタイムタスクの実行順序と、第2計画部172から供給される非リアルタイムタスクの実行順序とを、リアルタイムタスクの実行順序が先になるように並べてスケジュールを作成する。そして、統合部178は、作成したスケジュールを指示部158に出力する。

[0051] 図8は、図4のタスク管理部150におけるタスクをスケジューリングする処理のフローチャートである。図4の周波数検出部152は、動作周波数を検出する(S10)。図4のスケジュール作成部156は、動作周波数に基づいて図4の制御目標テーブル160を参照して、リアルタイムタスクと非リアルタイムタスクの実行順序をスケジューリングする(S12)。図4の指示部158は、スケジュール作成部156にスケジューリングされた順序でタスクの実行指示を行う(S14)。

[0052] (実施の形態2)

図9は、実施の形態2に係るタスク管理部150の内部構成図である。実施の形態2は、半導体集積回路100の使用率に応じて制御目標テーブル160を最適化する形態である。既に説明した構成と同一の符号を付した本図の構成は、機能および動作

が既に説明した構成と略同一である。以下、既に説明した構成における機能とは異なる点を中心に説明する。

- [0053] プロセッサ使用率検出部190は、図3の半導体集積回路100の使用率を例えばフレーム期間ごとに検出する。そして、プロセッサ使用率検出部190は、使用率を更新部192に出力する。更新部192は、所定の期間における使用率の平均値を算出し、その平均値に基づいて、非リアルタイムタスクの実行率を増やすように制御目標テーブル160を最適化する。例えば更新部192は、0.5秒間すなわち30フレーム分の使用率の平均値を算出する。そして、平均値がしきい値より低い場合、すなわち負荷が比較的少ない場合、更新部192は制御目標テーブル160における非リアルタイムタスクの実行率を上げる。平均値がしきい値より高い場合、更新部192は制御目標テーブルをデフォルト値に戻す。しきい値や非リアルタイムタスクの実行率の上げ幅は、実験により適切な値が設定されてよいし、実行にともない徐々に反映されてもよい。
- [0054] 図10は、図9の更新部192により最適化された制御目標テーブル160に保持されているデータをグラフ表示した図である。本図では、保護帯域が $0.5f_0$ までシフトされ、 $0.9f_0$ から $0.5f_0$ のときは、100%から10%まで非リアルタイムタスクの実行率が線形に減少される。このように、プロセッサの使用率に応じて保護帯域を調整することにより、プロセッサの処理能力を有効に利用することができる。
- [0055] 図11は、図9のタスク管理部150におけるタスクをスケジューリングする処理のフローチャートである。図9のタスク管理部150におけるスケジューリング処理は、図8を用いて説明した図4のタスク管理部150におけるスケジューリング処理に、制御目標テーブルを最適化する処理(S20)を加えることで実現される。
- [0056] 図12は、図11の制御目標テーブルを最適化する処理(S20)の詳細なフローチャートである。図9のプロセッサ使用率検出部190は、図3の半導体集積回路100の使用率を検出する(S22)。図9の更新部192は、所定の期間が経過したか否かを判定する(S24)。所定の期間が経過した場合(S24のY)、更新部192はその期間における使用率の平均値を算出する(S26)。そして、使用率が所定のしきい値より高い場合(S28のY)、デフォルトの制御目標テーブルに戻す(S34)。ステップ28で、使用率が所定のしきい値より低い場合(S28のN)、更新部192は制御目標テーブルを非



リアルタイムタスクの実行率を上げるように変更する(S30)。ステップ24で、所定の期間が経過していない場合(S24のN)、図11のステップ10に進む。このように制御目標テーブル160を主処理部120の使用率に応じて最適化することにより、主処理部120の処理能力を引き出すことができる。

[0057] (実施の形態3)

実施の形態3および実施の形態4では、プリエンティブなタスク管理がなされている場合、すなわちタイマ割込により強制的にタスクの切り替えが行われる場合におけるタスク管理方法について説明する。以下、フレーム期間を「 $t$ 」とする。実施の形態3に係るタスク管理方法は、非リアルタイムタスクを、非保護帯域として割り当てられた期間に実行するものである。以下、保護帯域として割り当てられた期間を「保護期間 $t_r$ 」といい、非保護帯域として割り当てられた期間を「非保護期間 $t_n$ 」という。複数の非リアルタイムタスクがある場合には、非保護期間 $t_n$ を等分して、それぞれの非リアルタイムタスクが実行される。

[0058] 図13(a)は、動作周波数が $f_0$ の場合のタスクの実行状態を示す図である。動作周波数が $f_0$ のとき、保護期間 $t_r$ は $0.7t$ であり、非保護期間 $t_n$ は $0.3t$ である。非リアルタイムタスクが2つあるので、それぞれの非リアルタイムタスクは $0.15t$ の期間ずつ順番に実行される。

[0059] 図13(b)は、動作周波数が $0.8f_0$ の場合のタスクの実行状態を示す図である。動作周波数が $0.8f_0$ のとき、動作周波数の周期は $t/(0.8 \cdot f_0)$ であるので、保護期間 $t_r$ は $0.7f_0 \cdot t / (0.8 \cdot f_0) = 7/8 \cdot t$ であり、非保護期間 $t_n$ は $1/8 \cdot t$ である。非リアルタイムタスクが2つあるので、それぞれの非リアルタイムタスクは $1/16 \cdot t$ の期間ずつ順番に実行される。本図では、保護期間 $t_r$ の間リアルタイムタスクRTが占有しているが、リアルタイムタスクRTのプログラムは保護期間 $t_r$ より短い期間で処理が完了するように設計されるので、一般的には保護期間 $t_r$ の全てを占有することはない。

[0060] 図14は、実施の形態3に係るタスク管理部150の内部構成図の一例を示す図である。既に説明した構成と同一の符号を付した本図の構成は、機能および動作が既に説明した構成と略同一である。以下、既に説明した構成における機能とは異なる点を中心に説明する。スケジュール作成部156は、図13を用いて説明したようにタスクの

スケジューリングを行う。スケジュール作成部156は、タスクテーブル164からリアルタイムタスクと非リアルタイムタスクを読み込み、リアルタイムタスクに続けて非リアルタイムタスクを実行するようにスケジュールを作成する。また、スケジュール作成部156は、スケジューリングのために制御目標テーブル160を参照して、動作周波数に応じた非リアルタイムタスクの実行時間を割り出す。そして、スケジュール作成部156は、例えば、非リアルタイムタスク毎に実行時間を対応付けてスケジュールを作成する。指示部158はスケジュールに含まれる実行時間に基いて、非リアルタイムタスクを切り替えるための割込タイマを設定する。

[0061] 図15は、図14の制御目標テーブル160に保持されているデータをグラフ表示した図である。制御目標テーブル160は、動作周波数と、非リアルタイムタスクを実行するためにプロセッサを占有できる時間、すなわち非保護期間 $t_n$ とを対応付けて保持する。制御目標テーブル160に保持されているこれらのデータを、横軸に動作周波数を取り、縦軸に非保護期間 $t_n$ をとってグラフにすると、本図のように $0.7f_0$ を境界として異なる様相になる。本実施の形態では、保護帯域が $0.7f_0$ に設定されている。非保護帯域である $f_0$ から $0.9f_0$ のときは、非保護期間 $t_n$ が $0.3t$ であり、 $0.9f_0$ から $0.7f_0$ のときは、 $0.3t$ から $0.01t$ まで線形に非保護期間 $t_n$ が短くなっている。また、動作周波数が、保護帯域である $0.7f_0$ より低くなると保護期間 $t_n$ が $0.01t$ になる。 $0.7f_0$ より低くなった場合、リアルタイムタスクのリアルタイム性を保証するという意味で、非保護期間 $t_n$ を0にしてもよいが、本実施の形態では非リアルタイムタスクが全く実行されないという状況を避けるために非保護期間 $t_n$ が $0.01t$ になっている。例えば、非保護期間 $t_n$ が「 $0.1t$ 」であり、非リアルタイムタスクが2つある場合、それぞれの非リアルタイムタスクの実行時間は $0.05t$ になる。図14のスケジュール作成部156は、この制御目標に基づいて非リアルタイムタスクを実行時間を調整する。

[0062] (実施の形態4)

図16は、実施の形態4に係るタスク管理部150の内部構成図である。実施の形態4は、半導体集積回路100の使用率に応じて制御目標テーブル160を最適化する形態である。既に説明した構成と同一の符号を付した本図の構成は、機能および動作が既に説明した構成と略同一である。以下、既に説明した構成における機能とは異

なる点を中心に説明する。

- [0063] 更新部192は、所定の期間における半導体集積回路100の使用率の平均値を算出し、その平均値に基いて、非保護期間 $t_n$ を増やすように制御目標テーブル160を最適化する。平均値がしきい値より小さい場合、すなわち負荷が比較的少ない場合、更新部192は制御目標テーブル160における非保護期間 $t_n$ を長くする。平均値がしきい値より高い場合、更新部192は制御目標テーブルをデフォルト値に戻す。更新の判断に利用するしきい値や非保護期間 $t_n$ を延長する長さは、実験により適切な値が設定されてよいし、実行にともない徐々に反映されてもよい。
- [0064] 図17は、図16の更新部192により最適化された制御目標テーブル160に保持されているデータをグラフ表示した図である。本図では、保護帯域が $0.5f_0$ までシフトされ、 $0.9f_0$ から $0.5f_0$ のときは、 $0.3t$ から $0.01t$ まで線形に非保護期間 $t_n$ が短くなっている。このように、プロセッサの使用率に応じて保護帯域を調整することにより、プロセッサの処理能力を有効に利用することができる。
- [0065] 以上、本発明を実施の形態をもとに説明した。これらの実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能で、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。こうした変形例として、実施の形態1から実施の形態4では、1フレーム期間に描画処理を完了すべき時間的制約のあるタスクを保護帯域に配し、時間的制約のないタスクを非保護帯域に配することとして説明したが、保護帯域または非保護帯域に配する条件は、これに限定されない。
- [0066] 時間的制約とは異なる観点からタスクを保護帯域または非保護帯域に配してよく、例えば、データを確実に記録する必要があるか否かという観点から、タスクを保護帯域または非保護帯域のいずれかに配してもよい。この場合、例えば番組放送を録画するタスクとワードプロセッサのタスクがある場合、録画のタスクを、データを確実に記録するという観点から保護帯域に配し、ワードプロセッサのタスクを非保護帯域に配してもよい。このように、保護帯域と非保護帯域に分配する条件を変えることにより、実施の形態で説明したタスク管理方法を、例えば航空機の制御用コンピュータや自動車の制御用コンピュータなどリアルタイムOSを搭載する電子装置に採用することがで

きる。

- [0067] 別の変形例として、実施の形態では熱制御という観点から半導体集積回路100の動作周波数が制御されることとしたが、例えば、電力消費という観点から動作周波数が制御されてもよい。消費電力は、クロックの動作周波数、回路のトランジスタ数、および電源電圧の2乗に比例する。逆にいえば、動作周波数、負荷となるトランジスタ数、および電源電圧が分かれば、消費電力を算出することができる。例えば、図3の周波数制御部110は、レギュレータの出力電圧値を測定するセンサから電圧値を取得して、その電圧値から算出される消費電力が所定のしきい値より高くなった場合、熱暴走を防止するために、動作周波数を低くしてもよい。また、電源モードがバッテリーモードかAC電源モードかを判断してバッテリーモードの場合、節電のために、動作周波数を低くしてもよい。こうした場合でも、実施の形態で説明したタスク管理方法によれば、リアルタイムタスクのリアルタイム性が保証される。
- [0068] 別の変形例として、実施の形態では主処理部120における動作周波数に応じて非リアルタイムタスクの実行率が調整されることとしたが、主処理部120またはその周辺回路の温度に応じて非リアルタイムタスクの実行率が調整されてもよい。例えば、主処理部120に供給するクロックの動作周波数を、主処理部120またはその周辺回路の温度に応じてソフトウェアとは独立して制御する回路が設けられている場合、動作周波数は主処理部120またはその周辺回路の温度に応じてハードウェア的に制御される。こうした回路において、ソフトウェア的に取得できる情報が周波数情報ではなく温度情報の場合、すなわち図3のタスク管理部150が周波数情報ではなく温度情報を取得できる場合、温度情報に基づいてタスクの実行率が調整されてもよい。この場合、例えば図4の制御目標テーブル160は、主処理部120またはその周辺回路の温度と実行率とを対応付けて保持し、図4のスケジュール作成部156はこのテーブルに基づいて非リアルタイムタスクを実行するタイミングを調整する。
- [0069] また、主処理部120または半導体集積回路100の消費電力に応じて非リアルタイムタスクの実行率が調整されてもよい。各種の電源管理ソフトウェア等から図3のタスク管理部150が周波数情報ではなく消費電力情報を取得できる場合、消費電力情報に基づいてタスクの実行率が調整されてもよい。この場合、例えば図4の制御目標テ

ーブル160は、消費電力情報と実行率とを対応付けて保持し、図4のスケジュール作成部156はこのテーブルに基づいて非リアルタイムタスクを実行するタイミングを調整する。

#### 産業上の利用可能性

[0070] 本発明は、プロセッサのタスク管理の分野に適用することができる。

## 請求の範囲

- [1] プロセッサによってタスクを実行する際、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップすることを特徴とするタスク管理方法。
- [2] 請求項1に記載の方法において、プロセッサまたはその周辺回路の温度が所定のしきい値を越えたときプロセッサの動作周波数が低減されることを特徴とするタスク管理方法。
- [3] 請求項1に記載の方法において、プロセッサの消費電力に応じてプロセッサの動作周波数が低減されることを特徴とするタスク管理方法。
- [4] プロセッサによって実行すべきタスクをその性質に応じて第1タイプと第2タイプへ分類し、所定の要因で処理のリアルタイム性が損なわれる可能性があるとき、第1タイプのタスクを実行しつつ、第1タイプのタスクの合間に実行されるべき第2タイプのタスクの実行を適宜スキップすることを特徴とするタスク管理方法。
- [5] 請求項4に記載の方法において、前記第1タイプのタスクはリアルタイム性を保証すべきタスクとして所定の方法でプロセッサが認識するものであり、前記第2タイプのタスクはリアルタイム性を保証しないタスクとして所定の方法でプロセッサが認識するものであることを特徴とするタスク管理方法。
- [6] 主処理部に実行させる複数のタスクの切り替え指示を行う切替指示部と、  
前記主処理部の処理能力を検出する検出部と、  
を備え、  
前記切替指示部は、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、前記主処理部の処理能力が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とするタスク管理装置。
- [7] 請求項6に記載の装置において、前記検出部は、前記主処理部における動作周波数を検出することを特徴とするタスク管理装置。
- [8] 請求項6または7に記載の装置において、各タスクにて実行されるプログラム内に記

述されたリアルタイム性に対する要請を解釈する解釈部を更に備え、

前記切替指示部は、その解釈に基づいて各タスクを前記保護帯域または前記非保護帯域のいずれかに配することを特徴とするタスク管理装置。

- [9] 請求項6または7に記載の装置において、各タスクにて実行されるプログラムの性質を判断する判断部を更に備え、

前記切替指示部は、その判断に基づいて各タスクを前記保護帯域または前記非保護帯域のいずれかに配することを特徴とするタスク管理装置。

- [10] 請求項6から9のいずれかに記載の装置において、前記単位時間は表示に関連する単位時間であることを特徴とするタスク管理装置。

- [11] 請求項6から10のいずれかに記載の装置において、前記主処理部の使用率を検出する第2検出部を更に備え、

前記切替指示部は、前記使用率に応じて非保護帯域において実行すべきタスクの実行率を変更することを特徴とするタスク管理装置。

- [12] 請求項11に記載の装置において、前記主処理部の処理能力に関する情報と、その処理能力での非保護帯域において実行すべきタスクの実行率とを対応づけて保持するテーブルを更に備え、前記切替指示部は、前記主処理部の使用率が所定のしきい値より低い場合、非保護帯域において実行すべきタスクの実行率を、前記テーブルで設定された実行率より上げることを特徴とするタスク管理装置。

- [13] 主処理部に実行させる複数のタスクの切り替え指示を行う切替指示部と、  
前記主処理部の処理能力を検出する検出部と、  
を備え、

前記切替指示部は、前記主処理部に実行されるべきタスクをその性質に応じて第1タイプと第2タイプへ分類し、所定の要因で処理のリアルタイム性が損なわれる可能性があるとき、第1タイプのタスクを実行しつつ、第1タイプのタスクの合間に実行されるべき第2タイプのタスクの実行を適宜スキップすることを特徴とするタスク管理装置。

- [14] 所定のタスクを実行する主処理部と、

処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、前記主処理部の処理能力が低下したとき、非保護帯

- 域において実行すべきタスクの実行を適宜スキップさせるタスク管理部と、  
を備えることを特徴とする半導体集積回路。
- [15] 請求項14に記載の回路において、前記主処理部に所定の動作周波数のクロックを供給するクロック生成部を更に備え、  
前記タスク管理部は、前記動作周波数が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とする半導体集積回路。
- [16] 請求項15に記載の回路において、前記主処理部またはその周辺の温度が所定のしきい値を越えたとき、前記クロック生成部は前記動作周波数を低減することを特徴とする半導体集積回路。
- [17] 請求項16に記載の回路において、消費電力に応じて、前記クロック生成部は前記動作周波数を低減することを特徴とする半導体集積回路。
- [18] 請求項15に記載の回路において、前記タスク管理部は、前記主処理部またはその周辺の温度が所定のしきい値を越えたとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とする半導体集積回路。
- [19] 請求項15に記載の回路において、前記タスク管理部は、消費電力に応じて非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とする半導体集積回路。
- [20] 所定の動作周波数でタスクを実行する主処理部と、  
前記動作周波数のクロックを前記主処理部に供給するクロック生成部と、  
タスク管理機能を実現するためのプログラムを外部から読み込むことによって動的にタスク管理機能を実現するための回路と、  
を備え、  
前記タスク管理機能は、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、前記動作周波数が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とする半導体集積回路。
- [21] 所定の動作周波数でタスクを実行するプロセッサと、  
前記プロセッサに実行させるプログラムを保持する記憶部と、



を備え、

前記プログラムは、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、前記動作周波数が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップするようタスクをスケジューリングする機能を前記プロセッサに実現させることを特徴とする電子装置。

[22] 請求項21に記載の装置において、前記プロセッサまたはその周辺回路の温度が所定のしきい値を越えたとき前記動作周波数を低減する周波数制御部を更に備えることを特徴とする電子装置。

[23] 請求項21に記載の装置において、消費電力に応じて前記動作周波数を低減する周波数制御部を更に備えることを特徴とする電子装置。

[24] プロセッサによってタスクを実行する際、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、プロセッサの処理能力が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップする機能をコンピュータに実現させるためのプログラム。

[25] プロセッサによって実行すべきタスクをその性質に応じて第1タイプと第2タイプへ分類し、所定の要因で処理のリアルタイム性が損なわれる可能性があるとき、第1タイプのタスクを実行しつつ、第1タイプのタスクの合間に実行されるべき第2タイプのタスクの実行を適宜スキップする機能をコンピュータに実現させるためのプログラム。

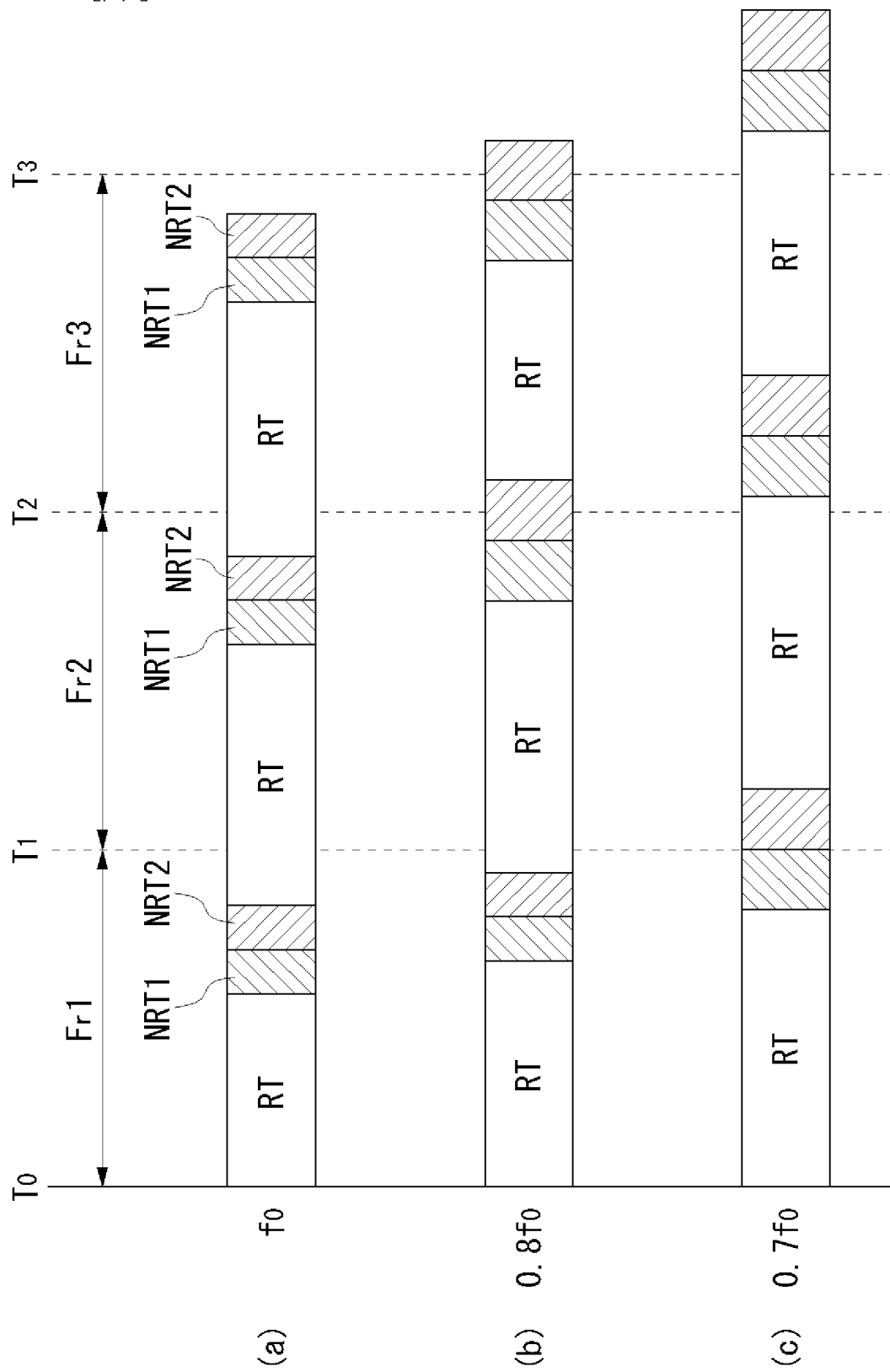
[26] 所定の動作周波数でタスクを実行するプロセッサと、  
前記動作周波数のクロックを前記プロセッサに供給するクロック生成部と、  
前記プロセッサに実行させる複数のタスクの切り替え指示を行う切替指示部と、  
を備え、  
前記切替指示部は、処理の単位時間を、リアルタイム性を保証するための保護帯域とリアルタイム性を保証しない非保護帯域に分割し、前記プロセッサの動作周波数が低下したとき、非保護帯域において実行すべきタスクの実行を適宜スキップさせることを特徴とするタスク管理システム。

[27] 請求項26に記載のシステムにおいて、前記クロック生成部は、前記プロセッサまたはその周辺回路の温度が所定のしきい値を越えたとき前記動作周波数を低減するこ

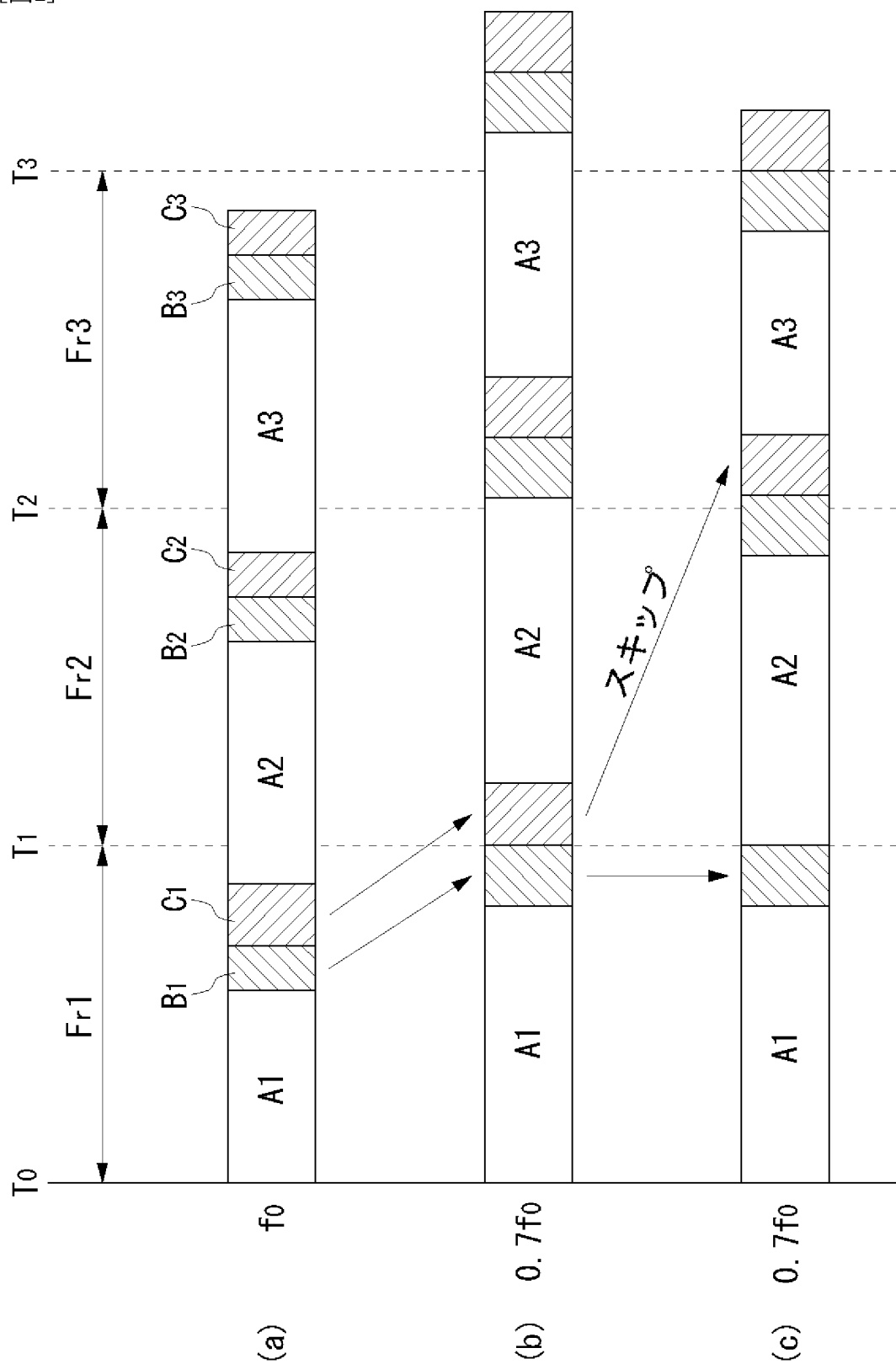
とを特徴とするタスク管理システム。

- [28] 請求項26に記載のシステムにおいて、前記クロック生成部は、前記プロセッサの消費電力に応じて前記動作周波数を低減することを特徴とするタスク管理システム。

[図1]



[図2]



[図3]

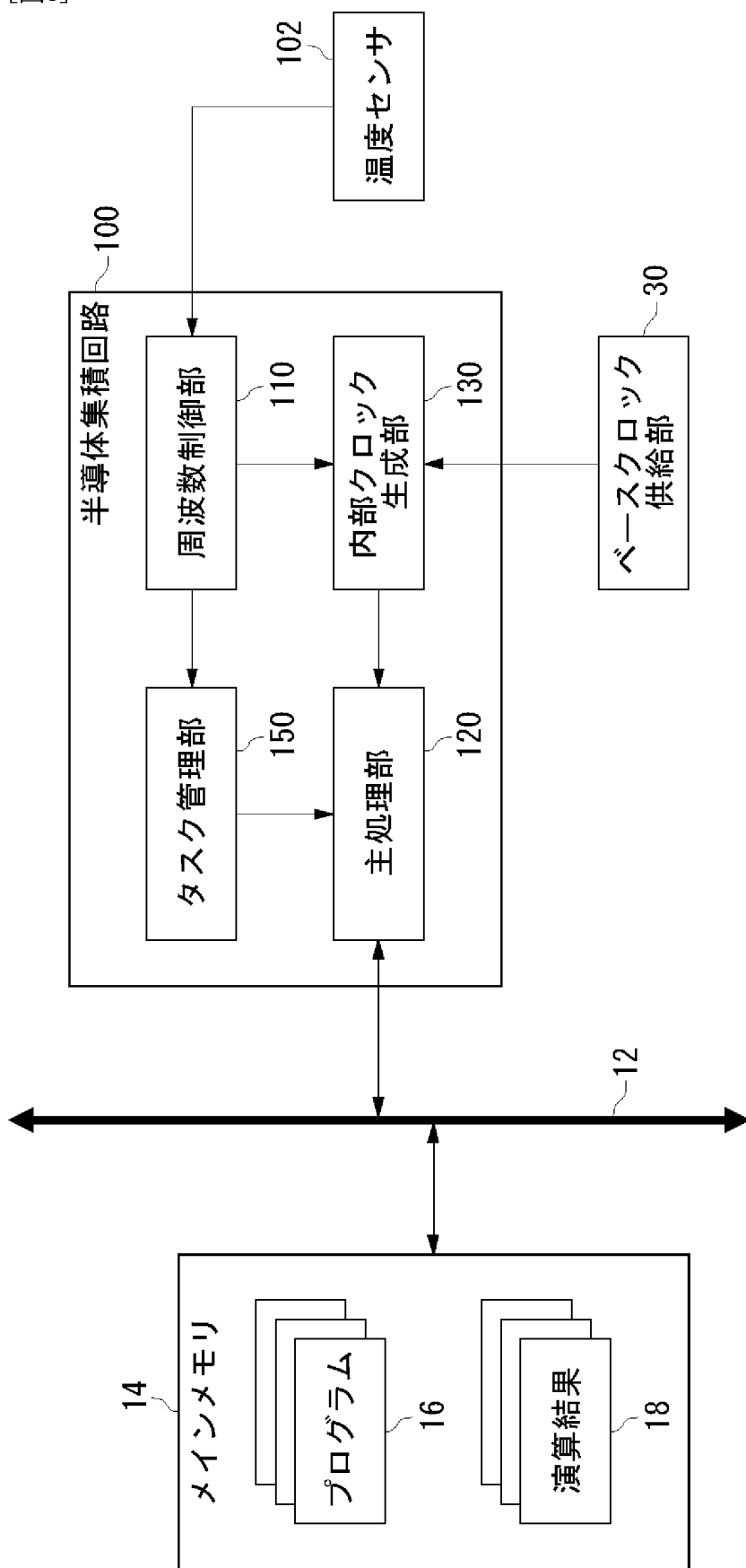
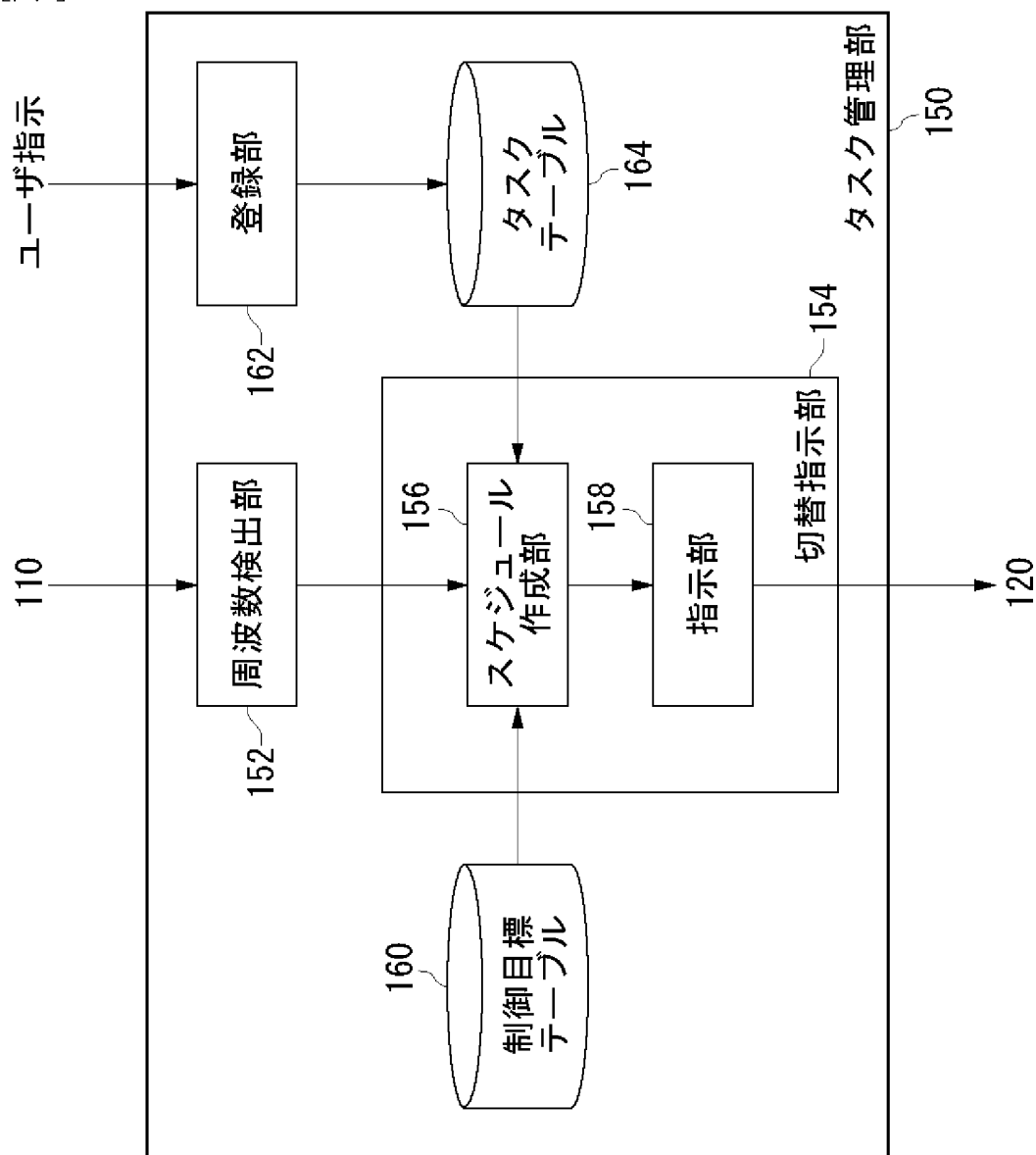
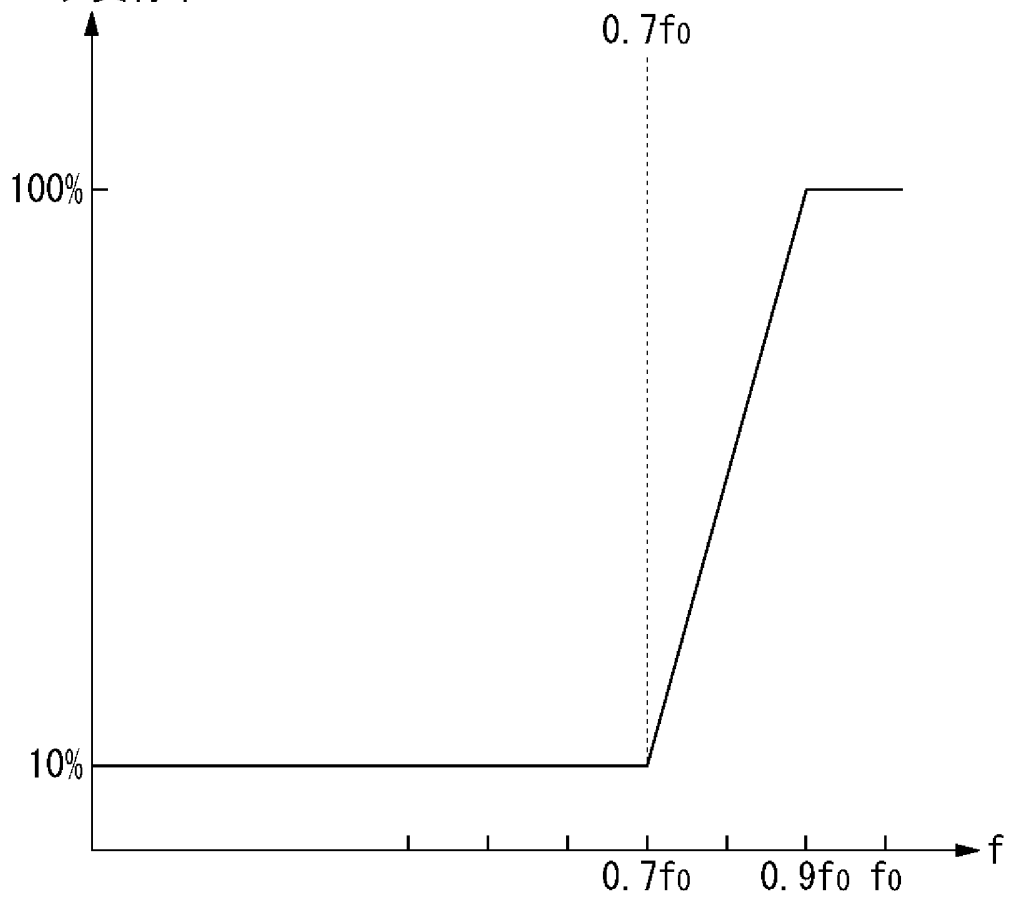


図4



[図5]

非リアルタイム  
タスク実行率

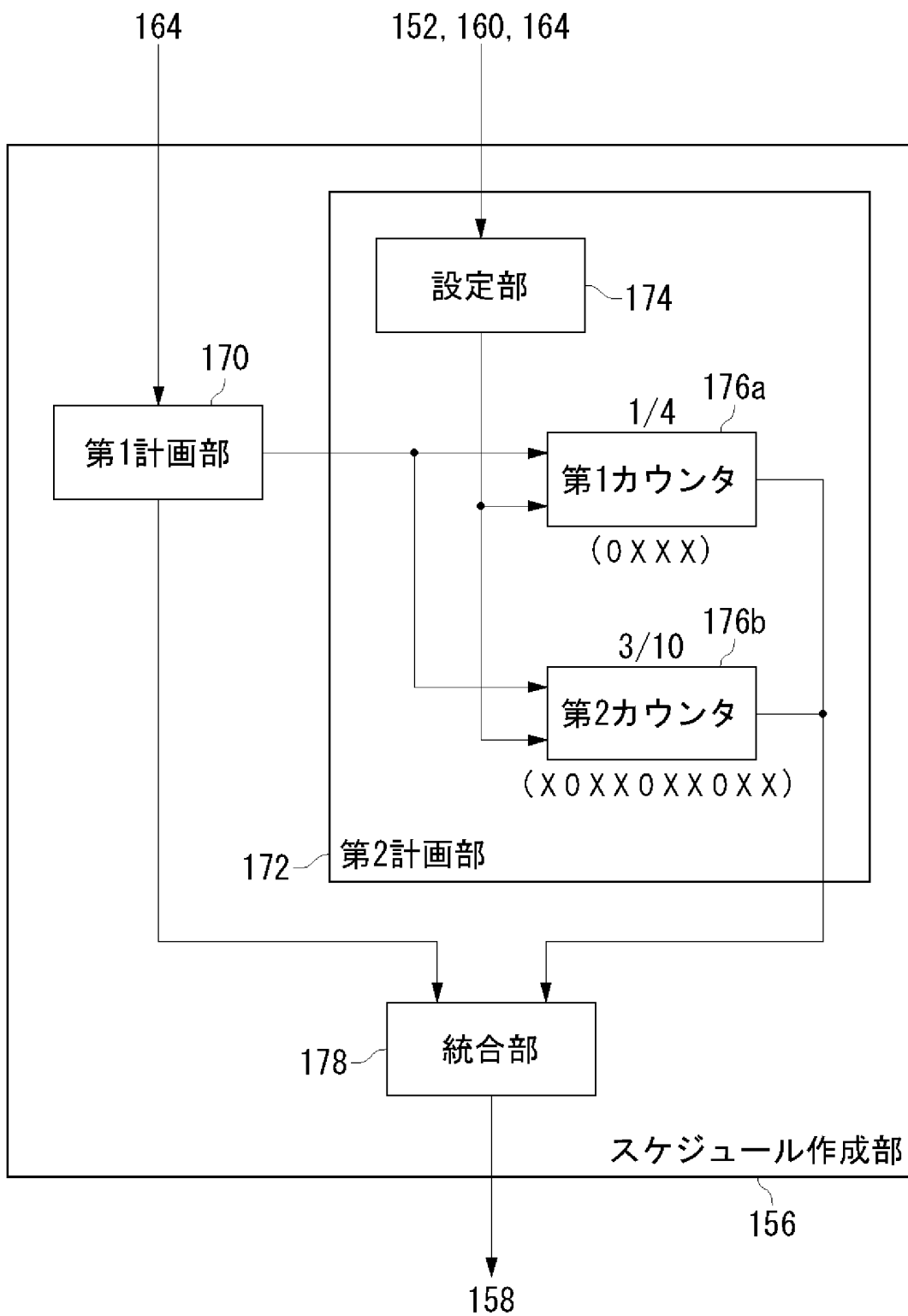


[図6]

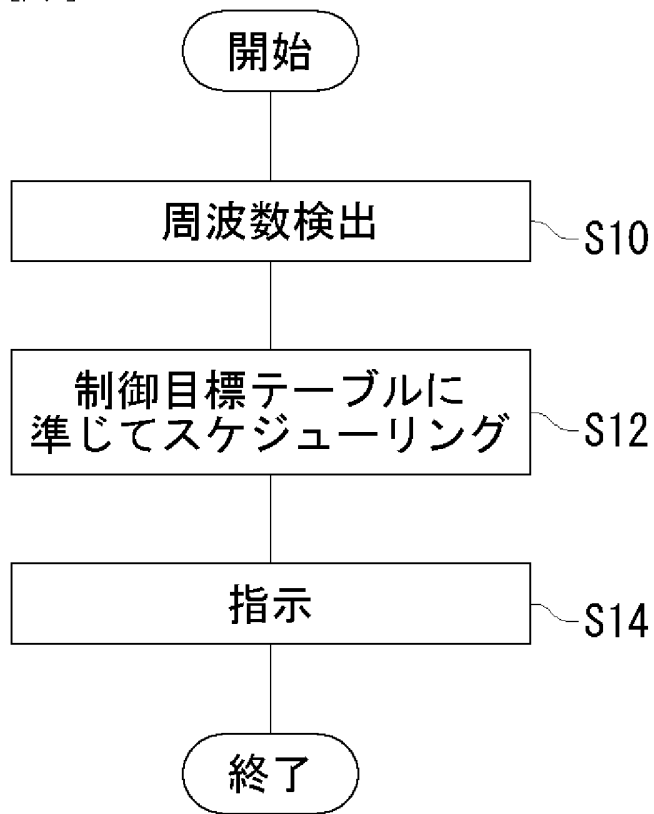
184 属性	186 タスク	188 優先度
⋮	⋮	⋮
RT	レンダリング	9
RT	録画	10
NRT	ブラウザ	5
⋮ ⋮ ⋮	⋮ ⋮ ⋮	⋮ ⋮ ⋮



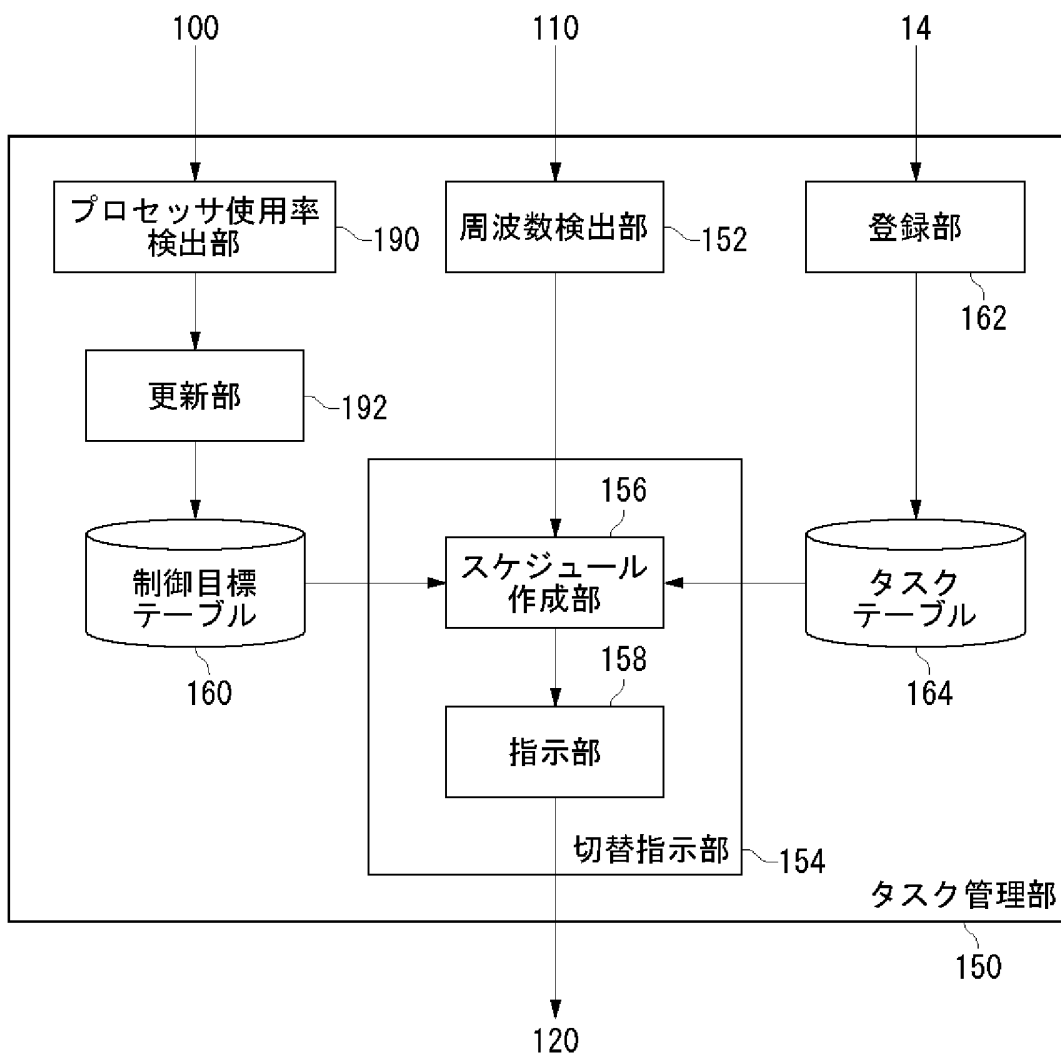
[図7]



[図8]

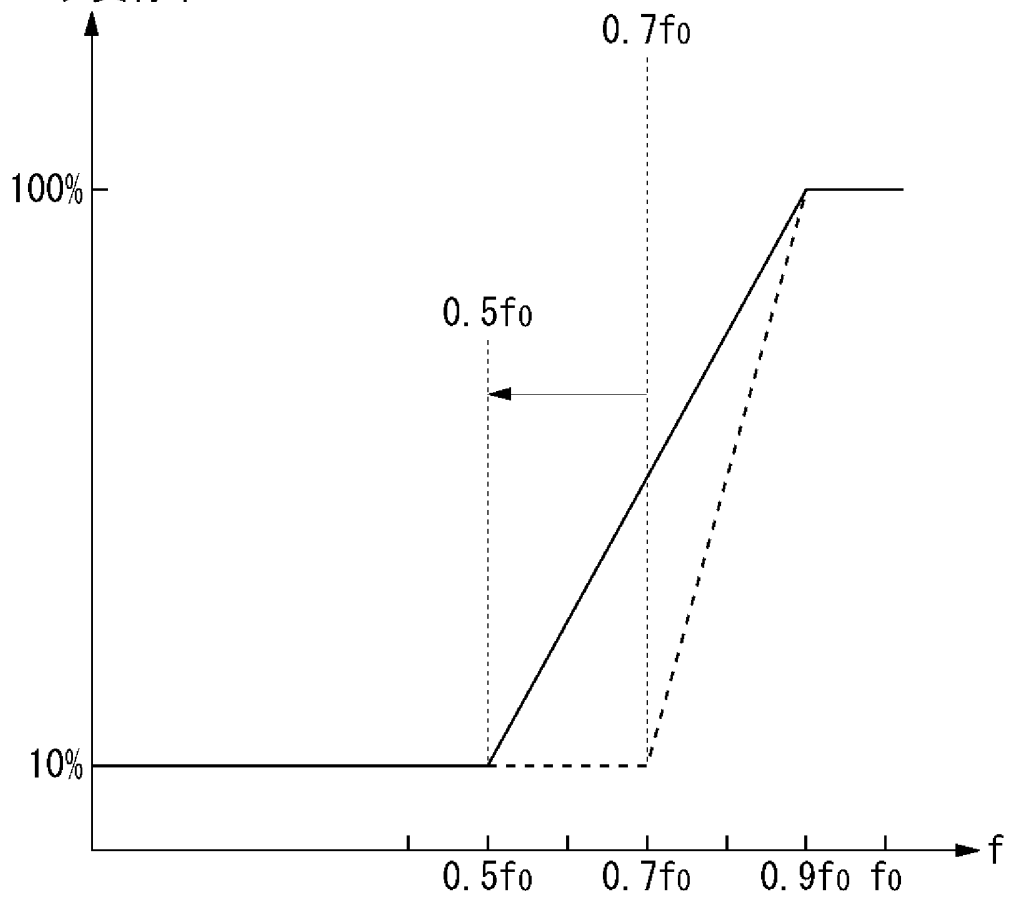


[図9]

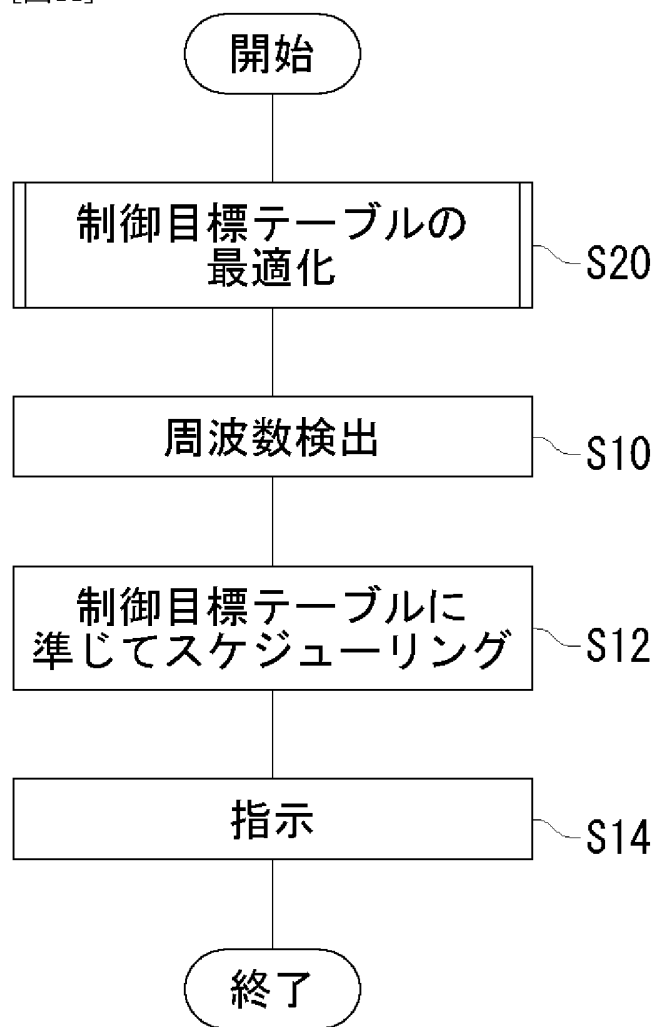


[図10]

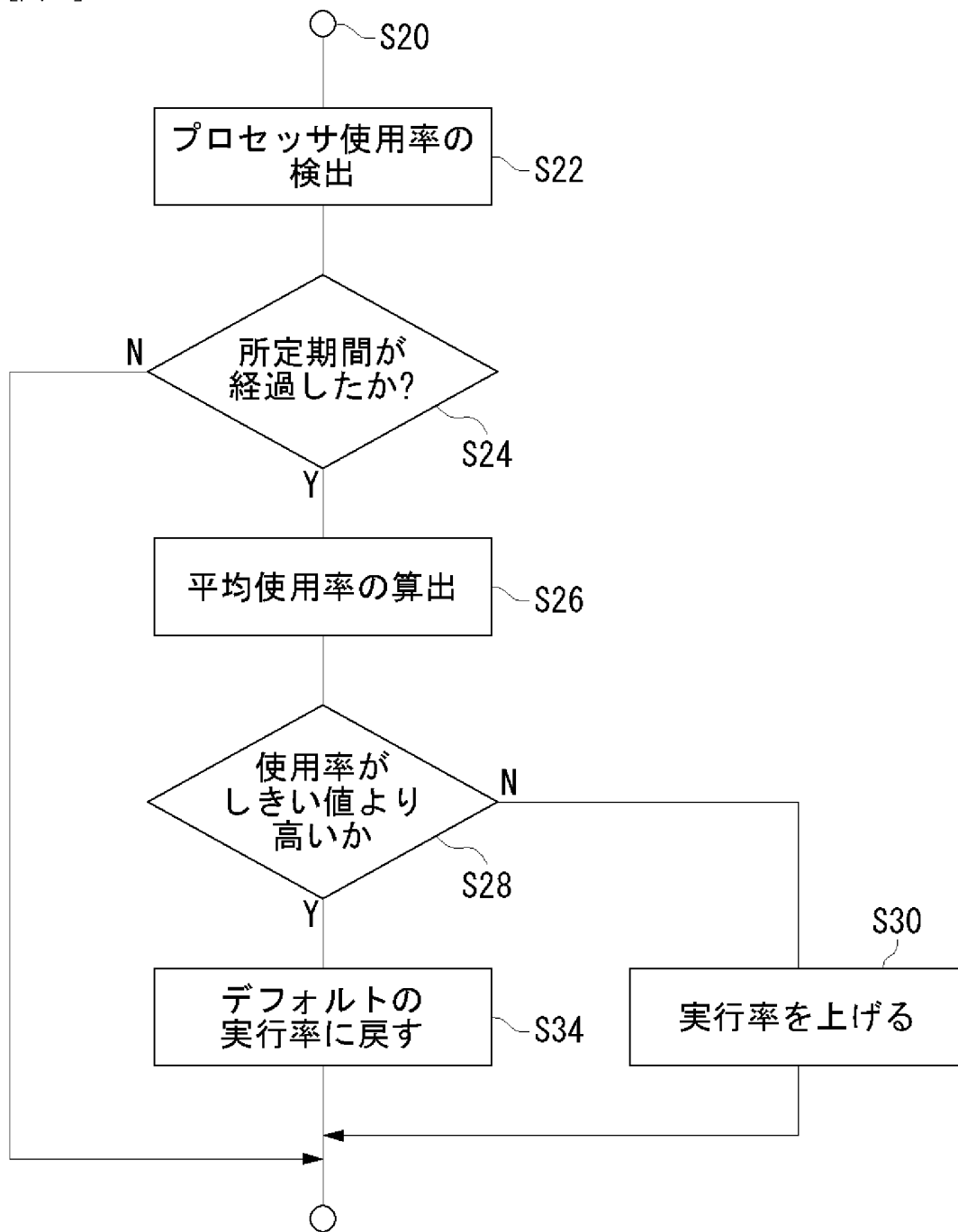
非リアルタイム  
タスク実行率



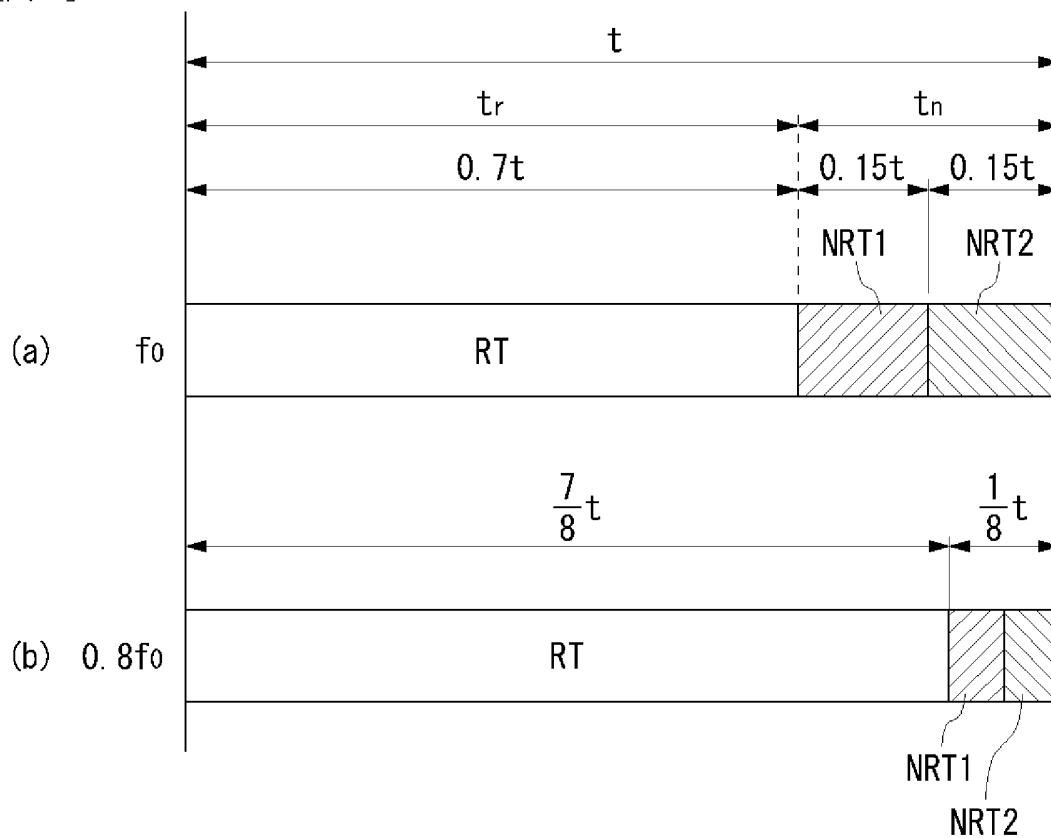
[図11]



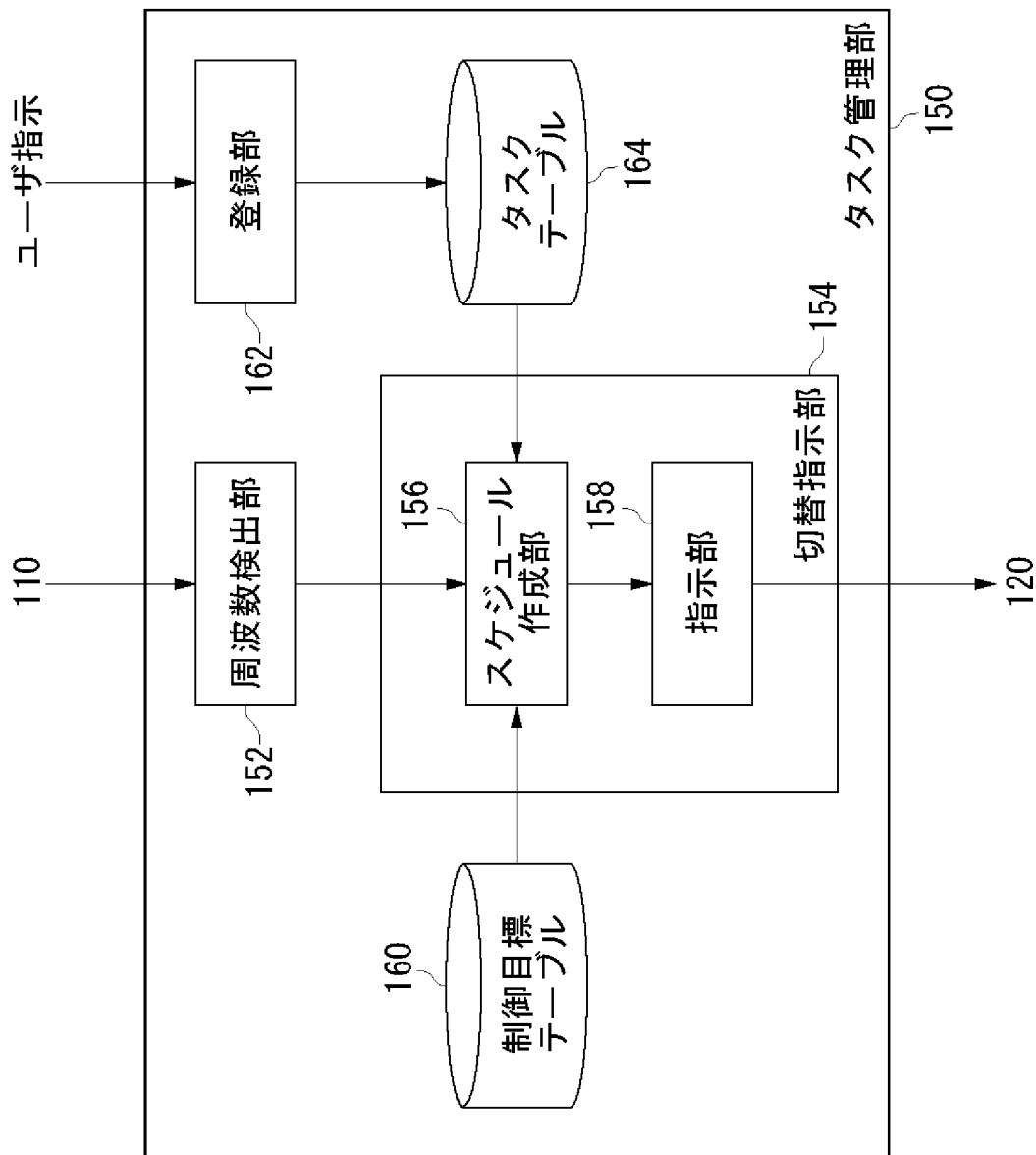
[図12]



[図13]



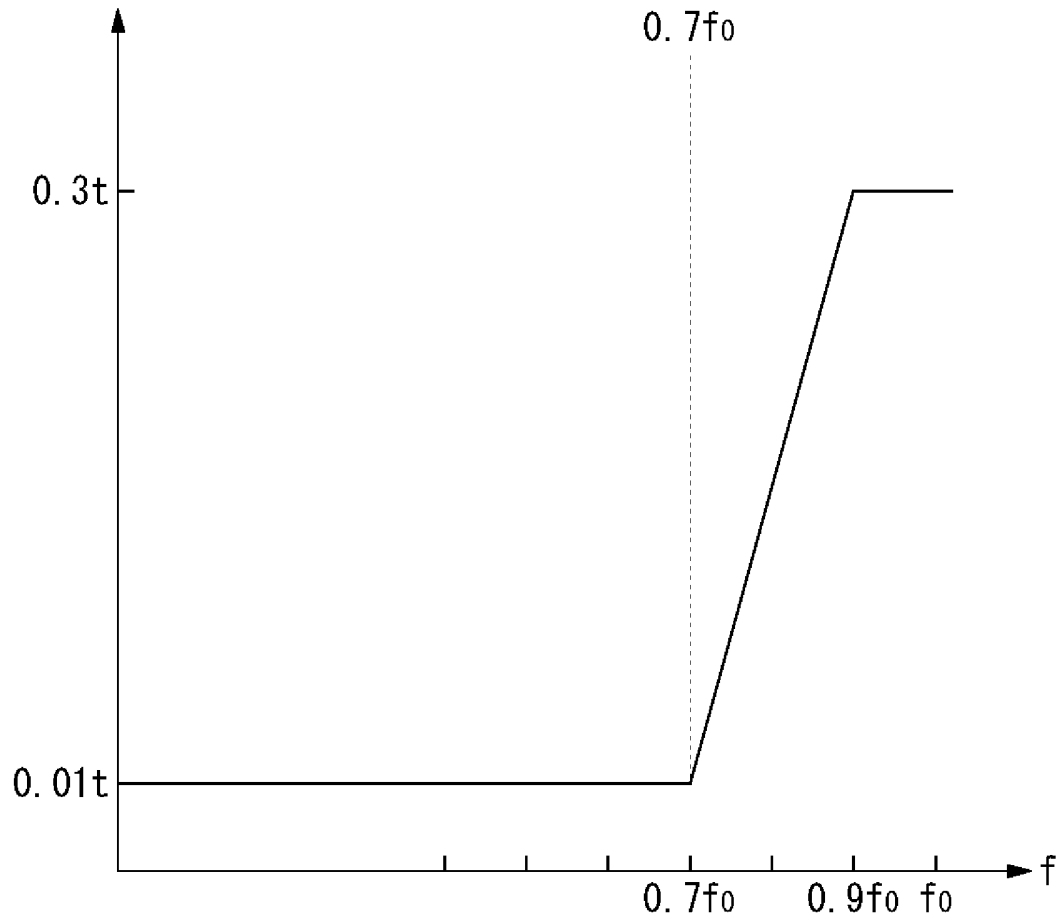
[図14]



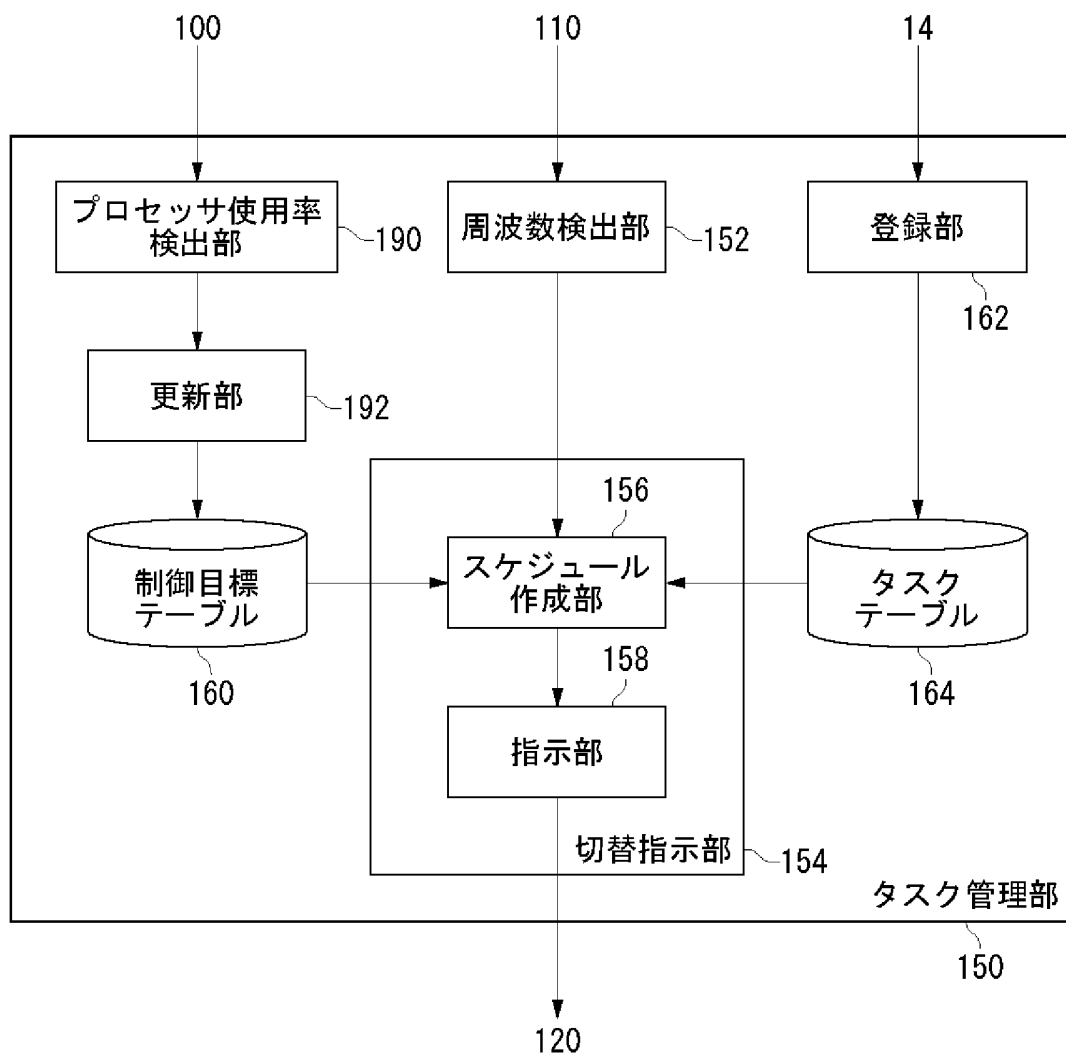


[図15]

非保護期間

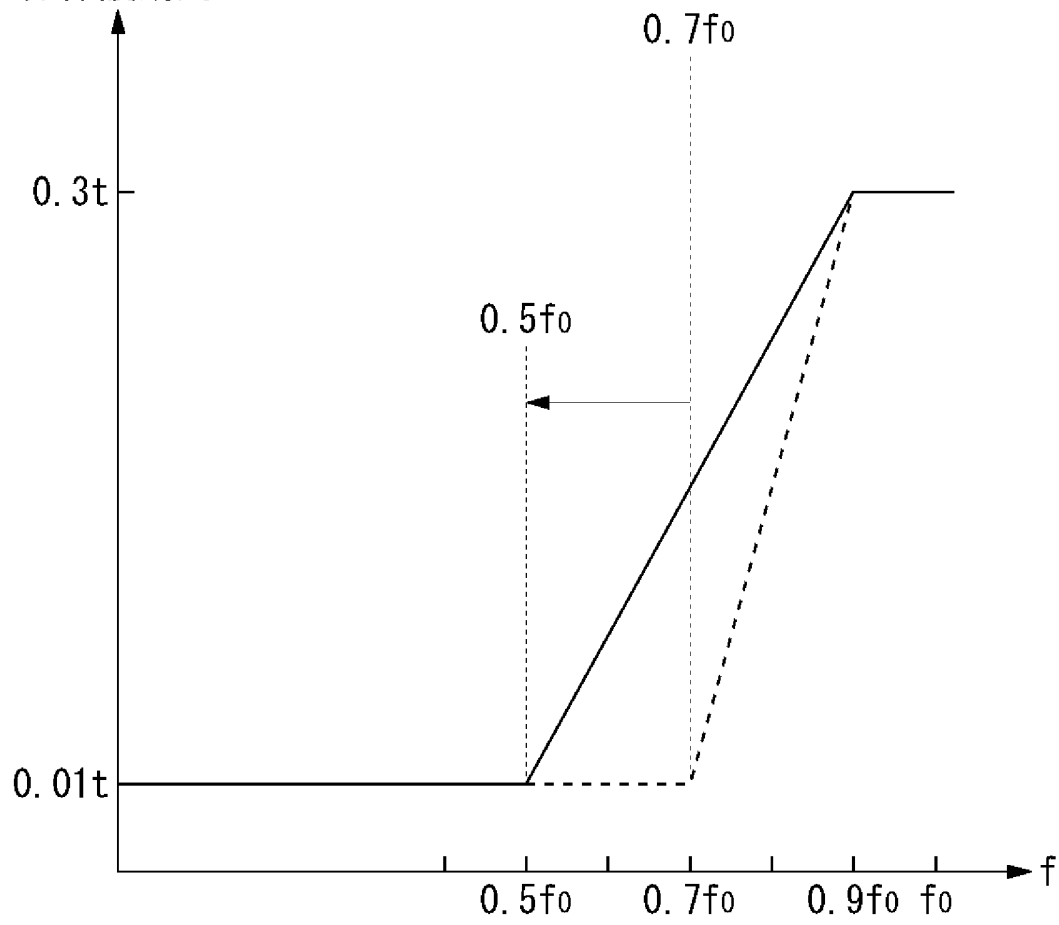


[図16]



[図17]

非保護期間



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006966

A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. <sup>7</sup> G06F9/48		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int. Cl. <sup>7</sup> G06F9/46-9/54, G06F1/00, G06F1/04		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005 Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 8-054956 A (Yamaha Corp.), 27 February, 1996 (27.02.96), Par. Nos. [0002], [0010] to [0014]; Figs. 3, 4 (Family: none)	1-28
Y	JP 10-171668 A (Fujitsu Ltd.), 26 June, 1998 (26.06.98), Par. Nos. [0018] to [0023]; Figs. 2, 3 (Family: none)	1-28
Y	JP 2003-108260 A (Hitachi, Ltd.), 11 April, 2003 (11.04.03), Par. Nos. [0052] to [0065]; Fig. 11 (Family: none)	3, 17, 19, 23, 28
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 June, 2005 (27.06.05)		Date of mailing of the international search report 12 July, 2005 (12.07.05)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006966

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-283204 A (Konica Corp.), 23 October, 1998 (23.10.98), Par. Nos. [0032], [0040] to [0043]; Figs. 3, 4 (Family: none)	1, 4-6, 13, 14, 21, 24-26

<b>A. 発明の属する分野の分類 (国際特許分類 (IPC))</b> Int.Cl. <sup>7</sup> G 0 6 F 9 / 4 8		
<b>B. 調査を行った分野</b> 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. <sup>7</sup> G 0 6 F 9 / 4 6 - 9 / 5 4, G 0 6 F 1 / 0 0, G 0 6 F 1 / 0 4		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
<b>C. 関連すると認められる文献</b>		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 8-054956 A (ヤマハ株式会社) 1996.02.27, 段落【0002】、【0010】-【0014】、 第3図、第4図 (ファミリーなし)	1-28
Y	J P 10-171668 A (富士通株式会社) 1998.06.26, 段落【0018】-【0023】、第2図、第3図 (ファミリーなし)	1-28
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <span style="float:right;"><input type="checkbox"/> パテントファミリーに関する別紙を参照。</span>		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 27.06.2005	国際調査報告の発送日 <span style="font-size: 1.2em; font-weight: bold;">12.07.2005</span>	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 殿川 雅也 電話番号 03-3581-1101 内線 3546	5B 3560

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2003-108260 A (株式会社日立製作所) 2003. 04. 11, 段落【0052】 - 【0065】, 第11図 (ファミリーなし)	3, 17, 19, 23, 28
A	JP 10-283204 A (コニカ株式会社) 1998. 10. 23, 段落【0032】, 【0040】 - 【0043】, 第3図, 第4図 (ファミリーなし)	1, 4-6, 13, 14, 21, 24-26