公告本

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：P4105768

※ 申請日期：P4.2.23　※IPC 分類：~~G02F~~ G09G 3/20 (2006.01)

一、發明名稱：（中文/英文）

顯示信號處理裝置及顯示裝置

DISPLAY SIGNAL PROCESSING APPARATUS AND DISPLAY APPARATUS

二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

日商東芝松下顯示技術股份有限公司

TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.

代表人：（中文/英文）

米澤　敏夫

YONEZAWA, TOSHIO

住居所或營業所地址：（中文/英文）

日本國東京都港區港南 4 丁目 1 番 8 號

1-8, KONAN 4-CHOME, MINATO-KU, TOKYO 108-0075, JAPAN

國　籍：（中文/英文）

日本　　JAPAN

三、發明人：（共 2 人）

姓　名：（中文/英文）

1. 金田　晴利
KANEDA, HARUTOSHI

2. 重廣　浩二
SHIGEHIRO, KOJI

國　籍：（中文/英文）

1.2.均日本　　JAPAN

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2004 年 02 月 23 日；特願 2004-046898

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於將顯示信號轉換為像素電壓之顯示信號處理裝置以及顯示裝置，尤其係關於兼有伽馬校正功能將顯示信號轉換為像素電壓之顯示信號處理裝置以及顯示裝置。

【先前技術】

以液晶顯示裝置為代表之平面顯示裝置作為個人計算機、資訊攜帶終端、電視或者汽車導航系統等之顯示裝置而廣泛利用。

液晶顯示裝置一般具備顯示面板以及驅動電路，並且該顯示面板含有複數液晶像素之矩陣陣列，該驅動電路用於驅動該顯示面板。典型的顯示面板具有於陣列基板以及對向基板之間夾持液晶層之構造。陣列基板含有呈矩陣狀配置之複數個像素電極，對向基板含有與此等複數個像素電極相對向之共通電極。像素電極以及共通電極與配置於此等複數個電極間之液晶層之像素區域共通構成液晶像素，並且藉由像素電極以及共通電極間之電場控制像素區域內之液晶分子之排列狀態。驅動電路上，與各像素對應之數位顯示信號選擇性地使用特定數量之灰度基準電壓後轉換為像素電壓，並輸出至顯示面板。像素電壓係以共通電極之電位為基準，施加於像素電極之電壓。

先前之灰度基準電壓產生電路含有例如於一對電源端子之間將複數個電阻並聯連接之梯形電阻器，將電源端子間

之電壓分壓後輸出特定數量之灰度基準電壓(例如，參照日本專利特開2003-228332號公報)。

然而，當以橫軸表示景色或者人物等拍攝對象本身所具有之亮度的對數值、以縱軸表示液晶顯示裝置中所顯示之再生圖像之亮度的對數值，而表現再生特性時之再生特性曲線之傾斜角為θ之情形時，將此$\tan\theta$稱為伽馬。當拍攝對象之亮度真實體現時，再生特性曲線為傾斜角θ為45度之直線，由於$\tan 45^\circ = 1$，因此伽馬為1。即，當需要真實表現拍攝對象之亮度時，必須將伽馬校正為1。上述灰度基準電壓產生電路即使在調整梯形電阻器之電阻值後實施伽馬校正，亦難以使液晶像素之亮度與顯示信號之灰度值成比例。

又，使用來自灰度基準電壓產生電路之灰度基準電壓實施伽馬校正之技術，眾所周知有例如特開2001-134242號公報中所記載者。

但是，先前是對於紅(R)、綠(G)、藍(B)之3原色全部實施相同的伽馬校正，因此各顏色從黑色到白色以一定的灰度數表現時之亮度與原先之紅、綠、藍產生偏差。尤其是藍色在實施伽馬校正後之亮度與其他顏色者相比，其於黑色側產生較大偏差。

【發明內容】

本發明係鑒於如此之問題點而完成者，其目的在於提供一種顯示信號處理裝置，該顯示信號處理裝置係兼作伽馬校正，並可將顯示信號轉換為像素電壓，而不會顯著增加

製造成本。

根據本發明提供一種顯示信號處理裝置，其具備灰度基準電壓產生電路以及信號轉換電路，該灰度基準電壓產生電路係產生第1特定數量灰度基準電壓，上述信號轉換電路係選擇性地使用從灰度基準電壓產生電路獲取之第1特定數量灰度基準電壓而將顯示信號轉換為像素電壓，灰度基準電壓產生電路含有第2特定數量可變電壓產生部以及複數個電阻，該第2特定數量可變電壓產生部係各個產生可變為伽馬校正用之輸出電壓，該第2特定數量少於第1特定數量，該複數個電阻係以將於此等第2特定數量可變電壓產生部之輸出端間所獲取的差電壓分壓而獲取第1特定數量灰度基準電壓之方式連接。

再者，根據本發明提供一種顯示裝置，其具備複數個像素，其配置成大致矩陣狀且於第1以及第2電極間分別保持液晶材料；灰度基準電壓產生電路，其產生第1特定數量灰度基準電壓；信號轉換電路，其選擇性地使用從灰度基準電壓產生電路獲取之第1特定數量灰度基準電壓而將顯示信號轉換為施加於第1電極之像素電壓；共通電壓產生電路，其產生施加於第2電極之共通電壓；及控制部，其以週期性地位準反轉像素電壓以及共通電壓之方式控制信號轉換電路以及共通電壓產生電路；並且灰度基準電壓產生電路具有第2特定數量可變電壓產生部以及複數個電阻，上述第2特定數量可變電壓產生部係各個產生可變為伽馬校正用之輸出電壓，該第2特定數量少於第1特定數量，該複數

個電阻係以將於第2特定數量可變電壓產生部之輸出端間所獲取的差電壓分壓而獲取第1特定數量灰度基準電壓之方式連接。

關於該顯示信號處理裝置以及顯示裝置，複數個電阻係以將於第2特定數量之可變電壓產生部之輸出端間所獲取的差電壓分壓而獲取第1特定數量灰度基準電壓之方式連接。即，因為第1特定數量灰度基準電壓可使用少於第1特定數量之第2特定數量可變電壓產生部獲取，因此能夠兼作伽馬校正，並將顯示信號轉換為像素電壓，而不顯著增加製造成本。

【實施方式】

以下參照附圖，就本發明第1實施形態中之實施H/共通反轉之液晶顯示裝置加以說明。圖1概略表示該液晶顯示裝置1之電路結構。液晶顯示裝置1具有顯示面板DP以及控制單元CNT，該顯示面板DP含有複數個液晶像素PX，該控制單元用於控制顯示面板DP。顯示面板DP之構造為於陣列基板2以及對向基板3間夾持液晶層4。

陣列基板2含有矩陣狀配置於例如玻璃等透明絕緣基板上之複數個像素電極PE、沿複數個像素電極PE之列配置的複數根閘極線Y(Y1-Ym)、沿複數個像素電極PE之行配置的複數根源極線X(X1-Xn)、配置於此等閘極線Y以及源極線X之交叉位置附近的像素開關元件W、以一水平掃描期間一根之比例依次驅動複數根閘極線Y之閘極驅動器10、以及於驅動各閘極線Y期間驅動複數個源極線X之源極驅動器

20。各像素開關元件W例如含有多晶矽薄膜電晶體。於此情形下，薄膜電晶體之閘極連接於1閘極線Y，源極以及汲極分別連接於1源極線X以及1像素電極PE之間，並於此等源極線X以及像素電極PE間形成源極汲極通道。又，閘極驅動器10使用與像素開關元件W於同一製程中同時形成之多晶矽薄膜電晶體構成。又，源極驅動器20係藉由COG(Chip On Glass，玻璃覆晶)技術固定於陣列基板2之集成電路(IC)芯片。

對向基板3例如含有配置於玻璃等透明絕緣基板上之色彩過濾器(未圖示)，以及與複數個面素電極PE相對向配置於色彩過濾器上之共通電極CE等。各像素電極PE以及共通電極CE例如包含ITO等透明電極材料，與液晶層4之像素領域共通構成液晶像素PX，並且上述液晶層4配置於像素電極PE以及共通電極CE間並受到與此等電極PE、CE之電場相對應之液晶分子排列狀態的控制。又，所有的像素PX均具有輔助電容Cs。此等輔助電容Cs系於陣列基板2側，使分別與複數列之像素電極PE電容結合之複數根輔助電容線與共通電極CE電性連接而獲得。

控制單元CNT包含控制器5、共通電壓產生電路6以及灰度基準電壓產生電路7。控制器5為將由外部供給之數位圖像信號VIDEO作為圖像顯示於顯示面板DP，而控制共通電壓產生電路6、灰度基準電壓產生電路7、閘極驅動器10及源極驅動器20。共通電壓產生電路6向對向基板3上之共通電極CE產生共通電壓Vcom。灰度基準電壓產生電路7產生

第1特定數量之灰度基準電壓VREF，其用以將圖像信號顯示於各像素PX所獲得之例如6位元顯示信號轉換為像素電壓。像素電壓係以共通電極CE之電位為基準而施加於像素電極PE之電壓。於此實施形態下，第1特定數量之灰度基準電壓VREF係10個灰度基準電壓V0-V9。此等灰度基準電壓V0-V9設定為灰度基準電壓V0方向為高位準，灰度基準電壓V9方向為低位準。

控制器5產生控制信號CTY以及控制信號CTX等，該控制信號CTY用於以1垂直掃描期間為單位依次選擇複數根閘極線Y，該控制信號CTX用於以1水平掃描期間(1H)為單位將圖像信號中所包含之1行像素PX所對應之顯示信號分別分配至複數個源極線X。此處，控制信號CTX含有水平啟動信號STH以及水平時脈信號CKH，該水平啟動信號STH系1水平掃描期間(1H)所產生之脈衝，該水平時脈信號CKH系各水平掃描期間按源極線數產生之脈衝。控制信號CTY由控制器5供給至閘極驅動器10，控制信號CTX與數位圖像信號VIDEO共通由控制器5供給至源極驅動器20。

閘極驅動器10藉由控制信號CTY之控制依次選擇複數根閘極線Y，並將導通像素開關元件W之掃描信號供給至選擇閘極線Y。於本實施形態下，複數個像素PX以每1水平掃描期間一列之方式依次選擇。

圖2表示圖1所示之源極驅動器20之結構之概要。源極驅動器20含有移位暫存器21、取樣&裝載鎖存端22、數位類比(D/A)轉換電路23以及輸出緩衝電路24，上述移位暫存器21

將水平啟動信號STH與水平時脈信號CKH同步並移位，控制將數位圖像信號VIDEO依次進行並聯串聯轉換之時序，上述取樣&裝載鎖存端22藉由移位暫存器21之控制，依次鎖存數位圖像信號VIDEO並作為1行像素PX之顯示信號並聯輸出，上述數位類比(D/A)轉換電路23將此等顯示信號轉換為類比形式之像素電壓，上述輸出緩衝電路24將從D/A轉換電路23獲取之類比像素電壓放大。D/A轉換電路23以參照由灰度基準電壓產生電路7產生之第1特定數量之灰度基準電壓VREF(具體為灰度基準電壓V0-V9)之方式構成。

D/A轉換電路23含有例如作為各個電阻DAC而被眾所周知之複數個D/A轉換部23'以及基於灰度基準電壓而輸出特定數量之灰度電壓之複數個輸入電阻群。各D/A轉換部23'依據由取樣&裝載鎖存端22所輸出之數位圖像信號選擇特定數量之灰度電壓中之一，藉此轉換為類比像素電壓。輸出緩衝電路24含有複數個緩衝放大器24'，該複數個緩衝放大器24'將來自複數個D/A轉換部23'之類比像素電壓放大，並作為像素電壓分別輸出至源極線X1,X2,X3,…。

該液晶顯示裝置1中，於閘極驅動器10向1根閘極線Y輸出掃描信號之1水平掃描期間中，源極驅動器20將數位圖像信號中所包含之1行像素PX所對應之顯示信號轉換為像素電壓後輸出至源極線X1-Xn。此等源極線X1-Xn上之像素電壓通過由掃描信號驅動之1行像素開關元件W，分別供給至對應之像素電極PE。共通電壓Vcom與像素電壓的輸出時序同步由共通電壓產生電路6輸出至共通電極CE。該共通電壓產

生電路6包含D/A轉換器等，其產生輸出電壓，該輸出電壓對應於由控制器5所設定之例如8-10位元左右之數值資料，例如將0 V以及5.8 V之電壓以1水平掃描期間為單位交互輸出。因此，於源極驅動器20側，各D/A轉換部23'以共通電壓Vcom之中心位準為基準使像素電壓反轉位準。當液晶施加電壓設為最大之情形時，像素電壓相對於0 V之共通電壓Vcom設定為5.8 V，而相對於5.8V之共通電壓Vcom設定為0 V。另，即使從源極驅動器20輸出5.8 V像素電壓，藉由因像素開關元件W之寄生電容而產生之穿透電場電壓等亦可降低至例如4.8 V左右並保持於像素電極PE。因此，從共通電壓產生電路6輸出之共通電壓Vcom之振幅以及中心位準實際上已依據保持於像素電極PE之像素電壓預先調整。

圖3表示圖2中所示之灰度基準電壓產生電路7之結構。灰度基準電壓產生電路7具有可變電壓產生部VG1-VG4以及複數個電阻R0-R8，該可變電壓產生部VG1-VG4為第2特定數量，例如4個，其小於灰度基準電壓V0-V9之數量，該複數個電阻R0-R8於此等可變電壓產生部VG1-VG4之輸出端(輸出通道)CH4-CH1間串聯連接。複數個電阻R0-R8將於可變電壓產生部VG1-VG4之輸出端CH4-CH1間所獲取之差電壓分壓後獲取灰度基準電壓V0-V9。各個可變電壓產生部VG1-VG4均含有D/A轉換器30以及輸出緩衝器31。於可變電壓產生部VG1，D/A轉換器30不僅進行伽馬校正並產生與設定之數值資料RD1相對應的輸出電壓，輸出緩衝器31將該

輸出電壓從輸出端CH4輸出。於可變電壓產生部VG2，D/A轉換器30不僅進行伽馬校正並產生與設定之數值資料RD2相對應的輸出電壓，輸出緩衝器31將該輸出電壓從輸出端CH3輸出。於可變電壓產生部VG3，D/A轉換器30不僅進行伽馬校正並產生與設定之數值資料RD3相對應的輸出電壓，輸出緩衝器31將該輸出電壓從輸出端CH2輸出。於可變電壓產生部VG4，D/A轉換器30不僅進行伽馬校正並產生與設定之數值資料RD4相對應的輸出電壓，輸出緩衝器31將該輸出電壓從輸出端CH1輸出。數值資料RD1-RD4例如從控制器5順序輸出至灰度基準電壓產生電路7。此構成係為了減少控制器5以及灰度基準電壓產生電路7間之配線連接數，並且於製造後之任意時間均可變更數值資料RD1-RD4。若，於製造階段設定數值資料RD1-RD4後不實施變更之情形時，亦可於可變電壓產生部VG1-VG4設置用於設定數值資料RD1-RD4之跳線針等。設置於共通電壓產生電路6之數值資料亦然。可變電壓產生部VG1-VG4之D/A轉換器30系將8-10位元左右之數值資料RD1-RD4轉換為輸出電壓之構造，並且對於6位元之顯示信號具有十分高之分解力。

又，D/A轉換電路23含有輸入電阻群r0、r1、r2、r3、r4、r5、r6、r7、r8，其分別連接於灰度基準電壓V0、V1之輸出端間，灰度基準電壓V1、V2之輸出端間、灰度基準電壓V2、V3之輸出端間，灰度基準電壓V3、V4之輸出端間，灰度基準電壓V4、V5之輸出端間，灰度基準電壓V5、V6之輸

出端間，灰度基準電壓V6、V7之輸出端間，灰度基準電壓V7、V8之輸出端間，以及灰度基準電壓V8、V9之輸出端間。各個輸入電阻群r0-r8包含複數個電阻，將相對應之灰度基準電壓分壓並作為灰度電壓輸出至D/A轉換部23'。

圖4表示像素PX相對於液晶施加電壓之透過率特性，圖5表示像素PX相對於顯示信號之灰度值之透過率特性。當像素PX具有如圖4所示之透過率特性時，像素PX之透過率特性相對於顯示信號之灰度值成為圖5中以虛線所表示之曲線。因此，考慮到如圖4所示之特性曲線之變曲點而設定可變電壓產生部VG1-VG4之輸出電壓以及電阻R0-R8之電阻比，藉此於顯示信號之D/A轉換時實施圖5中單點虛線所示曲線之伽馬校正。結果，像素Px之透過率特性成為與顯示信號之灰度值成比例之直線。又，因為可變電壓產生部VG1-VG4之輸出電壓可依據數值資料RD1-RD4任意變更，因此像素PX之透過率特性亦可成為所需之曲線。又，如本實施形態，當使用需要週期性反轉液晶層4內電場方向之液晶像素PX時，其重點在於可變電壓產生部VG1-VG4相對於電阻分壓點對稱分佈，上述電阻分壓點相當於像素電壓之中心位準。

於本實施形態之液晶顯示裝置1中，複數個電阻R0-R8之連接使得於4個可變電壓產生部VG1-VG4之輸出端間獲取之差電壓分壓並獲取10個灰度基準電壓V0-V9。即，可對應於灰度基準電壓V0-V9之數量而減少為實施伽馬校正而必須具有高分解力之可變電壓產生部VG1-VG4之數量。從

內並實施精細之伽馬校正。

圖7表示圖3中所示之灰度基準電壓產生電路7之第2變形例。於此變形例中，灰度基準電壓產生電路7進而含有源極驅動器20用之保護電路，其包含4個異常電壓檢出器32以及4個切換開關33，該4個異常電壓檢出器32連接於可變電壓產生部VG1-VG4之輸出緩衝器31，上述4個切換開關33連接於電源端子，且該電源端子響應從上述之異常電壓檢出器32中之任意一個產生之檢出信號，使輸出端CH1-CH4與各自之輸出緩衝器31斷開並供給之特定電壓VX。

於此第2變形例中，當可變電壓產生部VG1-VG4中之任一個中產生異常電壓時，將藉由4個異常檢出器32中之相應之一個檢測出該異常電壓，作為結果，特定電壓VX將從全部輸出端CH1-CH4輸出。從而，可避免源極驅動器20由於從灰度基準電壓產生電路7側輸出之異常電壓而遭到破壞之情況。

圖8表示圖1中所示之控制器5之第1變形例之動作。此變形例中，控制器5構造為將數值資料RD1-RD4以特定順序輸出至灰度基準電壓產生電路7。數值資料RD1-RD4之D/A轉換時間如圖8中所示，各不相同。於某幀中，可變電壓產生部VG1之輸出端CH4之電位會藉由數值資料RD1之D/A轉換進行最大遷移，可變電壓產生部VG4之輸出端CH1之電位會藉由數值資料RD4之D/A轉換進行最小遷移。從而，控制器5將以數值資料RD1、RD2、RD3、RD4之D/A轉換時間最長者為先，即從輸出電位變化量最大者開始依次輸出至灰度

基準電壓產生電路7。例如，圖3中所示之灰度基準電壓產生電路7中，於有數值資料RD1-RD4之幀中按照RD1→RD2→RD3→RD4之順序依次輸出，而於下一幀中則相反以RD4→RD3→RD2→RD1之順序輸出。(與此相對，當於圖6中所示之灰度基準電壓產生電路7之情形時，某幀中按照RD1→RD2,RD4→RD3之順序輸出，而於下一幀中亦可以同樣的順序輸出。)如果控制器5於上述之某幀中如圖9所示，從數值資料RD4、RD3、RD2、RD1之D/A轉換時間最短者開始輸出至灰度基準電壓產生電路7，則D/A合計轉換時間會長於採用如圖8所示之順序之情形下之D/A合計轉換時間。

控制器5之第1變形例因上述之理由，因而可降低於灰度基準電壓產生電路7側進行D/A轉換所產生之時間損耗。

圖10表示圖1中所示之控制器5之第2變形例。該變形例中，含有輸出部51，其響應控制器5於內部所產生之同時輸出信號，使數值資料RD1-RD4並聯並同時輸出至灰度基準電壓產生電路7。

於該控制器5之變形例之情形時，能夠使D/A合計轉換時間大幅降低從而小於如圖11中所示輸出串聯之數值資料RD1-RD4之情形下的D/A合計轉換時間。又，與此同時，數值資料RD1-RD4之D/A轉換中所消耗之電力亦會降低。進而，設定產生同時輸出信號之時序比較容易，並可充分確保時間上之寬裕，從而於可變電壓產生部VG1-VG4設定數值資料RD1-RD4。

圖12表示圖3中所示之D/A轉換電路23之變形例。此變形

形例中，控制單元CNT進而包含EPROM8。該EPROM8例如圖17所示，保存用於在最大亮度(白顯示)附近以及最小亮度(黑顯示)附近消除灰度值變化所對應之亮度差的灰度表。該灰度表係使用外部的ROM寫入器9預先寫入EPROM8中。控制器5參照該灰度表將各像素PX所對應之顯示信號之灰度值保持數位形式加以轉換。

於控制單元CNT之第1變形例中，包含EPROM8以及校正電路，該校正電路校正顯示信號，以便控制器5於最大亮度附近以及最小亮度附近中至少一方，消除灰度值之變化所對應之亮度差，因此顯示信號之灰度值所對應之像素PX之透過率特性則如圖15所示。即，可獲得與圖12中所示之變形例相同之效果。

圖18表示圖1中所示之控制單元CNT之第2變形例的動作。該變形例與圖16中所示之硬體構成相同，但於以下問題上則相異，即EPROM8保持有控制資訊，且該控制資訊係用於向顯示面板DP內的特定線，即對於特定行之畫素PX變更共通電壓Vcom之振幅。該特定線例如為與顯示面板DP中之亮斑對應之部分。其中，該控制資訊亦可保存於EPROM8中，以便不受亮斑影響並可任意轉換亮度。控制器5根據保存於該EPROM8中之控制資訊以適當的時序於共通電壓產生電路6設定數值資料，例如圖18中所示，臨時改變共通電壓Vcom的振幅。此處，共通電壓產生電路6之控制時序由與圖像信號共通基於外部供給之垂直同步信號Vcom以及水平同步信號HSYNC而定。

極性用時為VRP1，於負極性用時為VRN1。藉由設定該振幅調整暫存器74之值，如圖26所示，可調整灰度電壓之振幅。

微調整暫存器73分別以3 bit保存用於控制8輸入1輸出型之選擇器75A-75F之值。選擇器75A之8個輸入端子連接於電阻PKH，並根據微調整暫存器73之設定值從電阻PKH上之8個分壓電壓中選擇一個。選擇器75B-75E之各輸入端子依次連接於電阻PKM，並分別根據微調整暫存器73之設定值從電阻PKM上之8個分壓電壓中選擇一個。選擇器75F之8個輸入端子連接於電阻PKL，並根據微調整暫存器73之設定值從電阻PKL上之8個分壓電壓中選擇一個。如圖24之一覽表中所示，設定為通過選擇器75A選擇之信號名於正極性用時為PKP0、於負極性用時為PKN0。設定由選擇器75B進行選擇之信號名於正極性用時為PKP1，於負極性用時為PKN1；設定由選擇器75C選擇之信號名於正極性用時為PKP2、於負極性用時為PKN2。設定由選擇器75D選擇之信號名於正極性用時為PKP3、於負極性用時為PKN3，設定由選擇器75E選擇之信號名於正極性用時為PKP4、於負極性用時為PKN4；設定由選擇器75F選擇之信號名於正極性用時為PKP5、於負極性用時為PKN5。藉由設定該微調整暫存器73的值，如圖27中所示，可對灰度值之灰度電壓大小進行微調整。

圖23中，將可變電阻VR0之輸出段之電壓設為VIN0，將選擇器75A之輸出電壓設為VIN1，將選擇器75B之輸出電壓

設為VIN2，將選擇器75C之輸出電壓設為VIN3，將選擇器75D之輸出電壓設為VIN4，將選擇器75E之輸出電壓設為VIN5，將選擇器75F之輸出電壓設為VIN6，將可變電阻VR1之輸入段之電壓設為VIN7。即，各選擇器75A-75F係選擇此等VIN1-VIN6中之電壓者。

放大器部76將VIN0-VIN7之各電壓放大後輸出。VIN0對應於伽馬校正電路70之64階段輸出電壓V0-V63之V0，VIN1對應於V1，VIN2對應於V8。於V1線與V8線之間連接有梯形電阻部78之電阻，藉由該電阻，已分壓為6階段之電壓作為伽馬校正電路70之輸出電壓V2-V7而輸出。同樣，VIN3對應於V20，藉由連接於V8線與V20線之間之梯形電阻部78之電阻而分壓為11階段之電壓作為伽馬校正電路70之輸出電壓V9-V19輸出。VIN4對應於V43，藉由連接於V20線與V43線之間之梯形電阻部78之電阻而分壓為22階段之電壓作為伽馬校正電路70之輸出電壓V21-V42輸出。VIN5對應於V55，藉由連接於V43線與V55線之間之梯形電阻部78之電阻而分壓為11階段之電壓作為伽馬校正電路70之輸出電壓V44-V54而輸出。VIN6對應於V62，藉由連接於V55線與V62線之間之梯形電阻部78之電阻而分壓為6階段之電壓作為伽馬校正電路70之輸出電壓V56-V61輸出。VIN7對應於V63。如此，伽馬校正電路70輸出V0-V63之電壓。

電壓V0對應於亮度最暗之黑色位準，電壓V63對應於亮度最亮之白色位準，藉由紅、綠、藍色切換之電阻RR、RG、RB構造為連接於與黑色位準相對應之部分即VIN0線與

VIN1線之間。

以下，就比較例之伽馬校正電路加以說明。如圖28中所示，比較例之伽馬校正電路構成為將電阻R0連接於可變電阻VR0與電阻PKH之間，取代圖23中所示之可藉由開關SW1切換之電阻RR、RG、RB。另外，與圖23中相同之部分以相同的符號表示，此處省略重複說明。

藉由如此之構造，比較例之伽馬校正電路並不依據灰度值之顏色切換電阻R0，而是各顏色均實施相同之伽馬校正。

以下，說明本實施形態之伽馬校正電路70與比較例之伽馬校正電路中之伽馬校正之不同點。圖29表示伽馬校正前之灰度值與亮度間關係的圖表。相對於白(W)的亮度特性，紅(R)、綠(G)、藍(B)的亮度特性有大幅的偏移。

當藉由本伽馬校正電路70，將電阻RR、RG、RB預先設定為適當的電阻值，並對應紅、綠、藍各顏色切換電阻RR、RG、RB，實施伽馬校正時，如圖30所示，可得到紅、綠、藍各色之亮度特性與白色的亮度特性一致之圖表。另外，圖30之圖表中的縱軸表示灰度值為63時，以亮度成為100之方式進行標準化後之標準化亮度。圖30的圖表中，灰度值為0時亮度為最低之黑色位準，灰度值為63時亮度為最高之白色位準。

與此相對，當藉由比較例之伽馬校正電路，不以紅、綠、藍各顏色切換電阻R0而是實施相同之伽馬校正時，如圖31所示紅、綠、藍的亮度特性雖然均接近白色之亮度特性，但並非達到完全一致。尤其是藍色，於黑色位準上存在較

大之偏移。

本伽馬校正電路70，於相當於黑色位準之部分並聯連接有電阻RR、RG、RB，藉由根據紅、綠、藍各色切換這三個電阻，適當實施黑色位準之伽馬校正。

因此，根據本實施形態，對於紅、綠、藍各顏色，當將灰度值轉換為灰度電壓時，該灰度值係以64階段表示從黑色位準至白色位準者，通過根據各色切換梯形電阻部71中黑色位準相應部分的電阻值，各顏色均能適當地實施伽馬校正，因此能夠控制相對於灰度值之亮度的紅、綠、藍上的偏移，上述梯形電阻部71將灰度電壓生成用之基準電壓進行分壓。尤其是，將黑色位準相應部分之電阻值設定於最佳值時，能夠使紅、綠、藍各色之亮度完全一致。

根據本實施形態，於相當於梯形電阻部71之黑色位準之部分，以可切換之方式並聯連接有與紅、綠、藍各顏色相對應之三個電阻RR、RG、RB，通過對應於灰度值之顏色切換此等電阻RR、RG、RB，可實現以簡單構造進行對應於顏色之電阻值的切換。並且，除設有三個可切換電阻RR、RG、RB以外，亦可根據顏色切換其電阻值，作為可變電阻使用。

根據本實施形態，於梯形電阻部71之中央之電阻PKM的兩端部設置有可變電阻VRH以及VRL，並且設有傾斜調整暫存器72，其用於設定此等可變電阻VRH、VRL之電阻值，藉由依據傾斜調整暫存器72中所設定之值調整可變電阻VRH、VRL之電阻值，從而可調整表示灰度值之灰度電壓

特性的特性曲線的傾斜度。

根據本實施形態，於梯形電阻部71的最外側之兩端部設置有可變電阻VR0、VR1，並且設有振幅調整暫存器，其用於設定此等可變電阻VR0、VR1的電阻值，通過根據振幅調整暫存器74中所設定之值調整可變電阻VR0、VR1的電阻值，從而可調整灰度電壓之振幅。

根據本實施形態，於梯形電阻部71之中央部之電阻PKH、PKM、PKL連接有選擇器75A-75F，並且設有微調整暫存器73，其用於設定由選擇器75A-75F執行選擇，藉由選擇器75A-75F依據微調整暫存器73中所設定之值來選擇從梯形電阻部71輸出之分壓電壓，從而可調整與灰度值對應之灰度電壓的大小。

[產業上之可利用性]

本發明可用於兼有伽馬校正並將顯示信號轉換為像素電壓之顯示信號處理裝置以及顯示裝置。

【圖式簡單說明】

圖1係表示本發明之第1實施形態中的液晶顯示裝置之電路之大致結構的圖。

圖2係表示圖1中所示源極驅動器之大致結構的圖。

圖3係表示圖2中所示灰度基準電壓產生電路之構造的圖。

圖4係表示圖1中所示顯示面板上液晶施加電壓相應之像素之透過率特性之圖表。

圖5係表示圖1中所示顯示面板上顯示信號的灰度值相應

之像素之透過率特性的圖表。

圖6係表示圖3中所示灰度基準電壓產生電路之第1變形例的圖。

圖7係表示圖3中所示灰度基準電壓產生電路之第2變形例的圖。

圖8係表示圖1中所示控制器之第1變形例之動作的圖。

圖9係表示圖8中所示第1變形例之動作之比較例的圖。

圖10係表示圖1中所示控制器之第2變形例的圖。

圖11係表示圖10中所示第2變形例之動作的圖。

圖12係表示圖3所示D/A轉換電路之變形例的圖。

圖13係表示用於說明圖12所示變形例之第1比較例的圖表。

圖14係表示用於說明圖12所示變形例之第2比較例的圖表。

圖15係表示圖12所示變形例之特性的圖表。

圖16係表示圖1所示控制單元之第1變形例的圖。

圖17係表示圖16所示由EPROM保存之灰度表的圖。

圖18係表示圖1所示控制單元之第2變形例之動作的圖。

圖19係表示圖1所示控制單元之第3變形例之動作的圖。

圖20係表示圖1所示顯示面板上所產生之透過率特性分佈不均的圖表。

圖21係表示圖1所示控制單元之第4變形例的圖。

圖22係表示本發明之第2實施形態所示之液晶顯示裝置之電路結構的方塊圖。

圖23係表示圖22所示伽馬校正電路之構造的電路圖。

圖24係表示圖23所示關於各暫存器之信號名與設定內容之一覽的圖。

圖25係表示圖23所示通過伽馬校正電路上所執行之傾斜調整而獲得之灰度值一灰度電壓特性的圖表。

圖26係表示圖23中所示之通過伽馬校正電路上所執行之灰度電壓之振幅調整而獲得之灰度值一灰度電壓特性的圖表。

圖27係表示圖23中所示之通過在伽馬校正電路上執行之灰度電壓之微調整而獲得之灰度值一灰度電壓特性的圖表。

圖28係表示比較例之伽馬校正電路之構造的電路圖。

圖29係表示伽馬校正前之灰度值與亮度間關係的圖表。

圖30係表示圖23中所示之藉由伽馬校正電路實施伽馬校正後之灰度值與亮度間關係的圖表。

圖31係表示圖28中所示之藉由比較例之伽馬校正電路實施伽馬校正後之灰度值與亮度間關係的圖表。

【主要元件符號說明】

1	液晶顯示裝置
2	陣列基板
3	對向基板
4	液晶層
5	控制部
6	共通電壓發生電路

7	灰度基準電壓發生電路
8	灰度電壓發生電路
9	ROM讀寫器
10	閘極驅動器
20	源極驅動
21	移位暫存器
22	取樣&裝載鎖存端
23	D/A變換電路
23'	D/A變換部
24	輸出緩衝電路
24'	輸出緩衝電路
25	編碼電路
30	D/A變換器
31	輸出緩衝
32	異常電壓檢出器
33	切換開關
50	攝像機
51	輸出部
70	伽馬校正電路
70A	灰度放大器
70B	灰度調整暫存器
71	梯形電阻部
72	傾斜調整暫存器
73	微調整暫存器

74	振幅調整暫存器
75A~F	選擇器
76	放大器部
CTY	控制信號
CTX	控制信號
Y	閘極線
X	源極線
PX	液晶像素
PE	像素電極
Cs	輔助電容
CE	共通電極
DP	顯示面板
STH	水平啟動信號
CKH	水平時脈信號
RD1~RD4	數值資料
VREF	灰度基準電壓
VAL	輸出電源電壓
VBL	輸出電源電壓
VAH	輸出電源電壓
VBH	輸出電源電壓
VSYNC	垂直同步信號
HSYNC	水平同步信號
Vcom	共通電壓
CH1~CH4	輸出端

VG1~VG4	可變電壓產生部
r0~r8	輸入電阻群
V0~V9	灰度基準電壓
VDH	上限電壓
VGS	下限電壓
G0~G5	綠色之灰度值
B0~B5	藍色之灰度值

五、中文發明摘要：

本發明之顯示信號處理裝置具備灰度基準電壓產生電路7以及D/A轉換電路23，該灰度基準電壓產生電路7產生10個灰度基準電壓，該D/A轉換電路23選擇性地使用從灰度基準電壓產生電路7所獲得之10個灰度基準電壓將顯示信號轉換為像素電壓。尤其是灰度基準電壓產生電路7包含4個可變電壓產生部VG1~VG4以及複數個電阻R0~R8，上述4個可變電壓產生部VG1~VG4係各個產生可變成伽馬校正用之輸出電壓，上述複數個電阻R0~R8係以將於4個可變電壓產生部VG1~VG4之輸出端CH1~CH4間所獲取之差電壓分壓而得到10個灰度基準電壓之方式連接。

六、英文發明摘要：

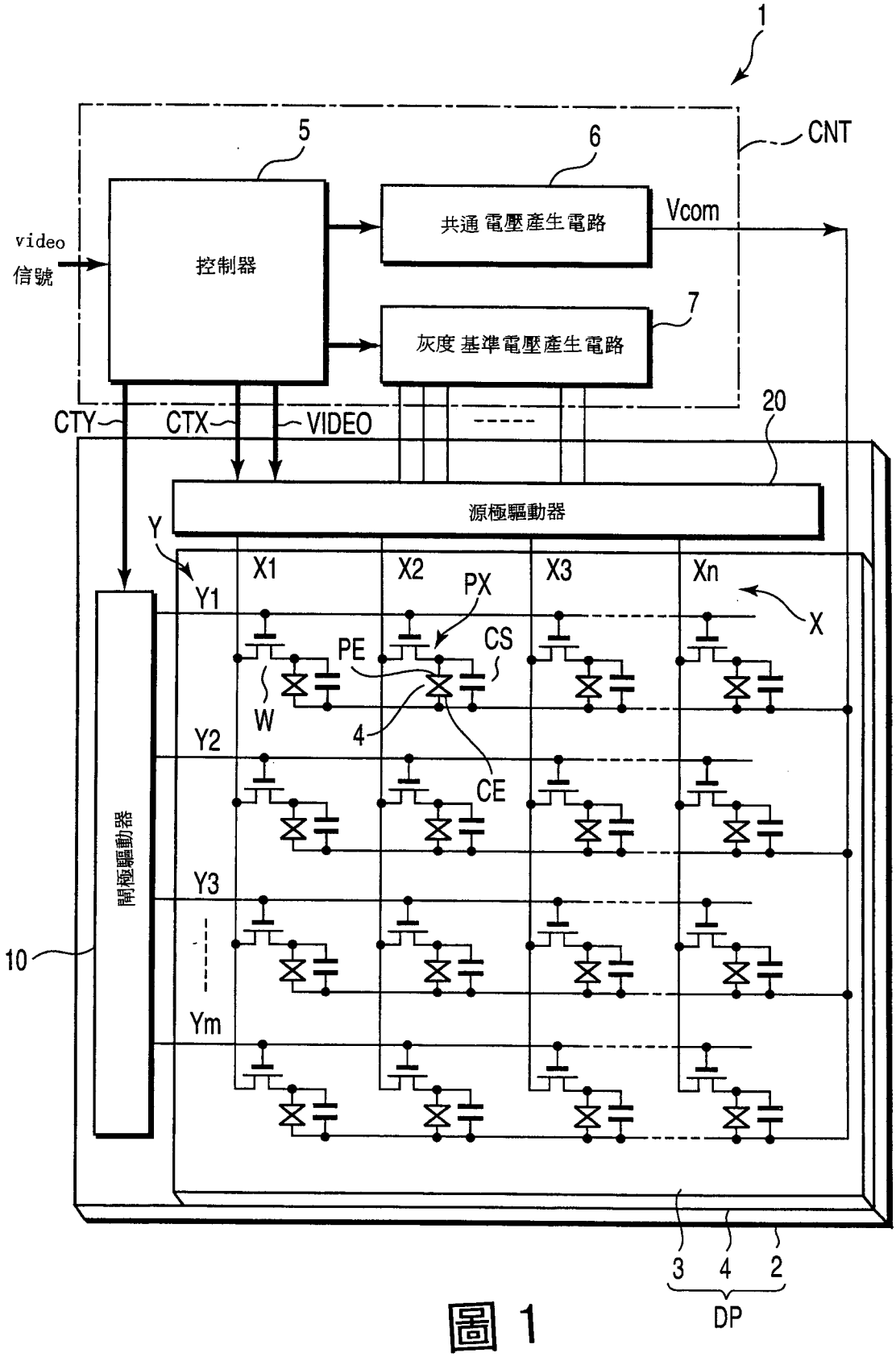

1
CNT
5
6
7
video
信號
控制器
共通 電壓產生電路
Vcom
灰度 基準電壓產生電路
CTY
CTX
VIDEO
20
源極驅動器
Y
X1
X2
X3
Xn
X
Y1
Y2
Y3
Ym
PX
PE
CS
W
4
CE
閘極驅動器
10
3
4
2
DP

圖 1

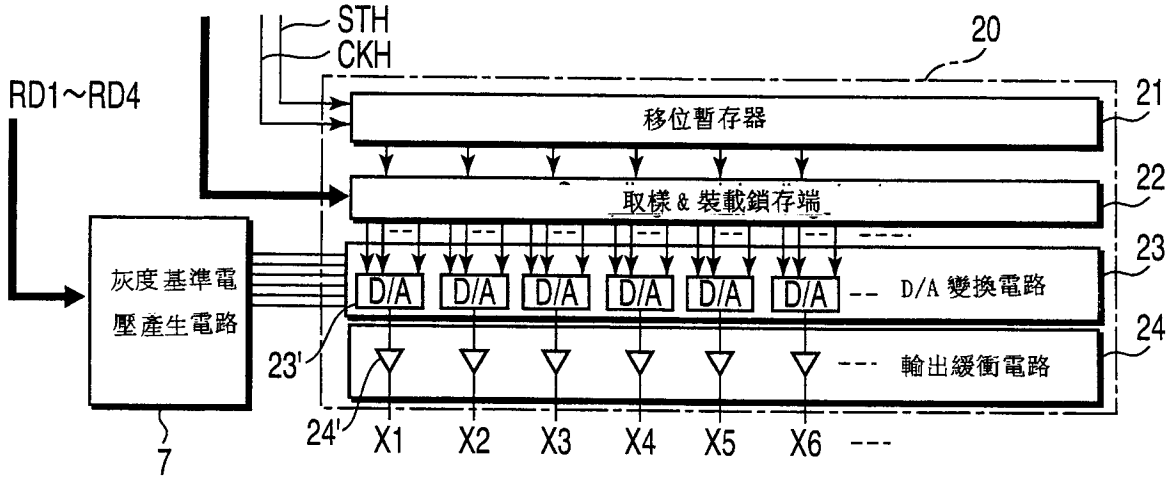

STH
CKH
20
RD1~RD4
移位暫存器
21
取樣 & 裝載鎖存端
22
灰度基準電壓產生電路
D/A
D/A 變換電路
23
23'
輸出緩衝電路
24
24'
X1
X2
X3
X4
X5
X6
7

圖 2

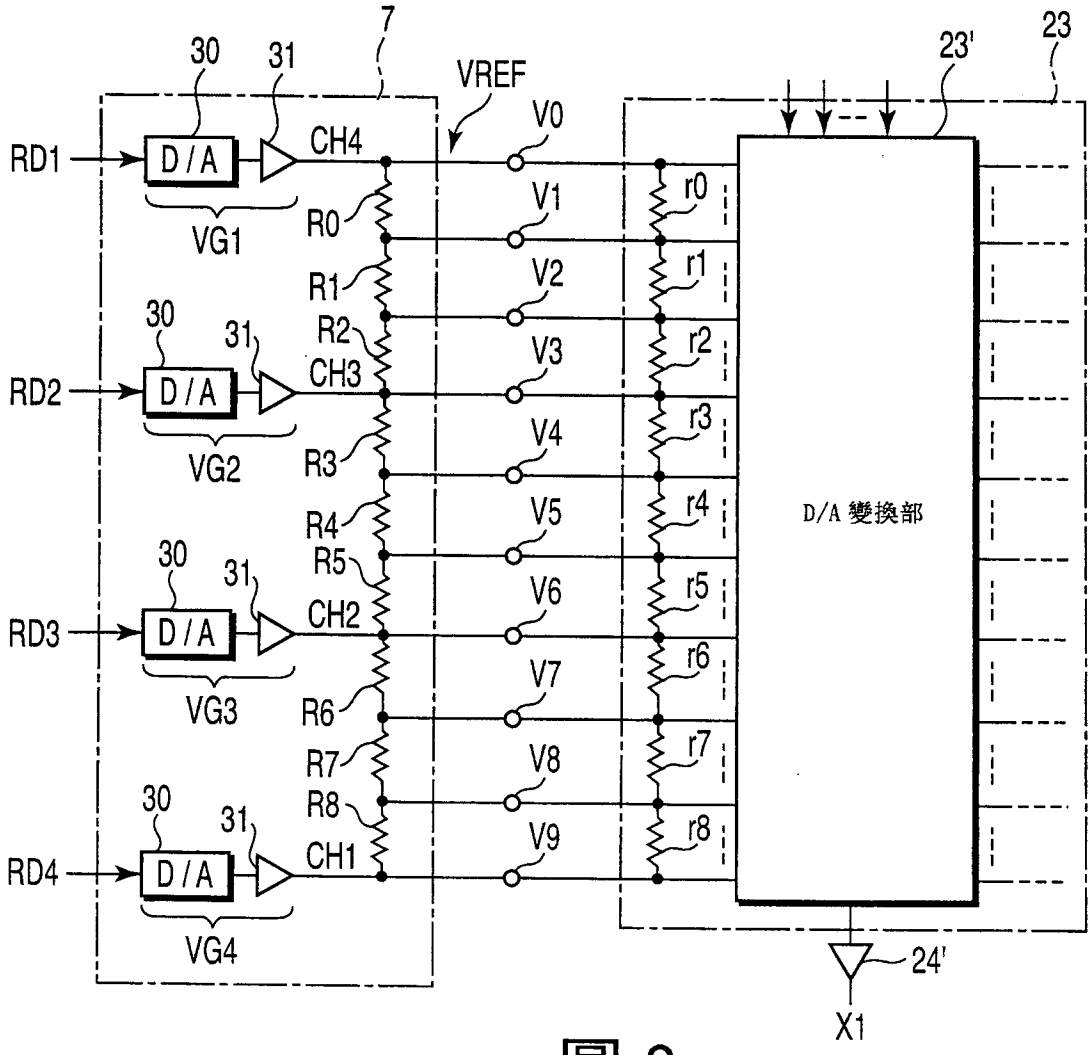

7
30
31
VREF
V0
RD1
D/A
CH4
R0
V1
VG1
R1
V2
RD2
CH3
R2
V3
VG2
R3
V4
R4
V5
RD3
CH2
R5
V6
VG3
R6
V7
R7
V8
RD4
CH1
R8
V9
VG4
23'
23
r0
r1
r2
r3
r4
r5
r6
r7
r8
D/A 變換部
24'
X1

圖 3

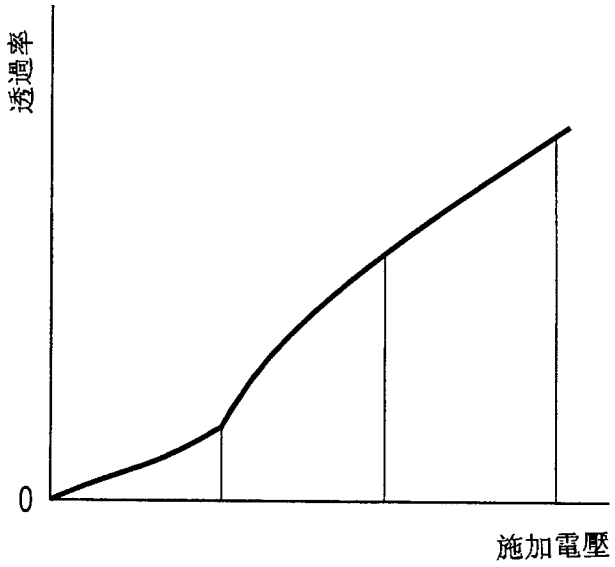


圖 4

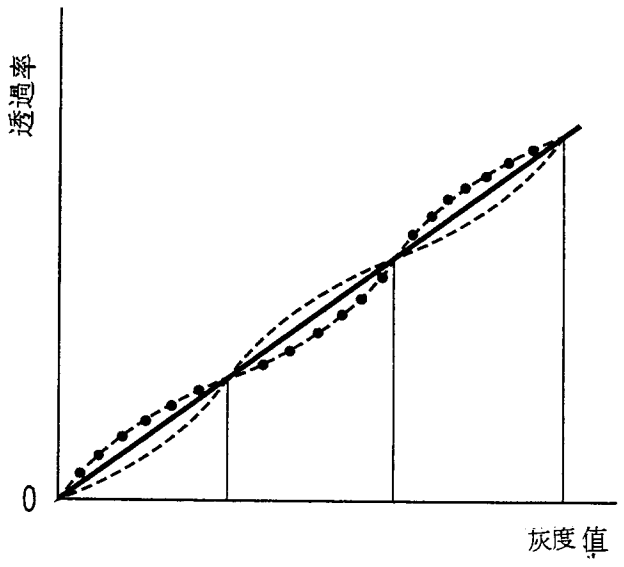


圖 5

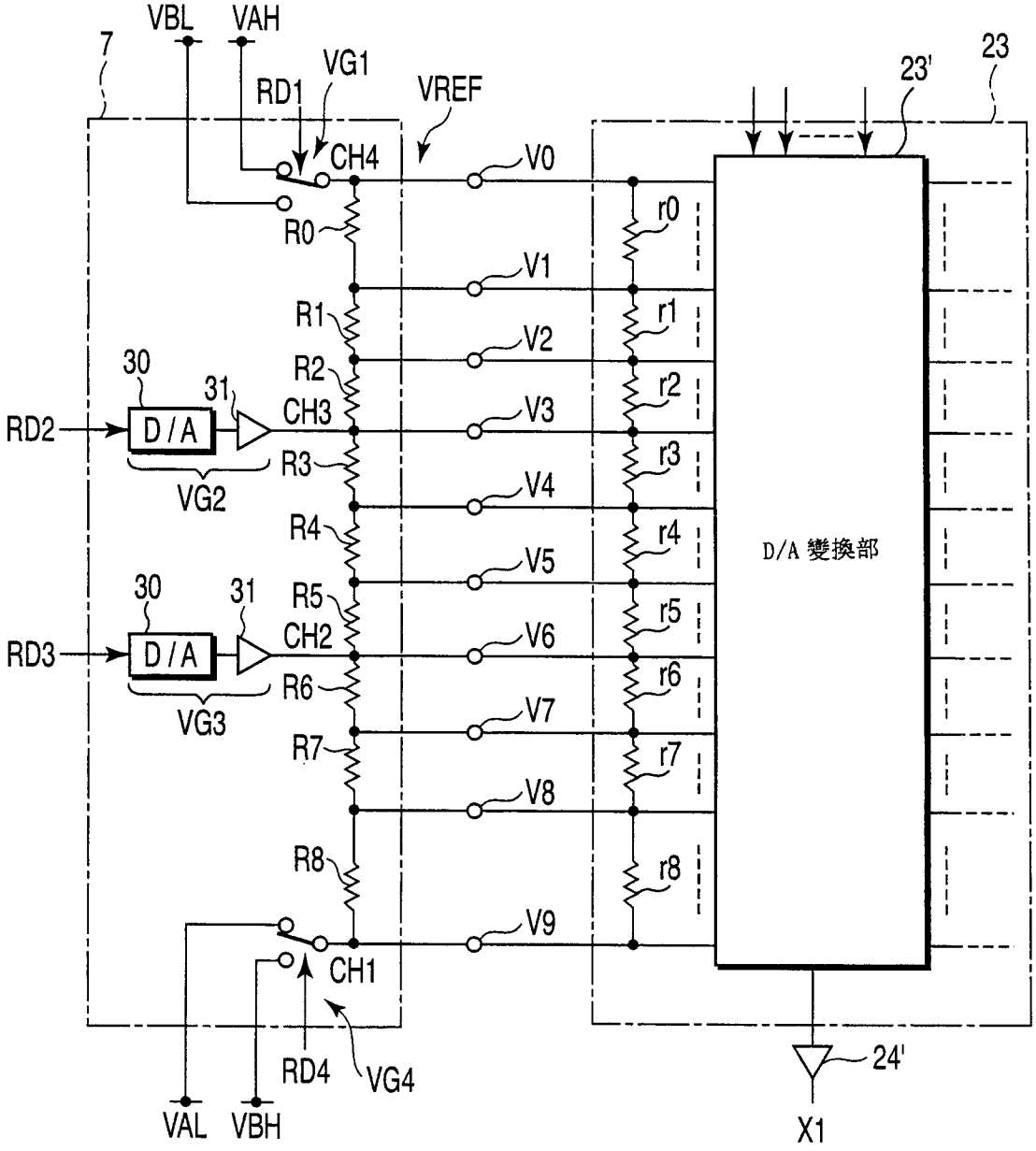

VBL
VAH
7
VG1
RD1
VREF
CH4
V0
R0
V1
R1
V2
R2
30
31
RD2
D/A
CH3
V3
R3
VG2
V4
R4
V5
30
31
R5
RD3
D/A
CH2
V6
R6
VG3
V7
R7
V8
R8
V9
CH1
RD4
VG4
VAL
VBH
23'
23
r0
r1
r2
r3
r4
r5
r6
r7
r8
D/A 變換部
24'
X1

圖 6

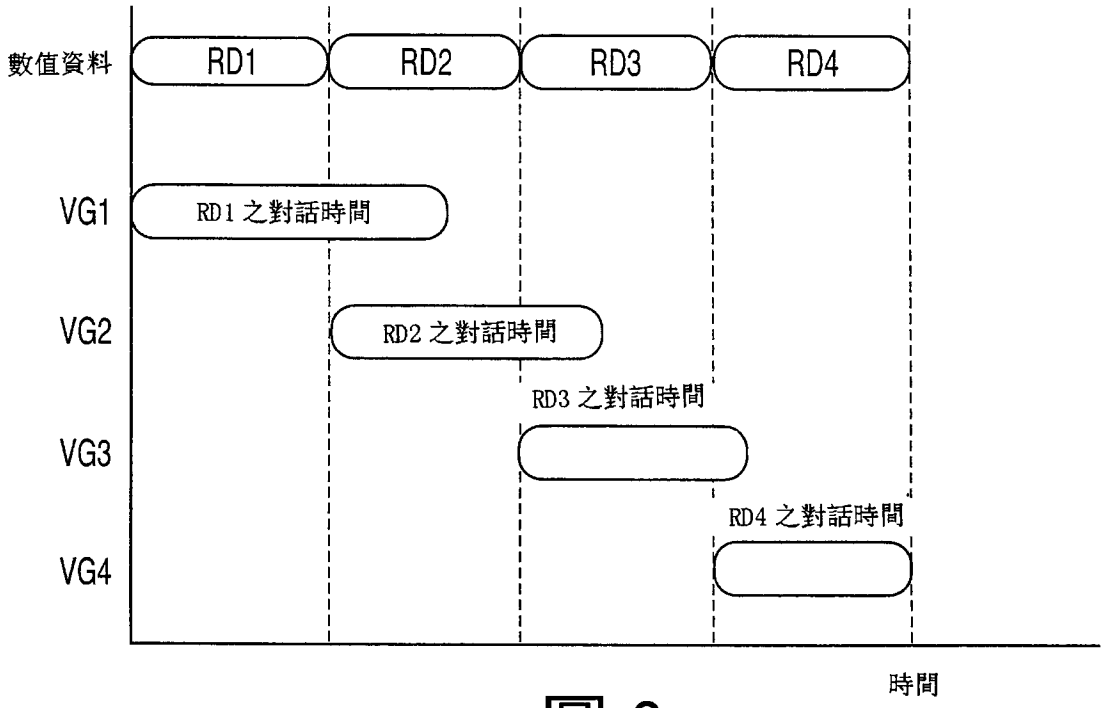

數值資料
RD1
RD2
RD3
RD4
VG1
RD1 之對話時間
VG2
RD2 之對話時間
RD3 之對話時間
VG3
RD4 之對話時間
VG4
時間

圖 8

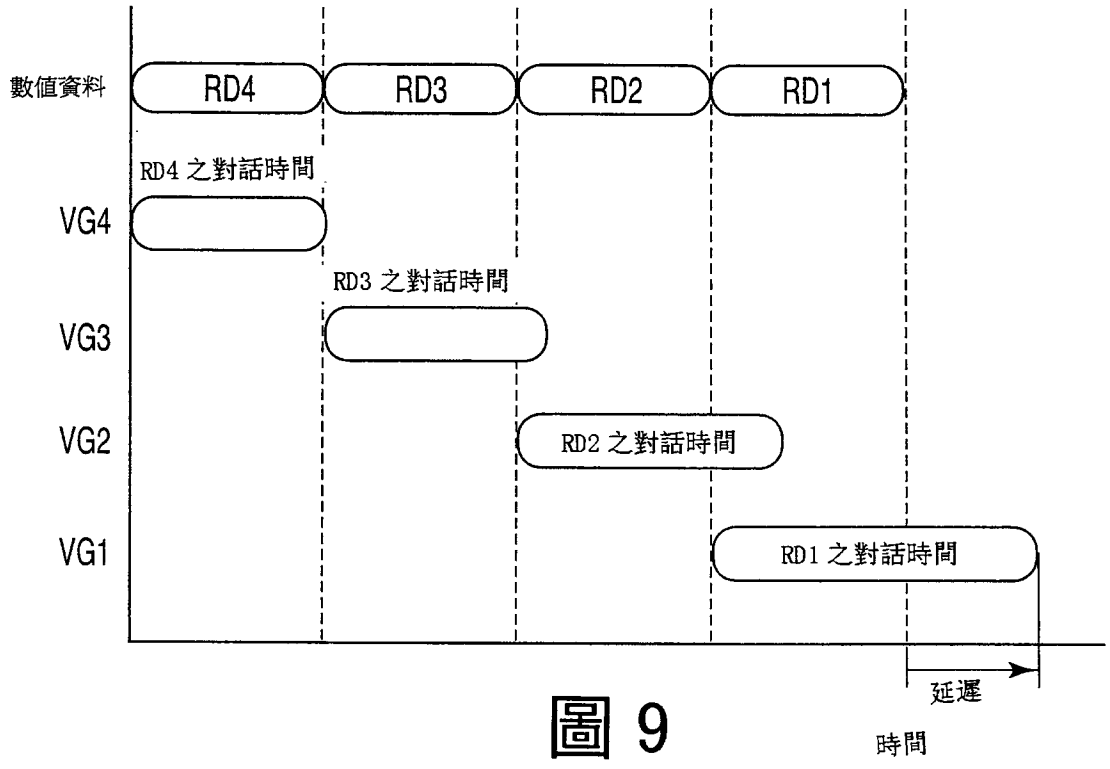

數值資料
RD4
RD3
RD2
RD1
RD4 之對話時間
VG4
RD3 之對話時間
VG3
VG2
RD2 之對話時間
VG1
RD1 之對話時間
延遲
時間

圖 9

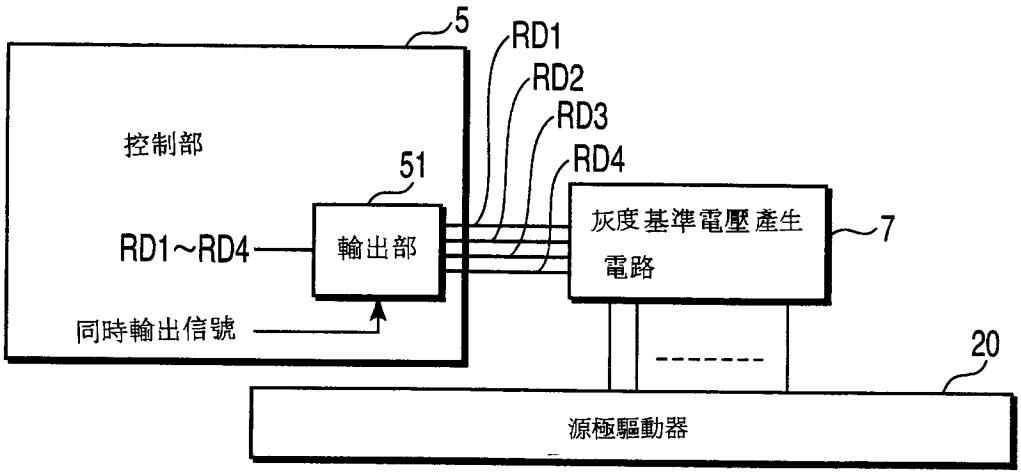

5
RD1
RD2
RD3
RD4
控制部
51
RD1~RD4
輸出部
灰度基準電壓產生
電路
7
同時輸出信號
20
源極驅動器

圖 10

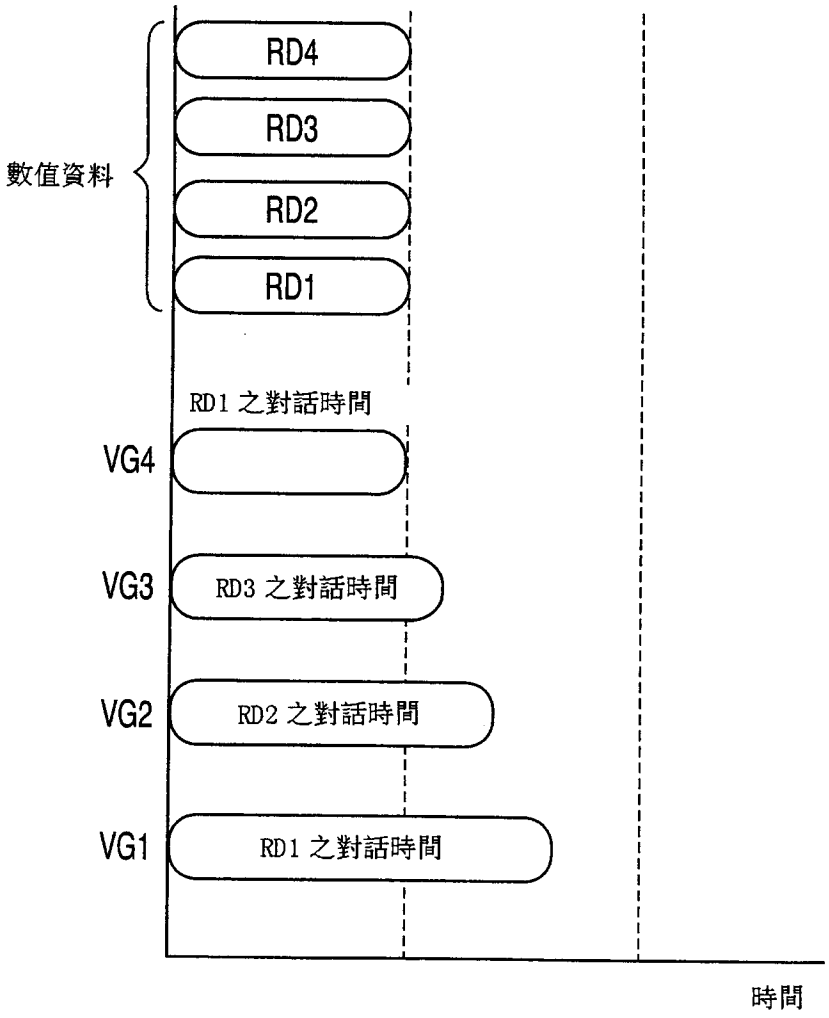

RD4
RD3
RD2
RD1
數值資料
RD1 之對話時間
VG4
VG3
RD3 之對話時間
VG2
RD2 之對話時間
VG1
RD1 之對話時間
時間

圖 11

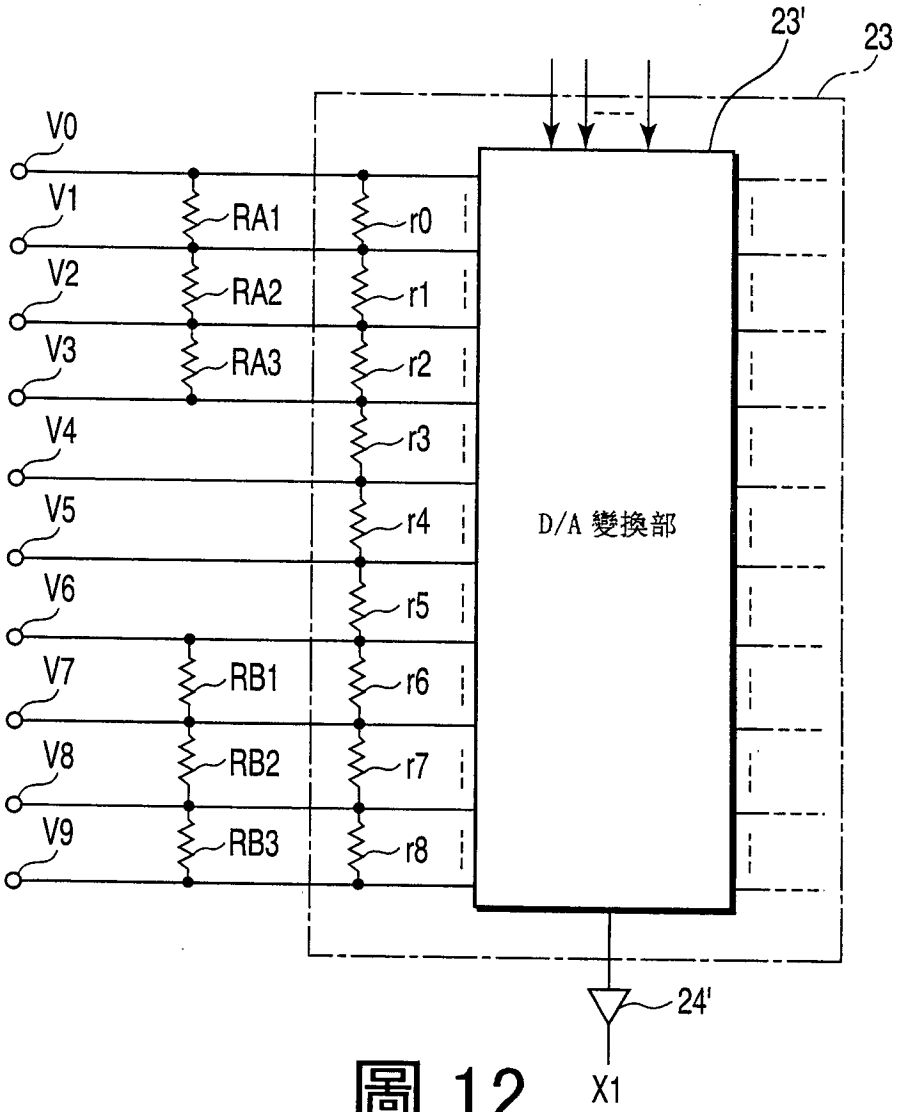

23'
23
V0
V1
V2
V3
V4
V5
V6
V7
V8
V9
RA1
RA2
RA3
RB1
RB2
RB3
r0
r1
r2
r3
r4
r5
r6
r7
r8
D/A 變換部
24'
X1

圖 12

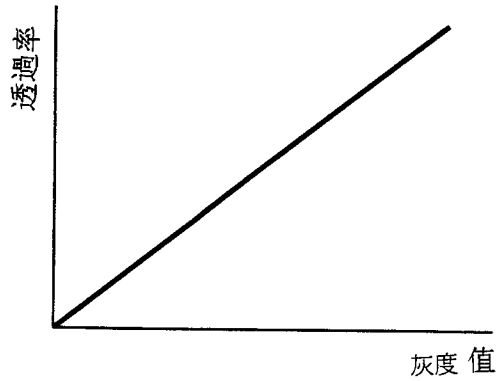
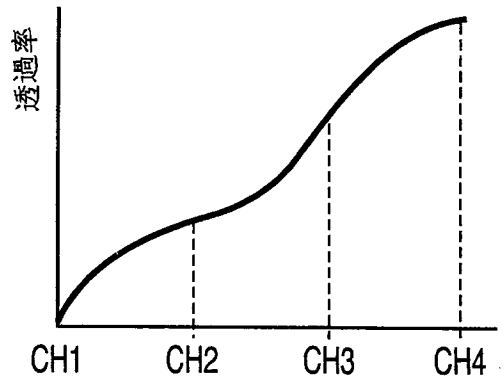
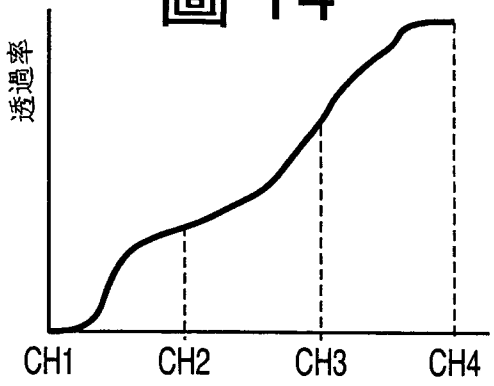

透過率
灰度 值

圖 13



14

圖 14



15

圖 15

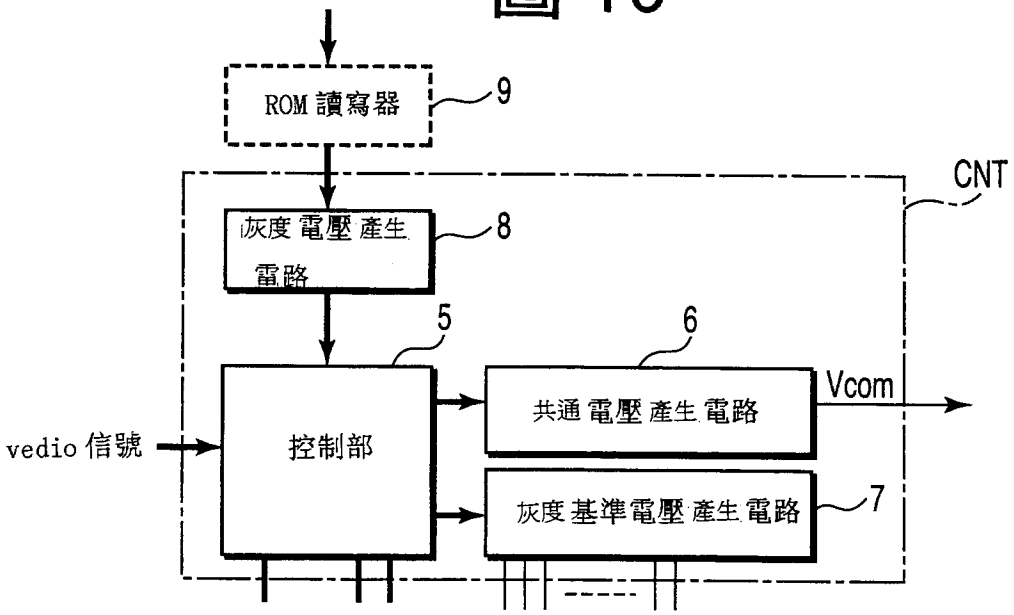


圖 16

輸入灰度值	輸出灰度值
63	63
62	63
61	62
60	61
59	61
58	59
57	57
⋮	⋮
6	6
5	4
4	2
3	2
2	1
1	0
0	0

圖 17

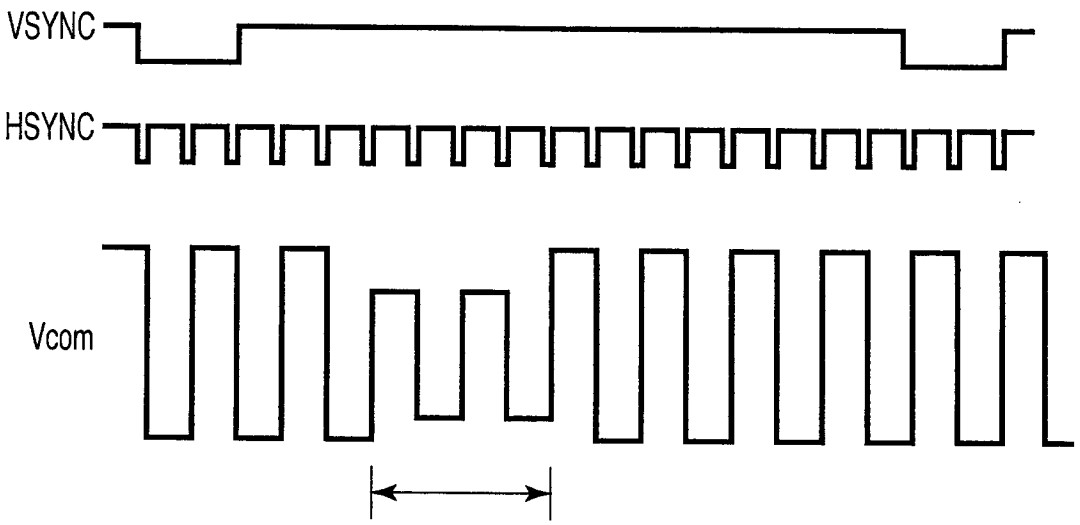


圖 18

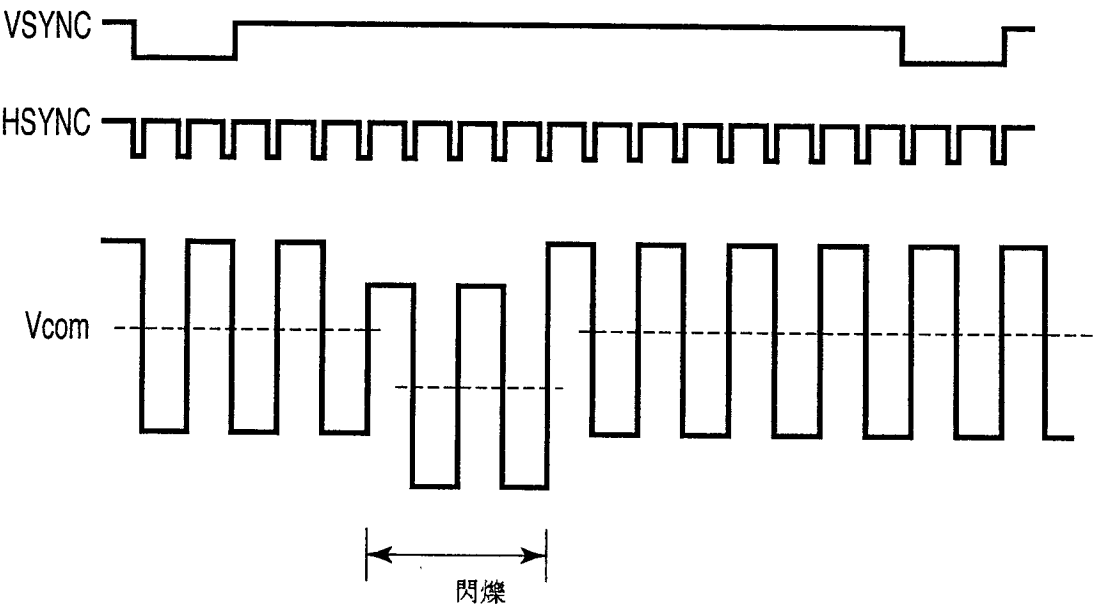


圖 19

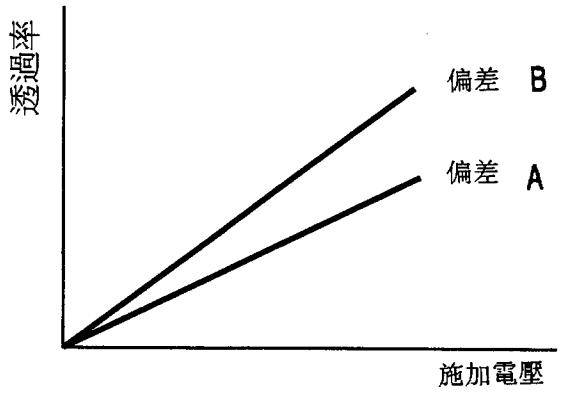

透過率
偏差 B
偏差 A
施加電壓

圖 20

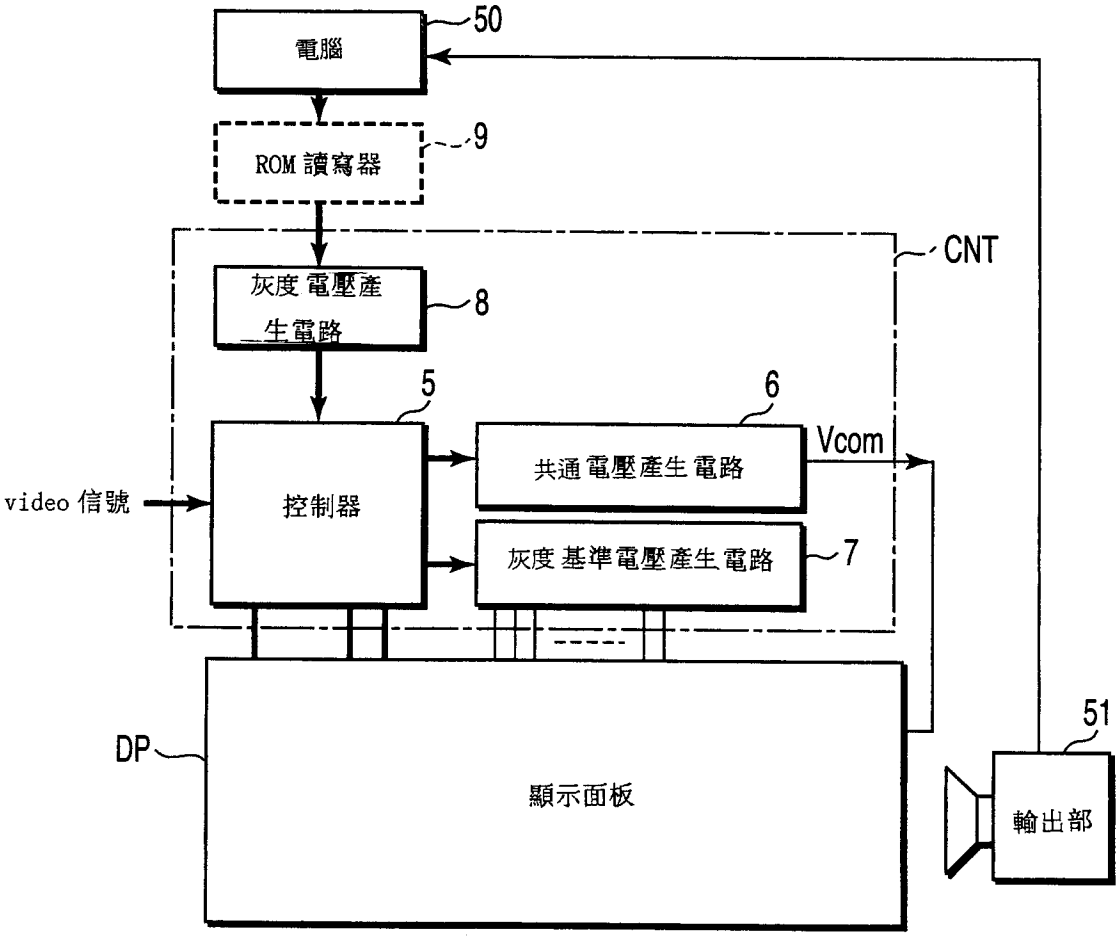

電腦
50
ROM 讀寫器
9
CNT
灰度電壓產生電路
8
5
6
Vcom
video 信號
控制器
共通電壓產生電路
灰度基準電壓產生電路
7
DP
顯示面板
51
輸出部

圖 21

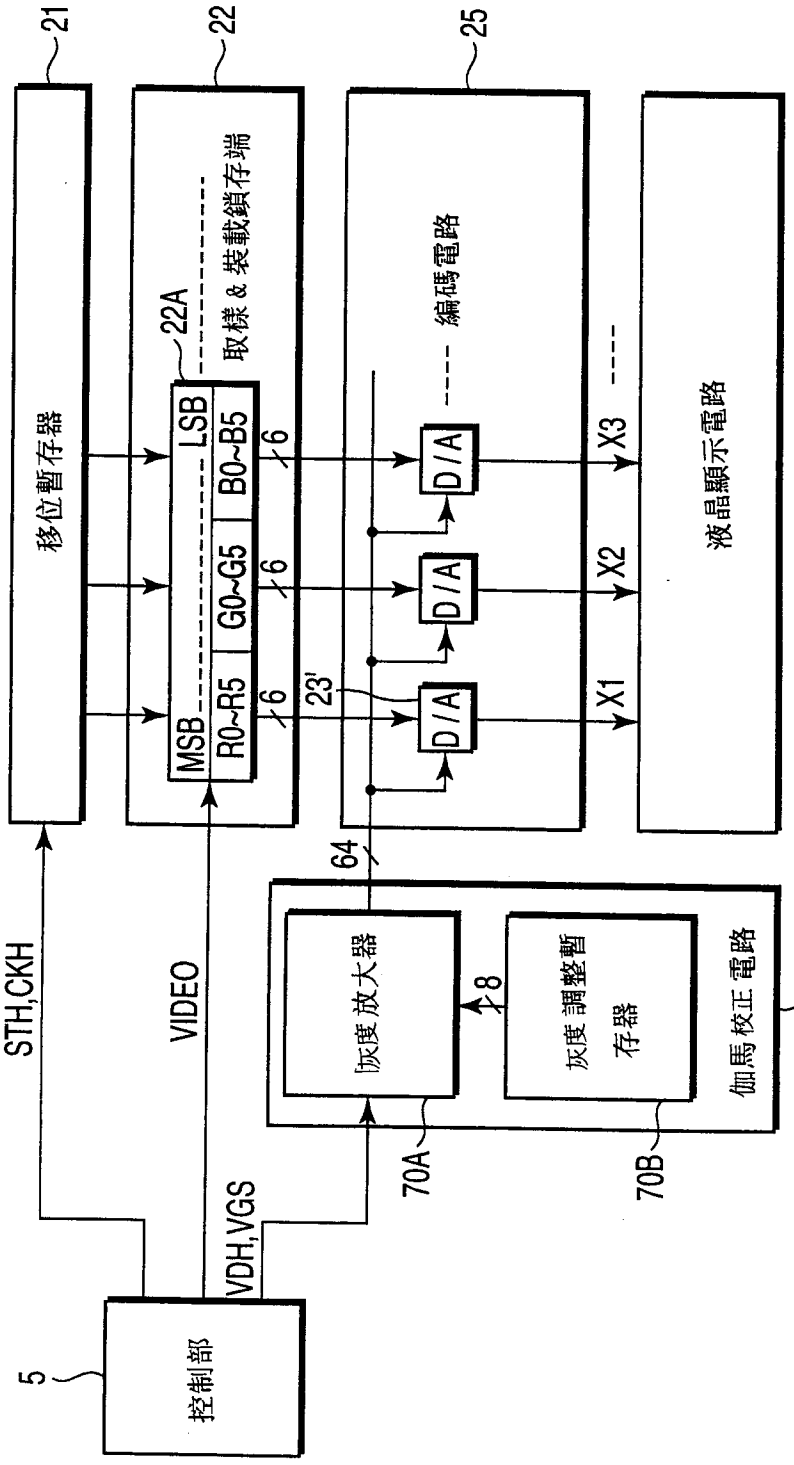

21
22
25
移位暫存器
22A
取樣 & 裝載鎖存端
LSB
MSB
R0~R5
G0~G5
B0~B5
6
6
6
23'
編碼電路
D / A
D / A
D / A
X3
X2
X1
液晶顯示電路
64
灰度放大器
8
灰度調整暫存器
伽馬校正電路
70
70A
70B
STH,CKH
VIDEO
VDH,VGS
5
控制部

圖 22

暫存器類型	正極性 data	負極性 data	設定對象
傾斜調整	PRP0[2:0]	PRN0 [2:0]	移位暫存器 VRH
	PRP1[2:0]	PRN1 [2:0]	移位暫存器 VRL
振幅調整	VRP0[3:0]	VRN0 [3:0]	移位暫存器 VR0
	VRP1[4:0]	VRN1 [4:0]	移位暫存器 VR1
微調	PKP0[2:0]	PKN0 [2:0]	選擇器 75A (電壓級別 V1)
	PKP1[2:0]	PKN1 [2:0]	選擇器 75B (電壓級別 V8)
	PKP2[2:0]	PKN2 [2:0]	選擇器75C (電壓級別 V20)
	PKP3[2:0]	PKN3 [2:0]	選擇器 75D (電壓級別 V43)
	PKP4[2:0]	PKN4 [2:0]	選擇器 75E (電壓級別 V55)
	PKP5[2:0]	PKN5 [2:0]	選擇器 75F (電壓級別 V62)

圖 24

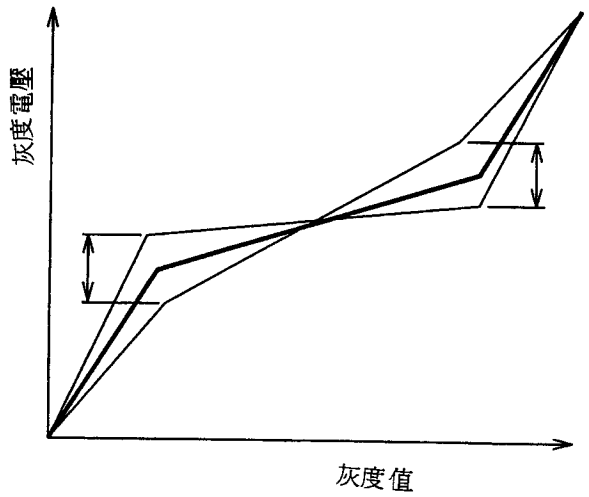


圖 25

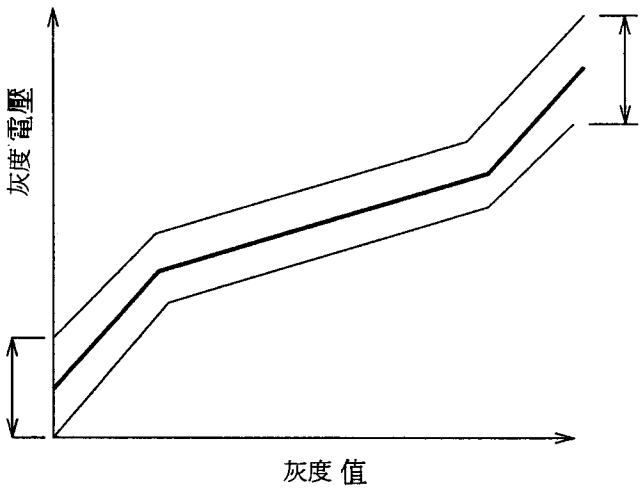


圖 26

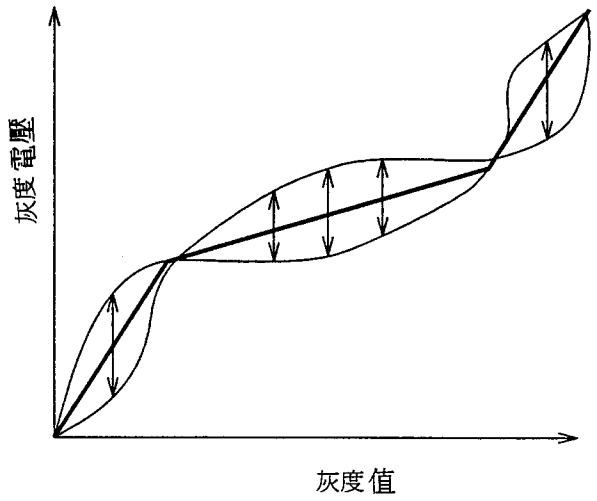


圖 27

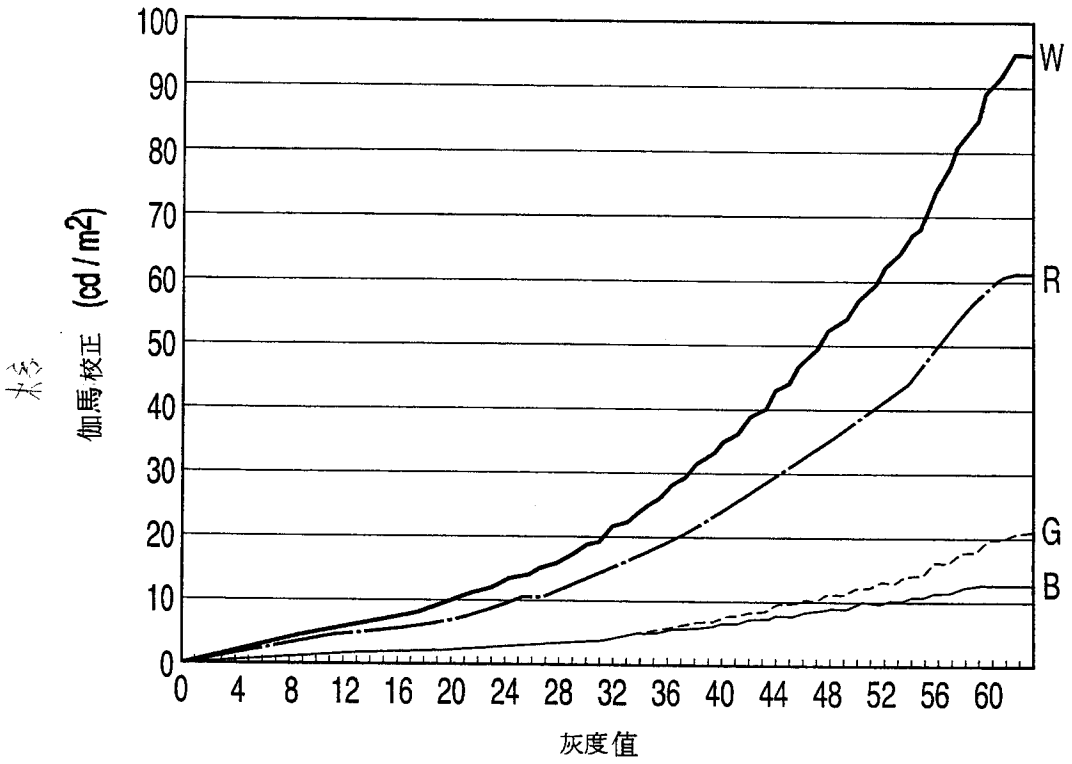

100
90
80
70
60
50
40
30
20
10
0
0 4 8 12 16 20 24 28 32 36 40 44 48 52 56 60
伽馬校正 (cd / m2)
灰度值
W
R
G
B

圖 29

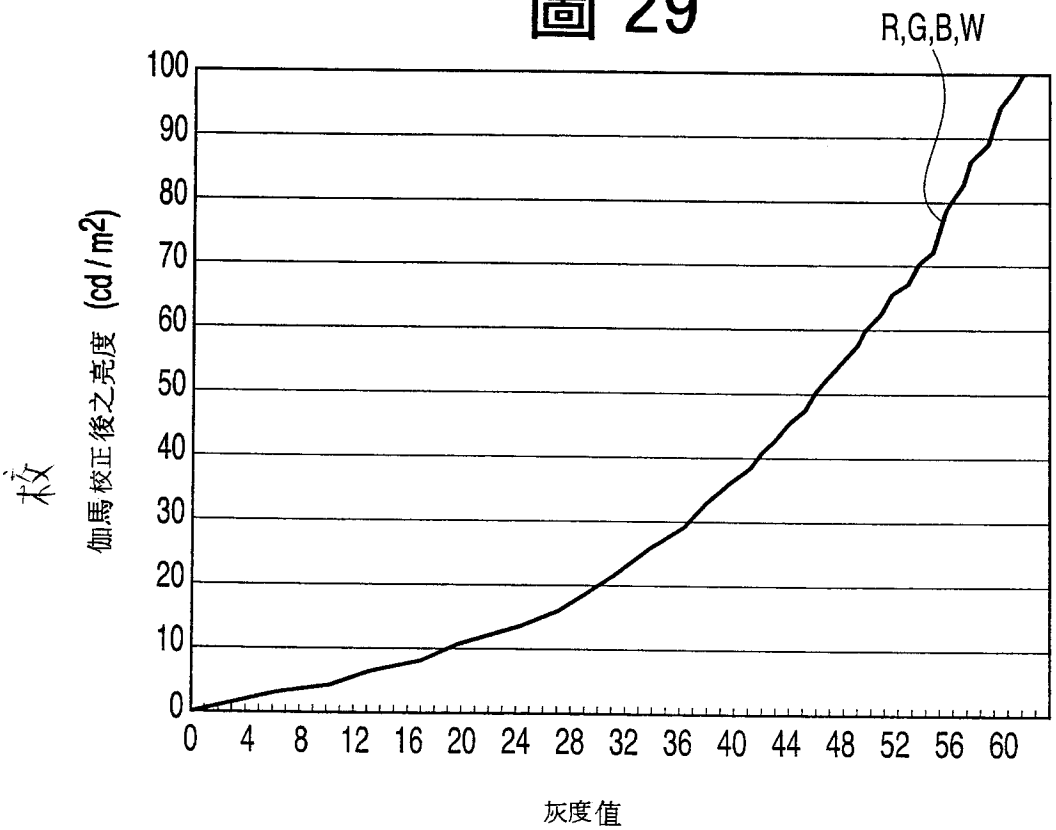

100
90
80
70
60
50
40
30
20
10
0
0 4 8 12 16 20 24 28 32 36 40 44 48 52 56 60
伽馬校正後之亮度 (cd / m2)
灰度值
R,G,B,W

圖 30

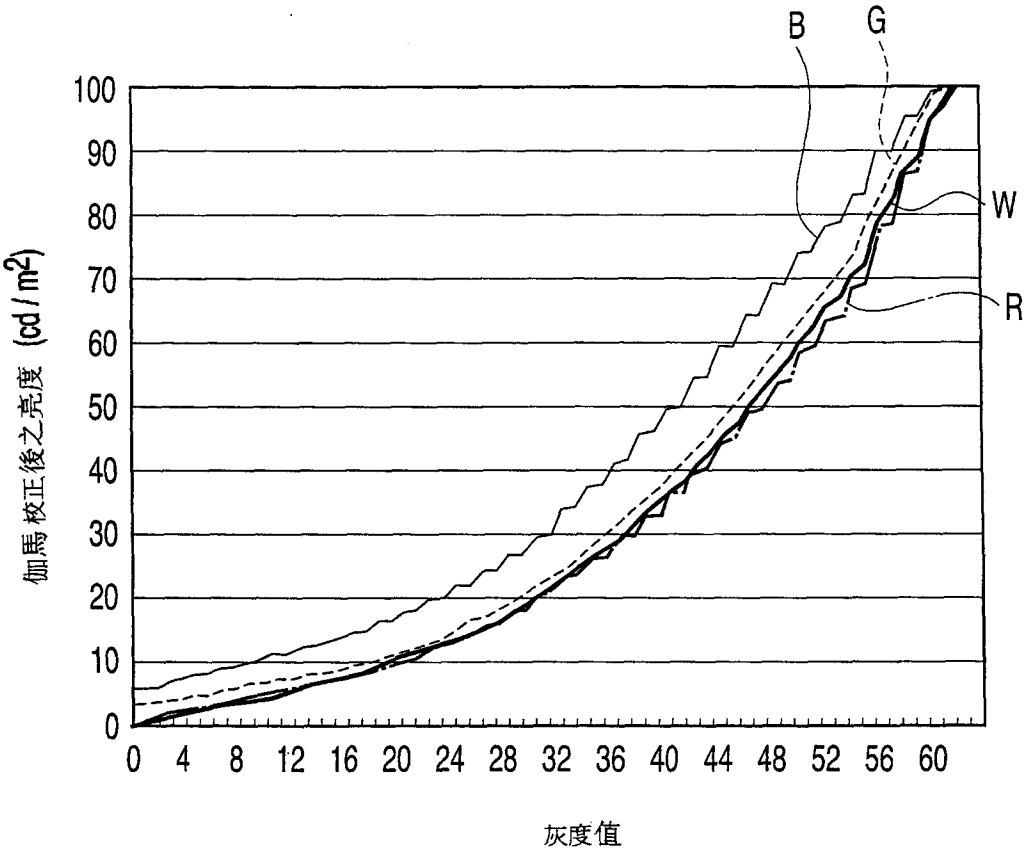

B
G
W
R
100
90
80
70
60
50
40
30
20
10
0
0 4 8 12 16 20 24 28 32 36 40 44 48 52 56 60
伽馬校正後之亮度 (cd / m2)
灰度值

圖 31

七、指定代表圖：

(一)本案指定代表圖為：第（ 3 ）圖。

(二)本代表圖之元件符號簡單說明:

7	灰度基準電壓發生電路
23	D/A變換電路
23'	D/A變換部
24'	緩衝放大器
30	D/A變換器
31	輸出緩衝

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

（無）

而，能夠進行伽馬校正並將顯示信號轉換為像素電壓，而不大幅增加製造成本。

圖6表示圖3中所示之灰度基準電壓產生電路7之第1變形例。於此變形例中，灰度基準電壓產生電路7分別具有兩個切換開關作為配置於串聯電阻R0-R8之最外圍之可變電壓產生部VG1以及VG4。即，可變電壓產生部VG1為輸出電源電壓VAH以及VBL之一方之切換開關，可變電壓產生部VG4為輸出電源電壓VAL以及VBH之一方之切換開關。此等可變電壓產生部VG1以及VG4之切換開關分別依據來自控制器5之數值資料RD1以及RD4進行控制，以1水平掃描期間(1H)為單位交互切換選擇電壓VAH以及VAL之組以及電壓VBH以及VBL之組。結果，數值資料RD1以及RD4將通過此等切換開關實施簡單的D/A轉換。電壓VAH以及VAL分別為液晶施加電壓為正極性時之最大灰度基準電壓以及最小灰度基準電壓，電壓VBH以及VBL分別為液晶施加電壓為負極性時之最大灰度基準電壓以及最小灰度基準電壓。又，可變電壓產生部VG2以及VG3相對於電阻分壓位置維持對稱性，並配置位置與此等可變電壓產生部VG1以及VG4相比更位於內側，上述電阻分壓位置相當於像素電壓之中心位準。

於此第1變形例中，由於切換開關作為可變電壓產生部VG1以及VG4使用，因此可將可變輸出電壓之輸出端(通道)數維持在四個而將導致製造成本明顯增加之D/A轉換器30的總數降低至兩個。即，能夠將製造成本控制在較低範圍

例中，源極驅動器20之外側設置有複數個電阻RA1、RA2、RA3、RB1、RB2、RB3。電阻RA1、RA2、RA3分別與D/A轉換電路23內的輸入電阻群r0、r1、r2並聯連接，電阻RB1、RB2、RB3分別與D/A轉換電路23內的輸入電阻群r6、r7、r8並聯連接。此時，可按照電阻RA1-RA3、電阻RB1-RB3、以及輸入電阻群r0-r8之合成電阻比，由整體電壓降低電壓V1-V2,V7-V8之電壓比。

該變形例藉由於易產生灰度誤差之最大亮度(白顯示)附近以及最小亮度(黑顯示)附近消除灰度值之變化所對應的亮度差，並增大此等間灰度值之變化所對應的亮度差，可進而改善中間灰度之顯示。例如，當僅由輸出端CH4以及CH1施加電壓V0以及V9時，顯示信號之灰度值所對應之像素PX的透過率特性如圖13所示。該情形下，難以實施伽馬校正。又，例如由輸出端CH4、CH3、CH2以及CH1施加電壓V0、V3、V6以及V9時，顯示信號之灰度值之對應之像素PX之透過率特性如圖14所示。此時，可實施伽馬校正。與此相對，於如圖12所示之構造中，雖由輸出端CH4、CH3、CH2及CH1施加有電壓V0、V3、V6以及V9，但由於形成有校正電路，此校正電路選擇性地校正灰度基準電壓V1-V2,V7-V8，以便於電阻RA1-RA3以及電阻RB1-RB3為最大亮度(白顯示)附近或最小亮度(黑顯示)附近中至少一方，消除灰度值之變化所對應之亮度差，因此顯示信號之灰度值所對應之像素PX之透過率特性則如圖15中所示。

圖16表示圖1中所示之控制單元CNT之第1變形例。此變

97年12月29日修(更)正替換頁
P21~P24

藉由該控制，可改善由亮斑所導致的畫質降低。又，當配合該共通電壓Vcom之振幅控制同時控制像素電壓時，可進而促進改善效果。

圖19表示圖1中所示之控制單元CNT之第3變形例的動作。該變形例與圖16中所示之硬體構成相同，但於以下問題上則相異，即EPROM8保存有控制資訊，且該控制資訊用於向顯示面板DP內之特定線，即對於特定行像素PX變更共通電壓Vcom的中心位準。該特定線係例如顯示面板DP中之閃爍所對應之部分。控制器5基於該EPROM8內所保存之控制資訊以適當的時序於共通電壓產生電路6設定數值資料，例如圖19所示，臨時變化共通電壓Vcom的中心位準。此處，共通電壓產生電路6之控制時序根據與圖像信號同時由外部供給之垂直同步信號VSYNC以及水平同步信號HSYNC決定。

藉由該控制，可改善由閃爍所導致之畫質的低下。又，當配合該共通電壓Vcom的中心位準控制同時控制像素電壓時，會進而促進改善效果。

液晶施加電壓之像素PX的透過率特性係例如由於背光等影響如圖20所示每個像素PX產生分佈不均。

圖21表示圖1中所示之控制單元CNT之第4變形例。該變形例之硬體構造與圖16中所示者相同，但進而設有攝像機51以及微型機算計50，該攝像機51拍攝顯示面板DP，該微型計算機50用於解析從攝像機51獲得之圖像資訊。此等均用於於製造段階控制ROM寫入器9，EPROM8保持藉由ROM

寫入器9寫入之控制資訊，該控制資訊如圖20所示用於補償每個像素PX不均一之透過率特性。控制器5根據控制資訊，控制顯示面板DP內特定位置、即特定像素PX之像素電壓、及共通電壓Vcom之振幅。

此變形例能夠降低像素PX之透過率特性之分佈不均。

又，顯示面板DP若從斜方向觀察，則圖像反轉顯示，並出現反轉不均勻。因此，可於EPROM8設定使像素PX之每一行液晶施加電壓逐漸不同之灰度表，控制器5參照該灰度表對顯示信號實施灰度轉換。

又，當沒有接通液晶顯示裝置1的電源時，控制器5的構成亦可為例如先前圖7所示之利用切換開關33等將從灰度基準電壓產生電路7輸出之灰度基準電壓V0-V9設定為完全相同之任意電壓。此情形下，較好的是共通電壓Vcom亦設定為任意之電壓。於此構成下，可基本完全並迅速地消除因切斷電源而產生之殘像。

以下就本發明第2實施形態之液晶顯示裝置加以說明。該液晶顯示裝置除與如圖2中所示之D/A轉換電路23以及灰度基準電壓產生電路7相對應的部分外，其他與第1實施形態相同。因此，對於相同之部分使用相同之參照符號，省略相關的詳細說明。

圖22表示該液晶顯示裝置之電路結構，圖23表示圖22中所示之伽馬校正電路之結構。

此處，由於取樣&裝載鎖存端22實施262,144色之顏色顯示，因此含有複數個存儲器22A，該複數個存儲器22A用於

保存光三原色之紅色、綠色、藍色之三像素之顯示信號即6 bitx3(=18 bit)的數位資料。各6 bit資料中用64(=2^6)階段表示對應色之灰度值。如圖22所示，6 bit資料R0-R5表示紅色之灰度值，6 bit資料G0-G5表示綠色之灰度值，6 bit資料B0-B5表示藍色之灰度值。

解碼電路25含有複數個D/A轉換部23'，其使由各存儲器22A讀取之以6bit資料所表示之64階段的灰度值與從伽馬校正電路70輸出之64階段電壓一一對應。此等D/A轉換部23'將各灰度值轉換為灰度電壓後作為像素電壓輸出至液晶顯示電路側的源極線X。

該液晶顯示裝置中，灰度放大器70A以及灰度調整暫存器70B作為伽馬校正電路70而設置。灰度放大器70A含有灰度基準電壓產生電路7以及灰度電壓產生電路7A。

如圖23之電路圖所示，灰度放大器70A之構成為具有梯形電阻部71以及選擇器75A-75F，灰度電壓產生電路8之構成為具有放大器部76以及梯形電阻部78，灰度調整暫存器70B之構成為具有傾斜調整暫存器72、微調整暫存器73以及振幅調整暫存器74。

基準電壓依據上限電壓VDH、下限電壓VGS供給至梯形電阻部71中。梯形電阻部71具有複數個電阻，其不僅將該基準電壓分壓為複數個電壓，並實施伽馬校正。具體的是，可變電阻VR0、電阻PKH、可變電阻VRH、電阻PKM、可變電阻VRL、電阻PKL、電阻R1、可變電阻VR1按照此順序串

聯連接，進而於可變電阻VR0與電阻PKH之間，電阻RR、RG、RB通過開關SW1並聯連接並且可切換。

可變電阻VR0與VR1係用於調整灰度電壓之振幅者。電阻RR、RG、RB之切換控制可通過控制器5實現。電阻RR用於紅色伽馬校正，電阻RG用於綠色伽馬校正，RB用於藍色伽馬校正。電阻RR、RG、RB的電阻值，預先設置為適宜各顏色之伽馬校正的值。

電阻PKH、PKM、PKL用於對灰度值之灰度電壓大小進行微調整。可變電阻VRH、VRL用於調整表示灰度值之灰度電壓特性之特性曲線的傾斜度。

傾斜調整暫存器72將用於決定可變電阻VRH、VRL電阻值之值分別以3bit保存。並且，分別具有用於灰度值為正極性以及負極性時之暫存器，可根據極性進行相應的獨立設定。如圖24之一覽表所示，決定可變電阻VRH之電阻值之信號名於正極性用時為PRP0，於負極性用時則為PRN0；決定可變電阻VRL之電阻值之信號名於正極性用時為PRP1，於負極性用時則為PRN1。藉由設定該傾斜調整暫存器72之值，如圖25所示，可調整表示灰度值之灰度電壓特性之特性曲線的傾斜度。

振幅調整暫存器74分別以3 bit保存用於決定可變電阻VR0、VR1之電阻值的值。如圖24之一覽表所示，決定可變電阻VR0之電阻值之信號名於正極性用時為VRP0，於負極性用時為VRN0；決定可變電阻VR1之電阻值之信號名於正

97年12月29日修(更)正替換頁
1712P3

十、申請專利範圍：

1. 一種顯示信號處理裝置，其特徵在於：具備灰度基準電壓產生電路，其產生第1特定數量灰度基準電壓；信號轉換電路，其選擇性地使用從上述灰度基準電壓產生電路獲取之第1特定數量灰度基準電壓而將顯示信號轉換為像素電壓；及控制部，其係控制上述信號轉換電路以及上述灰度基準電壓產生電路；並且上述灰度基準電壓產生電路含有第2特定數量可變電壓產生部以及複數個電阻，該第2特定數量可變電壓產生部係分別產生可變為伽馬校正用之輸出電壓，該第2特定數量少於上述第1特定數量；該複數個電阻係以將於上述第2特定數量可變電壓產生部之輸出端間所獲取的差電壓分壓而獲取上述第1特定數量灰度基準電壓之方式連接；上述第2特定數量可變電壓產生電路分別含有複數個數位類比轉換器，該複數個數位類比轉換器係將數值資料轉換為輸出電壓。

2. 如請求項1之顯示信號處理裝置，其中上述灰度基準電壓產生電路含有作為上述第2特定數量可變電壓產生部之中配置於最外圍的一對可變電壓產生部之切換開關電路，該切換開關電路切換至少兩個電源電壓，且交互地輸出至上述複數個電阻全體之兩端；該可變電壓產生部。

3. 如請求項1之顯示信號處理裝置，其中上述灰度基準電壓產生電路含有保護電路，該保護電路係藉由檢出在任一上述第2特定數量可變電壓產生部中所產生之輸出電壓異常後，將所有上述可變電壓產生部之輸出電壓切換為

特定電壓，而保護上述信號轉換電路。

4. 如請求項1之顯示信號處理裝置，其中上述控制部具有輸出部，該輸出部係將由上述複數個數位類比轉換器所分別轉換之數值資料按照轉換時間長的順序串列輸出。

5. 如請求項1之顯示信號處理裝置，其中上述控制部具有輸出部，該輸出部係將由上述複數個數位類比轉換器所分別轉換之數值資料並列且同時輸出。

6. 如請求項1之顯示信號處理裝置，其中具有校正電路，該校正電路係選擇性地校正上述第1特定數量灰度基準電壓，以便於上述可變電壓產生部在最大亮度附近以及最小亮度附近之至少一方去掉灰度差，並供給至上述信號轉換電路。

7. 如請求項1之顯示信號處理裝置，其中上述控制部具有校正電路，該校正電路係校正上述顯示信號，以便於最大亮度附近以及最小亮度附近之至少一方去掉灰度差，並供給至上述信號轉換電路。

8. 一種顯示裝置，其特徵在於：含有複數個像素，其於第1以及第2電極之間分別保持液晶材料；灰度基準電壓產生電路，其產生第1特定數量灰度基準電壓；信號轉換電路，其選擇性地使用從上述灰度基準電壓產生電路所獲取之第1特定數量灰度基準電壓而將顯示信號轉換為施加於上述第1電極之像素電壓；共通電壓產生電路，其產生施加於上述第2電極之共通電壓；及控制部，其以週期性地位準反轉上述像素電壓以及共通電壓之方式控制上

述信號轉換電路以及上述共通電壓產生電路；並且上述灰度基準電壓產生電路具有第2特定數量可變電壓產生部以及複數個電阻，該第2特定數量可變電壓產生部係分別產生可變為伽馬校正用之輸出電壓，該第2特定數量少於上述第1特定數量；該複數個電阻係以將於上述第2特定數量之可變電壓產生部之輸出端間所獲取的差電壓分壓而獲取上述第1特定數量灰度基準電壓之方式連接；上述第2特定數量可變電壓產生電路分別含有複數個數位類比轉換器，該複數個數位類比轉換器係將數值資料轉換為輸出電壓。

9. 如請求項8之顯示裝置，其中上述控制部進而構成如下：保持對像素之控制資訊，並根據該控制資訊進行變更對上述像素之至少上述共通電壓振幅或中心位準之控制。

10. 如請求項8之顯示裝置，其中上述控制部構成如下：於切斷電源之前，進行將上述第1特定數量灰度基準電壓設定為特定之相同電壓之控制。

第 094105468 號專利申請案
中文圖式替換頁(97 年 12 月)

97年12月29日修(更)正替換頁

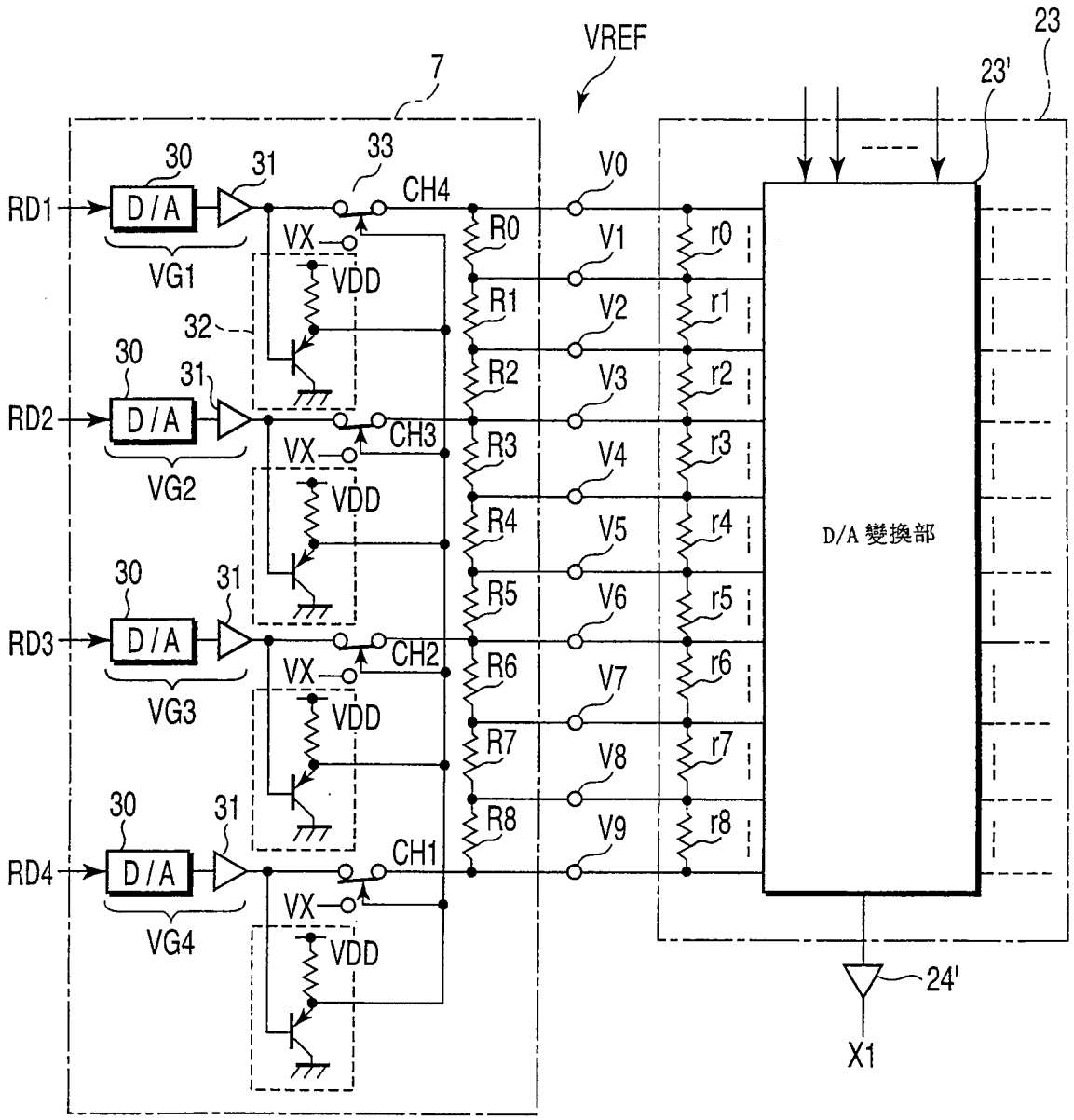


圖 7

97年12月29日修(更)正替換頁

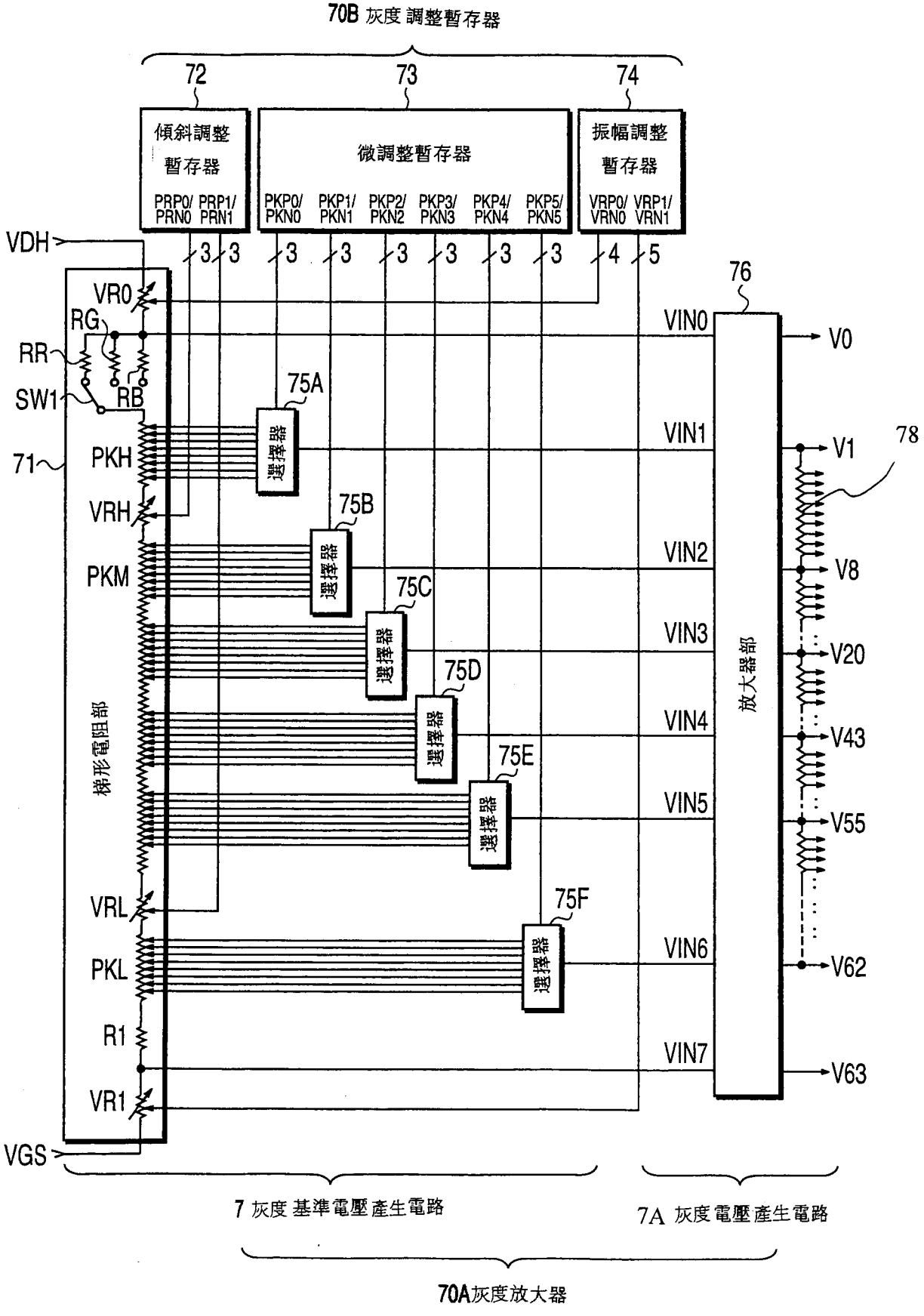


圖 23

97年12月29日修(更)正替換頁

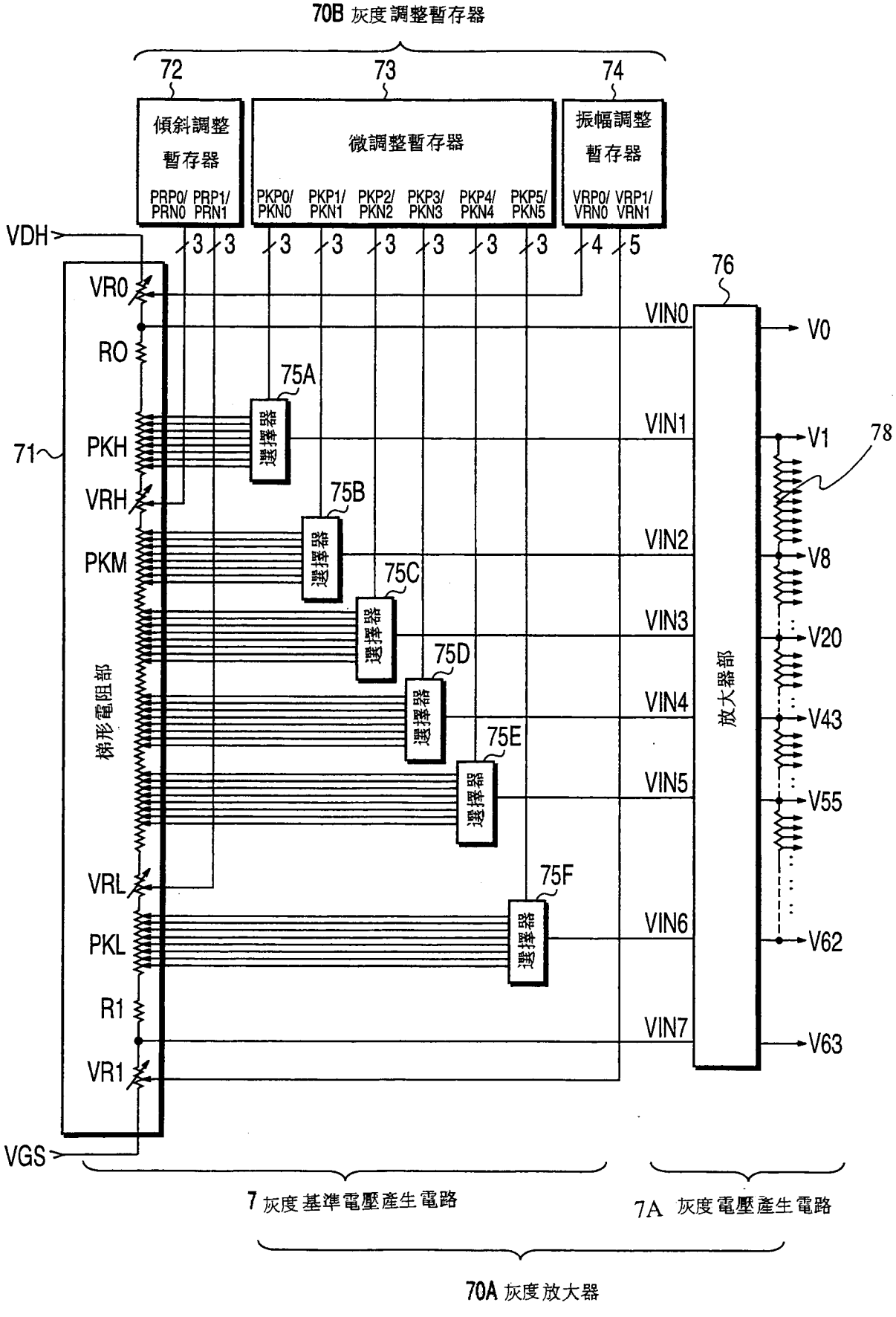


圖 28