

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和7年3月12日(2025.3.12)

【国際公開番号】WO2024/210103

【出願番号】特願2024-553847(P2024-553847)

【国際特許分類】

H 0 1 G 4 / 3 0 (2 0 0 6 . 0 1)

【 F I 】

H 0 1 G 4 / 3 0 2 0 1 C

H 0 1 G 4 / 3 0 2 0 1 M

H 0 1 G 4 / 3 0 2 0 1 Z

H 0 1 G 4 / 3 0 5 1 3

10

【手続補正書】

【提出日】令和6年12月17日(2024.12.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

20

【補正の内容】

【特許請求の範囲】

【請求項1】

誘電体層と内部電極層とが交互に積層されてなる活性部と、前記誘電体層と前記内部電極層との積層方向における前記活性部の両端にそれぞれ位置する第1被覆部および第2被覆部とを含む略直方体状の積層体であって、前記積層方向に互いに対向する第1面および第2面、互いに対向する第1端面および第2端面、ならびに、互いに対向する第1側面および第2側面を有する積層体と、

前記第1端面から、前記第1面および前記第2面にかけて位置する第1外部電極と、

前記第2端面から、前記第1面および前記第2面にかけて位置する第2外部電極と、を
含み、

30

前記第1外部電極および前記第2外部電極は、前記内部電極層の異なる内部電極層に接続され、

前記第1被覆部は、第1誘電体部と、前記第1端面に直交する第1方向における前記第1誘電体部の両端にそれぞれ位置する第1ダミー電極および第2ダミー電極と、を有し、

前記第2被覆部は、第2誘電体部と、前記第1方向における前記第2誘電体部の両端にそれぞれ位置する第3ダミー電極および第4ダミー電極と、を有し、

前記第1ダミー電極および前記第3ダミー電極は、前記第1端面に露出し、前記第2ダミー電極および前記第4ダミー電極は、前記第2端面に露出し、

前記第1ダミー電極、前記第2ダミー電極、前記第3ダミー電極および前記第4ダミー電極のうち少なくとも1つは、前記内部電極層よりも厚い、積層セラミックコンデンサ
。

40

【請求項2】

前記第1ダミー電極および前記第2ダミー電極は、前記第1面にさらに露出し、

前記第3ダミー電極および前記第4ダミー電極は、前記第2面にさらに露出する、請求項1に記載の積層セラミックコンデンサ。

【請求項3】

前記第1ダミー電極および前記第2ダミー電極は、前記第1側面および前記第2側面にさらに露出し、

前記第3ダミー電極および前記第4ダミー電極は、前記第1側面および前記第2側面に

50

さらに露出する、請求項 1 に記載の積層セラミックコンデンサ。

【請求項 4】

前記第 1 ダミー電極、前記第 2 ダミー電極、前記第 3 ダミー電極および前記第 4 ダミー電極のうちの前記少なくとも 1 つは、積層された複数のダミー電極層を含む、請求項 1 に記載の積層セラミックコンデンサ。

【請求項 5】

前記複数のダミー電極層は、誘電体材料からなる共材を含む、請求項 4 に記載の積層セラミックコンデンサ。

【請求項 6】

前記第 1 ダミー電極および前記第 2 ダミー電極の少なくとも一方と、前記第 1 誘電体部との界面が凹凸構造を有し、

前記第 3 ダミー電極および前記第 4 ダミー電極の少なくとも一方と、前記第 2 誘電体部との界面が凹凸構造を有する、請求項 1 に記載の積層セラミックコンデンサ。

【請求項 7】

前記第 1 被覆部は、前記第 1 方向における前記第 1 誘電体部の両端にそれぞれ位置する第 5 ダミー電極および第 6 ダミー電極と、をさらに有し、

前記第 2 被覆部は、前記第 1 方向における前記第 2 誘電体部の両端にそれぞれ位置する第 7 ダミー電極および第 8 ダミー電極と、をさらに有し、

前記第 5 ダミー電極および前記第 7 ダミー電極は、前記第 1 端面に露出し、前記第 6 ダミー電極および前記第 8 ダミー電極は、前記第 2 端面に露出する、請求項 1 に記載の積層セラミックコンデンサ。

【請求項 8】

前記第 1 ダミー電極、前記第 2 ダミー電極、前記第 5 ダミー電極および前記第 6 ダミー電極は、前記第 1 面にさらに露出し、

前記第 3 ダミー電極、前記第 4 ダミー電極、前記第 7 ダミー電極および前記第 8 ダミー電極は、前記第 2 面にさらに露出する、請求項 7 に記載の積層セラミックコンデンサ。

【請求項 9】

前記第 1 ダミー電極および前記第 2 ダミー電極は、前記第 1 側面にさらに露出し、

前記第 5 ダミー電極および前記第 6 ダミー電極は、前記第 2 側面にさらに露出し、

前記第 3 ダミー電極および前記第 4 ダミー電極は、前記第 1 側面にさらに露出し、

前記第 7 ダミー電極および前記第 8 ダミー電極は、前記第 2 側面にさらに露出する、請求項 7 に記載の積層セラミックコンデンサ。

【請求項 10】

前記積層方向において前記第 1 ダミー電極と前記内部電極層の間に位置し、前記内部電極層よりも厚み大きい第 1 中間ダミー電極と

前記積層方向において前記第 2 ダミー電極と前記内部電極層の間に位置し、前記内部電極層よりも厚み大きい第 2 中間ダミー電極と、

前記積層方向において前記第 3 ダミー電極と前記内部電極層の間に位置し、前記内部電極層よりも厚み大きい第 3 中間ダミー電極と、

前記積層方向において前記第 4 ダミー電極と前記内部電極層の間に位置し、前記内部電極層よりも厚み大きい第 4 中間ダミー電極とをさらに有する、請求項 1 に記載の積層セラミックコンデンサ。

10

20

30

40