



Patent dodatkowy
do patentu _____

Zgłoszono: 29.10.77 (P. 201860)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 10.04.78

Opis patentowy opublikowano: 20.02.1981

Int. Cl.² H03K 19/20

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Leonard Strzałkowski

Uprawniony z patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Sposób i układ eliminacji impulsów jednoczesnych z dwu ciągów impulsów asynchronicznych

1

Przedmiotem wynalazku jest sposób i układ eliminacji impulsów jednoczesnych z dwu ciągów impulsów asynchronicznych.

Wynalazek ma zastosowanie w dziedzinie techniki cyfrowej w układach, w których warunkiem poprawności działania jest niewystępowanie impulsów, których czasy trwania pokrywają się całkowicie lub częściowo. Przykładem zastosowania wynalazku może być układ licznika rewersyjnego.

Znany jest sposób eliminacji impulsów jednoczesnych opisany w książce p.t. „Półprzewodnikowe układy logiczne” P. Misiurewicz i M. Grzybek WNT Warszawa 1975. rozdz. 4.3.2. W sposobie tym używa się pomocniczy generator impulsów zegarowych i przetwarza się przy pomocy monoimpulsatorów ciągi impulsów asynchronicznych na ciągi impulsów synchronizowanych impulsami zegarowymi. Następnie eliminuje się z tych ciągów impulsy jednoczesne przez zastosowanie kombinacyjnych układów logicznych takich jak n.p. układ iloczynu logicznego.

Znany układ eliminacji impulsów według opisanego sposobu zawiera generator impulsów zegarowych oraz monoimpulsator jak również kombinacyjne układy logiczne.

W sposobie według wynalazku wytworzenie ciągów impulsów wyjściowych tylnym zboczem impulsów wejściowych. Impulsy wyjściowe otrzymuje się przy występowaniu wyróżnionego stanu przerzutników pomocniczych, który to stan ustawia

2

się przednim zboczem impulsów wejściowych. Stan przeciwny przerzutników ustawia się sygnałem iloczynu logicznego impulsów wejściowych.

Układ według wynalazku zawiera dwa przerzutniki pomocnicze, układ iloczynu logicznego oraz dwa układy monostabilne. Impulsy wejściowe doprowadzone są do wejść ustawiających przerzutników pomocniczych oraz do wejść inicjujących układów monostabilnych jak również do wejść układu iloczynu logicznego. Wyjścia przerzutników pomocniczych połączone są z wejściami warunkującymi układów monostabilnych. Wyjście układu iloczynu logicznego połączone jest z wejściami zerującymi przerzutników pomocniczych.

Sposób i układ według wynalazku pozwala wyeliminować impulsy jednoczesne bez konieczności stosowania generatora impulsów zegarowych. Stanowi ponadto rozwiązanie prostsze od stosowanych i zapewnia większą niezawodność działania.

Wynalazek jest objaśniony w przykładzie wykonania odtworzonym na rysunku, na którym fig. 1 przedstawia czasowy rozkład impulsów w poszczególnych punktach układu a fig. 2 schemat blokowy układu eliminacji impulsów jednoczesnych.

Dwa ciągi asynchronicznych impulsów wejściowych a i b są podawane na wejścia ustawiające w stan „1” pomocnicze przerzutniki 1 i 2. Przerzutniki te są ustawiane w stan „1” przednimi zboczami impulsów wejściowych a i b zaś w stan

„0” sygnałem „C” iloczynu logicznego tych impulsów podawanym na ich wejścia zerujące, za pośrednictwem układu iloczynu logicznego 3.

Układy monostabilne 4 i 5 są uruchamiane tylnym zboczem impulsów wejściowych a i b podawanych na wejścia inicjujące. Na wyjściach układów monostabilnych pojawiają się impulsy f i g odpowiadające impulsom wejściowym tylko wówczas gdy czasy trwania impulsów z ciągów a i b nie pokrywają się.

Stany sygnałów wyjściowych pomocniczych przerzutników 1 i 2 przedstawiają przebiegi d i e. Wyjścia tych przerzutników są połączone z wejściami warunkującymi układów monostabilnych 4 i 5. Jeżeli czasy trwania par impulsów wejściowych a i b przynajmniej częściowo się pokrywają to na wyjściach przerzutników 1 i 2 albo w ogóle nie występują impulsy albo powrót do stanu „0” następuje przed wystąpieniem tylnych zbroczy impulsów wejściowych. Taki przypadek przedstawiają pary a_1 i b_1 oraz a_3 i b_3 impulsów.

Zastrzeżenia patentowe

1. Sposób eliminacji impulsów jednoczesnych z dwu ciągów impulsów asynchronicznych, **znamienny**

ny tym, że wytworzenie impulsów wyjściowych (f) i (g) uzyskuje się przez uruchomienie układów monostabilnych (4) i (5) tylnym zboczem impulsów wejściowych (a) i (b), przy czym impulsy wyjściowe otrzymuje się przy występowaniu wyróżnionego stanu przerzutników pomocniczych (1) i (2), który to stan ustawia się przednim zboczem impulsów wejściowych (a) i (b) natomiast stan przeciwny przerzutników (1) i (2) ustawia się sygnałem iloczynu logicznego (3) impulsów wejściowych (a) i (b).

2. Układ eliminacji impulsów jednoczesnych z dwu ciągów impulsów asynchronicznych z zastosowaniem układu iloczynu logicznego, **znamienny** tym, że zawiera ponadto dwa przerzutniki pomocnicze oraz dwa układy monostabilne, przy czym impulsy wejściowe (a) i (b) doprowadzone są do wejść ustawiających przerzutników pomocniczych (1) i (2) oraz do wejść inicjujących układów monostabilnych (4) i (5) jak również do wejść układu iloczynu logicznego (3) natomiast wyjścia przerzutników pomocniczych (1) i (2) połączone są z wejściami warunkującymi układów monostabilnych (4) i (5), a wyjście układu iloczynu logicznego (3) połączone jest z wejściami zerującymi przerzutników pomocniczych (1) i (2).

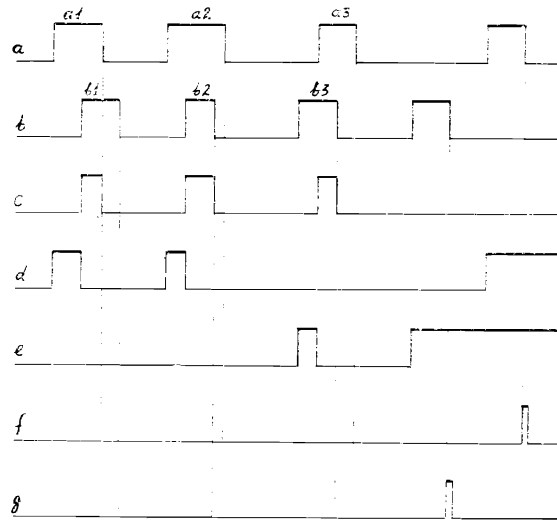


fig. 1

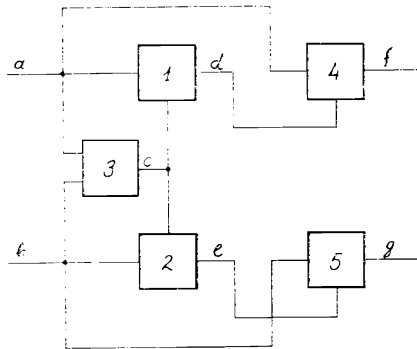


fig. 2