

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 21 年 11 月 5 日 (2009.11.5)

【公開番号】特開 2007-129239 (P2007-129239A)

【公開日】平成 19 年 5 月 24 日 (2007.5.24)

【年通号数】公開・登録公報 2007-019

【出願番号】特願 2006-300340 (P2006-300340)

【国際特許分類】

H 0 1 G 4/12 (2006.01)

H 0 1 G 4/30 (2006.01)

H 0 1 C 1/14 (2006.01)

H 0 1 F 17/00 (2006.01)

【F I】

H 0 1 G 4/12 3 5 2

H 0 1 G 4/12 3 4 9

H 0 1 G 4/12 3 6 4

H 0 1 G 4/30 3 0 1 C

H 0 1 G 4/30 3 1 1 D

H 0 1 G 4/30 3 1 1 E

H 0 1 C 1/14 Z

H 0 1 F 17/00 D

【手続補正書】

【提出日】平成 21 年 9 月 17 日 (2009.9.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

信号パッドが形成された表示パネルと、
前記表示パネル上に実装され前記信号パッドと接続されるチップ型電気素子と、
を具備し、前記チップ型電気素子は、
複数の誘電体層が積層された本体と、
前記複数の誘電体層を貫通するコンタクトホールと、
前記コンタクトホール内に埋め込まれる連結電極対と、
前記連結電極対と接続されると同時に前記本体の背面上に形成され前記信号パッドと電
氣的に接続される電極対と、
を具備することを特徴とする表示装置。

【請求項 2】

前記信号パッドと前記チップ型電気素子との間に形成され、これらを接続する導電フ
ィルムをさらに具備することを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記本体全面上に形成され前記電極対と接続される抵抗層をさらに具備することを特徴
とする請求項 1 に記載の表示装置。

【請求項 4】

前記複数の誘電体層の間に交互に形成されるとともに前記誘電体層を間に挟んで互いに
重畳され、前記外部電極対と電氣的に接続される内部電極対をさらに具備することを特徴

とする請求項 1 に記載の表示装置。

【請求項 5】

前記複数の誘電体層上に螺旋形態で形成され一端と他端が前記外部電極対と接続される内部電極をさらに具備することを特徴とする請求項 1 に記載の表示装置。

【請求項 6】

前記本体の背面の両側外郭部に形成されるアラインマークをさらに具備することを特徴とする請求項 1 に記載の表示装置。

【請求項 7】

前記チップ型電気素子は、チップキャパシタ、チップ抵抗、チップインダクタ、チップダイオード及びチップバリスタのうち少なくともいずれか 1 つであることを特徴とする請求項 1 に記載の表示装置。

【請求項 8】

複数の誘電体層を積層して本体を形成する段階と、

前記複数の誘電体層のうち少なくともいずれか 1 つの層を貫通する一対のコンタクトホールを形成する段階と、

前記各コンタクトホール内に連結電極を埋め込む段階と、

前記各連結電極に前記本体の背面に形成される外部電極を接続する段階と、
を含むことを特徴とするチップ型電気素子製造方法。

【請求項 9】

前記本体の前面に前記外部電極と接続される抵抗層を形成する段階をさらに含むことを特徴とする請求項 8 に記載のチップ型電気素子製造方法。

【請求項 10】

前記誘電体層を間に挟んで互いに重畳され、前記外部電極と電氣的に接続される内部電極を前記複数の誘電体層間に交互に形成する段階をさらに含むことを特徴とする請求項 8 に記載のチップ型電気素子製造方法。

【請求項 11】

その一端と他端が前記外部電極とそれぞれ接続される内部電極を前記複数の誘電体層上に螺旋形態で形成する段階をさらに含むことを特徴とする請求項 8 に記載のチップ型電気素子製造方法。

【請求項 12】

前記本体背面の両側外郭部にアラインマークを形成する段階をさらに含むことを特徴とする請求項 8 に記載のチップ型電気素子製造方法。