

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04B 1/30 (2006.01)



[12] 发明专利说明书

专利号 ZL 02820012.8

[45] 授权公告日 2008 年 2 月 27 日

[11] 授权公告号 CN 100372239C

[22] 申请日 2002.9.12 [21] 申请号 02820012.8

[30] 优先权

[32] 2001.10.11 [33] EP [31] 01203858.4

[86] 国际申请 PCT/IB2002/003779 2002.9.12

[87] 国际公布 WO2003/034602 英 2003.4.24

[85] 进入国家阶段日期 2004.4.9

[73] 专利权人 NXP 股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 D·M·W·里纳尔特斯

[56] 参考文献

US5613233A 1997.3.18

US6021323A 2000.2.1

US5630228A 1997.5.13

CN1275270A 2000.11.29

审查员 张仁杰

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 王波波

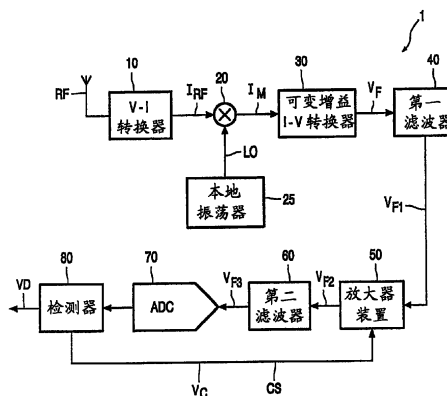
权利要求书 2 页 说明书 6 页 附图 2 页

[54] 发明名称

直接变换接收器

[57] 摘要

接收器包括一用来接收第一信号的输入端，所述接收器还包括一用来产生周期信号的本机振荡器，该接收器还包括一用来产生第三信号的混频器，该第三信号代表第二信号和该周期信号的组合，所述接收器的特征在于：它还包括一电压-电流变换器，用来接收第一信号和产生作为该第一信号的电流指示的第二信号。该混频器包括多个可控开关。该接收器还包括一与该无源混频器耦合的可变增益电流-电压变换器(VGIV)，该 VGIV 接收该第三信号并产生第一电压信号，所述第一电压信号与该第三信号保持线性关系。



1. 接收器(1),包括一用来接收第一信号(RF)的输入端,所述接收器还包括一用来产生周期信号(L0)的本机振荡器(25),该接收器(1)还包括一用来产生第三信号(I_M)的混频器(20),该第三信号代表第二信号(I_{RF})和该周期信号(L0)的组合,所述接收器的特征在于:

- 该接收器(1)还包括一电压-电流变换器(10),用来接收第一信号(RF)和产生作为该第一信号(RF)的电流指示的第二信号(I_{RF}),
- 该混频器(20)包括多个可控开关,
- 该接收器(1)还包括一与该混频器(20)耦合的可变增益电流-电压变换器(30),该可变增益电流-电压变换器(30)接收该第三信号(I_M)并产生第一电压信号(V_F),所述第一电压信号与该第三信号(I_M)保持线性关系。

2. 按照权利要求1的接收器(1),其中该电压-电流变换器(10)是一跨导放大器。

3. 按照权利要求1的接收器(1),其中该第一信号是一差动信号。

4. 按照权利要求1的接收器(1),其中该第三信号(I_M)是一零-IF信号。

5. 按照权利要求1的接收器(1),其中该周期信号(L0)包括第一分量(I)和第二分量(Q),该第一分量(I)相对于第二分量(Q)是正交的。

6. 按照权利要求1的接收器(1),其中多个可控开关包括CMOS晶体管。

7. 按照权利要求1的接收器(1),其中该可变增益电流-电压变换器(30)是与一第一滤波器(40)耦合的,该第一滤波器(40)被安排来产生第二电压信号(V_{F1}),与该第一电压信号(V_F)所包含的寄生分量相比起来,所述第二电压信号(V_{F1})具有减少了量值的一组寄生分量。

8. 按照权利要求7的接收器(1),其中该第一滤波器(40)是与一放大装置(50)耦合的,所述放大装置(50)还与第二滤波器(60)耦

合, 该放大装置被设计来产生第三电压信号 (V_{F2}), 该第二滤波器 (60) 被安排来产生第四信号 (V_{F3}), 与该第二电压信号 (V_{F1}) 所包含的寄生分量相比起来, 所述第四信号 (V_{F3}) 具有减少了量值的第二组寄生分量, 所述放大装置 (50) 被设计来放大第二电压 (V_{F1}) 以便补偿在第二滤波器 (60) 中的损耗。

9. 按照权利要求 8 的接收器 (1), 其中, 使该第二滤波器 (60) 与一模拟-数字变换器 (70) 耦合, 所述模拟-数字变换器将从第二滤波器接收的第四信号 (V_{F3}) 变换成一种传送到检测器 (80) 的二进制信号。

10. 按照权利要求 9 的接收器 (1), 其中, 该检测器 (80) 产生一控制信号 (V_C), 用来控制该放大装置 (50) 的放大。

直接变换接收器

技术领域

本发明涉及一种接收器，包括一用来接收第一信号的输入端，所述接收器还包括一用来产生周期信号的本机振荡器，该接收器还包括一用来产生第三信号的混频器，该第三信号代表第二信号和该周期信号的组合。

背景技术

这样的接收器是在通信中广泛使用的装置。它们的用途涉及很宽的范围，如通过有线或无线信道的数字或模拟通信。而且，根据输入信号的载波频率的情况这些接收器的内部结构彼此是大大不同的。当载波频率很高，也就是高到几十 GHz 时，通常应用第一降频变换，因而得到一低频信号。所述降频变换是在第一混频器中实现的，在这第一混频器中由第一本机振荡器产生的第一周期信号与该输入信号组合，所述输入信号是预先经过放大的。该第一混频器产生第一中频（IF）信号，这第一中频信号被进一步施加到第二混频器去进行第二降频变换。该第二混频器将该第一 IF 信号与由第二本机振荡器产生的第二周期信号相组合，产生一第二 IF 信号。该第二 IF 信号通常是 0-IF 或低-IF 信号。这里应该指出，在这种已知的接收器中功率的消耗是相当高的，因为它们使用了两个振荡器和两个混频器，而且它们的主要的增益是在高频范畴获得的。

获得该 IF 信号的另一可能性是只利用一个混频器，通常是一正交混频器，和一个本机振荡器，正常为一正交振荡器，将该高频的输入信号直接降频变换成 0-IF 或低-IF 信号。

这种结构可从专利 WO-01/37436 A2 得知。在这专利申请中提出了一种接收器的结构。所述接收器在 0-IF 或低-IF 信号下运作，也就是在对该输入信号进行降频变换之后所得到的信号下运作。在与可控放大器耦合的复数滤波器的串联过程中，该 IF 信号被滤波和放大。这个申请集中在减少对输入信号进行降频变换之后的功率消耗上。人们注意到，只要混频器的输入适合于该输入信号就可将该高频输入信号直

接施加到该混频器上。例如，如果该混频器具有一相当高的输入阻抗则该输入信号就应是电压，而如果该混频器具有相当低的输入阻抗则该输入信号就应是电流。此外，凡是在可能这样做的地方，它都有益于减少功率消耗，而且同时还可保持该接收器的所有主要技术特点。

发明内容

因而本发明的目的在于提供一具有相当低功率消耗的接收器。

按照本发明，这是在权利要求1的前言中所描述的装置中实现的，其特征在于：

- 该接收器还包括一电压-电流变换器，用来接收第一信号和产生第二信号来作为该第一信号的电流指示，
- 该混频器包括多个可控开关，
- 该接收器还包括一与无源混频器耦合的可变增益的电流-电压变换器，该可变增益电流-电压变换器接收第三信号并产生第一电压信号，所述第一电压信号与该第三信号保持一线性关系。

通常该接收器所接收的第一信号在相当高的频率范围内，例如几十GHz，都是电压信号。该接收器包括一电压-电流变换器，该电压-电流变换器接收第一输入信号并产生是电流的第二信号，所述的电流就是该第一信号的指示。该电压-电流变换器提供一相当高的输入阻抗来适应该第一信号。当多个接收器耦合到提供第一信号的同一发生器时，该接收器就具有相当高的输入阻抗，因而这些接收器不会使该发生器负荷过大。这就允许较多的接收器耦合到同一发生器上。该电压-电流变换器产生与第一信号成比例的第二信号，所述的电压-电流变换器没有功率增益。该第二电流信号被进一步输入到一混频器去与该周期信号组合，所述混频器产生一第三信号。当考虑到该第一信号具有第一频率而该周期信号具有第二频率时，则该第三信号就是该第一频率和第二频率之差的指示。最好是，第一频率和第二频率之差接近0，也就是，存在一零-IF的接收器。为了减小该接收器的功率消耗，该混频器是无源的，也就是，它包括一些无源开关。无源开关被认为是这样一种开关，其在处于ON状态或OFF状态时，功率消耗都有效地等于0，ON状态就是信号通过开关时的状态，OFF状态就是信号不通过开关时的状态。在本发明的实施例中CMOS晶体管被用作无源开关。该可变增

益电流-电压变换器将该第三信号加以变换和放大,并产生第一电压信号。因为该第三信号只包括相当低的频率信号,因而放大是较易实现的。在该接收器的实施例中一对电阻决定着该可变增益电流-电压变换器的放大。该电阻值可用电信号,例如电压信号或电流信号控制,也可用非电信号,如温度或光信号控制。

对下述方面进行观察:

- 该电压-电流变换器可以用像跨导放大器那样的有源方式或用具有简单电阻的无源方式实现,

- 当它被用在网络中时该接收器一正交振荡器就被用作本机振荡器,该正交振荡器产生一具有两个分量的周期信号,也就是处于正交状态的第一分量 I 和第二分量 Q,每种分量都具有一最高的电平和一最低的电平,

- 该可变增益电流-电压变换器可以是一跨阻抗放大器。

由可变增益电流-电压变换器产生的第一电压信号在第一滤波器中被进一步低通滤波,以便减少包含在该第一电压信号中的高频寄生分量。为了将功率消耗保持在一低水平上,该第一滤波器是一无源滤波器。当功率消耗要求不高时,该第一滤波器也可是有源滤波器。在其它的应用中该第一滤波器可以是一与可变增益电流-电压变换器一起集成在同一芯片上的电容。该第一滤波器产生一第二电压信号,输入到一放大装置。该放大装置产生一第三电压信号,输入到第二滤波器,所述第二滤波器消除了包含在第一电压信号中的邻近信道和象频。像先前所提及的那样,为了保持低功率消耗,该第二滤波器也是无源的,但它也可以是有源的,这取决于该应用,也就是在功率消耗不是一重要参数的应用中就可是有源的。由第二滤波器产生的信号被输入一模拟-数字变换器中以获得二进制信号,该二进制信号在一检测器中被解调。该检测器与该模拟-数字变换器耦合并产生一解调信号和一控制信号。该放大装置对第一滤波器和第二滤波器中的损耗进行补偿,而且它是受该解调器产生的控制信号所控制,以便使该解调信号保持一非常恒定的电平。进一步观察到,当利用零-IF 时该模拟-数字变换器可具有一带宽,该带宽基本上是在使用低-IF 时所要求的带宽的一半。

本发明的上述的和其它的特点和优点将从下述本发明的示范性

实施例和下述参考附图显而易见。

附图说明

图 1 描述了一按照本发明的接收器的框图，

图 2 较详细地描述了一按照本发明的部分接收器的实施例，

图 3 描述了一按照本发明用 CMOS 晶体管实现的混频器的实施例。

具体实施方式

图 1 描画了一按照本发明的接收器 1 的框图。该接收器包括电压-电流变换器 10，它接收第一信号 RF 并产生是电流的第二信号 I_{RF} ，所述电流是该第一信号 RF 的指示。该第二信号 I_{RF} 被输入到混频器 20。该混频器 20 使该第二信号 I_{RF} 与由本机振荡器 25 产生的周期信号 LO 组合。该混频器 20 产生一第三信号 I_M 。当考虑到该第一信号 RF 具有第一频率和该周期信号 LO 具有第二频率时，则第三信号 I_M 就是第一频率和第二频率之差的指示。最好是，该第一频率和第二频率之差接近于 0，也就是接收器 1 是一零-IF 接收器。为了减少该接收器 1 的功率消耗，该混频器包括多个可控无源开关。在本发明的实施例中该可控开关是 CMOS 晶体管。该第三信号 I_M 被输入到一可变增益电流-电压变换器 (VGIV) 30 中，所述 VGIV 30 被设想成产生第一电压信号 V_F 。VGIV 30 具有一参数表示该第一电压信号 V_F 和第三信号 I_M 之间的比率。通常该参数被表示成 V_F 和 I_M 的比率，在这种情形，它代表跨阻抗。该 VGIV 30 对该第三信号 I_M 进行变换和放大。因为该第三信号 I_M 是一相当低的频率的信号，所以放大是容易实现的。

由该 VGIV 30 产生的第一电压信号 V_F 在第一滤波器 40 中被进一步低通滤波，以便减少包含在该第一电压信号 V_F 中的高频寄生分量。为了将功率消耗保持在一低水平上，该第一滤波器 40 是一无源滤波器。当功率消耗不是要求很高时，该第一滤波器也可是一有源滤波器。在其它的应用中该第一滤波器 40 可以是一与 VGIV 30 一起集成在同一芯片上的电容。该第一滤波器 40 产生一第二电压信号 V_{F1} ，该第二电压信号被输入到一放大装置 50 中。该放大装置 50 产生一第三电压信号

V_{F2} , 该第三电压信号被输入到第二滤波器 60 中, 所述第二滤波器 60 消除了包含在该第一电压信号 V_F 中的邻近信道和像频。为了保持低功率消耗, 该第二滤波器 60 也是无源的, 但它也可以是有源的, 这取决于该应用, 也就是在功率消耗不是一重要参数的应用中就可是有源的。由第二滤波器 60 产生的信号是第四电压信号 V_{F3} , 该信号被输入一模拟-数字变换器 70 中以获得二进制信号, 该二进制信号在一检测器 80 中被解调。该检测器 80 与模拟-数字变换器 70 耦合并产生一解调信号 V_D 和一控制信号 V_C 。该放大装置 50 对第一滤波器 40 和第二滤波器 60 中的损耗进行补偿, 而且它受该解调器产生的控制信号 V_C 控制, 以便使该解调信号 V_D 保持一非常恒定的电平。进一步观察到, 当利用 0-IF 时该模拟-数字变换器 70 可具有一带宽, 该带宽基本上是在使用低-IF 时所要求的带宽的一半。

图 2 按照本发明较详细地描述了一接收器 1 的一部分的实施例。该电压-电流变换器 10 包括一对晶体管 T1, T2, 两者具有相互耦合的源极。两晶体管还与第一电流源 101 耦合来加偏压, 而且它们还在其漏极处具有一第二电流源 102 作负载。该第一信号 RF 被认为是差动的, 但本技术的普通人员却可容易导出一适于使用单极或单端信号的原理图。该电压-电流变换器 10 具有相当高的由第一电流源 101 决定的输入阻抗, 并在其输出端, 也就是晶体管 T1 和 T2 的漏极, 提供第二信号 I_{RF} , 第二信号是一差动电流。第二信号 I_{RF} 被输入到一与可变增益电压-电流变换器 (VGIV) 30 耦合的混频器 20。该混频器 20 包括多个可控开关 S1, S2, S3, S4, 它们周期性地将节点 A 与节点 C 或 D 和将节点 B 与节点 C 或 D 耦合。

在图 2 所示的实施例中, 考虑到本机振荡器产生一周期性的信号, 该信号具有两个相互正交的分量, 即 Q 和 I。此外, 在图 2 中只图示出 I 的路径, 该 Q 的路径基本上是与 I 的路径相同的。当 I 分量具有其最高的电平时, 它就控制开关 S1 和 S3 处于导电状态, 而当它具有最低的电平时它就控制开关 S2 和 S4 处于导电状态, 这导电状态用附加在开关 S2 和 S4 的控制极上的小圆圈来暗示。当该控制信号, 即 I, 具有其最高电平时, 开关 S1 就使节点 A 与节点 C 耦合, 而开关 S3 则使节点 B 与节点 D 耦合。当控制信号, 即 I 具有最低的电平时, 则开关 S2 就使节点 A 与节点 D 耦合, 而开关 S4 就使节点 B 与节点 C 耦合。I

分量的频率基本上与第一信号 RF 的频率相等，因而得到一 0-IF 接收器。由混频器 20 传送的第三信号 I_m 被输入到 VGIV 30 中。该 VGIV 30 具有相当高的输入阻抗，它比控制电阻 R 的阻抗高得多。该 VGIV 30 产生第一电压信号 V_p ，该信号与 R 和 I_m 的乘积成比例。作为一直接的结果，该第一电压信号 (I_m) 可通过控制电阻 R 来加以控制。该电阻可以以几个方式或者被电信号，即电压信号或电流信号，或者被非电信号，如温度信号或光信号控制。

如图 3 所示，该可控开关可以是一些 CMOS 晶体管。在图 3 中晶体管 M_i ，与图 2 中的 SI 相应，其中 $i=1, 2, 3, 4$ 。此外，信号 $\bar{i}$ 是 i 的相反信号，因而每当信号 i 具有其最高电平时信号 $\bar{i}$ 就具有其最低电平。换句话说，图 3 中的电路就以与图 2 中电路同样的方式工作。

应该注意该可控开关也可是一些双极晶体管或无源开关。此外电阻 R 可以是能受电压或电流控制的 CMOS 晶体管、受温度控制的热敏电阻、光控器件，如受光控制的光电晶体管。

应注意，本发明的保护范围并不限于这里描述的一些实施例。本发明的保护范围也不受权利要求中参考号码的限制。“包含”一词并不排斥除权利要求所提及的那些以外的其它部件。在元件之前的字“a(n)”并不排除多个这些元件。形成本发明的部件的装置可以以专用硬件的形式或以编程的通用处理机的形式来实现。本发明保留了每种新的特点或特点的组合。

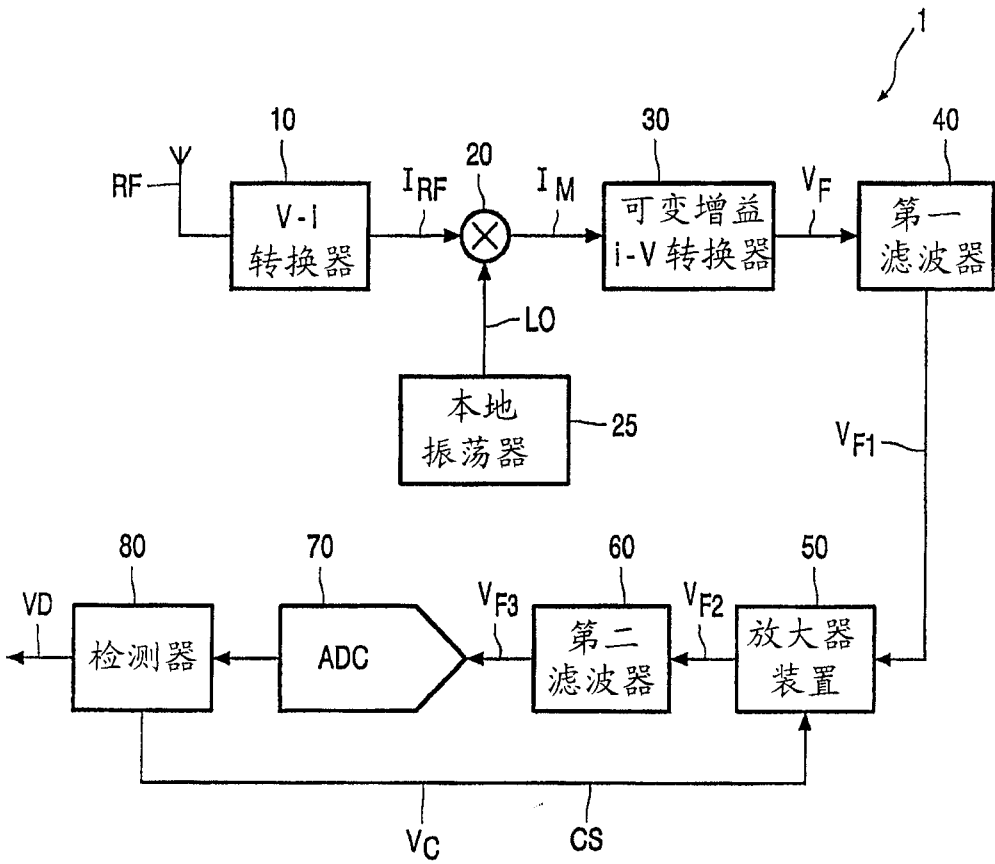


图 1

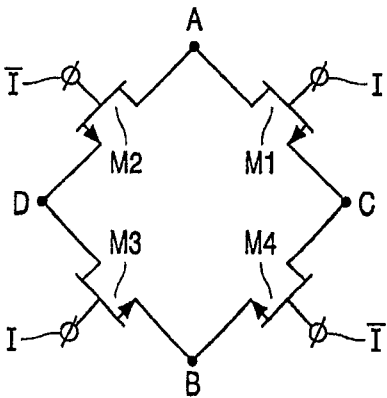


图 3

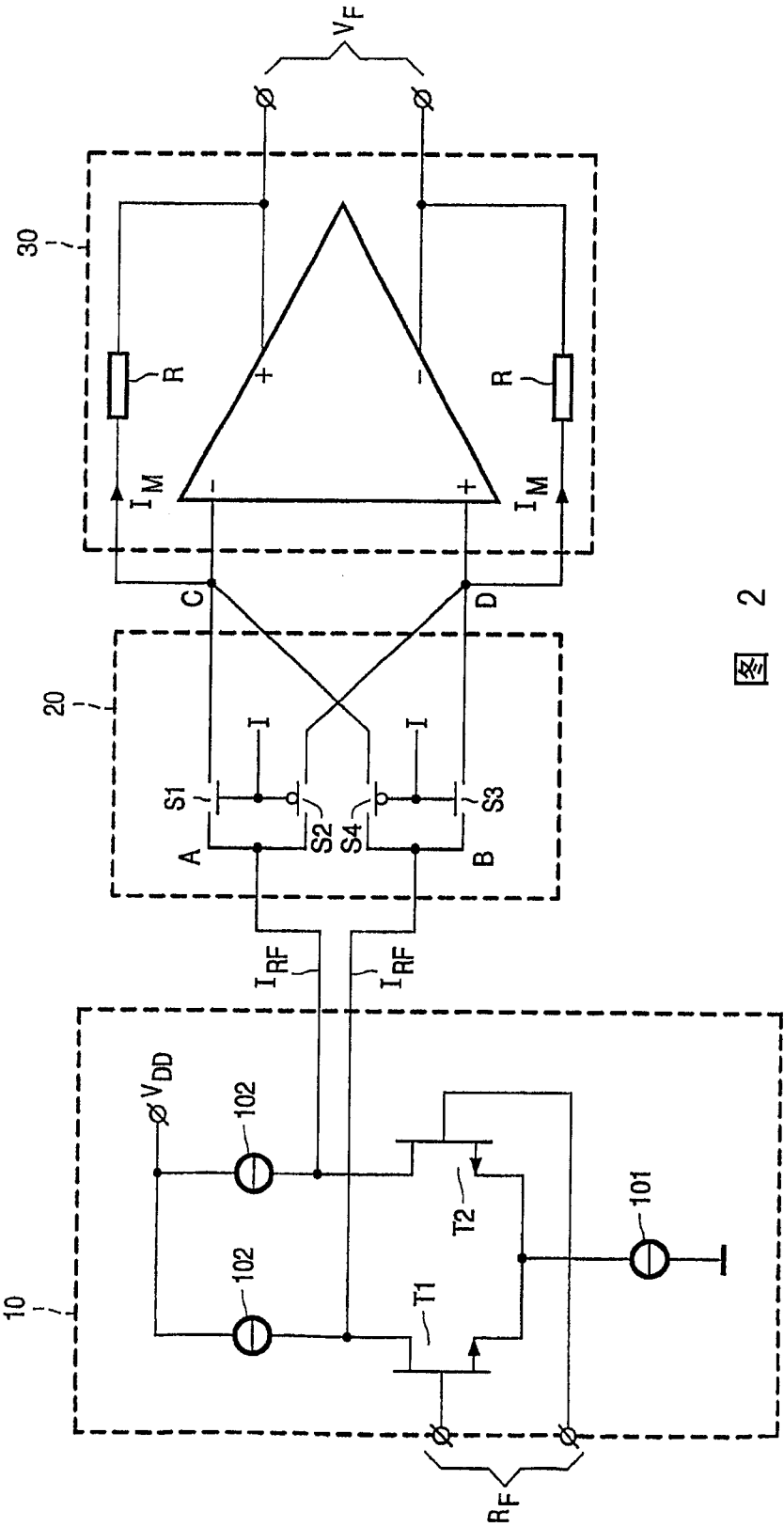


图 2