

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

(11)798831

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 24.10.78 (21)2677506/18-24

(51)М. Кл.³

с присоединением заявки № -

G 06 F 7/60

(23) Приоритет -

Опубликовано 23.01.81, Бюллетень № 3

(53) УДК 681.325
(088.8)

Дата опубликования описания 26.01.81

(72) Авторы
изобретения

Р.М.Гайдучок, Н.В.Кирианки и С.С.Кочеркевич

(71) Заявитель

(54) УМНОЖИТЕЛЬ ЧАСТОТЫ

1

2

Изобретение относится к измерительной технике и, в частности, может найти применение в информационно-измерительных и управляющих системах, где требуется синхронизация работы вторичных измерительных устройств, а также повышение быстродействия и точности измерения.

Известен умножитель частоты, содержащий счетчики, генератор тактовых импульсов, блок сравнения, два делителя частоты, регистр, триггер управления и элементы И, ИЛИ [1].

Недостатком его является малая точность измерения полученной частоты на выходе.

Наиболее близким к предлагаемому является умножитель частоты, содержащий генератор опорной частоты, последовательно соединенные суммирующий счетчик, схему записи, регистр, схему переноса и вычитающий счетчик, а также формирователь импульсов, схему дифференцирования и распределения, управляющий триггер, вспомогательный счетчик, схему фиксации нуля, два ключа и дополнительный опорный генератор [2].

Недостатком его является также низкая точность.

Цель изобретения - повышение точности умножения. Поставленная цель достигается тем, что в умножитель частоты, содержащий генератор опорной частоты, выходом подключенный к управляющему входу вычитающего счетчика, выходы которого соединены с входами блока фиксации нуля, выход которого подключен к первым входам соответствующих элементов И группы, выходы которых, кроме элемента И группы младшего разряда, соединены с информационными входами вычитающего счетчика, а вторые входы элементов И группы - с выходами регистра, суммирующий счетчик, формирователь импульсов, вход которого является входом умножителя, в него введены делитель частоты и два триггера, причем счетный вход первого триггера подключен к выходу блока фиксации нуля, а выход подключен к выходу умножителя и к третьему входу элемента И группы младшего разряда, выход которого подключен к отдельному входу второго триггера, выход которого подключен к входам младшего разряда вычитающего счетчика, а счетный вход - к выходу генератора опорной частоты к первому входу делителя

частоты, второй вход которого подключен к выходу формирователя импульсов, управляющему входу регистра и первому входу суммирующего счетчика, второй вход которого подключен к выходу делителя частоты, а выходы - к информационным входам регистра.

На чертеже представлена блок-схема предлагаемого умножителя частоты,

Умножитель частоты содержит генератор 1 опорной частоты, делитель 2 частоты, формирователь 3 импульсов, суммирующий счетчик 4, регистр 5, группу элементов И 6 перезаписи, второй триггер 7, вычитающий счетчик 8, блок 9 фиксации нуля и первый триггер 10.

Работает устройство следующим образом.

Формирователь 3 формирует импульсы начала и конца периода, которые производят сброс делителя 2 частоты, перезапись состояния счетчика 4 импульсов в запоминающий регистр 5 и последующий сброс счетчика 4 импульсов. При этом от импульса начала периода до импульса конца периода в счетчике 4 импульсов формируется число N_T , которое по окончании периода заносится в регистр 5. Через двухвходовые элементы 46 перезаписи число $\text{ent}\left\{\frac{N_T}{2}\right\}$ (целая часть) из регистра 5 перезаписывается в вычитающий счетчик 8 импульсов. Младший разряд числа N_T из запоминающего регистра 5 записывается в триггер 7 через трехвходовый элемент 46 перезаписи один раз за два раза открытия остальных двухвходовых элементов И 6. Если в младшем разряде числа N_T нуль, то на выходе триггера 7 устанавливается единичное состояние, открывающее $j.k-t$ входы вычитающего счетчика 8, и первый после конца периода импульс тактовой частоты генератора 1 начинает производить вычитание импульсов счетчика 8 из числа $N_T/2$. Как только в счетчике 8 устанавливается состояние "0", срабатывает блок 9 и производит одновременно переброс триггера 10, что приводит к закрытию трехвходового элемента И 6 и перезапись числа N_T в вычитающий счетчик 8. Цикл вычитания повторяется и снова в конце его срабатывает блок 9, который перебрасывает триггер 10 в исходное состояние. Таким образом, триггер 10 производит деление на два выходной умноженной частоты из блока 9, а ввиду того, что в вычитающем счетчике 8 записывается число $N_T/2$, а не N_T , то частота импульсов из блока 9 получается вдвое больше, что в общем не приводит к уменьшению коэффициента умножения. В результате этого на выходе устройства получают импульсы типа

"меандр", частота которых не уменьшается вдвое, что в свою очередь не приводит к увеличению погрешности измерения умноженной частоты.

Если в младшем разряде числа N_T единица, то на выходе триггера 7 устанавливается нулевое состояние, запрещающее по $j.k$ -входам вычитающего счетчика его работу, и поэтому первый после конца периода импульс тактовой частоты генератора 1 не начинает производить вычитание импульсов из счетчика 8, а перебрасывает триггер 7, что приводит к открытию $j.k$ -входов счетчика 8 и началу вычитания из него числа $N_T/2$. Как только в счетчике 8 установится состояние "0", срабатывает блок 9; он перебрасывает одновременно триггер 10, который в свою очередь закрывает трехвходовый элемент 4,6 и он же открывает двухвходовый элемент И 6 и производит запись числа $N_T/2$ в счетчик 8. Цикл вычитания повторяется. Поэтому снова срабатывает блок 9, он перебрасывает триггер 10 в исходное состояние, что приводит к открытию всех элементов И 6, в результате в триггере 7 снова записывается "1" младшего разряда, а в счетчике 8 число $N_T/2$. Триггер 7 снова не пропускает первый импульс генератора 1 на счетчик 8 и вычитание начинается с второго импульса. Процесс продолжается циклически до нового значения N_T , которое записывается в запоминающий регистр 5 в конце последующего нового периода.

Таким образом, каждый импульс типа "меандр" выходной частоты умножителя получается в результате двух вычитаний числа $N_T/2$ счетчика 8. В случае если в младшем разряде "0" и с учетом единицы младшего разряда регистра 5 на триггере 7, если число $N_T/2$ содержит дробную часть, т.е. N_T содержит "1" в младшем разряде, то в первом цикле вычитается число $1 + N_T/2$, а во втором - $N_T/2$. При этом выходная частота умноженного сигнала не уменьшается вдвое и получаемый на выходе умножителя сигнал типа "меандр" позволяет повысить точность измерения до величины $\pm 0,5$ единицы младшего разряда, т.е. повышается стабильность показаний и улучшается условия синхронизации при использовании такого умножителя в информационно-измерительных системах

Формула изобретения

Умножитель частоты, содержащий генератор опорной частоты, выходом подключенный к управляющему входу вычитающего счетчика, выходы которого соединены с входами блока фикса-

ции нуля, выход которого подключен к первым входам соответствующих элементов И группы, выходы которых, кроме элемента И группы младшего разряда, соединены с информационными входами вычитающего счетчика, а вторые входы элементов И группы - с выходами регистра, суммирующий счетчик, формирователь импульсов, вход которого является входом умножителя, отличающийся тем, что, с целью повышения точности, в него введены делитель частоты и два триггера причём счетный вход первого триггера подключен к выходу блока фиксации нуля, а выход подключен к выходу умножителя и к третьему входу элемента И группы младшего разряда, выход которого подключен к раздельному входу второго триггера, выход ко-

торого подключен к входам младшего разряда вычитающего счетчика, а счетный вход - к выходу генератора опорной частоты и первому входу делителя частоты, второй вход которого подключен к выходу формирователя импульсов, управляемому входу регистра и первому входу суммирующего счетчика, второй вход которого подключен к выходу делителя частоты, а выходы - к информационным входам регистра.

5

10

15

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 498624, кл. G 06 G 7/16, 22.03.74.

2. Авторское свидетельство СССР № 503238, кл. G 06 F 7/52, 28.06.74 (прототип).

