



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) DE 10 2007 009 549 A1 2008.10.09

(12)

Offenlegungsschrift

(21) Aktenzeichen: 10 2007 009 549.1

(22) Anmeldetag: 27.02.2007

(43) Offenlegungstag: 09.10.2008

(51) Int Cl.⁸: **G01R 31/28** (2006.01)
G01R 31/26 (2006.01)

(71) Anmelder:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Zimmermann & Partner, 80331 München

(72) Erfinder:
Mielke, Frank Christian, 47877 Willich, DE

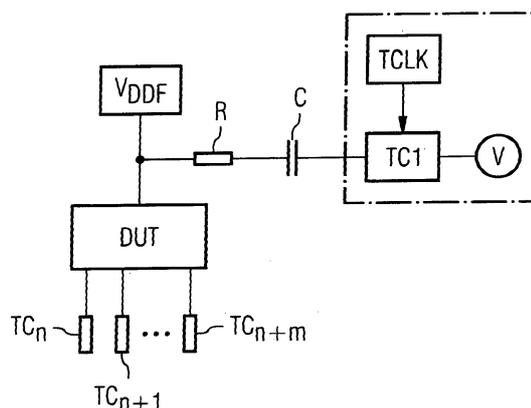
(56) Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
US 63 07 363 B

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Vorrichtung und Verfahren zur Messung der Stromaufnahme und der Kapazität eines Halbleiterbauelements**

(57) Zusammenfassung: Eine Meßvorrichtung wird bereitgestellt, die mindestens eine Spannungsquelle (V_{DDF}) zum Bereitstellen einer Versorgungsspannung für ein zu testendes Halbleiterbauelement (DUT), zumindest einen ersten Testerkanal (TC1), der über ein erstes RC-Glied, das einen ersten Widerstand (R; R1) und einen damit reihengeschalteten ersten Kondensator (C; C1) umfaßt, mit der Versorgungsspannungsquelle (V_{DDF}) verbunden ist, umfaßt, wobei der erste Testerkanal (TC1) zum zeitaufgelösten Messen einer Ladespannung (V; V1) des ersten Kondensators angepaßt ist.



Beschreibung

HINTERGRUND DER ERFINDUNG

[0001] Halbleiterbauelemente werden umfangreichen Funktionstests unterzogen, um fehlerhafte Bauelemente auszusondern. Dabei kann das zeitliche Verhalten der Stromaufnahme eines Halbleiterbauelements, insbesondere eines komplexen Bauelements wie beispielsweise einer integrierten Schaltung, Aufschluß darüber geben, ob das Bauelement fehlerhaft ist oder nicht. Ebenfalls kann die Kapazität des Bauelements Aufschluß darüber geben, ob das Bauelement fehlerhaft ist oder nicht.

[0002] Bislang wird die Stromaufnahme des Halbleiterbauelements direkt durch die Versorgungsspannungsmodule der Chip-Tester gemessen. Die Zeitauflösung dieser Testersysteme für die Messung der Stromaufnahme liegt jedoch typischerweise im Bereich einiger Millisekunden. Daher sind diese Testersysteme nicht in der Lage, schnelle Vorgänge wie beispielsweise Stromspitzen beim Anschalten von Schaltungsblöcken in einer integrierten Schaltung zu erfassen.

ZUSAMMENFASSUNG DER ERFINDUNG

[0003] Im Hinblick auf das oben Gesagte wird eine Meßvorrichtung bereitgestellt, die mindestens eine Spannungsquelle zum Bereitstellen einer Versorgungsspannung für ein zu testendes Halbleiterbauelement, zumindest einen ersten Testerkanal, der über ein erstes RC-Glied, das einen ersten Widerstand und einen damit reihengeschalteten ersten Kondensator umfaßt, mit der Versorgungsspannungsquelle verbunden ist, umfaßt, wobei der erste Testerkanal zum zeitaufgelösten Messen einer Ladespannung des ersten Kondensators angepaßt ist.

KURZBESCHREIBUNG DER FIGUREN

[0004] Im Folgenden wird die Erfindung anhand von in den beigefügten Figuren gezeigten Ausführungsbeispielen beschrieben. Die Erfindung ist jedoch nicht auf die konkret beschriebenen Ausführungsbeispiele beschränkt, sondern kann in geeigneter Weise modifiziert und abgewandelt werden. Es liegt im Rahmen der Erfindung, einzelne Merkmale und Merkmalskombination eines Ausführungsbeispiels mit Merkmalen und Merkmalskombinationen eines anderen Ausführungsbeispiels zu kombinieren.

[0005] [Fig. 1](#) zeigt eine Meßvorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0006] [Fig. 2](#) zeigt den prinzipiellen Aufbau eines Testerkanal, wie er in den Ausführungsbeispielen der vorliegenden Erfindung verwendet werden kann.

[0007] [Fig. 3](#) zeigt eine Meßvorrichtung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0008] [Fig. 4](#) zeigt typische Strom-, Spannungs- und Signalverläufe bei einem Meßverfahren gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0009] [Fig. 5](#) zeigt eine Meßvorrichtung gemäß einem anderen Ausführungsbeispiel der vorliegenden Erfindung.

[0010] [Fig. 6](#) zeigt eine Meßvorrichtung gemäß noch einem anderen Ausführungsbeispiel der vorliegenden Erfindung.

[0011] [Fig. 7](#) zeigt eine Meßvorrichtung gemäß noch einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0012] [Fig. 8](#) zeigt typische Strom-, Spannungs- und Signalverläufe bei einem Meßverfahren gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0013] [Fig. 9](#) zeigt eine Meßvorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0014] [Fig. 10](#) zeigt einen typischen Spannungs- und Signalverlauf bei einem Meßverfahren gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0015] [Fig. 11](#) zeigt eine Meßvorrichtung gemäß noch einem Ausführungsbeispiel der vorliegenden Erfindung.

[0016] [Fig. 12](#) zeigt eine Meßvorrichtung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung.

[0017] [Fig. 13](#) zeigt typische Stromverläufe bei einem Meßverfahren gemäß einem Ausführungsbeispiel der vorliegenden Erfindung.

[0018] [Fig. 14](#) zeigt eine Meßvorrichtung gemäß einem anderen Ausführungsbeispiel der vorliegenden Erfindung.

AUSFÜHRLICHE BESCHREIBUNG DER ERFINDUNG

[0019] Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen erläutert.

[0020] [Fig. 1](#) zeigt eine Meßvorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Die in [Fig. 1](#) gezeigte Meßvorrichtung ist insbesondere zur Messung einer Stromaufnahme eines zu testenden Halbleiterbauelements DUT geeignet. Insbesondere kann die hier beschriebene Meßvorrichtung in einen Chip-Tester integriert sein. Dabei weist der Chip-Tester Testerkanäle TCn, TCn + 1, TCn + m auf, über die Testpattern an das Halbleiterbauelement DUT angelegt werden können. Da solche Chip-Tester bekannt sind wird an dieser Stelle nicht weiter auf die genaue Struktur des Testers eingegangen. Die Meßvorrichtung gemäß dem Ausführungsbeispiel beinhaltet eine Spannungsquelle V_{DDF} , die eine Versorgungsspannung für das zu testende Halbleiterbauelement DUT bereitstellt. Typischerweise ist das Halbleiterbauelement während des Tests in einem dafür vorgesehenen Sockel (nicht gezeigt) aufgenommen, der über Anschlüsse verfügt, mittels derer die Versorgungsspannung angelegt werden kann. Gemeinhin verfügt der Sockel über weitere Anschlüsse, die mit den Testerkanälen TCn, TCn + 1, TCn + m verbunden sind.

[0021] Die Meßvorrichtung gemäß dem vorliegenden Ausführungsbeispiel beinhaltet weiterhin einen Testerkanal TC1, der über ein RC-Glied mit der Spannungsquelle V_{DDF} verbunden ist. Das RC-Glied umfaßt einen Widerstand R und einen damit in Reihe geschalteten Kondensator C. In der Darstellung der [Fig. 1](#) ist der Kondensator C zwischen den Testerkanal TC1 und den Widerstand R geschaltet, jedoch kann die Anordnung des RC-Glieds auch umgekehrt sein. Mit anderen Worten könnte auch der Widerstand R zwischen den Kondensator C und den Testerkanal TC1 geschaltet sein. Das RC-Glied stellt eine Zeitkonstante $\tau = R \times C$ bereit. Typischerweise liegt die Zeitkonstante τ des RC-Glieds im Bereich von 1 μ s bis 1 ms, insbesondere im Bereich von 1 μ s bis 100 μ s. Typischerweise liegt der Widerstandswert des Widerstands R im Bereich von 0,7 k Ω bis 5 k Ω . Da der Innenwiderstand des zu testenden Bauelements typischerweise im Bereich um 10 Ω liegt, wird auf diese Weise sichergestellt, daß nur ein vernachlässigbar kleiner Strom über den Meßzweig und über den Kondensator abfließt. Bei einem zu testenden Bauelement mit einem Innenwiderstand von 10 Ω fließt nur etwa 1% des Stroms über den Meßzweig mit dem RC-Glied, wenn der Widerstandswert des Widerstands R im RC-Glied 1 k Ω beträgt. Der genaue Widerstandswert kann in Abhängigkeit von dem zu testenden Bauelement sowie der Empfindlichkeit der Meßvorrichtungen gewählt werden. Darüber hinaus ist der Testerkanal TC1 angepaßt, eine Ladespannung V des ersten Kondensators C zeitaufgelöst zu messen. Dazu ist neben einer Spannungsmeßeinrichtung ebenfalls ein Taktsignal von einer Uhr TCLK an den Testerkanal TC1 bereitgestellt.

[0022] [Fig. 2](#) zeigt den prinzipiellen Aufbau eines Testerkanal, wie er in den Ausführungsbeispielen der vorliegenden Erfindung verwendet werden kann. Der in [Fig. 2](#) gezeigte Aufbau entspricht dem gestrichelten Kasten in [Fig. 1](#). Darin ist ein Padfleck **21** über einen Schalter **22** mit Masse GND verbindbar. Alternativ kann anstatt eines Masseanschlusses auch ein Treiber DRV verwendet werden, der eine bestimmte Spannung treiben kann. Die weiteren Ausführungen beziehen sich der Einfachheit halber lediglich auf einen Masseanschluß GND, jedoch ist stets auch die Lösung mittels Treiber DRV mitumfaßt. Weiterhin kann die Spannung zwischen dem Padfleck **21** und Masse GND mittels einer Spannungsmeßeinrichtung **23** ermittelt werden. Die Spannungsmeßeinrichtung **23** ist für diesen Zweck zwischen den Padfleck **21** und Masse GND und parallel zum Schalter **22** geschaltet. Es ist in [Fig. 2](#) angedeutet, daß der Padfleck **21** mit dem Meßzweig, d. h. mit dem RC-Glied, verbunden ist. Daher liegt der Padfleck **21** auf demselben Potential wie die mit ihm verbundene Elektrode des Kondensators C. Somit ist die Spannungsmeßvorrichtung **23** geeignet, die Spannung zwischen dem Kondensator C und dem Masseanschluß GND, d. h. insbesondere die Ladespannung des Kondensators C, zu messen. Weiterhin ist ein Komparator **24** mit der Spannungsmeßvorrichtung **23** verbunden.

[0023] Der Komparator **24** ist eingerichtet, die von der Spannungsmeßvorrichtung **23** gemessene Spannung

V mit einer vorbestimmten Schwellenspannung V_{th} zu vergleichen. Der Komparator **24** verfügt über einen Ausgang, an dem das Ergebnis des Vergleichs bereitgestellt wird. Weiterhin ist eine Uhr TCLK bereitgestellt, deren Taktsignal an dem Komparator **24** anliegt. Auf diese Weise ist es möglich, die Spannungsmessung, beziehungsweise den Vergleich der aktuellen Ladespannung V mit der Schwellenspannung V_{th} , zeitaufgelöst vorzunehmen. Typischerweise weist die Uhr TCLK einen Takt im Bereich von 2 ns bis 10 μ s, insbesondere im Bereich 10 ns bis 200 ns auf. Durch diese schnelle Taktfrequenz wird eine hohe Zeitauflösung der Spannungsmessung bewirkt, so daß der Zeitpunkt des Erreichens der Schwellenspannung V_{th} sehr genau ermittelt werden kann. Insbesondere kann die Taktzeit der Uhr TCLK somit um bis zu sechs Größenordnungen kleiner sein als die Zeitkonstante τ des RC-Glieds. Insofern kann die Ladekurve des Kondensators C mit einer sehr hohen Zeitauflösung gemessen werden. Insbesondere ist es möglich, die Ladekurve mehrfach innerhalb eines Testpatterns zu messen. Typischerweise ist die Uhr TCLK eine interne Uhr des Chip-Testers und muß nicht zusätzlich bereitgestellt werden. Weiterhin wird das Signal der Uhr TCLK auch an den Schalter **22** bereitgestellt, so daß dieser durch den Uhrentakt getriggert geöffnet bzw. geschlossen werden kann. Ist statt des Masseanschlusses GND ein Treiber DRV vorgesehen, kann das Taktsignal auch an den Treiber DRV bereitgestellt werden. Auf diese Weise kann die vom Treiber DRV bereitgestellte Spannung durch den Uhrentakt getriggert werden.

[0024] Der in [Fig. 2](#) gezeigte Aufbau entspricht im wesentlichen dem Aufbau bekannter Tester-Kanäle, insbesondere auch in einer Ausführungsform mit einem Treiber DRV anstelle des Masseanschlusses GND. Weiterhin kann der oben beschriebene Aufbau des Testerkanals als exemplarisch für alle in dieser Anmeldung beschriebenen Testerkanäle für zeitaufgelöste Spannungsmessung angesehen werden.

[0025] Die anhand der [Fig. 1](#) und [Fig. 2](#) beschriebene Meßvorrichtung ist geeignet, den Zeitverlauf der Stromaufnahme des zu testenden Halbleiterbauelements DUT mit hoher Zeitauflösung zu ermitteln. Dazu wird die Stromaufnahme des Bauelements über die Ladekurve des Kondensators C im RC-Glied abgebildet. Aufgrund der relativ kleinen Zeitkonstante τ im Bereich von einigen Mikrosekunden ist die Meßvorrichtung in der Lage, die Stromaufnahme mit einer Zeitauflösung von ungefähr 2τ bis 10τ , insbesondere 3τ bis 5τ zu messen. Auf diese Weise kann eine Zeitauflösung für die Strommessung erreicht werden die ein bis 4 Größenordnungen kleiner ist als die Zeitauflösung herkömmlicher Testersysteme. Dadurch ermöglicht die Meßvorrichtung, auch schnelle Vorgänge wie beispielsweise Stromspitzen beim Anschalten von Schaltungsblöcken in einer integrierten Schaltung zu erfassen. Auf diese Weise kann die Fehlererkennung und Fehlerlokalisierung beim Testen von Halbleiterbauelementen, insbesondere komplexen Halbleiterbauelementen wie etwa integrierten Schaltungen, verbessert werden. Darüber hinaus weist die oben beschriebene Meßvorrichtung einen vergleichsweise einfachen Aufbau auf und ist deutlich kostengünstiger als herkömmliche Tester-Module zur Messung der Stromaufnahme.

[0026] [Fig. 3](#) zeigt eine Meßvorrichtung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung. Darin ist zusätzlich zu dem bereits beschriebenen Aufbau eine sogenannte Sense-Leitung gezeigt, über die eine Sense-Spannung V_{DDs} an das zu testende Bauelement DUT bereitgestellt werden kann. Eine solche Sense-Spannung dient zur Erhöhung der Eingangsspannungskonstanz am Bauelement DUT. Über die Sense-Spannungsquelle V_{DDs} lassen sich lastabhängige unterschiedliche Spannungsfälle ausregeln, wodurch die Eingangsspannungskonstanz deutlich erhöht wird. Dieses Konzept ist bekannt und in gängigen Testersystemen integriert. Die Reaktionszeit der Sense-Regelung ist jedoch kleiner als die Zeitauflösung der Stromaufnahmemessung bei herkömmlichen Testersystemen. Daher können diese herkömmlichen Testersysteme den Effekt durch die Sense-Regelung nicht erfassen. Insbesondere können Oszillationen, die durch die Sense-Regelung entstehen können, durch herkömmliche Testersysteme nicht aufgelöst werden. Im Gegensatz dazu kann die Zeitauflösung der Stromaufnahmemessung mittels des in [Fig. 3](#) gezeigten Ausführungsbeispiels der vorliegenden Erfindung so klein eingestellt werden, daß die durch die Sense-Regelung hervorgerufenen Effekte erkannt und berücksichtigt werden können. Auf diese Weise können insbesondere durch die Sense-Regelung hervorgerufene Oszillationen erkannt werden und bei der Ermittlung der Stromaufnahme des Bauelements berücksichtigt werden. Weiterhin zeigt die [Fig. 3](#) eine Spannungsquelle V_{DDc} , die typischerweise bereitgestellt ist, wenn es sich bei dem zu testenden Bauelement um eine integrierte Schaltung bzw. einen Prozessor handelt. In diesem Fall stellt die Spannungsquelle V_{DDc} eine Core-Spannung für den Prozessor bereit. Dabei wird unter einer Core-Spannung eine Versorgungsspannung eines Prozessorkerns oder eines anderen zentralen und schnell getakteten Teilbereichs einer integrierten Schaltung verstanden. Typischerweise ist die Core-Spannung niedriger als andere Versorgungsspannungen im System, damit bei den hohen Taktfrequenzen im Prozessorkern ein möglichst geringer Schalhub und damit eine möglichst geringe Verlustleistung entstehen.

[0027] Im folgenden wird nun ein Meßverfahren zur Messung der zeitaufgelösten Stromaufnahme eines Bau-

elements gemäß einem Ausführungsbeispiel der vorliegenden Erfindung beschrieben. Dabei zeigt **Fig. 4** typische Strom-, Spannungs- und Signalverläufe bei einem solchen Meßverfahren. Zunächst wird bei dem Meßverfahren zumindest die Spannungsquelle V_{DDF} , typischerweise jedoch auch die Spannungsquellen V_{DDs} und V_{DDc} , mit dem zu testenden Halbleiterbauelement DUT verbunden. Dazu kann das Bauelement beispielsweise in einen dafür vorgesehenen Sockel eines Chip-Testers eingesetzt werden. Auf diese Weise kann eine Versorgungsspannung an das Halbleiterbauelement DUT angelegt werden. Sodann wird der Kondensator C des RC-Glieds entladen. Dies kann beispielsweise dadurch geschehen, daß der Schalter **22** zwischen dem Padfleck **21** und dem Masseanschluß GND geschlossen wird. Ist ein Treiber DRV vorgesehen, kann beispielsweise Masse GND durch den Treiber bereitgestellt werden. Anschließend wird der Kondensator C mittels der Versorgungsspannungsquelle V_{DDF} geladen, beispielsweise indem der Schalter **22** zwischen dem Padfleck **21** und dem Masseanschluß GND geöffnet wird. Die Spannungsmeßvorrichtung **23** mißt die Ladespannung V des Kondensators C. In **Fig. 4** ist dies in der linken Hälfte der Figur dargestellt. Dabei zeigt das obere Diagramm den Verlauf der Stromaufnahme I_C des Bauelements DUT, die im gezeigten Fall im wesentlichen konstant ist. Darunter ist die typische Ladekurve $V(t) = V_{sat}(1 - e^{-t/RC})$ des Kondensators C gezeigt. Dabei kann die Ladespannung des Kondensators V theoretisch bis zur Sättigungsspannung V_{sat} ansteigen. Die Zeitkonstante $\tau = RC$, bezeichnet dabei den Zeitpunkt, bei dem die Ladespannung V ca. 63% der Sättigungsspannung V_{sat} erreicht hat. Während des Ladevorgangs des Kondensators wird die Ladespannung zeitaufgelöst gemessen. Dazu wird typischerweise das Taktsignal, das von der Uhr TCLK bereitgestellt wird, verwendet. Wie oben beschrieben liegt die Zeitkonstante τ des RC-Glieds im Bereich von 1 μ s bis 1 ms, insbesondere im Bereich von 1 μ s bis 100 μ s, wohingegen die Uhr TCLK typischerweise einen Takt im Bereich von 2 ns bis 10 μ s, insbesondere im Bereich 10 ns bis 200 ns, aufweist. Daher liegt die relative Zeitauflösung bei der Ladekurve in der Größenordnung von 10^{-3} bis 10^{-6} . Auf diese Weise wird eine sehr genaue Auflösung der Ladekurve sichergestellt. Weiterhin kann so auch der Zeitpunkt t_1 sehr genau bestimmt werden, zu dem die Ladespannung eine vorbestimmte Schwellenspannung V_{th} erreicht. Dazu wird die von der Spannungsmeßvorrichtung **23** ermittelte Ladespannung V des Kondensators an den Komparator **24** ausgegeben. Dieser vergleicht nun die Ladespannung V mit der Schwellenspannung V_{th} und gibt ein entsprechendes Vergleichssignal TCSignal aus. Bei der in **Fig. 4** dargestellten Ausführungsform liegt der Ausgang des Komparators **24** auf LOW solange die Schwellenspannung V_{th} nicht erreicht wurde und springt bei Erreichen der Schwellenspannung auf HIGH. Dies ist natürlich nur beispielhaft zu verstehen, da auch ein beliebiges anderes Ausgangssignal, das das Erreichen der Schwellenspannung V_{th} signalisiert, verwendet werden kann. Typischerweise wird das Ausgangssignal des Komparators **24** in eine Datei geschrieben, die den gesamten Testvorgang dokumentiert. Selbstverständlich ist auch jede andere Art der Speicherung bzw. Ausgabe möglich. Da der Komparator **24** typischerweise ebenfalls mit dem Taktsignal TCLK arbeitet, ist auch hier die hohe relative Zeitauflösung gewährleistet. Die Schwellenspannung V_{th} liegt unterhalb der Sättigungsspannung V_{sat} und kann beispielsweise durch ein Vielfaches der Zeitkonstante τ charakterisiert werden, die bis zum Erreichen der Schwellenspannung V_{th} vergeht. Beispielsweise liegt dabei die Schwellenspannung V_{th} in einem Bereich von 2τ bis 5τ , wobei 5τ einer Aufladung des Kondensators auf mehr als 99% entspricht. In einem letzten Schritt zur Auswertung der Daten wird aus der Zeit t_1 zum Erreichen der Schwellenspannung V_{th} der Ladestrom I bis zu diesem Zeitpunkt gemäß

$$I_{IC}(t_1) = I_{sat} e^{-t_1/\tau} = \frac{V_{sat}}{R} e^{-t_1/RC}$$

bestimmt. Auf diese Weise kann die Stromaufnahme des Bauelements mit einer Zeitauflösung von ungefähr 2τ bis 10τ , insbesondere 2τ bis 5τ , ermittelt werden. Bei typischen Zeitkonstanten τ von wenigen Mikrosekunden ist das oben beschriebene Meßverfahren um Größenordnungen genauer in der Zeitauflösung als die Messungen mit herkömmlichen Testersystemen.

[0028] Wie in **Fig. 4** gezeigt, wird die Stromaufnahme typischerweise jedoch nicht nur einmal gemessen. Vielmehr werden die oben beschriebenen Schritte mehrfach hintereinander ausgeführt. Dabei muß der Kondensator C zunächst wieder entladen werden, was auch eine gewisse Zeit, typischerweise 5τ oder mehr, beansprucht. Daher kann die Stromaufnahme des Bauelements zwar mit einer Zeitauflösung im Bereich von ungefähr 2τ bis 10τ gemessen werden, jedoch kommt noch eine etwa gleich große Totzeit zum Entladen des Kondensators C hinzu. Während dieser Totzeit kann die Stromaufnahme nicht durch denselben Testerkanal gemessen werden. Es ist jedoch möglich, einen zweiten Testerkanal (nicht gezeigt) bereitzustellen, der jeweils zeitversetzt zum ersten Testerkanal mißt. Mit anderen Worten, während der erste Testerkanal auflädt wird der Kondensator im zweiten Kanal entladen und umgekehrt. Da beide Testerkanäle von demselben Signal TCLK getriggert werden können, ist eine Synchronisierung relativ einfach herzustellen. Anschließend können die Daten aus beiden Kanälen zusammengeführt werden, um eine kontinuierliches Stromaufnahmesignal zu erstellen. In dem im rechten Teil der **Fig. 4** gezeigten Beispiel sinkt die Stromaufnahme I_C kurz nach Meßbeginn ab. Dadurch wird der Kondensator C im rechten Beispiel langsamer geladen als im linken Beispiel. Entsprechend ist die Zeitdauer t_2 bis zum Erreichen der Schwellenspannung V_{th} im rechten Beispiel länger als im linken Bei-

spiel in [Fig. 4](#). Auf diese Weise kann die Variation in der Stromaufnahme des Bauteils mittels der Zeitdifferenz zwischen den beiden Messungen bestimmt werden. Insbesondere kann zwischen innerhalb eines Testpatterns aufeinanderfolgend ermittelten Stromwerten I_1, I_2 die Differenz ΔI bestimmt werden, um eine Veränderung der Stromaufnahme des Bauteils während des Testpatterns zu detektieren. Aufgrund der kurzen Meßdauer können entsprechende Differenzen ΔI sogar mehrmals innerhalb eines Testpatterns bestimmt werden. Auf diese Weise können auch schnelle Vorgänge wie beispielsweise Stromspitzen beim Anschalten von Schaltungsblöcken in einer integrierten Schaltung ermittelt werden.

[0029] [Fig. 5](#) zeigt eine Meßvorrichtung gemäß einem anderen Ausführungsbeispiel der vorliegenden Erfindung. Die in [Fig. 5](#) gezeigte Meßvorrichtung umfaßt zusätzlich zu dem bereits in [Fig. 1](#) bis [Fig. 3](#) gezeigten ersten Testerkanal TC1 einen zweiten Testerkanal TC2. Der zweite Testerkanal TC2 weist im wesentlichen denselben in [Fig. 2](#) gezeigten Aufbau wie der erste Testerkanal auf. Der zweite Testerkanal TC1 ist über ein zweites RC-Glied, das einen zweiten Widerstand R2 und einen damit reihengeschalteten zweiten Kondensator C2 umfaßt, mit der Versorgungsspannungsquelle V_{DDF} verbunden ist. Ebenso wie der erste Testerkanal TC1 ist auch der zweite Testerkanal TC2 zum zeitaufgelösten Messen einer Ladespannung, nämlich der zweiten Ladespannung V2 des zweiten Kondensators C2 eingerichtet. Weiterhin umfaßt die Meßvorrichtung einen Spannungsteiler R3, R4, der zwischen der Versorgungsspannungsquelle V_{DDF} und dem Halbleiterbauelement DUT angeordnet ist. Dabei ist der erste Kondensator C1 im ersten RC-Glied direkt mit der Versorgungsspannungsquelle verbunden während der zweite Kondensator C2 im zweiten RC-Glied mit dem Zwischenabgriff des Spannungsteilers verbunden ist. Auf diese Weise liegt am ersten Kondensator C1 zwischen dem Verbindungsknoten V_{ch1} und dem Masseanschluß GND bzw. dem Treiber DRV während des Meßvorgangs die Versorgungsspannung V_{DDF} an. Im Gegensatz dazu wird der zweite Kondensator C2 lediglich mit der Teilspannung $V_{ch2} = V_{DDF} \cdot R_4 / (R_3 + R_4)$ aufgeladen. Beispielsweise können hier aus Gründen der Einfachheit ganzzahlige Verhältnisse $R_4 = nR_3$, $n = 1, 2, 3, \dots$, zwischen den Widerständen des Spannungsteilers gewählt werden. Typischerweise weisen das erste RC-Glied R1, C1 und das zweite RC-Glied R2, C2 die gleiche Zeitkonstante $\tau = RC$ auf. Auf diese Weise wird ein Vergleich zwischen den Ladekurven des ersten Kondensators C1 und des zweiten Kondensators C2 vereinfacht. Insbesondere können dabei das erste RC-Glied und das zweite RC-Glied identisch ausgebildet sein. Mit anderen Worten können der erste Widerstand R1 im ersten RC-Glied und der zweite Widerstand R2 im zweiten RC-Glied den gleichen Widerstandswert aufweisen und ebenfalls der erste Kondensator C1 im ersten RC-Glied und der zweite Kondensator C2 im zweiten RC-Glied den gleichen Kapazitätswert aufweisen. Um eine Synchronizität der Meßvorgänge im ersten Testerkanal TC1 und im zweiten Testerkanal TC2 zu gewährleisten wird typischerweise dasselbe Taktsignal TCLK sowohl an den ersten Testerkanal TC1 als auch an den zweiten Testerkanal TC2 bereitgestellt. Wie bereits oben erwähnt kann dabei eine vom Chip-Tester bereitgestellte Uhr verwendet werden.

[0030] [Fig. 6](#) zeigt eine Meßvorrichtung gemäß noch einem anderen Ausführungsbeispiel der vorliegenden Erfindung. Diese Meßvorrichtung ist im wesentlichen ähnlich aufgebaut wie die in [Fig. 5](#) gezeigte Meßvorrichtung, jedoch ist der Strompfad von der Versorgungsspannungsquelle V_{DDF} zu dem Halbleiterbauelement DUT in zwei zueinander parallel geschaltete Stränge aufgeteilt. Dabei sind der erste und das zweite RC-Glied R1, C1; R2, C2 mit demselben Strang verbunden. Der zweite Strang weist Widerstände R5 und R6 auf, wobei $R5 + R6 = R3 + R4$ ist. Auf diese Weise wird der Stromfluß über jeden Pfad verringert, wodurch beispielsweise die Gefahr des Groundbouncings vermindert wird. Obwohl die in [Fig. 6](#) gezeigte Ausführungsform zwei Stränge aufweist, können selbstverständlich auch mehr parallele Stränge im Strompfad verwendet werden.

[0031] [Fig. 7](#) zeigt eine Meßvorrichtung gemäß noch einem weiteren Ausführungsbeispiel der vorliegenden Erfindung. Die Ausführungsform gemäß [Fig. 7](#) unterscheidet sich von der in [Fig. 6](#) gezeigten Ausführungsform, indem der erste und der zweite Testerkanal TC1, TC2 die erste und die zweite Ladespannung V1, V2 nicht nach den jeweiligen RC-Gliedern sondern zwischen dem ersten bzw. dem zweiten Widerstand R1, R2 und dem ersten bzw. zweiten Kondensator C1, C2 abgreifen. Der erste und der zweite Kondensator C1, C2 sind jeweils gegen Masse GND geschaltet. Auch auf diese Weise können die erste und die zweite Ladespannung V1, V2 ermittelt werden. Jedoch kann in dieser Anordnung eine Beeinträchtigung der Messung durch Einstreuen des Uhrsignals TCLK in die Kapazitäten C1, C2 vermindert werden. Im übrigen kann diese Anordnung mit Abgriff zwischen Widerstand und Kondensator natürlich auch bei einer Meßanordnung mit nur einem Meßzweig, beispielsweise gemäß [Fig. 1](#) oder [Fig. 3](#), verwendet werden, um denselben Vorteil zu erzielen.

[0032] [Fig. 8](#) zeigt typische Strom-, Spannungs- und Signalverläufe bei einem Meßverfahren gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung. Bei diesem Meßverfahren wird eine Meßvorrichtung mit zwei Testerkanälen TC1, TC2 verwendet. Der grundsätzliche Ablauf der Messung in jedem der Testerkanäle ist wie oben beschrieben. Mit anderen Worten wird auch das zweite reihengeschalteten RC-Glied R2, C2 zunächst entladen, und anschließend der zweite Kondensator C2 mittels der Spannungsquelle V_{DDF} geladen.

Im Gegensatz zum ersten Kondensator C1 wird der zweite Kondensator jedoch nur mit der durch den Spannungssteiler bereitgestellten Teilspannung geladen. Dies führt dazu, daß die Sättigungsspannung $V_{\text{sat}2}$ des zweiten RC-Glieds niedriger ist als die Sättigungsspannung $V_{\text{sat}1}$ des ersten RC-Glieds. Jedoch ist, wie in [Fig. 8](#) gezeigt, die Schwellenspannung V_{th} für beide Testerkanäle TC1, TC2 gleich. Dabei wird typischerweise die Schwellenspannung V_{th} so gewählt, daß sie im ersten Testerkanal TC1 schon im Bereich des steilen Spannungsanstiegs, beispielsweise bei $0,3 \tau$ bis 1τ , erreicht wird. Hingegen wird im zweiten Kanal TC2 die Schwellenspannung V_{th} erst im Bereich von etwa $1,5 \tau$ bis 5τ erreicht. Auf diese Weise erhält man zwei Zeitpunkte t_1 und t_2 , zu denen die Schwellenspannung V_{th} von der ersten bzw. von der zweiten Ladespannung V_1, V_2 erreicht wird. Dies ist im unteren Diagramm von [Fig. 8](#) dargestellt, indem das Ausgangssignal des Komparators im ersten Testerkanal TC1 zum Zeitpunkt t_1 auf HIGH wechselt wohingegen das Signal des Komparators im zweiten Testerkanal TC2 erst zum Zeitpunkt t_2 auf HIGH springt. Aus den Zeitpunkten t_1 und t_2 läßt sich die Zeitdifferenz Δt_1 zwischen dem Erreichen der Schwellenspannung ermitteln. Nun wird die Stromaufnahme I_{IC} des Bauelements aus der Zeitdifferenz Δt_1 ermittelt, was analog zu der oben beschriebenen Berechnung erfolgt. Jedoch ist im vorliegenden Fall zu beachten, daß es sich um Zeitdifferenzen handelt, so daß der Einfluß systematische Fehler auf die Messung, etwa durch die Sense-Regelung, stark vermindert werden können. Weiterhin ergibt sich durch die starke Nichtlinearität der Ladekurve eine hohe „Verstärkung“, d. h. der Zeitpunkt t_2 , zu dem die Ladekurve des zweiten Kondensators C2 die Schwellenspannung V_{th} erreicht, ist äußerst empfindlich gegen Schwankungen in der Stromaufnahme. Mit anderen Worten führen schon kleinste Schwankungen in der Stromaufnahme zu einer erheblichen Veränderung der Zeitdifferenz Δt_1 . Wird beispielsweise die Schwellenspannung V_{th} auf ca. 90% der zweiten Sättigungsspannung $V_{\text{sat}2}$ gesetzt, so können Stromvariationen von -10% unter Nennstrom bis $+20\%$ über Nennstrom mit guter Auflösung vermessen werden.

[0033] So konnten beispielsweise in einer Anordnung mit $R_4 = R_3$, d. h. $V_{\text{sat}2} = 0,5 V_{\text{DDF}}$, und $\tau = 3,3 \mu\text{s}$ bei $V_{\text{DDF}} = 2 \text{ V}$ folgende Werte bestimmt werden:

	$V_{\text{th}} = 0,5 \text{ V}$	$V_{\text{th}} = 0,9 \text{ V}$
$t_1(\mu\text{s})$	2,29	7,6
$t_2(\mu\text{s})$	0,95	1,97
$\Delta t(\mu\text{s})$	1,34	5,63

Tabelle 1

[0034] Ebenso wie oben zu [Fig. 4](#) beschrieben kann natürlich auch das Meßverfahren mit zwei Meßzweigen einmal oder mehrmals wiederholt werden. Insbesondere ist das Meßverfahren schnell genug, um auch innerhalb eines Testpatterns eines Chiptests mindestens zweimal ausgeführt werden. Dies ist ebenfalls in [Fig. 8](#) gezeigt, wo auf der rechten Seite eine zweite Messung durchgeführt wird, bei der die Zeitpunkte t_1' und t_2' wie oben ermittelt werden. Allerdings ist im vorliegenden Beispiel die Stromaufnahme I_{IC} im Vergleich zur ersten Messung abgesenkt. Dies hat auf den ersten Zeitpunkt t_1' kaum einen Einfluß, da sich die Differenzen in der Ladekurve im Bereich des steilen Anstiegs kaum auswirken. Der Zeitpunkt t_1' ist demnach trotz der abgesenkten Stromaufnahme im wesentlichen gleich dem Zeitpunkt t_1 . Für den zweiten Zeitpunkt t_2' bedeutet die abgesenkte Stromaufnahme jedoch eine gravierende Verschiebung bezüglich dem Zeitpunkt t_2 , da er im nichtlinearen „Verstärkungsbereich“ der Ladekurve liegt. Daher ist die Zeitdifferenz $\Delta t_2 = t_2' - t_1'$ deutlich größer als die Zeitdifferenz Δt_1 . Im übrigen soll erwähnt werden, daß die Zeitdifferenz Δt_2 natürlich kleiner wäre als Δt_1 , wenn die Stromaufnahme I_{IC} höher gewesen wäre als im ersten Fall. Es wird nun anhand der aufeinanderfolgend ermittelten Stromwerten I_1, I_2 die Differenz ΔI bestimmt, um eine Veränderung der Stromaufnahme des Halbleiterbauelements DUT während des Testpatterns zu detektieren. Durch Bilden dieser „doppelten“ Differenz, nämlich sowohl bezüglich der Zeit als auch bezüglich der Ströme, erhöht sich die relative Genauigkeit der Messung, da systematische Fehler wie beispielsweise die Regelung der Spannungsquelle über die Sense-Leitung einen Großteil ihres Einflusses verlieren. Auf diese Weise kann die Stromaufnahme des Bauteils DUT mit hoher Genauigkeit und in hoher Zeitauflösung gemessen werden.

[0035] [Fig. 9](#) zeigt eine Meßvorrichtung gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Die Meßvorrichtung umfaßt einen ersten Testerkanal TC zum zeitaufgelösten Messen einer ersten Spannung V_{test} . Der Testerkanal TC weist im wesentlichen den in [Fig. 2](#) gezeigten Aufbau auf. Weiterhin ist der erste Testerkanal TC über einen ersten Widerstand R mit einem zu testenden Halbleiterbauelement DUT verbindbar. Typischerweise ist der Testerkanal TC über den Widerstand R mit einem Sockel zur Aufnahme des Bauteils DUT verbunden. Weiterhin verfügt die Meßvorrichtung über eine schaltbare Spannungsquelle V_+ zum Aufladen des Halbleiterbauelements DUT, die mit dem Testerkanal über einen Schalter verbunden ist. Beispielsweise kann

als Spannungsquelle V_+ der Treiber DRV aus [Fig. 2](#) verwendet werden. Die Spannungsquelle V_+ ist angepaßt, eine Ladespannung an das Halbleiterbauelement DUT bereitzustellen, die größer oder gleich der Schaltschwelle des Halbleiterbauelements DUT ist. Dies ist typischerweise erforderlich, da sich das Bauelement DUT nur dann in einem definierten Zustand befindet, wenn es mit einer Spannung oberhalb der Schaltschwelle versorgt wird. Weiterhin umfaßt die Meßvorrichtung einen Komparator (vgl. [Fig. 2](#)) zum Feststellen, ob die erste Spannung V_{test} eine vorgegebene Schwellenspannung V_{th} erreicht hat. Ebenso umfaßt die Meßvorrichtung eine Uhr TCLK, die typischerweise einen Takt im Bereich von 2 ns bis 10 μ s aufweist. Im allgemeinen kann hierzu die interne Uhr eines Chip-Testers, in den die Meßvorrichtung integriert sein kann, verwendet werden. Ebenso kann bei Bedarf aber auch eine separate Uhr bereitgestellt werden. Die in [Fig. 9](#) gezeigte Meßvorrichtung stellt eine einfache Anordnung zur Messung der Kapazität des Bauelements dar. Herkömmliche Anordnungen für solche Kapazitätsmessungen sind relativ aufwendig und teuer.

[0036] Im folgenden wird nun ein Meßverfahren gemäß einem Ausführungsbeispiel der vorliegenden Erfindung erläutert, anhand dessen eine Kapazitätsmessung auf einfache Weise erfolgen kann. Bei diesem Meßverfahren dient das Bauelement DUT als Kapazität eines reihengeschalteten RC-Glieds, das weiterhin den Widerstand R umfaßt. Dabei wird zunächst das zu testende Halbleiterbauelement DUT, beispielsweise eine integrierte Schaltung bzw. ein Prozessor, mittels der Spannungsquelle V_+ aufgeladen. Dabei ist aus den oben genannten Gründen die Ladespannung V_+ größer oder gleich der Schaltschwelle des Halbleiterbauelements DUT, jedoch ist eine interne Uhr des Bauteils abgeschaltet. Auf diese Weise wird das Bauelement in einen definierten Zustand gebracht, ohne daß es jedoch anfängt zu arbeiten. Anschließend wird die Ladespannung V_+ weggenommen, beispielsweise durch Öffnen eines Schalters oder durch Umschalten bzw. Ausschalten der Spannungsquelle V_+ . Im folgenden wird die Entladespannung V_{test1} des Bauelements DUT am Testerkanal TC zeitaufgelöst gemessen. [Fig. 10](#) zeigt einen typischen Spannungsverlauf während des Entladens. Dabei fällt die Spannung V_{test1} von der anfänglichen Sättigungsspannung V_{sat} gemäß $V_{\text{test1}}(t) = V_{\text{sat}} e^{-t/RC}$ ab, wobei hier C die zu ermittelnde Kapazität des Bauteils DUT ist. Der vom Testerkanal TC umfaßte Komparator ermittelt den Zeitpunkt t_1 , zu dem die Entladespannung V_{test1} eine Schwellenspannung V_{th} erreicht und gibt ein entsprechendes Signal TCSignal über seinen Ausgang aus. Anhand der oben beschriebenen Entladekurve, der Schwellenspannung und des ermittelten Zeitpunkts t_1 kann die Kapazität des Bauelements DUT auf einfache Weise ermittelt werden.

[0037] [Fig. 11](#) zeigt eine Meßvorrichtung gemäß noch einem Ausführungsbeispiel der vorliegenden Erfindung. Diese Meßvorrichtung umfaßt zusätzlich zu dem oben beschriebenen ersten Meßzweig noch einen zweiten Meßzweig, der sehr ähnlich aufgebaut ist und parallel zum ersten Zweig zwischen Spannungsquelle V_+ und das zu testende Bauelement DUT geschaltet ist. Dabei weist der zweite Meßzweig einen zweiten Widerstand R2 auf, der den gleichen Widerstandswert wie der erste Widerstand R1 im ersten Meßzweig aufweist. Zusätzlich ist jedoch im zweiten Meßzweig ein dritter Widerstand R3 mit dem zweiten Widerstand R2 in Reihe geschaltet, um eine vom ersten Meßzweig verschiedene Zeitkonstante zu erhalten. Mit anderen Worten weist das RC-Glied des ersten Meßzweigs eine erste Zeitkonstante $\tau_1 = R1 \times C$ auf, wohingegen das RC-Glied des zweiten Meßzweigs eine zweite Zeitkonstante $\tau_2 = (R2 + R3) \times C$ aufweist. Der zweite Testerkanal TC2 ist zum zeitaufgelösten Messen der zweiten Entladespannung V_{test2} eingerichtet, wobei typischerweise dasselbe Uhrsignal TCLK sowohl an den ersten Testerkanal TC1 als auch an den zweiten Testerkanal TC2 bereitgestellt ist.

[0038] Mit der in [Fig. 11](#) gezeigten Ausführungsform läßt sich ein Meßverfahren gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung durchführen. Dabei wird zusätzlich zu dem oben beschriebenen Meßverfahren noch die zweite Entladespannung V_{test2} gemessen und ein zweiter Zeitpunkt t_2 bestimmt, zu dem die zweite Entladespannung V_{test2} die vorbestimmte Schwellenspannung V_{th} erreicht. Typischerweise sind dabei das Widerstandsverhältnis $R1/(R2 + R3)$ und die Schwellenspannung V_{th} so aufeinander abgestimmt, daß wie schon bei der Stromaufnahmemessung die Schwellenspannung V_{th} für die eine Entladekurve im stark nichtlinearen „Verstärkungsbereich“ liegt und für die andere Entladekurve im steil abfallenden Bereich. Durch Bildung der Zeitdifferenz Δt zwischen dem ersten Zeitpunkt t_1 und dem zweiten Zeitpunkt t_2 kann so der relative Fehler bei der Kapazitätsmessung verringert werden. Bei der Auswertung kann nun die Kapazität des Halbleiterbauelements DUT mittels der Schwellenspannung V_{th} und der Zeitdifferenz Δt bestimmt werden.

[0039] [Fig. 12](#) zeigt eine Meßvorrichtung gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung. Die in [Fig. 12](#) gezeigte Meßvorrichtung ähnelt der Vorrichtung aus [Fig. 9](#), umfaßt jedoch weiterhin eine Strommeßvorrichtung I. Die Strommeßvorrichtung ist angepaßt, einen an das zu testende Halbleiterbauelement DUT bereitgestellten Ladestrom I zeitaufgelöst zu messen. [Fig. 13](#) zeigt typische Stromverläufe bei einem Meßverfahren gemäß einem Ausführungsbeispiel der vorliegenden Erfindung. Darin ist zu sehen, daß der Ladestrom I von einem anfänglichen Maximalwert I_0 gemäß $I(t) = I_0 e^{-t/RC}$ abfällt. Nach einer gewissen Zeit stellt sich ein konstanter Stromfluß $I_{\text{min}}, I_{\text{max}}$ ein, der im wesentlichen durch den Leckstrom I_{leak} des Halbleiterbauele-

ments bestimmt ist. Um die Kapazität des Bauelements DUT korrekt zu ermitteln, müssen die Leckströme bzw. der Gesamtleckstrom I_{leak} des Bauteils berücksichtigt werden.

[0040] Dazu wird das Halbleiterbauelement zunächst mit einer minimalen Betriebsspannung V_{DDmin} aufgeladen. Zu diesem Zweck stellt die Spannungsquelle V_+ die minimale Betriebsspannung V_{DDmin} bereit. Die minimale Betriebsspannung V_{DDmin} ergibt sich aus der Spezifikation des Bauteils und kann von Fall zu Fall unterschiedlich sein. Typischerweise bezeichnet die minimale Betriebsspannung V_{DDmin} die kleinste Spannung, z. B. 1 V, bei der sich das Bauelement noch in einem definierten Zustand befindet. Nachdem das Bauelement aufgeladen wurde, wird ein erster stationärer Strom I_{min} bestimmt. Dieser erste stationäre Strom I_{min} gibt Auskunft über den Gesamtleckstrom bei minimaler Betriebsspannung. In einem nächsten Schritt wird das Halbleiterbauelement mit einer maximalen Betriebsspannung V_{DDmax} , beispielsweise 1,5 V, aufgeladen. Ebenso wie die minimale Betriebsspannung ergibt sich auch die maximale Betriebsspannung aus der Bauteilspezifikation und kann von Bauteil zu Bauteil variieren. Ebenso wie für die minimale Betriebsspannung wird für die maximale Betriebsspannung V_{DDmax} ein zweiter stationärer Strom I_{max} bestimmt, der Auskunft über den Gesamtleckstrom des Bauteils bei maximaler Betriebsspannung gibt. Da die minimale Betriebsspannung V_{DDmin} mindestens so groß wie die Schaltschwelle des Bauteils ist, muß eine interne Uhr des Bauelements unterdrückt werden, da ansonsten das Bauteil zu arbeiten beginnt. Durch die Messung der Leckströme bei minimaler und maximaler Betriebsspannung können diese bei der Bestimmung der Bauteilkapazität berücksichtigt werden. Auf diese Weise ist eine einfache aber genaue Bestimmung der Bauteilkapazität möglich. Gemäß einem weiteren Ausführungsbeispiel der vorliegenden Erfindung wird das Halbleiterbauelement im Entladeschritt von der maximalen Betriebsspannung V_{DDmax} auf die minimale Betriebsspannung V_{DDmin} entladen. Beispielsweise kann dies dadurch erfolgen, daß die Schwellenspannung $V_{\text{th}} = V_{\text{DDmin}}$ gesetzt wird. Auf diese Weise befindet sich das Bauteil während des gesamten Entladevorgangs in einem definierten Zustand.

[0041] [Fig. 14](#) zeigt eine Meßvorrichtung gemäß einem anderen Ausführungsbeispiel der vorliegenden Erfindung. Die Meßvorrichtung stellt eine kombinierte Meßvorrichtung dar, mit der sowohl die Stromaufnahme als auch die Kapazität des zu testenden Bauteils bestimmt werden können. Dabei umfaßt die Meßvorrichtung eine Spannungsquelle V_{DDF} zum Bereitstellen einer Versorgungsspannung für das zu testende Halbleiterbauelement DUT sowie einen ersten Testerkanal TC1, der über ein erstes RC-Glied, das einen ersten Widerstand R1 und einen damit reihengeschalteten ersten Kondensator C1 umfaßt, mit der Versorgungsspannungsquelle V_{DDF} verbunden ist. Der erste Testerkanal TC1 ist zum zeitaufgelösten Messen einer Ladespannung V1 des ersten Kondensators C1 eingerichtet. Weiterhin umfaßt die Meßvorrichtung einen zweiten Testerkanal TC2, der über ein zweites RC-Glied, das einen zweiten Widerstand R2 und einen damit reihengeschalteten zweiten Kondensator C2 umfaßt, mit der Versorgungsspannungsquelle V_{DDF} verbunden ist. Auch der zweite Testerkanal TC2 ist zum zeitaufgelösten Messen einer zweiten Ladespannung V2 des zweiten Kondensators C2 eingerichtet. Weiterhin ist ein Spannungsteiler R3, R4 zwischen der Versorgungsspannungsquelle V_{DDF} und dem Halbleiterbauelement DUT angeordnet, so daß der erste Kondensator C1 mit der Versorgungsspannung und der zweite Kondensator C2 mit einer Teilspannung aufgeladen werden kann. Zusätzlich umfaßt die Meßvorrichtung einen dritten Testerkanal TC3 zum zeitaufgelösten Messen einer dritten Spannung, wobei der dritte Testerkanal TC3 über einen dritten Widerstand R1, R3, R4 mit dem Halbleiterbauelement verbindbar ist. Ebenfalls von der Meßvorrichtung umfaßt ist ein vierter Testerkanal TC4 zum zeitaufgelösten Messen einer vierten Spannung, wobei der vierte Testerkanal TC4 über einen vierten Widerstand R2, R4 mit dem Halbleiterbauelement DUT verbindbar ist. Schließlich ist zumindest eine schaltbare Spannungsquelle (nicht gezeigt) zum Aufladen des Halbleiterbauelements vorhanden. Die Spannungsquelle ist angepaßt, eine Ladespannung an das Halbleiterbauelement bereitzustellen, die größer oder gleich der Schaltschwelle des Halbleiterbauelements ist. Die Meßvorrichtung umfaßt weiterhin eine erste Schalteranordnung RL1, beispielsweise ein Relais, mittels derer der erste Kondensator C1 und der zweite Kondensator C2 wahlweise auf den ersten Testerkanal TC1 bzw. den zweiten Testerkanal TC2 oder auf einen jeweiligen Masseanschluß GND geschaltet werden können. Weiterhin umfaßt die Meßvorrichtung eine zweite Schalteranordnung RL2, mittels derer der dritte Testerkanal TC3 und der vierte Testerkanal TC4 wahlweise zu- bzw. weggeschaltet werden können.

[0042] Während eines Tests können nun beispielsweise über den ersten und den zweiten Testerkanal TC1, TC2 in der beschriebenen Weise zeitaufgelöste Messungen der Stromaufnahme durchgeführt werden. Während der Messung der Stromaufnahme sind der erste und der zweite Kondensator C1, C2 mittels der ersten Schalteranordnung auf den ersten und den zweiten Testerkanal TC1 bzw. TC2 geschaltet. Der dritte und der vierte Testerkanal TC3, TC4 sind dagegen weggeschaltet. Umgekehrt sind bei der Kapazitätsmessung der dritte und der vierte Testerkanal TC3, TC4 zugeschaltet während der erste und der zweite Kondensator auf Masse gelegt werden. Die in [Fig. 14](#) gezeigte Ausführungsform realisiert die oben beschriebenen Vorteile der vorliegenden Erfindung mittels einer sehr einfachen und kostengünstig herzustellenden Schaltungsanordnung.

[0043] Die vorliegende Erfindung wurde anhand von Ausführungsbeispielen erläutert, die jedoch nicht als beschränkend für den Schutzbereich der beigefügten Ansprüche ausgelegt werden sollen. Insbesondere können einzelne Merkmale verschiedener Ausführungsformen ohne weiteres miteinander kombiniert werden, solange sich diese Merkmale nicht aus technischen Gründen gegenseitig ausschließen.

Patentansprüche

1. Meßvorrichtung, umfassend:
mindestens eine Spannungsquelle (V_{DDF}) zum Bereitstellen einer Versorgungsspannung für ein zu testendes Halbleiterbauelement (DUT);
zumindest einen ersten Testerkanal (TC1), der über ein erstes RC-Glied, das einen ersten Widerstand (R; R1) und einen damit reihengeschalteten ersten Kondensator (C; C1) umfaßt, mit der Versorgungsspannungsquelle (V_{DDF}) verbunden ist;
wobei der erste Testerkanal (TC1) zum zeitaufgelösten Messen einer Ladespannung (V; V1) des ersten Kondensators (C; C1) angepaßt ist.
2. Meßvorrichtung nach Anspruch 1, wobei der Testerkanal (TC1) die Ladespannung (V; V1) nach dem ersten Widerstand (R; R1) und dem ersten Kondensator (C; C1) abgreift.
3. Meßvorrichtung nach Anspruch 1, wobei der Testerkanal (TC1) die Ladespannung (V; V1) zwischen dem ersten Widerstand (R; R1) und dem ersten Kondensator (C; C1) abgreift, wobei der erste Kondensator (C; C1) gegen Masse (GND) geschaltet ist.
4. Meßvorrichtung nach einem der vorhergehenden Ansprüche, weiterhin umfassend einen Komparator zum Feststellen, ob die Ladespannung (V; V1) eine vorgegebene Schwellenspannung (V_{th}) erreicht.
5. Meßvorrichtung nach einem der vorhergehenden Ansprüche, weiterhin umfassend eine Uhr (TCLK), wobei die Uhr einen Takt im Bereich von 2 ns bis 10 μ s aufweist.
6. Meßvorrichtung nach einem der vorhergehenden Ansprüche, weiterhin umfassend:
zumindest einen zweiten Testerkanal (TC2), der über ein zweites RC-Glied, das einen zweiten Widerstand (R2) und einen damit reihengeschalteten zweiten Kondensator (C2) umfaßt, mit der Versorgungsspannungsquelle (V_{DDF}) verbunden ist;
wobei der zweite Testerkanal (TC2) zum zeitaufgelösten Messen einer zweiten Ladespannung (V2) des zweiten Kondensators (C2) angepaßt ist.
7. Meßvorrichtung nach Anspruch 6, weiterhin umfassend einen Spannungsteiler (R3, R4), der zwischen der Versorgungsspannungsquelle (V_{DDF}) und dem Halbleiterbauelement (OUT) angeordnet ist, so daß der erste Kondensator (C1) mit der Versorgungsspannung und der zweite Kondensator (C2) mit einer Teilspannung aufladbar ist.
8. Meßvorrichtung nach Anspruch 6 oder 7, wobei das erste RC-Glied (R1, C1) und das zweite RC-Glied (R2, C2) die gleiche Zeitkonstante $\tau = RC$ aufweisen.
9. Meßvorrichtung nach einem der vorhergehenden Ansprüche, wobei die Zeitkonstante τ des ersten und/oder des zweiten RC-Glieds im Bereich von 1 μ s bis 1 ms liegt.
10. Meßvorrichtung nach einem der vorhergehenden Ansprüche, wobei der Widerstand (R1, R2) des ersten und/oder des zweiten RC-Glieds im Bereich von 0,7 k Ω bis 5 k Ω liegt.
11. Meßvorrichtung nach einem der Ansprüche 6 bis 10, wobei der erste Widerstand (R1) im ersten RC-Glied und der zweite Widerstand (R2) im zweiten RC-Glied den gleichen Widerstandswert aufweisen und wobei der erste Kondensator (C1) im ersten RC-Glied und der zweite Kondensator (C2) im zweiten RC-Glied die gleiche Kapazität aufweisen.
12. Meßvorrichtung nach einem der Ansprüche 6 bis 11, wobei dasselbe Uhrsignal (TCLK) an den ersten Testerkanal (TC1) und an den zweiten Testerkanal (TC2) bereitstellbar ist.
13. Meßvorrichtung nach einem der Ansprüche 6 bis 12, wobei der Strompfad von der Versorgungsspannungsquelle (V_{DDF}) zu dem Halbleiterbauelement (DUT) mindestens zwei zueinander parallel geschaltete

Stränge aufweist, wobei das erste und das zweite RC-Glied ($R_1, C_1; R_2, C_2$) mit demselben Strang verbunden sind.

14. Meßvorrichtung nach einem der vorhergehenden Ansprüche, wobei die Meßvorrichtung in einen Chip-Tester integriert ist, der noch weitere Testerkanäle (TC_n, TC_{n+1}, TC_{n+m}) zum Anlegen eines Testpatterns an das Halbleiterbauelement (DUT) umfaßt.

15. Meßvorrichtung nach Anspruch 14, wobei der Chip-Tester eine Uhr (TCLK) umfaßt, deren Uhrsignal (TCLK) an den ersten und/oder den zweiten Testerkanal (TC_1, TC_2) bereitstellbar ist.

16. Meßverfahren, umfassend die Schritte:

- (a) Verbinden einer Spannungsquelle (V_{DDF}) mit einem zu testenden Halbleiterbauelement (DUT) zum Bereitstellen einer Versorgungsspannung an das Halbleiterbauelement (DUT);
- (b1) Entladen eines ersten reihengeschalteten RC-Glieds ($R, C; R_1, C_1$);
- (c1) Laden eines ersten Kondensators ($C; C_1$) des ersten RC-Glieds ($R, C; R_1, C_1$) mittels der Spannungsquelle (V_{DDF});
- (d1) zeitaufgelöstes Messen einer ersten Ladespannung (V) des ersten Kondensators ($C; C_1$);
- (e1) Bestimmen eines ersten Zeitpunkts (t_1), zu dem die erste Ladespannung (V) eine vorbestimmte Schwellenspannung (V_{th}) erreicht;
- (f) Ermitteln eines Ladestroms (I) mittels der Schwellenspannung (V_{th}) und dem ersten Zeitpunkt (t_1).

17. Meßverfahren gemäß Anspruch 16, wobei die Schritte (b1) bis (f) zumindest einmal wiederholt werden.

18. Meßverfahren gemäß Anspruch 17, wobei die Schritte (b1) bis (f) innerhalb eines Testpatterns eines Chiptests mindestens zweimal ausgeführt werden.

19. Meßverfahren gemäß Anspruch 18, wobei zwischen innerhalb eines Testpatterns aufeinanderfolgend ermittelten Stromwerten (I_1, I_2) die Differenz (ΔI) bestimmt wird, um eine Veränderung der Stromaufnahme des Halbleiterbauelements während des Testpatterns zu detektieren.

20. Meßverfahren nach einem der Ansprüche 16 bis 19, weiterhin umfassend die Schritte:

- (b2) Entladen eines zweiten reihengeschalteten RC-Glieds (R_2, C_2);
 - (c2) Laden eines zweiten Kondensators (C_2) des zweiten RC-Glieds (R_2, C_2) mittels der Spannungsquelle (V_{DDF});
 - (d2) zeitaufgelöstes Messen einer zweiten Ladespannung (V_2) des zweiten Kondensators (C_2);
 - (e2) Bestimmen eines zweiten Zeitpunkts (t_2), zu dem die zweite Ladespannung (V_2) die vorbestimmte Schwellenspannung (V_{th}) erreicht;
- wobei Schritt (f) die folgenden Schritte umfaßt:
- (f1) Ermitteln der Zeitdifferenz (Δt) zwischen dem ersten Zeitpunkt (t_1) und dem zweiten Zeitpunkt (t_2);
 - (f2) Ermitteln eines Ladestroms (I) mittels der Schwellenspannung (V_{th}) und der Zeitdifferenz (Δt) zwischen dem ersten Zeitpunkt und dem zweiten Zeitpunkt.

21. Meßverfahren gemäß Anspruch 20, wobei die Schritte (b1) bis (f2) zumindest einmal wiederholt werden.

22. Meßverfahren gemäß Anspruch 21, wobei die Schritte (b1) bis (f2) innerhalb eines Testpatterns eines Chiptests mindestens zweimal ausgeführt werden.

23. Meßverfahren gemäß Anspruch 22, wobei zwischen innerhalb eines Testpatterns aufeinanderfolgend ermittelten Stromwerten (I_1, I_2) die Differenz (ΔI) bestimmt wird, um eine Veränderung der Stromaufnahme des Halbleiterbauelements (DUT) während des Testpatterns zu detektieren.

24. Meßvorrichtung, umfassend:

- zumindest einen ersten Testerkanal (TC) zum zeitaufgelösten Messen einer ersten Spannung (V_{test}), wobei der erste Testerkanal (TC) über einen ersten Widerstand (R) mit einem zu testenden Halbleiterbauelement verbindbar ist; und
- zumindest eine schaltbare Spannungsquelle (V_+) zum Aufladen des Halbleiterbauelements (DUT).

25. Meßvorrichtung nach Anspruch 24, wobei die Spannungsquelle (V_+) angepaßt ist, eine Ladespannung an das Halbleiterbauelement (DUT) bereitzustellen, die größer oder gleich der Schaltschwelle des Halbleiter-

bauelements (DUT) ist.

26. Meßvorrichtung nach Anspruch 24 oder 25, weiterhin umfassend einen Komparator zum Feststellen, ob die erste Spannung (V_{test}) eine vorgegebene Schwellenspannung (V_{th}) erreicht.

27. Meßvorrichtung nach einem der Ansprüche 24 bis 26, weiterhin umfassend eine Uhr (TCLK), wobei die Uhr einen Takt im Bereich von 2 ns bis 10 μ s aufweist.

28. Meßvorrichtung nach einem der Ansprüche 24 bis 27, weiterhin umfassend einen zweiten Testerkanal (TC2) zum zeitaufgelösten Messen einer zweiten Spannung (V_{test2}), wobei der zweite Testerkanal (TC2) über einen zweiten Widerstand (R2, R3) mit dem Halbleiterbauelement verbindbar ist.

29. Meßvorrichtung nach einem der Ansprüche 24 bis 28, wobei der erste Widerstand (R1) und der zweite Widerstand (R2, R3) voneinander verschieden sind.

30. Meßvorrichtung nach einem der Ansprüche 27 bis 29, wobei dasselbe Uhersignal (TCLK) an den ersten Testerkanal (TC1) und an den zweiten Testerkanal (TC2) bereitstellbar ist.

31. Meßvorrichtung nach einem der Ansprüche 24 bis 30, weiterhin umfassend eine Strommeßvorrichtung, die angepaßt ist, einen an das zu testende Halbleiterbauelement (DUT) bereitgestellten Ladestrom (I) zeitaufgelöst zu messen.

32. Meßverfahren, umfassend die Schritte:

- (a) Aufladen eines zu testenden Halbleiterbauelements (DUT) mittels einer Ladespannung (V_+);
- (b) Wegnehmen der Ladespannung (V_+);
- (c1) Messen einer ersten Entladespannung (V_{test1});
- (d1) Bestimmen eines ersten Zeitpunkts (t_1), zu dem die erste Entladespannung (V_{test1}) eine vorbestimmte Schwellenspannung (V_{th}) erreicht;
- (e) Ermitteln der Kapazität (C) des Halbleiterbauelements (DUT) mittels der Schwellenspannung (V_{th}) und dem ersten Zeitpunkt (t_1).

33. Meßverfahren nach Anspruch 32, wobei die Ladespannung (V_+) größer oder gleich der Schaltschwelle des Halbleiterbauelements (DUT) ist und wobei eine interne Uhr des Halbleiterbauelements abgeschaltet wird.

34. Meßverfahren nach Anspruch 32 oder 33, wobei ein Leckstrom (I_{leak}) des Halbleiterbauelements (DUT) bei der Ermittlung der Kapazität (C) des Halbleiterbauelements berücksichtigt wird.

35. Meßverfahren nach Anspruch 34, das Halbleiterbauelement zunächst mit einer minimalen Betriebsspannung (V_{DDmin}) aufgeladen wird und dann ein erster stationärer Strom (I_{min}) bestimmt wird, und wobei das Halbleiterbauelement anschließend mit einer maximalen Betriebsspannung (V_{DDmax}) aufgeladen wird und anschließend ein zweiter stationärer Strom (I_{max}) bestimmt wird.

36. Meßverfahren nach Anspruch 35, wobei in Schritt (d1) das Halbleiterbauelement von der maximalen Betriebsspannung (V_{DDmax}) entladen wird und die Schwellenspannung (V_{th}) gleich der minimalen Betriebsspannung (V_{DDmin}) gesetzt wird.

37. Meßverfahren nach einem der Ansprüche 32 bis 36, weiterhin umfassend die Schritte:

- (c2) Messen einer zweiten Entladespannung (V_{test2});
 - (d2) Bestimmen eines zweiten Zeitpunkts (t_2), zu dem die zweite Entladespannung (V_{test2}) die vorbestimmte Schwellenspannung (V_{th}) erreicht;
- wobei Schritt (e) die folgenden Schritte umfaßt:
- (e1) Ermitteln der Zeitdifferenz (Δt) zwischen dem ersten Zeitpunkt (t_1) und dem zweiten Zeitpunkt (t_2);
 - (e2) Ermitteln einer Kapazität des Halbleiterbauelements (DUT) mittels der Schwellenspannung (V_{th}) und der Zeitdifferenz (Δt) zwischen dem ersten Zeitpunkt und dem zweiten Zeitpunkt.

38. Meßvorrichtung, umfassend:

mindestens eine Spannungsquelle (V_{DDF}) zum Bereitstellen einer Versorgungsspannung für ein zu testendes Halbleiterbauelement (DUT);
 zumindest einen ersten Testerkanal (TC1), der über ein erstes RC-Glied, das einen ersten Widerstand (R; R1) und einen damit reihengeschalteten ersten Kondensator (C; C1) umfaßt, mit der Versorgungsspannungsquelle

(V_{DDF}) verbunden ist;
wobei der erste Testerkanal (TC1) zum zeitaufgelösten Messen einer Ladespannung (V ; V_1) des ersten Kondensators (C; C1) angepaßt ist;
zumindest einen zweiten Testerkanal (TC2), der über ein zweites RC-Glied, das einen zweiten Widerstand (R2) und einen damit reihengeschalteten zweiten Kondensator (C2) umfaßt, mit der Versorgungsspannungsquelle (V_{DDF}) verbunden ist;
wobei der zweite Testerkanal (TC2) zum zeitaufgelösten Messen einer zweiten Ladespannung (V_2) des zweiten Kondensators (C2) angepaßt ist;
einen Spannungsteiler (R3, R4), der zwischen der Versorgungsspannungsquelle (V_{DDF}) und dem Halbleiterbauelement (OUT) angeordnet ist, so daß der erste Kondensator (C1) mit der Versorgungsspannung und der zweite Kondensator (C2) mit einer Teilspannung aufladbar ist;
einen dritten Testerkanal (TC3) zum zeitaufgelösten Messen einer dritten Spannung (V_{test1}), wobei der dritte Testerkanal (TC3) über einen dritten Widerstand (R1, R3, R4) mit dem Halbleiterbauelement verbindbar ist;
einen vierten Testerkanal (TC4) zum zeitaufgelösten Messen einer vierten Spannung (V_{test2}), wobei der vierte Testerkanal (TC4) über einen vierten Widerstand (R2, R4) mit dem Halbleiterbauelement (DUT) verbindbar ist;
und
zumindest eine schaltbare Spannungsquelle (V_+) zum Aufladen des Halbleiterbauelements (DUT), die angepaßt ist, eine Ladespannung an das Halbleiterbauelement (DUT) bereitzustellen, die größer oder gleich der Schaltschwelle des Halbleiterbauelements (DUT) ist.

Es folgen 11 Blatt Zeichnungen

Anhängende Zeichnungen

FIG 1

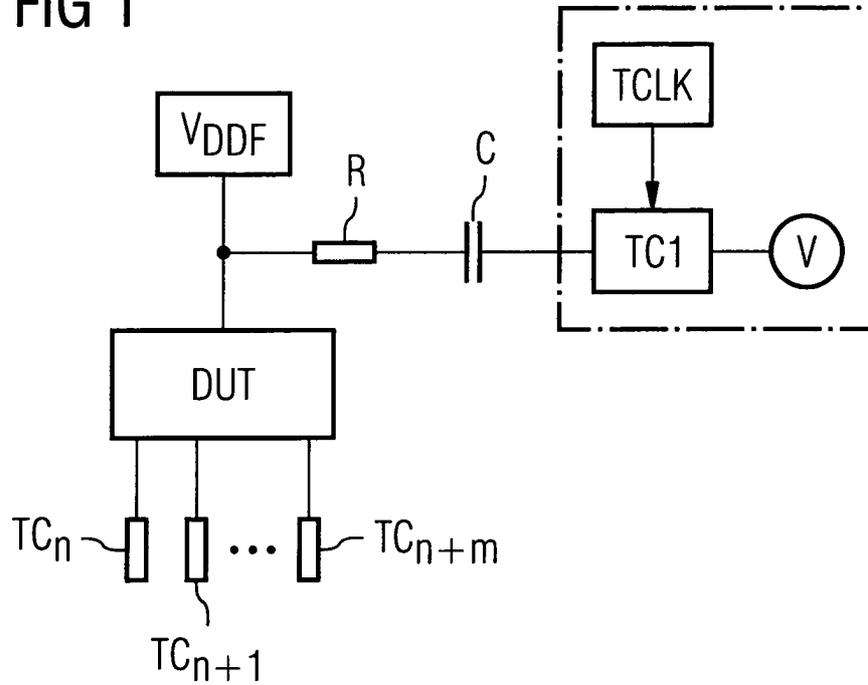


FIG 2

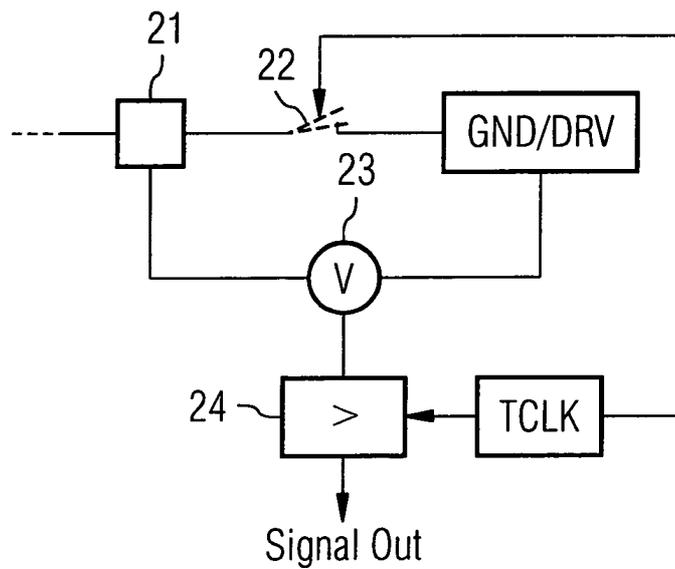


FIG 3

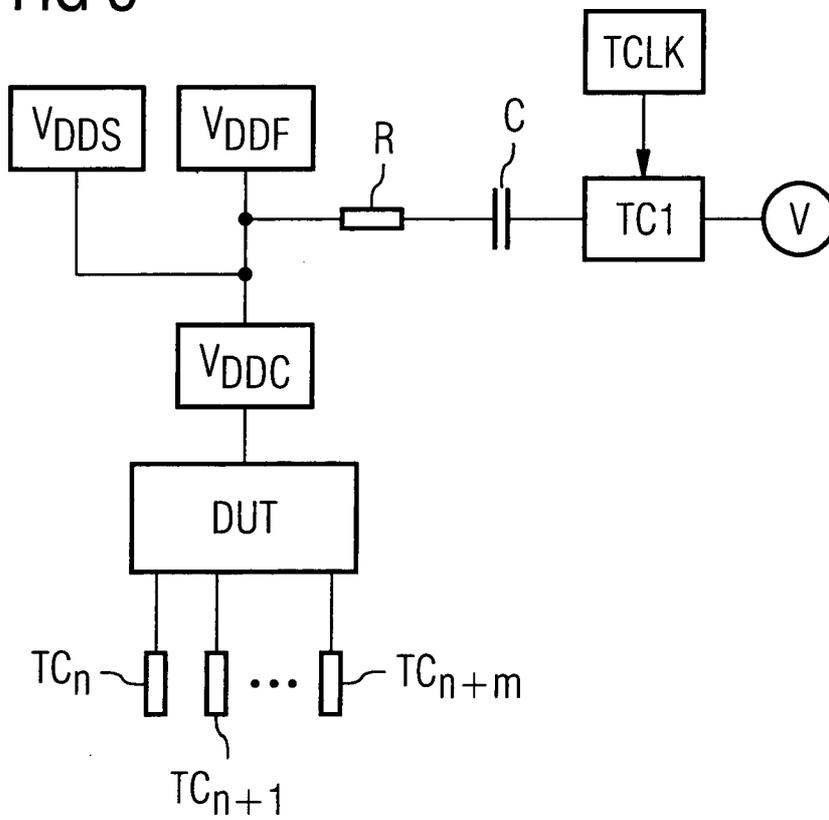


FIG 4

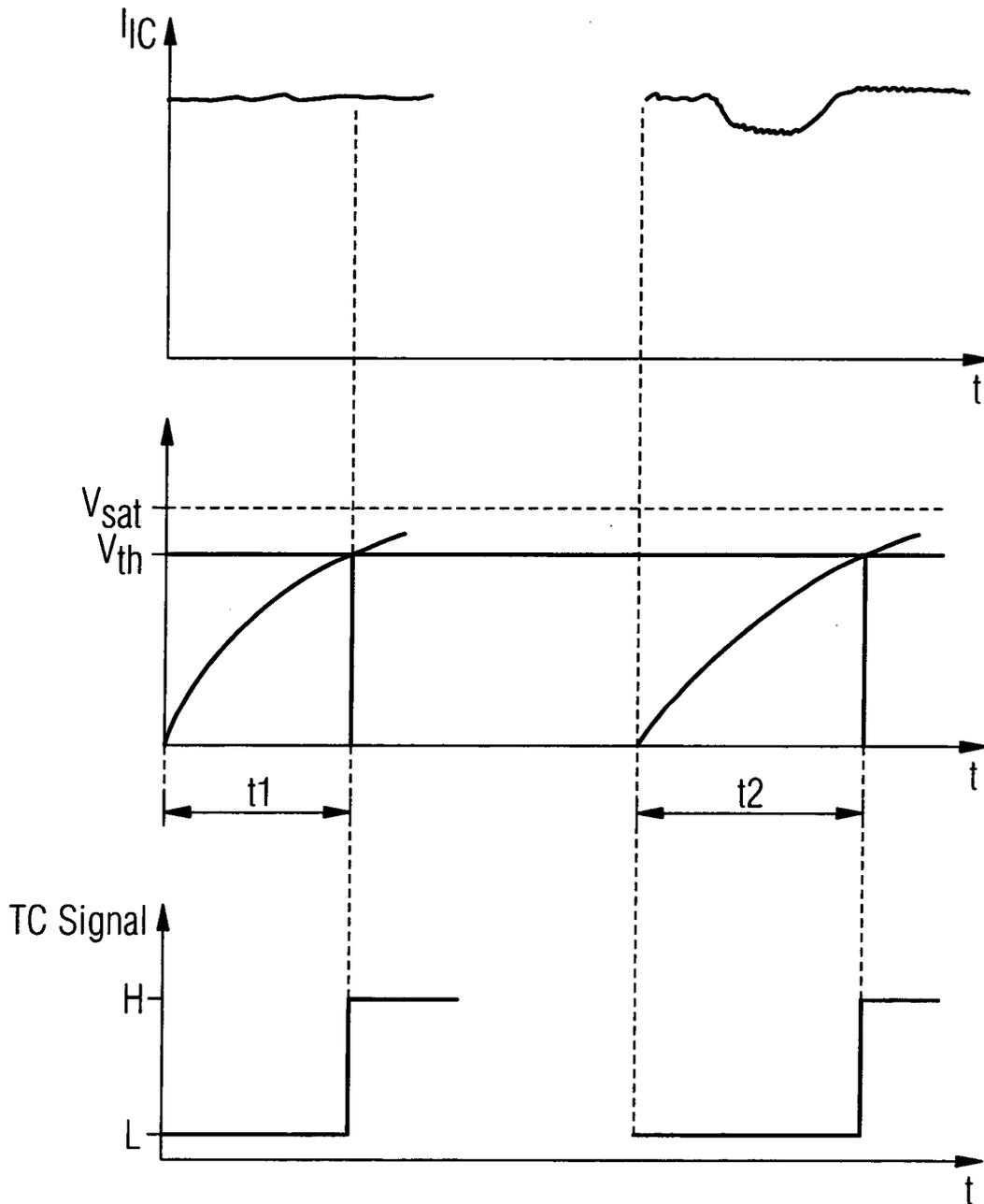


FIG 5

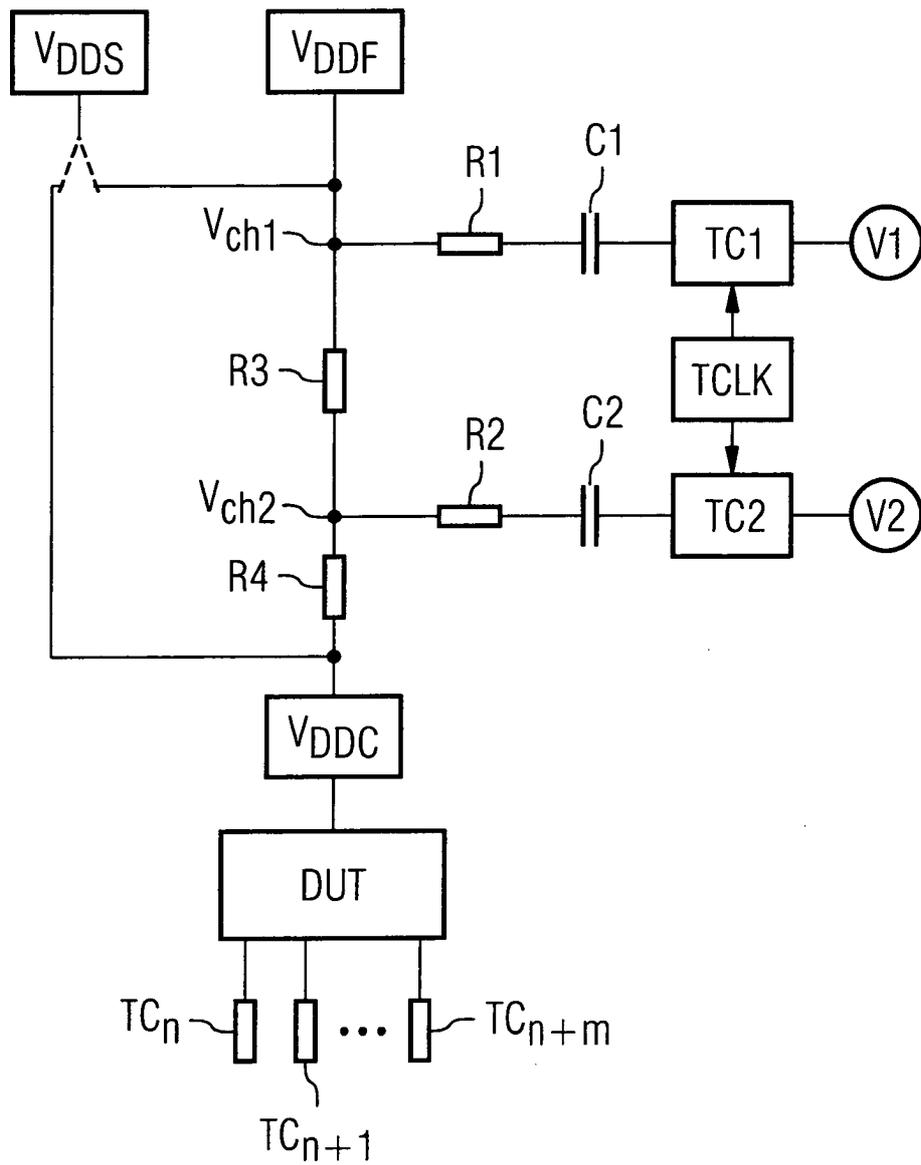


FIG 6

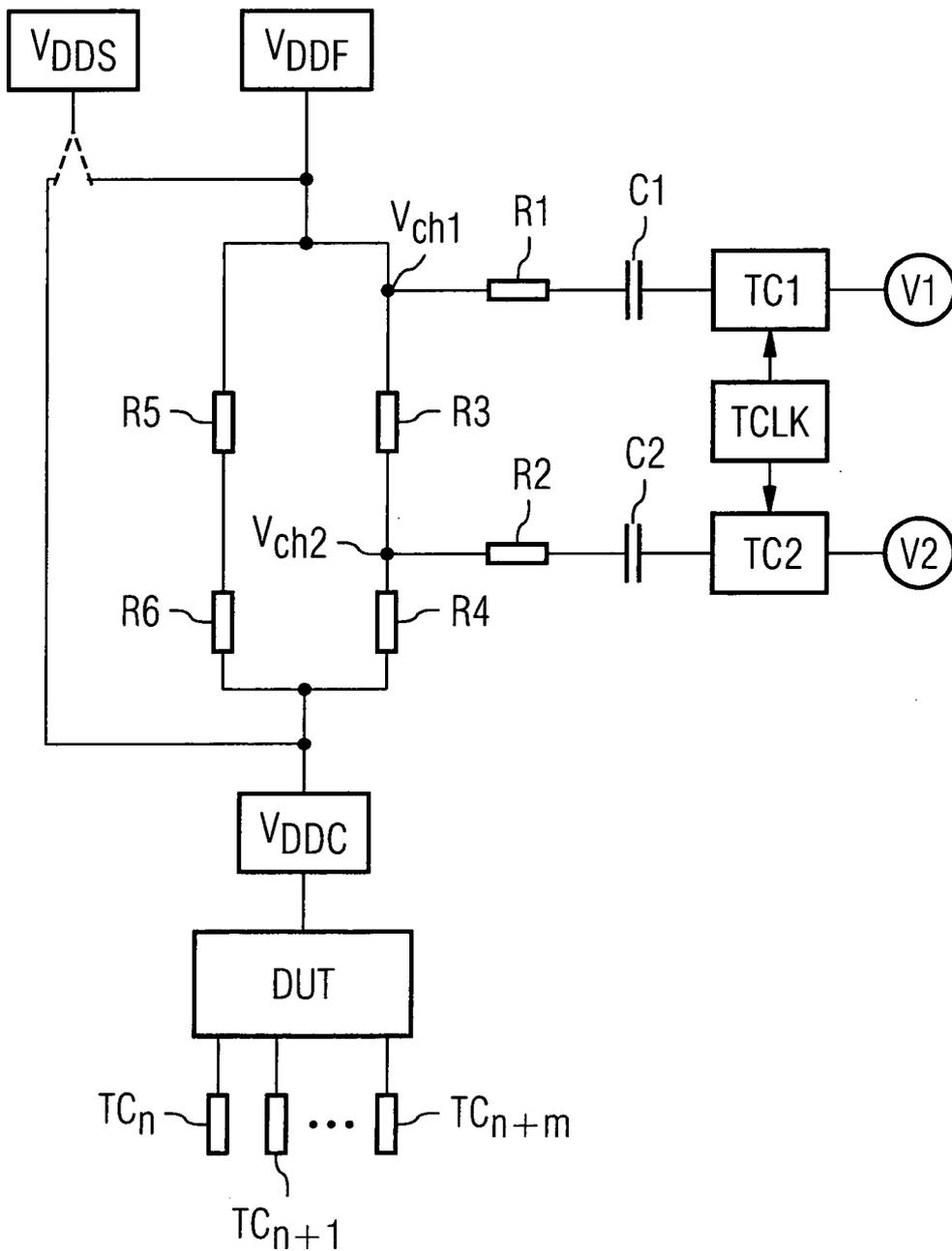


FIG 7

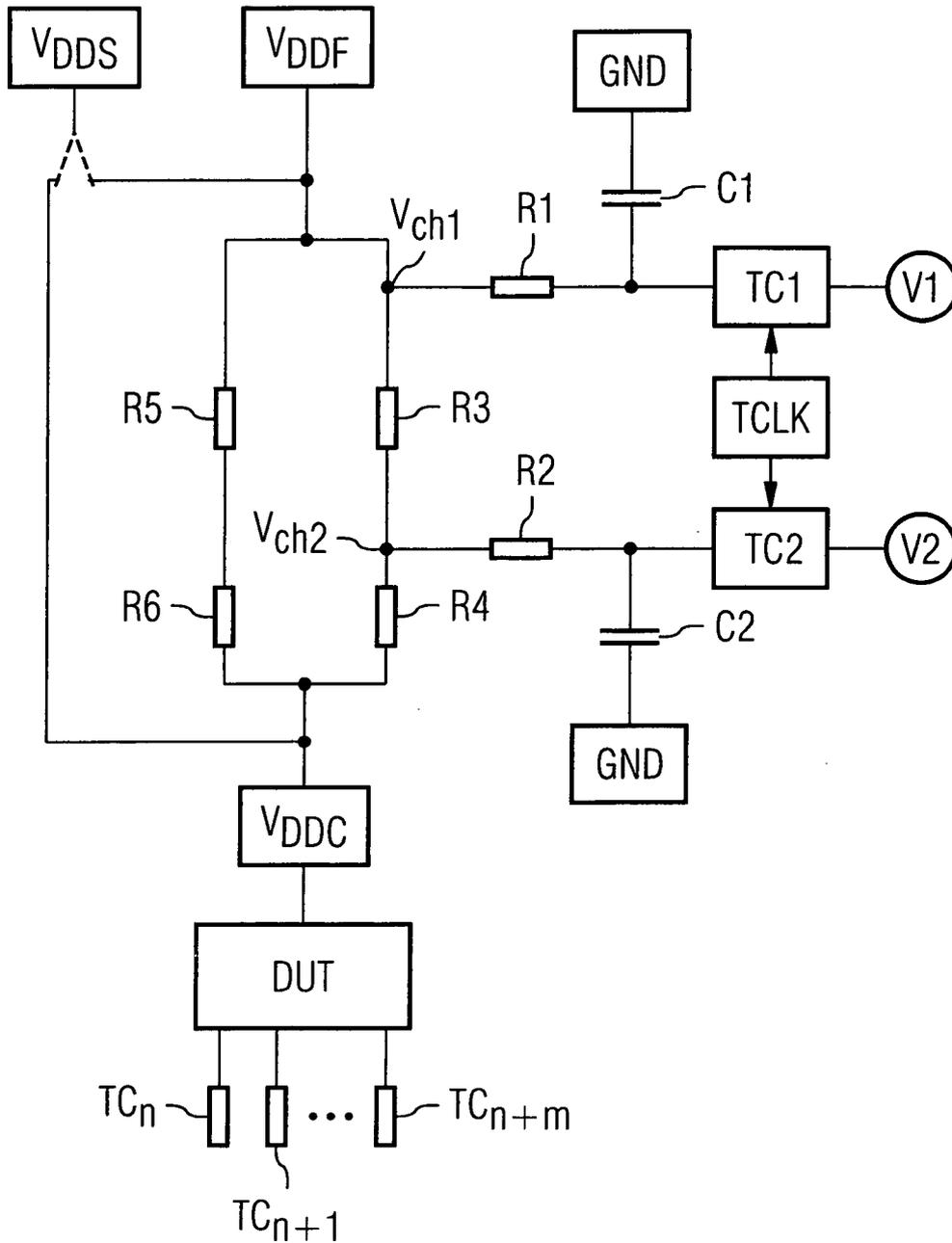


FIG 8

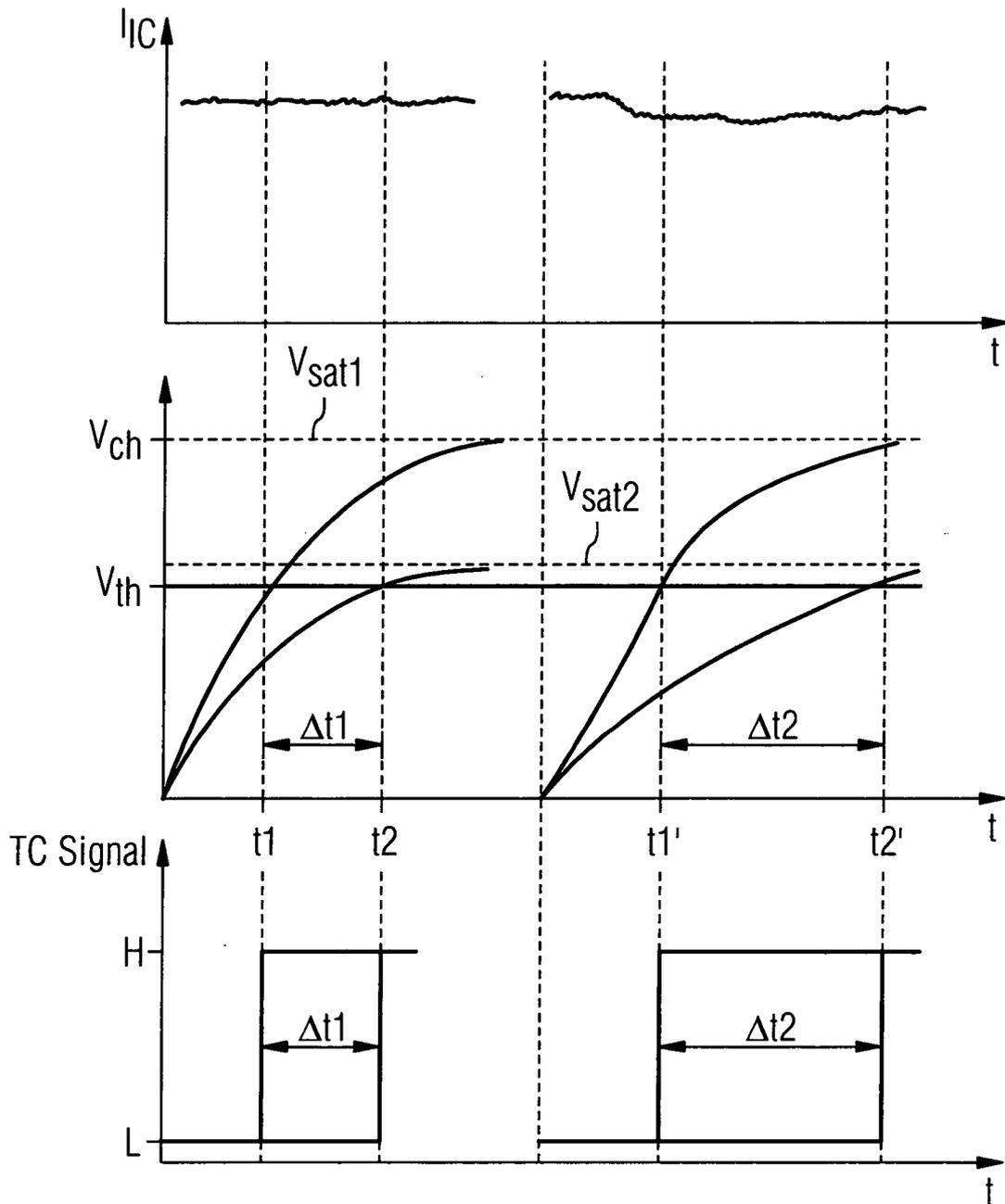


FIG 9

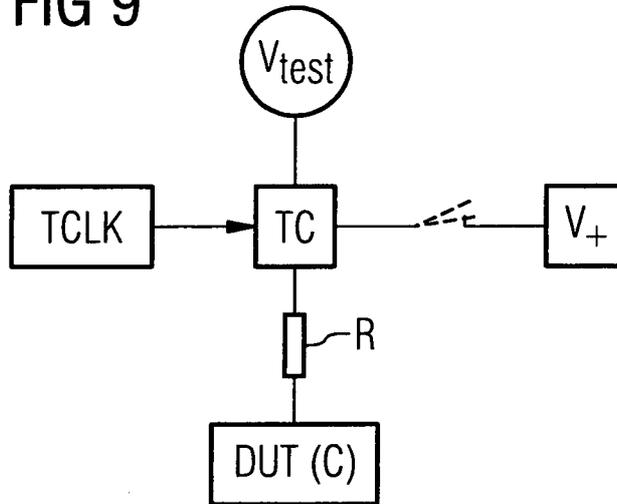


FIG 10

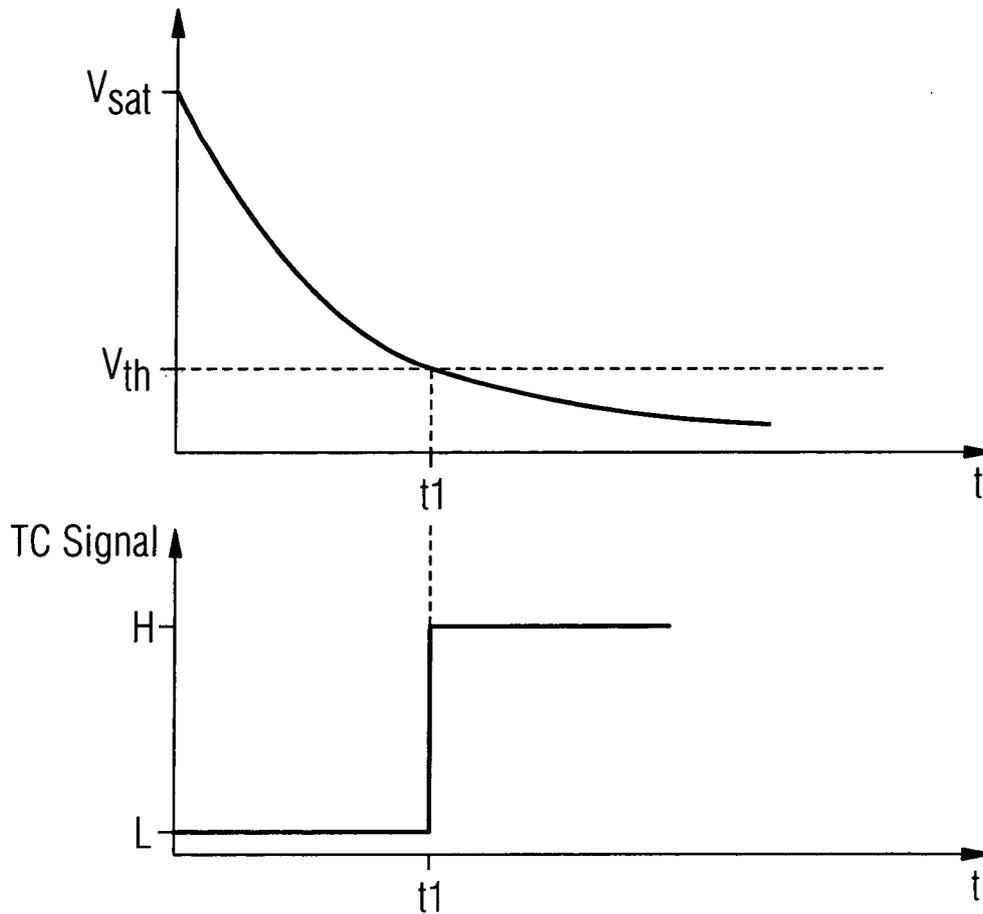


FIG 11

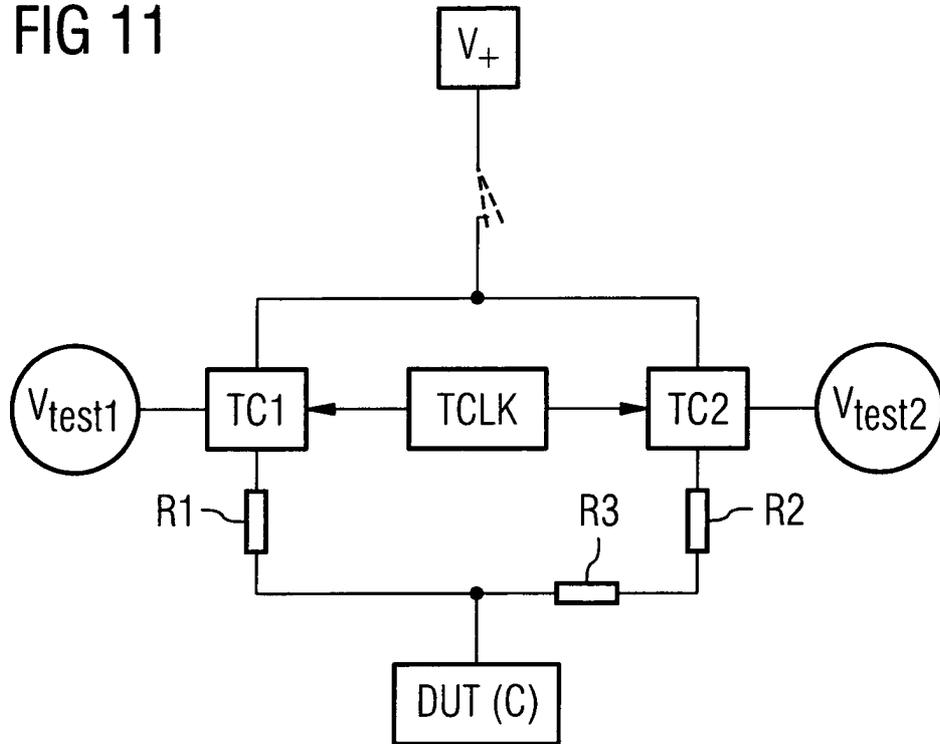


FIG 12

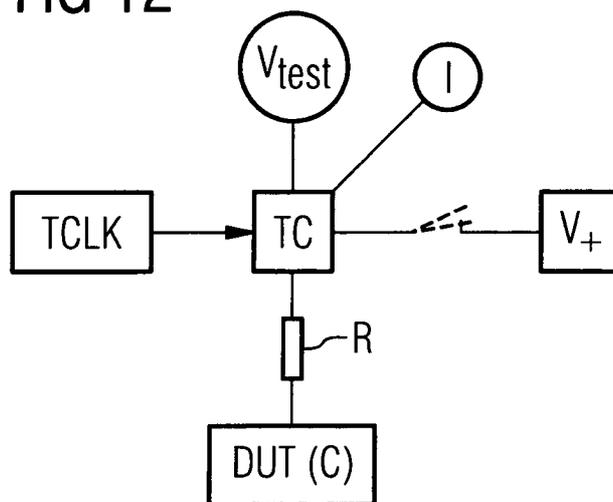


FIG 13

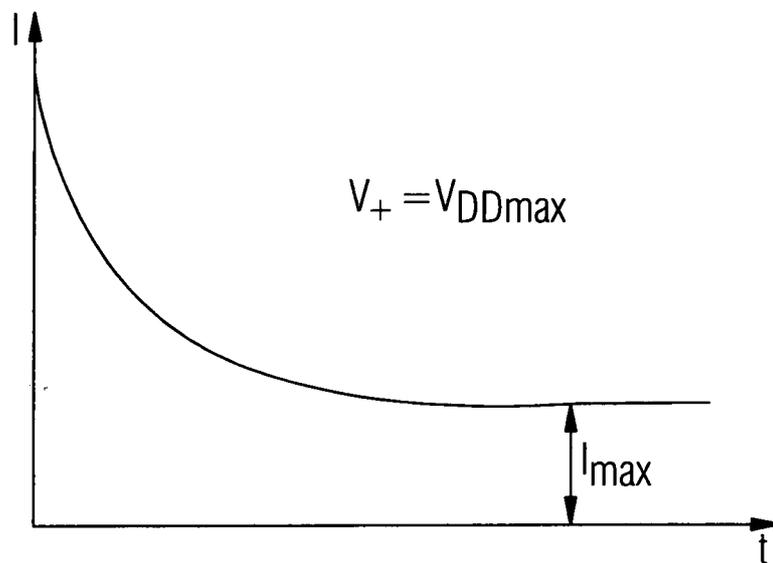
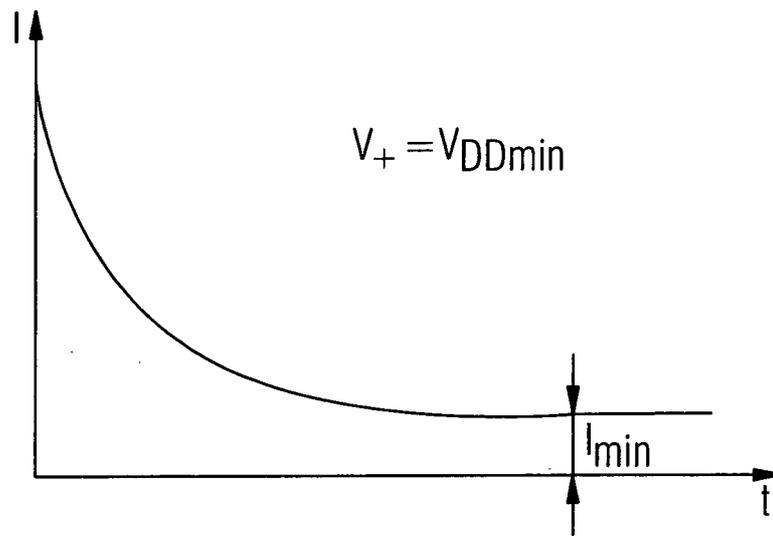


FIG 14

