



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0049626  
(43) 공개일자 2008년06월04일

(51) Int. Cl.

H05K 3/40 (2006.01) H05K 1/11 (2006.01)

H05K 3/34 (2006.01)

(21) 출원번호 10-2007-0118269

(22) 출원일자 2007년11월20일

심사청구일자 없음

(30) 우선권주장

JP-P-2006-00324126 2006년11월30일 일본(JP)

(71) 출원인

신코오덴기 교교 가부시키키가이샤

일본국 나가노켄 나가노시 오시마다마치 80

(72) 발명자

무라마츠 시게츠구

일본국 나가노켄 나가노시 오시마다마치 80 신코

오덴기 교교가부시키키가이샤 내

구사마 야스히코

일본국 나가노켄 나가노시 오시마다마치 80 신코

오덴기 교교가부시키키가이샤 내

(74) 대리인

문기상, 문두현

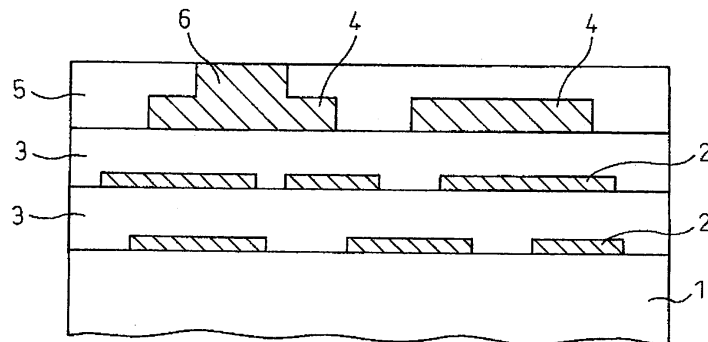
전체 청구항 수 : 총 8 항

(54) 배선 기관 및 그 제조 방법

(57) 요약

본 발명의 배선 기관은, 소정 수의 하부 배선층 상에 형성되고 일 부분이 노출되어 실장될 부품과 접속하기 위한 패드로서 이용되는 최상위 배선층과, 최상위 배선층을 덮는 절연 수지층을 포함하고, 최상위 배선층의 일 부분의 두께는 최상위 배선층의 다른 부분보다 두껍다.

대표도 - 도1



**특허청구의 범위**

**청구항 1**

소정 수(prescribed number)의 하부 배선층 상에 형성되고, 일 부분이 노출되어 실장될 부품과 접촉하기 위한 패드로서 이용되는 최상위 배선층과,

상기 최상위 배선층을 덮는 절연 수지층을 포함하고,

상기 최상위 배선층의 상기 일 부분의 두께는 상기 최상위 배선층의 다른 부분보다 두꺼운 것을 특징으로 하는 배선 기판.

**청구항 2**

최상위 배선층의 일 부분이 상기 최상위 배선층의 다른 부분보다 두꺼워지도록, 소정 수의 하부 배선층 상에 최상위 배선층을 형성하는 단계와,

상기 최상위 배선층 전체를 덮는 절연 수지층을 형성하는 단계와,

상기 최상위 배선층의 상부가 노출될 때까지 상기 절연 수지층의 일 부분을 제거하여 패드를 형성하는 단계를 포함하는 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 3**

제 2 항에 있어서,

상기 절연 수지층의 일 부분은 버프(buff) 연마, 수지 에칭, 또는 샌드블라스트(sandblast)에 의해 제거되는 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 4**

소정 수의 하부 배선층 상에 최상위 배선층을 형성하는 단계와,

상기 최상위 배선층 전체를 덮는 절연 수지층을 형성하는 단계와,

상기 절연 수지층 상에 상기 최상위 배선층의 노출될 부분보다 넓은 개구부를 가지는 샌드블라스트용 마스크를 형성하는 단계와,

상기 마스크를 이용하는 샌드블라스트 처리에 의해서, 상기 최상위 배선층의 일 부분을 노출시켜서, 패드를 형성하는 공정을 포함하는 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 5**

제 4 항에 있어서,

상기 최상위 배선층의 노출될 부분만이 상기 최상위 배선층의 다른 부분보다 두꺼워지도록, 상기 최상위 배선층을 형성하는 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 6**

제 4 항에 있어서,

상기 최상위 배선층 전체는 동일한 두께로 형성되는 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 7**

제 4 항에 있어서,

상기 샌드블라스트 처리에 의해 제거될 상기 절연 수지층의 두께는 10 $\mu$ m 이하인 것을 특징으로 하는 배선 기판 제조 방법.

**청구항 8**

제 4 항에 있어서,

상기 패드의 가장자리와 상기 마스크의 개구부의 내벽 사이의 간극(clearance)은 3 내지 10 $\mu$ m인 것을 특징으로 하는 배선 기판 제조 방법.

## 명세서

### 발명의 상세한 설명

#### 기술분야

<1> 본 발명은 배선 기판 및 그 제조 방법에 관한 것이다. 특히, 본 발명은 반도체 칩, 반도체 부품, 및 다른 실장 부품을 실장하는 배선 기판, 또는 반도체 칩, 반도체 부품, 및 다른 실장 부품을 실장하고 다른 기판(예를 들면, 플립 칩 접속용 패키지)과 접속하는 배선 기판 및 그 제조 방법에 관한 것이다.

#### 배경기술

<2> 일반적으로, 배선 기판에 반도체 칩, 반도체 부품, 및 다른 실장 부품을 실장하는 경우에, 배선 기판의 최외부 층에 배선을 설치할 시, 칩 등과의 접속에 필요한 부분(일반적으로, "패드"라 함)을 제외한 부분은 솔더 및 오염 물질 등의 부착물로부터의 보호를 위한 솔더 레지스트라 불리는 수지 재료를 이용하여 보호된다. 이 경우에, 접속에 필요한 배선 부분의 노출은 포토리소그래피법, 스크린 인쇄법, 레이저 가공법 등에 의해서 이루어진다. 포토리소그래피법에 따르면, 솔더 레지스트용 수지 재료와 같은 감광성 재료를 이용하여서, 노광 및 현상에 의한 패터닝을 수행한다. 스크린 인쇄법에 따르면, 인쇄 마스크를 이용하여서, 필요한 부분에만 수지 재료를 인쇄한다. 레이저 가공법에 따르면, 표면 전체에 수지 재료를 코팅하고, 노출되어야 하는 영역 상의 수지 재료를 레이저 조사에 의해서 제거한다.

<3> 일례로서, 종래에 절연 수지(솔더 레지스트)를 포토리소그래피로 패터닝함으로써, 패드를 노출시키는 것에 대하여 기술한다. 도 12의 (a)에 나타난 바와 같이, 절연 기판(101) 상에는 필요한 수의 하부 배선(102)과 이것을 덮는 절연층(103)을 형성한다. 그 후, 최상위 배선층(104)과 그것을 덮는 절연 수지(솔더 레지스트)층(105)을 형성한다. 이어서, 절연 수지층(105)을 포토리소그래피를 통해 노광 및 현상함으로써, 도 12의 (b)에 나타난 바와 같이 소정의 패턴으로 개구부를 형성한다. 결과적으로, 최상위 배선(104)의 부분들이 패드(106)(상측) 및 패드(106')(하측)로서 노출된다.

<4> 스크린 인쇄법에 의한 경우에는, 도 12의 (a)의 최상위 배선층(104)까지 포함하는 소자를 형성한 후에, 소정의 패턴을 가지는 마스크를 이용하여 절연 수지를 스크린 인쇄함으로써, 도 12의 (b)에 나타난 것과 동일한 개구 패턴을 가지는 절연 수지층을 형성한다.

<5> 샌드블라스트(sandblast)법을 이용하여 배선 기판 표면에서 패드를 노출시키는 것 또한 알려져 있다. 이 경우에, 노출될 패드에 대응하는 부분에 개구부가 형성된 샌드블라스트용 레지스트 마스크가 형성된다. 그러므로, 연마 입자를 포함하는 에어 플로우(air flow)를 개구부에 가하여, 패드 부분을 노출시킨다. 예를 들면, 일본국 특허 공개 제2000-286362호, 일본국 특허 공개 제2000-294678호, 및 일본국 특허 공개 제2001-7240호에는 패드의 부분을 노출하는 샌드블라스트법이 기재되어 있다.

<6> 샌드블라스트법에 의해 패드를 노출하는 종래의 예를 하나의 패드 형성 영역을 확대하여 나타난 도면을 참조하여 기술한다. 도 13의 (a)에 나타난 바와 같이, 절연 기판(201)(한쪽 측만을 나타냄) 상에, 필요한 수의 하부 배선(202)과 이것을 덮는 절연 수지층(203)을 형성한다. 그 후, 최상위 배선층(204)과 그것을 덮는 절연 수지층(205)을 형성한다. 도 13의 (b)에 나타난 바와 같이, 절연 수지층(205) 상에 샌드블라스트용 드라이 필름 레지스트(DFR)(206)를 적층하고, 노광/현상을 통해 소정의 패턴으로 개구부를 형성한다. 그 후, 도 13의 (c)에 나타난 바와 같이, 개구부에 연마 입자(207)를 분사하여서, 절연 수지를 제거한다. 결과적으로, 배선층(204)의 일 부분이 노출되어, 패드(208)로서 이용된다. 그 후, 도 13의 (d)에 나타난 바와 같이, 샌드블라스트용 DFR을 제거한다.

<7> 한편, 웨이퍼 레벨 칩 스케일 패키지(WL-CSP) 분야에서는, 다음을 기술한다. 즉, 반도체 칩의 도전층 상에 형성된 원통형 패드가 수지로 덮이고, 패드 표면은 연마 또는 에칭에 의해서 노출된다(일본국 특허 공개 제2004-48048호 참조).

**발명의 내용**

**해결 하고자하는 과제**

- <8> 반도체 칩의 소형화와 고정밀화의 최근 경향에 따라서, 반도체 칩을 실장하는 배선 기판은 또한 소형화되고, 접속 단자의 정밀도는 증가해왔다. 그러나, 배선 기판의 최외부층의 솔더 레지스트(보호 수지)는 실장에 필요한 언더필, 몰드 수지 등과의 접촉과 같은 화학적 특성 및 절연 신뢰성 등의 전기적 특성이 요구된다. 또한 신뢰성 향상을 위하여, 수지층 개구부의 패드와 개구부 내벽 사이의 간극(clearance) 또는 개구 형상에 대한 요구도 존재한다. 모든 요구를 만족하도록 솔더 레지스트의 조성을 설계하는 것은 용이하지 않다. 특히, 감광성 솔더 레지스트 재료의 이용을 필요로 하는 포토리소그래피로 개구부를 형성하는 경우에, 개구부의 치수 정밀도를 향상시키는 것이 곤란하다. 또한, 포토리소그래피의 경우에, 포토마스크의 오정렬(misalignment)의 문제가 있어서, 개구부의 치수 정밀도의 향상을 방해한다.
- <9> 스크린 인쇄 또는 레이저 가공 기술에 따르면, 솔더 레지스트층은 포토리소그래피에 의해 직접적으로 패터닝되지 않는다(광감성이 부여된 솔더 레지스트는 이용되지 않음). 따라서, 상기 기술은 솔더 레지스트의 화학적 조성과 관련하여 이점이 있다. 그러나, 스크린 인쇄의 경우에도, 인쇄 마스크의 오정렬의 문제가 있다. 또한, 인쇄법으로 정밀도를 강화하고, 소형화에 필요한 미세 패턴을 형성하는 것이 용이하지 않다. 오정렬의 문제는 레이저 가공의 경우에도 적용된다. 반면, 레이저 가공의 경우에는, 가공 치수 또는 형상의 변화가 불가피하다.
- <10> 샌드블라스트법에 따르면, 솔더 레지스트층은 포토리소그래피에 의해 직접 패터닝되지 않는다. 따라서, 상기 기술도 솔더 레지스트의 화학적 조성과 관련해서는 이점이 있다. 그러나, 이 경우에도, 샌드블라스트용 레지스트 마스크의 위치가 변하면, 필요한 위치/영역의 패드를 노출하는 것이 불가능해진다. 따라서, 마스크 패턴의 고정밀한 정렬이 필요하다. 그러나, 배선 기판은 주로 온도 변화 및 가공으로 치수가 변화한다. 미세 배선의 경우에, 노출될 부분과 샌드블라스트용 레지스트 마스크 사이의 고정밀한 정렬이 곤란하다. 이 때문에, 종래의 샌드블라스트법으로 패드를 노출하기 위해서는, 도 13의 (d)에 나타난 바와 같이 샌드블라스트에 의해서 형성될 개구부와 노출될 패드 부분을 포함하는 최상층 배선(204) 사이의 오정렬 측면에서, 최상층 배선(204)의 폭은 패드에 필요한 폭보다 더 넓게 형성되어야 한다(예를 들면, 측면마다 약 10 $\mu$ m). 설계의 측면에서, 실장 부품의 소형화와 함께 배선 피치가 협소해지는 경우에, 과도한 크기의 배선 폭은 단점이 된다.
- <11> 그러므로, 소형화되고 정밀도가 강화된 칩 등의 표면 실장 부품을 실장하기 위한 미세 배선의 배선 기판 최외부층의 솔더 레지스트 등의 수지층으로부터 표면 실장 부품과의 접속을 위한 패드를 노출시키는 것이 점점 곤란해지고 있다.
- <12> 본 발명은 배선 기판 최외부층의 수지층에서 패드를 높은 정밀도로 노출시킬 수 있는 배선 기판 제조 방법, 및 이 방법을 이용하여 제조되고 최외부층의 수지층에서 높은 정밀도로 노출된 패드를 가지는 배선 기판을 제공한다.

**과제 해결수단**

- <13> 본 발명의 제 1 측면에 따르면, 배선 기판은, 소정 수의 하부 배선층 상에 형성되며 일 부분이 노출되어 실장될 부품과 접속하는 패드로서 이용되는 최상위 배선층과, 최상위 배선층을 덮는 절연 수지층을 포함하고, 최상위 배선층의 일 부분의 두께는 최상위 배선층의 다른 부분보다 두껍다.
- <14> 본 발명의 제 2 측면에 따르면, 배선 기판의 제조 방법은 최상위 배선층의 일 부분이 최상위 배선층의 다른 부분보다 두꺼워지도록, 소정 수의 하부 배선층 상에 최상위 배선층을 형성하는 단계와, 최상위 배선층 전체를 덮는 절연 수지층을 형성하는 단계와, 최상위 배선층의 상부가 노출될 때까지 절연 수지층의 일 부분을 제거하여 패드를 형성하는 단계를 포함한다.
- <15> 본 발명의 제 3 측면에 따르면, 절연 수지층의 일 부분은 버프 연마, 수지 에칭, 또는 샌드블라스트에 의해 제거될 수 있다.
- <16> 본 발명의 제 4 측면에 따르면, 배선 기판의 제조 방법은, 소정 수의 하부 배선층 상에 최상위 배선층을 형성하는 단계와, 최상위 배선층 전체를 덮는 절연 수지층을 형성하는 단계와, 절연 수지층 상에 최상위 배선층의 노출될 부분보다 더 넓은 개구부를 가지는 샌드블라스트용 마스크를 형성하는 단계와, 최상위 배선층의 일 부분을 마스크를 이용하는 샌드블라스트 처리에 의해 노출시키는 단계를 포함한다.
- <17> 본 발명의 제 5 측면에 따르면, 최상위 배선층은 최상위 배선층의 노출될 부분만이 최상위 배선층의 다른 부분

보다 두꺼워지도록 형성될 수 있다.

<18> 본 발명의 제 6 측면에 따르면, 최상위 배선층 전체는 동일한 두께로 형성될 수 있다.

**효 과**

<19> 본 발명에 따르면, 반도체 칩 등을 실장하기 위한 패드를 반도체 칩 등의 소형화와 정밀도 강화에 대응하여, 높은 정밀도로 노출시키는 배선 기판을 제공하는 것이 가능하다.

**발명의 실시를 위한 구체적인 내용**

<20> 이하에서는 본 발명의 예시적인 실시예를 도면을 참조하여 기술한다.

<21> 도 1은 본 발명의 배선 기판을 개략적으로 나타내고 있으며, 최상위 배선층의 패드로서 노출될 부분의 두께가 최상위 배선층의 다른 부분보다 두껍다. 이 도면은 최상층 배선의 패드를 포함하는 부분과 패드를 포함하지 않는 부분의 각각의 것을 나타낸다. 절연 기판(코어 기판)(1) 상에는, 소정 수의 하부 배선층(2)과 이것을 덮는 절연층(3)이 형성된다. 최상위 절연층(3) 상에는, 최상위 배선층(4)이 형성되고, 이것은 절연 수지층(5)으로 덮인다. 최상위 배선의 일 부분은 배선 기판 상에 실장될 반도체 칩 등의 표면 실장 부품과 접촉하기 위하여, 절연 수지층(5)의 표면으로부터 노출된 패드(6)를 가진다. 도면으로부터 명백한 바와 같이, 최상위 배선층(4)의 패드로서 노출될 부분은 최상위 배선층(4)의 다른 부분보다 두껍고, 절연층의 표면과 동일면을 이룬다. 도 1에서는, 간략하게 절연 기판(코어 기판)(1)의 한쪽 측면을 나타낸다. 그러나, 일반적으로, 배선층은 반대 측에도 설치된다.

<22> 이러한 배선 기판은 다음 방법으로 제조될 수 있다. 일 부분이 다른 부분보다 두꺼운 배선층을 포함하는 최상위 배선층(4)(도 1 참조)은, 예를 들면 세미에디티브법(semi-additive method)을 이용한 2단계 도금 처리 또는 포토리소그래피 및 에칭(서브트랙티브법)을 통한 배선층의 패터닝에 의해서 형성된다. 그 후, 최상위 배선층(4) 전체를 덮는 절연 수지층을 형성한다. 이 후, 예를 들면 버프 연마, 수지 에칭, 또는 샌드블라스트를 이용하여, 절연 수지층의 일부를 패드(6)(도 6 참조)의 상층(도 1)이 노출될 때까지 제거한다. 특히, 수지 에칭 또는 샌드블라스트를 이용하는 경우에, 다음을 수행하는 것이 바람직하다. 즉, 기판의 표면 전체에 걸쳐 제거될 두께가 동일해지도록, 소정 양의 수지 재료를 최상위 배선층(4) 상에 위치시킨다. 이로써, 수지 재료를 가압하여, 평면의 절연 수지층을 형성한다. 그 후, 그 일부를 제거한다.

<23> 제거될 수지층의 두께, 즉 패드 상에 설치된 수지 재료의 두께는 생산성의 관점에서 작은 것이 바람직하다. 본 발명에서, 제거될 수지층의 두께는 바람직하게는 10 $\mu$ m 이하이고, 더 바람직하게는 5 $\mu$ m 이하이다.

<24> 도 2의 (a)(상면도) 및 도 2의 (b)(도 2의 (a)의 라인 IIb-IIb에 따른 단면도)에는 매트릭스 배열된 패드를 가지는 본 발명의 배선 기판의 예를 나타낸다. 도 2의 (a)에 나타난 바와 같이, 배선 기판의 상층은 실장될 칩 등과 접촉하기 위해 패드(11)가 노출되는 것을 제외하면, 절연 수지층(12)으로 덮인다. 도 2의 (b)에 나타난 단면도에서, 간략하게, 칩을 실장하기 위한 각각의 패드(11)와 접촉될 최상위 배선층(13) 이외의 배선층은 생략된다. 또한, 솔더 범프(14)와 접촉될 배선 또한 생략되며, 솔더 범프(14)는 배선 기판의 이면층에 설치되고, 칩 등이 실장된 배선 기판을 다른 배선 기판(도시 생략)에 실장하는데 이용된다.

<25> 도 3의 (a)(상면도) 및 도 3의 (b)(측면도)에는 반도체 칩이 실장되어 있는 도 2의 (a) 및 도 2의 (b)에 나타난 배선 기판을 나타낸다. 솔더 범프 등(도시 생략)을 통해서 배선 기판(15)에 접촉된 반도체 칩(16)과 기판(15) 사이에는 언더필 재료(17)를 충전하고, 언더필 재료(17)의 일부를 반도체 칩(16) 주위에 설치한다.

<26> 도 4의 (a)(상면도) 및 도 4의 (b)(도 4의 (a)의 라인 IVb-IVb 따른 단면도, 도 2의 (b)와 동일하게 간략화함)에는 종래 기술과 동일한 매트릭스 배열의 패드를 가지는 배선 기판을 나타낸다. 주위에 간극이 형성된 절연층(22) 각각의 개구부에는 패드(21)가 설치된다. 패드에 접촉된 배선(23)(도 4의 (a)의 최상층에 있는 개구부에서만 나타남)이 최상위 배선층에 설치되는 경우에, 그 일부는 각 개구부에서 노출된다. 반도체 칩은 종래의 기술로 배선 기판에 실장되고, 칩과 기판 사이에 언더필 수지를 충전한다. 결과적으로, 외관은 칩이 실장되는 도 3에 나타난 본 발명의 배선 기판과 동일하다.

<27> 패드가 배선 기판 최외부층의 수지층으로부터 높은 정밀도로 노출되는 배선 기판을 본 발명의 다른 제조 방법을 이용하여 얻을 수도 있다. 이 방법에 따르면, 최상위 배선층을 형성하고, 최상위 배선층 전체를 덮는 절연 수지층을 형성한다. 그 후, 절연 수지층 상에 형성된 샌드블라스트용 마스크를 이용하는 샌드블라스트에 의해서, 마스크 개구부 내의 수지층을 제거한다. 결과적으로, 패드가 노출된다. 샌드블라스트용 마스크는 최상위 배선

층의 노출될 각 패드 부분보다 넓은 개구부를 가지도록 형성된다. 정렬의 정밀성의 측면에서, 패드 가장자리와 마스크 개구부 사이의 간극은 약 3 ~ 10 $\mu$ m로 설정되는 것이 바람직하다. 샌드블라스트에 앞서 마스크 개구부의 간극 부분은 노출될 최상층 배선이 없는 부분이다. 샌드블라스트 후에, 절연 수지 재료를 제거하여서, 마스크 된 부분으로부터의 높이 차가 야기된다. 제거될 수지층의 두께, 즉 패드 상에 설치된 수지 재료의 두께를 작게 함으로써, 실질적으로 문제가 없는 높이로 높이 차를 조정할 수 있다. 또한, 생산성의 관점에서, 제거될 수지층의 두께가 작은 것이 바람직하다. 이로부터, 제거될 수지층의 두께는 바람직하게는 10 $\mu$ m 이하이고, 더 바람직하게는 5 $\mu$ m 이하이다.

<28> 이 방법에 따르면, 패드로서 노출될 부분만이 다른 부분보다 두껍도록, 최상위 배선층을 형성할 수 있다. 선택적으로, 최상위 배선층 전체를 동일한 두께로 형성할 수도 있다.

<29> 도 5의 (a)에 나타난 바와 같이, 최상위 배선층의 패드로서 노출될 부분만을 다른 부분보다 두껍게 형성하는 경우에, 절연 기관(31) 상에 필요한 수의 하부 배선(32)과 이것을 덮는 절연층(33)을 형성한다. 그 후, 최상위 배선층(34)과 이것을 덮는 절연 수지층(35)을 형성한다. 최상위 배선층(34)의 배선(도 5의 (a)에서, 좌측 배선)의 일 부분은 다른 부분보다 두껍게 형성되어 나중에 패드로서 노출될 부분(38)을 가진다. 도 5의 (b)에 나타난 바와 같이, 절연 수지층(35) 상에 적층된 드라이 필름 레지스트(DFR)를 노광/현상에 의해 패터닝함으로써, 후에 노출될 패드(38)의 위치에 대응하는 소정의 패턴의 개구부를 가지는 샌드블라스트용 마스크(36)를 형성한다. 마스크(36)의 개구부 폭(W<sub>0</sub>)은 패드(38)의 폭(W<sub>p</sub>)보다 조금 크고, 패드 가장자리와 마스크 개구부 사이의 간극(C)이 약 3 ~ 10 $\mu$ m이도록 구성되는 것이 바람직하다. 도 5의 (c)에 나타난 바와 같이, 마스크(36)의 개구부에는 연마 입자(37)를 분사하여 절연 수지를 제거한다. 결과적으로, 배선층(34)의 일 부분은 패드(38)로서 노출된다. 제거될 수지층의 두께는 바람직하게는 10 $\mu$ m 이하이고, 더 바람직하게는 5 $\mu$ m 이하이다. 그 후, 도 5의 (d)에 나타난 바와 같이, 샌드블라스트용 DFR을 제거한다.

<30> 도 6의 (a)에 나타난 바와 같이, 최상위 배선층 전체를 동일한 두께로 형성하는 경우에, 절연 기관(41) 상에 필요한 수의 하부 배선(42) 및 이것을 덮는 절연층(43)을 형성한다. 그 후, 동일한 두께를 가지는 최상위 배선층(44) 및 그것을 덮는 절연 수지층(45)을 형성한다. 이어서, 최상위 배선층의 패드로서 노출될 부분만이 다른 부분보다 두껍게 형성되는 경우에 대하여, 절연 수지층(45)에 적층된 드라이 필름 레지스트(DFR)를 패터닝한다. 결과적으로, 각각의 패드 폭보다 조금 큰 개구부 폭을 가지는 패턴으로 샌드블라스트용 마스크(46)를 형성한다(도 6의 (b)). 이으로써, 마스크(46)의 개구부에는 연마 입자(47)를 분사하여 배선층(44)의 일 부분을 패드로서 노출한다(도 6의 (c)). 그 후, 샌드블라스트용 DFR을 제거한다(도 6의 (d)). 또한 이 경우에, 패드 가장자리와 마스크 개구부 사이의 간극은 약 3 ~ 10 $\mu$ m인 것이 바람직하다. 제거될 수지층의 두께는 바람직하게는 10 $\mu$ m 이하이고, 더 바람직하게 5 $\mu$ m 이하이다.

<31> 이 방법으로 제조된 배선 기관에 따르면, 도 6의 (d)에 나타난 바와 같이, 배선(44)을 덮는 절연층(45)의 일 부분의 두께는 샌드블라스트에 의해 제거될 절연층의 두께(상술한 바와 같이, 가장 바람직한 두께는 5 $\mu$ m 이하)와 동일하며, 그것은 상대적으로 작다. 이 때문에, 배선(44)을 덮는 부분의 절연 특성은, 최상층 배선의 일 부분이 패드를 위해 다른 부분보다 두꺼운 도 5의 (d)에 나타난 배선 기관의 배선을 덮는 부분의 절연 특성과 일치되지 않는다. 그러나, 패드를 위해 다른 부분보다 두꺼운 최상층 배선의 일 부분을 형성하기 위해서, 최상위 배선층은 2단계(예를 들면, 세미에디티브법을 이용한 2단계 도금)로 형성될 필요가 있다. 이 때문에, 배선층을 이용하여 동일한 두께로 패드를 형성하는 경우에, 패드 부분을 다른 부분보다 두껍게 만드는 경우와 비교하여 제조 공정이 간단한 이점이 있다.

<32> 그러므로, 본 발명에 따르면, 패드를 부분적으로 두꺼운 배선으로 형성하는 경우나 또는 패드를 동일한 두께의 배선으로 형성하는 경우에는, 약간의 오정렬이 발생하더라도 대상 패드의 상층 전체가 노출된다.

<33> 도 7의 (a)(상면도), 및 도 7의 (b)(도 7의 (a)의 라인 VIII-VIII에 따른 부분적인 확대 단면도)에는 패드가 주변에 배열되고, 마스크 개구부의 샌드블라스트 처리를 통해 패드를 형성함으로써 제조되는 본 발명의 배선 기관의 일례를 나타낸다. 이 예의 패드는 최상층 배선의 다른 부분보다 두껍게 형성된다. 패드(51)는 절연 수지층(52)에 형성된 각 개구부에서 각각 노출된다. 각 패드(51)의 폭은 절연 수지층(52)의 개구부 폭보다 약간 작다. 간략하게, 도 7의 (a)에는 절연 수지층의 개구부를 나타내지 않았다. 패드(51)에 접속된 배선(53)(도 7의 (a))은 절연층(52)으로 덮인다. 주변 배열된 패드를 가지는 본 발명의 배선 기관 상에는, 반도체 칩을 실장한다. 그 후, 칩과 기관 사이에 언더필 재료를 충전한다. 결과적으로, 그 외관은 매트릭스 배열된 패드를 가지는 본 발명의 배선 기관과 동일하다(도 3의 (a) 및 도 3의 (b) 참조).

<34> 도 8의 (a)(상면도), 및 도 8의 (b)(도 8의 (a)의 라인 VIII-VIII에 따른 부분적인 확대 단면도)에는 주변 배열된

패드를 가지는 종래 기술에 따른 동일한 배선 기판을 나타낸다. 배선 기판의 외측 영역의 최상층 절연 수지층(62)과 내측 영역의 최상층 절연 수지층(62') 사이의 직사각형의 밴드형 영역(패드를 포함하는 최상위 배선층 전체를 덮는 절연 수지층을 패터닝하여서 형성됨)에서, 패드(61)를 노출시킨다. 이로써, 인접한 패드 사이에는 최상층 절연 수지가 존재하지 않는다. 또한, 이 경우에도, 배선 기판 상에 반도체 칩이 실장된다. 그 후, 칩과 기판 사이에 언더필 재료를 충전한다. 결과적으로, 매트릭스 배열된 패드를 가지는 본 발명의 배선 기판과 동일한 외관을 가진다(도 3의 (a) 및 도 3의 (b) 참조).

<35> 한편, 종래 기술로 패드 부분만을 개구함으로써 주변 배열된 패드가 노출된 기판의 경우에(또한, 이 경우에 반도체 칩이 실장되고, 언더필 재료가 충전된 기판의 외관을 도 3의 (a) 및 도 3의 (b)에 나타냄), 도 13의 (d)를 참조하면, 상술한 바와 같이, 패드가 설치되는 위치의 배선 폭은 패드에 필요한 폭보다 넓다. 이것은 실장 부품의 소형화와 함께 배선 피치 폭이 협소해지는 경우에 설계의 측면에서 불리하다.

<36> 본 발명을 예시적인 실시예를 통해서 구체적으로 기술하지만, 다음의 예시적인 실시예는 본 발명의 범주를 한정하여 구성되는 것은 아니다.

<37> 본 발명의 제조 방법의 각 단계에서 이용되는 일부 기술 자체는 알려져 있어, 이것을 필요 이상으로 기술하지 않는다. 또한, 본 발명에서 이용되는 재료는 특별한 제약이 없다. 다음의 예시적인 실시예에서 언급된 것 이외에는, 일반적인 배선 기판에서 이용되는 것을 사용할 수 있다.

<38> **예시적인 제 1 실시예**

<39> 매트릭스 배열된 패드를 가지는 배선 기판 제조의 일례를 기술한다.

<40> 도 9a에 나타낸 바와 같이, 소정 수의 하부 배선층(72) 및 이것을 덮는 절연층(73)을 코어 기판(71)의 반대측에 형성한다(예를 들면, 빌드업(build-up) 방법을 이용함). 최상위 절연층 상에는, 예를 들면 세미에디티브법을 이용하여 구리(Cu)로 이루어진 최상위 배선층(74)을 형성한다. 여기에서는, 하부 배선층(72)과 이것을 덮는 절연층(73)의 각각의 것을 간략하게 나타낸다. 필요하다면, 상층 및 하층 배선을 비아(75)를 통해 서로 접속한다.

<41> 도 9의 (b)에 나타낸 바와 같이, 세미에디티브법을 이용하여서, 상층의 최상위 배선층(74)에는 패드(76)를 형성하고, 하층의 최상위 배선층(74)에는 패드(76')를 형성한다. 그 후, 배선층(74)을 형성하는데 이용된 시드층(도시 생략)을 에칭에 의해 제거한다. 상층에 형성될 패드(76)는, 예를 들면 75 $\mu$ m의 직경과 20 $\mu$ m의 높이를 가진다. 인접한 패드 사이의 피치는, 예를 들면 200 $\mu$ m이다. 하층의 패드(76')는, 예를 들면 250 $\mu$ m의 직경과 20 $\mu$ m의 높이를 가진다. 인접한 패드 사이의 피치는, 예를 들면 800 $\mu$ m이다.

<42> 이어서, 최상위 배선층(74) 상에 절연 수지 재료를 배치하고, 가압한다. 결과적으로, 도 9의 (c)에 나타낸 바와 같이, 표면이 평평해지도록, 최상위 배선층(74) 상의 각각의 패드(76, 76')를 덮는 절연 수지층(77)을 형성한다. 이용될 절연 수지 재료의 양에 대하여, 절연 수지층(77)의 패드(76, 76')를 덮는 부분의 각 두께가 10 $\mu$ m 이하, 바람직하게는 5 $\mu$ m이하가 되도록, 형성될 절연층에 필요한 양을 계산에 의해 미리 결정한다.

<43> 형성된 절연 수지층(77)의 각 부분은 두께 방향을 따라 균일하게 제거된다. 결과적으로, 도 9의 (d)에 나타낸 바와 같이, 패드(76 및 76')의 각 상부는 절연 수지층(77)의 표면에서 각각 노출된다. 절연 수지는 버프 연마, 샌드블라스트, 또는 수지 에칭 등의 기술에 의해서 제거된다.

<44> 도 9의 (d)의 배선 기판의 패드(76, 76')의 표면은 Cu 소프트 에칭에 의해서 세정될 수 있다. 또한, 패드(76, 76')의 각 표면 상에는 보호 도금(예를 들면, Ni/Au 도금)층을 형성할 수 있다.

<45> 이 예로 제조된 도 9의 (d)의 배선 기판은 상층의 매트릭스 배열된 패드(76) 상에 반도체 칩(도시 생략)을 실장할 수 있고, 또한 하층의 패드(76') 상에 설치된 솔더 등에 의해 형성된 범프(도시 생략)를 이용하여서 다른 실장 기판에 실장할 수 있다.

<46> **예시적인 제 2 실시예**

<47> 주변 배열된 패드를 가지는 배선 기판 제조의 일례를 기술한다.

<48> 도 10의 (a)에 나타낸 바와 같이, 소정 수의 하부 배선층(82)과 이것을 덮는 절연층(83)을 빌드업 방법을 이용하여 코어 기판(81)의 반대 측에 형성한다. 최상위 절연층 상에는 Cu로 이루어진 최상위 배선층(84)을 세미에디티브법을 이용하여 형성한다. 도시한 바와 같이, 상층의 배선층(84)의 다섯 개의 배선 이외에, 반대 측 두께는 패드가 형성되는 주변 영역 각각에 설치되는 배선이다. 또한 여기에서, 하부 배선층(82)과 이것을 덮는 절

연층(83)을 각각 간략하게 나타낸다. 상부층 및 하부층 배선을 접속하는 비아는 생략한다.

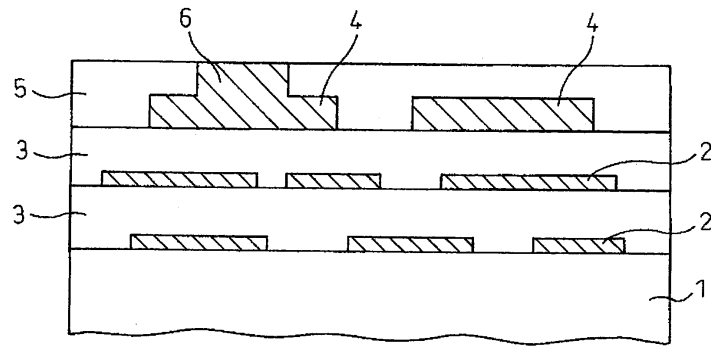
- <49> 도 10의 (b)에 나타난 바와 같이, 세미에디티브법을 이용하여, 상층의 최상위 배선층(84)의 주변 영역의 배선 상에는 패드(86)를 형성하고, 하층의 최상위 배선층(84)의 배선 상에는 패드(86')를 형성한다. 그 후, 배선층(84)을 형성하는데 이용된 시드층(도시 생략)을 에칭에 의해 제거한다. 상층에 형성될 패드(86)는, 예를 들면 20 $\mu$ m의 폭 및 20 $\mu$ m의 높이를 가진다. 인접한 패드 사이의 피치는, 예를 들면 50 $\mu$ m이다. 하층의 패드(86')는, 예를 들면 직경이 250 $\mu$ m인 원형 단면 및 20 $\mu$ m의 높이를 가진다. 인접한 패드 사이의 피치는, 예를 들면 800 $\mu$ m이다.
- <50> 예시적인 제 1 실시예에서 기술한 바와 같이, 최상위 배선층(84) 상에 절연 수지 재료를 배치하여 가압한다. 결과적으로, 도 10의 (c)에 나타난 바와 같이, 각 패드(86, 86')의 두께가 10 $\mu$ m 이하, 바람직하게는 5 $\mu$ m 이하이도록, 최상위 배선층(84) 상의 각각의 패드(86, 86')를 덮는 절연 수지층(87)을 형성한다.
- <51> 도 10의 (d)에 나타난 바와 같이, 패드(86)의 폭 및 패드(86') 직경보다 20 $\mu$ m 큰 개구부를 가지는 샌드블라스트용 마스크(88, 88')를 각각 형성한다. 이어서, 마스크(88, 88')의 개구부에서 노출된 절연 수지층(87)의 각 부분을 샌드블라스트에 의해 제거한다. 그 후, 마스크(88, 88')를 제거하여서, 도 10의 (e)에 나타난 바와 같이, 각 절연 수지층(87)의 얇은 오목부에서 패드(86, 86')의 각 상부가 노출되는 배선 기관을 얻는다.
- <52> 도 10의 (e)의 배선 기관의 패드(86, 86')의 표면은 Cu 소프트 에칭에 의해 세정될 수 있다. 또한, 각 패드(86, 86')의 표면 상에는 보호 도금(예를 들면, Ni/Au 도금)층을 형성할 수 있다.
- <53> 이 예에서 제조된 도 10의 (e)의 배선 기관은 상층의 주변 배열된 패드(86) 상에 반도체 칩(도시 생략) 등을 실장할 수 있는 동시에, 하층의 패드(86') 상에 설치된 솔더 등에 의해서 형성된 범프(도시 생략)를 이용하여 다른 실장 기관에 실장될 수도 있다.
- <54> **예시적인 제 3의 실시예**
- <55> 주변 배열된 패드를 가지는 배선 기관의 다른 제조 예를 기술한다.
- <56> 도 11의 (a)에 나타난 바와 같이, 코어 기관(91)의 반대측 상에는 소정 수의 하부 배선층(92) 및 이것을 덮는 절연층(93)을 빌드업 방법을 이용하여 형성한다. 최상위 절연층에는 Cu로 이루어진 최상위 배선층(94)을 세미에디티브법을 이용하여 형성한다. 도시한 상층의 배선층(94)의 다섯 개의 배선 이외에, 반대 측의 두 개는 주변 영역에서 패드로서 기능하는 배선이다. 또한 여기에서는, 하부 배선층(92) 및 이것을 덮는 절연층(93) 각각의 것을 간략하게 나타낸다. 상층 및 하층 배선을 접속하는 비아는 생략한다.
- <57> 예시적인 제 1 실시예에 기술한 바와 같이, 최상위 배선층(94) 상에는 절연 수지 재료를 배치하여 가압한다. 결과적으로, 도 11의 (b)에 나타난 바와 같이, 배선층(94)의 배선 상의 각 두께가 10 $\mu$ m 이하, 바람직하게는 5 $\mu$ m 이하이도록, 각각의 최상위 배선층(94)을 덮는 절연 수지층(97)을 형성한다.
- <58> 도 11의 (c)에 나타난 바와 같이, 샌드블라스트용 마스크(98, 98')를 형성한다. 그 후, 개구부에 노출된 절연 수지층(97)의 각 부분을 샌드블라스트에 의해서 제거한다. 그 후, 마스크(98, 98')를 제거함으로써, 도 11의 (d)에 나타난 바와 같이, 각각의 절연 수지층(97)의 얇은 오목부에서 각 패드(96, 96')의 상부를 노출시키는 배선 기관을 얻는다.
- <59> 도 11의 (d)의 배선 기관의 패드(96, 96')의 표면은 Cu 소프트 에칭에 의해 세정할 수 있다. 또한, 각 패드(96, 96')의 표면 상에는 보호 도금(예를 들면, Ni/Au 도금)층을 형성할 수 있다.
- <60> 본 예에서 제조된 도 11의 (d)의 배선 기관은 상층의 주변 배열된 패드(96) 상에 반도체 칩(도시 생략) 등을 실장할 수 있는 동시에, 하층의 패드(96') 상에 설치된 솔더 등에 의해 형성된 범프(도시 생략)를 이용하여 다른 실장 기관에 실장될 수도 있다.
- <61> 예시적인 제 1 내지 제 3 실시예에서는, 반도체 칩 등이 실장되는 상층의 패드(76, 86, 96)와 동일한 방법으로, 하층에 패드(76', 86', 96')를 형성한다. 그러나, 상층의 패드(76, 86, 96)와는 다른 방식으로 형성하는 것도 가능하다. 예를 들면, 예시적인 제 1 실시예에 기술한 배선 기관의 경우에는, 예시적인 제 2 또는 제 3 실시예의 방식으로 하층에 패드(76')를 형성할 수도 있다. 선택적으로, 이들을 공지된 방식으로 형성할 수도 있다.
- <62> 본 발명의 예시적인 실시예와 함께 기술하였지만, 당업자에게는 본 발명에서 일탈하지 않는 범위에서 다양한 변경 및 변화가 이루어질 수 있다는 것이 자명하다. 따라서, 본 발명의 본래의 사상과 범주 내에서의 모든 변경 및 변화는 첨부된 특허청구범위에 포함된다.

**도면의 간단한 설명**

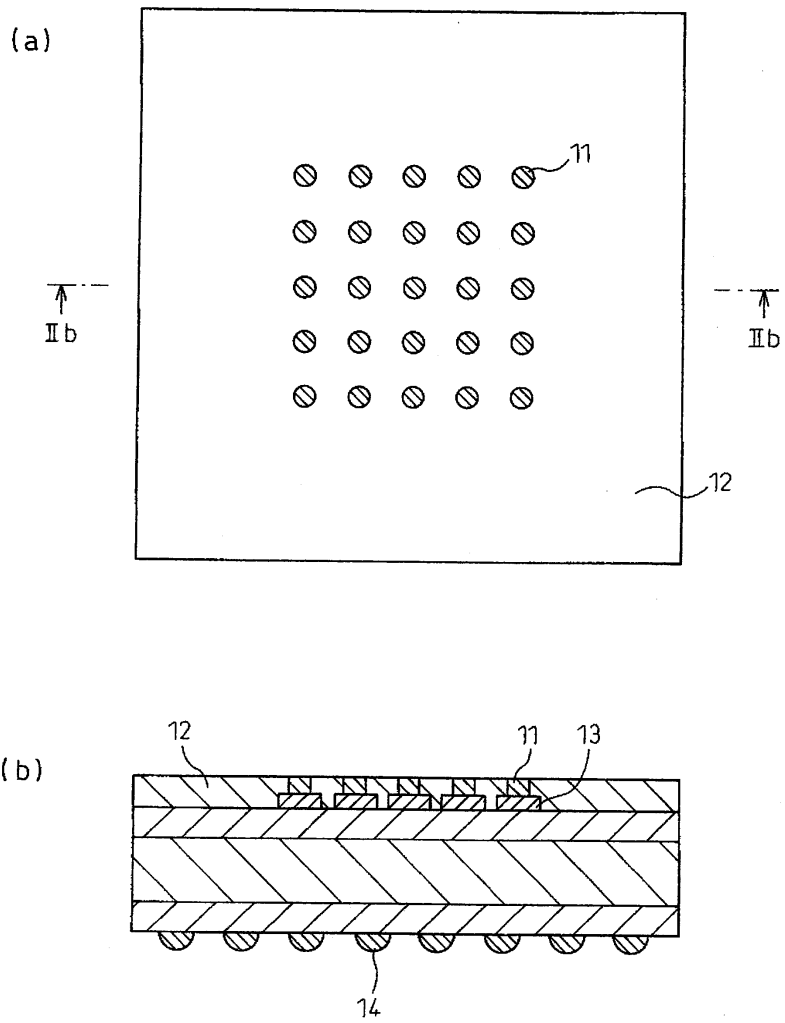
- <63> 도 1은 최외부 배선층의 패드로서 노출되는 부분의 두께가 다른 부분의 두께보다 두꺼운 본 발명에 따른 배선 기판을 나타내는 개략도.
- <64> 도 2의 (a) ~ 도 2의 (b)는 매트릭스(matrix) 배열된 패드를 가지는 본 발명의 배선 기판을 나타내는 개략도.
- <65> 도 3의 (a) ~ 도 3의 (b)는 반도체 칩이 실장되어 있는 포함하는 배선 기판을 나타내는 개략도.
- <66> 도 4의 (a) ~ 도 4의 (b)는 종래 기술에 따른 매트릭스 배열된 패드를 가지는 배선 기판을 나타내는 개략도.
- <67> 도 5의 (a) ~ 도 5의 (d)는 본 발명에 따른 제조 방법을 나타내는 개략도.
- <68> 도 6의 (a) ~ 도 6의 (d)는 본 발명에 따른 다른 제조 방법을 나타내는 개략도.
- <69> 도 7의 (a) ~ 도 7의 (b)는 주변 배열된 패드를 가지는 본 발명에 따른 배선 기판을 나타내는 개략도.
- <70> 도 8의 (a) ~ 도 8의 (b)는 주변 배열된 패드를 가지는 종래 기술에 따른 배선 기판을 나타내는 개략도.
- <71> 도 9의 (a) ~ 도 9의 (d)는 예시적인 제 1 실시예에 따른 배선 기판의 제조 방법을 나타내는 개략도.
- <72> 도 10의 (a) ~ 도 10의 (e)는 예시적인 제 2 실시예에 따른 배선 기판의 제조 방법을 나타내는 개략도.
- <73> 도 11의 (a) ~ 도 11의 (d)는 예시적인 제 3 실시예에 따른 배선 기판의 제조 방법을 나타내는 개략도.
- <74> 도 12의 (a) ~ 도 12의 (b)는 종래 기술에 따른 포토리소그래피를 통하여 절연 수지층을 패터닝에 의해서 패드의 노출을 나타내는 개략도.
- <75> 도 13의 (a) ~ 도 13의 (d)는 종래 기술에 따른 샌드블라스트법을 이용하여 패드의 노출을 나타내는 개략도.
- <76> \*도면의 주요 부분에 대한 부호의 설명\*
- <77> 1, 71, 31, 81, 91 : 절연 기판(코어 기판)
- <78> 2, 4, 34, 44, 72, 74, 82, 84, 92, 94 : 배선층
- <79> 3, 22, 33, 43, 52, 73, 83, 93 : 절연층
- <80> 5, 12, 35, 45, 62, 62', 77, 87, 97 : 절연 수지층
- <81> 6, 11, 21, 38, 51, 61, 76, 76', 86, 86', 96, 96' : 패드
- <82> 14 : 솔더 범프
- <83> 15 : 배선 기판
- <84> 16 : 반도체 칩
- <85> 17 : 언더필 재료
- <86> 36, 46, 88, 88', 98, 98' : 마스크
- <87> 37, 47 : 연마 입자
- <88> 42, 53 : 배선
- <89> 75 : 비아

도면

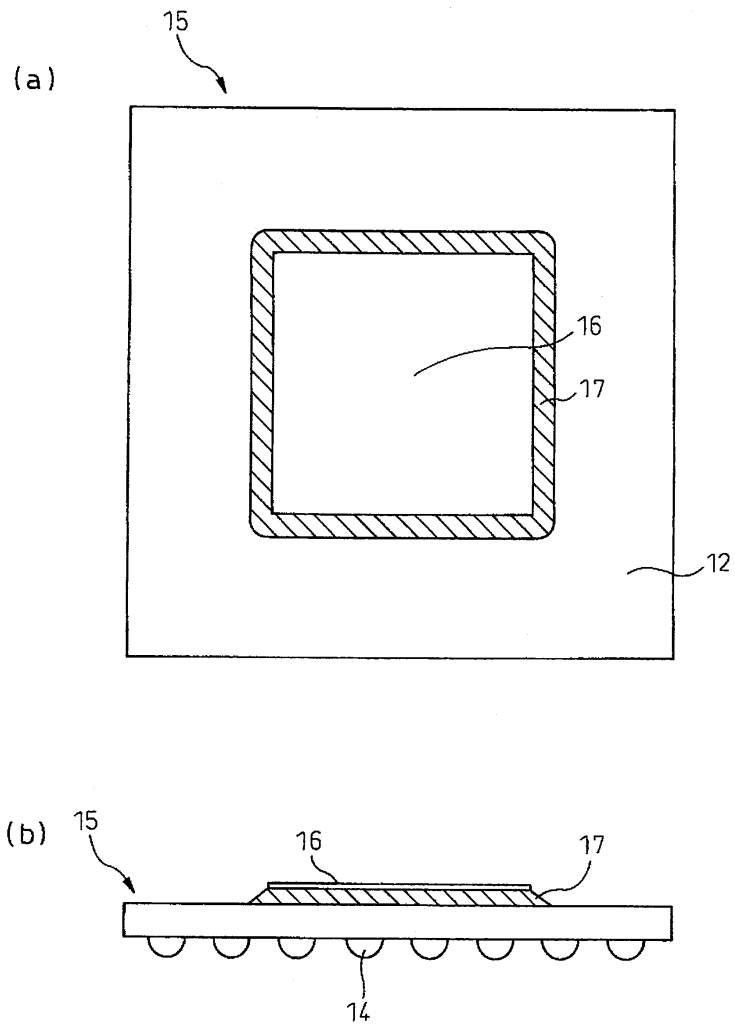
도면1



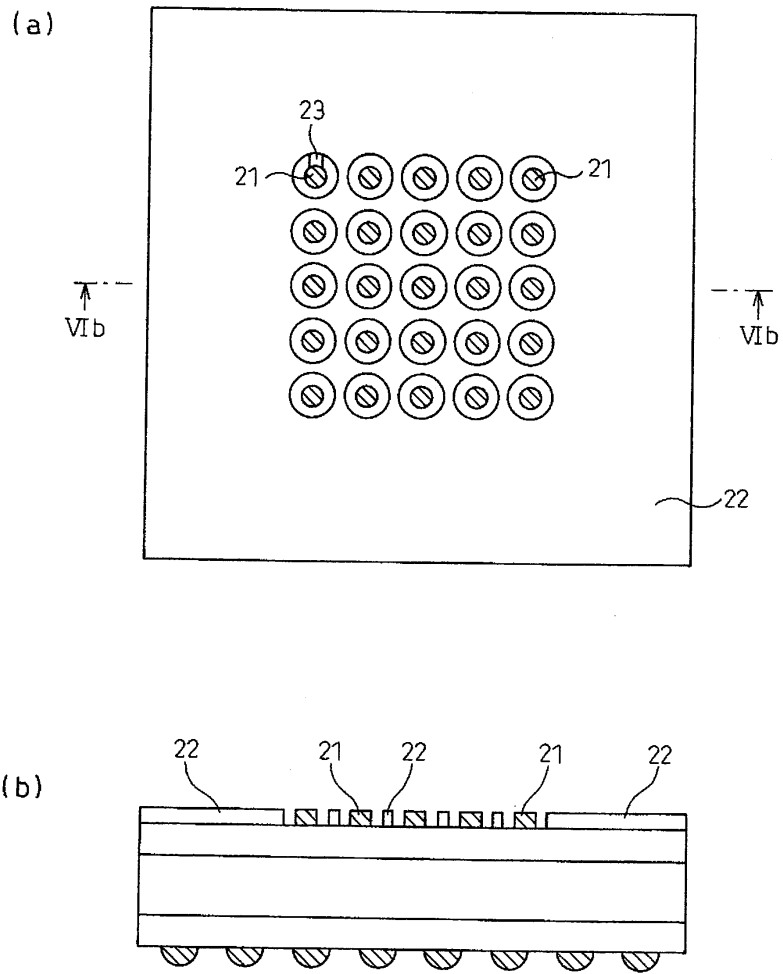
도면2



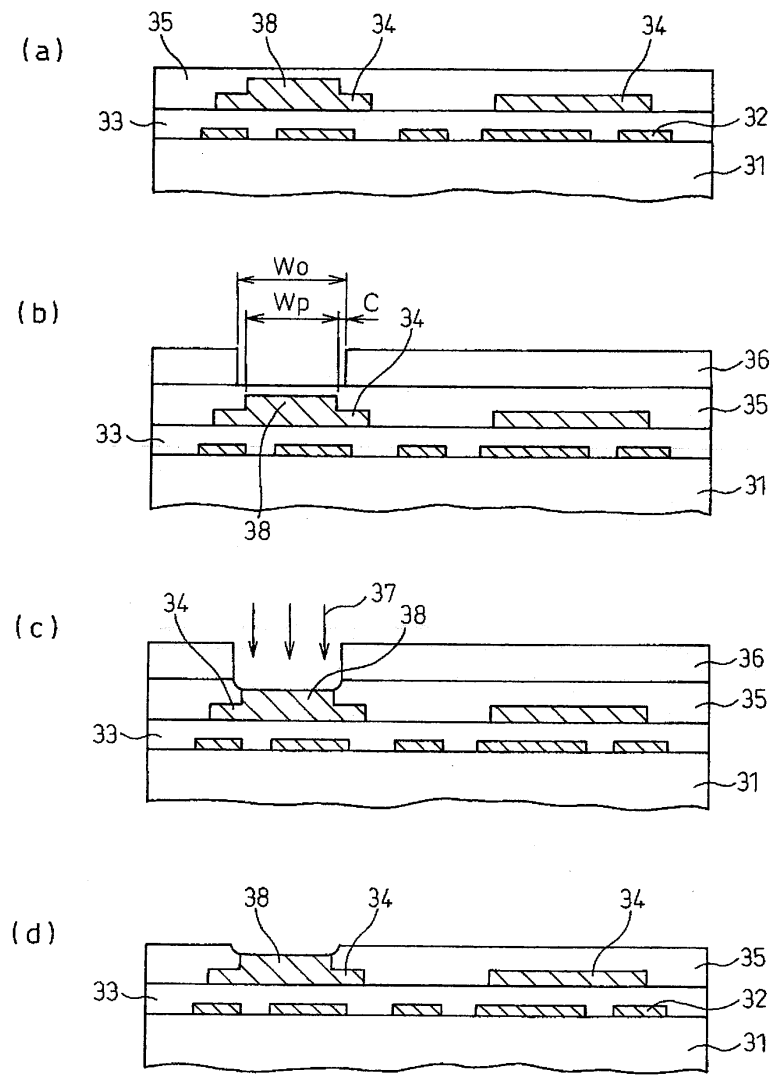
도면3



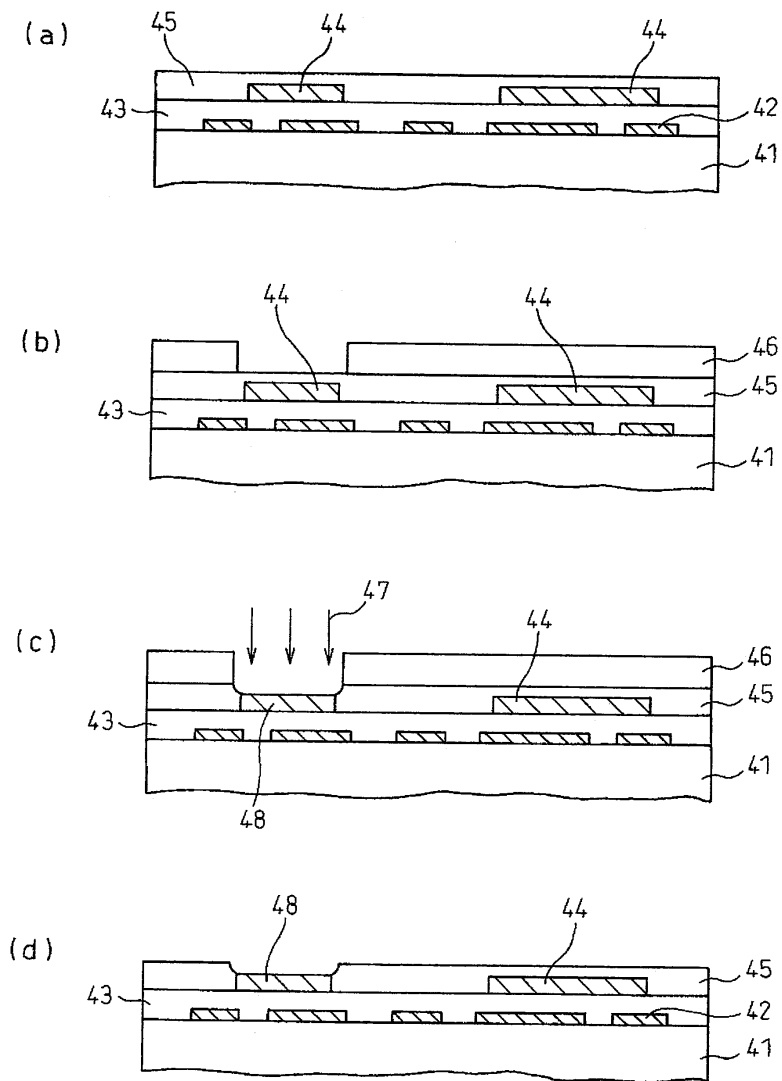
도면4



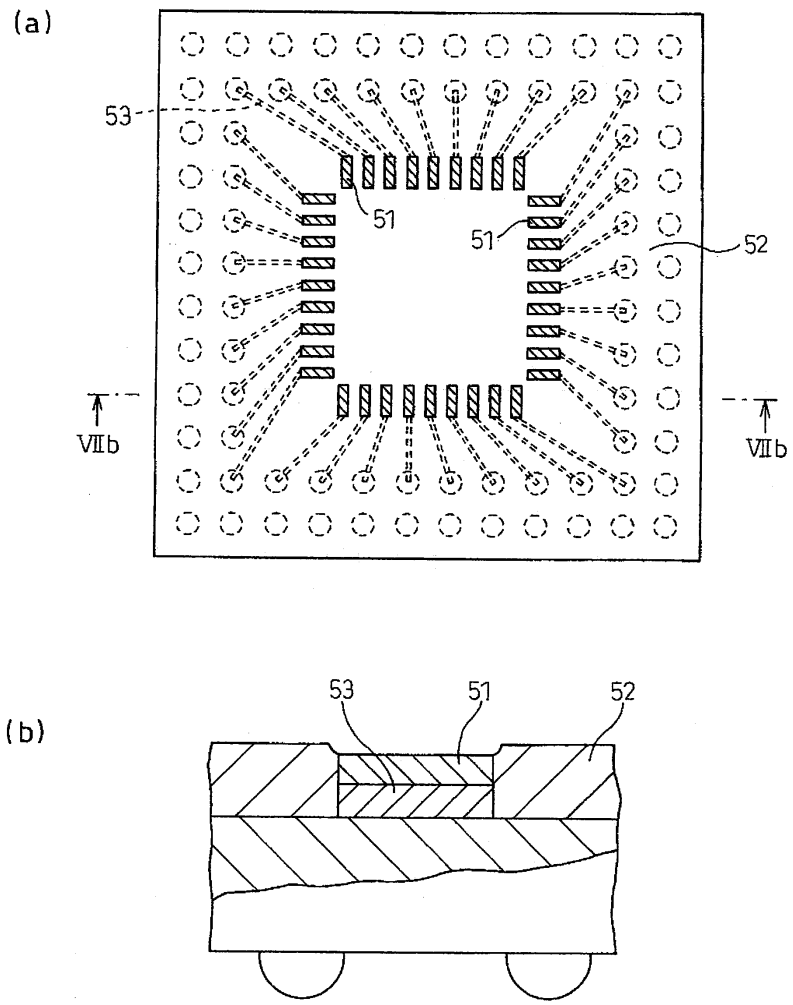
도면5



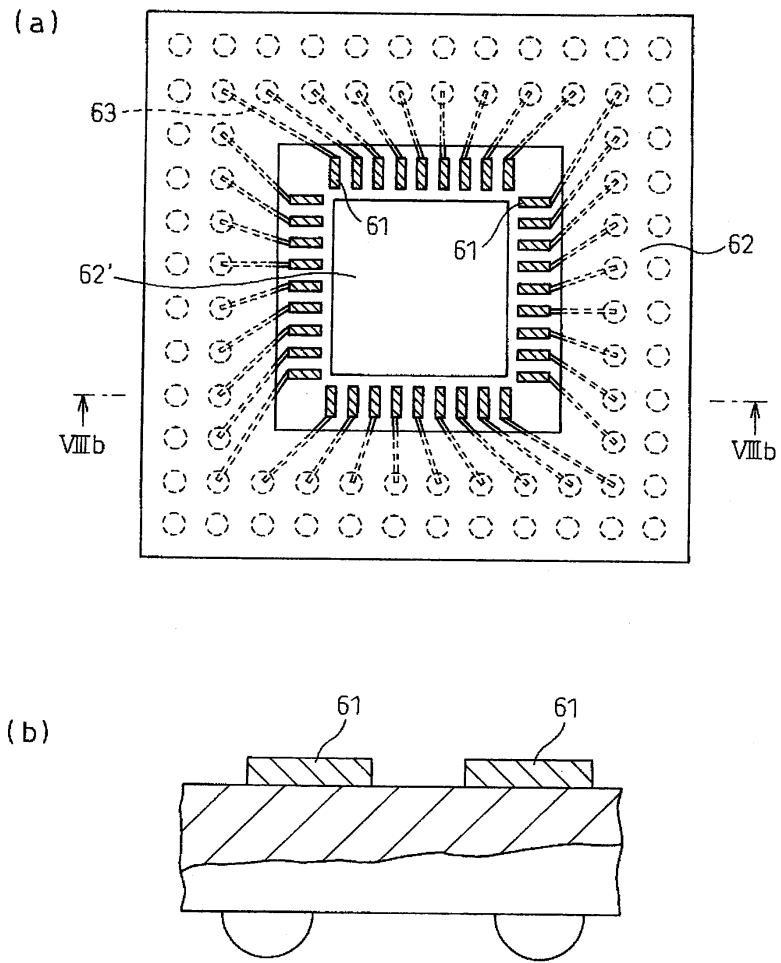
도면6



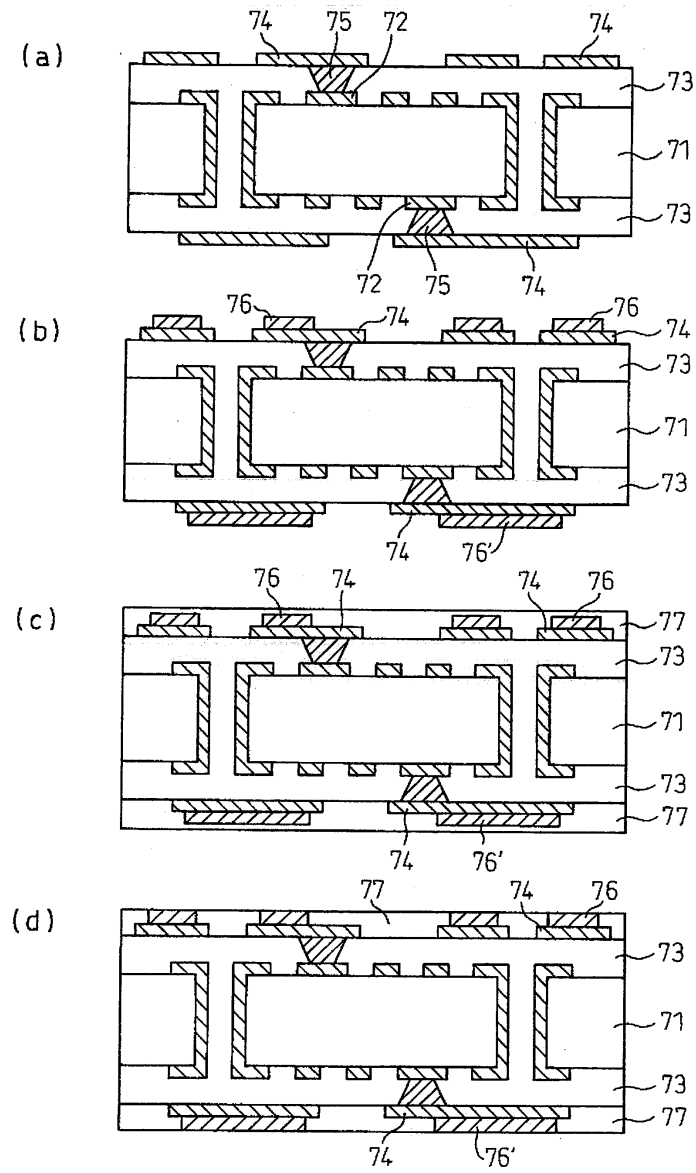
도면7



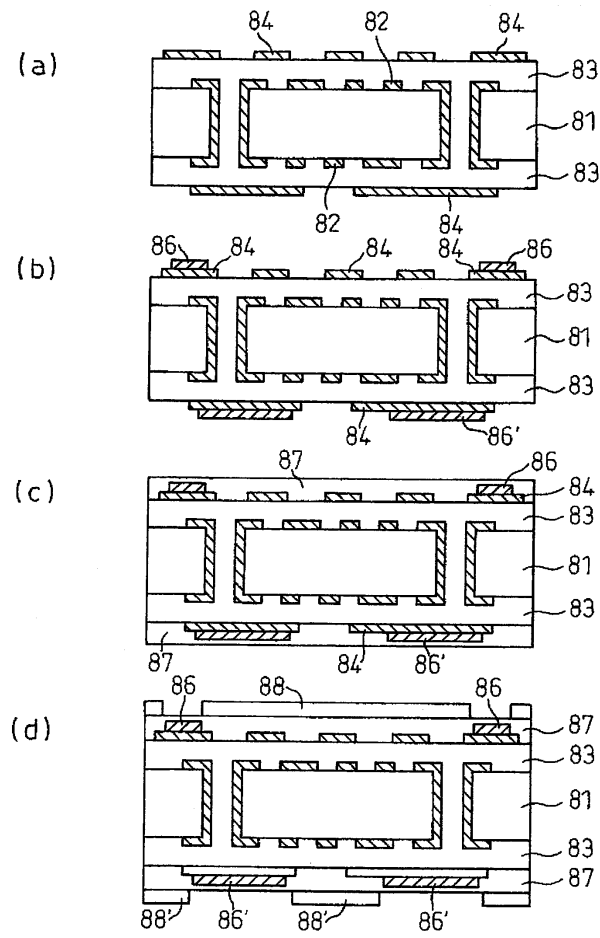
도면8



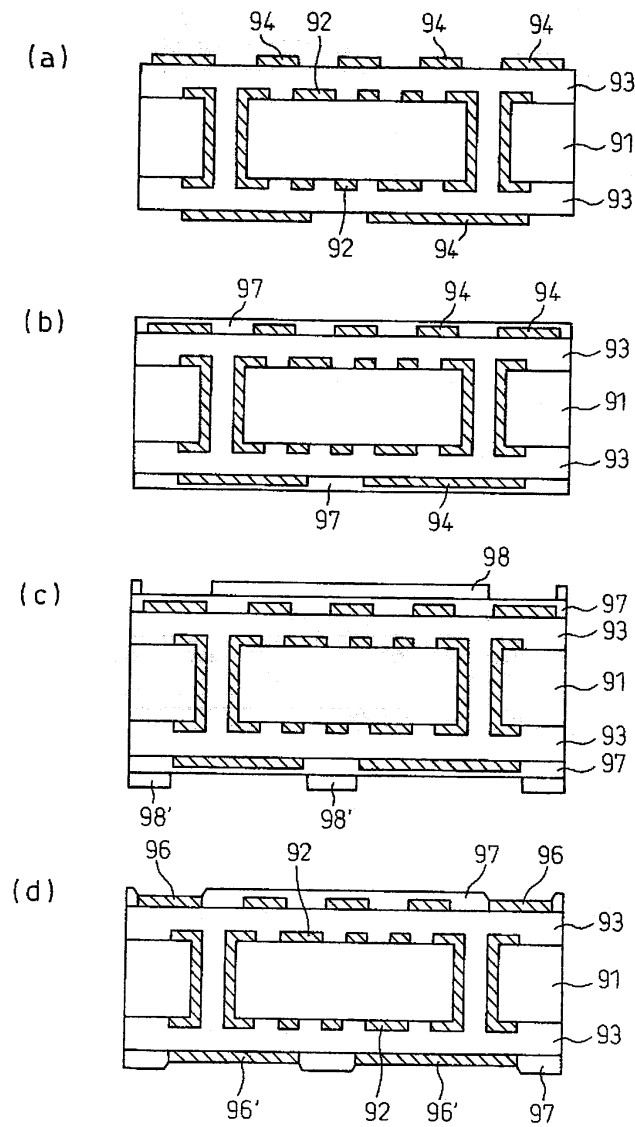
도면9



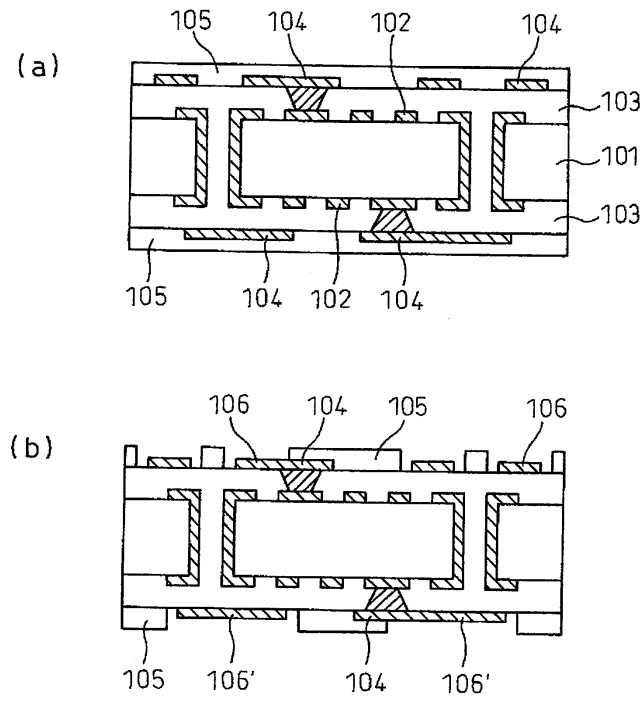
도면10



도면11



도면12



도면13

