

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第1部門第2区分

【発行日】令和6年10月22日(2024.10.22)

【公開番号】特開2024-58131(P2024-58131A)

【公開日】令和6年4月25日(2024.4.25)

【年通号数】公開公報(特許)2024-077

【出願番号】特願2022-165281(P2022-165281)

【国際特許分類】

A 6 3 F 7/02(2006.01)

10

【F I】

A 6 3 F 7/02 3 2 6 Z

【手続補正書】

【提出日】令和6年10月11日(2024.10.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

遊技の進行を制御する遊技制御手段を備え、

前記遊技制御手段は、中央処理装置、プログラム、及びテーブルデータが記憶された第1記憶手段、及び、前記プログラムの実行に伴いデータを記憶する第2記憶手段とを含んで構成されたマイクロプロセッサを有し、

前記テーブルデータには、複数のテーブルデータがあり、

前記複数のテーブルデータの内の所定のテーブルデータは、1バイトデータが複数バイト集まったデータ群であり、

前記データ群の前記1バイトデータは、1ビット単位以上のデータで構成されたビットデータテーブルであり、

30

前記遊技制御手段は、前記ビットデータテーブルの前記1バイトデータから1ビット以上のビットデータを取得し、その1ビット以上のビットデータを前記第2記憶手段の所定領域に格納するビットデータ取得手段を有し、

前記ビットデータ取得手段は、前記ビットデータテーブルから1バイトのデータを取得した後、所定の条件に応じて、取得したデータに対して1ビット単位以上のシフトを実行することで前記ビットデータを取得し、

前記第2記憶手段の特定アドレス範囲内の演算を行い、演算結果を演算結果格納領域に記憶する範囲演算手段と、

前記第2記憶手段の特定アドレス範囲内の演算を行い、演算結果と、前記演算結果格納領域に記憶された演算結果との照合を行う範囲照合手段と、

40

前記第2記憶手段を初期化する初期化手段と、を有し、

前記遊技制御手段は、

前記範囲照合手段の照合結果に応じて、前記第2記憶手段の第1の開始位置を決定し、

前記決定された前記第1の開始位置に基づいて、前記第2記憶手段の第2の開始位置を決定し、

前記初期化手段は、前記決定された前記第2記憶手段の前記第1の開始位置から第1の終了位置まで初期化を行い、前記決定された前記第2記憶手段の前記第2の開始位置から第2の終了位置まで初期化を行うことを特徴とする遊技機。

【手続補正2】

50

【補正対象書類名】明細書  
【補正対象項目名】0010  
【補正方法】変更  
【補正の内容】  
【0010】

本発明の第1の実施態様に係る発明は、下記の構成を有する。

遊技の進行を制御する遊技制御手段を備え、

前記遊技制御手段は、中央処理装置（例えば、メインCPU2101）、プログラム、及びテーブルデータが記憶された第1記憶手段（例えば、メインROM2102）、及び、前記プログラムの実行に伴いデータを記憶する第2記憶手段（例えば、メインRAM2103）とを含んで構成されたマイクロプロセッサ（例えば、マイクロプロセッサ2100）を有し、

10

前記テーブルデータには、複数のテーブルデータがあり、

前記複数のテーブルデータの内の所定のテーブルデータは、1バイトデータが複数バイト集まったデータ群であり、

前記データ群の前記1バイトデータは、1ビット単位以上のデータで構成されたビットデータテーブルであり、

前記遊技制御手段は、前記ビットデータテーブルの前記1バイトデータから1ビット以上のビットデータを取得し、その1ビット以上のビットデータを前記第2記憶手段の所定領域に格納するビットデータ取得手段を有し、

20

前記ビットデータ取得手段は、前記ビットデータテーブルから1バイトのデータを取得した後、所定の条件に応じて、取得したデータに対して1ビット単位以上のシフトを実行することで前記ビットデータを取得し、

前記第2記憶手段の特定アドレス範囲内の演算を行い、演算結果を演算結果格納領域に記憶する範囲演算手段（例えば、図190に示す電断割込み処理で呼び出されるCRC生成処理（使用領域外）でCRC演算処理を行うCRC回路2107cと、演算結果のCRC値をCRC値格納領域2103eに格納するメインCPU2101）と、

前記第2記憶手段の特定アドレス範囲内の演算を行い、演算結果と、前記演算結果格納領域に記憶された演算結果との照合を行う範囲照合手段（例えば、図172に示すCRC検査処理（使用領域外）で、CRC値の比較を行うメインCPU2101）と、

30

前記第2記憶手段を初期化する初期化手段（例えば、図176に示す指定RAM初期化処理等の初期化処理を実行するメインCPU2101）と、を有し、

前記遊技制御手段は、

前記範囲照合手段の照合結果に応じて、前記第2記憶手段の第1の開始位置を決定し、

前記決定された前記第1の開始位置（例えば、使用領域内RAMエリア2203a）に基づいて、前記第2記憶手段の第2の開始位置（例えば、使用領域外RAMエリア2203b）を決定し、

前記初期化手段は、前記決定された前記第2記憶手段の前記第1の開始位置から第1の終了位置まで初期化を行い、前記決定された前記第2記憶手段の前記第2の開始位置から第2の終了位置まで初期化を行うことを特徴とする遊技機。

40