

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 11/15

H01L 43/00



[12] 发明专利申请公开说明书

[21] 申请号 03122470.9

[43] 公开日 2003 年 11 月 5 日

[11] 公开号 CN 1453791A

[22] 申请日 2003.4.25 [21] 申请号 03122470.9

[30] 优先权

[32] 2002.4.25 [33] US [31] 10/132998

[71] 申请人 惠普公司

地址 美国加利福尼亚州

[72] 发明人 M·巴塔查里亚 T·C·安东尼

[74] 专利代理机构 中国专利代理(香港)有限公司

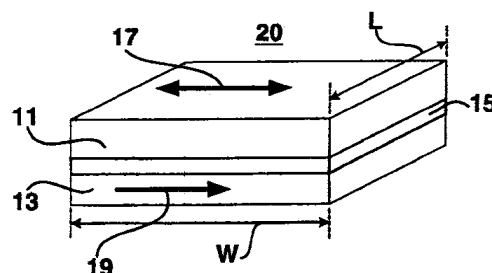
代理人 杨 凯 梁 永

权利要求书 4 页 说明书 19 页 附图 15 页

[54] 发明名称 磁存储器的导体结构

[57] 摘要

本发明公开一种磁存储器的导体结构。所述导体结构包括一个或几个导体，它们的宽度小于导体与存储单元交叉方向上存储单元的尺寸。导体的厚度被预选成可减小导体的截面积因而增加导体中的电流密度。由于电流密度的增加，流经导体中的减小的电流就能产生足以旋转存储单元数据层中可变磁化取向的磁场。或者，可以通过增加导体的厚度以增加其面积以减小其电阻、并将导体部分地包覆以减小导体周围的总磁路从而增强磁场，这样也能减小电流量。



ISSN 1008-4274

1. 一种磁存储器的导体结构, 所述磁存储器包括: 对磁场敏感的存储单元, 所述单元包括宽度、长度; 以及用于以可变磁化取向的形式存储数据位的数据层, 所述导体结构包括:

在宽度方向横过所述存储单元的第一导体, 所述第一导体响应流经其中的第一电流而产生第一磁场, 所述第一导体包括: 限定第一截面积的第一宽度和第一厚度; 顶面; 位于所述存储单元宽度范围内的两个侧面; 以及与所述存储单元相邻的底面,

- 10 在长度方向横过所述存储单元的第二导体, 所述第二导体响应流经其中的第二电流而产生第二磁场, 所述第二导体包括: 限定第二截面积的第二宽度和第二厚度; 顶面; 位于所述存储单元宽度范围内的两个侧面; 以及与所述存储单元相邻的底面, 其中, 所述第二宽度大体上大于或等于所述存储单元的所述长度,

- 15 所述第一和第二磁场合作作用于所述数据层, 以便旋转所述可变磁化取向,

- 其中, 所述第一厚度和所述第一宽度被预选成减小所述第一截面积因而增加所述第一导体中的电流密度、使得减小后的第一电流量能产生与所述第二磁场合作足以旋转所述可变磁化取向的第一磁场强度。

2. 如权利要求 1 所述的导体结构, 其特征在于: 所述第一宽度小于标称宽度, 而所述第一厚度小于第一标称厚度。

3. 如权利要求 2 所述的导体结构, 其特征在于: 所述第一宽度相对于所述标称宽度按约 0.60 或更小的倍数缩小, 而所述第一厚度相对于所述第一标称厚度按约 0.50 或更小的倍数缩小。

4. 如权利要求 1 所述的导体结构, 其特征在于: 所述第一导体被分割为多个分隔开的部分, 其中, 所述各部分相对于所述存储单元的所述宽度的位置是从由以下各种情况构成的组中选择的: 所有所述各

部分都设置在所述存储单元的所述宽度范围之内；以及所述各部分中至少一个部分的一小部分不是位于所述存储单元的所述宽度范围之内。

5 5. 如权利要求1所述的导体结构，其特征在于：所述第二导体的所述两个侧面位于所述存储单元的所述长度范围之内，所述第二厚度和所述第二宽度被预选成减小所述第二截面积因而增加所述第二导体中电流的密度、使得减小后的第二电流量产生与所述第一磁场合作足以旋转所述可变磁化取向的第二磁场强度。

10 6. 如权利要求5所述的导体结构，其特征在于：所述第二宽度小于标称长度，而所述第二厚度小于第二标称厚度。

7. 如权利要求6所述的导体结构，其特征在于：所述第二宽度相对于所述标称长度按约0.60或更小的倍数缩小，而所述第二厚度相对于所述第二标称厚度按约0.50或更小的倍数缩小。

15 8. 如权利要求5所述的导体结构，其特征在于：所述第二导体被分割为多个分隔开的部分，其中，所述各部分相对于所述存储单元的所述宽度的位置是从由以下各种情况构成的组中选择的：所有所述各部分都设置在所述存储单元的所述宽度范围之内；以及所述各部分中至少一个部分的一小部分不是位于所述存储单元的所述宽度范围之内。

20 9. 如权利要求8所述的导体结构，其特征在于：所述第一导体被分割为多个分隔开的部分，其中，所述各部分相对于所述存储单元的所述宽度的位置是从由以下各种情况构成的组中选择的：所有所述各部分都设置在所述存储单元的所述宽度范围之内；以及所述各部分中至少一个部分的一小部分不是位于所述存储单元的所述宽度范围之内。

25 10. 一种磁存储器的导体结构，所述磁存储器包括：对磁场敏感的存储单元，所述单元包括宽度、长度；以及用于以可变磁化取向的形式存储数据位的数据层，所述导体结构包括：

在宽度方向横过所述存储单元的第一导体, 所述第一导体响应流经其中的第一电流而产生第一磁场, 所述第一导体包括: 限定第一截面积的第一宽度和第一厚度; 顶面; 位于所述存储单元宽度范围内的两个侧面; 以及与所述存储单元相邻的底面,

- 5 覆盖所述第一导体的从一个组中选择的表面的第一包覆层, 所述组由以下各表面构成: 顶面; 两个侧面; 以及所述顶面和所述两个侧面;

- 10 在长度方向横过所述存储单元的第二导体, 所述第二导体响应流经其中的第二电流而产生第二磁场, 所述第二导体包括: 限定第二截面积的第二宽度和第二厚度; 顶面; 位于所述存储单元宽度范围内的两个侧面; 以及与所述存储单元相邻的底面, 其中, 所述第二宽度大体上大于或等于所述存储单元的所述长度,

所述第一和第二磁场合作作用于所述数据层, 以便旋转所述可变磁化取向,

- 15 其中所述第一厚度被预选成增加所述第一截面积并使所述第一导体的电阻减小, 并且其中这样预选所述第一宽度、使得减小后的第一电流量产生与所述第二磁场合作足以旋转所述可变磁化取向的第一磁场强度。

- 20 11. 如权利要求 10 所述的导体结构, 其特征在于: 所述第一宽度小于标称宽度, 而所述第一厚度大于第一标称厚度。

12. 如权利要求 11 所述的导体结构, 其特征在于: 所述第一宽度相对于所述标称宽度按约 0.60 或更小的倍数缩小, 而所述第一厚度相对于所述第一标称厚度按约 1.50 或更大的倍数增大。

- 25 13. 如权利要求 10 所述的导体结构, 其特征在于: 所述第一导体被分割为多个分隔开并包覆的部分, 其中, 所述各包覆部分相对于所述存储单元的所述宽度的位置是从由以下各种情况构成的组中选择的: 所有所述各包覆部分都设置在所述存储单元的所述宽度范围之内; 以及所述各包覆部分中至少一个包覆部分的一小部分不是位于所

述存储单元的所述宽度范围之内。

14. 如权利要求 10 中所述的导体结构, 其特征在于还包括覆盖所述第二导体的从一个组中选择的表面的第二包覆层, 所述组由以下各表面构成: 所述顶面; 所述两个侧面; 以及所述顶面和所述两个侧面, 5 所述第二包覆层增大所述第二磁场, 以及

其中, 所述第二导体的所述两个侧面被设置在所述存储单元的所述长度范围之内, 并且, 所述第二厚度被预选成增加所述第二截面积因而使所述第二导体的电阻减小, 其中, 这样预选所述第二宽度、使得减小后的第二电流量产生与所述第一磁场合作足以旋转所述可变磁
10 化取向的第二磁场强度。

15. 如权利要求 14 所述的导体结构, 其特征在于: 所述第二宽度小于标称长度, 而所述第二厚度大于第二标称厚度。

16. 如权利要求 15 所述的导体结构, 其特征在于: 所述第二宽度相对于所述标称长度按约 0.60 或更小的倍数缩小, 而所述第二厚度相
15 对于所述第二标称厚度按约 1.50 或更大的倍数增大。

17. 如权利要求 14 所述的导体结构, 其特征在于: 所述第二导体被分割为多个分隔开并包覆的部分, 其中, 所述各包覆部分相对于所述存储单元的所述长度的位置是从由以下各种情况构成的组中选择的: 所有所述各包覆部分都设置在所述存储单元的所述长度范围之内; 以及所述各包覆部分中至少一个包覆部分的一小部分不是位于所
20 述存储单元的所述长度范围之内。

18. 如权利要求 17 所述的导体结构, 其特征在于: 所述第一导体被分割为多个分隔开并包覆的部分, 其中, 所述各包覆部分相对于所述存储单元的所述宽度的位置是从由以下各种情况构成的组中选择的: 所有所述各包覆部分都设置在所述存储单元的所述宽度范围之内; 以及所述各包覆部分中至少一个包覆部分的一小部分不是位于所
25 述存储单元的所述宽度范围之内。

磁存储器的导体结构

5 技术领域

本发明一般涉及磁存储器的导体结构。更具体地说，本发明涉及磁存储器的导体结构，其中，导体截面积可以减小、以提高导体中的电流密度，或者，其中，所述截面积可以增加以减小导体中电子流动的阻力，并且所述导体被部分地包覆以增加磁场、使得向磁存储器写入比特数据所需的电流可以减小。

背景技术

磁随机存储器 (MRAM) 是一项新兴技术，它可以替代传统的数据存储技术。MRAM 具有极好的特性，包括象 DRAM 一样快的存取速度以及象硬盘驱动器一样的非易失数据保持。MRAM 在做成图案的薄膜磁元件中以方向可改变磁化的形式来存储数据位 (即信息)，所述磁元件被称为数据层、存储层或数据薄膜。这样设计数据层、使得其具有两个稳定和不同的磁状态，它们定义二进制的“1”和“0”。虽然数据位存储于数据层中，但要形成完整的磁存储元件，还需要许多仔细控制的磁和介质薄膜材料层。磁存储器元件的一种重要形式是自旋隧道效应器件。自旋隧道效应的物理原理很复杂，所述课题有很好的文献。

在图 1a 中，先有技术的 MRAM 存储元件 101 包括数据层 102 和基准层 104，它们被薄的阻挡层 106 所分隔。通常，阻挡层 106 的厚度小于约 2.0 纳米。存储元件 101 的宽度为 W，高度为 H，宽 W 与高 H 的比率定义了宽高比 (即宽高比 = W / H)。在隧道效应磁致电阻 (TMR) 结构中，阻挡层 106 为不导电的介质材料，例如氧化铝 (Al_2O_3)。而在巨型磁致电阻 (GMR) 结构中，阻挡层 106 为导电材料的薄层，

例如铜(Cu)。基准层 104 具有固定磁化取向 108, 也就是说, 固定磁化取向 108 固定在预定的方向, 不随外部磁场而旋转。相反, 数据层 102 具有可变磁化取向 103, 它可以随外部磁场而在两个方向之间旋转。

5 在图 1b 中, 当固定磁化取向 108 和可变磁化取向 103 指向同一个方向(即它们互相平行)时, 数据层 102 存储二进制的 1(“1”)。另一方面, 当固定磁化取向 108 和可变磁化取向 103 指向相反方向(即它们互相逆平行)时, 数据层 102 存储二进制的 0(“0”)。

10 在图 2 中, 先有技术存储元件 101 通常位于两个正交导体 105 和 107 的交点处。例如, 导体 105 可以是字线, 导体 107 可以是位线。通过产生两个磁场 H_x 和 H_y , 可以向存储元件 101 写入数据位, 这两个磁场则分别由流经导体 107 和 105 中的电流 I_y 和 I_x 所产生。磁场 H_x 和 H_y 共同作用于数据层 102, 将可变磁化取向 103 从其当前的定向转到新的取向。因此, 若当前的取向与固定磁化取向 108 平行(即在 x 轴的正 x 方向)、使得在数据层 102 中存储二进制的“1”, 15 那么, 磁场 H_x 和 H_y 将使可变磁化取向 103 转至逆平行方向(即在 x 轴的负 x 方向)、使得在数据层 102 中存储二进制的“0”。

20 在图 3 中, 先有技术的存储元件 101 被设置在相似的存储元件 101 的大阵列 201 中, 这些元件也被设置在按行和列排列的多个导体 107 和 105 的交叉点。为方便说明, 图 3 中的导体 107 为位线, 导体 105 为字线。导体(105, 107)不能与存储元件 101 直接接触。通常有一层或多层材料将导体(105, 107)与数据层 102 和基准层 104 分隔开。

25 通过使电流 I_y 和 I_x 流经字线和位线, 就将数据位写入位于字线和位线交叉点的所选存储元件 101。在正常的写操作中, 仅当复合磁场 H_x 和 H_y 有足够的磁力来转换(即旋转)存储元件 101 的可变磁化取向时, 才能写入所选存储元件 101。

先有技术存储元件 101 的一个缺点是导体 107 和 105 具有的标称厚度(表示为 t_n)和分别大体上等于存储元件 101 的宽度 W 和高

度 H 的宽度 W_B 和 W_W 。在图 4 中, 存储元件 101 沿纵轴 Y 的截面图说明导体 107 具有基本上等于存储元件 101 宽度 W 的宽度 W_B 。同样地, 存储元件 101 沿横轴 X 的截面图说明导体 105 具有基本上等于存储元件 101 的高度 H 的宽度 W_W 。

5 上述厚度 t_N 和宽度 (W_B 和 W_W) 的结果是, 产生复合磁场 H_X 和 H_Y 所需的电流 I_X 和 I_Y 量很高。高电流具有几个缺点。首先, 提供那些电流来源的晶体管驱动电路根据所需电流量而加大。因此, 较高的电流需要较大的驱动电路。当存储元件 101 的尺寸缩小以增加区域密度时, 有必要也缩小驱动电路的尺寸、使得阵列 201 所占的面积最小。

10 其次, 在便携式电子应用中, 电源通常是电池, 高电流需求导致电池的寿命减小, 需要更大和更重的电池。有必要减小重量、尺寸, 并为获得更长的工作时间而增加电池寿命。

15 最后, 在低功率应用中, 由微电子器件产生的废热与所提供的电流量成正比。因此, 较高的电流需求将增加废热的产生。过多地产生废热会使器件的温度提高, 通常具有害影响。

20 美国专利 6,236,590 (Bhattacharyya 等) 公开了一种导体布局结构, 其中, 通过这样减小导体的宽度、使得导体的边缘在所述导体与存储元件交叉方向上处在存储元件宽度或长度范围内来减小转换数据层所需的电流量。但是, 当磁存储元件的尺寸继续缩小时, 需要进一步减小电流。因此, 进一步减小 MRAM 器件在写操作期间的电流消耗尚有空间。

25 因此, 有必要提供一种用于磁存储单元的导体结构, 它能最佳地使用电流来转换存储单元的数据层。还有必要提供另一种用于磁存储单元的导体结构, 它比先有技术导体结构能更有效地使用可用电流。有必要提供一种用于磁存储单元的导体结构, 它能减小对高电流驱动电路的需要。最后, 还有必要提供一种用于磁存储单元的导体结构, 在对存储单元的写入操作中, 它能进一步减小电流消耗。

发明内容

5 本发明使用一种导体结构来解决上述需要，所述导体的宽度和厚度得到减小，以增加导体中电流的密度，使得流经导体中的减小后电流量能产生足够的磁场强度，来转换存储单元数据层的可变磁化取向。本质上，当导体的宽度和厚度减小时，也将减小对转换电流的需求。导体宽度和厚度的减小可以相对于标称宽度和标称厚度。此外，可以在对写数据到存储单元的数据层起作用的一个或多个导体上减小导体的宽度和厚度。

10 在本发明的另一个实施例中减小了导体的宽度，并增加导体的厚度，这样就减小了导体中电流的电阻。所述导体用软磁材料部分地包覆、使得磁场增大、流经导体中的减小后的电流量能产生足够的磁场强度来转换存储单元数据层的可变磁化取向。导体宽度的减小及导体厚度的增加可以相对于标称宽度和标称厚度。可以在对写数据到存储单元数据层起作用的一个或多个导体上减小导体宽度及增加导体厚度。

在本发明的另一个实施例中，导体被分割为两个或更多分隔开的部分。分隔开的部分也可以被部分地包覆。

20 从以下结合附图的详细描述以及通过实例对本发明原理的说明，本发明的其他方面及优点将显而易见。

附图说明

图 1a 和 1b 分别是先有技术磁存储元件的轮廓图和示意图。

图 2 是先有技术磁存储元件的写导体布局轮廓图。

25 图 3 是先有技术磁存储元件阵列的轮廓图。

图 4 是描绘先有技术写导体及先有技术磁存储元件之间尺寸关系的截面图。

图 5a 是根据本发明的对磁场敏感的存储单元的轮廓图。

图 5b 是描绘根据本发明的存储单元的宽度和长度的顶视图。

图 5c 和 5d 是根据本发明相交于磁存储单元的第一导体和第二导体的顶视图。

图 5e 和图 5f 是根据本发明的磁存储器的示意图。

5 图 6a 和 7a 是根据本发明的宽度减小及厚度减小的导体的截面图。

图 6b 和 7b 是根据本发明、相对于具有标称宽度、标称长度及标称厚度的导体分别描绘图 6a 和图 7a 的宽度减小且厚度减小的导体的截面图。

10 图 6c 是根据本发明的在长度方向横穿存储单元的第二导体的截面图。

图 8a、8b 和 8c 分别是根据本发明的分割为多个分隔部分的导体的顶视图和截面图。

15 图 9a、9b 和 9c 分别是根据本发明的分割为多个分隔部分的一对导体的顶视图和截面图。

图 10a 和 11a 是根据本发明的宽度减小而厚度增加的包覆导体的截面图。

20 图 10b 和 11b 是根据本发明、相对于具有标称宽度、标称长度及标称厚度的导体分别描绘图 10a 和图 11a 的宽度减小而厚度增加的导体的截面图。

图 12a、12b、12c 和 12d 是根据本发明的宽度减小而厚度增加的部分地包覆的导体的截面图，这些导体被分割为多个分隔的包覆部分。

25 图 13a 和 13b 分别是根据本发明的、相对于具有标称宽度、标称长度及标称厚度的导体的、图 12a 和 12c 以及图 12b 和 12d 的分隔开的并且部分包覆的导体的截面图。

图 14 是根据本发明的导体周边的磁路的截面图。

图 15 是根据本发明的部分包覆的导体的截面图。

具体实施方式

在以下详细说明及几个附图中，相同的元件用相同的标号标识。

如附图所示，为了说明，以磁存储器的导体结构来体现本发明。

5 所述磁存储器包括：对磁场敏感的存储单元，所述单元包括宽度、长度；以及用于以可变磁化取向的形式存储数据位的数据层。第一导体在宽度方向与存储单元相交，第二导体在长度方向与存储单元相交。第一和第二导体可响应流经第一导体的第一电流而产生第一磁场，并响应流经第二导体的第二电流而产生第二磁场。第一和第二
10 磁场共同作用于数据层，以旋转可变磁化取向，从而向数据层写入新的数据位。

第一导体包括：限定第一截面积的第一宽度和第一厚度；顶面；位于存储单元宽度范围内的两个侧面；以及与存储单元相邻的底面。

第二导体包括：限定第二截面积的第二宽度和第二厚度；顶面；
15 两个侧面；以及与存储单元相邻的底面。

第一导体的第一厚度被预选成减小第一截面积，从而增加第一导体中的电流密度。其结果是，用减小后的第一电流量就能产生与第二磁场共同作用足以旋转可变磁化取向的第一磁场强度。因此就可减小功率消耗并减小废热的产生。

20 通过将第二导体的两个侧面设置在存储单元的长度范围之内并且将第二厚度预选成减小第二截面积从而提高第二导体中的电流密度，来实现进一步减小功率消耗。因此，通过减小的第二电流量产生与第一磁场共同作用足以旋转可变磁化取向的第二磁场强度。

在本发明的另一个实施例中，将第一导体的两个侧面设置在存储单元的宽度范围之内，第一导体的顶面和/或两个侧面被可增加第一磁场的
25 第一包覆层所覆盖。第一厚度被预选成增加第一截面积，使得第一导体的电阻减小，通过减小后的第一电流量来产生与第二磁场共同作用足以旋转可变磁化取向的第一磁场强度。

通过将第二导体的两个侧面设置在存储单元的长度范围之内并用可增加第二磁场的第二包覆层覆盖第二导体的顶面和/或两个侧面，将可进一步减小功率消耗。第二厚度被预选成增加第二截面积、使得第二导体的电阻减小，通过减小的第二电流量来产生与第一磁场共同作用足以旋转可变磁化取向的第二磁场强度。所述第一和第二包覆用铁磁材料制作。

在图 5a 和 5b 中，对磁场敏感的存储单元 20 包括数据层 11、基准层 13，以及设置在数据层 11 和基准层 13 之间的阻挡层 15。存储单元 20 具有宽度 W 和长度 L ，它们定义宽长比 $AR = W / L$ 。数据层 11 包括可变磁化取向 17，基准层 13 包括固定磁化取向 19。在数据层 11 中存储数据位。

所述数据位的状态由固定磁化取向 19 和可变磁化取向 17 之间的相对方向确定。例如，平行方向可指示二进制"1"的状态，其中固定磁化取向 19 和可变磁化取向 17 指向相同方向。相反地，逆平行方向可指示二进制"0"的状态，其中固定磁化取向 19 和可变磁化取向 17 指向相反方向。

在图 5b 中，存储单元 20 的宽度方向 D_w 大体上垂直于宽度 W 尺度，长度方向 D_L 大体垂直于长度 L 尺度。存储单元 20 在宽度方向 D_w 具有相对的侧面 12s，在长度方向 D_L 具有相对的侧面 14s。在 MRAM 技术领域中都知，对磁场敏感的存储单元可以包括多层薄膜材料。仅为了说明目的，未显示所有可以包括在磁场敏感存储单元中的层。例如，数据层 11、基准层 13 及阻挡层 15 都可以由几层材料组成，但每一类仅图示一层。而且，虽然此处描述的第一和第二导体被图示为与数据层 11 和基准层 13 接触，但那些导体可以由一层或多层材料与数据层 11 及基准层 13 分隔开。

在图 5c、6a 和 6c 中，磁存储器的导体结构包括：存储单元 20；在宽度方向 D_w 横穿存储单元 20 的第一导体 21；以及在长度方向 D_L 横穿存储单元 20 的第二导体 23。

在图 6a 中, 第一导体 21 包括第一宽度 W_1 和第一厚度 t_1 , 它们限定第一截面积 A_1 (即 $A_1 = W_1 * t_1$)。第一导体 21 还包括顶面 21t、两个侧面 21s 以及与存储单元 20 相邻的底面 21b (即底面 21b 位于面向数据层 11 的相对位置)。两个侧面 21s 设置在存储单元 20 的宽度 W 范围之内。也就是说, 两个侧面 21s 从存储单元 20 的相对侧面 12s 嵌入、使得第一宽度 W_1 小于存储单元 20 的宽度 W (即 $W_1 < W$)。第一导体 21 响应流经第一导体 21 的第一电流 I_1 (未显示), 产生第一磁场 H_1 。

在图 6c 中, 第二导体 23 包括第二宽度 W_2 和第二厚度 t_2 , 它们限定第二截面积 A_2 (即 $A_2 = W_2 * t_2$)。第二导体 23 还包括顶面 23t、两个侧面 23s 以及与存储单元 20 相邻的底面 23b (即底面 23b 位于面向基准层 13 的相对位置)。第二导体 23 响应流经第二导体 23 的第二电流 I_2 (未显示), 产生第二磁场 H_2 。第一和第二磁场 (H_1, H_2) 合作共同作用于数据层 11, 以旋转可变磁化取向 17。

在图 5c、6c 和 8a 中, 第二宽度 W_2 大于或等于存储单元 20 的长度 L 。两个侧面 23s 设置在大体上与存储单元 20 的相对的两侧 14s 齐平的位置。或者, 可以这样设置两个侧面 23s、使得它们向外朝相对侧 12s 延伸, 如虚线箭头 E 所示。随便哪种情况, 第二宽度 W_2 大于或大体上等于存储单元 20 的长度 L (即 $W_2 \geq L$)。

在图 5e 中, 多个存储单元 20 按行和列的阵列排列, 共同形成磁存储器 10。多个第一导体 21 按列排列, 多个第二导体 23 按行排列。或者, 第一导体 21 可以按行排列, 第二导体 23 可以按列排列。

每个存储单元 20 设置在第一和第二导体 (21, 23) 的交叉点, 并设置在第一和第二导体 (21, 23) 之间的中间层。通过使第一电流 I_1 流过第一导体 21 并使第二电流 I_2 流过第二导体 23、使得由那些电流产生的第一和第二磁场 (H_1, H_2) 合作共同作用于存储单元 20' 的数据层 11、以旋转可变磁化取向 17, 来将数据位写到位于第一和第二导体 (21, 23) 交叉点的所选存储单元 (在图 5e 中表示为 20')。通过减

小流经第一导体 21 中的第一电流 I_1 ，可以减小前述写操作的功率消耗。

在电子技术领域都知道，导体中的电流密度 J 由流经所述导体的电流 I 和所述导体的截面积 A 来确定，即， $J = I \div A$ (单位为 A/m^2)。

5 磁场 H 与流经导体中的电流 I 有关，用安培定律表示： $I = \oint H \cdot dl$ 。所述表达式可简化为 $I = H * P$ ，其中 P 是导体周围的闭合磁路。因此，若 I 保持恒定，则 H 随 P 的减小而增大。

例如，对于第一导体 21，闭合磁路 P 是第一导体 21 周围的闭合路径(即第一导体 21 的周长)；因此， $P = (2 * W_1 + 2 * t_1)$ 。相应地，第一磁场 $H_1 \approx [I_1 / (2 * W_1 + 2 * t_1)]$ 。同样，对于第二导体 23，第二磁场 $H_2 \approx [I_2 / (2 * W_2 + 2 * t_2)]$ 。

10

在 MRAM 技术领域都知道，可以通过减小横穿所述数据层的导体的宽度，可以减小足够用来旋转数据层可变磁化取向的电流量。导体的宽度可以减小到使得导体的边缘处在存储单元的边缘之内。如前所述，Bhattacharyya 等的美国专利 6,236,590 公开了一种减小宽度的导体。但是，仅减小导体的宽度并不会产生同样大的电流减小。

15 例如，若导体的宽度按 2.0 的倍数减小(即 50%)，则电流量并不会按 2.0 的倍数减小。

根据本发明的原理，通过减小导体的厚度以及导体的宽度、使得导体的截面积减小并增加了导体中电流的密度，来进一步减小旋转可变磁化取向所需的电流量。

20

在图 6a 中，第一导体 21 的第一厚度 t_1 和第一宽度 W_1 被预选成减小第一导体 21 的第一截面积 A_1 并增加电流密度 J_1 。第一导体 21 中电流密度 J_1 的增加提高了由第一电流 I_1 所产生的第一磁场 H_1 的强度。但是，若减小第一截面的面积 A_1 并保持第一电流 I_1 不变，则第一磁场 H_1 的强度与第二磁场 H_2 合作将足以旋转可变磁化取向 17。

25

因此，由于第一磁场 H_1 的强度超过旋转可变磁化取向 17 所需的实际强度，所以可以在以下情况下减小第一电流 I_1 的量：第一磁场 H_1

以这样的方式减小、使得减小后的第一磁场 H_1 的强度与第二磁场 H_2 合作足以旋转可变磁化取向 17。预选的第一宽度 W_1 的值使得第一导体 21 的两个侧面 21s 被设置在存储单元 20 的宽度 W 的范围之内(即它们从相对侧面 12s 嵌入)。虽然将第一导体 21 描述为在相对的侧面 12s 的中间,但是,第一导体 21 无需处于相对侧面 12s 之间的对称位置,而是可以在相对侧面 12s 内的任何位置。

减小第一电流 I_1 的量的好处包括减小功率消耗、减小功率耗散(即由于电流流动产生的废热)以及减小提供第一电流 I_1 的驱动电路的尺寸。当减小第二电流 I_2 的量时将会有相同的好处,这将在以下说明。

在图 6b 中,存储单元 20 可以有标称的导体 21' (用虚线轮廓显示的截面图),它包括标称宽度 W_n 、第一标称厚度 $T1_n$ 以及第一标称截面积 $A1_n$ 。那些标称值可以由制造磁存储器的一套设计规则确定。例如,若第一标称厚度为 $T1_n = 0.2 \mu\text{m}$,标称宽度为 $W_n = 1.0 \mu\text{m}$,则第一标称截面积为 $A1_n = W_n * T1_n = 0.2 \mu\text{m}^2$ 。标称宽度 W_n 可以大于或等于存储单元 20 的宽度 W 。在图 6b 中,标称宽度 W_n 等于 W 。随便哪种情况下,第一宽度 W_1 小于 W_n 并且小于 W 。 W_n 、 $T1_n$ 和 $A1_n$ 的值可以用作基准值来确定 W_1 和 t_1 的预选值。

在图 6b 中,第一导体 21 的截面图与标称导体 21' 的截面图叠加,以说明第一截面积 A_1 ($A_1 = W_1 * t_1$) 相对于第一标称截面积 $A1_n$ ($A1_n = W_n * T1_n$) 的减小。

相应地,可以通过预选第一厚度 t_1 为小于第一标称厚度 $T1_n$ 并预选第一宽度 W_1 为小于标称宽度 W_n ,来达到第一截面积 A_1 的减小。显然,在 $W = W_n$ 的情况下,第一宽度 W_1 也可预选成小于 W 。例如,给定 $A1_n = W_n * T1_n = 0.2 \mu\text{m}^2$,若第一宽度 $W_1 = 0.5 \mu\text{m}$ 并且第一厚度 $t_1 = 0.1 \mu\text{m}$,则第一截面积 $A_1 = W_1 * t_1 = 0.05 \mu\text{m}^2$,因而,第一导体 21 的第一截面积 A_1 相对于第一标称截面积 $A1_n$ 按 4.0 的倍数减小。

在本发明的一个实施例中，第一宽度 W_1 相对于标称宽度 W_n 按大约 0.60 或更小的倍数缩小，而第一厚度 t_1 相对于第一标称厚度 $T1_n$ 按大约 0.50 系数或更小的倍数缩小。

在图 8a、8b 和 8c 中，第一导体 21 被分割为多个分隔开的部分 22 (图中示出两个)。在图 8b 中，所有部分 22 都设置在存储单元 20 的宽度 W 范围之内。各部分 22 由距离 S_1 分隔开。如上所述，各部分 22 具有第一厚度 t_1 。由于各部分 22 之间的距离 S_1 ，所以各部分 22 的总组合宽度小于第一宽度 W_1 ，并小于宽度 W 或标称宽度 W_n 。各部分 22 可以有相同的宽度，或者它们的宽度可以在各部分 22 中有变化。

在本发明的另一个实施例中，如图 8c 中所示，各部分 22 中至少一个部分的一小部分 (即底面 22b) 不位于存储单元 20 的宽度 W 范围之内。

在图 8a 中，第一电流 I_1 在各部分 22 之间分配、使得各部分 22 之一有电流 I_{11} 流过，另一个部分 22 有电流 I_{12} 流过。若各部分 22 具有大体上相等的尺寸 (即厚度和宽度)，则电流 (I_{11} , I_{12}) 将大体上相等。另一方面，若各部分 22 具有不相等的尺寸，则电流 (I_{11} , I_{12}) 可以不相等。

各部分 22 可以通过用将各部分 22 电气上互相连接的导电材料 26 互相进行电连接。本质上，导电材料 26 使各部分 22 互相短接。驱动电路 (未显示) 可以向第一导体 21 提供第一电流 I_1 ，第一电流 I_1 将分配给各部分 22 并流经各部分 22。但是，各部分 22 无需互相电连接，每个部分 22 可以与专用的驱动电路 (未显示) 电连接。各部分 22 最好互相电连接、使得驱动电路的数目最少。

在图 8a 和 8b 中，第一截面积 A_1 包括所有部分 22 组合的截面积。上述由第一截面积 A_1 的减小引起第一电流 I_1 的减小也适用于第一导体 21 被分割成各部分 22 的情况。

用与上述对第一导体 21 相同的方式减小第二导体 23 的第二截

面积 A_2 ，可以在本发明的磁存储器 10 中实现电流消耗的进一步减小。

在图 5d、5f、7a 和 7b 中，第二导体 23 的两个侧面 23s 被设置在存储单元 20 的长度 L 范围之内(即它们从相对侧面 14s 嵌入)。第二厚度 t_2 和第二宽度 W_2 被预选成减小第二截面积 A_2 ，并增加第二导体 23 内的电流密度 J_2 。因此，减小后的第二电流 I_2 产生与第一磁场 H_1 合作足以旋转可变磁化取向 17 的第二磁场强度 H_2 。

在图 7b 中，存储单元 20 可以有标称的导体 23' (用虚线轮廓显示的截面图)，它包括标称长度 L_n 、第二标称厚度 $T2_n$ 以及第二标称截面积 $A2_n$ 。那些标称值可以由制造磁存储器的一套设计规则确定。例如，若第二标称厚度为 $T2_n = 0.2 \mu\text{m}$ ，标称长度为 $L_n = 0.8 \mu\text{m}$ ，则第二标称截面积为 $A2_n = L_n * T2_n = 0.16 \mu\text{m}^2$ 。标称长度 L_n 可以大于或等于存储单元 20 的长度 L 。在图 7b 中，标称长度 L_n 等于 L 。随便哪种情况下，第二宽度 W_2 小于 L_n 并且小于 L 。 L_n 、 $T2_n$ 和 $A2_n$ 的值可以用作基准值来确定 W_2 和 t_2 的预选值。

在图 7b 中，第二导体 23 的截面与标称导体 23' 的截面图叠加，以说明第二截面积 A_2 ($A_2 = W_2 * t_2$) 相对于第二标称截面积 $A2_n$ ($A2_n = L_n * T2_n$) 的减小。

因此，可以通过把第二厚度 t_2 预选成小于第二标称厚度 $T2_n$ ，并把第二宽度 W_2 预选成小于标称长度 L_n ，来达到第二截面积 A_2 的减小。在 $L = L_n$ 的情况下，也可以把第二宽度 W_2 预选成小于 L 。例如，给定 $A2_n = L_n * T2_n = 0.16 \mu\text{m}^2$ ，若第二宽度 $W_2 = 0.4 \mu\text{m}$ 并且第二厚度 $t_2 = 0.1 \mu\text{m}$ ，则第二截面积 $A_2 = W_2 * t_2 = 0.04 \mu\text{m}^2$ ，因而，第二导体 23 的第二截面积 A_2 相对于第二标称截面积 $A2_n$ 按 4.0 的倍数减小。

在本发明的另一个实施例中，第二宽度 W_2 相对于标称长度 L_n 按约 0.60 或更小的倍数缩小，而第二厚度 t_2 相对于第二标称厚度 $T2_n$ 按约 0.50 或更小的倍数缩小。

在图 9a、9b 和 9c 中，第二导体 23 被分割为多个分隔开的部分

24(图中示出两个)。在图 9b 中,所有部分 24 都设置在存储单元 20 的长度 L 的范围之内。各部分 24 由距离 S_2 分隔开。如上所述,各部分 24 具有第二厚度 t_2 。由于各部分 24 之间的距离 S_2 ,所以各部分 24 的总组合宽度将小于第二宽度 W_2 ,并小于长度 L 或标称长度 L_n 。各部分 24 可以有相同的宽度,或者它们的宽度可以在各部分 24 中有变化。

在本发明的另一个实施例中,如图 9c 中所示,各部分 24 中至少一个部分的一小部分(即底面 24b)不位于存储单元 20 的长度 L 之内。

在图 9a 中,第二电流 I_2 在各部分 24 之间分配、使得各部分 24 之一有电流 I_{21} 流过,而另一个部分 24 有电流 I_{22} 流过。若各部分 24 具有大体上相等的尺寸(即厚度和宽度),则电流(I_{21} , I_{22})将大体上相等。另一方面,若各部分 24 具有不相等的尺寸,则电流(I_{21} , I_{22})可以不相等。

各部分 24 可以通过将各部分 24 彼此电连接的导电材料 28 互相进行电连接。本质上,导电材料 28 使各部分 24 互相短接。驱动电路(未显示)可以向第二导体 23 提供第二电流 I_2 ,第二电流 I_2 分配给各部分 24 并流经各部分 24。但是,各部分 24 无需互相电连接,每个部分 24 可以与专用的驱动电路(未显示)电连接。各部分 24 最好互相电连接、使得驱动电路的数目能够最少。

在图 9a 和 9b 中,第二截面积 A_2 包括所有部分 24 组合的截面积。上述由第二截面积 A_2 的减小引起的第二电流 I_2 的减小也适用于第二导体 23 被分割成各部分 24 的情况。

在本发明的又一个实施例中(也在图 9a 中描述),第一导体 21 被分割为多个分隔开的各部分 22,这在前面已参照图 8a、8b 和 8c 说明过。各部分 22 由距离 S_1 分隔开。所有部分 22 可以设置在存储单元 20 的宽度 W 的范围之内,或者,各导体 22 中至少一个导体的一部分不设置在宽度 W 的范围之内。因此,第一和第二导体(21, 23)

都被分割为分隔开的各部分(22, 24)。

将导体(21, 23)分割为部分(22, 24)能够将集中的场加到数据层 11 的多个区域。例如, 两个场源可以位于数据层 11 的任一端。这样的配置将制止转换过程在数据层 11 的端部区域被初始化。这可
5 产生更可重复的转换过程。

减小第一导体 21 和/或第二导体 23 的截面积所带来的一个后果是导体的电阻随截面积(A_1 , A_2)的减小而增加。电子流动阻力 R_c 和导体的截面积 A_c 之间的关系是: $R_c = \rho * (1 / A_c) = \rho * [1 / (W_c * t_c)]$, 其中 ρ 是单位为 $\Omega\cdot m$ 的电阻率, l 是单位为米的长度。

10 因此, 减小电阻 R_c 的一个方法是增加厚度 t_c 、宽度 W_c , 或两者同时增加、使得导体的截面积 A_c 增加。减小导体的宽度 W_c 的好处前面已经描述过。因此, 若导体宽度 W_c 小于存储单元 20 的长度 L 或宽度 W (如本文中所述), 则为了增加截面积 A_c 并减小电阻 R_c , 必须增加厚度 t_c 。

15 在图 14 中, 第一导体 21 在所述导体的周围有总磁路 P_1 , 其中: $P_1 = (2 * W_1) + (2 * t_1)$ 。由流经第一导体 21 的第一电流 I_1 所产生的第一磁场 H_1 与第一电流 I_1 除以总磁路 P_1 成正比, 这样:

$$H_1 \sim I_1 \div P_1 \sim I_1 \div (2 * W_1 + 2 * t_1)$$

20

虽然未在图 14 中显示, 第二导体 23 也包括磁路 $P_2 = (2 * W_2) + (2 * t_2)$, 并且由流经第二导体 23 的第二电流 I_2 所产生的第二磁场 H_2 与第二电流 I_2 除以总磁路 P_2 成正比, 这样:

25

$$H_2 \sim I_2 \div P_2 \sim I_2 \div (2 * W_2 + 2 * t_2)$$

在图 14 中, 第一导体 21 的 4 个侧面(21t、21s 及 21b)每个侧面代表第一磁场 H_1 的磁阻 R , 它类似于电路中串联电阻所引起的电压

降。因此, t_1 的增加将减小第一磁场 H_1 的强度, 因为增加 t_1 将增加总磁路 P_1 。

在图 15 中, 可以通过用第一包覆层 31 覆盖顶面 21t、侧面 21s 或同时覆盖两者(如图所示)来减小第一导体 21 的总磁路 P_1 。底面 21b 不用包覆层覆盖(即第一导体 21 为部分包覆)。第一包覆层 31 用铁磁材料制作。包覆的表面(21t, 21s)的磁阻 R 大体上为 $R \approx 0$, 未包覆的表面(21b)的磁阻 R 仍然是 R 。因此, 总磁路 P_1 成为 W_1 , 第一磁场 $H_1 \sim I_1 / W_1$ 。通过限制导体的宽度 W_1 为小于位宽度 W , 磁场 H_1 增加到超过具有相同宽度的位和导体的值。而且, 因为有第一包覆层 31, 可以增加第一厚度 t_1 以增加第一截面积 A_1 因而减小第一导体 21 中的电子流电阻。

同样地, 可以通过用第二包覆层 33 覆盖顶面 23t、侧面 23s 或同时覆盖两者(参见图 11a)来减小第二导体 23 的总磁路 P_2 。底面 23b 不用包覆层覆盖(即第二导体 23 为部分包覆)。第二包覆层 33 也用铁磁材料制作。因此, 总磁路 P_2 变为 W_2 , 第二磁场 $H_2 \sim I_2 / W_2$ 。第二包覆层 33 允许增加厚度 t_2 , 从而增加第二截面积 A_2 并减小第二导体 23 中电子流的电阻。

减小第一和第二导体(21, 23)的导体宽度(W_1 , W_2)的好处包括第一和第二电流(I_1 , I_2)的减小以及尺寸的减小或写驱动电路的减小。减小电阻的好处包括功率消耗和功率耗散的减小以及提供第一和第二电流(I_1 , I_2)的驱动电路电压的减小。此外, 增加导体截面积可缓和电迁移问题。

在本发明的一个实施例中, 如图 10a 和 10b 所示, 磁存储器 10 的导体结构包括前面所述的存储单元 20。第一导体 21 在宽度方向 D_w 横过存储单元 20, 它响应流经的第一电流 I_1 而产生第一磁场 H_1 。第一导体 21 包括第一宽度 W_1 和第一厚度 t_1 , 它们定义第一截面积 A_1 。第一导体还包括顶面 21t、设置在存储单元 20 宽度 W 的范围之内的两个侧面 21s(即两个侧面 21s 从相对的侧面 12s 嵌入)以及与存储单

元 20 相邻的底面 21b。

第一导体 21 包括第一包覆层 31。第一包覆层 31 可以覆盖：顶面 21t；两个侧面 21s；或顶面 21t 和两个侧面 21s。第一包覆层 31 可减小总磁路 P_1 并增加第一磁场 H_1 ，这在前面参照图 15 已经讲述过。

5 第二导体 23 在长度方向 D_L 横过存储单元 20，它响应流经的第二电流 I_2 而产生第二磁场 H_2 。第二导体包括第二宽度 W_2 和第二厚度 t_2 ，它们限定第二截面积 A_2 ，第二导体包括顶面 23t、两个侧面 23s 以及与存储单元 20 相邻的底面 23b。如前面所讨论，第一和第二磁场 (H_1 , H_2) 共同作用于数据层 11，以旋转可变磁化取向 17。

10 在图 10a 和 10b 中所说明的实施例中，第一宽度 W_1 小于存储单元 20 的宽度 W ，第一厚度 t_1 预选成能增加第一截面积 A_1 。如前面参照图 14 和 15 所说明的，增加第一截面积 A_1 将减小第一导体 21 的电阻。减小后的导体宽度 W_1 确保在减小后的第一电流量 I_1 的条件下，第一磁场 H_1 的强度与第二磁场 H_2 合作足以旋转可变磁化取向 17。

15 在图 10b 中描绘了具有标称宽度 W_n 和第一标称厚度 $T1_n$ 的标称导体 21' 的外形截面图。那些标称值可以由制造磁存储单元 20 的一套设计规则确定，这在前面已有说明。第一宽度 W_1 小于标称宽度 W_n 。因为两个侧面 22s 嵌入相对的侧面 12s，所以第一宽度 W_1 也将小于宽度 W 。 W_n 和 $T1_n$ 的值可以用作基准值来确定 W_1 和 t_1 的值。

20 但不同于图 6b 中所描述的实施例，在图 10b 中，可以通过将第一厚度 t_1 预选成大于第一标称厚度 $T1_n$ (即 $t_1 > T1_n$) 来达到第一截面积 A_1 的增加。例如，若第一标称厚度 $T1_n = 0.2 \mu\text{m}$ ，则可以预选第一厚度 t_1 为 $0.4 \mu\text{m}$ 。

25 在本发明的一个实施例中，第一宽度 W_1 相对于标称宽度 W_n 按约 0.60 或更小的倍数缩小，而第一厚度 t_1 相对于第一标称厚度 $T1_n$ 按约 1.50 或更大的倍数增大。

进一步减小功率消耗可以通过本发明的另一个实施例来实现，如图 11a 和 11b 所示，其中第二导体 23 包括第二包覆层 33。第二包

覆层 33 可以覆盖：顶面 23t；两个侧面 23s；或顶面 23t 和两个侧面 23s。第二包覆层 33 可减小总磁路 P_2 并增加第二磁场 H_2 ，这在前面参照图 15 已经讲述过。

5 如图 11a 和 11b 中说明的，两个侧面 23s 被设置在存储单元 20 的长度 L 的范围之内(即它们从相对侧面 14s 嵌入)。标称长度 L_n 可以大于或等于存储单元 20 的长度 L 。第二宽度 W_2 可小于存储单元 20 的标称长度 L_n 。因为两个侧面 23s 嵌入相对的侧面 14s，所以第二宽度 W_2 也将小于长度 L 。

第二厚度 t_2 被预选成增加第二截面积 A_2 、因而减小第二导体 23 10 的电阻。减小的导体宽度 W_2 确保在减小后的第二电流量 I_2 的条件下，第二磁场 H_2 的强度与第一磁场 H_1 合作足以旋转可变磁化取向 17。

在图 11b 中，可以通过将第二厚度 t_2 预选成大于第二标称厚度 $T2_n$ (即 $t_2 > T2_n$) 来达到第二截面积 A_2 的增加。例如，若第二标称厚度 $T2_n = 0.3 \mu\text{m}$ ，则可以预选第二厚度 t_2 为 $0.7 \mu\text{m}$ 。

15 在本发明的一个实施例中，第二宽度 W_2 相对于标称长度 L_n 按约 0.60 或更小的倍数缩小，而第二厚度 t_2 相对于第二标称厚度 $T2_n$ 按约 1.50 或更大的倍数增大。

在本发明的又一个实施例中，如图 12a 中所示，第一导体 21 被分割为多个(显示两个)分隔开和包覆的部分 22。与第一导体 21 的方式相同，每个包覆的部分 22 都有顶面、两个侧面，以及与存储单元 20 20 相邻的底面。包覆的部分 22 由距离 S_1 分隔开。

包覆层 32 可以覆盖：顶面；两个侧面；或顶面和两个侧面(即 25 包覆部分 22 是部分包覆)。在图 12a 中，导体 22 的所有表面(除底面外)都由包覆层 32 覆盖。如上所述，包覆层 32 减小了总磁路 P_1 。每个包覆部分 22 都有预选成增加第一截面积 A_1 的第一厚度 t_1 ，从而减小每个包覆部分 22 中的电阻。

在本发明的一个实施例中，如图 12a 中所述，所有包覆部分 22 都设置在存储单元 20 的宽度 W 的范围之内。在本发明的另一个实施

例中,如图 12b 中所示,各包覆部分 22 中至少一个包覆部分的一小部分(即底面 22b)不位于存储单元 20 的宽度 W 的范围之内。

同样地,在图 12c 中,第二导体 23 被分割为多个(图中示出两个)分隔开和包覆的部分 24。与第二导体 23 的方式相同,每个包覆的部分 24 都有顶面、两个侧面,以及与存储单元 20 相邻的底面。
5 各包覆的部分 24 由距离 S_2 分隔开。

包覆层 34 可以覆盖:顶面;两个侧面;或顶面和两个侧面(即包覆部分 24 是部分包覆的)。在图 12c 中,包覆部分 24 的所有表面(除底面)都由包覆层 34 覆盖。如上所述,包覆层 34 减小了总磁路 P_2 。
10 每个包覆部分 24 都有预选成增加第二截面积 A_2 的第二厚度 t_2 ,从而减小每个包覆部分 24 中的电阻。

在本发明的一个实施例中,如图 12c 中所述,所有包覆部分 24 都设置在存储单元 20 的长度 L 的范围之内。在本发明的另一个实施例中,如图 12d 中所示,各包覆部分 24 中至少一个包覆部分的一小部分(即底面 24b)不位于存储单元 20 的长度范围 L 之内。
15

在本发明的一个实施例中,如图 9a、12a 和 12c 中所示,第一和第二导体 (21、23) 都被分割为分隔开和包覆的各部分 (22、24)。包覆层 32 覆盖各包覆部分 22,包覆层 34 覆盖各包覆部分 24。

在图 13a 和 13b 中,各包覆部分 (22, 24) 的截面图与标称导体 (21', 23') 的截面图(以虚线轮廓表示)叠加,以说明与标称导体 (21', 23') 的第一和第二标称厚度相关的各包覆部分 (22, 24) 增加的厚度 (t_1 , t_2)。如上所述,增加厚度 (t_1 , t_2) 将增加各包覆部分 (22, 24) 的截面积 (A_1 , A_2),导致各包覆部分 (22, 24) 中电阻的减小。
20

将导体 (21, 23) 分割为两个或更多包覆部分 (22, 24) 使集中的场能够加到数据层 11 的多个区域。例如,两个场源可以位于数据层 11 的任一端。这样的配置将制止转换过程在数据层 11 的端部部分被初始化。这可产生更可重复的转换过程。
25

对于本文中所述的实施例,包覆层 (31, 33, 32, 34) 可以用铁

磁材料制成。包覆层(31, 33, 32, 34)最好用高磁导率的软磁材料、包括(但不限于)镍铁合金、镍铁钴合金、钴铁合金以及 PERMALLOY™ 制成。

5 导体(21, 23, 22, 24)可以用导电的材料、包括(但不限于)铜、铝、铝铜、钽、金、银及这些导电材料的合金制成。虽然本文所述的导体(21, 23, 22, 24)被描绘为与数据层 11 或基准层 13 接触, 但那些配置仅作为说明目的, 导体(21, 23, 22, 24)可以用一层或几层包括存储单元 20 结构的材料与数据层 11 或基准层 13 分隔。

10 虽然公开并描述了本发明的几个实施例, 但本发明并不局限于这样描述和说明的特定形式或配置。本发明仅受限于权利要求书。

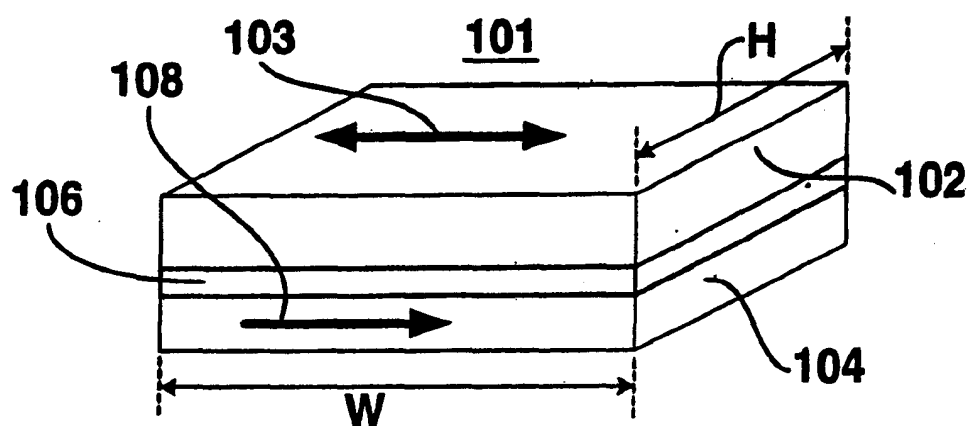


图 1a (现有技术)

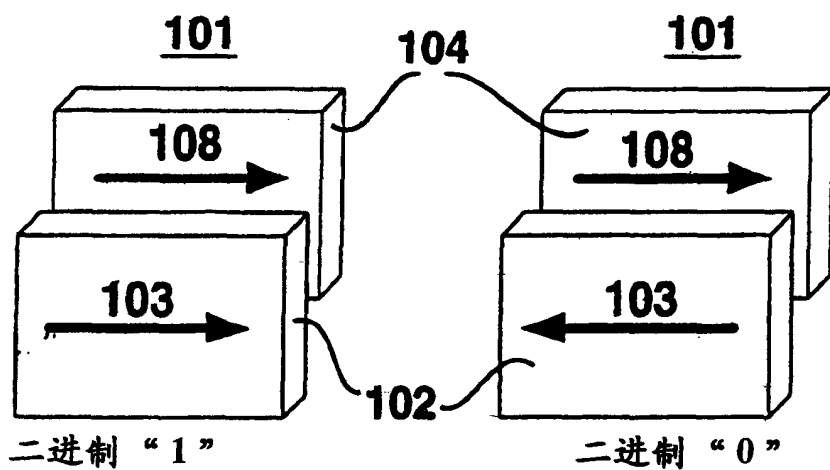


图 1b (现有技术)

图 2 (现有技术)

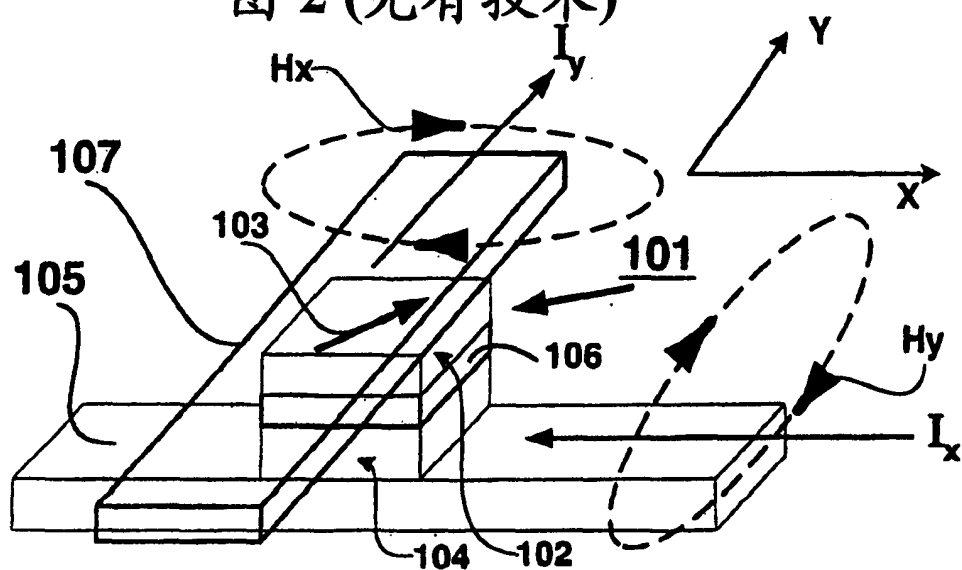


图 3 (现有技术)

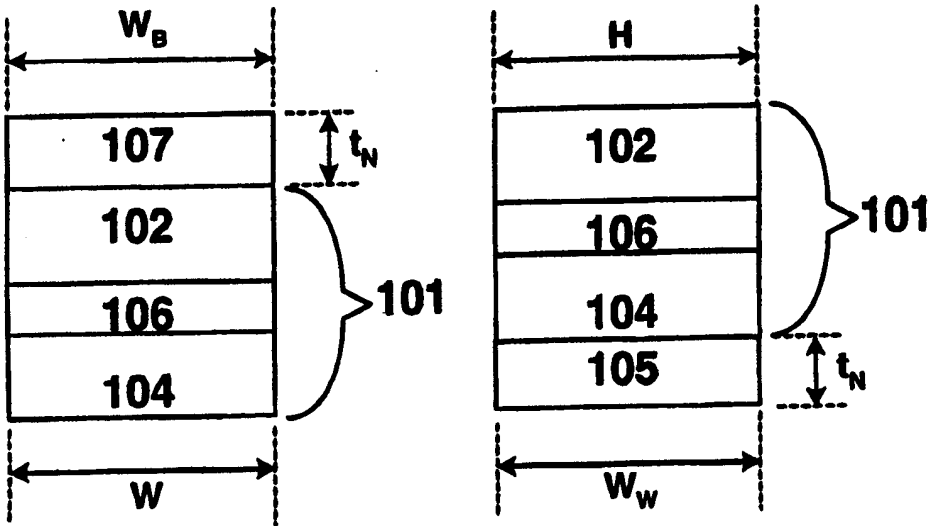
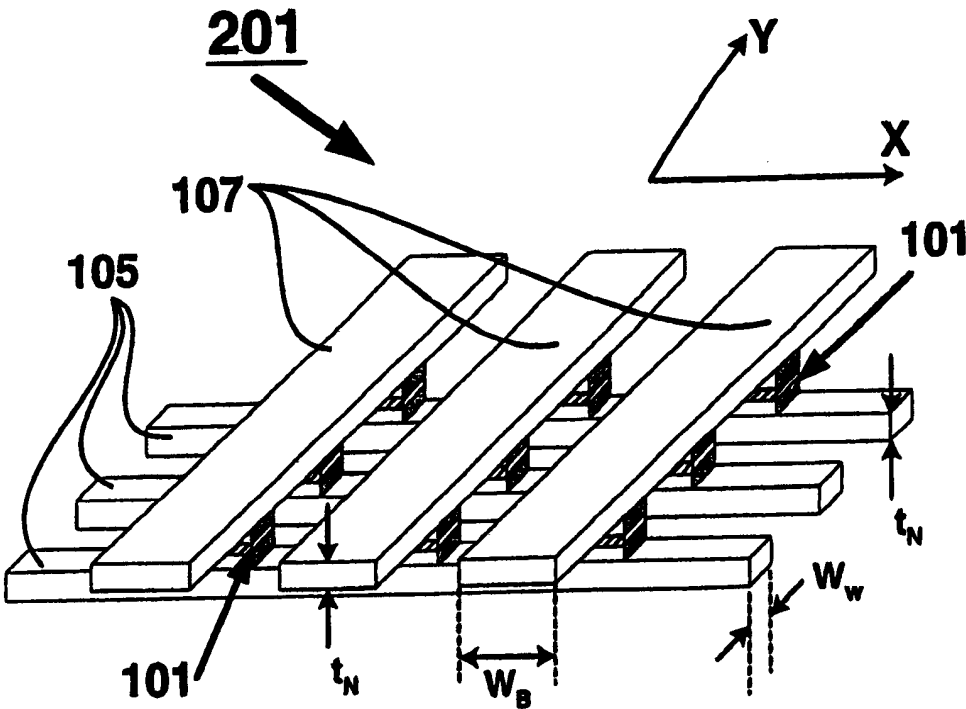
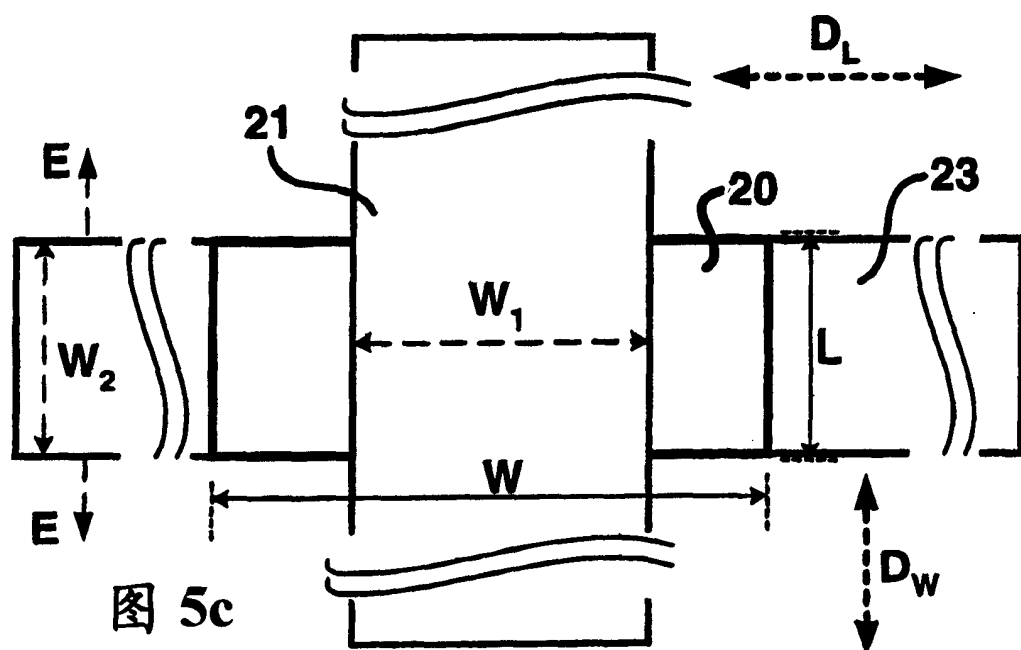
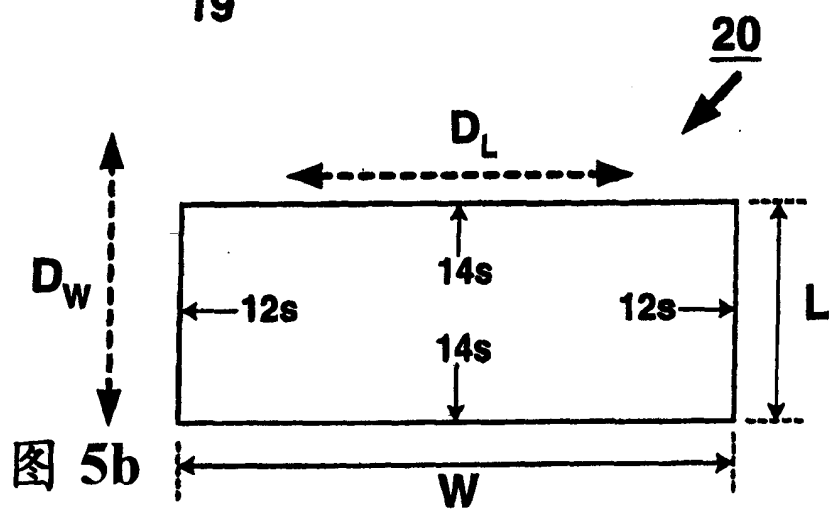
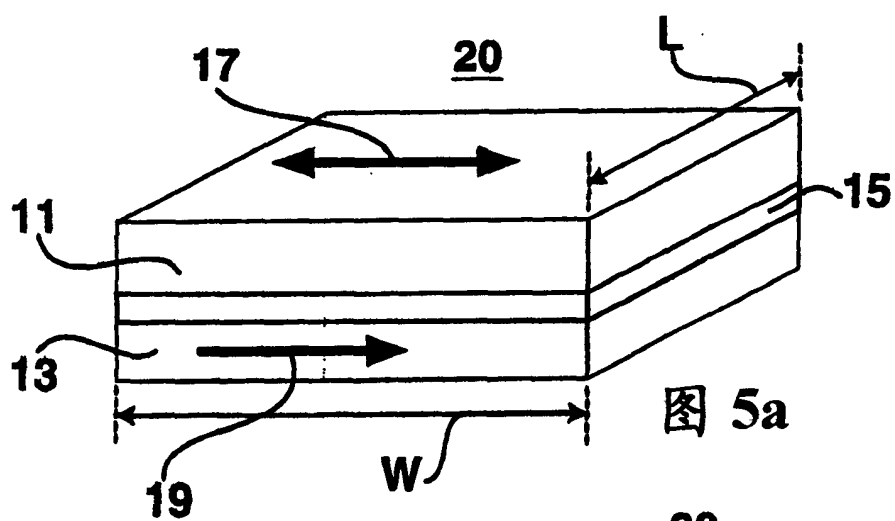


图 4 (现有技术)



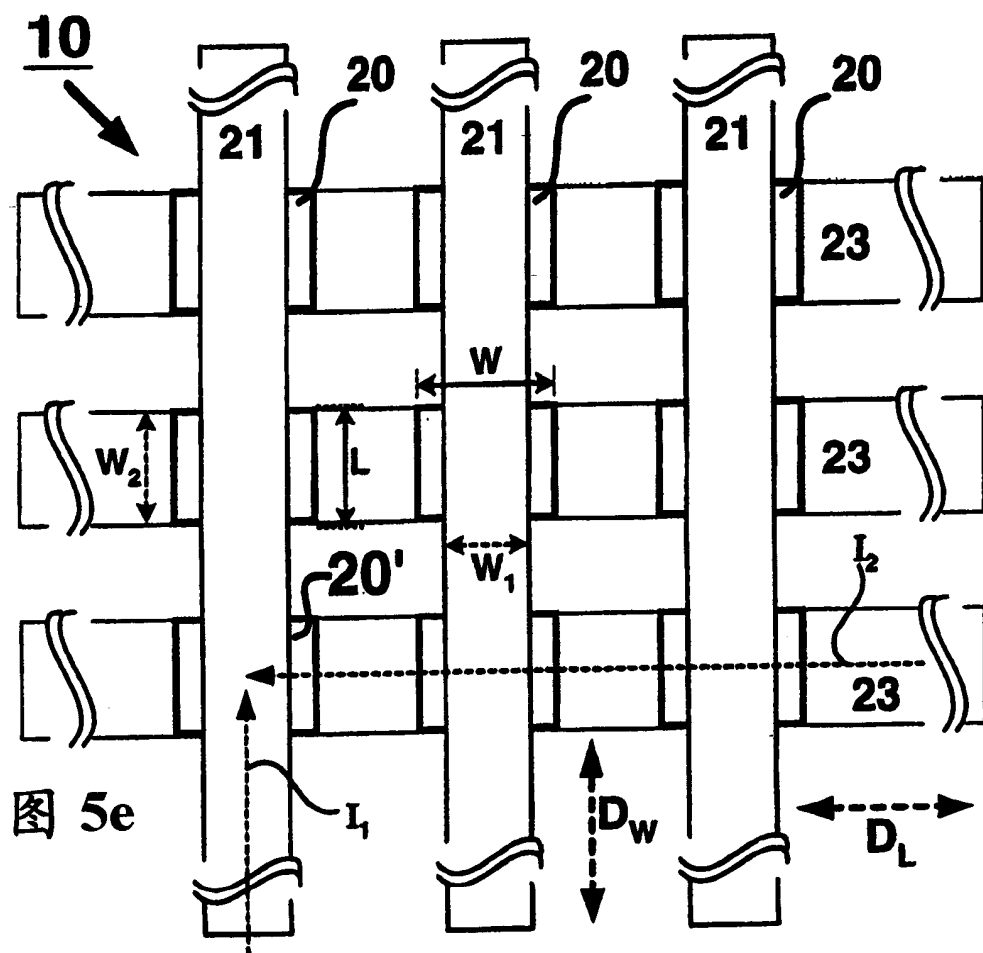
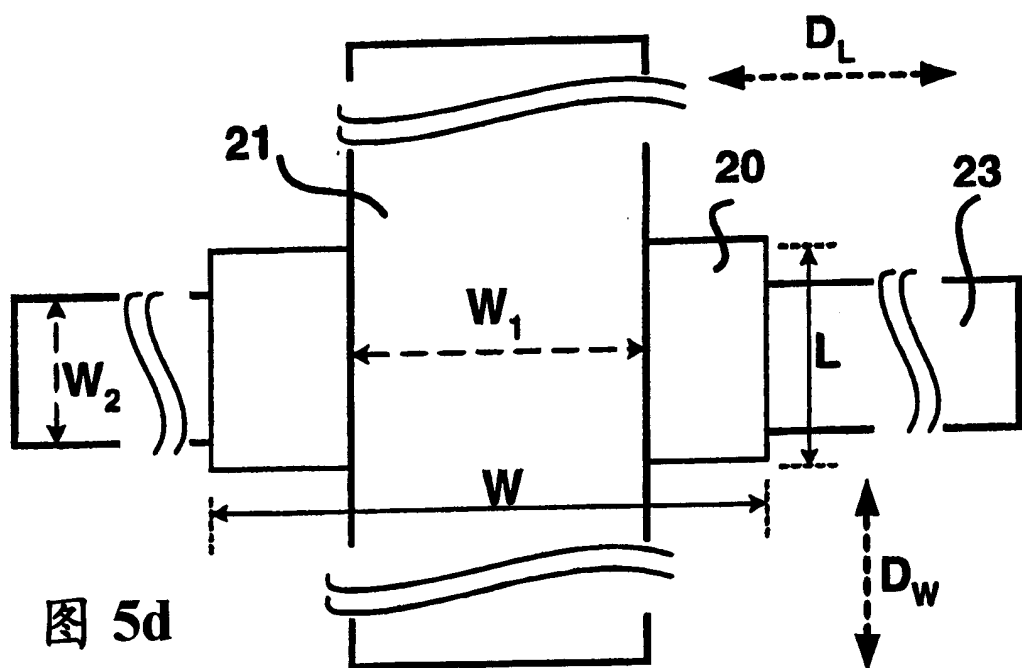


图 5f

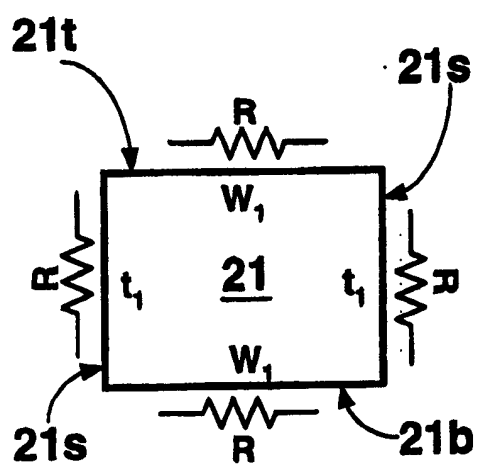
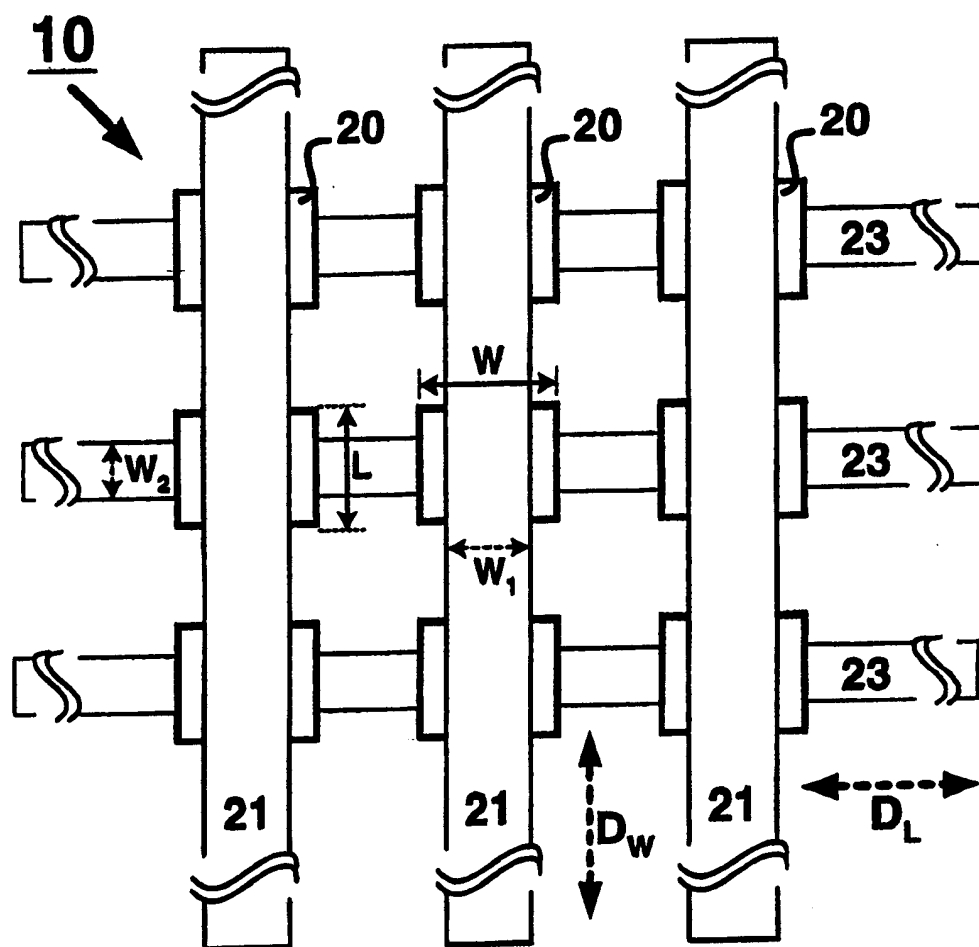


图 14

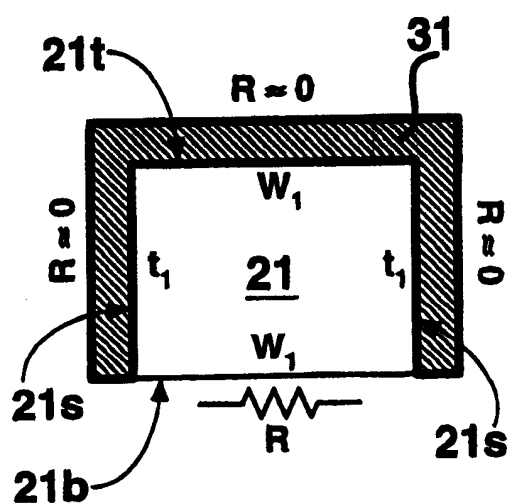


图 15

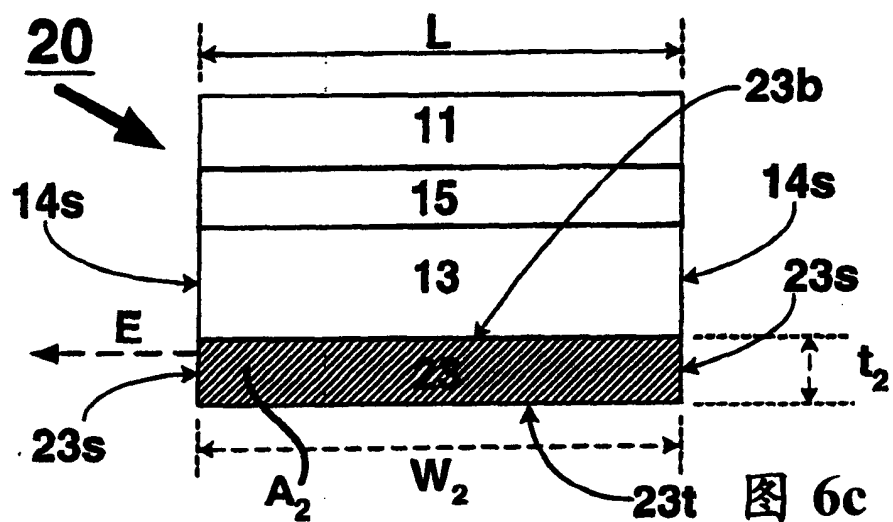
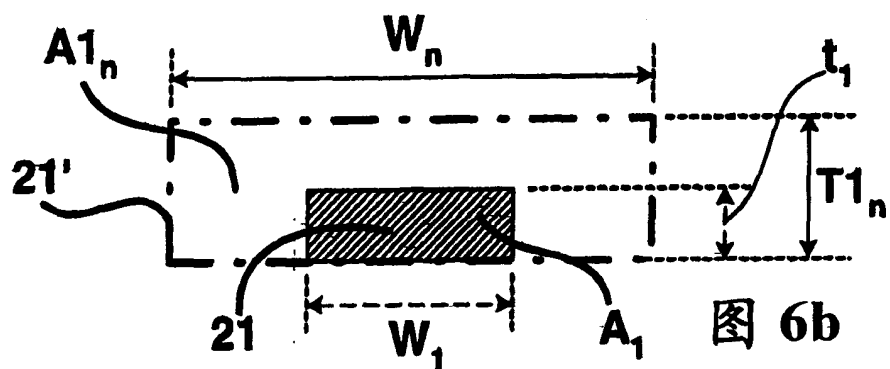
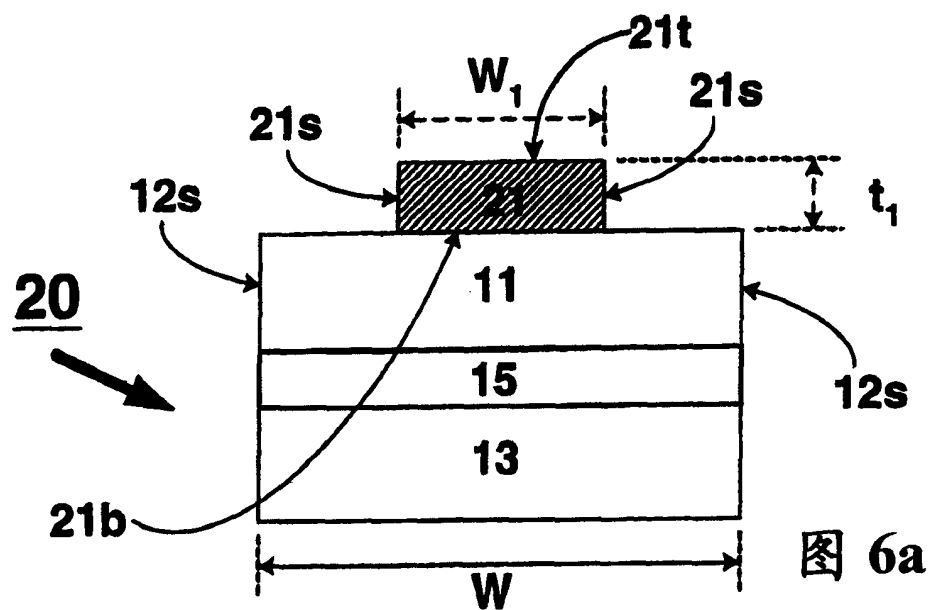


图 7a

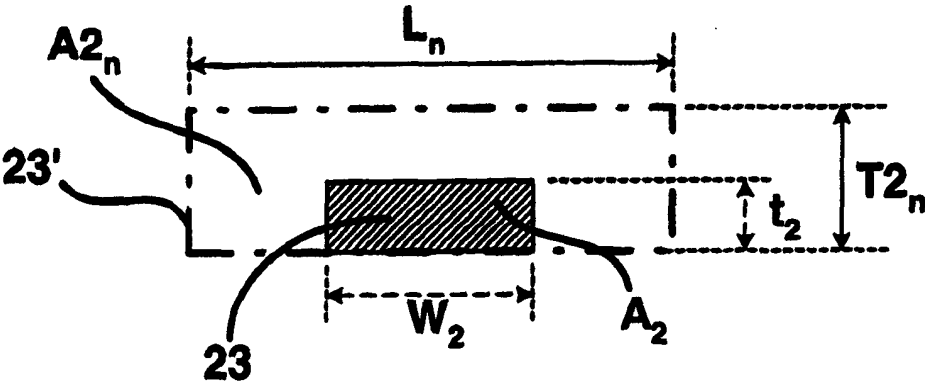
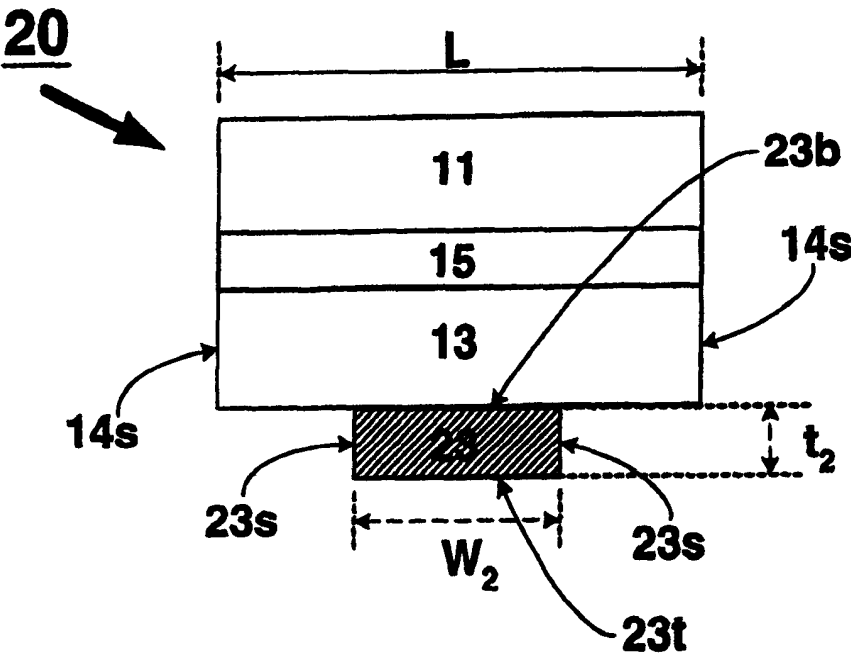
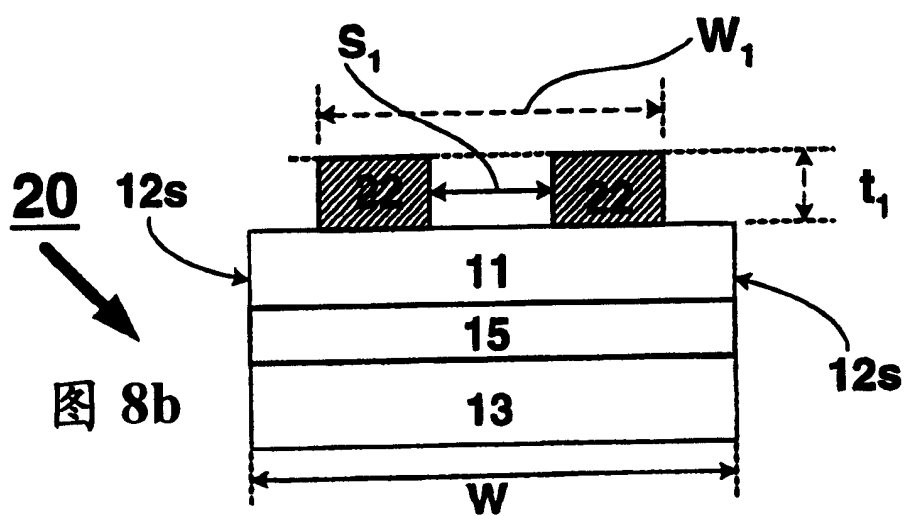
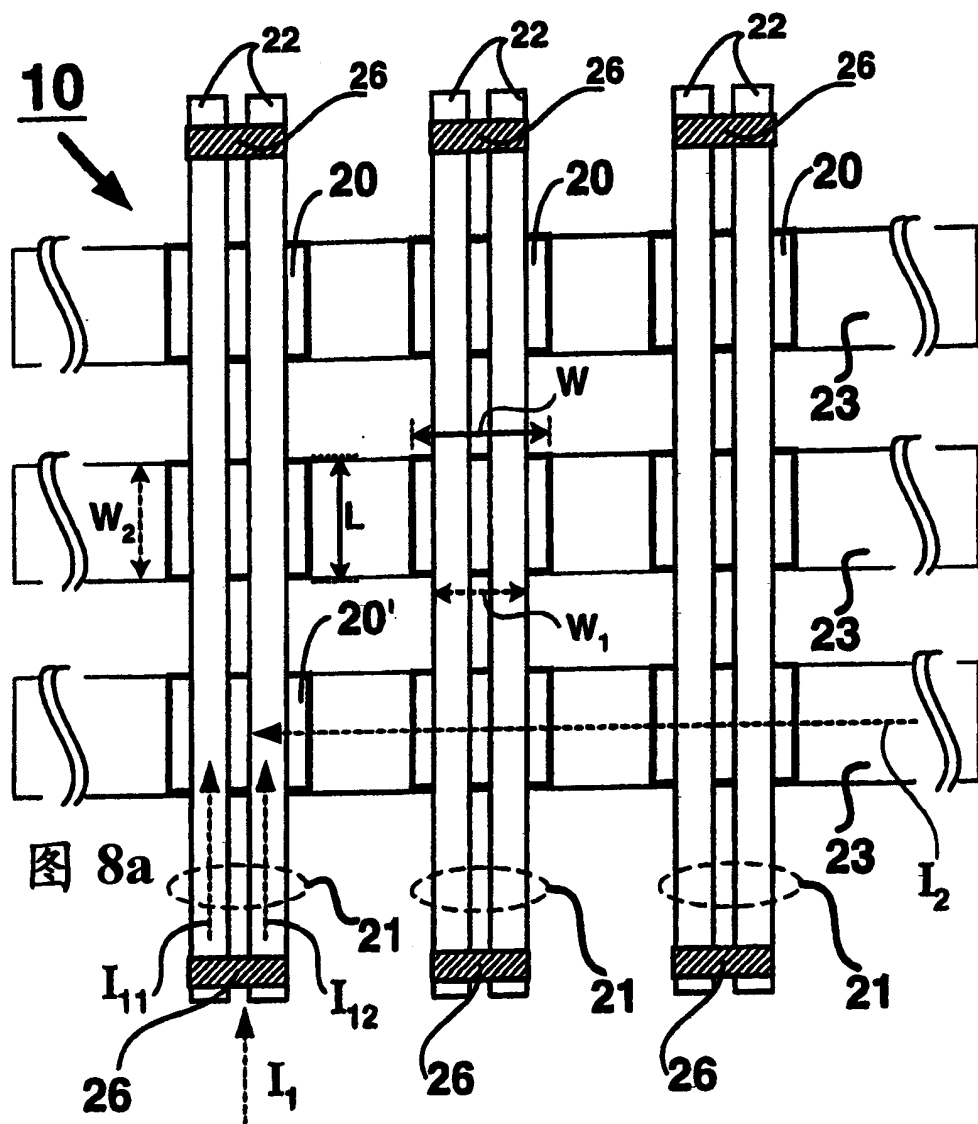


图 7b



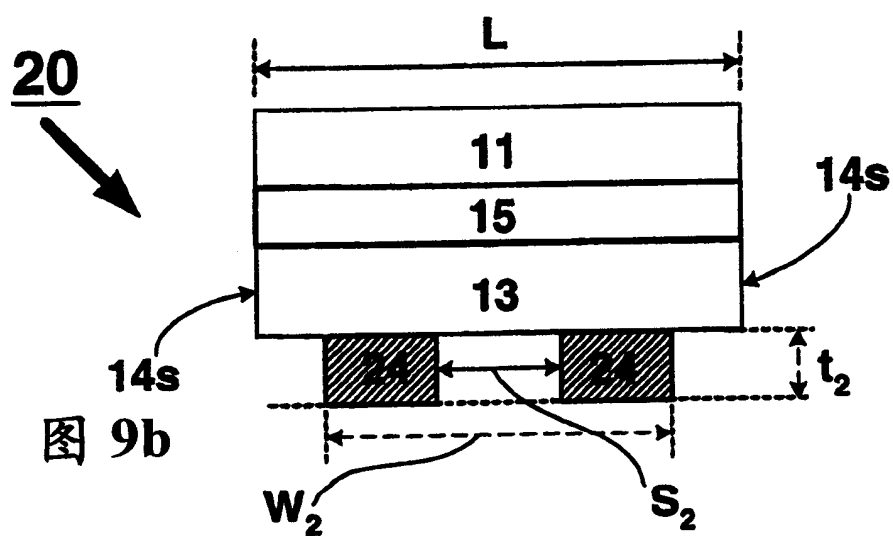
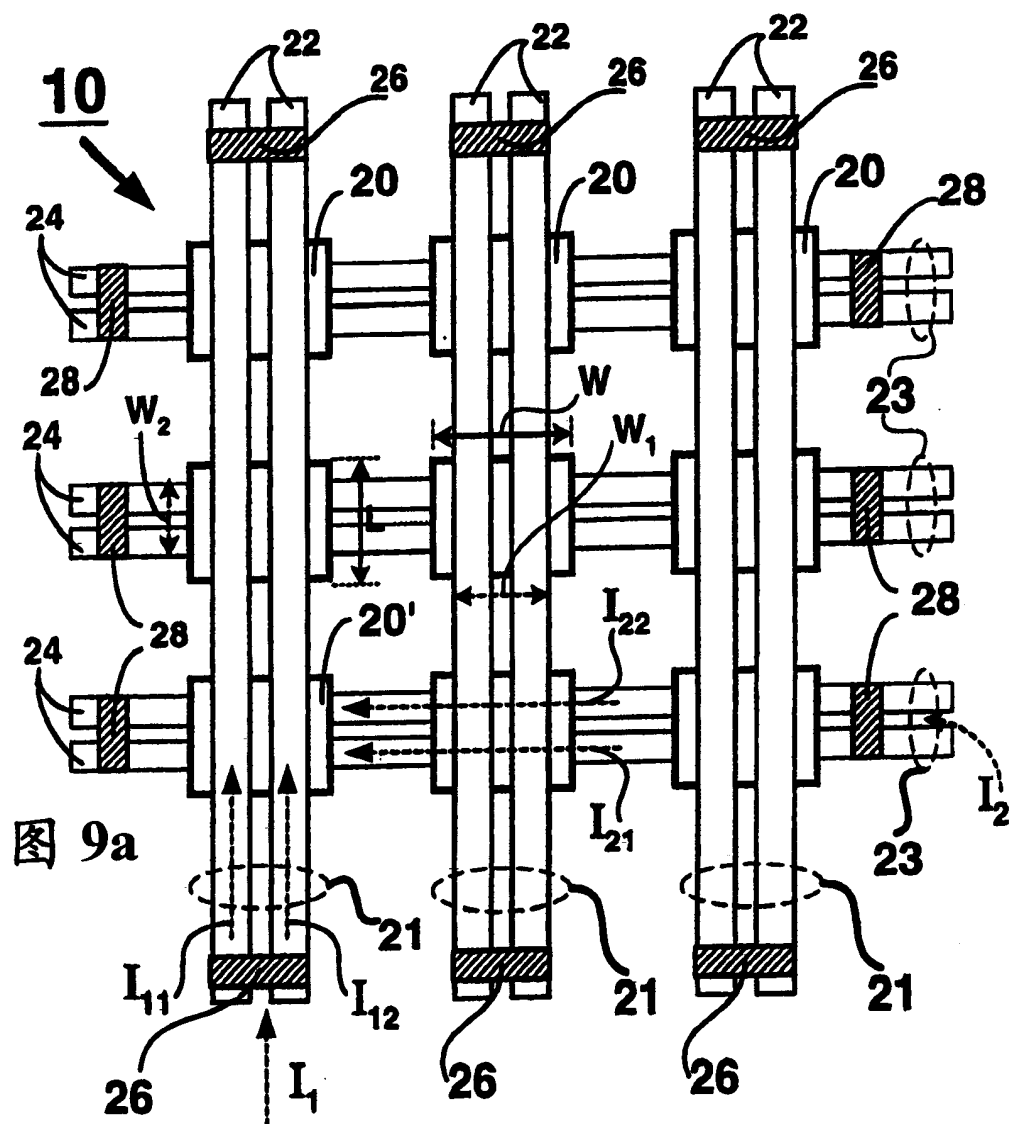


图 8c

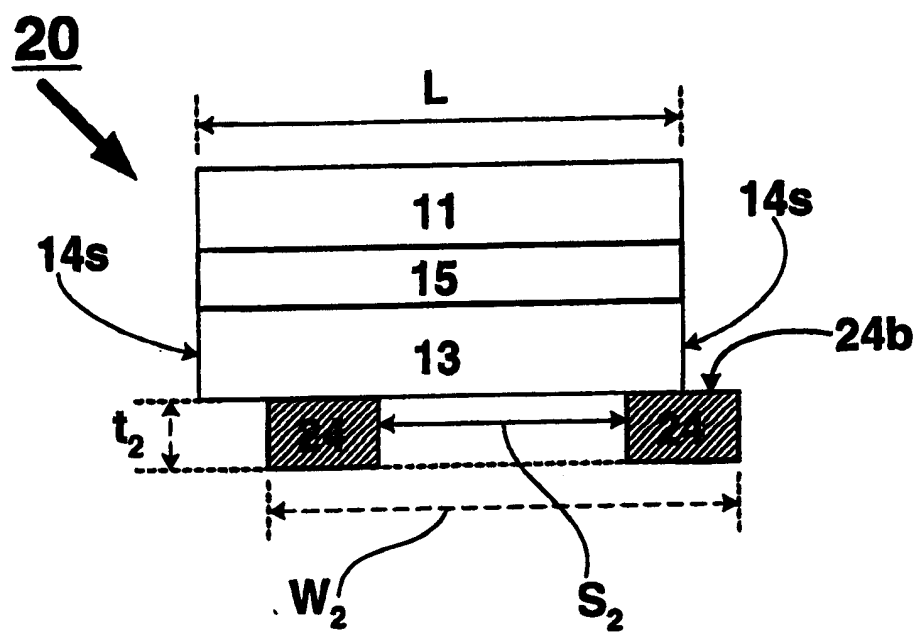
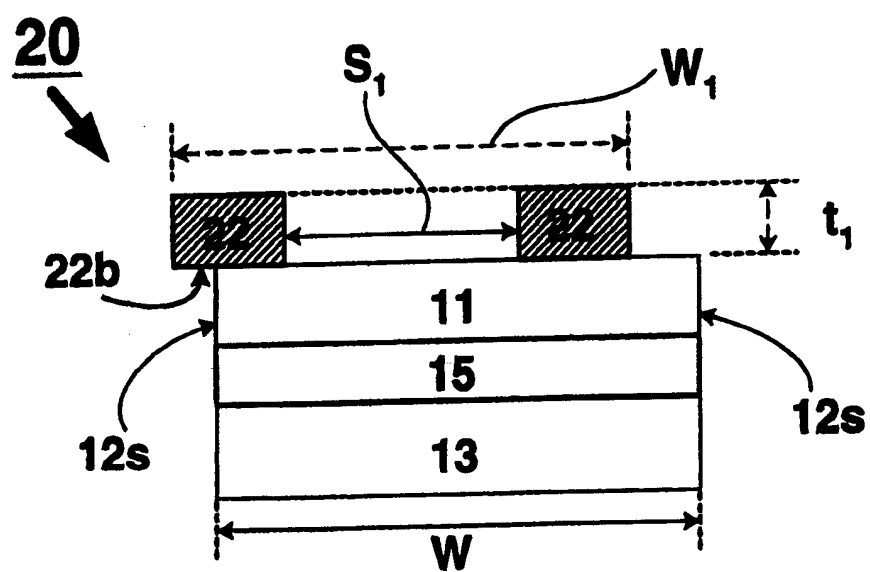


图 9c

图 10a

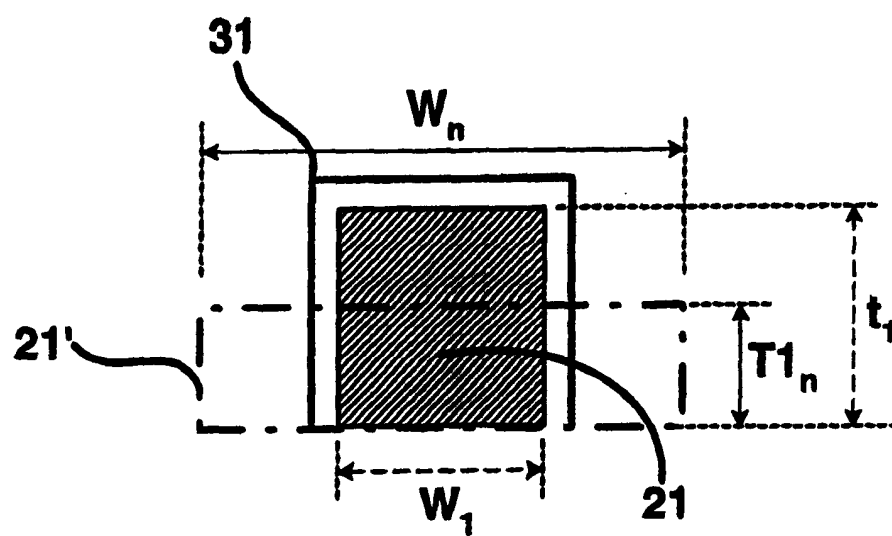
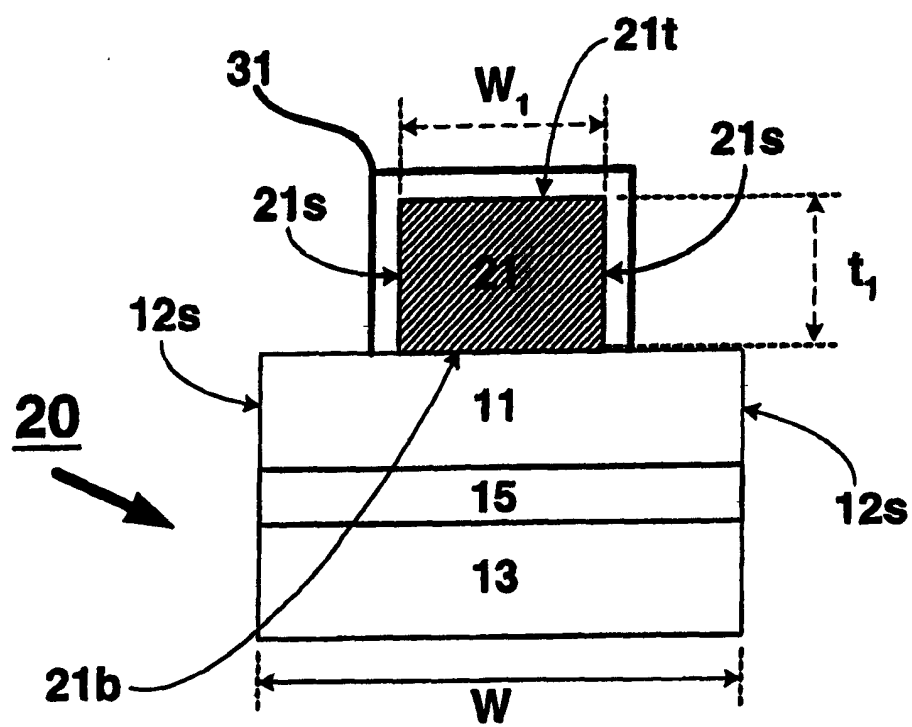


图 10b

图 11a

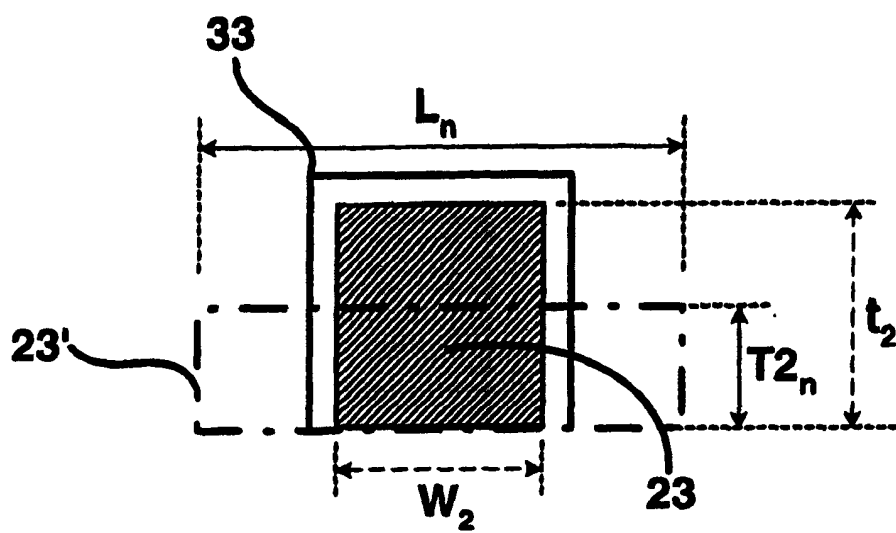
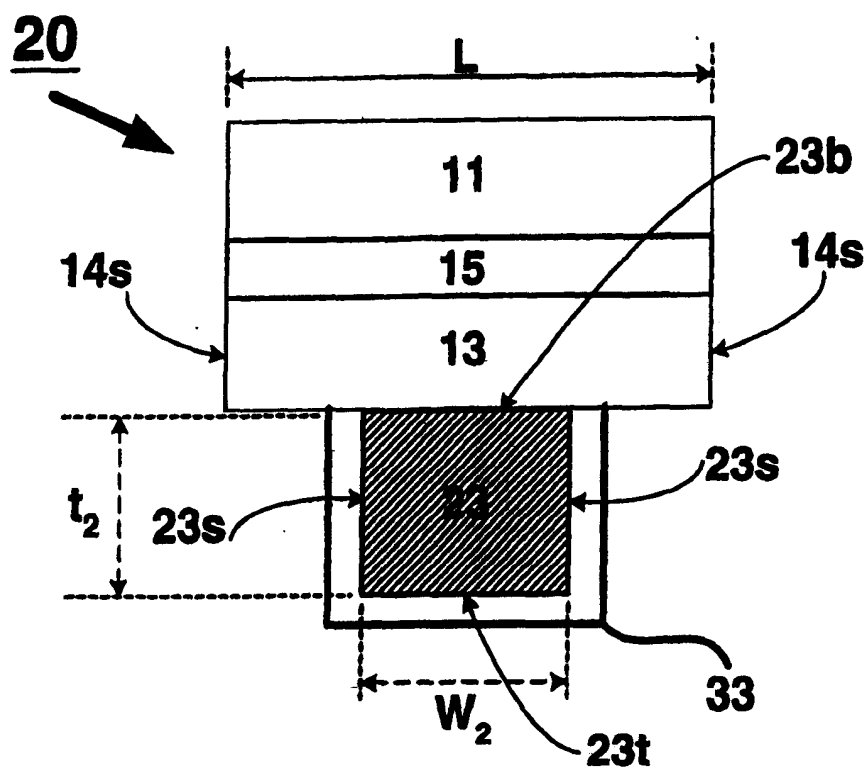


图 11b

图 12a

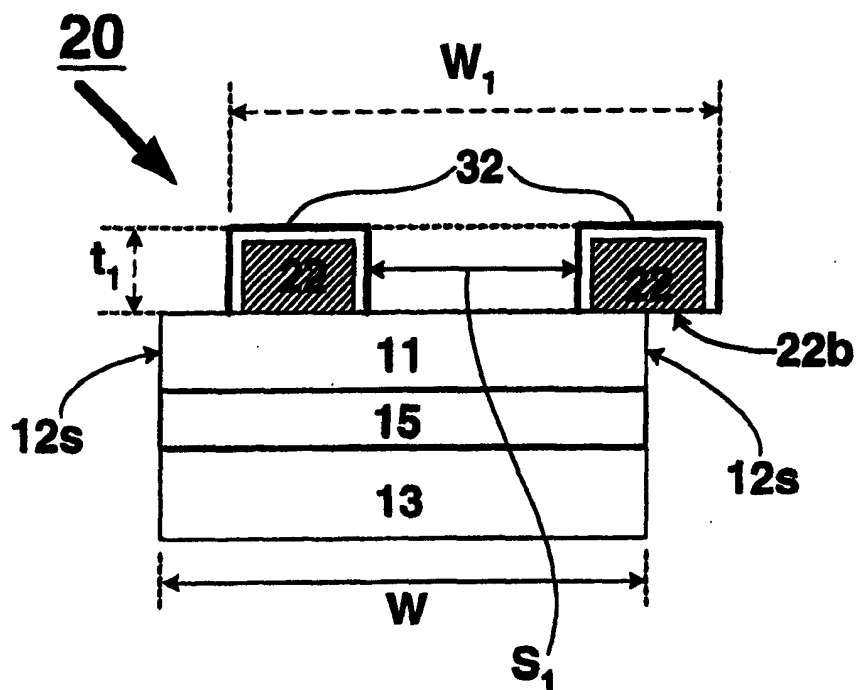
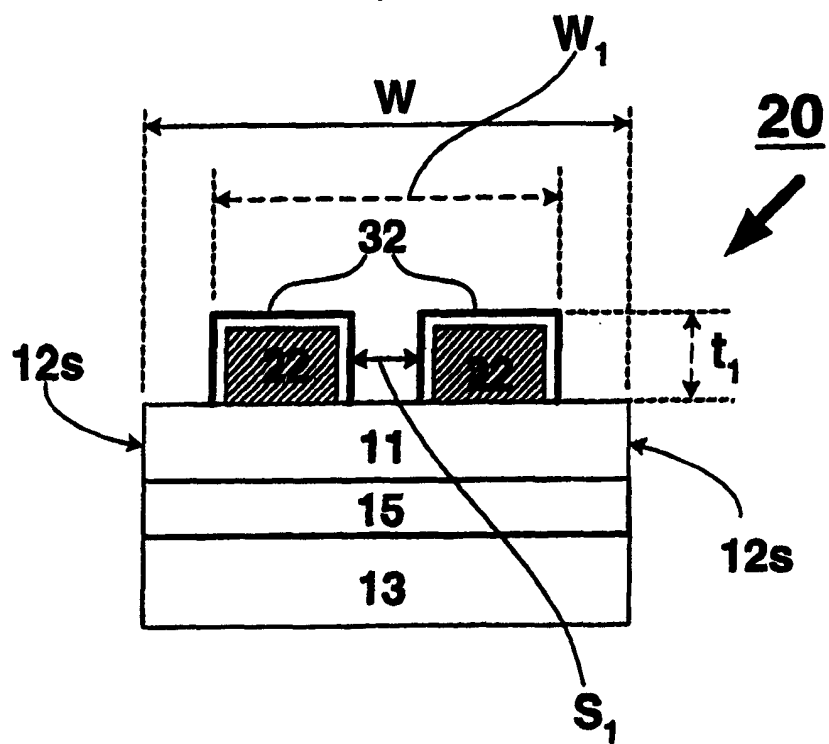


图 12b

图 12c

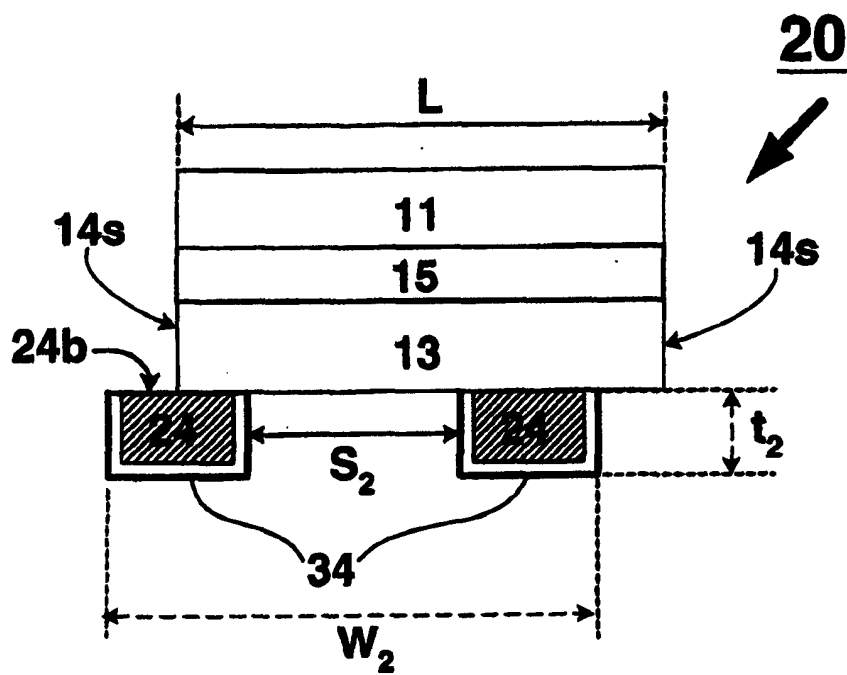
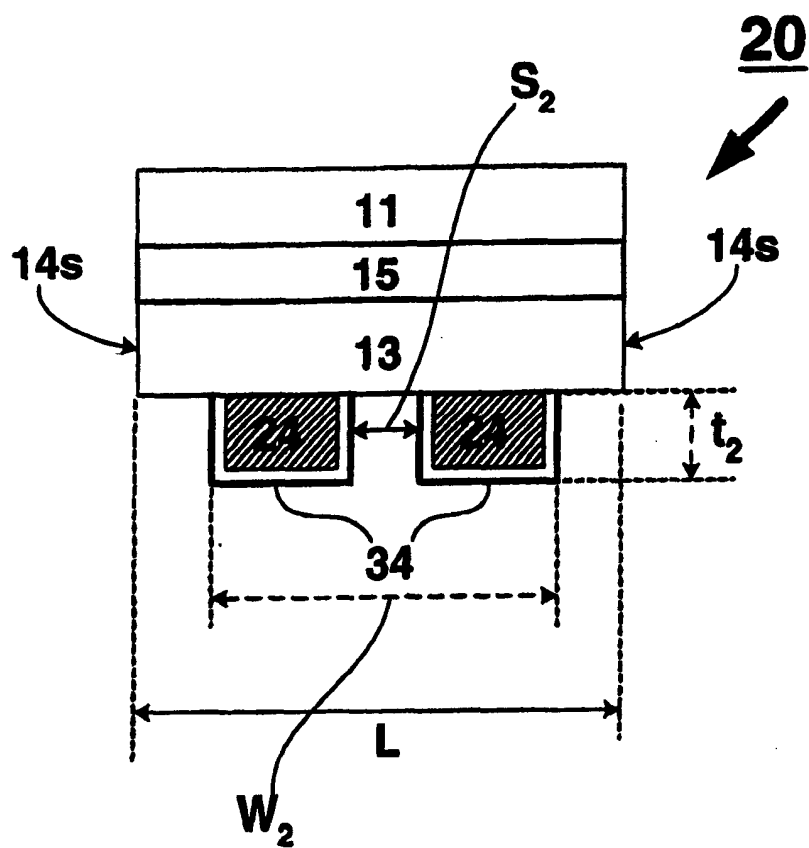


图 12d

图 13a

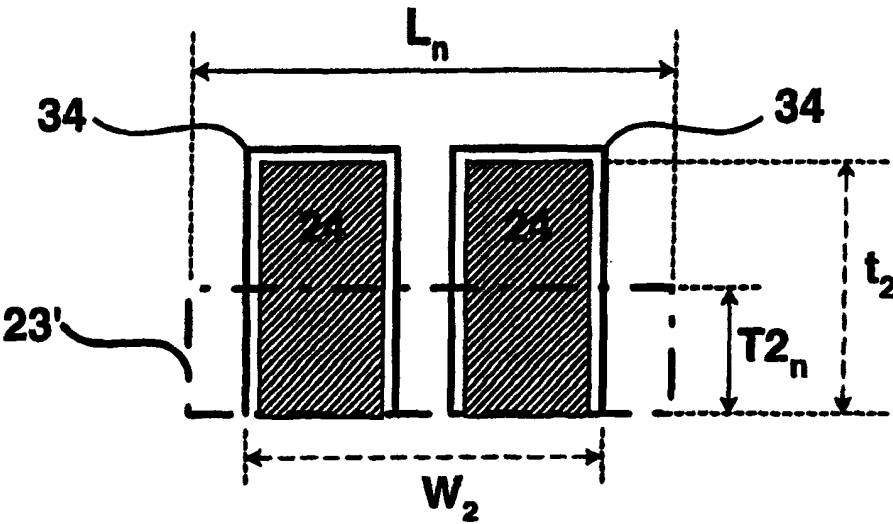
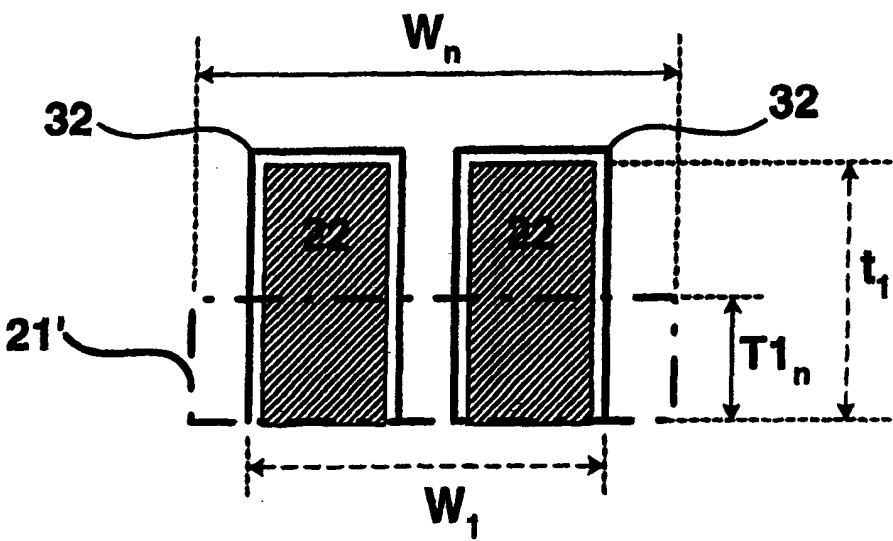


图 13b