



Patent dodatkowy
do patentu nr _____

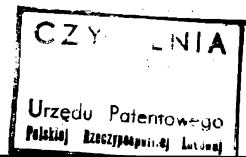
Zgłoszono: 03.05.78 (P. 206538)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 11.02.80

Opis patentowy opublikowano: 15.03.1983

Int. Cl³ G01D 5/244
G01V 1/24



Twórca wynalazku: Antoni Ostaszewski

**Uprawniony z patentu: Polska Akademia Nauk Instytut Geofizyki,
Warszawa (Polska)**

**Układ dekodera cyfrowo-analogowego zwłaszcza do rejestratorów
geofizycznych**

1

Przedmiotem wynalazku jest układ dekodera cyfrowo-analogowego zwłaszcza do rejestratorów geofizycznych.

Znany układ dekodera cyfrowo-analogowego zawiera licznik impulsów wejściowych lub rejestr przesuwany, połączony z układem pamięci pośredniej, która z kolei jest połączona z zestawem rezystorów wagowych. W układzie tym przepełnienie licznika dekodera powoduje przeskok sygnału analogowego od wartości maksymalnej do zera.

Jeżeli wielkość mierzona fluktuuje wokół przepełnienia dekodera, otrzymuje się zapis analogowy zaciemniony przez ciągłe przeskoki pisaka rejestratora.

Inny znany układ dekodera zawiera również licznik, układ pamięci pośredniej oraz zestaw rezystorów wagowych, a ponadto układ dodatkowej pamięci poprzedniego wyniku. W układzie tym uzyskano charakterystykę histerezową, w której pełna wartość sygnału analogowego odpowiada podwójnej wartości przepełnienia licznika dekodera.

Układ taki nie ma wprawdzie wady poprzedniego układu, jednakże wykorzystanie szerokości taśmy rejestracyjnej jest w nim jedynie połowiczne a rejestracja szybkich zmian jest niemożliwa.

Układ dekodera cyfrowo-analogowego według wynalazku posiada wyjścia pamięci pośredniej połączone w układzie równoległym do dekodera liczb mniejszych od 25 oraz do jednego z wejść sumato-

2

ra, który z kolei połączony jest w układzie równoległym do zestawu rezystorów wagowych oraz dekodera liczb większych od 50, którego wyjście połączone jest poprzez układ dodatkowej pamięci poprzedniego wyniku do jednego z wejść bramki logicznej. Drugie wejście tej bramki połączone jest z wyjściem dekodera liczb mniejszych od 25. Wyjście bramki logicznej połączone jest z drugim wejściem sumatora.

W układzie według wynalazku przepełnienie licznika następuje po przekroczeniu liczby 99 a pełna wartość sygnału analogowego wynosi 125.

Układ stanowiący przedmiot wynalazku eliminuje wady znanych układów, nie powoduje zaciemnienia zapisu i lepiej wykorzystuje szerokość taśmy rejestracyjnej.

Przedmiot wynalazku zostanie bliżej objaśniony w oparciu o przykład wykonania przedstawiony na rysunku który ilustruje schemat blokowy układu dekodera.

Wejście podłączone jest do licznika 1, liczącego w kodzie 2,2, 25, którego wyjścia są podłączone do pamięci 2. Wyjścia pamięci 2 w układzie równoległym sterują sumator 3 oraz dekodery 4 stanu < 25, podłączony do bramki AND, 5, której wyjście o wadze logicznej 100 podłączone jest do wejścia sumatora 3. Wyjście sumatora 3 podłączone jest w układzie równoległym do zestawu rezystorów wagowych 6, oraz do dekodera 7 stanu > 50 sterującego pamięć 8, której wyjście podłączone

4

5

10

15

25

