



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 944133

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 31.12.80 (21) 3227307/18-09

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.07.82. Бюллетень № 26

Дата опубликования описания 17.07.82

(51) М. Кл.³

Н 04 L 7/06

(53) УДК 621.394.
.662 (088.8)

(72) Авторы
изобретения

В. В. Меркуль и М. И. Русак

(71) Заявитель

(54) УСТРОЙСТВО ДЛЯ ФАЗОВОЙ СИНХРОНИЗАЦИИ

Изобретение относится к технике передачи дискретной информации на расстояние и может быть использовано в аппаратуре приема дискретной информации по линиям связи.

Известно устройство для фазовой синхронизации, содержащее последовательно соединенные интегратор, управляемый генератор, делитель частоты и счетчик синхроимпульсов, а также элемент И [1].

Однако известное устройство имеет сравнительно низкую точность синхронизации, обусловленную сравнительно большим периодом измерения величины фазового рассогласования.

Цель изобретения - повышение точности синхронизации путем уменьшения периода измерения величины фазового рассогласования.

Цель достигается тем, что в устройстве для фазовой синхронизации, содержащее последовательно соединенные интегратор, управляемый генератор, делитель частоты и счетчик синхроимпульсов,

а также элемент И, введены блок задержки и последовательно соединенные блок выделения фронтов сигнала, преобразователь и регистр рассогласования, выходы которого подключены ко входу интегратора и первому входу элемента И, к второму входу которого подключен выход управляемого генератора, а выход элемента И подключен к счетному входу регистра рассогласования, при этом выход блока выделения фронтов сигнала через блок задержки подключен ко входу сброса счетчика синхроимпульсов и корректирующему входу делителя частоты, выход которого подключен к второму входу преобразователя, к третьему входу которого подключен выход счетчика синхроимпульсов.

На чертеже представлена структурная электрическая схема устройства.

Устройство содержит блок 1 выделения фронтов сигнала, блок 2 задержки, элемент И 3, преобразователь 4, регистр 5 рассогласования, интегратор 6,

управляемый генератор 7, делитель 8 частоты, счетчик 9 синхрои́мпульсов.

Устройство работает следующим образом.

Передние фронты сигналов информации с блока 1 выделения фронтов сигнала возбуждают преобразователь 4, на второй вход которого поступают сигналы со второго выхода делителя частоты, код на котором указывает величину рассогласования фаз синхрои́мпульсов и сигналов информации, а на третий вход преобразователя поступают сигналы с выхода счетчика синхрои́мпульсов, код последнего фиксирует время отсутствия сигналов информации из линии связи.

Преобразователь 4 путем деления кода делителя 8 частоты на код счетчика 9 синхрои́мпульсов определяет знак и код рассогласования и устанавливает в соответствующее положение триггеры на регистре 5 рассогласования.

Сигнал с выхода регистра 5 рассогласования возбуждает интегратор 6. Время возбуждения интегратора 6 определяется количеством синхрои́мпульсов, поступающих на счетный вход регистра 5 рассогласования с элемента И 3, вызывающих переполнение регистра 5 рассогласования. В случае переполнения регистра 5 рассогласования прекращается появление сигналов с выхода элемента И 3 и производится блокировка возбуждения интегратора 6. Задержанным сигналом с блока 1 выделения фронтов сигнала на блоке 2 задержки производится корректировка кода на делителе 8 частоты и сбрасывается код на счетчике 9 синхрои́мпульсов. Изменение потенциала на выходе интегратора 6 вызывает изменение частоты на выходе управляемого генератора 7.

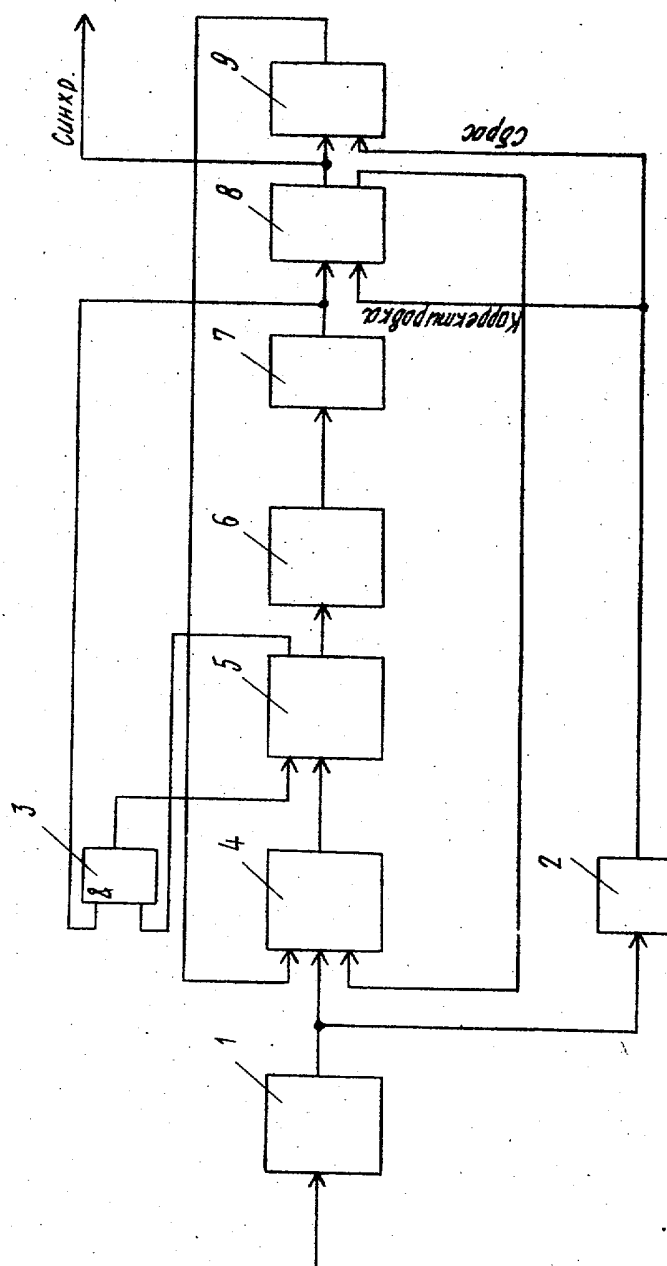
Таким образом, устройство для фазовой синхронизации обеспечивает повышение точности синхронизации путем уменьшения периода измерения величины фазового рассогласования.

Ф о р м у л а и з о б р е т е н и я

10 Устройство для фазовой синхронизации, содержащее последовательно соединенные интегратор, управляемый генератор, делитель частоты и счетчик синхрои́мпульсов, а также элемент И, отличающееся тем, что, с целью повышения точности синхронизации путем уменьшения периода измерения величины фазового рассогласования, введены блок задержки и последовательно соединенные блок выделения фронтов сигнала, преобразователь и регистр рассогласования, выходы которого подключены к входу интегратора и первому входу элемента И, к второму входу которого 15 подключен выход управляемого генератора, а выход элемента И подключен к счетному входу регистра рассогласования, при этом выход блока выделения фронтов сигнала через блок задержки 20 подключен к входу сброса счетчика синхрои́мпульсов и корректирующему входу делителя частоты, выход которого подключен к второму входу преобразователя, к третьему входу которого подключен выход 25 счетчика синхрои́мпульсов.

Источники информации, принятые во внимание при экспертизе

40 1. Авторское свидетельство СССР № 605328, кл. Н 04L 7/06, 1972 (прототип).



Составитель Г. Лерантович
 Редактор И. Митровка Техред М. Гергель Корректор Ю. Макаренко
 Заказ 5158/77 Тираж 688 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4